

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6140244号  
(P6140244)

(45) 発行日 平成29年5月31日(2017.5.31)

(24) 登録日 平成29年5月12日(2017.5.12)

(51) Int.Cl.	F I
GO6K 19/077 (2006.01)	GO6K 19/077 172
HO1L 27/08 (2006.01)	GO6K 19/077 296
HO1L 21/8234 (2006.01)	GO6K 19/077 156
HO1L 27/088 (2006.01)	HO1L 27/08 331E
HO1L 21/822 (2006.01)	HO1L 27/08 102C
請求項の数 2 (全 43 頁) 最終頁に続く	

(21) 出願番号	特願2015-211420 (P2015-211420)	(73) 特許権者	000153878
(22) 出願日	平成27年10月28日(2015.10.28)		株式会社半導体エネルギー研究所
(62) 分割の表示	特願2014-222346 (P2014-222346) の分割	(72) 発明者	及川 欣聡
原出願日	平成21年9月17日(2009.9.17)		栃木県栃木市都賀町升塚161-2 アド
(65) 公開番号	特開2016-76226 (P2016-76226A)		バンスト フィルム デバイス インク
(43) 公開日	平成28年5月12日(2016.5.12)	(72) 発明者	江口 晋吾
審査請求日	平成27年11月11日(2015.11.11)		栃木県栃木市都賀町升塚161-2 アド
(31) 優先権主張番号	特願2008-246083 (P2008-246083)		バンスト フィルム デバイス インク
(32) 優先日	平成20年9月25日(2008.9.25)		株式会社内
(33) 優先権主張国	日本国(JP)		
前置審査		審査官	福田 正悟
		最終頁に続く	

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

半導体素子と、  
前記半導体素子と電氣的に接続されたアンテナと、  
前記半導体素子と第1の絶縁体を介して重なる領域を有する導電膜と、  
前記半導体素子、及び前記アンテナを挟持し、上下及び周囲を覆うように設けられた第2の絶縁体と、を有し、  
前記導電膜は、前記アンテナが設けられた面側に配置され、かつ前記アンテナが設けられていない面側には配置されず、  
前記半導体素子は、酸化物半導体を有し、  
前記導電膜のシート抵抗は、 $1.0 \times 10^4$  / 以下であることを特徴とする半導体装置。

【請求項2】

半導体素子と、  
前記半導体素子と電氣的に接続されたアンテナと、  
前記半導体素子と第1の絶縁体を介して重なる領域を有する導電膜と、  
前記半導体素子、前記アンテナ、及び前記導電膜を挟持し、上下及び周囲を覆うように設けられた第2の絶縁体と、を有し、  
前記導電膜は、前記アンテナが設けられた面側に配置され、かつ前記アンテナが設けられていない面側には配置されず、

前記半導体素子は、酸化物半導体を有し、  
前記導電膜のシート抵抗は、 $1.0 \times 10^4$  / 以下であることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置及びその作製方法に関する。

【背景技術】

【0002】

アンテナを介した無線通信によりデータの送受信を行う半導体装置（非接触信号処理装置、半導体集積回路チップ、ICチップとも言う）においては、外部からの静電気放電（Electrostatic Discharge：ESD）による半導体装置の破壊（静電気破壊）問題は、半導体装置の作製工程時より、検査、製品としての使用に至るまで信頼性や生産性の低下を招く重要な問題であり、その対策が報告されている（例えば、特許文献1参照）。

10

【0003】

特許文献1には、上記半導体装置において、基板や接着剤に導電性ポリマー層を用いて静電気破壊を防止している例が開示されている。

【先行技術文献】

【特許文献】

20

【0004】

【特許文献1】特開2007-241999号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記半導体装置の市場が拡大するに伴い、その形状や必要とされる特性の要求は様々である。特に、形状への要求として小型化、薄型化は強く要求されているが、同時に、前述の静電気破壊に対するさらなる耐性、又は外的ストレスに対する強度の向上が求められている。また、これらの信頼性向上に並び、本来の機能である無線通信の機能は、従来と同等以上に確保されていることが重要である。

30

【0006】

本発明の一態様は、前述した課題に鑑み、無線通信の機能を損ねることなく、小型化、薄型化を達成しながら、静電気破壊への耐性を向上し、又は外部ストレスに対する強度を向上した半導体装置を提供することを目的の一とする。また、作製工程においても、静電気破壊に起因する形状や機能動作の不良を防ぎ、歩留まりを良く半導体装置を作製することを目的の一とする。さらに低コストで生産性高く半導体装置を作製することを目的の一とする。

【課題を解決するための手段】

【0007】

本発明の一態様である半導体装置は、半導体集積回路と、半導体集積回路と電氣的に接続されたアンテナと、アンテナ上に設けられた第1の絶縁層（絶縁体ともいう）と、第1の絶縁層上に設けられた導電性遮蔽体とを有し、さらにその上下を挟持する第2及び第3の絶縁層を有している。第2及び第3の絶縁層は、半導体装置の端部において密着しており、第2及び第3の絶縁層によって、半導体集積回路、アンテナ、第1の絶縁層は周囲を覆われている。本発明の一態様である半導体装置は、無線通信により外部装置と信号の送受信を行う機能を有する、非接触信号処理装置である。よって、導電性遮蔽体は、半導体集積回路と電氣的に接続されたアンテナを介して送受信すべき電磁波を妨げず、かつ外部からの静電気が半導体装置内部の半導体集積回路に印加されるのを遮断する。

40

【0008】

本発明の一態様である半導体装置は、半導体集積回路と、半導体集積回路と電氣的に接

50

続されたアンテナと、半導体集積回路と第1の絶縁体を介して重畳して設けられた導電膜（導電性遮蔽体ともいう）と、半導体集積回路、アンテナ、及び導電膜を挟持し、上下及び周囲を覆うように設けられた第2の絶縁体とを有することを特徴としている。

【0009】

このとき、第2の絶縁体は、繊維体に樹脂を含浸させた構造体を有していても良い。

【0010】

導電膜は、金属、金属酸化物、半導体、又は金属窒化物を含むことを特徴としている。

【0011】

金属膜は、例えば膜厚が5nm以上100nm以下のチタン膜を用いればよい。金属酸化物膜は、例えば膜厚が5nm以上100nm以下の酸化珪素を含むインジウム錫酸化物膜を用いれば良い。

10

【0012】

また、導電膜として、金属、金属酸化物、半導体、又は金属窒化物でなる島状の導電体が点在した構成を有する構造体としても良い。

【0013】

第1の絶縁体及び第2の絶縁体の少なくとも一方の厚さは、5μm以上50μm以下であることが好ましい。

【0014】

導電性遮蔽体は、静電気放電により印加される静電気を拡散して逃がす、又は電荷の局所的な存在（局在化）を防ぐ（半導体装置上で局所的な電位差が発生しないようにする）ため、半導体集積回路の静電気破壊を防止することができる。導電性遮蔽体は、絶縁体を介して、半導体集積回路の上側もしくは下側を覆うように形成される。又は、導電性遮蔽体は、絶縁体を介して、半導体集積回路を覆うように形成される。導電性遮蔽体は半導体集積回路と電氣的に絶縁されている（フローティング状態である）ことが好ましい。

20

【0015】

このような導電性遮蔽体は、導電性遮蔽体に覆われる半導体集積回路と電氣的に接続されたアンテナを介して送受信すべき電磁波の減衰を最小限とし、かつ静電気を遮断する構成とする。これによって、無線通信の機能を損ねることなく、静電気破壊に耐性を有する半導体装置を提供することができる。

【0016】

半導体集積回路を上下から挟持するように設けられた絶縁体は、半導体装置に外部から与えられる物理的な力（外部ストレスとも言う）に対する耐衝撃層や、その力を拡散する衝撃拡散層としても機能する。絶縁体を設けることによって、半導体装置に局所的にかかる力を軽減することができるため、外部ストレスによる半導体装置の破損や機能動作の不良等を防止することができる。

30

【0017】

半導体装置が有する半導体集積回路は、基板上で作製され、絶縁体に一面を接着したのち、基板より剥離されることによって形成されても良い。この場合、半導体集積回路を基板より剥離することによって半導体集積回路及び基板に生じる面を、剥離面という。

【0018】

あるいは、半導体装置が有する半導体集積回路は、可撓性を有する基板上に直接形成されたものであっても良い。可撓性を有する基板としては、PETフィルム、PENフィルム等の薄膜樹脂基板等が挙げられるが、無論これらに限定されるものではない。

40

【0019】

また、本明細書において、転置（転載ともいう）とはある基板に形成された半導体集積回路を、該基板より剥離し、他の基板に移しかえることをいう。つまり半導体集積回路を設ける場所を他の基板へ移動するとも言える。

【0020】

絶縁体は接着層によって半導体集積回路と接着されていても良く、この場合、半導体集積回路と絶縁体との間に接着層を有する。また、絶縁体と半導体集積回路とを、加熱及び

50

加圧処理によって直接接着しても良い。

【0021】

導電性遮蔽体としては、金属、金属窒化物、金属酸化物等の膜、及びそれらの積層を用いることができる。導電性遮蔽体の膜厚は、前述の無線通信の機能と、静電気の遮蔽能力とのバランスを考慮すると、1 μm以下が好ましい。

【0022】

導電性遮蔽体は、例えば、チタン、モリブデン、タングステン、アルミニウム、銅、銀、金、ニッケル、白金、パラジウム、イリジウム、ロジウム、タンタル、カドミウム、亜鉛、鉄、シリコン、ゲルマニウム、ジルコニウム、バリウムから選ばれた元素、又は、これらの元素を主成分とする合金材料、化合物材料、窒化物材料、酸化物材料等で形成すれば良い。

10

【0023】

窒化物材料としては、窒化タンタル、窒化チタンなどを用いることができる。

【0024】

酸化物材料としては、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(Indium Zinc Oxide))、ガリウム(Ga)を含む酸化亜鉛、酸化スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物(ITO)なども用いても良い。

20

【0025】

また、半導体に不純物元素などを添加して導電性を付与した半導体膜などを用いることができる。例えばリン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

【0026】

さらに、導電性遮蔽体として、導電性高分子(導電性ポリマーともいう)を用いても良い。導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリン及び又はその誘導体、ポリピロール及び又はその誘導体、ポリチオフェン及び又はその誘導体、これらの2種以上の共重合体などが挙げられる。

【0027】

共役導電性高分子の具体例としては、ポリピロール、ポリ(3-メチルピロール)、ポリ(3-ブチルピロール)、ポリ(3-オクチルピロール)、ポリ(3-デシルピロール)、ポリ(3,4-ジメチルピロール)、ポリ(3,4-ジブチルピロール)、ポリ(3-ヒドロキシピロール)、ポリ(3-メチル-4-ヒドロキシピロール)、ポリ(3-メトキシピロール)、ポリ(3-エトキシピロール)、ポリ(3-オクトキシピロール)、ポリ(3-カルボキシルピロール)、ポリ(3-メチル-4-カルボキシルピロール)、ポリN-メチルピロール、ポリチオフェン、ポリ(3-メチルチオフェン)、ポリ(3-ブチルチオフェン)、ポリ(3-オクチルチオフェン)、ポリ(3-デシルチオフェン)、ポリ(3-ドデシルチオフェン)、ポリ(3-メトキシチオフェン)、ポリ(3-エトキシチオフェン)、ポリ(3-オクトキシチオフェン)、ポリ(3-カルボキシルチオフェン)、ポリ(3-メチル-4-カルボキシルチオフェン)、ポリ(3,4-エチレンジオキシチオフェン)、ポリアニリン、ポリ(2-メチルアニリン)、ポリ(2-オクチルアニリン)、ポリ(2-イソブチルアニリン)、ポリ(3-イソブチルアニリン)、ポリ(2-アニリンスルホン酸)、ポリ(3-アニリンスルホン酸)等が挙げられる。

30

【0028】

導電性高分子を含む導電性遮蔽体には、有機樹脂やドーパント(ハロゲン類、ルイス酸、無機酸、有機酸、遷移金属ハロゲン化物、有機シアノ化合物、非イオン性界面活性剤等)を含ませても良い。

【0029】

導電性遮蔽体は、スパッタリング法、プラズマCVD法、蒸着法などの各種乾式法、塗

50

布法、印刷法、液滴吐出法（インクジェット法）などの各種湿式法により形成することができる。

【0030】

絶縁体としては、例えば繊維体に有機樹脂が含浸された構造体を用いることができる。

【0031】

また、絶縁体として、弾性率が低く、かつ破断強度が高い材料を用いても良い。

【0032】

絶縁体の主な機能としては、前述のとおり半導体装置に外部から与えられる物理的な力（外部ストレスとも言う）に対する耐衝撃性や、その力を拡散する衝撃拡散性が求められるため、高強度材料で形成されていることが好ましい。高強度材料の代表例としては、ポリビニルアルコール系樹脂、ポリエステル系樹脂、ポリアミド系樹脂、ポリエチレン系樹脂、アラミド系樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。弾性を有する高強度材料で形成される絶縁体を設けると局所的な押圧などの荷重を層全体に拡散し吸収するために、半導体装置の破損を防ぐことができる。

10

【0033】

より具体的には、絶縁体として、アラミド樹脂、ポリエチレンナフタレート（PEN）樹脂、ポリエーテルサルフォン（PES）樹脂、ポリフェニレンサルファイド（PPS）樹脂、ポリイミド（PI）樹脂などを用いることができる。

【0034】

より好ましくは、半導体集積回路を、前述の繊維体に有機樹脂が含浸された構造体で挟持し、さらに前述の樹脂を用いた絶縁体で挟持すると良い。

20

【0035】

なお、本発明において、半導体装置とは、半導体特性を利用することで機能しうる装置を指す。本発明の一形態として半導体素子（トランジスタ、メモリ素子やダイオードなど）を含む回路を有する装置や、プロセッサ回路を有するチップなどの半導体装置を作製することができる。

【発明の効果】

【0036】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路を挟持する絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。導電性遮蔽体をアンテナ側に選択的に設ける理由としては、アンテナは表面積の大きい導電体で形成されているため、静電気放電が特に生じやすい。導電性遮蔽体を、半導体集積回路の下側でなく、アンテナ側に設けることによって、より効果的に静電気放電を防止することができる。さらに、半導体集積回路及びアンテナを両側から覆うように導電性遮蔽体を設ける構成に比べ、通信能力への影響を最小限とすることができる。

30

【図面の簡単な説明】

【0037】

【図1】本発明の一形態である半導体装置を示す図。

40

【図2】本発明の一形態である半導体装置を示す図。

【図3】本発明の一形態である半導体装置の作製方法を説明する図。

【図4】本発明の一形態である半導体装置の作製方法を説明する図。

【図5】本発明の一形態である半導体装置の作製方法を説明する図。

【図6】本発明の一形態である半導体装置の作製方法を説明する図。

【図7】本発明の一形態である半導体装置の作製方法を説明する図。

【図8】本発明の一形態である半導体装置の作製方法を説明する図。

【図9】本発明の一形態である半導体装置の構成を示す図。

【図10】本発明の一形態である半導体装置の構成を示す図。

【図11】本発明の一形態である半導体装置の作製方法を説明する図。

50

【図 1 2】本発明の一形態である半導体装置の作製方法を説明する図。

【図 1 3】本発明の一形態である半導体装置の適用例を説明する図。

【図 1 4】本発明の一形態である半導体装置の適用例を説明する図。

【図 1 5】本発明の一形態である半導体装置の作製方法を説明する図。

【図 1 6】本発明の一形態である半導体装置の作製方法を説明する図。

【発明を実施するための形態】

【0038】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

10

【0039】

(実施の形態 1)

本実施の形態においては、半導体集積回路は作製時の基板より剥離され、可撓性を有する絶縁体に挟持されたものを例として説明する。なお、本明細書では半導体集積回路が作製される基板を作製基板ともいう。従って、半導体集積回路は作製基板に剥離層を介して形成される。ただし、半導体集積回路が、剥離工程等を経ることなく、直接可撓性を有する基板上に形成される場合も含まれることは前述の通りである。

20

【0040】

図 1 (A) (B) に本実施の形態の半導体装置を示す。図 1 (A) に示すとおり、本発明の一形態である半導体装置は、半導体集積回路 100、半導体集積回路 100 と電氣的に接続されたアンテナ 101、アンテナ 101 上に設けられた絶縁体 102 を有する構造体の上に、導電性遮蔽体 103 が設けられた構造を有しており、さらにその外側を、絶縁体 104 a、104 b、及び絶縁体 105 a、105 b によって挟持されている。図 1 (A) (B) では、外側を挟持する絶縁体として、絶縁体 104 a 及び絶縁体 105 a の積層、絶縁体 104 b 及び絶縁体 105 b の積層で示しているが、特にこの構成には限定されず、単層でも良いし、3 層以上の積層としても良い。

【0041】

30

絶縁体 104 a、104 b、及び絶縁体 105 a、105 b は、半導体集積回路 100 の上下からそれぞれ設けられ、半導体集積回路 100 の側面を覆うように、端部において互いが接して設けられる。このような構造を形成するには、図 1 (A) に示すように、半導体集積回路 100 及びアンテナ 101 をチップ状に分断した後、絶縁体 104 a、104 b、及び絶縁体 105 a、105 b で上下、及び側面を覆うように挟持して形成しても良いし、図 1 (B) に示すように、半導体集積回路 100 及びアンテナ 101 の上下に、それぞれ絶縁体 104 a、104 b、及び絶縁体 105 a、105 b を形成しておき、チップ状に分断する際にレーザー等を用い、分断時の熱によって絶縁体 104 a、104 b、及び絶縁体 105 a、105 b を端部 150 において溶融、融着させることによって側面を覆っても良い。

40

【0042】

図 1 (A) においては、絶縁体 104 a、104 b、及び絶縁体 105 a、105 b は半導体集積回路の上側、下側、側面を覆うように一様に形成されているが、工程によっては、一度に全面に形成しても良いし、上側、下側、側面に分けて形成しても良い。

【0043】

なお、図 1 (A) 及び図 1 (B) において、便宜上、絶縁体 104 a と 104 b の接合面、絶縁体 105 a と 105 b の接合面を実線で示しているが、同じ材料を用いた場合は、実際に明確な境界面が存在するわけではない。

【0044】

本実施の形態の半導体装置は、無線通信により外部装置と信号の送受信を行う機能を有

50

する、非接触信号処理装置である。よって、導電性遮蔽体 103 は、半導体装置に含まれるアンテナ 101 が送受信すべき電磁波を妨げず、かつ外部からの静電気が半導体装置内部の半導体集積回路 100 に印加されるのを遮断する。導電性遮蔽体 103 は静電気放電により印加される静電気を拡散して逃がす、又は電荷の局所的な存在（局在化）を防ぐ（局所的な電位差が発生しないようにする）ため、半導体集積回路 100 の静電気破壊を防ぐことができる。

【0045】

また、導電性遮蔽体 103 は、半導体集積回路 100 及びアンテナ 101 に対して上側のみに設けている。アンテナ 101 は表面積の大きい導電体で形成されているため、静電気放電が特に生じやすい。導電性遮蔽体 103 をアンテナ 101 側に設けることによって、より効果的に静電気放電を防止することができる。さらに、半導体集積回路 100 の下側にあたる面は、導電性遮蔽体 103 を設けていないことにより、送受信への影響を最小限とし、前述のとおり静電気破壊を防ぎつつ、良好な通信機能を確保することができる。

10

【0046】

また、本実施の形態で示す半導体装置は、外部からの電磁波により誘導起電力を発生させて動作を行う（無線機能を有する）ものである。このため、導電性遮蔽体 103 は、静電気による半導体集積回路 100 の破壊を防ぐと共に、電磁波を透過させる導電材料を用いて形成する必要がある。

【0047】

一般に、電磁波は物質中において減衰することが知られており、この減衰は、特に導電材料において顕著となる。このため、本実施の形態では、導電性遮蔽体 103 は、静電気が容易に拡散するのに必要十分な膜厚とすれば良いため、電磁波の減衰が最小限となるように導電性遮蔽体 103 の膜厚を十分に薄くすると良い。

20

【0048】

導電性遮蔽体 103 の膜厚は、通信に利用される電磁波の周波数、用いる導電材料の抵抗率や透磁率に基づいて定めれば良い。

【0049】

例えば、電磁波の周波数を 13.56 MHz として、導電性遮蔽体 103 としてチタン（抵抗率： $5.5 \times 10^{-7} \text{ } (\Omega \cdot \text{m})$ ）を用いる場合には、膜厚を少なくとも 100 nm 以下程度とする。これにより、静電気放電に起因する半導体装置の破壊を抑制するとともに、外部との通信を良好に行うことが可能となる。

30

【0050】

もちろん、導電性遮蔽体 103 として用いる材料はチタンに限られない。例えば、チタンより抵抗率が高い酸化珪素を含むインジウム錫酸化物（ITSOとも呼ぶ）を用いる場合には、膜厚が少なくとも 700 nm 以下程度の厚さとなるように形成すれば良い。

【0051】

また、導電性遮蔽体の膜厚の下限は、抵抗率に基づいて決めることが好ましい。例えば、導電性遮蔽体として用いる導電材料の抵抗率が高い場合には、静電気を効果的に拡散させるために、導電性遮蔽体を厚く形成することが好ましい。抵抗率が高い導電材料を用いて導電性遮蔽体を薄くしすぎると、静電気放電が発生した場合に静電気を効果的に拡散できず、半導体集積回路が破壊されるおそれがあるためである。

40

【0052】

したがって、静電気による半導体装置の破壊を効果的に防止するためには、導電性遮蔽体のシート抵抗が  $1.0 \times 10^7 \text{ } / \Omega$  以下、好ましくは  $1.0 \times 10^4 \text{ } / \Omega$  以下、より好ましくは  $1.0 \times 10^2 \text{ } / \Omega$  以下となるように膜厚を定めることが好ましい。

【0053】

なお、導電性遮蔽体 103 を形成する膜のシート抵抗が上述の範囲となるのであれば、電磁波を透過させるという観点からは、その膜厚をできるだけ小さくすることが好ましい。

【0054】

50

なお、導電材料として抵抗率が低いチタン等を用いる場合には、膜厚を薄く設けた場合であっても、静電気を効果的に拡散し且つ電磁波の減衰を少なくすることができるが、作製プロセス等を考慮すると、5 nm以上（好ましくは10 nm以上）程度の厚さとすれば良い。

【0055】

一方で、比較的抵抗率が高い酸化珪素とインジウム錫酸化物の化合物等を用いる場合には、少なくとも5 nm以上の厚さとすることが好ましく、5 nm以上100 nm以下とすることがより好ましい。

【0056】

上述のような導電性遮蔽体103を形成することで、静電気放電に起因する半導体装置の破壊を効果的に抑制するとともに、外部との通信を良好に行うことができる半導体装置を得ることができる。

【0057】

次に、図1で示した構成に適用可能な材料等について詳細に説明する。

【0058】

導電性遮蔽体103は、アンテナ101が送受信すべき電磁波の減衰を最小限とし、かつ静電気を遮断する構成とする。これによって、静電気破壊に耐性を有する信頼性の高い、アンテナを介した無線通信によるデータ送受信可能な半導体装置を提供することができる。

【0059】

導電性遮蔽体103として、金属、金属窒化物、金属酸化物などの膜、及びそれらの積層を用いることができる。例えば、チタン、モリブデン、タングステン、アルミニウム、銅、銀、金、ニッケル、白金、パラジウム、イリジウム、ロジウム、タンタル、カドミウム、亜鉛、鉄、シリコン、ゲルマニウム、ジルコニウム、バリウムから選ばれた元素、又はこれらの元素を主成分とする合金材料、化合物材料、窒化物材料、酸化物材料で形成すれば良い。

【0060】

窒化物材料としては、窒化タンタル、窒化チタンなどを用いることができる。

【0061】

酸化物材料としては、インジウム錫酸化物（ITO）、酸化珪素を含むインジウム錫酸化物（ITSO）、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛（ZnO）を含むインジウム亜鉛酸化物（IZO）、ガリウム（Ga）を含む酸化亜鉛、酸化スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いても良い。

【0062】

また、半導体に不純物元素などを添加して導電性を付与した半導体膜などを用いることができる。例えばリン等の不純物元素をドーピングした多結晶シリコン膜などを用いることができる。

【0063】

さらに、導電性遮蔽体103として、導電性高分子（導電性ポリマーともいう）を用いても良い。導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリン及び又はその誘導体、ポリピロール及び又はその誘導体、ポリチオフェン及び又はその誘導体、これらの2種以上の共重合体などが挙げられる。

【0064】

共役導電性高分子の具体例としては、ポリピロール、ポリ（3-メチルピロール）、ポリ（3-ブチルピロール）、ポリ（3-オクチルピロール）、ポリ（3-デシルピロール）、ポリ（3,4-ジメチルピロール）、ポリ（3,4-ジブチルピロール）、ポリ（3-ヒドロキシピロール）、ポリ（3-メチル-4-ヒドロキシピロール）、ポリ（3-メトキシピロール）、ポリ（3-エトキシピロール）、ポリ（3-オクトキシピロール）、

10

20

30

40

50

ポリ(3-カルボキシルピロ-ル)、ポリ(3-メチル-4-カルボキシルピロ-ル)、ポリN-メチルピロール、ポリチオフェン、ポリ(3-メチルチオフェン)、ポリ(3-ブチルチオフェン)、ポリ(3-オクチルチオフェン)、ポリ(3-デシルチオフェン)、ポリ(3-ドデシルチオフェン)、ポリ(3-メトキシチオフェン)、ポリ(3-エトキシチオフェン)、ポリ(3-オクトキシチオフェン)、ポリ(3-カルボキシルチオフェン)、ポリ(3-メチル-4-カルボキシルチオフェン)、ポリ(3,4-エチレンジオキシチオフェン)、ポリアニリン、ポリ(2-メチルアニリン)、ポリ(2-オクチルアニリン)、ポリ(2-イソブチルアニリン)、ポリ(3-イソブチルアニリン)、ポリ(2-アニリンスルホン酸)、ポリ(3-アニリンスルホン酸)等が挙げられる。

【0065】

導電性高分子を含む材料で形成した導電性遮蔽体103には、有機樹脂やドーパント(ハロゲン類、ルイス酸、無機酸、有機酸、遷移金属ハロゲン化物、有機シアノ化合物、非イオン性界面活性剤等)を含ませても良い。

【0066】

導電性遮蔽体103は、スパッタリング法、プラズマCVD法、蒸着法などの各種乾式法、塗布法、印刷法、液滴吐出法(インクジェット法)などの各種湿式法により形成することができる。

【0067】

半導体集積回路100及びアンテナ101を挟持する絶縁体としては、繊維体に有機樹脂を含浸させた構造体を用いることができる。絶縁体104a、104bに繊維体に有機樹脂を含浸させた構造体を用いる例を図2(A)乃至(C)に示す。図2(A)(B)は図1(A)(B)と対応している。

【0068】

図2(A)(B)において、先の絶縁体104a、104bに該当する絶縁体には、繊維体201a、201bに有機樹脂202a、202bを含浸させた構造体を用いている。

【0069】

図2(C)に、繊維体に有機樹脂を含浸させた構造体の平面図の一例を示す。図2(C)に示す構成においては、繊維体201は、一定間隔を空けた経糸と、一定間隔を空けた緯糸とで織られている。このような経糸及び緯糸を用いて製織された繊維体には、経糸及び緯糸が存在しない領域、すなわち空隙部を有する。このような繊維体201は、空隙部に有機樹脂202が含浸される割合が高まり、繊維体201と半導体集積回路100及びアンテナ101との密着性を高めることができる。

【0070】

また繊維体201は、経糸及び緯糸の各々の密度が高く、空隙部の割合が低いものであっても良い。繊維体に有機樹脂を含浸させた構造体は、プリプレグとも呼ばれる。プリプレグは、局所的な凹みを抑え、かつ可撓性を有せしめた構造体である。具体的には繊維体にマトリックス樹脂を有機溶剤で希釈して含浸させた後、乾燥して有機溶剤を揮発させ、マトリックス樹脂を半硬化させたものである。構造体の厚さは、10 $\mu$ m以上100 $\mu$ m以下、さらには10 $\mu$ m以上30 $\mu$ m以下が好ましい。このような厚さの構造体を用いることで、薄型で湾曲させることが可能な半導体装置を作製することができる。繊維体に有機樹脂を含浸させた構造体としては、弾性率13GPa以上15GPa以下、破断係数140MPa程度のプリプレグを用いることができる。

【0071】

なお、繊維体に有機樹脂を含浸させた構造体は、図2(A)(B)では単層としているが、複数層を積層させても良い。この場合、単層の繊維体に有機樹脂を含浸させた構造体を複数積層させることで構造体を形成しても良いし、繊維体を複数積層したものに有機樹脂を含浸させた構造体を用いても良い。また、単層の繊維体に有機樹脂を含浸させた構造体を複数積層させる際には、各構造体間に別の層を挟むようにしても良い。

【0072】

10

20

30

40

50

また、有機樹脂 202 として、エポキシ樹脂、不飽和ポリエステル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂、又はシアネート樹脂等の熱硬化性樹脂を用いることができる。或いは有機樹脂 202 として、ポリフェニレンオキシド樹脂、ポリエーテルイミド樹脂、又はフッ素樹脂等の熱可塑性樹脂を用いることができる。また有機樹脂 202 として、上記熱可塑性樹脂及び上記熱硬化性樹脂の複数を用いても良い。上記有機樹脂を用いることで、熱処理により繊維体を半導体集積回路に固着することができる。なお、有機樹脂 202 はガラス転移温度が高いほど、局所的押圧に対して破壊しにくいいため好ましい。

#### 【0073】

有機樹脂 202 に、又は繊維体の糸束内に、高熱伝導性フィラーを分散させても良い。高熱伝導性フィラーとしては、窒化アルミニウム、窒化ホウ素、窒化珪素、アルミナ等が挙げられる。また、高熱伝導性フィラーとしては、銀、銅等の金属粒子がある。高熱伝導性フィラーが有機樹脂又は繊維糸束内に含まれることにより半導体集積回路での発熱を外部に放出しやすくなるため、半導体装置の蓄熱を抑制することが可能であり、半導体装置の破壊を低減することができる。

10

#### 【0074】

繊維体 201 は、有機化合物または無機化合物の高強度繊維を用いた織布または不織布であり、部分的に重なるように配置する。高強度繊維としては、具体的には引張弾性率またはヤング率の高い繊維である。高強度繊維の代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾビスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、E ガラス、S ガラス、D ガラス、Q ガラス等を用いたガラス繊維が挙げられる。なお、繊維体 201 は、一種類の上記高強度繊維で形成されても良い。また、複数の上記高強度繊維で形成されても良い。

20

#### 【0075】

また、繊維体 201 は、繊維（単糸）の束（以下、糸束と呼ぶ）で構成されている。図 2（C）では、糸束で構成されている繊維体 201 を経糸及び緯糸に使用して製織した織布を示しているが、複数種の繊維の糸束をランダムまたは一方向に堆積させた不織布であっても良い。織布の場合、平織り、綾織り、しゅす織り等を適宜用いることができる。

#### 【0076】

糸束の断面は、円形でも楕円形でも良い。繊維糸束として、高圧水流、液体を媒体とした高周波の振動、連続超音波の振動、ロールによる押圧等によって、開織加工をした繊維糸束を用いても良い。開織加工をした繊維糸束は、糸束幅が広くなり、厚み方向の単糸数を削減することが可能であり、糸束の断面が楕円形または平板状となる。また、繊維糸束として低撚糸を用いることで、糸束が扁平化しやすく、糸束の断面形状が楕円形状または平板形状となる。このように、断面が楕円形または平板状の糸束を用いることで、繊維体 201 を薄くすることが可能である。このため、構造体を薄くすることが可能であり、薄型の半導体装置を作製することができる。

30

#### 【0077】

なお、本実施の形態にて示す図面においては、繊維体 201、201a、201b は、断面が楕円形の糸束で平織りした織布を例として示している。

40

#### 【0078】

また、繊維糸束内部への有機樹脂の浸透率を高めるため、繊維に表面処理が施されても良い。例えば、繊維表面を活性化させるためのコロナ放電処理、プラズマ放電処理等がある。また、シランカップリング剤、チタネートカップリング剤を用いた表面処理がある。

#### 【0079】

また、絶縁体 104a 及び 104b として、弾性率が低く、かつ破断強度が高い材料を用いても良い。例えば、弾性率 5 GPa 以上 12 GPa 以下、破断係数 300 MPa 以上のゴム弾性を有する膜を用いることができる。

#### 【0080】

50

絶縁体104a及び104bは、高強度材料で形成されていることが好ましい。高強度材料の代表例としては、ポリビニルアルコール系樹脂、ポリエステル系樹脂、ポリアミド系樹脂、ポリエチレン系樹脂、アラミド系樹脂、ポリパラフェニレンベンゾビスオキサゾール樹脂、ガラス樹脂等がある。弾性を有する高強度材料で形成される絶縁体104a及び104bを設けると、局所的な押圧などの荷重を層全体に拡散し吸収するために、半導体装置の破損を防ぐことができる。

【0081】

より具体的には、絶縁体104a及び104bとして、アラミド樹脂、ポリエチレンナフタレート(PEN)樹脂、ポリエーテルサルフォン(PES)樹脂、ポリフェニレンサルファイド(PPS)樹脂、ポリイミド(PI)樹脂などを用いることができる。

10

【0082】

半導体集積回路100及びアンテナ101と、絶縁体104a及び104bとの接着は、接着層を用いても良い。接着層は絶縁体104a及び104bと半導体集積回路100及びアンテナ101とを固着することができれば良く、熱硬化樹脂、紫外線硬化樹脂、アクリル樹脂系、ウレタン樹脂系、エポキシ樹脂系、シリコーン樹脂系などを用いることができる。接着層は、膜厚3µm以上15µm以下程度とすれば良い。半導体集積回路100及びアンテナ101と、絶縁体104a及び104bを加熱及び加圧処理によって接着する場合は、接着層を用いなくても良い。

【0083】

続いて、本発明の一形態である半導体装置の作製方法を図3(A)乃至(D)を用いて説明する。

20

【0084】

作製基板である絶縁表面を有する基板310上に剥離層311を介して半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303を形成する(図3(A)参照)。

【0085】

作製基板である基板310としては、ガラス基板、石英基板、サファイア基板、セラミック基板、表面に絶縁層が形成された金属基板などを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いても良い。半導体装置の作製工程において、その行う工程に合わせて作製基板を適宜選択することができる。

30

【0086】

剥離層311は、スパッタリング法やプラズマCVD法、塗布法、印刷法等により、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、亜鉛(Zn)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスmium(Os)、イリジウム(Ir)、珪素(Si)から選択された元素、又はこれらの元素を主成分とする合金材料、又はこれらの元素を主成分とする化合物材料からなる層を、単層又は積層で形成する。珪素を含む層の結晶構造は、非晶質、微結晶、多結晶のいずれの場合でも良い。なお、ここでは、塗布法は、スピンコーティング法、液滴吐出法、ディスペンス法を含む。

40

【0087】

剥離層311が単層構造の場合、好ましくは、タングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成する。又は、タングステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層、又はタングステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

【0088】

剥離層311が積層構造の場合、好ましくは、1層目としてタングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成し、2層目として、タング

50

ステン、モリブデン又はタングステンとモリブデンの混合物の酸化物、窒化物、酸化窒化物又は窒化酸化物を形成する。

【0089】

剥離層311として、タングステンを含む層とタングステンの酸化物を含む層の積層構造を形成する場合、タングステンを含む層を形成し、その上層に酸化物で形成される絶縁層を形成することで、タングステン層と絶縁層との界面に、タングステンの酸化物を含む層が形成されることを活用しても良い。さらには、タングステンを含む層の表面を、熱酸化処理、酸素プラズマ処理、オゾン水等の酸化力の強い溶液での処理等を行ってタングステンの酸化物を含む層を形成しても良い。またプラズマ処理や加熱処理は、酸素、窒素、一酸化二窒素の単体、あるいはこれらのガスとその他のガスとの混合気体雰囲気で行っても良い。これは、タングステンの窒化物、酸化窒化物及び窒化酸化物を含む層を形成する場合も同様であり、タングステンを含む層を形成後、その上層に窒化珪素層、酸化窒化珪素層、窒化酸化珪素層を形成すると良い。

10

【0090】

また、上記の工程によると、基板310に接するように剥離層311を形成しているが、基板310に接するように下地となる絶縁層を形成し、その絶縁層に接するように剥離層311を設けても良い。

【0091】

本実施の形態では、導電性遮蔽体303は、スパッタリング法により、膜厚10nm(0より大きく1 $\mu$ m以下、好ましくは5nm以上100nm以下)のチタン膜を形成する。

20

【0092】

その後、導電性遮蔽体303の上から、第1の絶縁体304bを接着し、剥離層311を境界として半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303を基板310より剥離する。このとき半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303は、第1の絶縁体304b側に設けられる(図3(B)参照)。

【0093】

本実施の形態では、第1の絶縁体304bとして繊維体320bに有機樹脂321bを含浸させた構造体を用いる。構造体を加熱し圧着して、構造体の有機樹脂を可塑化または硬化する。なお、有機樹脂が可塑性有機樹脂の場合、この後、室温に冷却することにより可塑化した有機樹脂を硬化する。有機樹脂は加熱及び圧着により、半導体集積回路に密着するように均一に広がり、硬化する。上記構造体を圧着する工程は、大気圧下または減圧下で行う。

30

【0094】

なお、他の基板への転置工程は、基板と半導体集積回路の間に剥離層を形成し、剥離層と半導体集積回路との間に金属酸化膜を設け、当該金属酸化膜を結晶化により脆弱化して、当該半導体集積回路を剥離する方法、耐熱性の高い基板と半導体集積回路の間に水素を含む非晶質珪素膜を設け、レーザー光の照射またはエッチングにより当該非晶質珪素膜を除去することで、当該半導体集積回路を剥離する方法、基板と半導体集積回路の間に剥離層を形成し、剥離層と半導体集積回路との間に金属酸化膜を設け、当該金属酸化膜を結晶化により脆弱化し、剥離層の一部を溶液や $\text{NF}_3$ 、 $\text{BrF}_3$ 、 $\text{ClF}_3$ 等のフッ化ハロゲンガスによりエッチングで除去した後、脆弱化された金属酸化膜において剥離する方法、半導体集積回路が形成された基板を機械的に削除又は溶液や $\text{NF}_3$ 、 $\text{BrF}_3$ 、 $\text{ClF}_3$ 等のフッ化ハロゲンガスによるエッチングで除去する方法等を適宜用いることができる。また、剥離層として窒素、酸素や水素等を含む膜(例えば、水素を含む非晶質珪素膜、水素含有合金膜、酸素含有合金膜など)を用い、剥離層にレーザー光を照射して剥離層内に含有する窒素、酸素や水素をガスとして放出させ半導体集積回路と基板との剥離を促進する方法を用いても良い。

40

【0095】

50

上記剥離方法を組み合わせることにより容易に転置工程を行うことができる。つまり、レーザー光の照射、ガスや溶液などによる剥離層へのエッチング、鋭いナイフやメスなどによる機械的な削除を行い、剥離層と半導体素子層とを剥離しやすい状態にしてから、物理的な力（機械等による）によって剥離を行うこともできる。

【0096】

また、剥離層と半導体集積回路との界面に液体を介在させつつ、作製基板から半導体集積回路を剥離しても良い。

【0097】

半導体集積回路300の露出している剥離面に構造体を加熱し圧着して第2の絶縁体304aを接着し、半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303を第1の絶縁体304b及び第2の絶縁体304aに挟持する（図3（C）参照）。

10

【0098】

第2の絶縁体304aも第1の絶縁体304bと同様、繊維体320aに有機樹脂321aを含浸させた構造体を用いる。

【0099】

前述のとおり、第1の絶縁体304b及び第2の絶縁体304aの上下には、それぞれ第3の絶縁体305b、第4の絶縁体305aを設けても良い（図3（D）参照）。

【0100】

特に図示しないが、平面方向に配列された、複数の半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303を挟持して第1の絶縁体304b、第2の絶縁体304aを貼り合わせた後、半導体集積回路、アンテナ、導電性遮蔽体を分断し、個々の半導体集積回路チップを作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

20

【0101】

レーザー光を照射して分断することによって、分断面において第1の絶縁体304bと第2の絶縁体304a、及び第3の絶縁体305bと第4の絶縁体305aが熔融し、互いに融着することで、半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303は第1の絶縁体304bと第2の絶縁体304a、及び第3の絶縁体305bと第4の絶縁体305aによって封止される。前述したが、第3の絶縁体305b及び第4の絶縁体305aは、その効果の一つとして、本工程において半導体集積回路300の側面をより良好に覆うために設けるものであり、第1の絶縁体304b及び第2の絶縁体304aによって十分良好に半導体集積回路300の側面を覆うことができるのであれば、特にこの構造には限定しない。

30

【0102】

このようにして形成することにより、半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303は、第1の絶縁体304b第2の絶縁体304aに封止され、保護される構造となる。

【0103】

半導体集積回路300及びアンテナ301上に設けられた導電性遮蔽体303により、半導体集積回路300への静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路300、アンテナ301、絶縁体302、及び導電性遮蔽体303を挟持する一对の絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

40

【0104】

（実施の形態2）

本実施の一形態では、より信頼性の高い半導体装置、及び歩留まり良い半導体装置の作製方法を、図4及び図5を用いて詳細に説明する。本実施の形態では、半導体装置の一例

50

としてCMOS（相補型金属酸化物半導体：Complementary Metal Oxide Semiconductor）に関して説明する。

【0105】

作製基板である絶縁表面を有する基板400上に剥離層401を介して、トランジスタ410、411、絶縁膜412、絶縁膜413、絶縁膜414、絶縁膜415が設けられ、半導体集積回路450が形成されている（図4（A）参照）。

【0106】

トランジスタ410は薄膜トランジスタであり、ソース領域又はドレイン領域424a、424b、ソース領域又はドレイン領域424a、424bより低濃度不純物領域である不純物領域423a、423b、チャネル形成領域426、ゲート絶縁層427、ゲート電極層428、サイドウォール構造の絶縁層429a、429bを含む。ソース領域又はドレイン領域424a、424bはソース電極層又はドレイン電極層として機能する配線層430a、430bと接し、電氣的に接続している。本実施の形態では、トランジスタ410はpチャネル型薄膜トランジスタであり、ソース領域又はドレイン領域424a、424b、LDD（Lightly Doped Drain）領域である不純物領域423a、423bにp型を付与する不純物元素（例えばボロン（B）やアルミニウム（Al）やガリウム（Ga）等）を含む。

10

【0107】

トランジスタ411は薄膜トランジスタであり、ソース領域又はドレイン領域404a、404b、ソース領域又はドレイン領域404a、404bより低濃度不純物領域である不純物領域403a、403b、チャネル形成領域406、ゲート絶縁層407、ゲート電極層408、サイドウォール構造の絶縁層409a、409bを含む。ソース領域又はドレイン領域404a、404bはソース電極層又はドレイン電極層として機能する配線層420a、420bと接し、電氣的に接続している。本実施の形態では、トランジスタ411はnチャネル型薄膜トランジスタであり、ソース領域又はドレイン領域404a、404b、LDD領域である不純物領域403a、403bにn型を付与する不純物元素（例えばリン（P）やヒ素（As）等）を含む。

20

【0108】

次に、絶縁膜415上に、導電膜でなるアンテナ440を形成し、アンテナ440上に絶縁体441を形成する。さらに、絶縁体441上に、導電性遮蔽体480を形成する。本実施の形態においては、絶縁体441としては無機絶縁膜である窒化珪素膜を用いる。図示していないが、アンテナ440は、半導体集積回路450と電氣的に接続される。

30

【0109】

続いて、導電性遮蔽体480上に、絶縁体442bを形成する。絶縁体442bとしては、繊維体443bに有機樹脂444bを含浸させた構造体を用いても良い（図4（B）参照）。

【0110】

導電性遮蔽体480と絶縁体442bを接着し、剥離層401を界面として、半導体集積回路450、アンテナ440、絶縁体441、及び導電性遮蔽体480を基板400より剥離する。よって半導体集積回路450及びアンテナ440は、絶縁体442b側に設けられる（図5（A）参照）。

40

【0111】

半導体集積回路450の露出している剥離面に構造体を加熱し圧着して絶縁体442aを接着し、半導体集積回路450、アンテナ440、及び導電性遮蔽体480を、絶縁体442b及び絶縁体442aに挟持する（図5（B）参照）。

【0112】

絶縁体442aも、絶縁体442b同様、繊維体443aに有機樹脂444aを含浸させた構造体を用いれば良い。

【0113】

特に図示しないが、平面方向に配列された複数の半導体集積回路450、アンテナ44

50

0、絶縁体441、導電性遮蔽体480でなる半導体集積回路チップを挟持して絶縁体442b及び絶縁体442aを貼り合わせ、半導体集積回路、アンテナ、導電性遮蔽体を分断して、個々の半導体集積回路チップを作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

【0114】

レーザー光を照射して分断することによって、分断面において絶縁体442bと絶縁体442aが溶融し、互いに融着することで、半導体集積回路チップは絶縁体442bと絶縁体442aによって封止される。

【0115】

なお、実施の形態1で述べたとおり、半導体集積回路チップの側面をより良好に覆うために、絶縁体442b、442aの外側に、さらに絶縁体を設けても良い。

【0116】

このようにして形成することにより、半導体集積回路450は、絶縁体442bと絶縁体442aに封止され、かつ導電性遮蔽体480により静電気放電に対して保護される構造となる。

【0117】

導電性遮蔽体480は、半導体装置に含まれるアンテナ440が送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路450に印加されるのを遮断する。導電性遮蔽体480は静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在(局在化)を防ぐ(局所的な電位差が発生しないようにする)ため、半導体集積回路450の静電気破壊を防ぐことができる。

【0118】

また、半導体集積回路を挟持して絶縁体及び導電性遮蔽体を設けるため、作製工程においても、外部ストレスや静電気放電による半導体集積回路の破損や特性不良などの悪影響を防止することができる。よって歩留まり良く、半導体装置を作製することができる。

【0119】

本実施の形態で作製した半導体装置は、可撓性を有する絶縁体を用いることで、可撓性を有する半導体装置とすることができる。

【0120】

トランジスタ410、411が有する半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質(アモルファス、以下「AS」ともいう。)半導体、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いは微結晶(セミアモルファス若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。)半導体などを用いることができる。半導体層はスパッタ法、LPCVD法、またはプラズマCVD法等により成膜することができる。

【0121】

微結晶半導体膜は、ギブスの自由エネルギーを考慮すれば非晶質と単結晶の中間的な準安定状態に属するものである。すなわち、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する。柱状または針状結晶が基板表面に対して法線方向に成長している。微結晶半導体の代表例である微結晶シリコンは、そのラマンスペクトルが単結晶シリコンを示す $520\text{ cm}^{-1}$ よりも低波数側に、シフトしている。即ち、単結晶シリコンを示す $520\text{ cm}^{-1}$ とアモルファスシリコンを示す $480\text{ cm}^{-1}$ の間に微結晶シリコンのラマンスペクトルのピークがある。また、未結合手(ダングリングボンド)を終端するため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。さらに、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで、安定性が増し良好な微結晶半導体膜が得られる。

【0122】

この微結晶半導体膜は、周波数が数十MHz～数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 $\text{SiH}_4$ 、 $\text{Si}_2\text{H}_6$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiHCl}_3$ 、 $\text{SiCl}_4$ 、 $\text{SiF}_4$ などの水素化珪素を水素で希釈して形成することができる。また、水素に加え、ヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で水素化珪素を希釈して微結晶半導体膜を形成することができる。これらのときの水素化珪素に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、更に好ましくは100倍とする。

#### 【0123】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコン（多結晶シリコン）などがあげられる。ポリシリコンには、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを用いて、非晶質シリコンを結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、微結晶半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

#### 【0124】

また、半導体の材料としてはシリコン（Si）、ゲルマニウム（Ge）などの単体のほかGaAs、InP、SiC、ZnSe、GaN、SiGeなどのような化合物半導体も用いることができる。また酸化物半導体である酸化亜鉛（ZnO）、酸化スズ（ $\text{SnO}_2$ ）、酸化マグネシウム亜鉛、酸化ガリウム、インジウム酸化物、及び上記酸化物半導体の複数より構成される酸化物半導体などを用いることができる。例えば、酸化亜鉛とインジウム酸化物と酸化ガリウムとから構成される酸化物半導体なども用いることができ、酸化亜鉛にInやGaなどを添加した材料を用いることもできる。なお、酸化亜鉛を半導体層に用いる場合、ゲート絶縁層を $\text{Y}_2\text{O}_3$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{TiO}_2$ 、それらの積層などを用いると良く、ゲート電極層、ソース電極層、ドレイン電極層としては、ITO、Au、Tiなどを用いると良い。

#### 【0125】

半導体層に、結晶性半導体層を用いる場合、その結晶性半導体層の作製方法は、種々の方法（レーザー結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等）を用いれば良い。また、SASである微結晶半導体をレーザー照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザー光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザー光を照射すると非晶質珪素膜が破壊されてしまうからである。

#### 【0126】

非晶質半導体層への金属元素の導入の仕方としては、当該金属元素を非晶質半導体層の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体層の表面の濡れ性を改善し、非晶質半導体層の表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

#### 【0127】

また、非晶質半導体層を結晶化し、結晶性半導体層を形成する結晶化工程で、非晶質半導体層に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750で3分～24時間）により結晶化を行っても良い。結晶化を助長（促進）する元素としては、鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（R

10

20

30

40

50

u)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)及び金(Au)から選ばれた一種又は複数種類を用いることができる。

【0128】

結晶化を助長する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン(P)、窒素(N)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)、ボロン(B)、ヘリウム(He)、ネオン(Ne)、アルゴン(Ar)、Kr(クリプトン)、Xe(キセノン)から選ばれた一種または複数種を用いることができる。結晶化を促進する元素を含む結晶性半導体層に、希ガス元素を含む半導体層を形成し、熱処理(550 ~ 750 で3分~24時間)を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、希ガス元素を含む半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなった希ガス元素を含む半導体層を除去する。

10

【0129】

非晶質半導体層の結晶化は、熱処理とレーザー光照射による結晶化を組み合わせても良く、熱処理やレーザー光照射を単独で、複数回行っても良い。

【0130】

また、結晶性半導体層を、直接基板にプラズマ法により形成しても良い。また、プラズマ法を用いて、結晶性半導体層を選択的に基板に形成しても良い。

20

【0131】

ゲート絶縁層407、427は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すれば良い。ゲート絶縁層407、427は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化若しくは固相窒化で形成すると良い。単結晶半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。例えば、亜酸化窒素( $N_2O$ )をArで1~3倍(流量比)に希釈して、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して半導体層の表面を酸化若しくは窒化させる。この処理により1nm~10nm(好ましくは2nm~6nm)の絶縁膜を形成する。さらに亜酸化窒素( $N_2O$ )とシラン( $SiH_4$ )を導入し、10~30Paの圧力にて3~5kWのマイクロ波(2.45GHz)電力を印加して気相成長法により酸化窒化シリコン膜を形成してゲート絶縁層を形成する。固相反応と気相成長法による反応を組み合わせることにより界面準位密度が低く絶縁耐圧の優れたゲート絶縁層を形成することができる。

30

【0132】

また、ゲート絶縁層407、427として、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどの高誘電率材料を用いても良い。ゲート絶縁層に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。

【0133】

ゲート電極層408、428は、CVD法やスパッタ法、液滴吐出法などを用いて形成することができる。ゲート電極層は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Baから選ばれた元素、又はこれらの元素を主成分とする合金材料もしくは化合物材料で形成すれば良い。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いても良い。また、単層構造でも複数層の構造でも良く、例えば、窒化タングステン膜とモリブデン膜との2層構造としても良い。膜厚50nmのタングステン膜、膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、膜厚30nmの窒化チタン膜を順次積層した3層構造としても良い。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンを用いても良い。第2の導電膜の

40

50

アルミニウムとシリコンの合金 (Al-Si) 膜に代えてアルミニウムとチタンの合金膜 (Al-Ti) を用いても良い。第3の導電膜の窒化チタン膜に代えてチタン膜を用いても良い。

【0134】

ゲート電極層408、428に可視光に対して透光性を有する透光性の材料を用いることもできる。透光性の導電材料としては、インジウム錫酸化物 (ITO)、酸化珪素を含むインジウム錫酸化物 (ITSO)、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛 (ZnO) を含むインジウム亜鉛酸化物 (IZO (Indium Zinc Oxide))、酸化亜鉛 (ZnO)、ZnOにガリウム (Ga) をドーブしたものの、酸化スズ (SnO<sub>2</sub>)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いても良い。

10

【0135】

ゲート電極層408、428を形成するのにエッチングにより加工が必要な場合、マスクを形成し、ドライエッチングまたはウエットエッチングにより加工すれば良い。ドライエッチングで行う場合は、例えば、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング条件 (コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等) を適宜調節することにより、電極層をテーパ形状にエッチングすることができる。なお、エッチング用ガスとしては、Cl<sub>2</sub>、BCl<sub>3</sub>、SiCl<sub>4</sub>もしくはCCl<sub>4</sub>などを代表とする塩素系ガス、CF<sub>4</sub>、SF<sub>6</sub>もしくはNF<sub>3</sub>などを代表とするフッ素系ガス又はO<sub>2</sub>を適宜用いることができる。

20

【0136】

絶縁層409a、409b、429a、429bは、ゲート電極層、半導体層を覆う絶縁層を形成した後、これをRIE (Reactive Ion Etching: 反応性イオンエッチング) 法による異方性のエッチングによって加工し自己整合的にサイドウォール構造の絶縁層409a、409b、429a、429bを形成すれば良い。ここで、絶縁層について特に限定はなく、TEOS (Tetra-ethyl-ortho-silicate) 若しくはシラン等と、酸素若しくは亜酸化窒素等とを反応させて形成した段差被覆性の良い酸化珪素であることが好ましい。絶縁層は熱CVD、プラズマCVD、常圧CVD、バイアスECRCVD、スパッタリング等の方法によって形成することができる。

30

【0137】

本実施の形態では、トランジスタの構造としてはシングルゲート構造を説明したが、ダブルゲート構造などのマルチゲート構造でも良い。この場合、半導体層の上方、下方にゲート電極層を設ける構造でも良く、半導体層の片側 (上方又は下方) にのみ複数ゲート電極層を設ける構造でも良い。

【0138】

また、トランジスタのソース領域及びドレイン領域にシリサイドを設ける構造としても良い。シリサイドは半導体層のソース領域及びドレイン領域上に導電膜を形成し、加熱処理、GRTA法、LRTA法等により、露出されたソース領域及びドレイン領域の半導体層中の珪素と導電膜とを反応させて形成する。レーザー照射やランプによる光照射によってシリサイドを形成しても良い。シリサイドを形成する導電膜の材料としては、チタン (Ti)、ニッケル (Ni)、タングステン (W)、モリブデン (Mo)、コバルト (Co)、ジルコニウム (Zr)、Hf (ハフニウム)、タンタル (Ta)、バナジウム (V)、ネオジム (Nd)、クロム (Cr)、白金 (Pt)、パラジウム (Pd) 等を用いることができる。

40

【0139】

ソース電極層又はドレイン電極層として機能する配線層420a、420b、430a、430bは、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状に

50

エッチングして形成することができる。また、印刷法、電解メッキ法等により、所定の場所に選択的に配線層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。配線層420a、420b、430a、430bの材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、Si、Ge等の半導体又はその合金、若しくはその窒化物を用いて形成すれば良い。また透光性の材料も用いることができる。

【0140】

また、透光性の導電性材料であれば、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーパしたものの、酸化スズ(SnO<sub>2</sub>)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。

10

【0141】

絶縁膜412、413、414、415は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウムその他の無機絶縁性材料を用いることができる。

【0142】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を覆う絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

20

【0143】

本発明の一形態である半導体装置は、半導体素子としては電界効果トランジスタはもちろん、半導体層を用いる記憶素子なども適用することができ、多用途に渡って要求される機能を満たす半導体装置を作製し、提供することができる。

【0144】

(実施の形態3)

本実施の形態では、より高い信頼性を付与することを目的とした半導体装置、及び半導体装置の作製方法においてメモリを有する半導体装置の一例に関して図6乃至図8を用いて説明する。

30

【0145】

本実施の形態の半導体装置はメモリにメモリセルアレイ及びメモリセルアレイを駆動する駆動回路部を有する。

【0146】

作製基板である基板600の上に剥離層601を形成し、剥離層601上に下地膜として機能する絶縁膜602を形成する。

【0147】

次いで、絶縁膜602上に半導体膜を形成する。半導体膜は25~200nm(好ましくは30~150nm)の厚さで手段(スパッタ法、LPCVD法、またはプラズマCVD法等)により成膜すれば良い。

40

【0148】

本実施の形態では、絶縁膜602上に、非晶質半導体膜を形成し、非晶質半導体膜をレーザー結晶化させることによって結晶性半導体膜である半導体膜を形成する。

【0149】

このようにして得られた半導体膜に対して、薄膜トランジスタのしきい値電圧を制御するために微量な不純物元素(ボロンまたはリン)のドーピングを選択的に行う。この不純物元素のドーピングは、結晶化工程の前の非晶質半導体膜に行っても良い。非晶質半導体

50

膜の状態の不純物元素をドーピングすると、その後の結晶化のための加熱処理によって、不純物の活性化も行うことができる。また、ドーピングの際に生じる欠陥等も改善することができる。

#### 【0150】

次に半導体膜を、マスクを用いて所望の形状に加工する。本実施の形態では半導体膜上に形成された酸化膜を除去した後、新たに酸化膜を形成する。そして、フォトリソグラフィ法を用いた加工処理により、半導体層603、604、605、606を形成する。半導体層の端部には傾斜角(テーパ角)を設けても良い。

#### 【0151】

エッチング加工は、プラズマエッチング(ドライエッチング)又はウエットエッチングのどちらを採用しても良いが、大面積基板を処理するにはプラズマエッチングが適している。エッチングガスとしては、 $CF_4$ 、 $NF_3$ 、 $Cl_2$ 、 $BCl_3$ 、などのフッ素系又は塩素系のガスを用い、 $He$ や $Ar$ などの不活性ガスを適宜加えても良い。また、大気圧放電のエッチング加工を適用すれば、局所的な放電加工も可能であり、基板の全面にマスクを形成する必要はない。

#### 【0152】

半導体層605上に絶縁膜610を形成する。絶縁膜610は酸化シリコン若しくは酸化シリコンと窒化シリコンの積層構造で形成すれば良い。絶縁膜610は、プラズマCVD法や減圧CVD法により絶縁層を堆積することで形成しても良いが、好ましくはプラズマ処理による固相酸化若しくは固相窒化で形成すると良い。半導体層(代表的にはシリコン層)を、プラズマ処理により酸化又は窒化することにより形成した絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。絶縁膜610は、電荷蓄積層611に電荷を注入するためのトンネル絶縁層として用いるので、このように丈夫であるものが好ましい。この絶縁膜610は1nm~20nm、好ましくは3nm~6nmの厚さに形成することが好ましい。

#### 【0153】

プラズマ処理により形成される好適な絶縁膜610の一例は、酸化雰囲気下のプラズマ処理により半導体層上に3nm~6nmの厚さで酸化珪素層を形成し、その後窒素雰囲気下でその酸化珪素層の表面を窒化プラズマで処理した窒素プラズマ処理層を形成する。具体的には、まず、酸素雰囲気下でのプラズマ処理により半導体層上に3nm~6nmの厚さで酸化珪素層を形成する。その後、続けて窒素雰囲気下でプラズマ処理を行うことにより酸化珪素層の表面又は表面近傍に窒素濃度の高い窒素プラズマ処理層を設ける。なお、表面近傍とは、酸化珪素層の表面から0.5nm~1.5nm程度の深さをいう。例えば、窒素雰囲気下でプラズマ処理を行うことによって、酸化珪素層の表面からほぼ1nmの深さに窒素を20~50原子%の割合で含有した構造となる。

#### 【0154】

半導体層の代表例としての珪素層の表面をプラズマ処理で酸化することで、界面に歪みの少ない緻密な酸化層を形成することができる。また、当該酸化層をプラズマ処理で窒化することで、表層部の酸素を窒素に置換して窒化層を形成すると、さらに緻密化することができる。それにより絶縁耐圧が高い絶縁層を形成することができる。

#### 【0155】

いずれにしても、上記のようなプラズマ処理による固相酸化処理若しくは固相窒化処理を用いることで、耐熱温度が700以下ガラス基板を用いても、950~1050で形成される熱酸化膜と同等な絶縁層を得ることができる。すなわち、不揮発性メモリ素子のトンネル絶縁層として信頼性の高いトンネル絶縁層を形成することができる。

#### 【0156】

電荷蓄積層611を絶縁膜610上に形成する。この電荷蓄積層611は、単層でも良いし、複数の層を積層して設けても良い。

#### 【0157】

電荷蓄積層611としては、半導体材料または導電性材料の層または粒子で形成し浮遊

10

20

30

40

50

ゲートとすることができる。半導体材料としては、シリコン、シリコンゲルマニウム等がある。シリコンを用いる場合、アモルファスシリコンやポリシリコンを用いることができる。さらには、リンがドーパされたポリシリコンを用いることができる。導電性材料としては、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)から選ばれた元素、これらの元素を主成分とする合金、これらの元素を組み合わせた合金膜(代表的にはMo-W合金膜、Mo-Ta合金膜)、あるいは導電性を付与した珪素膜で形成すれば良い。このような材料から成る導電層の下には窒化タンタル、窒化タングステン、窒化チタン、窒化モリブデンなどの窒化物、タングステンシリサイド、チタンシリサイド、モリブデンシリサイドなどのシリサイドを形成しておいても良い。更には、上記半導体材料同士、導電性材料同士、または半導体材料及び導電性材料の積層構造としても良い。例えば、シリコン層及びゲルマニウム層の積層構造としても良い。

10

## 【0158】

また、電荷蓄積層611として、絶縁性であり、電荷を保持するトラップを有する層で形成することもできる。このような材料の代表例として、代表的にはシリコン化合物、ゲルマニウム化合物がある。シリコン化合物としては、窒化珪素、酸窒化珪素、水素が添加された酸窒化珪素等がある。ゲルマニウム化合物としては、窒化ゲルマニウム、酸素が添加された窒化ゲルマニウム、窒素が添加された酸化ゲルマニウム、酸素及び水素が添加された窒化ゲルマニウム、窒素及び水素が添加された酸化ゲルマニウム等のゲルマニウム化合物等がある。

## 【0159】

20

次に半導体層603、604、606を覆うマスクを形成する。マスク、電荷蓄積層611をマスクとしてn型を付与する不純物元素を添加し、n型不純物領域662a、n型不純物領域662bを形成する。本実施の形態では、不純物元素としてn型を付与する不純物元素であるリン(P)を用いる。ここでは、n型不純物領域662a、n型不純物領域662bに、n型を付与する不純物元素が $1 \times 10^{17} \sim 5 \times 10^{18} / \text{cm}^3$ 程度の濃度で含まれるように添加する。半導体層603、604、606を覆うマスクを除去する。

## 【0160】

半導体層606上の酸化膜を除去し、半導体層605、半導体層606、絶縁膜610、電荷蓄積層611を覆うゲート絶縁層609を形成する。メモリセルアレイにおいてはゲート絶縁層609の膜厚が厚いと、薄膜トランジスタ及びメモリ素子の高電圧に対する耐性が高くすることができ、信頼性を高めることができる。

30

## 【0161】

なお、半導体層605の上方に形成されたゲート絶縁層609は、後に完成するメモリ素子においてコントロール絶縁層として機能するが、半導体層606上に形成される薄膜トランジスタにおいてはゲート絶縁層として機能するために本明細書では、ゲート絶縁層609とよぶこととする。

## 【0162】

半導体層603、604上の酸化膜を除去し、半導体層603、半導体層604を覆うゲート絶縁層608を形成する(図6(A)参照)。ゲート絶縁層608はプラズマCVD法またはスパッタ法などを用いて形成することができる。駆動回路部に設けられる薄膜トランジスタのゲート絶縁層608の膜厚は、1nm以上10nm以下、より好ましくは5nm程度とすれば良い。ゲート絶縁層608の薄膜化すると、駆動回路部においてトランジスタを低電圧で高速に動作させる効果がある。

40

## 【0163】

ゲート絶縁層608は酸化珪素、若しくは酸化珪素と窒化珪素の積層構造で形成すれば良い。ゲート絶縁層608は、プラズマCVD法や減圧CVD法により絶縁膜を堆積することで形成しても良いし、プラズマ処理による固相酸化若しくは固相窒化で形成すると良い。半導体層を、プラズマ処理により酸化又は窒化することにより形成するゲート絶縁層は、緻密で絶縁耐圧が高く信頼性に優れているためである。

50

## 【0164】

また、ゲート絶縁層608として、高誘電率材料を用いても良い。ゲート絶縁層608に高誘電率材料を用いることにより、ゲートリーク電流を低減することができる。高誘電率材料としては、二酸化ジルコニウム、酸化ハフニウム、二酸化チタン、五酸化タンタルなどを用いることができる。また、プラズマ処理による固相酸化により酸化シリコン層を形成しても良い。

## 【0165】

また、薄い酸化珪素膜の形成方法としては、GRTA法、LRTA法等を用いて半導体領域表面を酸化し、熱酸化膜を形成することで、膜厚の薄い酸化珪素膜を形成することもできる。なお、低い成膜温度でゲートリーク電流の少ない緻密な絶縁膜を形成するには、アルゴンなどの希ガス元素を反応ガスに含ませ、形成される絶縁膜中に混入させると良い。

## 【0166】

次いで、ゲート絶縁層608、609上にゲート電極層として用いる膜厚20nm~100nmの第1の導電膜と、膜厚100nm~400nmの第2の導電膜とを積層して形成する。第1の導電膜及び第2の導電膜は、スパッタリング法、蒸着法、CVD法等の手法により形成することができる。第1の導電膜及び第2の導電膜はタンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ネオジム(Nd)から選ばれた元素、又はこれらの元素を主成分とする合金材料もしくは化合物材料で形成すれば良い。また、第1の導電膜及び第2の導電膜としてリン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いても良い。また、2層構造に限定されず、例えば、第1の導電膜として膜厚50nmのタングステン膜、第2の導電膜として膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、第3の導電膜として膜厚30nmの窒化チタン膜を順次積層した3層構造としても良い。また、3層構造とする場合、第1の導電膜のタングステンに代えて窒化タングステンを用いても良い。第2の導電膜のアルミニウムとシリコンの合金(Al-Si)膜に代えてアルミニウムとチタンの合金膜(Al-Ti)を用いても良い。第3の導電膜の窒化チタン膜に代えてチタン膜を用いても良い。また、単層構造であっても良い。本実施の形態では、第1の導電膜として窒化タンタルを膜厚30nm形成し、第2の導電膜としてタングステン(W)を膜厚370nm形成する。

## 【0167】

第1の導電膜と第2の導電膜をエッチング加工して、第1のゲート電極層612、613、614、第2のゲート電極層616、617、618、第1の制御ゲート電極層615、及び第2の制御ゲート電極層619を形成する(図6(B)参照)。

## 【0168】

本実施の形態では第1のゲート電極層、第2のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)を垂直な側面を有して形成する例を示すが、本発明はそれに限定されず、第1のゲート電極層及び第2のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)両方がテーパ形状を有していても良いし、どちらか一方のゲート電極層(第1の制御ゲート電極層、第2の制御ゲート電極層)の一層のみがテーパ形状を有し、他方は異方性エッチングによって垂直な側面を有していても良い。テーパ角度も積層するゲート電極層間で異なっても良いし、同一でも良い。テーパ形状を有することによって、その上に積層する膜の被覆性が向上し、欠陥が軽減されるので信頼性が向上する。

## 【0169】

ゲート電極層(及び制御ゲート電極層)を形成する際のエッチング工程によって、ゲート絶縁層608、609は多少エッチングされ、膜厚が減る(いわゆる膜減り)ことがある。

## 【0170】

次に、半導体層604、605、606を覆うマスク621、663を形成する。マス

10

20

30

40

50

ク621、663、第1のゲート電極層612、第2のゲート電極層616をマスクとしてp型を付与する不純物元素620を添加し、p型不純物領域622a、p型不純物領域622bを形成する。本実施の形態では、不純物元素としてボロン(B)を用いる。ここでは、p型不純物領域622a、p型不純物領域622bにp型を付与する不純物元素が $1 \times 10^{20} \sim 5 \times 10^{21} / \text{cm}^3$ 程度の濃度で含まれるように添加する。また、半導体層603にチャネル形成領域623が形成される(図6(C)参照)。

【0171】

p型不純物領域622a、p型不純物領域622bは高濃度p型不純物領域であり、ソース領域、ドレイン領域として機能する。

【0172】

次に半導体層603を覆うマスク625を形成する。マスク625、第1のゲート電極層613、第2のゲート電極層617、第1のゲート電極層614、第2のゲート電極層618、第1の制御ゲート電極層615、及び第2の制御ゲート電極層619をマスクとしてn型を付与する不純物元素624を添加し、n型不純物領域626a、626b、664a、664b、627a、627b、628a、628bを形成する。本実施の形態では、不純物元素としてリン(P)を用いる。ここでは、n型不純物領域626a、626b、627a、627b、628a、628bにn型を付与する不純物元素が $5 \times 10^{19} \sim 5 \times 10^{20} / \text{cm}^3$ 程度の濃度で含まれるように添加する。また、半導体層604にチャネル形成領域629、半導体層605にチャネル形成領域630、及び半導体層606にチャネル形成領域631が形成される(図6(D)参照)。

【0173】

n型不純物領域626a、626b、627a、627b、628a、628bは高濃度n型不純物領域であり、ソース領域、ドレイン領域として機能する。一方、n型不純物領域664a、n型不純物領域664bは低濃度不純物領域であり、LDD領域となる。

【0174】

マスク625を $\text{O}_2$ アッシングやレジスト剥離液により除去し、酸化膜も除去する。その後、ゲート電極層の側面を覆うように、絶縁膜、いわゆるサイドウォールを形成しても良い。サイドウォールは、プラズマCVD法や減圧CVD(LPCVD)法を用いて、珪素を有する絶縁膜により形成することができる。

【0175】

不純物元素を活性化するために加熱処理、強光の照射、又はレーザー光の照射を行っても良い。活性化と同時にゲート絶縁層へのプラズマダメージやゲート絶縁層と半導体層との界面へのプラズマダメージを回復することができる。

【0176】

次いで、ゲート電極層、ゲート絶縁層を覆う層間絶縁層を形成する。本実施の形態では、絶縁膜667と絶縁膜668との積層構造とする。絶縁膜667と絶縁膜668は、スパッタ法、またはプラズマCVDを用いた窒化珪素膜、窒化酸化珪素膜、酸化窒化珪素膜、酸化珪素膜でも良く、他の珪素を含む絶縁膜を単層または3層以上の積層構造として用いても良い。

【0177】

さらに、窒素雰囲気中で、300~550 で1~12時間の熱処理を行い、半導体層を水素化する工程を行う。好ましくは、400~500 で行う。この工程は層間絶縁層である絶縁膜667に含まれる水素により半導体層のダングリングボンドを終端する工程である。本実施の形態では、410度( )で1時間加熱処理を行う。

【0178】

絶縁膜667、絶縁膜668としては他に窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウム、酸化アルミニウム、ダイヤモンドライクカーボン(DLC)、窒素含有炭素膜(CN)またはその他の無機絶縁性材料を含む物質から選ばれた材料で形成することができる。また、シロキサン樹脂を用いても良い。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂に相当する。

10

20

30

40

50

## 【0179】

次いで、レジストからなるマスクを用いて絶縁膜667、絶縁膜668、ゲート絶縁層608、609に半導体層に達するコンタクトホール(開口部)を形成する。エッチングは、用いる材料の選択比によって、一回で行っても複数回行って良い。エッチングによって、絶縁膜668、絶縁膜667、ゲート絶縁層608、609を除去し、ソース領域又はドレイン領域であるp型不純物領域622a、622b、n型不純物領域626a、626b、627a、627b、628a、628bに達する開口部を形成する。エッチングは、ウエットエッチングでもドライエッチングでも良く、両方用いても良い。ウエットエッチングのエッチャントは、フッ化水素及びフッ化アンモニウムを含む混合溶液のようなフッ酸系の溶液を用いると良い。エッチング用ガスとしては、 $Cl_2$ 、 $BCl_3$ 、 $SiCl_4$ もしくは $CCl_4$ などを代表とする塩素系ガス、 $CF_4$ 、 $SF_6$ もしくは $NF_3$ などを代表とするフッ素系ガス又は $O_2$ を適宜用いることができる。また用いるエッチング用ガスに不活性気体を添加しても良い。添加する不活性元素としては、He、Ne、Ar、Kr、Xeから選ばれた一種または複数種の元素を用いることができる。

10

## 【0180】

開口部を覆うように導電膜を形成し、導電膜をエッチングして各ソース領域又はドレイン領域の一部とそれぞれ電氣的に接続するソース電極層又はドレイン電極層である配線層669a、配線層669b、配線層670a、配線層670b、配線層671a、配線層671b、配線層672a、配線層672bを形成する。配線層は、PVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、液滴吐出法、印刷法、電解メッキ法等により、所定の場所に選択的に導電層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。ソース電極層又はドレイン電極層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、及びSi、Ge、又はその合金、若しくはその窒化物を用いて形成する。また、これらの積層構造としても良い。本実施の形態では、チタン(Ti)を膜厚60nm形成し、窒化チタンを膜厚40nm形成し、アルミニウム(Al)を膜厚700nm形成し、チタン(Ti)を膜厚200nm形成して積層構造とし、所望な形状に加工する。

20

## 【0181】

以上の工程で駆動回路部として、p型不純物領域を有するpチャネル型薄膜トランジスタである薄膜トランジスタ673、n型不純物領域を有するnチャネル型薄膜トランジスタである薄膜トランジスタ674、メモリセルアレイとしてn型不純物領域を有するメモリ素子675、n型不純物領域を有するnチャネル型薄膜トランジスタである薄膜トランジスタ676を有する半導体集積回路650を作製することができる(図6(E)参照)。

30

## 【0182】

本実施の形態では、半導体集積回路650上に絶縁層690を形成する(図7(A)参照)。次に絶縁層690上にアンテナとして機能する導電層680を形成し、導電層680上に保護層として絶縁体681を形成する。さらに、絶縁体681上に、導電性遮蔽体682を形成する(図7(B)参照)。

40

## 【0183】

絶縁体683として、繊維体686に有機樹脂687を含浸させた構造体を用いる。構造体を加熱し圧着して、半導体集積回路650、導電層680、絶縁体681、及び導電性遮蔽体682を接着し、剥離層601を界面として、半導体集積回路650、導電層680、絶縁体681、及び導電性遮蔽体682を基板600より剥離する。よって半導体集積回路650、導電層680、絶縁体681、及び導電性遮蔽体682は、絶縁体683側に設けられる(図7(C)参照)。

## 【0184】

半導体集積回路650の露出している剥離面に接着層689を形成し、半導体集積回路650、導電層680、絶縁体681、及び導電性遮蔽体682を、絶縁体683及び6

50

85で挟持する(図8(A)参照)。

【0185】

絶縁体685も絶縁体683と同様、繊維体686に有機樹脂687が含浸された構造体を用いる。

【0186】

特に図示しないが、平面方向に配列された複数の半導体集積回路650、導電層680、絶縁体681、及び導電性遮蔽体682でなる半導体集積回路チップを挟持して絶縁体683及び絶縁体685を貼り合わせた後、半導体集積回路、アンテナ、導電性遮蔽体を分断して、個々の半導体集積回路チップを作製する。分断手段としては物理的に分断することができれば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。

10

【0187】

レーザー光を照射して分断することによって、分断面において絶縁体683と絶縁体685が溶融し、互いに融着することで、半導体集積回路チップは絶縁体683と絶縁体685によって封止される。

【0188】

なお、実施の形態1で述べたとおり、半導体集積回路チップの側面をより良好に覆うために、絶縁体683、685の外側に、さらに絶縁体801、802を設けても良い(図8(B)参照)。

【0189】

このようにして形成することにより、半導体集積回路650は、絶縁体683、685、又は絶縁体683、685及び絶縁体801、802によって封止され、かつアンテナとして機能する導電層680の上側に設けられた導電性遮蔽体682により、静電気放電に対して保護される構造となる。

20

【0190】

導電性遮蔽体682は、半導体装置に含まれるアンテナである導電層680が送受信すべき電磁波を妨げず、かつ外部からの静電気が半導体装置内部の半導体集積回路650に印加されるのを遮断する。導電性遮蔽体682は静電気放電により印加される静電気を拡散して逃がす、または電荷の局所的な存在(局在化)を防ぐ(局所的な電位差が発生しないようにする)ため、半導体集積回路650の静電気破壊を防ぐことができる。

30

【0191】

また、半導体集積回路を挟持して絶縁体を設けるため、作製工程においても、外部ストレスや静電気放電による半導体集積回路の破損や特性不良などの悪影響を防止することができる。よって歩留まりよく半導体装置を作製することができる。

【0192】

半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まりよく半導体装置を作製することができる。

40

【0193】

本実施の形態で作製した半導体装置は、可撓性を有する絶縁体を用いることで、可撓性を有する半導体装置とすることができる。

【0194】

(実施の形態4)

本実施の一形態では、より高い信頼性を付与することを目的とした半導体装置の例について説明する。詳しくは半導体装置の一例として、マイクロプロセッサ及び非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について説明する。

【0195】

50

図9に半導体装置の一例として、マイクロプロセッサ900の一例を示す。このマイクロプロセッサ900は、上記実施の形態に係る半導体装置により製造されるものである。このマイクロプロセッサ900は、演算回路901(Arithmetic logic unit. ALUともいう。)、演算回路制御部902(ALU Controller)、命令解析部903(Instruction Decoder)、割り込み制御部904(Interrupt Controller)、タイミング制御部905(Timing Controller)、レジスタ906(Register)、レジスタ制御部907(Register Controller)、バスインターフェース908(Bus I/F)、読み出し専用メモリ909、及びメモリインターフェース910(ROM I/F)を有している。

10

#### 【0196】

バスインターフェース908を介してマイクロプロセッサ900に入力された命令は、命令解析部903に入力され、デコードされた後、演算回路制御部902、割り込み制御部904、レジスタ制御部907、タイミング制御部905に入力される。演算回路制御部902、割り込み制御部904、レジスタ制御部907、タイミング制御部905は、デコードされた命令に基づき各種制御を行う。具体的に演算回路制御部902は、演算回路901の動作を制御するための信号を生成する。また、割り込み制御部904は、マイクロプロセッサ900のプログラム実行中に、外部の入出力装置や周辺回路からの割り込み要求を、その優先度やマスク状態から判断して処理する。レジスタ制御部907は、レジスタ906のアドレスを生成し、マイクロプロセッサ900の状態に応じてレジスタ906の読み出しや書き込みを行う。タイミング制御部905は、演算回路901、演算回路制御部902、命令解析部903、割り込み制御部904、レジスタ制御部907の動作のタイミングを制御する信号を生成する。例えばタイミング制御部905は、基準クロック信号CLK1を元に、内部クロック信号CLK2を生成する内部クロック生成部を備えており、内部クロック信号CLK2を上記各種回路に供給する。なお、図9に示すマイクロプロセッサ900は、その構成を簡略化して示した一例にすぎず、実際にはその用途によって多種多様な構成を備えることができる。

20

#### 【0197】

次に、非接触でデータの送受信を行うことのできる演算機能を備えた半導体装置の一例について図10を参照して説明する。図10は無線通信により外部装置と信号の送受信を行って動作するコンピュータ(以下、「RF CPU」という)の一例を示す。RF CPU 1001は、アナログ回路部1002とデジタル回路部1003を有している。アナログ回路部1002として、共振容量を有する共振回路1004、整流回路1005、定電圧回路1006、リセット回路1007、発振回路1008、復調回路1009と、変調回路1010を有している。デジタル回路部1003は、RFインターフェース1011、制御レジスタ1012、クロックコントローラ1013、インターフェース1014、中央処理ユニット(CPU)1015、ランダムアクセスメモリ(RAM)1016、読み出し専用メモリ(ROM)1017を有している。

30

#### 【0198】

このような構成のRF CPU 1001の動作の一例は以下の通りである。アンテナ1018が受信した信号は共振回路1004により誘導起電力を生じる。誘導起電力は、整流回路1005を経て容量部1019に充電される。この容量部1019はセラミックコンデンサーや電気二重層コンデンサーなどのキャパシタで形成されていることが好ましい。容量部1019はRF CPU 1001と一体形成されている必要はなく、別部品としてRF CPU 1001を構成する絶縁表面を有する基板に取り付けられていれば良い。

40

#### 【0199】

リセット回路1007は、デジタル回路部1003をリセットし初期化する信号を生成する。例えば、電源電圧の上昇に遅延して立ち上がる信号をリセット信号として生成する。発振回路1008は、定電圧回路1006により生成される制御信号に応じて、クロック信号の周波数とデューティ比を変更する。ローパスフィルタで形成される復調回路1

50

009は、例えば振幅変調(ASK)方式の受信信号の振幅の変動を二値化する。変調回路1010は、送信データを振幅変調(ASK)方式の送信信号の振幅を変動させて送信する。変調回路1010は、共振回路1004の共振点を変化させることで通信信号の振幅を変化させている。クロックコントローラ1013は、電源電圧又は中央処理ユニット(CPU)1015における消費電流の大きさに応じてクロック信号の周波数とデューティ比を変更するための制御信号を生成している。電源電圧の監視は電源管理回路1020が行っている。

#### 【0200】

アンテナ1018からRF CPU1001に入力された信号は復調回路1009で復調された後、RFインターフェース1011で制御コマンドやデータなどに分解される。制御コマンドは制御レジスタ1012に格納される。制御コマンドには、読み出し専用メモリ(ROM)1017に記憶されているデータの読み出し、ランダムアクセスメモリ(RAM)1016へのデータの書き込み、中央処理ユニット(CPU)1015への演算命令などが含まれている。中央処理ユニット(CPU)1015は、インターフェース1014を介して読み出し専用メモリ(ROM)1017、ランダムアクセスメモリ(RAM)1016、制御レジスタ1012にアクセスする。インターフェース1014は、中央処理ユニット(CPU)1015の要求により、読み出し専用メモリ(ROM)1017、ランダムアクセスメモリ(RAM)1016、制御レジスタ1012のいずれかに対するアクセス信号を生成する機能を有している。

#### 【0201】

中央処理ユニット(CPU)1015の演算方式は、読み出し専用メモリ(ROM)1017にOS(オペレーティングシステム)プログラムを記憶させておき、起動とともにプログラムを読み出し実行する方式を採用することができる。また、専用回路で演算回路を構成して、演算処理をハードウェア的に処理する方式を採用することもできる。ハードウェアとソフトウェアを併用する方式では、専用の演算回路で一部の処理を行い、残りの演算をプログラムを使って中央処理ユニット(CPU)1015が実行する方式を適用することができる。

#### 【0202】

本実施の形態におけるマイクロプロセッサにおいても、半導体集積回路を覆う導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊(回路の誤動作や半導体素子の損傷)を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

#### 【0203】

(実施の形態5)

本実施の形態では、上記実施の形態で示した半導体装置の使用形態の一例について説明する。具体的には、非接触でデータの入出力が可能である半導体装置の適用例に関して、図面を用いて以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によって、RFIDタグ、IDタグ、ICタグ、ICチップ、RFタグ、無線タグ、電子タグまたは無線チップとも呼ばれる。

#### 【0204】

本実施の形態で示す半導体装置の上面構造の一例について、図11(A)~(C)を参照して説明する。図11(A)に示す半導体装置は、アンテナ(一体型アンテナとも記す)が設けられた半導体集積回路チップ1100と、アンテナ1105(ブースターアンテナとも記す)が設けられた支持基板1106とを含んでいる。半導体集積回路チップ1100は、支持基板1106及びアンテナ1105上に形成された絶縁層1104上に設けられている。

#### 【0205】

半導体集積回路チップ1100内に設けられる半導体集積回路には、メモリ部やロジッ

ク部を構成する複数のトランジスタ等の素子が設けられる。本実施の形態に係る半導体装置は、半導体素子として電界効果トランジスタはもちろん、半導体層を用いる記憶素子なども適用することができ、多用途にわたって要求される機能を満たす半導体装置を作成し、提供することができる。

【0206】

次に、半導体集積回路チップ1100とアンテナ1105の構造及びその配置について説明する。図11(B)は、図11(A)に示した半導体集積回路チップ1100と支持基板1106に形成されたアンテナ1105が積層された半導体装置の斜視図に相当する。そして、図11(C)は、図11(B)の破線X-Yにおける断面図に相当する。

【0207】

図11(C)に示す半導体集積回路1110、アンテナとして機能する導電層1111、及び導電性遮蔽体1112は、絶縁体1113、1114で挟持され、その側面も覆われている。特に図示していないが、半導体集積回路1110とアンテナとして機能する導電層1111とは電氣的に接続され、アンテナとして機能する導電層1111と導電性遮蔽体1112の間には、互いが直接接しないように絶縁体が設けられている。本実施の形態では、複数の半導体集積回路1110、導電層1111、及び導電性遮蔽体1112を挟持して絶縁体1113、1114を貼り合わせた後、個々の半導体集積回路ごとに分断し、半導体集積回路チップ1100を作製する。分断手段としては、物理的に分断することができれば特に限定しないが、レーザー光を照射して分断することにより、分断面において、絶縁体1113、1114が熔融し、互いに溶着することで、半導体集積回路1110の側面を良好に覆うことができる。

【0208】

本発明の一形態である半導体装置は、半導体集積回路1110、及びアンテナとして機能する導電層1111と、絶縁体1113、1114の間(半導体集積回路側、もしくは反対側)に導電性遮蔽体1112を有する。導電性遮蔽体1112は、半導体装置に含まれるアンテナが送受信すべき電磁波を透過し、かつ外部からの静電気が半導体装置内部の半導体集積回路に印加されるのを遮断する。

【0209】

また、図12(A)において、アンテナ1105は、半導体集積回路チップ1100の周囲を取り囲むように配置されており、破線で示す給電点1108に相当する部分以外は、アンテナ1105は半導体集積回路チップ1100とは異なる領域に配置されている。ただし、本発明はこの構成に限定されず、図12(B)に示すように、破線で示す給電点1108に相当する部分以外において、アンテナ1105が半導体集積回路チップ1100と少なくとも一部重なるように配置されていても良い。ただし、アンテナ1105が半導体集積回路チップ1100と異なる領域に配置されることで、アンテナ1105と半導体集積回路チップ1100との間に生ずる寄生容量を低減することができる。

【0210】

図11(A)~(C)において、アンテナ1105は、主に破線で示す給電点1107で囲まれた部分において、半導体集積回路チップ1100が有するアンテナとして機能する導電層1111と、電磁誘導により信号の授受または電力の供給を行うことができる。またアンテナ1105は、主に破線で示す給電点1107以外の領域において、電波により質問器と信号の授受または電力の供給を行うことができる。質問器と半導体装置との間において、キャリア(搬送波)として用いられる電波の周波数は、この場合30MHz以上5GHz以下程度が好ましく、例えば950MHz、2.45GHzなどの周波数帯を用いれば良い。

【0211】

また、アンテナ1105は、破線で示す給電点1107が、巻き数1の矩形のループ形状となっているが、本発明においてはアンテナ1105の形状はこの構成に限定されない。ループ状の部分は矩形を有することに限定されず、曲線を有する形状、例えば円形を有していても良い。また巻き数は1に限定されず、複数であっても良い。

10

20

30

40

50

## 【 0 2 1 2 】

本発明の一形態である半導体装置は、電磁誘導方式、電磁結合方式、マイクロ波方式を適用することも可能である。マイクロ波方式の場合は、用いる電磁波の波長によりアンテナ 1 1 0 5 の形状を適宜決めればよい。

## 【 0 2 1 3 】

例えば、半導体装置における信号の伝送方式として、マイクロ波方式（例えば、UHF帯（860MHz帯乃至960MHz帯）、2.45GHz帯等）を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナの長さや形状等を適宜設定すればよい。例えば、アンテナを線状（例えば、ダイポールアンテナ）、平坦な形状（例えば、パッチアンテナまたはリボン型の形状）等に形成することができる。また、アンテナの形状は直線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

10

## 【 0 2 1 4 】

本発明を適用した半導体装置は、半導体集積回路及びアンテナの上に設けられた導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路を挟持する一对の絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。よって、本実施の形態で示すような非接触でデータの入出力が可能で、且つ小型な半導体装置とした場合に有効である。本実施の形態の半導体装置は外力に対する信頼性が高いので、半導体装置が使用可能な環境の条件を広げ、延いては半導体装置の用途の幅を広げることが可能になる。

20

## 【 0 2 1 5 】

（実施の形態 6）

本実施の形態では、上述した本発明を用いて形成された非接触でデータの入出力が可能である半導体装置の適用例に関して図面を参照して以下に説明する。非接触でデータの入出力が可能である半導体装置は利用の形態によっては、RFIDタグ、IDタグ、ICタグ、ICチップ、RFタグ、無線タグ、電子タグまたは無線チップともよばれる。

## 【 0 2 1 6 】

図 1 3 ( A ) に示す半導体装置 1 3 0 0 は、非接触でデータを交信する機能を有し、高周波回路 1 3 0 2、電源回路 1 3 0 3、リセット回路 1 3 0 4、クロック発生回路 1 3 0 5、データ復調回路 1 3 0 6、データ変調回路 1 3 0 7、他の回路の制御を行う制御回路 1 3 0 8、記憶回路 1 3 0 9 およびアンテナ 1 3 0 1 を有している。高周波回路 1 3 0 2 はアンテナ 1 3 0 1 より信号を受信して、データ変調回路 1 3 0 7 より受信した信号をアンテナ 1 3 0 1 から出力する回路であり、電源回路 1 3 0 3 は受信信号から電源電位を生成する回路であり、リセット回路 1 3 0 4 はリセット信号を生成する回路であり、クロック発生回路 1 3 0 5 はアンテナ 1 3 0 1 から入力された受信信号を基に各種クロック信号を生成する回路であり、データ復調回路 1 3 0 6 は受信信号を復調して制御回路 1 3 0 8 へ出力する回路であり、データ変調回路 1 3 0 7 は制御回路 1 3 0 8 から受信した信号を変調する回路である。また、制御回路 1 3 0 8 としては、例えばコード抽出回路 1 3 1 1、コード判定回路 1 3 1 2、CRC判定回路 1 3 1 3 および出力ユニット回路 1 3 1 4 等が設けられている。なお、コード抽出回路 1 3 1 1 は制御回路 1 3 0 8 に送られてきた命令に含まれる複数のコードをそれぞれ抽出する回路であり、コード判定回路 1 3 1 2 は抽出されたコードとリファレンスに相当するコードとを比較して命令の内容を判定する回路であり、CRC判定回路 1 3 1 3 は判定されたコードに基づいて送信エラー等の有無を検出する回路である。

30

40

## 【 0 2 1 7 】

次に、上述した半導体装置の動作の一例について説明する。まず、アンテナ 1 3 0 1 により無線信号が受信される。無線信号は高周波回路 1 3 0 2 を介して電源回路 1 3 0 3 に

50

送られ、高電源電位（以下、VDDと記す）が生成される。VDDは半導体装置1300が有する各回路に供給される。また、高周波回路1302を介してデータ復調回路1306に送られた信号は復調される（以下、復調信号）。さらに、高周波回路1302を介してリセット回路1304およびクロック発生回路1305を通った信号及び復調信号は制御回路1308に送られる。制御回路1308に送られた信号は、コード抽出回路1311、コード判定回路1312およびCRC判定回路1313等によって解析される。そして、解析された信号にしたがって、記憶回路1309内に記憶されている半導体装置の情報が出力される。出力された半導体装置の情報は出力ユニット回路1314を通過して符号化される。さらに、符号化された半導体装置1300の情報はデータ変調回路1307を通過して、アンテナ1301により無線信号に載せて送信される。なお、半導体装置1300を構成する複数の回路においては、低電源電位（以下、VSS）は共通であり、VSSはGNDとすることができる。

10

**【0218】**

このように、通信装置から半導体装置1300に信号を送り、当該半導体装置1300から送られてきた信号を通信装置で受信することによって、半導体装置のデータを読み取ることが可能となる。

**【0219】**

また、半導体装置1300は、各回路への電源電圧の供給を電源（バッテリー）を搭載せず電磁波により行うタイプとしてもよいし、電源（バッテリー）を搭載して電磁波と電源（バッテリー）により各回路に電源電圧を供給するタイプとしてもよい。

20

**【0220】**

次に、非接触でデータの入出力が可能な半導体装置の使用形態の一例について説明する。表示部1351を含む携帯端末の側面には、通信装置1350が設けられ、品物1352の側面には半導体装置1353が設けられる（図13（B））。品物1352が含む半導体装置1353に通信装置1350をかざすと、表示部1351に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品1362をベルトコンベアにより搬送する際に、通信装置1360と、商品1362に設けられた半導体装置1361を用いて、該商品1362の検品を行うことができる（図13（C））。このように、システムに半導体装置を活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。

30

**【0221】**

以上の様に、本発明の一形態である半導体装置は信頼性が高く、適用範囲は極めて広い。

**【0222】**

（実施の形態7）

本発明によりプロセッサ回路を有するチップ（以下、プロセッサチップ、無線チップ、無線プロセッサ、無線メモリ、無線タグともよぶ）として機能する半導体装置を形成することができる。本発明の一形態である半導体装置の用途は広範にわたり、非接触で対象物の履歴等の情報を明確にし、生産・管理等に役立つ商品であればどのようなものにも適用することができる。例えば、紙幣、硬貨、有価証券類、証書類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの例に関して図14を用いて説明する。

40

**【0223】**

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの（金券）、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指し、プロセッサ回路を有するチップ1401を設けることができる（図14（A）参照）。証書類とは、運転免許証、住民票等を指し、プロセッサ回路を有するチップ1402を設けることができる（図14（B）参照）。身の回り品とは、靴、眼鏡等を指し、プロセッサ回路を有するチップ1403を設けることができる（図14（C）参照）。無記名債券

50

類とは、切手、おこめ券、各種ギフト券等を指す。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指し、プロセッサ回路を有するチップ1404を設けることができる(図14(D)参照)。書籍類とは、書物、本等を指し、プロセッサ回路を有するチップ1405を設けることができる(図14(E)参照)。記録媒体とは、DVDソフト、ビデオテープ等を指し、プロセッサ回路を有するチップ1406を設けることができる(図14(F)参照)。乗物類とは、自転車等の車両、船舶等を指し、プロセッサ回路を有するチップ1407を設けることができる(図14(G)参照)。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置(テレビ受像機、薄型テレビ受像機)、携帯電話等を指す。

10

## 【0224】

このような半導体装置の設け方としては、物品の表面に貼る、或いは物品に埋め込んで設ける。例えば、本の場合は紙に埋め込めばよく、有機樹脂からなるパッケージであれば有機樹脂に埋め込めばよい。

## 【0225】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に半導体装置を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類に半導体装置を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にセンサーを備えた半導体装置を埋め込む又は取り付けることによって、生まれた年や性別または種類等はもちろん体温等の健康状態を容易に管理することが可能となる。

20

## 【0226】

なお、本実施の形態は、上記実施の形態1乃至6、及び実施の形態8と適宜組み合わせることで実施することが可能である。

## 【0227】

(実施の形態8)

本実施の形態では、本発明の一形態である半導体装置の実装例を、図15を用いて説明する。

30

## 【0228】

本発明の一形態である半導体装置は、実施の形態7で示したように、様々は物品に実装することができる。本実施の形態では、可撓性基板(フレキシブル基板ともいう)に実装しフレキシブルな半導体装置を作製する例を示す。

## 【0229】

図15(A)乃至(C)は、可撓性基板に半導体集積回路チップを埋め込むように実装した例である。半導体集積回路チップは実施の形態1乃至6で示した半導体装置を用いることができ、ここでは個々に分断しチップ状にしたものを半導体集積回路チップという。図15(D)に半導体集積回路チップ1500の詳細を示す。図15(D)の半導体集積回路チップは実施の形態1を用いる例であるが、本実施の形態は他の実施の形態にも適用することができる、この構造に限定されない。

40

## 【0230】

図15(D)に示すように、半導体集積回路1501、アンテナ1502、及び導電性遮蔽体1503は、絶縁体1504、1505で挟持され、その側面も封止されている。特に図示していないが、半導体集積回路1501とアンテナ1502とは電氣的に接続され、アンテナ1502と導電性遮蔽体1503の間には、互いが直接接しないように絶縁体が設けられている。本実施の形態では、平面方向に配列された複数の半導体集積回路1501、アンテナ1502、及び導電性遮蔽体1503を挟持して絶縁体1504、1505を貼り合わせた後、半導体集積回路、アンテナ、導電性遮蔽体を分断し、個々の半導体集積回路チップ1500を作製する。分断手段としては物理的に分断することができ

50

ば特に限定しないが、本実施の形態ではレーザー光を照射することによって分断する。分断することによって、半導体集積回路1501は絶縁体1504、1505によって封止される。

#### 【0231】

アンテナ1502の上に設けられた導電性遮蔽体により、半導体集積回路の静電気放電による静電気破壊（回路の誤動作や半導体素子の損傷）を防止する。また半導体集積回路を挟持する一対の絶縁体によって、薄型化及び小型化を達成しながら外部ストレスに対する耐性を有する信頼性の高い半導体装置を提供することができる。また、作製工程においても外部ストレス、又は静電気放電に起因する形状や特性の不良を防ぎ、歩留まり良く半導体装置を作製することができる。

10

#### 【0232】

図15(A)は可撓性基板1511と、可撓性基板1512に挟持された半導体集積回路チップ1500であり、半導体集積回路チップ1500は可撓性基板1511に設けられた凹部に配置されている。

#### 【0233】

半導体集積回路チップ1500が配置される凹部は片方の可撓性基板に設けられていてもよいし、両方に設けられていてもよい。図15(B)は可撓性基板1511及び可撓性基板1512に両方に設けられた凹部に、半導体集積回路チップ1500が配置される例である。

#### 【0234】

さらに、可撓性基板を3層構造とし、中央の可撓性基板に半導体集積回路チップ1500を配置する開口を設けてもよい。図15(C)は、可撓性基板1513に開口を設け、その開口に半導体集積回路チップ1500を配置し、可撓性基板1511と可撓性基板1512とによって、可撓性基板1513及び半導体集積回路チップ1500を挟み込むように挟持する例である。

20

#### 【0235】

図15(A)乃至(C)において、さらに可撓性基板1511、可撓性基板1512の外側に可撓性基板を積層してもよい。

#### 【0236】

可撓性基板1511、1512、1513としては、繊維（単糸）の束（以下、糸束と呼ぶ）を経糸及び緯糸に使用して製織した織布、または複数種の繊維の糸束をランダムまたは一方向に堆積させた不織布、紙などを用いることができる。また、具体的にはPET（ポリエチレンテレフタレート）、PEN（ポリエチレンナフタレート）、PEE（ポリエーテルスルホン）、ポリプロピレン、ポリプロピレンサルファイド、ポリカーボネート、ポリエーテルイミド、ポリフェニレンサルファイド、ポリフェニレンオキサイド、ポリサルフォン、ポリフタルアミド等からなる基板、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニル、ポリアミド等からなる基板、フィルム、繊維質な材料からなる紙などを用いることができる。接着性合成樹脂フィルム（アクリル系合成樹脂、エポキシ系合成樹脂等）との積層フィルムなどを用いることができる。基板やフィルムが被処理体と接着する際は、接着層を用いてもよい。基板やフィルムの種類によって条件を選択し、加熱処理や加圧により接着することができる。接着層は、熱硬化樹脂、紫外線硬化樹脂、エポキシ樹脂系接着剤、樹脂添加剤等の接着剤を含む層に相当する。

30

40

#### 【0237】

本実施の形態のように、実装する可撓性基板内に凹部、又は開口を設けて半導体集積回路チップ1500を埋め込むように配置すると、半導体集積回路チップ1500を設けることによる凸部が形成されないため、可撓性基板表面は平坦であり、膜厚を均一にすることができる。従って可撓性基板に半導体集積回路チップを実装する際に貼り合わせのためにローラーなどによって加圧処理を行っても、半導体集積回路チップに局所的に圧力がかかる（圧力が集中する）ことを防止することができる。よって、実装工程において半導体集積回路チップの破損を軽減することができるため、半導体装置の歩留まりが向上する。

50

また、実装後においても、外的ストレスに強い、信頼性の高い半導体装置とすることができる。

【0238】

また平坦かつ平滑な表面とすることができるため、保管や機械上における積み重ね性、搬送性に優れる。さらに外部より半導体集積回路チップが視認されないため（表面に半導体集積回路チップの形状が反映する凸部が生じないため）、セキュリティ性の高い半導体装置とすることができる。

【0239】

ところで、これまでに述べてきた実施の形態においては、導電性遮蔽体は、アンテナの上側に絶縁体を介して設ける例について示してきたが、本発明はこれに限定しない。例えば、半導体集積回路を挟んで反対側に該当する面に、絶縁体を介して導電性遮蔽体を設けても良い。

10

【0240】

半導体集積回路、及びアンテナに対して、上側もしくは下側のいずれか一方に導電性遮蔽体を設けることで、静電気放電による半導体集積回路の破壊を防止すると共に、導電性遮蔽体が設けられていない側を有することで、電波の減衰が生ずることなく、良好に電波の送受信が可能となる。

【0241】

（実施の形態9）

本実施の形態について、図16を用いて説明する。導電性遮蔽体は、静電気放電から半導体集積回路を保護するため、導電性材料を用いるのが好ましい。しかしながら、導電性材料は電磁波の減衰が大きいため、通信距離へ影響を与えてしまう。本実施の形態では、静電気放電から半導体集積回路を保護しつつ、アンテナを介して送受信される電磁波の減衰を最小限に抑えるための島状導電性遮蔽体の例を示す。

20

【0242】

図16は、半導体集積回路1600、アンテナ1602、絶縁体1601、及び島状導電性遮蔽体1603a乃至1603hが、絶縁体1604、1605及び絶縁体1606、1607に挟持された状態を示している。絶縁体1604、1605には、繊維体に有機樹脂を含浸させた構造体を用いている。絶縁体1604は接着層1608を介して半導体集積回路1600に接着している。

30

【0243】

半導体集積回路1600、及びアンテナ1602上に、絶縁体1601を介して導電性遮蔽体を設ける際、導電性遮蔽体を形成する導電性材料の成膜圧力、条件等を最適化することにより、絶縁体1601上に島状導電性遮蔽体1603a乃至1603hで示すように、導電性材料を島状に散らばるように形成させる。島状導電性遮蔽体1603a～1603hの各々は、導電性材料にて形成された島状の導電体であり、導電性を有するが、互いに接続していない形状となっている。

【0244】

このようにして導電性材料を島状に形成すると、静電気放電から半導体集積回路1600を保護するには良好な特性を示し、かつ全体としては膜の形状を成していないため、アンテナを介して送受信される電波の減衰を最小限に抑えることができる。

40

【符号の説明】

【0245】

- 100 半導体集積回路
- 101 アンテナ
- 102 絶縁体
- 103 導電性遮蔽体
- 104 a 絶縁体
- 104 b 絶縁体
- 105 a 絶縁体

50

1 0 5 b	絶縁体	
1 5 0	端部	
2 0 1 a	繊維体	
2 0 1 b	繊維体	
2 0 2 a	有機樹脂	
2 0 2 b	有機樹脂	
3 0 0	半導体集積回路	
3 0 1	アンテナ	
3 0 2	絶縁体	
3 0 3	導電性遮蔽体	10
3 0 4 a	絶縁体	
3 0 4 b	絶縁体	
3 0 5 a	絶縁体	
3 0 5 b	絶縁体	
3 1 0	基板	
3 1 1	剥離層	
3 2 0 a	繊維体	
3 2 0 b	繊維体	
3 2 1 a	有機樹脂	
3 2 1 b	有機樹脂	20
4 0 0	基板	
4 0 1	剥離層	
4 0 3 a	不純物領域	
4 0 3 b	不純物領域	
4 0 4 a	ソース領域又はドレイン領域	
4 0 4 b	ソース領域又はドレイン領域	
4 0 6	チャンネル形成領域	
4 0 7	ゲート絶縁層	
4 0 8	ゲート電極層	
4 0 9 a	絶縁層	30
4 0 9 b	絶縁層	
4 1 0	トランジスタ	
4 1 1	トランジスタ	
4 1 2	絶縁膜	
4 1 3	絶縁膜	
4 1 4	絶縁膜	
4 1 5	絶縁膜	
4 2 0 a	配線層	
4 2 0 b	配線層	
4 2 3 a	不純物領域	40
4 2 3 b	不純物領域	
4 2 4 a	ソース領域又はドレイン領域	
4 2 4 b	ソース領域又はドレイン領域	
4 2 6	チャンネル形成領域	
4 2 7	ゲート絶縁層	
4 2 8	ゲート電極層	
4 2 9 a	絶縁層	
4 2 9 b	絶縁層	
4 3 0 a	配線層	
4 3 0 b	配線層	50

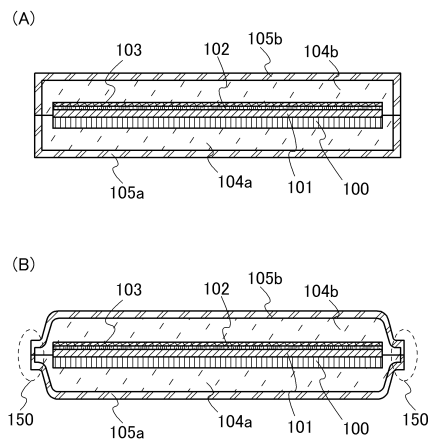
4 4 0	アンテナ	
4 4 1	絶縁体	
4 4 2 a	絶縁体	
4 4 2 b	絶縁体	
4 4 3 a	繊維体	
4 4 3 b	繊維体	
4 4 4 a	有機樹脂	
4 4 4 b	有機樹脂	
4 5 0	半導体集積回路	
4 8 0	導電性遮蔽体	10
6 0 0	基板	
6 0 1	剥離層	
6 0 2	絶縁膜	
6 0 3	半導体層	
6 0 4	半導体層	
6 0 5	半導体層	
6 0 6	半導体層	
6 0 8	ゲート絶縁層	
6 0 9	ゲート絶縁層	
6 1 0	絶縁膜	20
6 1 1	電荷蓄積層	
6 1 2	ゲート電極層	
6 1 3	ゲート電極層	
6 1 4	ゲート電極層	
6 1 5	制御ゲート電極層	
6 1 6	ゲート電極層	
6 1 7	ゲート電極層	
6 1 8	ゲート電極層	
6 1 9	制御ゲート電極層	
6 2 0	不純物元素	30
6 2 1	マスク	
6 2 2 a	p型不純物領域	
6 2 2 b	p型不純物領域	
6 2 3	チャネル形成領域	
6 2 4	不純物元素	
6 2 5	マスク	
6 2 6 a	n型不純物領域	
6 2 6 b	n型不純物領域	
6 2 7 a	n型不純物領域	
6 2 7 b	n型不純物領域	40
6 2 8 a	n型不純物領域	
6 2 8 b	n型不純物領域	
6 2 9	チャネル形成領域	
6 3 0	チャネル形成領域	
6 3 1	チャネル形成領域	
6 5 0	半導体集積回路	
6 6 2 a	n型不純物領域	
6 6 2 b	n型不純物領域	
6 6 4 a	n型不純物領域	
6 6 4 b	n型不純物領域	50

6 6 7	絶縁膜	
6 6 8	絶縁膜	
6 6 9 a	配線層	
6 6 9 b	配線層	
6 7 0 a	配線層	
6 7 0 b	配線層	
6 7 1 a	配線層	
6 7 1 b	配線層	
6 7 2 a	配線層	
6 7 2 b	配線層	10
6 7 3	薄膜トランジスタ	
6 7 4	薄膜トランジスタ	
6 7 5	メモリ素子	
6 7 6	薄膜トランジスタ	
6 8 0	導電層	
6 8 1	絶縁体	
6 8 2	導電性遮蔽体	
6 8 3	絶縁体	
6 8 5	絶縁体	
6 8 6	繊維体	20
6 8 7	有機樹脂	
6 8 9	接着層	
6 9 0	絶縁層	
8 0 1	絶縁体	
9 0 0	マイクロプロセッサ	
9 0 1	演算回路	
9 0 2	演算回路制御部	
9 0 3	命令解析部	
9 0 4	割り込み制御部	
9 0 5	タイミング制御部	30
9 0 6	レジスタ	
9 0 7	レジスタ制御部	
9 0 8	バスインターフェース	
9 0 9	読み出し専用メモリ ( R O M )	
9 1 0	メモリインターフェース	
1 0 0 1	R F C P U	
1 0 0 2	アナログ回路部	
1 0 0 3	デジタル回路部	
1 0 0 4	共振回路	
1 0 0 5	整流回路	40
1 0 0 6	定電圧回路	
1 0 0 7	リセット回路	
1 0 0 8	発振回路	
1 0 0 9	復調回路	
1 0 1 0	変調回路	
1 0 1 1	R F インターフェース	
1 0 1 2	制御レジスタ	
1 0 1 3	クロックコントローラ	
1 0 1 4	C P U インターフェース	
1 0 1 5	中央処理ユニット ( C P U )	50

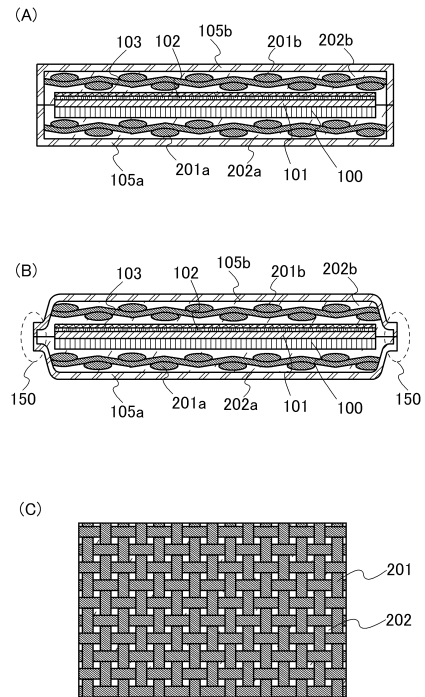
1 0 1 6	ランダムアクセスメモリ ( R A M )	
1 0 1 7	読み出し専用メモリ ( R O M )	
1 0 1 8	アンテナ	
1 0 1 9	容量部	
1 0 2 0	電源管理回路	
1 1 0 0	半導体集積回路チップ	
1 1 0 4	絶縁層	
1 1 0 5	アンテナ	
1 1 0 6	支持基板	
1 1 0 7	給電点	10
1 1 0 8	給電点	
1 1 1 0	半導体集積回路	
1 1 1 1	導電層	
1 1 1 2	導電性遮蔽体	
1 1 1 3	絶縁体	
1 1 1 4	絶縁体	
1 3 0 0	半導体装置	
1 3 0 1	アンテナ	
1 3 0 2	高周波回路	
1 3 0 3	電源回路	20
1 3 0 4	リセット回路	
1 3 0 5	クロック発生回路	
1 3 0 6	データ復調回路	
1 3 0 7	データ変調回路	
1 3 0 8	制御回路	
1 3 0 9	記憶回路	
1 3 1 1	コード抽出回路	
1 3 1 2	コード判定回路	
1 3 1 3	C R C 判定回路	
1 3 1 4	出力ユニット回路	30
1 3 5 0	通信装置	
1 3 5 1	表示部	
1 3 5 2	品物	
1 3 5 3	半導体装置	
1 3 6 0	通信装置	
1 3 6 1	半導体装置	
1 3 6 2	商品	
1 4 0 1	チップ	
1 4 0 2	チップ	
1 4 0 3	チップ	40
1 4 0 4	チップ	
1 4 0 5	チップ	
1 4 0 6	チップ	
1 4 0 7	チップ	
1 5 0 0	半導体集積回路チップ	
1 5 0 1	半導体集積回路	
1 5 0 2	アンテナ	
1 5 0 3	導電性遮蔽体	
1 5 0 4	絶縁体	
1 5 0 5	絶縁体	50

- 1 5 1 1 可撓性基板
- 1 5 1 2 可撓性基板
- 1 5 1 3 可撓性基板
- 1 6 0 0 半導体集積回路
- 1 6 0 1 絶縁体
- 1 6 0 2 アンテナ
- 1 6 0 3 a 島状導電性遮蔽体
- 1 6 0 3 b 島状導電性遮蔽体
- 1 6 0 3 c 島状導電性遮蔽体
- 1 6 0 3 d 島状導電性遮蔽体
- 1 6 0 3 e 島状導電性遮蔽体
- 1 6 0 3 f 島状導電性遮蔽体
- 1 6 0 3 g 島状導電性遮蔽体
- 1 6 0 3 h 島状導電性遮蔽体
- 1 6 0 4 絶縁体
- 1 6 0 5 絶縁体
- 1 6 0 6 絶縁体
- 1 6 0 7 絶縁体
- 1 6 0 8 接着層

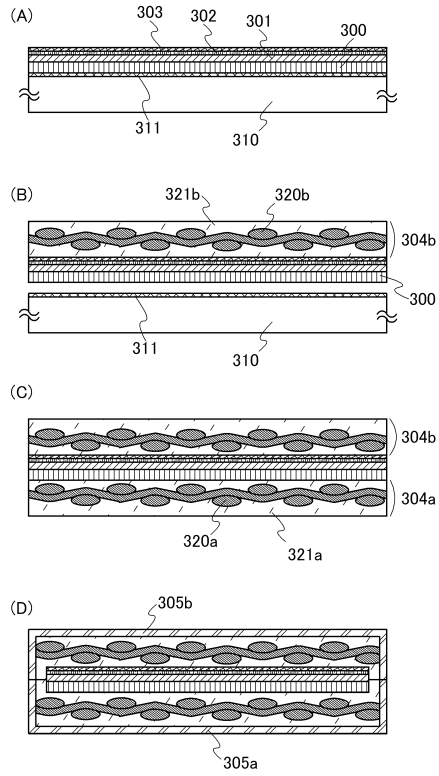
【図 1】



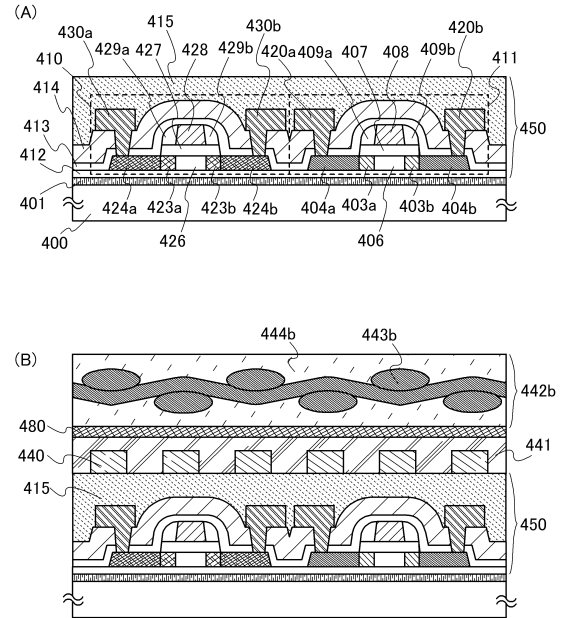
【図 2】



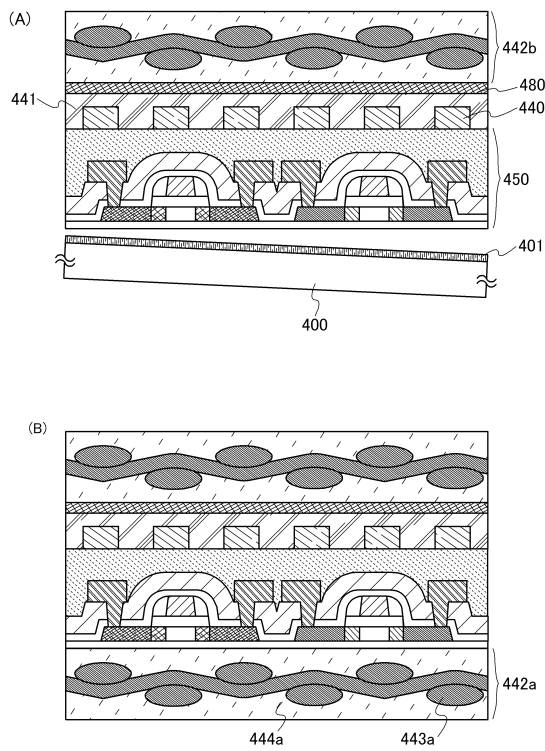
【図3】



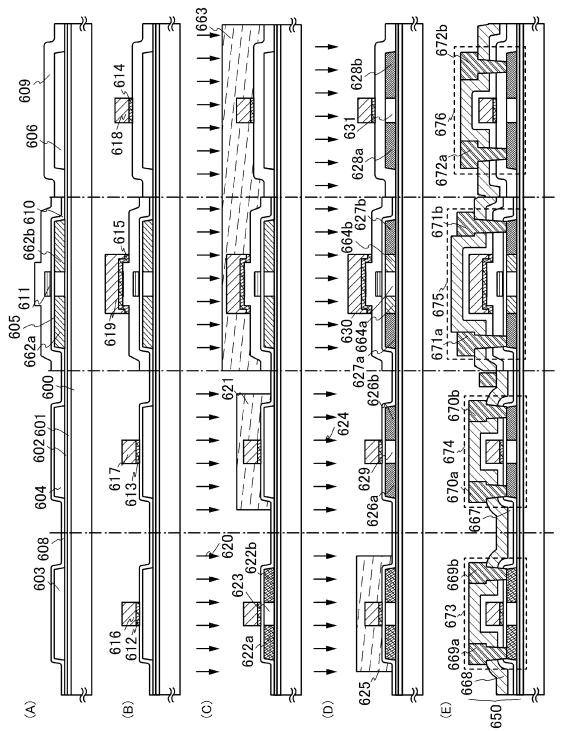
【図4】



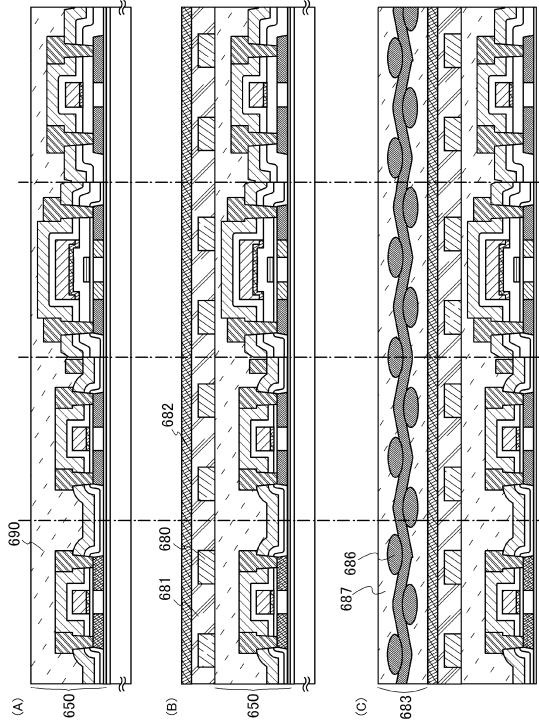
【図5】



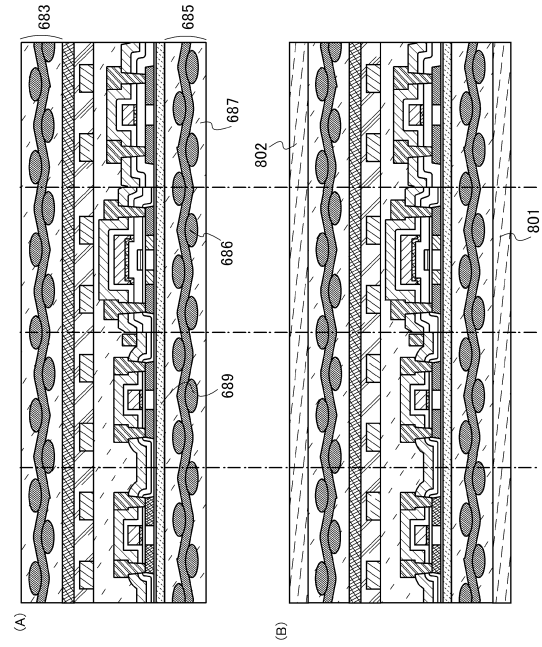
【図6】



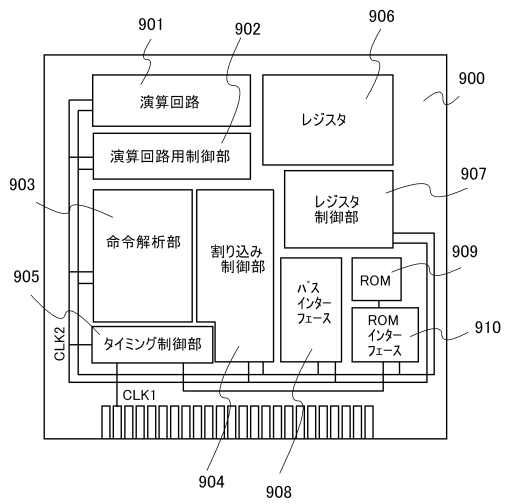
【図7】



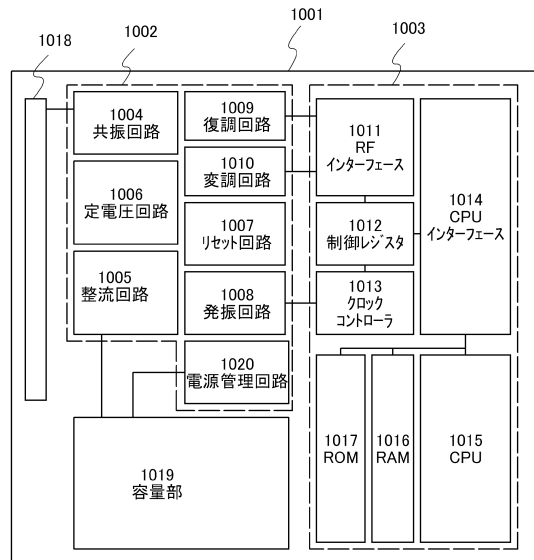
【図8】



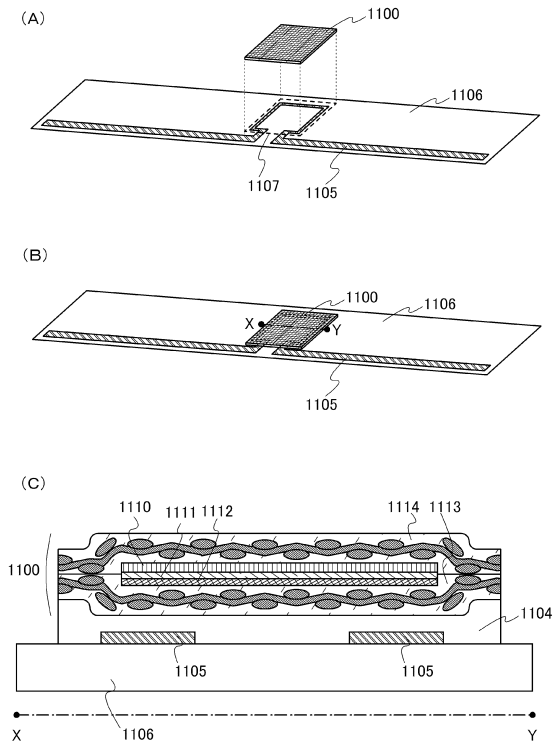
【図9】



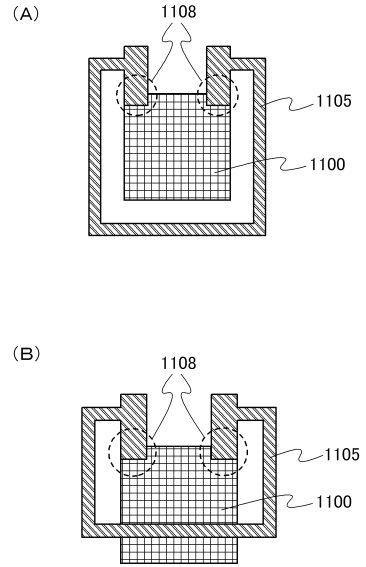
【図10】



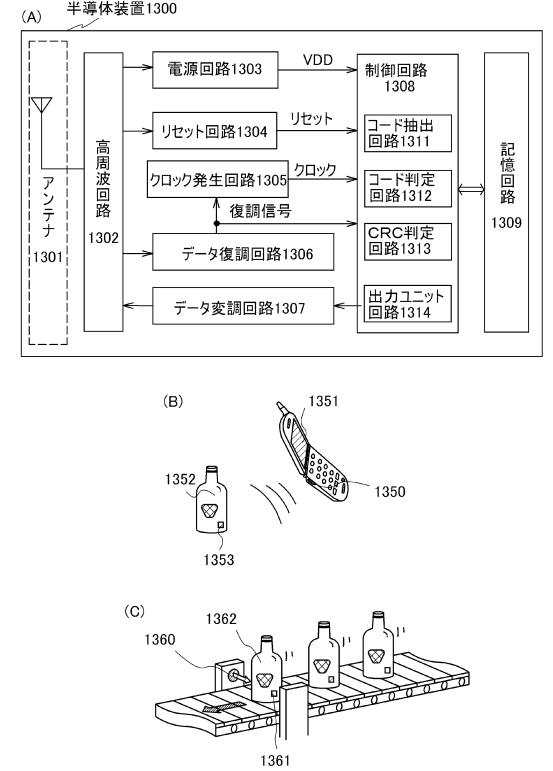
【図11】



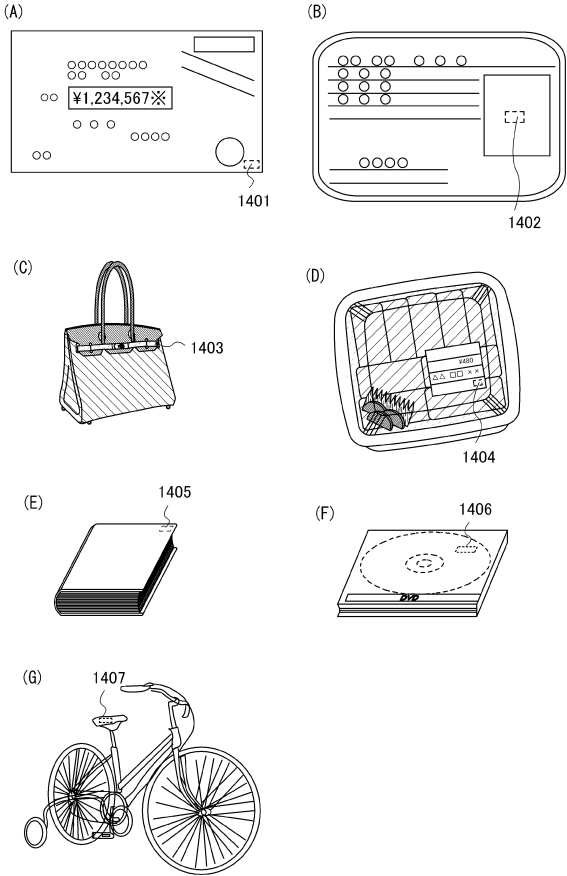
【図12】



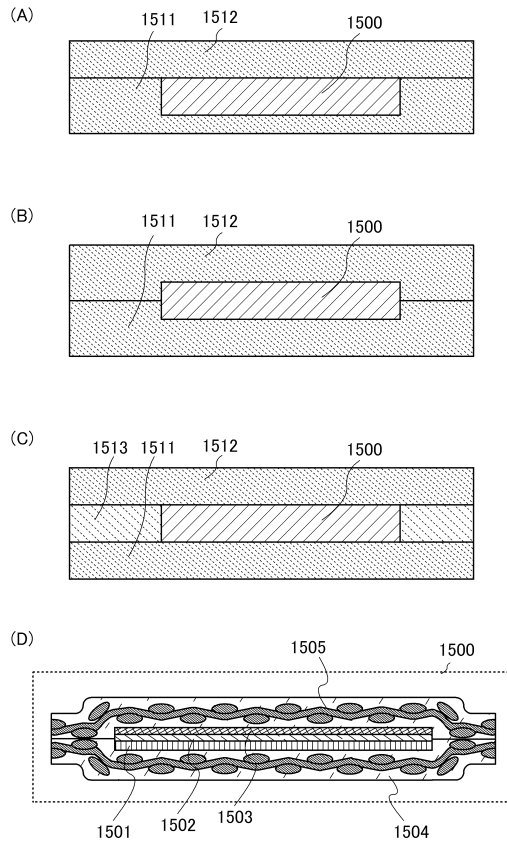
【図13】



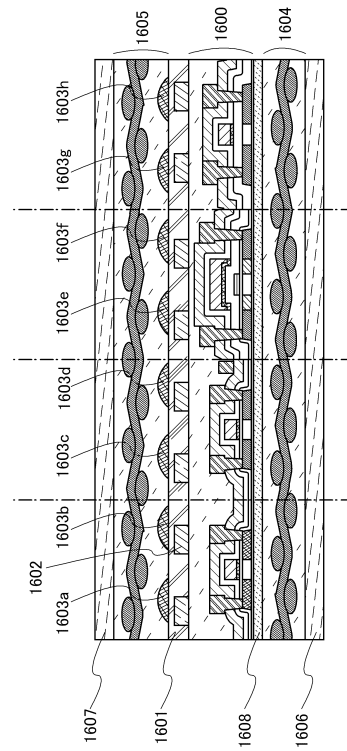
【図14】



【 図 15 】



【 図 16 】



## フロントページの続き

(51) Int.Cl.			F I		
H 0 1 L	27/04	(2006.01)	H 0 1 L	27/08	1 0 2 B
H 0 1 L	27/06	(2006.01)	H 0 1 L	27/04	H
H 0 1 L	29/786	(2006.01)	H 0 1 L	27/06	1 0 2 A
H 0 1 L	27/10	(2006.01)	H 0 1 L	29/78	6 1 8 B
H 0 1 L	23/522	(2006.01)	H 0 1 L	29/78	6 1 3 Z
H 0 1 L	21/768	(2006.01)	H 0 1 L	29/78	6 2 3 A
H 0 1 L	21/3205	(2006.01)	H 0 1 L	27/10	4 9 1
H 0 1 L	27/115	(2017.01)	H 0 1 L	21/88	S
H 0 1 L	29/788	(2006.01)	H 0 1 L	27/10	4 3 4
H 0 1 L	21/336	(2006.01)	H 0 1 L	29/78	3 7 1
H 0 1 L	29/792	(2006.01)	H 0 1 L	27/12	B
H 0 1 L	21/02	(2006.01)	H 0 1 L	23/00	B
H 0 1 L	27/12	(2006.01)			
H 0 1 L	23/00	(2006.01)			

- (56)参考文献 特開平04 - 083692 (JP, A)  
 特開2008 - 217778 (JP, A)  
 特開2007 - 241999 (JP, A)  
 特開平11 - 250209 (JP, A)  
 特開2007 - 157787 (JP, A)

## (58)調査した分野(Int.Cl., DB名)

G 0 6 K 1 9 / 0 7 7  
 H 0 1 L 2 1 / 0 2  
 H 0 1 L 2 1 / 3 2 0 5  
 H 0 1 L 2 1 / 3 3 6  
 H 0 1 L 2 1 / 7 6 8  
 H 0 1 L 2 1 / 8 2 2  
 H 0 1 L 2 1 / 8 2 3 4  
 H 0 1 L 2 3 / 0 0  
 H 0 1 L 2 3 / 5 2 2  
 H 0 1 L 2 7 / 0 4  
 H 0 1 L 2 7 / 0 6  
 H 0 1 L 2 7 / 0 8  
 H 0 1 L 2 7 / 0 8 8  
 H 0 1 L 2 7 / 1 0  
 H 0 1 L 2 7 / 1 1 5  
 H 0 1 L 2 7 / 1 2  
 H 0 1 L 2 9 / 7 8 6  
 H 0 1 L 2 9 / 7 8 8  
 H 0 1 L 2 9 / 7 9 2