



MINISTERO DELLO SVILUPPO ECONOMICO
DIREZIONE GENERALE PER LA LOTTA ALLA CONTRAFFAZIONE
UFFICIO ITALIANO BREVETTI E MARCHI

DOMANDA NUMERO	102007901486777
Data Deposito	24/01/2007
Data Pubblicazione	24/07/2008

Sezione	Classe	Sottoclasse	Gruppo	Sottogruppo
G	09	G		

Titolo

CIRCUITO DI PILOTAGGIO DI UN DIODO OLED (DIODO ORGANICO AD EMISSIONE DI LUCE), IN PARTICOLARE PER APPLICAZIONE A DISPLAY DI TIPO AM-OLED

Domanda di brevetto per invenzione industriale dal titolo: "**Circuito di pilotaggio di un diodo OLED (diodo organico ad emissione di luce), in particolare per applicazione a display di tipo AM-OLED**"

a nome di: **STMicroelectronics S.r.l.**

5 con sede in: **Agrate Brianza (Milano)**

* * * * *

DESCRIZIONE

24 GEN. 2007

Campo di applicazione

10 La presente invenzione fa riferimento ad un circuito di pilotaggio di un diodo OLED (diodo organico ad emissione di luce).

L'invenzione riguarda in particolare, ma non esclusivamente, un circuito di pilotaggio per applicazione a display di tipo AM-OLED e la descrizione che segue è fatta con riferimento a questo campo di applicazione con il solo scopo di semplificarne l'esposizione.

15 Arte nota

MI2007 A00 0100

Come è ben noto, sempre maggior diffusione hanno avuto negli ultimi anni i dispositivi di visualizzazione o display utilizzando diodi emettitori di luce di tipo organico, anche indicati come display OLED, acronimo dall'inglese: "Organic Light Emitting Diode".

20 Tali display OLED sono generalmente utilizzati in sostituzione dei display a cristalli liquidi, a differenza dei quali non richiedono componenti aggiuntivi per essere illuminati. E' infatti noto che i display a cristalli liquidi non producono luce, ma vengono illuminati da una fonte di luce esterna, mentre i dispositivi OLED producono luce propria
25 grazie alla presenza di almeno uno strato di materiale organico

racchiuso da opportuni strati metallici con funzioni di catodo ed anodo. In particolare, a causa della natura monopolare di tale strato di materiale organico, i dispositivi OLED conducono corrente solo in una direzione, comportandosi quindi in modo analogo a un diodo; di qui il
5 nome di O-LED, per similitudine coi LED (acronimo dall'inglese: "Light Emitting Diode", vale a dire diodo ad emissione di luce).

E' quindi possibile, utilizzando tali diodi OLED, realizzare display molto più sottili e addirittura pieghevoli e arrotolabili, e che richiedono minori quantità di energia per funzionare.

10 Nella sua forma più generale, un display OLED è composto da vari strati sovrapposti. In particolare, su un primo strato trasparente, che ha funzioni protettive, viene depositato uno strato conduttivo trasparente che funge da anodo; successivamente vengono
15 generalmente aggiunti almeno tre strati organici: uno per l'iniezione delle lacune, uno per il trasporto di elettroni, e, tra di essi, i tre materiali elettroluminescenti (rosso, verde e blu), disposti a formare un unico strato composto da tanti elementi, ognuno dei quali realizzato sostanzialmente da tre microdisplay colorati. Infine, viene depositato uno strato riflettente che funge da catodo.

20 Nonostante la molteplicità di strati, lo spessore totale, senza considerare lo strato trasparente, è di circa 300 nanometri, rendendo tali display OLED particolarmente utili in tutte le applicazioni miniaturizzate.

25 In generale, per formare un display, i diodi OLED sono organizzati in una matrice di pixel e sono connessi ad un circuito di

pilotaggio atto a fornire a ciascun diodo OLED di tale matrice un valore di corrente necessario ad ottenere la luminescenza del diodo stesso secondo un opportuno schema di indirizzamento.

5 Largamente utilizzati sono i circuiti di pilotaggio realizzati in tecnologia TFT (acronimo dall'inglese "Thin Film Transistor", vale a dire transistore a film sottile). Si parla in tal caso di display OLED a matrice attiva o AM-OLED, , acronimo dall'inglese: "Active Matrix - Organic Light Emitting Diode".

10 In un tale circuito di pilotaggio, un transistore TFT è connesso ad ogni diodo OLED della matrice in modo tale che, pilotando con un'opportuna tensione il terminale di comando o gate di tale transistore TFT, è possibile modulare la corrente con cui si alimenta il diodo OLED ottenendo così tinte di diversa tonalità (generalmente indicate con i termini inglesi di gray-level scale o several color scale).

15 Nella sua forma più semplice, un circuito di pilotaggio per un diodo OLED è schematicamente illustrato in Figura 1, complessivamente indicato con 1.

20 Tale circuito 1 di pilotaggio ha un terminale IN1 di ingresso ricevente un segnale Vdata di tensione di ingresso ed un terminale OUT1 di uscita connesso ad un diodo OLED, indicato come OL, a sua volta connesso ad un primo riferimento di tensione, in particolare un riferimento di tensione di alimentazione VDD.

25 Il circuito 1 di pilotaggio comprende essenzialmente un primo transistore TFT T1 di pilotaggio, inserito tra il terminale OUT1 di uscita ed un secondo riferimento di tensione, in particolare una massa GND,

ed un secondo transistor TFT T2 di selezione, inserito tra un terminale di comando o gate del primo transistor TFT T1 di pilotaggio ed il terminale IN1 di ingresso ed avente a sua volta un terminale di comando o gate ricevente un segnale Vsel di tensione di selezione.

5 Il circuito 1 di pilotaggio comprende infine un condensatore Cs di immagazzinamento o storage inserito tra il terminale di gate del primo transistor TFT T1 di pilotaggio e la massa GND.

Essenzialmente, il primo transistor TFT T1 di pilotaggio funge da driver del diodo OLED OL, abilitato dal secondo transistor TFT T2 di selezione, che è essenzialmente un interruttore pilotato dal segnale Vsel di tensione di selezione. Inoltre, il condensatore Cs di storage conserva una informazione elettrica (sotto forma di carica) per il terminale di gate del primo transistor TFT T1 di pilotaggio, durante la scansione delle altre righe della matrice di pixel, vale a dire il cosiddetto *frame time* dove
10 avviene il refresh di tutta l'immagine.
15

Nell'esempio di realizzazione mostrato in Figura 1, i transistori TFT T1 e T2 sono a canale n o nTFT.

Quando il segnale Vsel di tensione di selezione abilita la trasmissione del dato, vale a dire del segnale Vdata di tensione di ingresso, attraverso il secondo transistor TFT T2 di selezione, tale
20 segnale Vdata di tensione di ingresso si trasferisce al terminale di gate del primo transistor TFT T1 di pilotaggio, imponendo in tal modo che la corrente che attraversa il diodo OLED OL sia data dalla relazione:

$$I_{DS} = \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS} - V_{th})^2}{2} \quad (1)$$

essendo

I_{DS} il valore di corrente di drain del primo transistor
TFT T1 di pilotaggio trasferita al diodo OLED OL; e

5 V_{GS1} , V_{T1} , C_{OX} , μ_0 , W e L il valore di tensione tra i terminali
di gate e source, il valore di tensione di soglia, la capacità per unità di
superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza
di gate del primo transistor TFT T1 di pilotaggio, rispettivamente.

Al termine del cosiddetto *timing diagram*, vale a dire della
finestra temporale all'interno della quale vengono applicati o segnali di
10 pilotaggio del singolo pixel, il segnale V_{sel} di tensione di selezione
disabilita il trasferimento attraverso il secondo transistor TFT T2 di
selezione, e il dato è mantenuto tra gli elettrodi del condensatore C_s di
storage.

Dall'equazione (1), si nota come la corrente I_{DS} fornita al diodo
15 OLED OL dipende quadraticamente dal valore di tensione V_{T1} di soglia
del primo transistor TFT T1 di pilotaggio.

Purtroppo, è ben noto che nei transistori TFT si può registrare
una notevole variazione della tensione di soglia, che è fortemente
correlata e sensibile a certi parametri di processo che vanno controllati
20 in maniera accurata. Si ha quindi che, a parità di segnale V_{data} di
tensione di ingresso si assiste ad una non uniformità della luminosità
dei pixel della matrice di uno stesso display AM-OLED, il circuito 1 di
pilotaggio non riuscendo a fornire un valore stabile di corrente ai diodi
OLED della matrice di pixel.

25 In Figura 2 è rappresentato l'andamento simulato della

corrente I_{DS} che attraversa il diodo OLED OL per tre circuiti topologicamente identici, ma differenti per quel che riguarda il valore di tensione V_{t1} di soglia del transistor TFT T1 di pilotaggio in essi compreso. Le simulazioni sono state eseguite con il software AIM-Spice 3.2, utilizzando per i transistori TFT il livello 12.

Inoltre, si è considerato un rapporto di forma (W/L) dei due transistori TFT, T1 e T2, fissato ad un valore pari a $(W/L)_1=(10\mu\text{m})/(5\mu\text{m})$, e $(W/L)_2=(2\mu\text{m})/(2\mu\text{m})$, rispettivamente, con valori dei parametri μ_0 e V_{t1} , relativi alla mobilità superficiale dei portatori e alla tensione di soglia, fissati rispettivamente pari a $100\text{ cm}^2/(\text{Vs})$ e 2.0 V , con un valore del condensatore C_s di storage pari a 1 pF .

Dalle simulazioni effettuate, si è potuto verificare che, variando del $\pm 10\%$ il valore di tensione V_{t1} di soglia del primo transistor TFT T1 di pilotaggio, si rileva una notevole differenza dei valori di corrente I_{DS} fornita al diodo OLED OL. In particolare, in corrispondenza di una variazione del $+10\%$ ($V_{t1}=2.2\text{ V}$, curva F-), si verifica una differenza di corrente pari al 10.4% (indicata in figura come DI-); in corrispondenza di una variazione del -10% ($V_{t1}=1.8\text{ V}$, curva F+), si verifica invece che la corrente ha una variazione pari al 10.2% (indicata in figura come DI+).

Per ovviare al problema di variazione di luminanza tra i pixel sopra discusso, sono state proposte diverse soluzioni circuitali che utilizzano un maggior numero di dispositivi, in particolare di transistori TFT.

Una prima soluzione nota, proposta da S. H. Jung, W. J. Nam

e M. K. Han nell'articolo dal titolo: "A New Voltage Modulated AMOLED Pixel Design Compensating Threshold Voltage Variation of Poly-Si TFTs", School of Electrical Engineering, Seoul National University, Seoul, KOREA ISSN/0002-0966X/02/3 622 • SID 02 DIGEST 301-0622-\$1.00+.00 © 2002 SID, è un circuito di pilotaggio realizzato con quattro transistori TFT a canale p o p-TFT ed un condensatore di storage, schematicamente illustrato in Figura 3 e complessivamente indicato con 3.

Tale circuito 3 di pilotaggio ha un terminale IN3 di ingresso ricevente un segnale Vdata di tensione di ingresso ed un terminale OUT3 di uscita connesso ad un diodo OLED, indicato sempre come OL, a sua volta connesso ad un primo riferimento di tensione, in particolare una massa GND.

Come visto in precedenza, il circuito 3 di pilotaggio comprende un primo transistore TFT T1 di pilotaggio, inserito tra il terminale OUT3 di uscita ed un secondo riferimento di tensione, in particolare un riferimento di tensione di alimentazione VDD, ed un secondo transistore TFT T2 di selezione connesso al terminale IN3 di ingresso ed avente a sua volta un terminale di comando o gate ricevente un segnale Vsel di tensione di selezione.

Il circuito 3 di pilotaggio comprende inoltre un primo ed un secondo transistore TFT di scarica, rispettivamente T3 e T4, connessi a diodo ed inseriti, in parallelo tra loro, tra il secondo transistore TFT T2 di selezione ed il terminale di gate del primo transistore TFT T1 di pilotaggio.

Il circuito 3 di pilotaggio comprende ulteriormente un condensatore Cs di storage inserito tra il riferimento di tensione di alimentazione VDD ed il terminale di gate del primo transistor TFT T1 di pilotaggio.

5 Come in precedenza, i transistori TFT T1 e T2 funzionano, rispettivamente, da driver e da interruttore, mentre il blocco formato dai transistori T3 e T4 consente di scaricare il condensatore Cs di storage per il refresh dell'informazione e di innalzare il valore di tensione al terminale di gate del primo transistor TFT T1 di pilotaggio di una
10 quantità pari alla tensione V_{t3} di soglia del secondo transistor TFT T3 di scarica.

Infatti, quando il segnale Vsel di tensione di selezione accende il secondo transistor TFT T2 di selezione, il dato si trasferisce al terminale di gate del primo transistor TFT T1 di pilotaggio attraverso il
15 secondo transistor TFT T3 di scarica che è connesso a diodo. La corrente trasferita al diodo OLED OL è data, pertanto, dalla relazione:

$$\begin{aligned} |I_{DS}| &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(|V_{GS1}| - |V_{t1}|)^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{DD} - V_{data} + |V_{t3}| - |V_{t1}|)^2}{2} \end{aligned} \quad (2)$$

essendo:

I_{DS} il valore di corrente di drain del primo transistor
20 TFT T1 di pilotaggio trasferita al diodo OLED OL;

V_{data} il segnale di tensione di ingresso o dato;

V_{GS1} , V_{t1} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali di gate e source, il valore di tensione di soglia, la capacità per unità di

superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza di gate del primo transistor TFT T1 di pilotaggio, rispettivamente; e

V_{t3} il valore di tensione di soglia del secondo transistor TFT T3 di scarica.

5 Se le caratteristiche elettriche del primo transistor TFT T1 di pilotaggio e del secondo transistor TFT T3 di scarica sono abbastanza simili, si può supporre $|V_{t1}| \approx |V_{t3}|$; la corrente I_{DS} di drain avrà quindi la forma:

$$|I_{DS}| = \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{DD} - V_{data})^2}{2} \quad (3)$$

10 Dall'equazione (3) emerge quindi che il circuito 3 di pilotaggio permette di ottenere un valore di corrente I_{DS} di drain indipendente dalla tensione V_{t1} di soglia del primo transistor TFT T1 di pilotaggio.

Tuttavia, il corretto funzionamento del circuito è basato sull'assunzione che i transistori T1 e T3 hanno la stessa tensione di soglia, condizione difficilmente ottenibile nella pratica.

15 J. C. Goh, H. J. Chung, J. Jang e C. H. Han nell'articolo dal titolo: "A New Pixel Circuit for Active Matrix Organic Light Emitting Diodes", IEEE ELECTRON DEVICE LETTERS, VOL. 23, NO. 9, September 2002 hanno quindi proposto un ulteriore circuito di pilotaggio in grado di risolvere tale problema. Tale circuito di pilotaggio è schematicamente illustrato in Figura 4, complessivamente indicato con 4, utilizzando quattro transistori TFT a canale n, o n-TFT e due condensatori.

Il circuito 4 di pilotaggio ha un terminale IN4 di ingresso

ricevente un segnale Vdata di tensione di ingresso ed un terminale OUT4 di uscita connesso ad un diodo OLED, indicato sempre come OL, a sua volta connesso ad un primo riferimento di tensione, in particolare una massa GND.

5 Come visto in precedenza, il circuito 4 di pilotaggio comprende un primo transistor TFT T1 di pilotaggio, inserito tra il terminale OUT4 di uscita ed un secondo riferimento di tensione, in particolare un riferimento di tensione di alimentazione VDD, ed un secondo transistor TFT T2 di selezione, inserito tra un terminale di comando o gate del
10 primo transistor TFT T1 di pilotaggio ed il terminale IN4 di ingresso ed avente a sua volta un terminale di comando o gate ricevente un primo segnale Vsel1 di tensione di selezione.

 Il circuito 4 di pilotaggio comprende inoltre un terzo ed un quarto transistor TFT di selezione, rispettivamente T3 e T4, inseriti, in
15 serie tra loro, tra il terminale OUT4 di uscita ed il terminale IN4 di ingresso ed aventi rispettivi terminali di controllo o gate ricevanti il primo un segnale Vsel1 ed il secondo un segnale Vsel2 di tensione di selezione.

 Il circuito 4 di pilotaggio comprende ulteriormente un
20 condensatore Cs di storage inserito tra un nodo circuitale interno X4 di interconnessione tra il terzo e quarto transistor TFT di selezione, T3 e T4, ed il riferimento di tensione di alimentazione VDD, nonché un condensatore Cb di bootstrap, inserito tra il terminale di gate del primo transistor TFT T1 di pilotaggio ed il nodo circuitale interno X4.

25 Il circuito 4 di pilotaggio prevede un *Timing diagram* suddiviso

in tre periodi:

(1) un primo periodo o periodo di inizializzazione [initialization period];

(2) un secondo periodo o periodo di compensazione [compensation period], e

(3) un terzo periodo o periodo di ingresso dati [data-input period].

Le forme d'onda relative a tale *Tuning diagram* sono mostrate in Figura 5.

10 Nel periodo di inizializzazione, il primo ed il secondo segnale di tensione di selezione, V_{sel1} e V_{sel2} , si portano ad un primo valore di tensione o valore alto, abilitando tutti e tre i transistori TFT di selezione T2, T3 e T4 e realizzando in tal modo la scarica del condensatore C_b di bootstrap.

15 Nel periodo di compensazione, mentre il primo segnale V_{sel1} di tensione di selezione viene mantenuto al valore alto, il secondo segnale V_{sel2} di tensione di selezione si porta ad un secondo valore o valore basso provocando l'apertura del quarto transistor TFT T4 di selezione. Inoltre, grazie alla modulazione del segnale V_{data} di tensione
20 di ingresso che si porta ad un valore intermedio, prossimo al valore della tensione di soglia del primo transistor TFT T1 di pilotaggio, il funzionamento del primo transistor TFT T1 di pilotaggio viene forzato in regione sottosoglia. In tal modo, il valore di tensione tra i terminali di gate e source di tale primo transistor TFT T1 di pilotaggio, pari a V_{t1} ,
25 viene applicata agli elettrodi del condensatore C_b di bootstrap e

conservata per l'ultima frazione del frame time, vale a dire il periodo di ingresso-dati.

5 In particolare, in tale periodo di ingresso-dati, il primo segnale Vsel1 di tensione di selezione si porta al valore basso, mentre il secondo segnale Vsel2 di tensione di selezione si porta al valore alto, provocando l'apertura del secondo e terzo transistor TFT di selezione, T2 e T3 e la chiusura del quarto transistor TFT T4 di selezione, Inoltre, al segnale Vdata di tensione di ingresso viene applicata l'informazione elettrica in base alle modifiche apportate.

10 In tal modo, la tensione al terminale di gate del primo transistor TFT T1 di pilotaggio è pari a $V_{data} + V_{t1}$, e la corrente I_{DS} di drain è data dalla relazione:

$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{t1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{t1} - V_{t1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned} \quad (4)$$

15 Dall'equazione (4), si verifica che il circuito 4 di pilotaggio permette di ottenere un valore di corrente I_{DS} di drain indipendente dalla tensione V_{t1} di soglia del primo transistor TFT T1 di pilotaggio.

20 Tale soluzione presenta tuttavia un'importante limitazione, dovuta al fatto che il suo corretto funzionamento è vincolato all'applicazione, durante il secondo periodo di compensazione, di un valore intermedio di tensione tale da mandare il primo transistor TFT T1 di pilotaggio in regione sottosoglia. Data l'impossibilità di realizzare

tutti i transistori TFT presenti nel circuito di pilotaggio di una matrice di pixel con le medesime caratteristiche elettriche, è quindi difficile che il valore intermedio di tensione applicato in questo periodo possa garantire per tutti i transistori di pilotaggio un corretto funzionamento
5 nella condizione di sottosoglia.

Il problema tecnico che sta alla base della presente invenzione è quello di escogitare un circuito di pilotaggio per un display di tipo AM-OLED, avente caratteristiche strutturali e funzionali tali da consentire di ottenere un valore di corrente di pilotaggio indipendente dalle
10 variazioni di tensione di soglia dei transistori TFT in esso contenuti, superando le limitazioni e gli inconvenienti che tuttora affliggono i circuiti realizzati secondo l'arte nota.

Sommario dell'invenzione

L'idea di soluzione che sta alla base della presente invenzione
15 è quella di realizzare un'autoregolazione del circuito che porti alla individuazione automatica della tensione di soglia dei transistori di pilotaggio in esso contenuti, tale tensione essendo immagazzinata ai capi di un condensatore di bootstrap.

Sulla base di tale idea di soluzione il problema tecnico è
20 risolto dal circuito di pilotaggio di un diodo OLED inserito tra un primo ed un secondo riferimento di tensione ed avente almeno un terminale di ingresso ricevente un segnale di tensione di ingresso ed un terminale di uscita per la generazione di una corrente di pilotaggio di tale diodo
25 OLED, il circuito comprendendo almeno un transistor di pilotaggio avente un primo terminale di conduzione connesso a tale primo

riferimento di tensione, un secondo terminale di conduzione connesso a tale terminale di uscita ed un terminale di controllo connesso ad almeno un primo condensatore ed un secondo condensatore.

Vantaggiosamente secondo l'invenzione, il primo condensatore è inserito tra tale terminale di comando ed un nodo circuitale interno ed il secondo condensatore è inserito tra tale nodo circuitale interno (X2) ed il secondo riferimento di tensione.

Ulteriormente vantaggiosamente, il circuito di pilotaggio comprende inoltre:

10 - un primo interruttore pilotato da un primo segnale di tensione di selezione ed inserito tra il terminale di ingresso ed il nodo circuitale interno;

15 - un secondo ed un terzo interruttore pilotati da un secondo segnale di tensione di selezione, tale secondo interruttore essendo inserito tra il primo terminale di conduzione ed il terminale di controllo del transistore di pilotaggio, mentre il terzo interruttore è inserito tra il nodo circuitale interno ed il secondo riferimento di tensione, in parallelo al secondo condensatore; nonché

20 - un quarto interruttore pilotato da un terzo segnale di tensione di selezione ed inserito tra il primo riferimento di tensione ed il primo terminale di conduzione del transistore di pilotaggio.

Vantaggiosamente secondo l'invenzione, il primo segnale di tensione di selezione abilita l'apertura del primo interruttore, il secondo segnale di tensione di selezione abilita la conduzione del secondo e del terzo interruttore ed il terzo segnale di tensione di selezione abilita la

conduzione del quarto interruttore, innescando una fase di carica del primo condensatore con funzione di bootstrap ad un valore di tensione superiore ad un valore di tensione di soglia del transistor di pilotaggio.

5 Ulteriormente vantaggiosamente secondo l'invenzione una commutazione del terzo segnale di tensione di selezione abilita l'apertura del quarto interruttore, innescando una fase di scarica del primo condensatore di bootstrap, un valore di tensione ai suoi capi portandosi ad un valore pari a detta tensione di soglia del transistor di pilotaggio.

10 Inoltre, una commutazione di detti primo, secondo e terzo segnale di tensione di selezione abilita l'apertura di detti secondo e terzo interruttore e la chiusura di detti primo e quarto interruttore, rispettivamente, applicando in tal modo al terminale di controllo del transistor di pilotaggio una tensione pari alla somma del segnale di
15 tensione di ingresso e del valore di tensione immagazzinato nel primo condensatore di bootstrap, pari a detto valore di tensione di soglia del transistor di pilotaggio e generando la corrente di pilotaggio secondo la seguente relazione:

$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{th1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{th1} - V_{th1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned}$$

20 essendo:

V_{GS1} , V_{th1} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali

di gate e source, il valore di tensione di soglia, la capacità per unità di superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza di gate di detto transistor di pilotaggio, rispettivamente.

Infine, tale commutazione di detti primo, secondo e terzo segnale di tensione di selezione abilita l'immagazzinamento nel secondo condensatore della carica fornita al terminale di controllo del transistor di pilotaggio, sino al sopraggiungere di un nuovo segnale di tensione di ingresso.

Ulteriormente vantaggiosamente secondo l'invenzione il transistor di pilotaggio e gli interruttori sono realizzati da rispettivi transistori a film sottile a canale n.

Il problema è altresì risolto da un metodo di generazione di una corrente di pilotaggio di un diodo OLED mediante un circuito di pilotaggio del tipo siffatto, detto metodo comprendendo in sequenza le fasi di:

- inizializzazione, in cui il primo segnale di tensione di selezione si trova ad un primo livello abilitando l'apertura del primo interruttore, il secondo segnale di tensione di selezione si porta ad un secondo livello, abilitando la chiusura del secondo e del terzo interruttore ed il terzo segnale di tensione di selezione si trova a tale secondo livello, abilitando la chiusura del quarto interruttore, innescando una fase di carica del primo condensatore con funzione di bootstrap ad un valore di tensione superiore ad un valore di tensione di soglia del transistor di pilotaggio;

- compensazione, in cui il primo ed il secondo segnale di

tensione di selezione, vengono mantenuti allo stesso livello della precedente fase di inizializzazione, rispettivamente detti primo e secondo livello, mentre il terzo segnale di tensione di selezione si porta al primo livello, abilitando l'apertura del quarto interruttore, il primo
5 interruttore continuando a rimanere aperto, innescando in tal modo una fase di scarica del primo condensatore di bootstrap, un valore di tensione ai capi di tale condensatore portandosi ad un valore pari a detta tensione di soglia del transistor di pilotaggio; ed

- ingresso-dati, in cui il primo ed il terzo segnale di
10 tensione di selezione si portano al secondo livello ed il secondo segnale di tensione di selezione si porta al primo livello, abilitando l'apertura di detti secondo e terzo interruttore e la chiusura di detti primo e quarto interruttore, rispettivamente, applicando in tal modo al terminale di controllo del transistor di pilotaggio una tensione pari alla somma del
15 segnale di tensione di ingresso e del valore di tensione immagazzinato in detto primo condensatore di bootstrap, pari al valore di tensione di soglia del transistor di pilotaggio e generando la corrente di pilotaggio secondo la seguente relazione:

$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{th1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{th1} - V_{th1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned} \quad (5)$$

essendo:

V_{GS1} , V_{DS1} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali di gate e source, il valore di tensione di soglia, la capacità per unità di superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza di gate del transistor di pilotaggio, rispettivamente.

5 Le caratteristiche ed i vantaggi del circuito di pilotaggio secondo l'invenzione risulteranno dalla descrizione, fatta qui di seguito, di un suo esempio di realizzazione dato a titolo indicativo e non limitativo con riferimento ai disegni allegati.

Breve descrizione dei disegni

10 In tali disegni:

la Figura 1 mostra schematicamente una prima forma di realizzazione di un circuito di pilotaggio secondo l'arte nota;

la Figura 2 mostra schematicamente l'andamento di un segnale di corrente ottenuto dal circuito di pilotaggio di Figura 1;

15 la Figura 3 mostra schematicamente una seconda forma di realizzazione di un circuito di pilotaggio secondo l'arte nota;

la Figura 4 mostra schematicamente una terza forma di realizzazione di un circuito di pilotaggio secondo l'arte nota;

20 la Figura 5 mostra schematicamente l'andamento di segnali di controllo del circuito di pilotaggio di Figura 4;

la Figura 6 mostra schematicamente un circuito di pilotaggio realizzato secondo la presente invenzione;

la Figura 6A mostra una schematizzazione semplificata del circuito di pilotaggio di Figura 6;

25 la Figura 7 mostra schematicamente l'andamento di segnali

di controllo del circuito di pilotaggio di Figura 6;

la Figura 8 mostra schematicamente un equivalente circuitale del circuito di pilotaggio di Figura 6 in una prima condizione di funzionamento;

5 la Figura 9 mostra schematicamente l'andamento di un segnale di tensione ottenuto dal circuito di pilotaggio di Figura 6 nella prima condizione di funzionamento;

10 la Figura 10 mostra schematicamente un equivalente circuitale del circuito di pilotaggio di Figura 6 in una seconda condizione di funzionamento;

la Figura 11 mostra schematicamente l'andamento di un segnale di tensione ottenuto dal circuito di pilotaggio di Figura 6 nella seconda condizione di funzionamento;

15 la Figura 12 mostra schematicamente un equivalente circuitale del circuito di pilotaggio di Figura 6 in una terza condizione di funzionamento;

la Figura 13 mostra schematicamente l'andamento di un segnale di corrente ottenuto dal circuito di pilotaggio di Figura 6;

20 la Figura 14 mostra schematicamente a scala ingrandita l'andamento di una porzione del segnale di corrente di Figura 13;

la Figura 15 mostra schematicamente la curva caratteristica di luminosità in funzione della corrente di un diodo OLED per applicazioni in telefonia mobile; e

25 la Figura 16 mostra schematicamente una porzione di un display AM-OLED.

Descrizione dettagliata

Con riferimento a tali figure, ed in particolare alla Figura 6, con 10 è complessivamente e schematicamente indicato un circuito di pilotaggio per un display AM-OLED realizzato secondo la presente
5 invenzione.

Il circuito 10 di pilotaggio comprende cinque dispositivi attivi, in particolare transistori TFT a canale n o n-TFT, e due passivi, in particolare due condensatori.

Più in dettaglio, il circuito 10 di pilotaggio ha un terminale IN di ingresso ricevente un segnale Vdata di tensione di ingresso o dato ed un terminale OUT di uscita connesso ad un diodo OLED, indicato con OL, a sua volta connesso ad un primo riferimento di tensione, in particolare una massa GND. In particolare, il terminale OUT di uscita fornisce al diodo OLED OL una corrente IDS di pilotaggio.
10

Il circuito 10 di pilotaggio comprende un transistore TFT TF1 di pilotaggio connesso tra un secondo riferimento di tensione, in particolare un riferimento di tensione di alimentazione VDD, ed il terminale OUT di uscita ed un primo transistore TFT TF2 di selezione, a sua volta connesso al terminale IN di ingresso ed avente un terminale di controllo o gate ricevente un primo segnale Vsel_1 di tensione di selezione. In particolare, il primo transistore TFT TF2 di selezione realizza un interruttore controllato dal primo segnale Vsel_1 di tensione di selezione.
15
20

Vantaggiosamente secondo l'invenzione, il circuito 10 di pilotaggio comprende inoltre almeno un secondo ed un terzo transistore
25

TFT di selezione, rispettivamente TF3 e TF4, inseriti, in serie tra loro, tra il riferimento di tensione di alimentazione VDD e la massa GND ed aventi rispettivi terminale di controllo o gate ricevanti un secondo segnale Vsel_2 di tensione di selezione. Analogamente, il secondo e terzo
5 transistore TFT di selezione, TF3 e TF4, realizzano rispettivi interruttori controllati dal secondo segnale Vsel_2 di tensione di selezione.

Il circuito 10 di pilotaggio comprende ulteriormente un condensatore Cst di immagazzinamento o storage inserito tra il primo transistore TFT TF2 di selezione e la massa GND, nonché un
10 condensatore Cbs di bootstrap inserito tra il secondo TF3 ed il terzo transistore TFT TF4 di selezione.

Più in dettaglio, il secondo transistore TFT TF3 di selezione è inserito tra il riferimento di tensione di alimentazione VDD ed un terminale di controllo o gate del transistore TFT TF1 di pilotaggio,
15 indicato come primo nodo circuitale interno X1, il condensatore Cbs di bootstrap è inserito tra il primo nodo circuitale interno X1 ed il terminale di conduzione del primo transistore TFT TF2 di selezione, indicato come secondo nodo circuitale interno X2, il terzo transistore TFT TF4 di selezione è inserito tra il secondo nodo circuitale interno X2
20 e la massa GND ed il condensatore Cst di storage è inserito, in parallelo al terzo transistore TFT TF4 di selezione, tra il secondo nodo circuitale interno X2 e la massa GND.

Ulteriormente vantaggiosamente secondo l'invenzione, il circuito 10 di pilotaggio comprende infine un quarto transistore TFT
25 TF5 di selezione, inserito tra il riferimento di tensione di alimentazione

VDD ed il transistoro TFT TF1 di pilotaggio ed avente un terminale di controllo o gate ricevente un terzo segnale Vsel_3 di tensione di selezione. Anche in tal caso, il quarto transistoro TFT TF5 di selezione realizza un interruttore controllato dal terzo segnale Vsel_3 di tensione di selezione.

Più in particolare, il quarto transistoro TFT TF5 di selezione è inserito tra il riferimento di tensione di alimentazione VDD ed un terminale di conduzione del transistoro TFT TF1 di pilotaggio, indicato come terzo nodo circuitale interno X3, a sua volta connesso al secondo transistoro TFT TF3 di selezione.

In sostanza, nella sua forma più semplice, il circuito 10 di pilotaggio secondo l'invenzione comprende almeno un transistoro di pilotaggio opportunamente connesso ai riferimenti di tensione di alimentazione e massa nonché a due condensatori tramite cinque interruttori pilotati. Una schematizzazione del circuito 10 di pilotaggio è riportata in Figura 6A.

Il circuito 10 di pilotaggio comprende almeno un transistoro TP di pilotaggio connesso al terminale OUT di uscita per la generazione della corrente IDS di pilotaggio del diodo OLED OL. Come visto in precedenza, il transistoro TP di pilotaggio è realizzato del transistoro TFT TF1.

Vantaggiosamente secondo l'invenzione, il circuito 10 di pilotaggio comprende inoltre un condensatore Cbs di bootstrap inserito tra un terminale X1 di comando del transistoro TP di pilotaggio ed un secondo nodo circuitale interno X2 ed un condensatore Cst di storage

inserito tra il secondo nodo circuitale interno X2 e la massa GND.

Il secondo nodo circuitale interno X2 è inoltre connesso al terminale IN di ingresso del circuito 10 di pilotaggio tramite un primo interruttore SW1 pilotato dal primo segnale Vsel_1 di tensione di
5 selezione. Il primo interruttore SW1 è realizzato dal primo transistore TFT TF2 di selezione.

Ulteriormente vantaggiosamente secondo l'invenzione, il circuito 10 di pilotaggio comprende inoltre un secondo ed un terzo interruttore, SW2 ed SW3 pilotati dal secondo segnale Vsel_2 di
10 tensione di selezione. In particolare, il secondo interruttore SW2 è inserito tra un terminale di conduzione, corrispondente ad un terzo nodo circuitale interno X3, ed il terminale X1 di comando del transistore TP di pilotaggio, mentre il terzo interruttore SW3 è inserito tra il secondo nodo circuitale interno X2 e la massa GND, in parallelo al
15 condensatore Cst di storage. Il secondo e terzo interruttore, SW2 ed SW3, sono realizzati dal secondo e terzo transistore TFT di selezione, TF3 e TF4, rispettivamente.

Infine, il circuito 10 di pilotaggio comprende un quarto interruttore SW4 pilotato dal terzo segnale Vsel_3 di tensione di
20 selezione ed inserito tra il riferimento di tensione di alimentazione VDD ed il terzo nodo circuitale interno X3. Il quarto interruttore SW4 è realizzato dal quarto transistore TFT TF5 di selezione.

Vediamo ora più in dettaglio il funzionamento del circuito 10 di pilotaggio secondo l'invenzione.

25 Vantaggiosamente, i segnali di tensione di selezione, Vsel_1,

Vsel_2 e Vsel_3, suddividono il *Timing diagram* in tre periodi:

(1) un primo periodo P1 di inizializzazione o initialization period;

5 (2) un secondo periodo P2 di compensazione o compensation period; ed

(3) un terzo periodo P3 di ingresso-dati o data-input period.

Le forme d'onda assunte dai segnali di tensione di selezione, Vsel_1, Vsel_2 e Vsel_3, relative ad un *Timing diagram* sono mostrate in Figura 7.

10 Si considera una condizione iniziale in cui il primo ed il secondo segnale di tensione di selezione, Vsel_1 e Vsel_2 si trovano ad un primo livello, in particolare basso, mentre il terzo segnale Vsel_3 di tensione di selezione si trova ad un secondo livello, in particolare alto.

15 Nel primo periodo P1 di inizializzazione, il secondo segnale Vsel_2 di tensione di selezione si porta al livello alto, abilitando il secondo ed il terzo transistor TFT di selezione, TF3 e TF4. Analogamente, il terzo segnale Vsel_3 di tensione di selezione si porta al livello alto abilitando il quarto transistor TFT TF5 di selezione.

20 Si innesca in tal modo una fase di carica del condensatore Cbs di bootstrap ad un valore di tensione superiore al valore di tensione Vtf1 di soglia del transistor TFT TF1 di pilotaggio.

25 Nel secondo periodo P2 di compensazione, il primo e secondo segnale di tensione di selezione, Vsel_1 e Vsel_2, vengono mantenuti allo stesso livello, rispettivamente basso e alto, mentre il terzo segnale Vsel_3 di tensione di selezione si porta al livello basso, aprendo il quarto

transistore TFT TF5 di selezione, il primo transistore TFT TF2 di selezione continuando a rimanere aperto.

Si innesca in tal modo una fase di scarica del condensatore Cbs di bootstrap e la tensione ai suoi capi si porta ad un valore pari proprio alla tensione V_{tf1} di soglia del transistore TFT TF1 di pilotaggio.

Nel terzo periodo P3 di ingresso-dati, tutti i segnali di tensione di selezione cambiano di livello. In particolare, il primo Vsel_1 ed il terzo segnale Vsel_3 di tensione di selezione si portano al livello alto ed il secondo segnale Vsel_2 di tensione di selezione si porta al livello basso, aprendo il secondo ed il terzo transistore TFT di selezione, TF3 e TF4 e chiudendo il primo ed il quarto transistore TFT di selezione, TF2 e TF5: è quindi possibile applicare al segnale Vdata di tensione di ingresso l'informazione elettrica, ovvero una tensione corrispondente al valore di luminosità che si vuol fare assumere al corrispondente pixel, come indicato dal suo innalzamento al livello alto.

In questo terzo periodo P3 di ingresso-dati, il valore di tensione applicato al terminale di gate del transistore TFT TF1 di pilotaggio risulta quindi pari a Vdata + V_{tf1} e la sua corrente I_{DS} di drain è data dalla seguente relazione:

$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{tf1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{tf1} - V_{tf1})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned} \quad (5)$$

corrispondente alla equazione (4) vista con riferimento all'arte

nota, anche in tal caso essendo:

I_{bs} il valore di corrente di drain del primo transistor
TFT T1 di pilotaggio trasferita al diodo OLED OL;

V_{data} il segnale di tensione di ingresso o dato; e

5 V_{gs1} , V_{th} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali
di gate e source, il valore di tensione di soglia, la capacità per unità di
superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza
di gate del transistor TFT TF1 di pilotaggio, rispettivamente.

10 Il condensatore C_{st} di storage immagazzina la carica fornita al
terminale di gate del transistor TFT TF1 di pilotaggio, vale a dire al
primo nodo circuitale interno X1, sino al sopraggiungere di un nuovo
segnale V_{data} di tensione di ingresso.

In sostanza, vantaggiosamente secondo l'invenzione, il primo
segnale V_{sel_1} di tensione di selezione abilita l'apertura del primo
15 interruttore SW1, il secondo segnale V_{sel_2} di tensione di selezione
abilita la conduzione del secondo e del terzo interruttore, SW2 ed SW3,
ed il terzo segnale V_{sel_3} di tensione di selezione abilita il quarto
interruttore SW4, innescando una fase di carica del condensatore C_{bs}
di bootstrap ad un valore di tensione superiore al valore di tensione di
20 soglia V_{th} del transistor TP di pilotaggio.

Inoltre, la commutazione del terzo segnale V_{sel_3} di tensione
di selezione abilita l'apertura del quarto interruttore SW4, innescando
una fase di scarica del condensatore C_{bs} di bootstrap, per cui la
tensione ai suoi capi si porta ad un valore pari alla tensione di soglia
25 V_{th} .

Infine, una commutazione del primo, secondo e terzo segnale di tensione di selezione, V_{sel_1} , V_{sel_2} e V_{sel_3} , abilita l'apertura del secondo e del terzo interruttore, SW2 e SW3 e la chiusura del primo e del quarto interruttore, SW1 e SW4, rispettivamente, applicando in tal modo al terminale X1 di controllo del transistor TP di pilotaggio una tensione pari alla somma del segnale V_{data} di tensione di ingresso e del valore di tensione immagazzinato nel condensatore C_{bs} di bootstrap, pari al valore di tensione di soglia V_{th1} del transistor TP di pilotaggio e generando la corrente di pilotaggio I_{DS} secondo la relazione(5) sopra indicata.

Per meglio comprendere il funzionamento del circuito 10 di pilotaggio secondo l'invenzione è possibile far riferimento ai suoi equivalenti circuitale nelle diverse fasi operative, vale a dire nei diversi periodi nel *Timing diagram*, come di seguito descritto.

15 Primo periodo P1 di inizializzazione

Il circuito 10 di pilotaggio, tenendo conto dei soli transistori in gioco, si riduce al suo equivalente 10_{P1} di Figura 8.

In questo primo periodo P1 di inizializzazione si determina la carica del condensatore C_{bs} di bootstrap ad un valore superiore alla tensione V_{th1} di soglia del transistor TFT TF1 di pilotaggio.

L'andamento della tensione V_{X1} nel primo nodo circuitale interno X1 è riportata in Figura 9, dove con una linea tratteggiata è stato indicato il valore della tensione V_{th1} di soglia del transistor TFT TF1 di pilotaggio.

25 Si osserva quindi, come già introdotto in precedenza, che il

valore della tensione VX1 del primo nodo circuitale interno X1 alla fine del primo periodo P1 di inizializzazione supera il valore della tensione V_{tf1} di soglia del transistor T_{FT} TF1 di pilotaggio.

Secondo periodo P2 di compensazione

5 Con l'apertura del quarto transistor T_{FT} TF5 di selezione ed il mantenimento aperto del primo transistor T_{FT} TF2 di selezione, il circuito 10 di pilotaggio si riduce al suo equivalente 10_{P2} di Figura 10.

Vantaggiosamente secondo l'invenzione, ai capi del condensatore C_{bs} di bootstrap è immagazzinato automaticamente un
10 valore di tensione pari alla tensione V_{tf1} di soglia del transistor T_{FT} TF1 di pilotaggio, senza la necessità di alcun intervento esterno. Il circuito 10 di pilotaggio secondo l'invenzione risulta quindi autoregolato e consente di immagazzinare nel condensatore C_{bs} di bootstrap il valore
15 esatto della tensione V_{tf1} di soglia del transistor T_{FT} TF1 di pilotaggio, valore necessario alla compensazione della corrente I_{DS} di drain fornita sul terminale OUT di uscita del circuito 10 di pilotaggio stesso.

Infatti, vantaggiosamente secondo l'invenzione, proprio il condensatore C_{bs} di bootstrap, quando la tensione ai suoi capi è superiore al valore di tensione V_{tf1} di soglia del transistor T_{FT} TF1 di
20 pilotaggio, determina la conduzione di tale transistor, il quale a sua volta innesca la fase di scarica del condensatore C_{bs} di bootstrap. Tale fase di scarica prosegue sino a quando il valore di tensione ai capi del condensatore C_{bs} di bootstrap non raggiunge proprio il desiderato valore della tensione V_{tf1} di soglia del transistor T_{FT} TF1 di pilotaggio.

25 A questo punto, il transistor T_{FT} TF1 di pilotaggio entra in

interdizione ed il condensatore Cbs di bootstrap mantiene il valore di tensione raggiunto, vale a dire il valore della tensione V_{tfl} di soglia del transistor TFT TF1 di pilotaggio, come schematicamente illustrato in Figura 11 dove è mostrato l'andamento della tensione nel primo nodo circuitale interno X1, connesso al condensatore Cbs di bootstrap.

In tal modo, vantaggiosamente secondo l'invenzione e a superamento degli inconvenienti messi in luce in relazione ai circuiti di pilotaggio noti, qualunque sia il valore della tensione V_{tfl} di soglia del transistor TFT TF1 di pilotaggio, si verifica un'autoregolazione del circuito 10 di pilotaggio che porta alla memorizzazione sempre e comunque di tale valore di tensione V_{tfl} di soglia ai capi del condensatore Cbs di bootstrap.

Terzo periodo P3 di ingresso-dati

Con l'apertura del secondo e del terzo transistor TFT di selezione, TF3 e TF4, il circuito 10 di pilotaggio si riduce al suo equivalente 10_{P3} di Figura 12.

Vantaggiosamente secondo l'invenzione, in questo periodo avviene il pilotaggio in tensione del diodo OLED OL con una corrente IDS avente l'espressione definita nell'equazione (5) sopra riportata.

In particolare, dal momento che nel condensatore Cbs di bootstrap è immagazzinato un valore di tensione pari al valore di tensione V_{tfl} di soglia del transistor TFT TF1 di pilotaggio, nel momento in cui si agisce con il segnale Vdata di tensione di ingresso, il valore di tensione nel primo nodo circuitale interno X1 risulta pari a $V_{data} + V_{tfl}$.

La presente invenzione fa quindi riferimento ad un metodo di generazione di una corrente IDS di pilotaggio di un diodo OLED OL in una matrice di pixel di un display AM-OLED mediante un circuito di pilotaggio del tipo illustrato, il metodo comprendendo in sequenza le fasi di:

- 5
- inizializzazione, in cui il primo segnale Vsel_1 di tensione di selezione si trova ad un primo livello, in particolare un livello basso determinando l'apertura del primo interruttore SW1, il secondo segnale Vsel_2 di tensione di selezione si porta ad un secondo livello, in particolare un livello alto, abilitando il secondo ed il terzo interruttore, SW2 e SW3 e il terzo segnale Vsel_3 di tensione di selezione si trova al livello alto, abilitando il quarto interruttore SW4, innescando una fase di carica del condensatore Cbs di bootstrap ad un valore di tensione superiore al valore di tensione Vtfl di soglia del transistor TP di pilotaggio;

10

 - compensazione, in cui il primo e secondo segnale di tensione di selezione, Vsel_1 e Vsel_2, vengono mantenuti allo stesso livello, rispettivamente basso e alto, mentre il terzo segnale Vsel_3 di tensione di selezione si porta al livello basso, aprendo il quarto interruttore SW4, il primo interruttore SW1 continuando a rimanere aperto, innescando in tal modo una fase di scarica del condensatore Cbs di bootstrap e la tensione ai suoi capi si porta ad un valore pari proprio alla tensione Vtfl di soglia del transistor TP di pilotaggio; ed

15

 - ingresso-dati, in cui il primo Vsel_1 ed il terzo segnale Vsel_3 di tensione di selezione si portano al livello alto ed il

20

25

secondo segnale V_{sel_2} di tensione di selezione si porta al livello basso, aprendo il secondo ed il terzo interruttore, SW2 e SW3 e chiudendo il primo ed il quarto interruttore, SW1 e SW4, rispettivamente, applicando al terminale di gate del transistor TP di pilotaggio una tensione pari
5 alla somma del segnale V_{data} di tensione di ingresso e del valore di tensione immagazzinato nel condensatore C_{bs} di bootstrap, pari al valore di tensione V_{tfl} di soglia del transistor TP di pilotaggio e generando una corrente I_{ps} di pilotaggio data dalla relazione (5) sopra riportata.

10 In particolare, nella fase di ingresso-dati, il condensatore C_{st} di storage immagazzina la carica fornita al terminale di gate del transistor TP di pilotaggio, vale a dire al primo nodo circuitale interno X1, sino al sopraggiungere di un nuovo segnale V_{data} di tensione di ingresso.

15 Inoltre, nella fase di compensazione, il condensatore C_{bs} di bootstrap, quando la tensione ai suoi capi è superiore al valore di tensione V_{tfl} di soglia del transistor TP di pilotaggio, determina la conduzione di tale transistor, il quale a sua volta innesca la fase di scarica del condensatore C_{bs} di bootstrap, che prosegue sino a quando
20 il valore di tensione ai capi del condensatore C_{bs} di bootstrap non raggiunge proprio il desiderato valore della tensione V_{tfl} di soglia del transistor TP di pilotaggio quando il transistor TP di pilotaggio entra in interdizione ed il condensatore C_{bs} di bootstrap mantiene il valore di tensione raggiunto, vale a dire il valore della tensione V_{tfl} di soglia del
25 transistor TP di pilotaggio, come spiegato in precedenza.

E' opportuno sottolineare il fatto che il circuito 10 di pilotaggio secondo l'invenzione risulta essere alquanto robusto alle eventuali variazioni dei valori di tensione di soglia dei transistori TFT in esso contenuti per il pilotaggio dei diodi OLED. In tal modo, risultano
5 superati i problemi connessi all'uniformità di illuminazione di un display di tipo AM-OLED, vale a dire di un display comprendente una matrice di pixel comprendente una pluralità di tali diodi OLED, pilotata mediante un circuito di pilotaggio del tipo descritto.

In particolare, simulazioni effettuate dalla richiedente con un
10 circuito 10 di pilotaggio comprendente transistori TFT con i seguenti fattori di forma:

- $W/L = (10\mu\text{m}) / (2\mu\text{m})$ per il transistore TFT TF1 di pilotaggio e per il quarto transistore TFT TF5 di selezione; e

- $W/L = (2\mu\text{m}) / (2\mu\text{m})$ per i transistori TFT di selezione,
15 TF2, TF3 e TF4

e con valori dei condensatori Cst di storage e Cbs bootstrap pari a 1 pF, hanno messo in luce variazioni irrilevanti della corrente IDS di drain di pilotaggio del diodo OLED OL al variare della tensione Vtf1 di soglia del transistore TFT TF1 di pilotaggio, come mostrato in Figura 13.

20 In particolare, si verifica immediatamente che, al variare della tensione Vtf1 di soglia del $\pm 10\%$ ($V_{tf1} = 2.0 \pm 0.2 \text{ V}$), la corrente IDS fornita al diodo OLED OL risente in maniera trascurabile di tale variazione.

Per poter apprezzare tale variazione infinitesimale, un
25 ingrandimento della porzione A di Figura 13 è mostrato in Figura 14, le

curve f1, f2 ed f3 corrispondendo a valori di V_{th1} pari a 2.0, 1.8 e 2.2, rispettivamente. Si verifica quindi che, in corrispondenza di una variazione del $\pm 10\%$ della tensione V_{th1} soglia del transistor TFT TF1 di pilotaggio, si ha una variazione relativa pari allo 0.2% nella corrente IDS
5 che attraversa il diodo OLED OL.

Ricordando che le specifiche in termini di luminosità richiesta ad un diodo OLED dipendono dal tipo di applicazione al quale è destinato, si è verificata l'uniformità di luminosità ottenuta grazie al
10 circuito 10 di pilotaggio per applicazioni alla fonia mobile, dove la luminosità varia nel range $[140 \div 160]$ cd/m^2 .

Tali specifiche derivano dal fatto che per applicazioni quali i telefoni cellulari, il display è posto a poche decine di centimetri dagli occhi, e quindi un range di luminosità centrato sui 150 cd/m^2 è più che accettabile.

15 Per ottenere una luminosità di 150 cd/m^2 è necessario fornire al diodo OLED una densità di corrente (J) di 4 mA/cm^2 . Considerando che l'area occupata dall'OLED sia di $19677.38 \mu\text{m}^2$ (valore medio del range di aree indicato in precedenza), si deduce che la luminosità di 150 cd/m^2 si ottiene per una corrente pari a $0.78 \mu\text{A}$.

20 In queste ipotesi, la caratteristica di luminosità in funzione della corrente assume quindi la forma rappresentata in Figura 15, indicata come L_vC .

Per una corrente che scorre nel diodo OLED OL del valore di $0.78 \mu\text{A}$, ad una variazione della tensione di soglia di T_1 del $\pm 10\%$, nel
25 caso del circuito 10 di pilotaggio secondo l'invenzione, si ha una

variazione relativa della corrente di circa il 4.5%.

I valori di luminosità in relazione alle variazioni sopra esposte sono indicati nella seguente tabella:

Corrente (μA)	Luminosità (cd/m^2)
0.78	150
0.8151 (+4.5%)	156.75
0.7449 (-4.5%)	143.25

5 Tabella 1

Considerando che l'uniformità di luminosità è il valore di come la luminosità differisce su di un display, risulta accettabile per applicazioni video un livello di non uniformità pari al 5-8%. E' tuttavia parimenti importante che tale uniformità non cambi troppo in ampiezza su piccole aree del display, poiché l'occhio umano è sensibile a tali differenze.

Per una corretta misura di uniformità della luminosità di un display AM-OLED pilotato dal circuito 10 di pilotaggio secondo l'invenzione, si è quindi considerata una porzione 20 dello stesso costituita da nove diodi OLED OL, come illustrato in Figura 16.

Per ciascun diodo, si assume inoltre che la variazione minima e massima di luminosità sia contenuta all'interno dei valori definiti nella sopra indicata Tabella 1.

Le variazioni di luminosità minima (o negativa) e massima (o positiva) risultano quindi date dalle seguenti relazioni:

$$\text{Non Uniformita' Positiva} = 100\% \frac{I_{Max} - I_{Media}}{I_{Media}}$$

$$\text{Non Uniformita' Negativa} = 100\% \frac{I_{Min} - I_{Media}}{I_{Media}}$$

Da queste relazioni, si evince che, utilizzando il circuito 10 di pilotaggio secondo l'invenzione, tali valori di non uniformità positiva e negativa (in valore assoluto) risultano pari al 4.5 %, rientrando quindi nei limiti consentiti per l'applicazioni considerata.

Nel caso di applicazioni dove sono impiegati diodi OLED con aree più grandi (ad esempio, nei display per televisori), occorre tener conto dell'aumento di corrente di pilotaggio, che comporta una riduzione della variazione della corrente in funzione della variazione della tensione di soglia con conseguente diminuzione della non uniformità positiva e negativa.

E' inoltre opportuno rimarcare il fatto che le aumentate dimensioni del circuito 10 di pilotaggio secondo l'invenzione rispetto ai circuiti noti risulta irrilevante nella maggior parte delle applicazioni.

In particolare, le aree occupate dai singoli componenti del circuito 10 di pilotaggio sono riportati nella seguente tabella:

Componente	Area (μm^2)
TFT 1	96
TFT 2	96
TFT 3	72
TFT 4	72
TFT 5	72
Cb	3900
Cs	3900

Tabella 2

L'area totale del circuito 10 di pilotaggio risulta quindi essere $8208 \mu\text{m}^2$.

5 E' tuttavia noto che i diodi OLED, impiegati ad esempio nel campo della telefonia mobile, hanno un'occupazione in area che varia nell'intervallo $[16129 + 23225.76]\mu\text{m}^2$, da cui si desume che l'area occupata dal diodo OLED OL è almeno 1.9 volte quella del circuito 10 di pilotaggio.

10 Infine, è stata valutata la potenza dissipata dal circuito 10 di pilotaggio secondo l'invenzione per un display AM-OLED, ottenuta come somma della potenza fornita dai generatori di tensione che si occupano dell'apertura e della chiusura dei transistori di selezione durante i tre
15 periodi o fasi per la generazione della corrente IDS, dal generatore del segnale Vdata di tensione di ingresso, e della potenza fornita dal riferimento di tensione di alimentazione VDD. Inoltre, è stata determinata sia la potenza statica dissipata dal circuito 10 di pilotaggio,

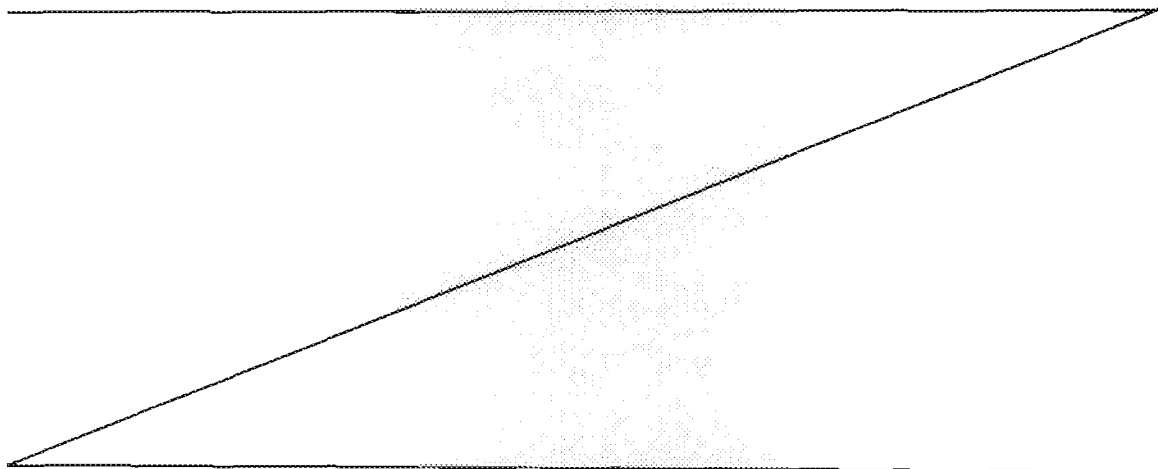
valutata quando i segnali che costituiscono il *Timing diagram* assumono determinate configurazioni, sia la potenza dinamica che scaturisce durante le commutazioni di tali segnali.

Nelle seguenti tabelle, sono riportati i valori di potenza cumulativa per i tre periodi sopra definiti:

5

SEGNALE	POT. STATICA (Watt) primo periodo P1 di inizializzazione	POT. STATICA (Watt) secondo periodo P2 di compensazione	POT. STATICA (Watt) terzo periodo P3 di ingresso-dati
V_{sel_1}	0	0	0
V_{sel_2}	$0.11e^{-6}$	0	0
V_{sel_3}	0	0	0
V_{data}	0	0	0
V_{DD}	$15e^{-6}$	$0.06e^{-6}$	$5e^{-6}$
Totale	$15.11e^{-6}$	$0.06e^{-6}$	$5e^{-6}$

Tabella 3 - Potenza statica



SEGNALE	POT.	DINAMICA	POT.	DINAMICA	POT.	DINAMICA
	(Watt)		(Watt)		(Watt)	
		primo periodo P1 di inizializzazione		secondo periodo P2 di compensazione		terzo periodo P3 di ingresso-dati
V _{sel_1}	0		0		49e ⁻⁶	
V _{sel_2}	21.5e ⁻⁶		37e ⁻⁶		69.5e ⁻⁶	
V _{sel_3}	0		0		0	
V _{data}	0		0		1.72e ⁻⁶	
V _{DD}	330e ⁻⁶		38.5e ⁻⁶		35.5e ⁻⁶	
Totale	351.5e ⁻⁶		75.5e ⁻⁶		155.72e ⁻⁶	

Tabella 4 - Potenza dinamica

Dalla tali tabelle si ricava quindi, per il circuito 10 di pilotaggio secondo l'invenzione:

- POTENZA STATICA TOTALE = **20.17e⁻⁶ W**
- POTENZA DINAMICA TOTALE = **582.72e⁻⁶ W**

valori estremamente accettabili nella maggior parte delle applicazioni, in particolare nel caso di applicazione alla telefonia mobile.

In conclusione, il circuito di pilotaggio secondo l'invenzione consente di ottenere una compensazione autoregolata delle variazioni di tensione di soglia dei transistori TFT di pilotaggio in esso contenuti.

Il circuito 10 di pilotaggio proposto permette quindi un corretto pilotaggio di una matrice di diodi OLED, garantendo una uniformità di illuminazione di un display di tipo AM-OLED, con limitato aumento dell'ara di occupazione del circuito stesso e valori di potenza

SCH248BT
STMicroelectronics S.r.l.

Ing. Barbara Ferrari
(Iscr. Albo n°822 B)

dissipata ragionevoli.

RIVENDICAZIONI

1. Circuito di pilotaggio (10) di un diodo OLED (OL) inserito tra un primo ed un secondo riferimento di tensione (VDD, GND) ed avente almeno un terminale di ingresso (IN) ricevente un segnale di tensione di ingresso (Vdata) ed un terminale di uscita (OUT) per la generazione di una corrente di pilotaggio (IDS) di detto diodo OLED (OL), detto circuito di pilotaggio (10) comprendendo almeno un transistore di pilotaggio (TP) avente un primo terminale di conduzione (X3) connesso a detto primo riferimento di tensione (VDD), un secondo terminale di conduzione connesso a detto terminale di uscita (OUT) ed un terminale di controllo (X1) connesso ad almeno un primo condensatore ed un secondo condensatore (Cbs, Cst), caratterizzato dal fatto che detto primo condensatore (Cbs) è inserito tra detto terminale di comando (X1) ed un nodo circuitale interno (X2) e detto secondo condensatore (Cst) è inserito tra detto nodo circuitale interno (X2) e detto secondo riferimento di tensione (GND) e dal fatto di comprendere ulteriormente:

- un primo interruttore (SW1) pilotato da un primo segnale di tensione di selezione (Vsel_1) ed inserito tra detto terminale di ingresso (IN) e detto nodo circuitale interno (X2);

- un secondo ed un terzo interruttore (SW2, SW3) pilotati da un secondo segnale di tensione di selezione (Vsel_2), detto secondo interruttore (SW2) essendo inserito tra detto primo terminale di conduzione (X3) e detto terminale di controllo (X1) di detto transistore di pilotaggio (TP), mentre detto terzo interruttore (SW3) è inserito tra detto

nodo circuitale interno (X2) e detto secondo riferimento di tensione (GND), in parallelo a detto secondo condensatore (Cst); nonché

- un quarto interruttore (SW4) pilotato da un terzo segnale di tensione di selezione (Vsel_3) ed inserito tra detto primo riferimento di tensione (VDD) e detto primo terminale di conduzione (X3) di detto
5 transistore di pilotaggio (TP).

2. Circuito di pilotaggio (10) secondo la rivendicazione 1, caratterizzato dal fatto che detto primo segnale di tensione di selezione (Vsel_1) abilita l'apertura di detto primo interruttore (SW1), detto
10 secondo segnale di tensione di selezione (Vsel_2) abilita la conduzione di detti secondo e terzo interruttore (SW2, SW3) e detto terzo segnale di tensione di selezione (Vsel_3) abilita la conduzione di detto quarto interruttore (SW4), innescando una fase di carica di detto primo condensatore (Cbs) con funzione di bootstrap ad un valore di tensione superiore ad un valore di tensione di soglia (Vtf1) di detto transistore di
15 pilotaggio (TP).

3. Circuito di pilotaggio (10) secondo la rivendicazione 2, caratterizzato dal fatto che una commutazione di detto terzo segnale di tensione di selezione (Vsel_3) abilita l'apertura di detto quarto
20 interruttore (SW4), innescando una fase di scarica di detto primo condensatore (Cbs) di bootstrap, per cui un valore di tensione ai suoi capi si porta ad un valore pari a detta tensione di soglia (Vtf1) di detto transistore di pilotaggio (TP).

4. Circuito di pilotaggio (10) secondo la rivendicazione
25 3, caratterizzato dal fatto che una commutazione di detti primo,

secondo e terzo segnale di tensione di selezione (Vsel_1, Vsel_2, Vsel_3) abilita l'apertura di detti secondo e terzo interruttore (SW2, SW3) e la chiusura di detti primo e quarto interruttore (SW1, SW4), rispettivamente, applicando in tal modo a detto terminale di controllo (X1) di detto transistor di pilotaggio (TP) una tensione pari alla somma di detto segnale di tensione di ingresso (Vdata) e di detto valore di tensione immagazzinato in detto primo condensatore (Cbs) di bootstrap, pari a detto valore di tensione di soglia (Vtfl) di detto transistor di pilotaggio (TP) e generando detta corrente di pilotaggio (IDS) secondo la seguente relazione:

$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{tfl})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{tfl} - V_{tfl})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned}$$

essendo:

V_{GS1} , V_{tfl} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali di gate e source, il valore di tensione di soglia, la capacità per unità di superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza di gate di detto transistor di pilotaggio (TP), rispettivamente.

5. Circuito di pilotaggio (10) secondo la rivendicazione 4, caratterizzato dal fatto che detta commutazione di detti primo, secondo e terzo segnale di tensione di selezione (Vsel_1, Vsel_2, Vsel_3) abilita l'immagazzinamento in detto secondo condensatore (Cst) della carica fornita a detto terminale di controllo (X1) di detto transistor di

pilotaggio (TP), sino al sopraggiungere di un nuovo segnale di tensione di ingresso (Vdata).

5 6. Circuito di pilotaggio (10) secondo la rivendicazione 1, caratterizzato dal fatto che detto transistor di pilotaggio (TP) è realizzato da un transistor a film sottile a canale n (TF1).

7. Circuito di pilotaggio (10) secondo la rivendicazione 1, caratterizzato dal fatto che detti primo, secondo, terzo e quarto interruttore (SW1, SW2, SW3, SW4) sono realizzati da rispettivi transistori a film sottile a canale n (TF2, TF3, TF4, TF5).

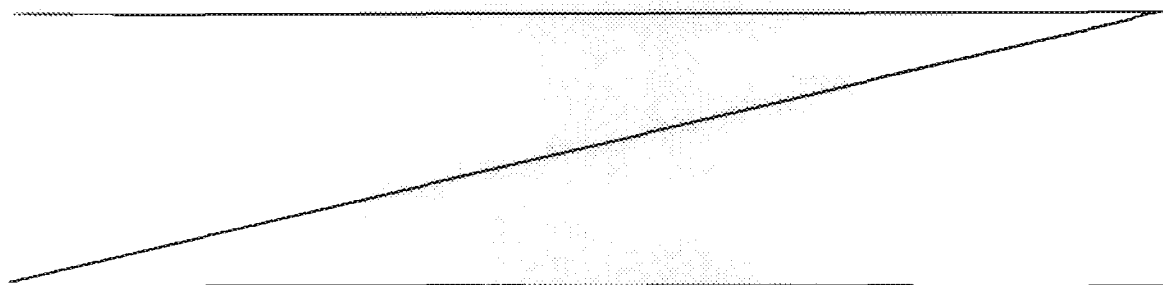
10 8. Metodo di generazione di una corrente (IDS) di pilotaggio di un diodo OLED (OL) mediante un circuito di pilotaggio (10) secondo una qualsiasi delle rivendicazioni precedenti, detto metodo comprendendo in sequenza le fasi di:

15 - inizializzazione, in cui detto primo segnale di tensione di selezione (Vsel_1) si trova ad un primo livello abilitando l'apertura di detto primo interruttore (SW1), detto secondo segnale di tensione di selezione (Vsel_2) si porta ad un secondo livello, abilitando la chiusura di detti secondo e terzo interruttore (SW2, SW3) e detto terzo segnale di tensione di selezione (Vsel_3) si trova a detto secondo livello, abilitando
20 la chiusura di detto quarto interruttore (SW4), innescando una fase di carica di detto primo condensatore (Cbs) con funzione di bootstrap ad un valore di tensione superiore ad un valore di tensione di soglia (Vtf1) di detto transistor di pilotaggio (TP);

25 - compensazione, in cui detti primo e secondo segnale di tensione di selezione (Vsel_1, Vsel_2), vengono mantenuti allo stesso

livello della precedente fase di inizializzazione, rispettivamente detti primo e secondo livello, mentre detto terzo segnale di tensione di selezione (Vsel_3) si porta a detto primo livello, abilitando l'apertura di detto quarto interruttore (SW4), detto primo interruttore (SW1) 5 continuando a rimanere aperto, innescando in tal modo una fase di scarica di detto primo condensatore di bootstrap (Cbs), per cui un valore di tensione ai suoi capi si porta ad un valore pari a detta tensione di soglia (Vtf1) di detto transistore di pilotaggio (TP); ed

- ingresso-dati, in cui detti primo e terzo segnale di tensione di selezione (Vsel_1, Vsel_3) si portano a detto secondo livello e detto secondo segnale di tensione di selezione (Vsel_2) si porta a detto primo livello, abilitando l'apertura di detti secondo e terzo interruttore (SW2, SW3) e la chiusura di detti primo e quarto interruttore (SW1, SW4), rispettivamente, applicando in tal modo a detto terminale di controllo (X1) di detto transistore di pilotaggio (TP) una tensione pari alla somma di detto segnale di tensione di ingresso (Vdata) e di detto valore di tensione immagazzinato in detto primo condensatore di bootstrap (Cbs), pari a detto valore di tensione di soglia (Vtf1) di detto transistore di pilotaggio (TP) e generando detta corrente di pilotaggio (IDS) secondo la seguente relazione: 10 15 20



$$\begin{aligned} I_{DS} &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{GS1} - V_{th})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{(V_{data} + V_{th} - V_{th})^2}{2} \\ &= \mu_0 C_{ox} \frac{W}{L} \cdot \frac{V_{data}^2}{2} \end{aligned} \quad (5)$$

essendo:

V_{GS1} , V_{th} , C_{ox} , μ_0 , W e L il valore di tensione tra i terminali di gate e source, il valore di tensione di soglia, la capacità per unità di superficie, la mobilità dei portatori di carica, la larghezza e la lunghezza di gate di detto transistor di pilotaggio (TP), rispettivamente.

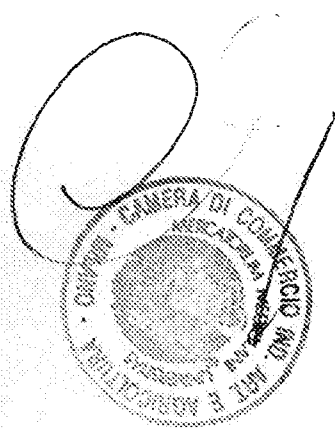
9. Metodo di generazione di una corrente (IDS) di pilotaggio secondo la rivendicazione 8, caratterizzato dal fatto che in detta fase di ingresso-dati, detto secondo condensatore (Cst) immagazzina la carica fornita a detto terminale di controllo (X1) di detto transistor di pilotaggio (TP), sino al sopraggiungere di un nuovo segnale di tensione di ingresso (Vdata).

10. Metodo di generazione di una corrente (IDS) di pilotaggio secondo la rivendicazione 8, caratterizzato dal fatto che in detta fase di compensazione, detto primo condensatore di bootstrap (Cbs), quando la tensione ai suoi capi è superiore a detto valore di tensione di soglia (V_{th}) di detto transistor di pilotaggio (TP), determina la conduzione di detto transistor, il quale a sua volta innesca una fase di scarica di detto primo condensatore di bootstrap (Cbs), che prosegue sino a quando il valore di tensione ai capi di detto primo condensatore di bootstrap (Cbs) non raggiunge proprio il valore di detta tensione di

soglia (V_{th}) di detto transistor di pilotaggio (TP), quando detto transistor di pilotaggio (TP) entra in interdizione e detto primo condensatore di bootstrap (Cbs) mantiene il valore di tensione raggiunto.

5

Ing. Barbara FERRARI
N. iscriz. ALBO 822 B



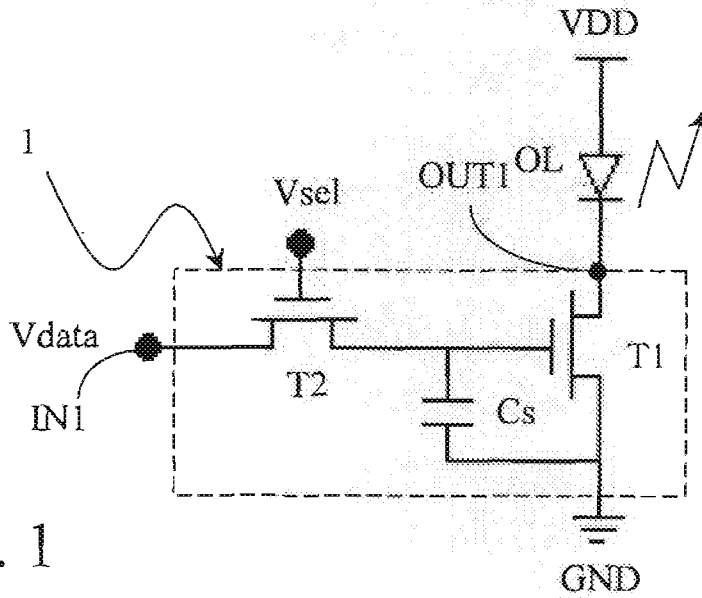


FIG. 1
ARTE NOTA

MI2007 A 00 0 1 0 0

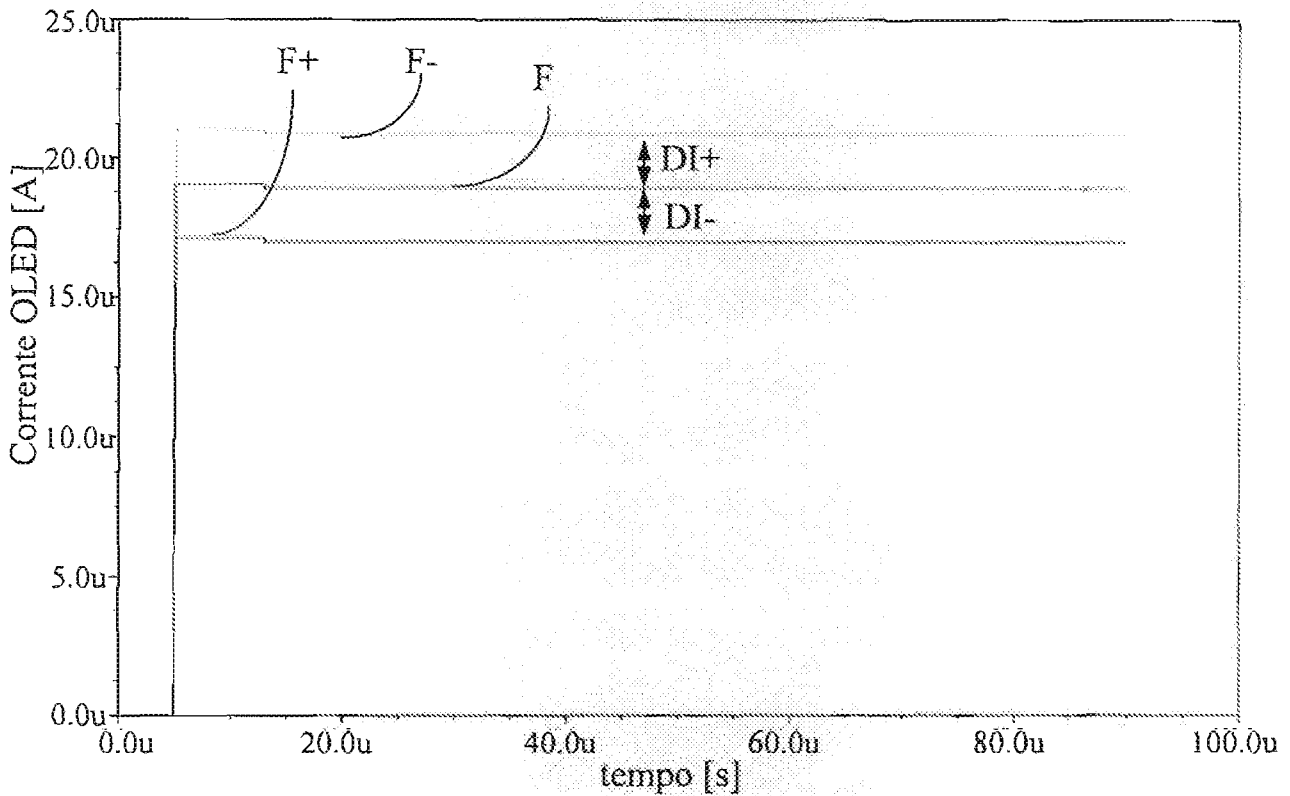
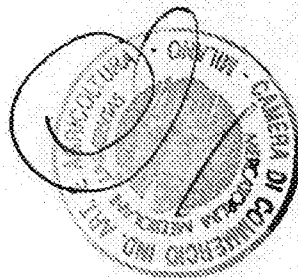


FIG. 2
ARTE NOTA



Ing. Barbara FERRARI
N. Iscriz. ALBO 822 B

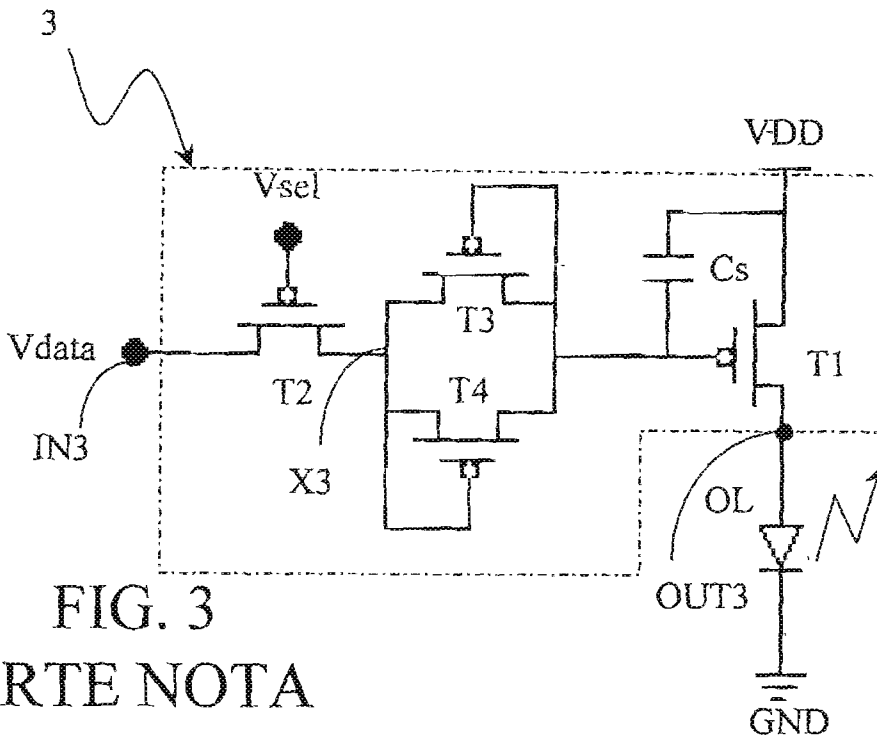


FIG. 3
ARTE NOTA

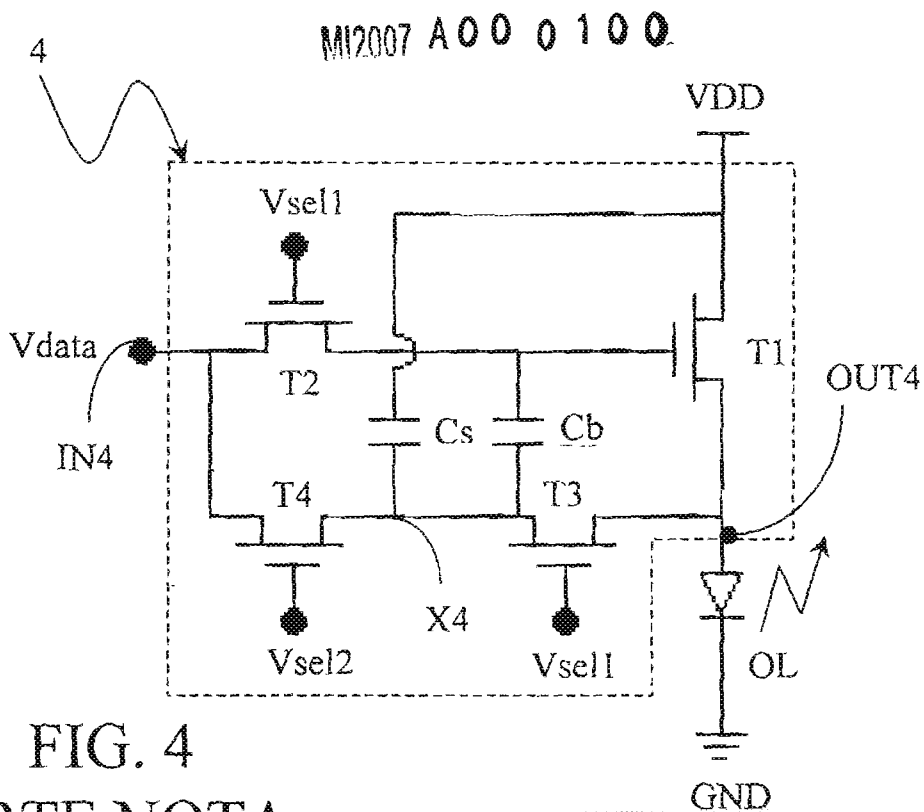
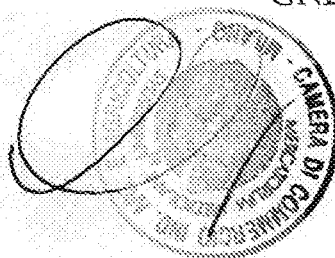


FIG. 4
ARTE NOTA

MI2007 A00 0100



Ing. Barbara FERRARI
Iscriz. ALSO 822 B
Barbara

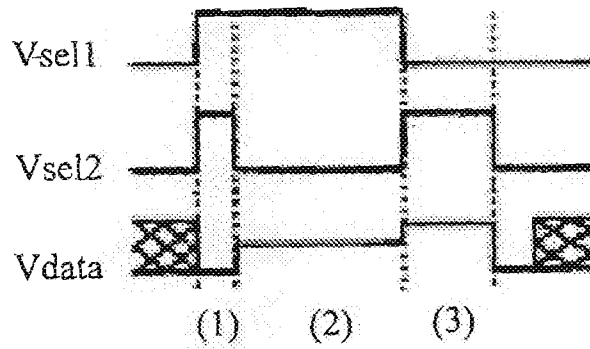


FIG. 5
ARTE NOTA

MI2007 A00 0100

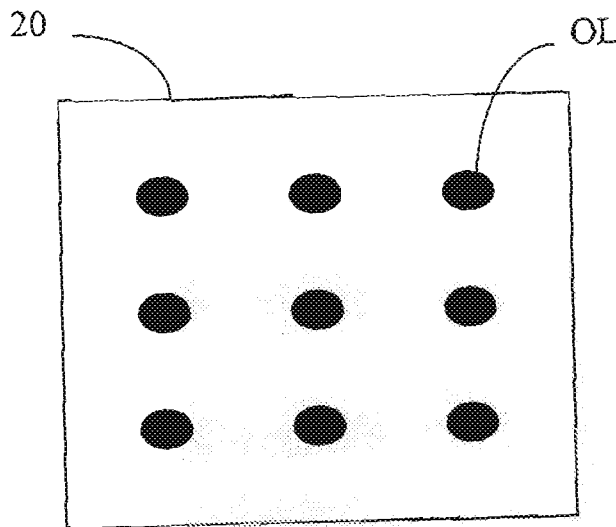
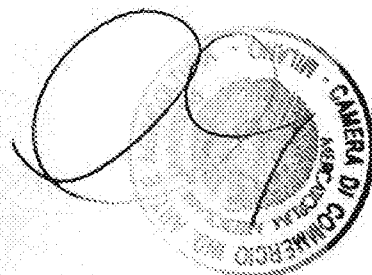


FIG. 16



Ing. Barbara FERRARI
N. Iscriz. ALBO 822 B
[Signature]

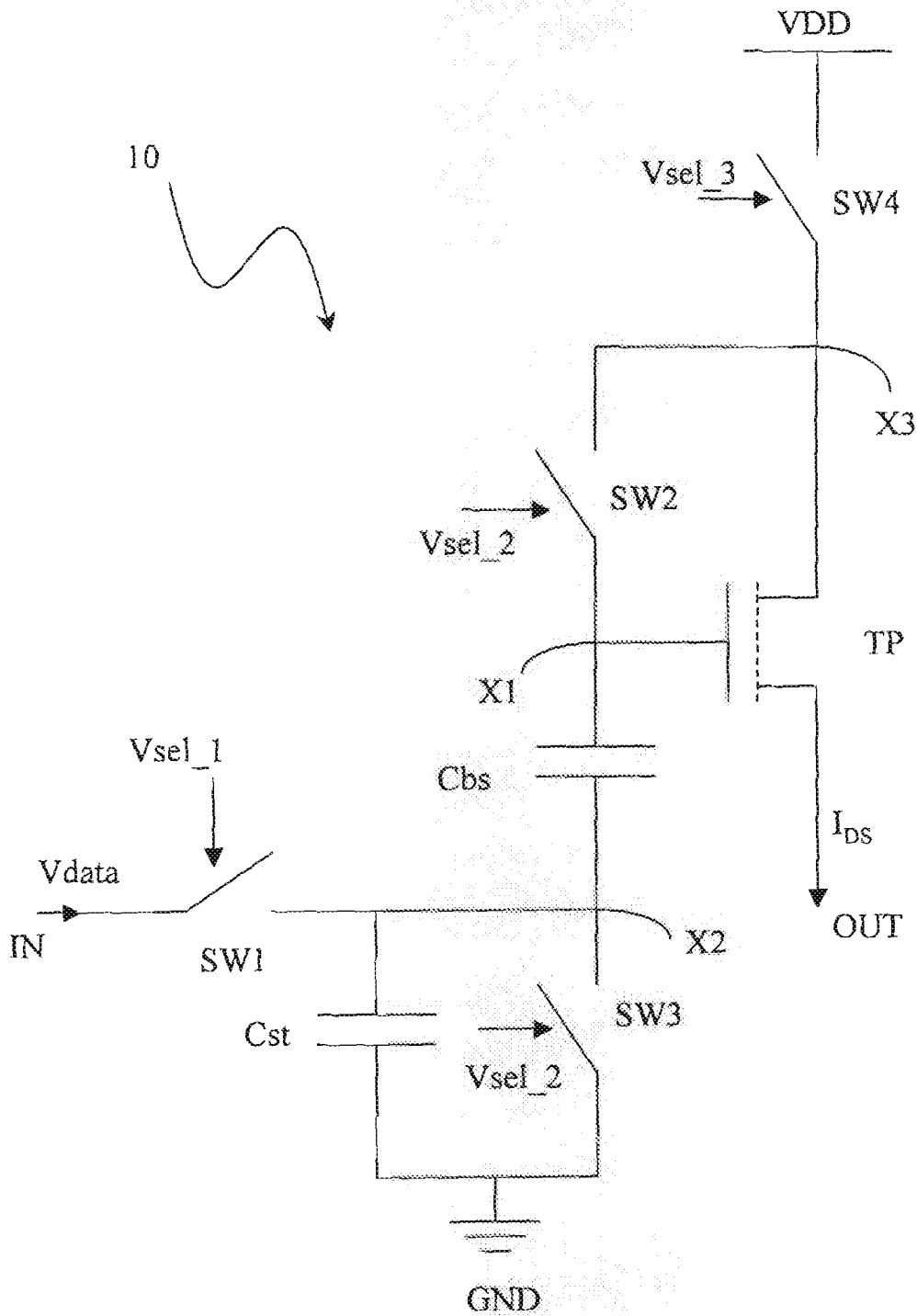
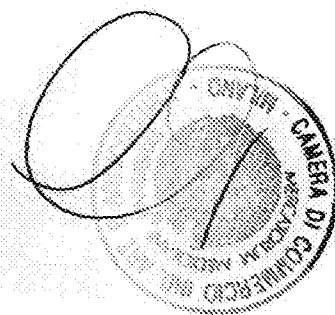


FIG. 6A



Ing. Barbara FERRARI
N. Iscrit. ALBO 822 B

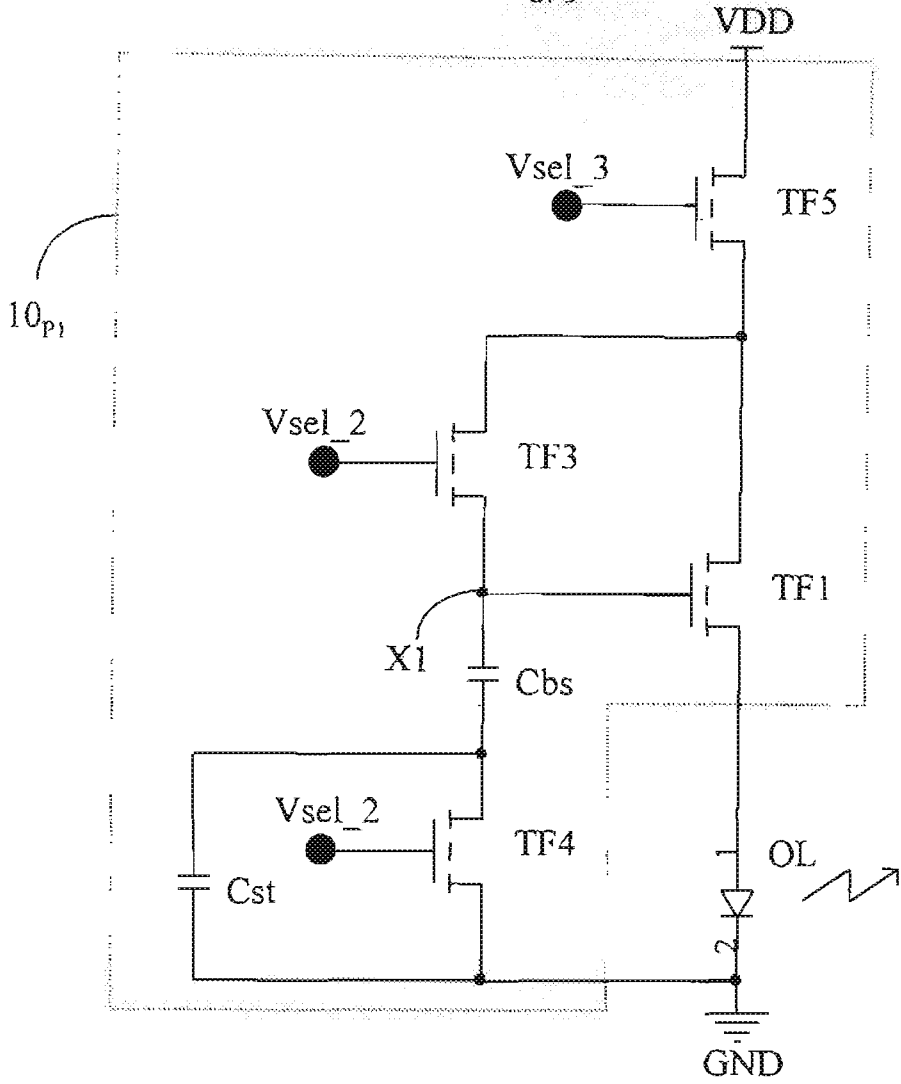


FIG. 8

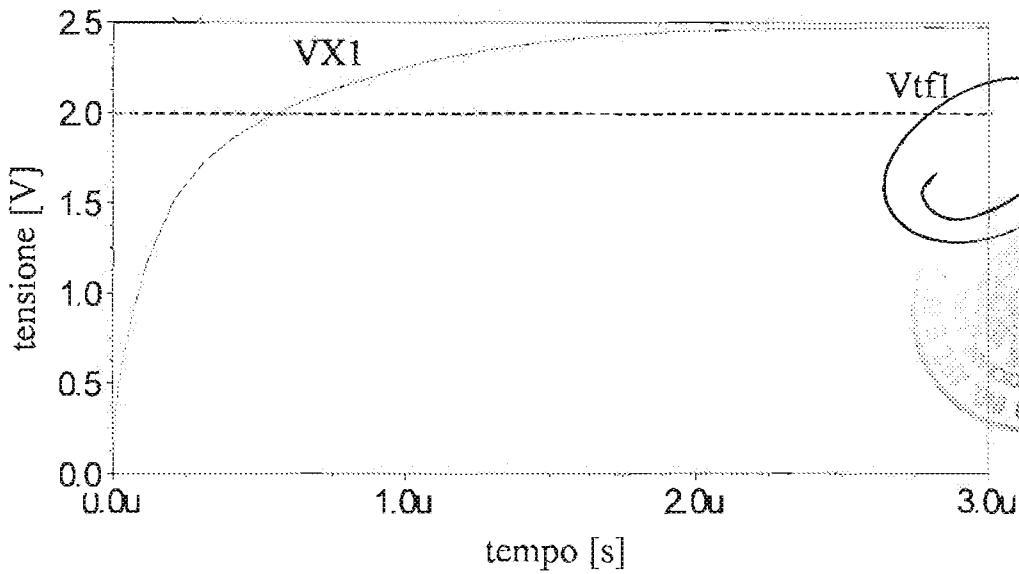


FIG. 9

Ing. Barbara FERRARI
N. iscriz. ALBO 822 B

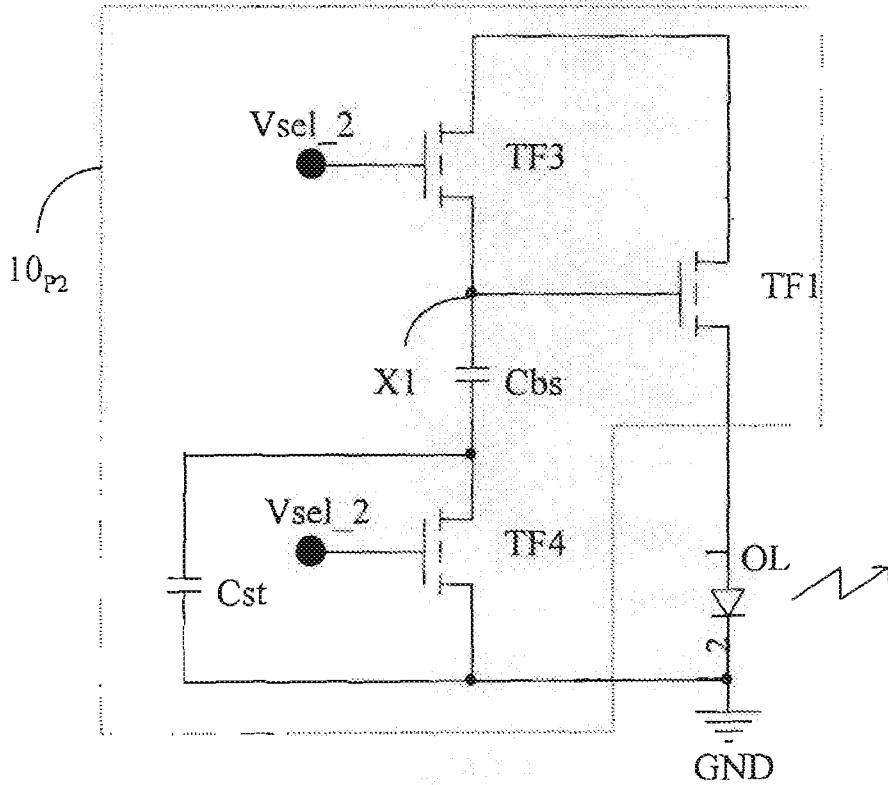


FIG. 10

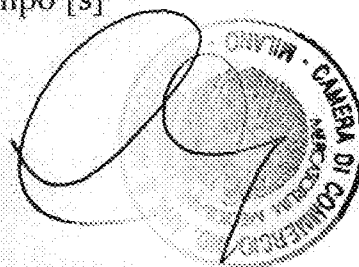
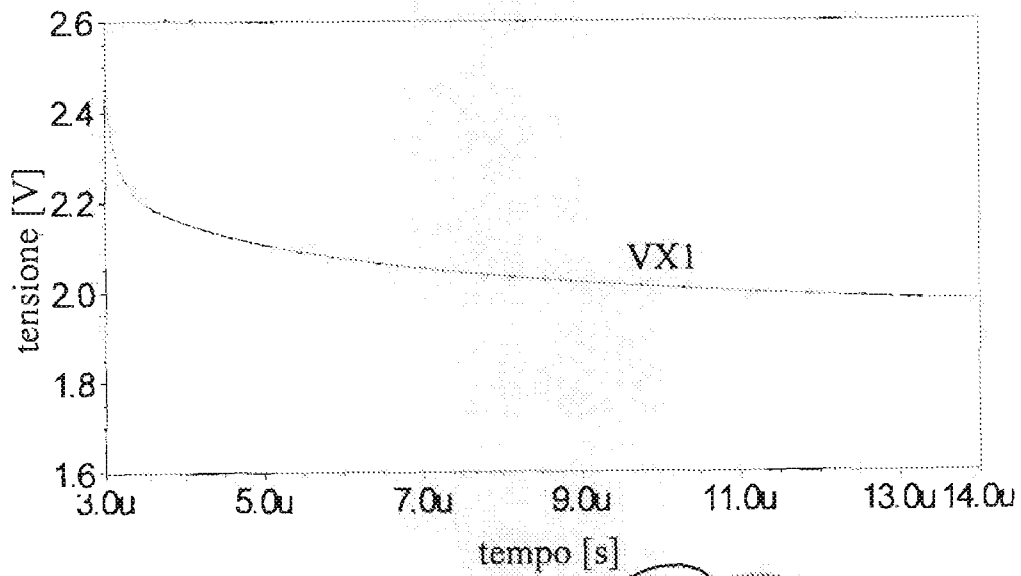


FIG. 11

Ing. Barbara FERRARI
 Isc. ALBO 822 B

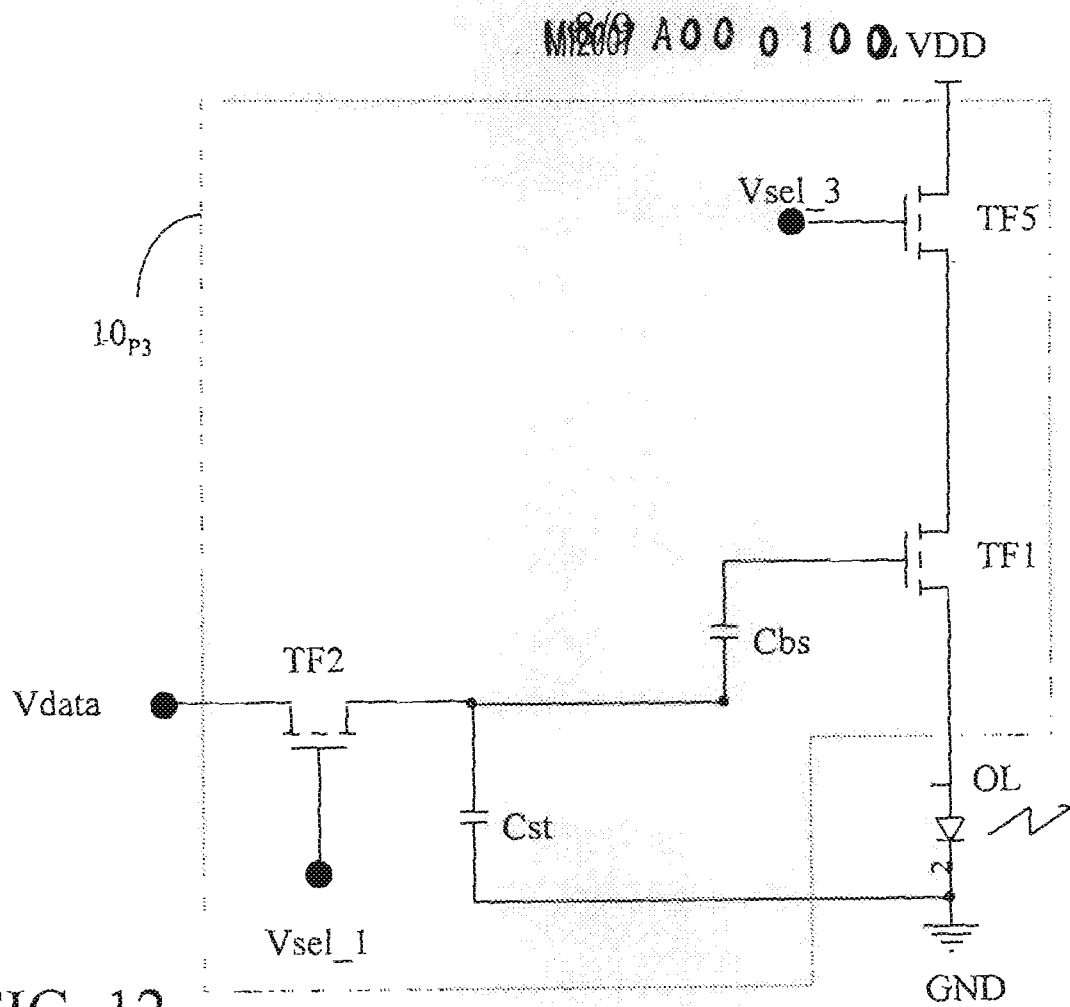


FIG. 12

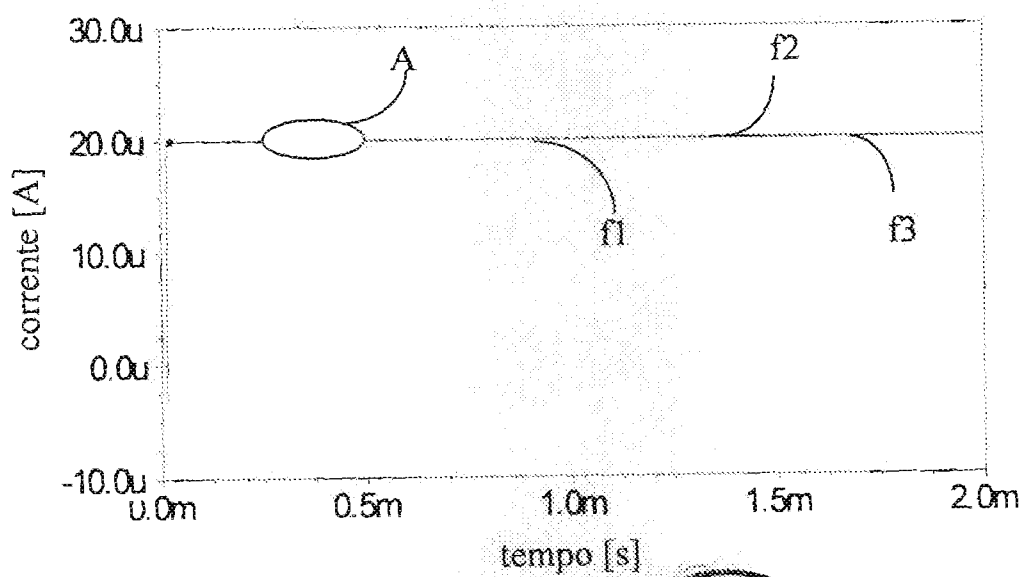
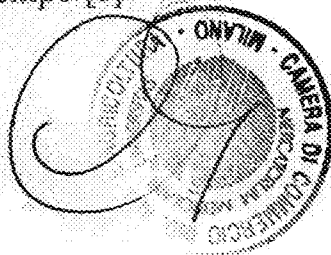


FIG. 13



Ing. Barbara FERRARI
N. Iscritt. ALBO 822 B

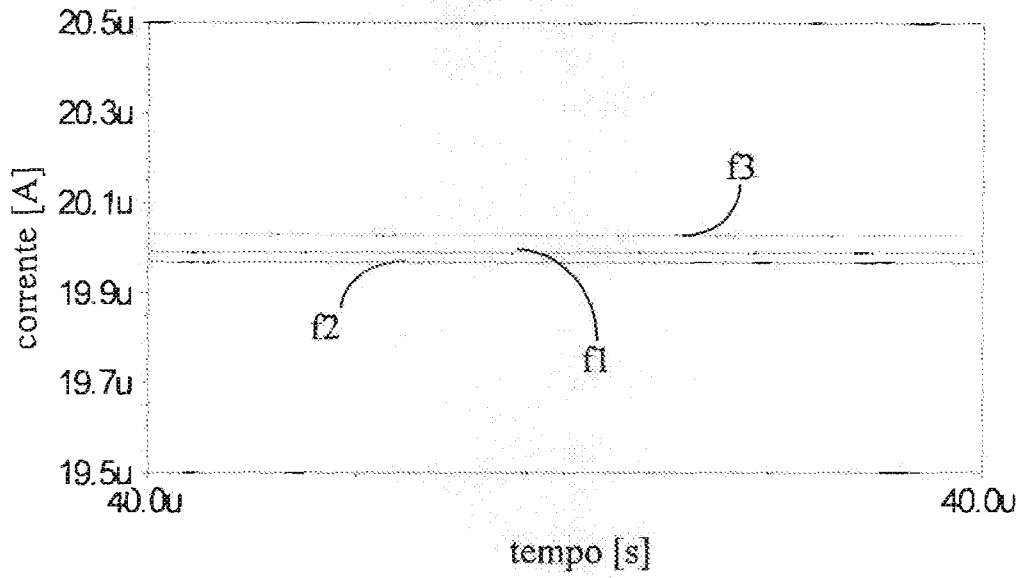


FIG. 14

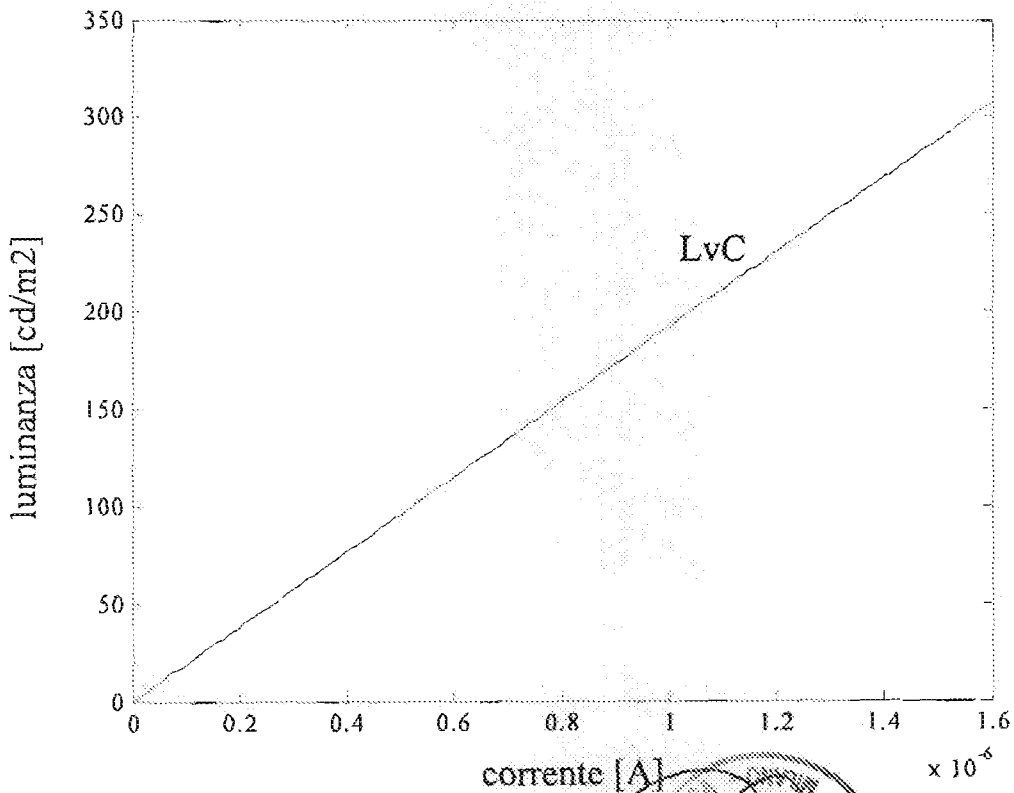
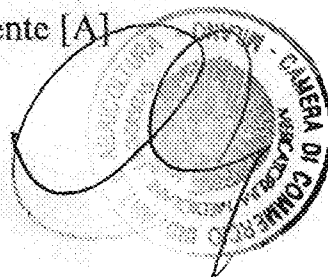


FIG. 15



Ing. Barbara FERRARI
N. Iscritti ALBO 822 B

Barbara Ferrari