(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2023 년 11 월 23 일 (23.11.2023)

WIPO | PCT

(10) 국제공개번호
WO 2023/224207 A1

(51) 국제특허분류:
G06V 10/44 (2022.01) *G06V 10/82* (2022.01)
G06V 10/50 (2022.01) *G06N 20/00* (2019.01)
G06V 10/75 (2022.01)

(21) 국제출원번호: PCT/KR2022/095103

(22) 국제출원일: 2022 년 5 월 20 일 (20.05.2022)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(71) 출원인: 주식회사 엔씨소프트 (**NCSOFT CORPORATION**) [KR/KR]; 06169 서울특별시 강남구 테헤란로 509, Seoul (KR). 고려대학교 산학협력단 (**KOREA UNIVERSITY RESEARCH AND BUSINESS FOUNDATION**) [KR/KR]; 02841 서울특별시 성북구 안암로 145, Seoul (KR).

(72) 발명자: 박준형 (**PARK, Junhyoung**); 13818 경기도 과천시 장군마을4길 9-12, Gyeonggi-do (KR). 양철종 (**YANG, Cheoljong**); 13494 경기도 성남시 분당구 대왕판교로 644번길12, Gyeonggi-do (KR). 오명석 (**OH, Myeongseok**); 02566 서울특별시 동대문구 왕산로 122, Seoul (KR). 이성환 (**LEE, Seongwhan**); 06292 서울특별시 강남구 언주로30길 13, Seoul (KR). 이영현 (**LEE, Younghyun**); 13494 경기도 성남시 분당구 대왕판교로 644번길12, Gyeonggi-do (KR). 이주성 (**LEE, Jusung**); 13494 경기도 성남시 분당구 대왕판교로 644번길12, Gyeonggi-do (KR). 정하림 (**JUNG, Harim**); 04732 서울특별시 성동구 독서당로 191, Seoul (KR).

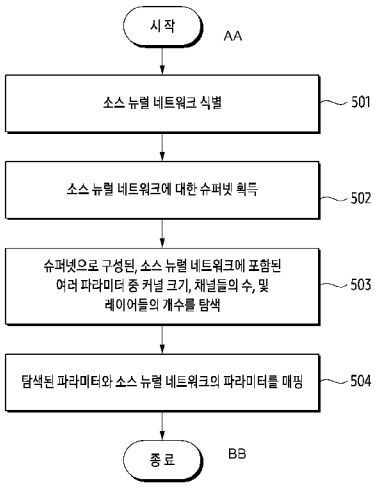
(74) 대리인: 특허법인 광앤장 (**KWANG AND JANG INTELLECTUAL PROPERTY LAW FIRM**); 06775 서울특별시 서초구 논현로17길 16, 4층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM),

(54) **Title:** ELECTRONIC DEVICE, METHOD, AND COMPUTER-READABLE STORAGE MEDIUM FOR IDENTIFYING OBJECT FROM IMAGE DATA

(54) **발명의 명칭:** 이미지 데이터로부터 객체를 식별하기 위한 전자 장치, 방법 및 컴퓨터 판독 가능 저장 매체



501 ... Identify source neural network
502 ... Obtain super-net for source neural network
503 ... Retrieve kernel size, number of channels, and number of layers from among multiple parameters included in source neural network, configured as super-net
504 ... Map retrieved parameter and parameter of source neural network
AA ... Start
BB ... End

(57) **Abstract:** An electronic device according to an embodiment comprises a memory for storing instructions and at least one processor operably coupled to the memory, wherein the at least one processor may be configured to, when the instructions are executed: receive an image obtained by capturing at least one object; obtain first information from the image by using a first neural network including blocks of channels for processing the image, on the basis of a convolution operation; and obtain a class of the at least one object and second information indicating a location where the at least one object is captured within the image, by using a second neural network for processing the obtained first information, wherein the first neural network may be an interconnection of the blocks selected from among candidate blocks, on the basis of third information related to the number of channels of the candidate blocks and allocated to the candidate blocks. Various other embodiments are possible.

(57) **요약서:** 일 실시예에 따른 전자 장치는, 인스트럭션들을 저장하기 위한 메모리 및 상기 메모리와 작동적으로 결합된(operably coupled to) 적어도 하나의 프로세서를 포함하고, 상기 적어도 하나의 프로세서는, 상기 인스트럭션들이 실행될 때에, 적어도 하나의 객체가 캡쳐된 이미지를 수신하고 콘볼루션 연산(convolution operation) 에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐된 위치를 나타내는 제2 정보를 획득하도록 구성될 수 있고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 상기 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection) 일 수 있다. 이외 다양한 실시예가 가능하다.

WO 2023/224207 A1

[다음 쪽 계속]

유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 이미지 데이터로부터 객체를 식별하기 위한 전자 장치, 방법 및 컴퓨터 판독 가능 저장 매체

기술분야

[1] 본 문서에 개시되는 다양한 실시예들은 이미지 데이터에 캡쳐 된 객체를 식별하기 위한 전자 장치, 방법 및 컴퓨터 판독 가능 기록 매체에 관련된다.

[2]

배경기술

[3] 이미지 객체 인식 기술이 발달함에 따라, 다양한 형태의 서비스가 출현하고 있다. 상기 서비스는 자율 주행(Automatic Driving), 증강 현실(Augmented Reality), 가상 현실(Virtual Reality), 메타 버스(Metaverse)등에 사용될 수 있고, 스마트폰과 같이 서로 다른 사용자에 의해 소유되는 전자 장치를 통해 제공될 수 있다. 상기 서비스는, 인공 지능(artificial intelligence)과 같이, 사람의 행동 및/또는 사고를 모방하는 하드웨어 및/또는 소프트웨어 메커니즘과 관련될 수 있다. 인공 지능과 관련된 기술은, 생물의 신경망을 시뮬레이션한 뉴럴 네트워크를 이용하는 기술을 포함할 수 있다.

[4]

발명의 상세한 설명

기술적 과제

[5] 뉴럴 네트워크에 기반하는 이미지 객체 인식을 수행하고자 하는 경우, 전자 장치 내에 저장된 뉴럴 네트워크를 이용하여, 상기 뉴럴 네트워크에 포함된 채널들의 수와 관련된 파라미터를 조정하여, 이미지 내에 캡쳐 된 객체의 인식 정확도, 속도를 극대화하도록 뉴럴 네트워크를 변경하는 방안이 요구될 수 있다. 본 문서에서 이루고자 하는 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

[6]

과제 해결 수단

[7] 다양한 실시예에 따른, 전자 장치(electronic device)는, 인스트럭션들을 저장하기 위한 메모리, 및 상기 메모리와 작동적으로 결합된(operably coupled to) 적어도 하나의 프로세서를 포함하고, 상기 적어도 하나의 프로세서는, 상기 인스트럭션들이 실행될 때에, 적어도 하나의 객체가 캡쳐 된 이미지를 수신하고, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고, 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴

네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 상기 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)일 수 있다.

[8] 다양한 실시예에 따른, 전자 장치의 방법에 있어서, 적어도 하나의 객체가 캡쳐 된 이미지로부터 객체를 인식하기 위한 뉴럴 네트워크를 식별하는 동작, 상기 식별된 뉴럴 네트워크에 포함된 블록을 구성하는 채널들의 수(numbers)에 대한 후보 정보를 획득하는 동작, 상기 객체의 인식에 기반하여, 상기 뉴럴 네트워크를 학습하기 위한 피드백 정보를 획득하는 동작, 상기 피드백 정보에 기반하여, 상기 블록들 사이의 상호 연결(interconnection)을 변경하는 동작을 포함할 수 있다.

[9] 일 실시예에 따른, 하나 이상의 프로그램들을 저장하는 컴퓨터 판독가능 저장 매체(computer readable storage medium)는, 상기 하나 이상의 프로그램들은, 전자 장치의 프로세서에 의해 실행될 시, 적어도 하나의 객체가 캡쳐 된 이미지를 수신하고, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고, 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)인, 상기 전자 장치를 야기하는 인스트럭션들을 포함할 수 있다.

[10] 일 실시예에 따른, 전자 장치의 방법은, 적어도 하나의 객체가 캡쳐 된 이미지를 수신하는 동작, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하는 동작, 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하는 동작들을 포함하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)일 수 있다.

[11]

발명의 효과

[12] 다양한 실시예들에 따른 전자 장치, 그 방법 및 컴퓨터 판독 가능 기록 매체는,

전자 장치내에 저장된 뉴럴 네트워크에 기반하여, 이미지 내에 캡쳐 된 객체의 인식 정확도, 속도를 극대화하도록, 채널들의 수, 커널 크기, 레이어들의 수를 조정하여 상기 뉴럴 네트워크를 변경할 수 있다.

[13] 본 개시에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 개시가 속하는 기술 분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

[14]

도면의 간단한 설명

[15] 도 1은, 일 실시예(an embodiment)에 따른 전자 장치의 블록도이다.

[16] 도 2는, 도 1의 제1 뉴럴 네트워크, 및 제2 뉴럴 네트워크의 구조를, 콘볼루션 뉴럴 네트워크에 기반하여 설명하기 위한 도면이다.

[17] 도 3은, 일 실시예에 따른 전자 장치가, 메모리 내에 저장된 제1 뉴럴 네트워크 및 제2 뉴럴 네트워크를 통해, 이미지 데이터 내에 캡쳐 된 하나 이상의 객체들을 인식하는 동작을 설명하기 위한 예시도이다.

[18] 도 4는, 일 실시예에 따른, 전자 장치가 객체를 인식하기 위한 이미지를 획득하고, 획득된 이미지에 기반하여, 객체 인식하는 동작을 설명하기 위한 흐름도이다.

[19] 도 5는, 일 실시예에 따른, 전자 장치가, 소스 뉴럴 네트워크에 포함된 파라미터를 변경하는 동작을 설명하기 위한 흐름도이다.

[20] 도 6a 내지 도 6b는, 일 실시예에 따른, 전자 장치가 후보 블록들에 포함된 채널들의 수와 관련된 파라미터의 학습을 설명하기 위한 예시도이다.

[21] 도 7은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 후보 블록들의 상호 연결의 수립 및/또는 변경을 설명하기 위한 예시도이다.

[22] 도 8은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 커널 크기의 조정(mapping)을 설명하기 위한 예시도이다.

[23] 도 9는, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 채널들의 수의 조정을 설명하기 위한 예시도이다.

[24] 도 10은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 레이어들의 수의 조정을 설명하기 위한 예시도이다.

[25]

발명의 실시를 위한 형태

[26] 본 명세서에 개시되어 있는 본 발명의 개념에 따른 실시예들에 대해서 특정한 구조적 또는 기능적 설명들은 단지 본 발명의 개념에 따른 실시예들을 설명하기 위한 목적으로 예시된 것으로서, 본 발명의 개념에 따른 실시예들은 다양한 형태로 실시될 수 있으며 본 명세서에 설명된 실시예들에 한정되지 않는다.

[27] 본 발명의 개념에 따른 실시예들은 다양한 변경들을 가할 수 있고 여러 가지 형태들을 가질 수 있으므로 실시예들을 도면에 예시하고 본 명세서에 상세하게

설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시예들을 특정한 개시형태들에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 변경, 균등물, 또는 대체물을 포함한다.

[28] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만, 예를 들어 본 발명의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

[29] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 표현들, 예를 들어 "~사이에"와 "바로~사이에" 또는 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[30] 본 명세서에서 사용한 용어는 단지 특정한 실시예들을 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 설시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[31] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[32] 이하, 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다. 그러나, 특허출원의 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

[33]

[34] 도 1은 일 실시예에 따른 전자 장치의 블록도이다. 도 1을 참고하면, 일 실시예에 따른 전자 장치(101)는 프로세서(110), 메모리(120), 디스플레이(130) 또는 통신 회로(140) 중 적어도 하나를 포함할 수 있다. 프로세서(110), 메모리(120), 디스플레이(130) 및 통신 회로(140)는 통신 버스(a communication

bus)와 같은 전자 소자(electronical component)에 의해 서로 전기적으로 및/또는 작동적으로 연결될 수 있다(electronically and/or operably coupled with each other). 전자 장치(101)에 포함된 하드웨어 컴포넌트의 타입 및/또는 개수는 도 1에 도시된 바에 제한되지 않는다. 예를 들어, 전자 장치(101)는 도 1에 도시된 하드웨어 컴포넌트 중 일부(예, 프로세서(110), 및 메모리(120))만 포함할 수 있다.

[35] 일 실시예에 따른 전자 장치(101)의 프로세서(110)는 하나 이상의 인스트럭션들(one or more instructions)에 기반하여 데이터를 처리하기 위한 하드웨어 컴포넌트를 포함할 수 있다. 데이터를 처리하기 위한 하드웨어 컴포넌트는, 예를 들어, ALU(Arithmetic and Logic Unit), FPGA(Field Programmable Gate Array) 및/또는 CPU(Central Processing Unit)를 포함할 수 있다. 프로세서(110)의 개수는 하나 이상일 수 있다. 예를 들어, 프로세서(110)는 듀얼 코어(dual core), 쿼드 코어(quad core) 또는 헥사 코어(hexa core)와 같은 멀티-코어 프로세서의 구조를 가질 수 있다.

[36] 일 실시예에 따른 전자 장치(101)의 메모리(120)는 프로세서(110)에 입력 및/또는 출력되는 데이터 및/또는 인스트럭션을 저장하기 위한 하드웨어 컴포넌트를 포함할 수 있다. 메모리(120)는, 예를 들어, RAM(Random-Access Memory)와 같은 휘발성 메모리(Volatile Memory) 및/또는 ROM(Read-Only Memory)와 같은 비휘발성 메모리(Non-Volatile Memory)를 포함할 수 있다. 휘발성 메모리는, 예를 들어, DRAM(Dynamic RAM), SRAM(Static RAM), Cache RAM, PSRAM (Pseudo SRAM) 중 적어도 하나를 포함할 수 있다. 비휘발성 메모리는, 예를 들어, PROM(Programmable ROM), EPROM (Erasable PROM), EEPROM (Electrically Erasable PROM), 플래시 메모리, 하드디스크, 컴팩트 디스크, eMMC(Embedded Multi Media Card) 중 적어도 하나를 포함할 수 있다.

[37] 일 실시예에 따른 전자 장치(101)의 메모리(120) 내에서, 프로세서(110)가 데이터에 수행할 동작을 나타내는 하나 이상의 인스트럭션들이 저장될 수 있다. 하나 이상의 인스트럭션들의 집합은, 펌웨어, 운영 체제, 프로세스, 루틴, 서브-루틴 및/또는 어플리케이션으로 참조될 수 있다. 예를 들어, 전자 장치(101) 및/또는 전자 장치(101)의 프로세서(110)는 어플리케이션 형태로 배포된 복수의 인스트럭션의 집합(set of a plurality of instructions)을 실행하여, 도 3 내지 도 10의 동작을 수행할 수 있다.

[38] 일 실시예에 따른 전자 장치(101)의 메모리(120) 내에, 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)와 관련된 파라미터들의 집합이 저장될 수 있다. 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)는, 많은 수의 인공 뉴런(또는, 노드)들을 이용하여 생물학적인 시스템의 계산 능력을 모방하는 소프트웨어나 하드웨어로 구현된 인식 모델이다. 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)는 인공 뉴런들을 통해 인간의 인지 작용이나 학습 과정을 수행할 수 있다. 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴

네트워크(122)와 관련된 파라미터들은, 예를 들어, 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)에 포함된 복수의 노드들 및/또는 상기 복수의 노드들 사이의 연결에 할당되는(assigned) 가중치를 나타낼 수 있다.

[39] 일 실시예에 따른, 전자 장치(101)의 메모리(120) 내에 저장된, 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)의 구조가, 도 2 내지 도 3을 참조하여 설명된다. 예를 들어, 일 실시예에 따른, 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)의 구조는 콘볼루션 연산에 기반하여 이미지 데이터를 처리하기 위한 뉴럴 네트워크(예, 콘볼루션 뉴럴 네트워크(convolution neural network, CNN))와 관련될 수 있다. CNN에 기반하는 상기 제1 뉴럴 네트워크(121), 및 상기 제2 뉴럴 네트워크(122)의 구조가 도 2를 참조하여 설명된다. 일 실시예에 따른, 전자 장치(101)의 메모리(120) 내에 저장된, 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)의 상호 연결(interconnection)이 도 3을 참조하여 후술된다. 메모리(120) 내에 저장된 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)의 개수는, 도 1에 도시된 바에 제한되지 않으며, 복수의 뉴럴 네트워크들 각각에 대응하는 파라미터들의 집합들이 메모리(120) 내에 저장될 수 있다.

[40] 일 실시예에 따른 전자 장치(101)의 디스플레이(130)는 사용자에게 시각화 된 정보를 출력할 수 있다. 예를 들어, 디스플레이(130)는, 프로세서(110) 및/또는 GPU(Graphic Processing Unit)와 같은 컨트롤러에 의해 제어되어, 사용자에게 시각화 된 정보(visualized information)를 출력할 수 있다. 디스플레이(130)는 FPD(Flat Panel Display) 및/또는 전자 종이(electronic paper)를 포함할 수 있다. 상기 FPD는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel) 및/또는 하나 이상의 LED(Light Emitting Diode)를 포함할 수 있다. 상기 LED는 OLED(Organic LED)를 포함할 수 있다.

[41] 일 실시예에 따른 전자 장치(101)의 통신 회로(140)는 전자 장치(101) 및 외부 전자 장치 사이의 전기 신호의 송신 및/또는 수신을 지원하기 위한 하드웨어 컴포넌트를 포함할 수 있다. 통신 회로(140)는, 예를 들어, 모뎀(MODEM), 안테나, O/E(Optic/Electronic) 변환기 중 적어도 하나를 포함할 수 있다. 통신 회로(140)는, 이더넷(ethernet), LAN(Local Area Network), WAN(Wide Area Network), WiFi(Wireless Fidelity), Bluetooth, BLE(Bluetooth Low Energy), ZigBee, LTE(Long Term Evolution), 5G NR(New Radio)와 같은 다양한 타입의 프로토콜에 기반하여 전기 신호의 송신 및/또는 수신을 지원할 수 있다.

[42] 일 실시예에 따른, 전자 장치(101)는 이미지 데이터를 획득할 수 있다. 상기 이미지 데이터는, 사진, 또는 비디오를 포함할 수 있다. 예를 들어, 상기 이미지 데이터는, 상기 비디오의 일 프레임에 대응할 수 있다. 예를 들어, 전자 장치(101)는 이미지 데이터를, 통신 회로(140)에 의해 전자 장치(101)와 연결된 외부 전자 장치(예, 디지털 카메라, 및/또는 단말)로부터 수신할 수 있다. 비록 도시되지 않았지만, 전자 장치(101)가 카메라를 포함하는 일 실시예에서, 상기

전자 장치(101)는 상기 카메라를 통해 이미지 데이터를 획득할 수 있다. 일 실시예에 따른, 전자 장치(101)는 상기 획득된 이미지 데이터로부터, 상기 이미지 데이터 내에 캡쳐 된 하나 이상의 객체들(예, 하나 이상의 피사체들)을 인식할 수 있다. 이하에서, 상기 하나 이상의 객체를 인식하는 것은, 상기 이미지 데이터에, 상기 이미지 데이터의 색상 분포와 상이한 정보를 덧붙이는 동작(annotating)을 포함할 수 있다. 상기 정보는, 상기 하나 이상의 객체들이 상기 이미지 데이터 내에서 캡쳐 된 위치, 또는 상기 하나 이상의 객체들의 클래스(또는 타입)를 식별하기 위한 하나 이상의 파라미터들을 포함할 수 있다.

[43] 일 실시예에 따른 전자 장치(101)는 복수의 레이어들을 포함하는 제1 뉴럴 네트워크(121) 및 제2 뉴럴 네트워크(122)를 이용하여, 이미지로부터 이미지 내에 캡쳐 된 객체를 인식하기 위한 정보를 획득할 수 있다. 예를 들어, 상기 정보는, 이미지 내에 캡쳐 된 객체의 클래스, 또는 위치 중 적어도 하나를 포함할 수 있다. 일 실시예에 따른, 전자 장치(101)는, 복수의 지정된 클래스들 중에서, 상기 객체에 매칭되는 일 클래스(a class)를 나타내는 상기 정보를 획득할 수 있다. 상기 클래스는, 카테고리로 참조될 수 있다. 일 실시예에 따른, 전자 장치(101)는, 바운딩 박스(bounding box), 및/또는 폐곡선(closed curve)에 기반하여 상기 이미지 데이터 내에서 상기 객체가 캡쳐 된 일부분을 나타내는 상기 정보를 획득할 수 있다.

[44] 일 실시예에 따른, 전자 장치(101)의 메모리(120) 내에 저장된 제1 뉴럴 네트워크(121)는, 기-학습된 뉴럴 네트워크(이하, 소스 뉴럴 네트워크)의 구조를 변경하여 생성될 수 있다. 일 실시예에 따른, 전자 장치(101)의 프로세서(110)는 연산 속도, 및/또는 메모리(120)의 용량과 같은 자원에 기반하여, 상기 소스 뉴럴 네트워크가 최적화되어, 상기 제1 뉴럴 네트워크(121)가 생성될 수 있다. 일 실시예에 따른, 전자 장치(101)가 제1 뉴럴 네트워크(121)를 최적화하는 것은, 상기 제1 뉴럴 네트워크(121)의 구동을 위한 수치 값들의 개수를 변경하면서, 상기 이미지 데이터를 인식하는 정확도를 증가시키도록, 수행될 수 있다. 일 실시예에 따른, 전자 장치(101)가 제1 뉴럴 네트워크(121)를 최적화하는 동작이, 도 4 내지 도 10을 참조하여 설명된다. 이하에서는, 도 2를 참고하여, 메모리(120) 내에 저장된, 제1 뉴럴 네트워크(121), 및/또는 제2 뉴럴 네트워크(122)의 구조가 CNN의 구조를 참조하여 설명된다.

[45]

[46] 도 2는, 도 1의 제1 뉴럴 네트워크, 및 제2 뉴럴 네트워크의 구조를, 콘볼루션 뉴럴 네트워크(convolution neural network, CNN)(200)에 기반하여 설명하기 위한 도면이다. 일 실시예에서, 도 1의 전자 장치(101)의 메모리(120) 내에 저장된 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)는, 도 2의 콘볼루션 뉴럴 네트워크(200)의 상이한 부분들에 대응할 수 있다.

[47] 도 2는, 메모리 내에 저장된 파라미터들의 집합으로부터 획득되는 제1 뉴럴 네트워크(121) 및/또는 제2 뉴럴 네트워크(122)를 설명하기 위한 예시적인

도면이다. 도 2의 부분(210)은 도 1의 제1 뉴럴 네트워크(121)와 관련될 수 있다. 도 2의 부분(220)은 도 1의 제2 뉴럴 네트워크(122)와 관련될 수 있다.

[48] 도 2를 참고하면, 일 실시예에 따른 전자 장치는, 이미지 데이터(211)에 커널(212)을 적용하여, 특징 정보(213)를 획득할 수 있다. 특징 정보(213)는 특징 맵으로 참조될 수 있다. 특징 정보(213)의 크기는, 상기 커널(212)의 크기, 및/또는 이미지 데이터(211)의 크기와 관련될 수 있다. 특징 정보(213)의 크기는, 채널 크기로 참조될 수 있다. 상기 채널 크기와 관련된 상기 커널(212)의 크기는, 상기 커널(212)로 정의된 2 차원 행렬의 크기일 수 있다. 상기 채널의 크기와 관련된 상기 이미지 데이터(211)의 크기는, 상기 이미지 데이터(211)에 포함된 픽셀들 각각의 색상들을 나타내는 색 공간과 관련될 수 있다. 예를 들어, 상기 색 공간은, 적색, 녹색, 및 청색의 3 원색에 기반하는 RGB 색 공간, 휘도, 및 색차(chrominance)에 기반하는 YCbCr 색 공간, 또는 옥색(cyan), 자홍색(magenta), 황색, 및 흑색의 4 개의 지정된 색상들에 기반하는 CMYK 색 공간 중에서 선택될 수 있다. 상기 특징 정보(213)에 포함된 복수의 파라미터들은, 이미지의 상이한 영역들에 커널(212)에 기반하는 콘볼루션 연산을 수행한 결과일 수 있다.

[49] 예를 들어, 전자 장치는 이미지 데이터(211)에 포함된 픽셀들의 색상, 및 위치에 기반하는 제1 행렬, 및 상기 커널(212)에 대응하는 제2 행렬 사이의 콘볼루션 연산을 수행하여, 특징 정보(213)에 대응하는 제3 행렬을 획득할 수 있다. 상기 제2 행렬은, 상기 제1 행렬의 크기 미만의 크기를 가질 수 있다. 상기 제3 행렬의 원소들(elements) 각각은, 콘볼루션 연산에 기반하여 상기 제2 행렬을, 상기 제1 행렬의 상이한 부분들에 순차적으로 곱한 결과에 대응할 수 있다. 예를 들어, 전자 장치가 상기 콘볼루션 연산을 수행하는 동안, 상기 제2 행렬이 상기 제1 행렬 내에서 순차적으로 이동하는 간격(또는 오프셋)이, 보폭(stride), 또는 스텝(step)으로 참조될 수 있다. 상기 제3 행렬의 원소들은, 상기 제1 행렬, 및 상기 제2 행렬 사이의 콘볼루션 연산을 수행한 결과에, 활성화 함수를 적용한 수치 값들일 수 있다. 예를 들어, 상기 활성화 함수는, ReLU 함수, 시그모이드(sigmoid) 함수와 같은 비선형 함수(non-linear)를 포함할 수 있다.

[50] 일 실시예에 따른, 전자 장치는, 이미지 데이터(211)에 커널(212)을 적용하여 획득된 특징 정보(213)에, 커널(212)과 상이한 다른 커널(216)을 적용하여, 특징 정보(214)를 획득할 수 있다. 이미지 데이터(211), 및/또는 특징 정보(213)에 상이한 크기의 커널들(예, 다른 커널(216), 및 또 다른 커널(217))을 적용하여, 전자 장치는 이미지 데이터(211)로부터 상이한 크기들을 가지는 복수의 특징 정보들을 획득할 수 있다. 또한, 전자 장치는, 레이어들의 수에 기반하여, 상술한 실시예를 반복하여, 또 다른 커널들(218)을 이용하여, 또 다른 특징 정보(215)를 획득할 수 있다. 상이한 크기들을 가지는 복수의 특징 정보들을 이용하여, 전자 장치는 이미지 데이터(211) 내에 캡쳐 된 피사체의 크기와 독립적으로, 상기 피사체를 인식할 수 있다.

[51] 일 실시예에 따른, 전자 장치는, CNN(200)의 부분(210)에 기반하여 이미지

데이터(211)로부터 획득되고, 상이한 차원들(dimensions)을 가지는 복수의 특징 정보들(213, 214, 215)을, CNN(200)의 부분(220)에 기반하여, 처리할 수 있다. CNN(200)의 부분(220)은, 완전 연결 레이어(fully-connected layers)에 기반하는 구조를 가질 수 있다. 부분(220)은, 입력 레이어(221), 하나 이상의 히든 레이어들(222) 및 출력 레이어(223)를 포함할 수 있다. 입력 레이어(221)는 입력 데이터를 나타내는 벡터(예, 입력 레이어(221)에 포함된 노드들의 개수에 대응하는 원소들(elements)을 가지는 벡터)를 수신할 수 있다. 입력 데이터에 의해 발생된, 입력 레이어(221) 내 노드들 각각에서 발생된 신호들은, 입력 레이어(221)에서 히든 레이어들(222)로 송신될 수 있다. 출력 레이어(223)는, 히든 레이어들(222)로부터 수신된 하나 이상의 신호들에 기반하여, 제2 뉴럴 네트워크의 출력 데이터를 생성할 수 있다. 상기 출력 데이터는, 예를 들어, 출력 레이어(223)에 포함된 노드들의 개수에 대응하는 원소들을 가지는 벡터를 포함할 수 있다.

[52] 하나 이상의 히든 레이어들(222)이 입력 레이어(221) 및 출력 레이어(223) 사이에 위치할 수 있고, 입력 레이어(221)를 통해 전달된 입력 데이터를 예측하기 쉬운 값으로 변환할 수 있다. 입력 레이어(221), 하나 이상의 히든 레이어들(222) 및 출력 레이어(223)는 복수의 노드들을 포함할 수 있다. 하나 이상의 히든 레이어들(222)은 CNN(convolutional neural network)에서의 콘볼루션 필터(convolution filter) 또는 완전 연결 레이어(fully connected layer)이거나, 특별한 기능이나 특징을 기준으로 묶인 다양한 종류의 필터 또는 레이어일 수 있다. 일 실시예에 따른 뉴럴 네트워크는 다수의(numerous) 히든 레이어들(222)을 포함하여, 딥 뉴럴 네트워크(deep neural network)를 형성할 수 있다. 딥 뉴럴 네트워크를 학습시키는 것을 딥 러닝(deep learning)이라 한다. 딥 뉴럴 네트워크는 제1 뉴럴 네트워크 및/또는 제2 뉴럴 네트워크를 포함할 수 있다. 제2 뉴럴 네트워크의 노드 중에서, 히든 레이어들(222)에 포함된 노드를 가리켜 히든 노드라 한다.

[53] 입력 레이어(221) 및 하나 이상의 히든 레이어들(222)에 포함된 노드들은 연결 가중치를 가지는 연결선을 통해 서로 연결될 수 있고, 히든 레이어 및 출력 레이어에 포함된 노드들도 연결 가중치를 가지는 연결선을 통해 서로 연결될 수 있다. 적어도 하나의 레이어는, 다음 레이어와의 연결을 스킵(skip)할 수 있다. 레이어의 스킵을 통해, 레이어를 더 깊게 쌓아 정확도를 높일 수 있다. 제2 뉴럴 네트워크를 튜닝 및/또는 학습하는 것은, 상기 제2 뉴럴 네트워크에 포함된 레이어들(예, 입력 레이어(221), 하나 이상의 히든 레이어들(222) 및 출력 레이어(223) 각각에 포함된 노드들 사이의 연결 가중치를 변경하는 것을 의미할 수 있다.

[54] 입력 레이어(221) 및 하나 이상의 히든 레이어들(222)에 포함된 노드들은 연결 가중치를 가지는 연결선을 통해 서로 연결될 수 있고, 히든 레이어 및 출력 레이어에 포함된 노드들도 연결 가중치를 가지는 연결선을 통해 서로 연결될 수

있다. 뉴럴 네트워크의 튜닝은, 예를 들어, 지도 학습(supervised learning) 및/또는 비지도 학습(unsupervised learning)에 기반하여 수행될 수 있다.

[55] 일 실시예에 따른 전자 장치는 제2 뉴럴 네트워크를 이용하여, 입력 레이어(221)를 통해 전달된 이미지 데이터로부터 추출된 특징 정보에 기반하여, 이미지에 포함된 객체들의 위치 정보와 관련된 데이터를, 출력 레이어(223)를 통해 추출할 수 있다. 일 실시예에서, 부분(220)은, 출력 레이어(223)를 통하여 이미지 데이터(211) 내에 캡쳐 된 객체의 위치를 나타내는 정보를 출력하도록 학습될 수 있다. 일 실시예에서, 부분(220)은, 출력 레이어(223)를 통하여 이미지 데이터(211) 내에 캡쳐 된 객체의 클래스를 나타내는 정보를 출력하도록 학습될 수 있다. 일 실시예에 따른, 전자 장치에 저장된 도 1의 제1 뉴럴 네트워크(121), 및/또는 도 1의 제2 뉴럴 네트워크(122)는, CNN(200)의 부분들(210, 220)에 대응할 수 있다. 상기 제2 뉴럴 네트워크(122)는, 부분들(210, 220) 사이에서 상이한 차원들을 가지는 복수의 특징 정보들은 부분(220)의 입력 레이어(221)에 연결하는 뉴럴 네트워크를 포함할 수 있다. 이하에서는, 도 3을 참조하여, CNN(200)에 기반하는 상기 제1 뉴럴 네트워크, 및 상기 제2 뉴럴 네트워크의 구조가 설명된다.

[56]

[57] 도 3은, 일 실시예에 따른 전자 장치가, 메모리 내에 저장된 제1 뉴럴 네트워크 및 제2 뉴럴 네트워크를 통해, 이미지 데이터 내에 캡쳐 된 하나 이상의 객체들을 인식하는 동작을 설명하기 위한 예시도이다. 도 3의 전자 장치는 도 1의 전자 장치(101)의 일 예일 수 있다. 예를 들어, 도 3의 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)는 도 1의 제1 뉴럴 네트워크(121), 및 제2 뉴럴 네트워크(122)를 포함할 수 있다.

[58] 도 3을 참조하면, 일 실시예에 따른, 전자 장치가 메모리(예, 도 1의 메모리(120))로부터 획득하는 백본 뉴럴 네트워크(320), 넥 뉴럴 네트워크(330), 헤드 뉴럴 네트워크(340)가 도시된다. 백본 뉴럴 네트워크(320)는 도 1의 제1 뉴럴 네트워크(121)일 수 있다. 넥 뉴럴 네트워크(330), 헤드 뉴럴 네트워크(340)는 도 1의 제2 뉴럴 네트워크(122)에 포함될 수 있다. 백본 뉴럴 네트워크(320)는, 도 2의 CNN(200)의 부분(210)에 대응할 수 있다. 헤드 뉴럴 네트워크(340)는, 도 2의 CNN(200)의 부분(220)에 대응할 수 있다.

[59] 일 실시예에 따른 전자 장치는, 사용자에 의해 선택된 기-학습된(pretrained) 뉴럴 네트워크를 변경하여, 도 3에 도시된 백본 뉴럴 네트워크(320), 넥 뉴럴 네트워크(330), 및/또는 헤드 뉴럴 네트워크(340)를 획득할 수 있다. 예를 들어, 상기 백본 뉴럴 네트워크(320), 넥 뉴럴 네트워크(330), 및/또는 헤드 뉴럴 네트워크(340)는 사용자의 입력에 의해 식별될 수 있다. 예를 들어, 백본 뉴럴 네트워크(320)는 ResNet 또는 MobileNetV2와 같은 기-학습된 뉴럴 네트워크의 변경(modification)일 수 있고, 넥 뉴럴 네트워크(330)는 FPN(Feature Pyramid Networks for Object Detection)을 이용할 수 있다. 다만, 상술한 실시예에 제한되는

것은 아니다.

[60] 일 실시예에 따르면, 전자 장치는, 이미지 데이터(310)로부터, 백본 뉴럴 네트워크(320)를 통해, 특징 정보(예, 도 2의 또 다른 특징 정보(215))를 획득할 수 있다. 예를 들어, 전자 장치는, 뉴럴 네트워크(예: 도 1의 제1 뉴럴 네트워크(121))를 이용하여, 이미지에 캡쳐 된 적어도 하나의 객체의 클래스 및/또는 객체의 위치 정보를 추출할 수 있다. 예를 들면, 이미지에 캡쳐 된 객체는 사람, 동물, 식물 및/또는 무생물을 포함할 수 있다. 일 실시예에 따르면, 전자 장치는, 상기 위치 정보를 통해, 이미지 데이터(310) 내에 캡쳐 된 객체에 대응하는 바운딩 박스(360)의 위치, 및/또는 크기를 나타낼 수 있다. 예를 들어, 바운딩 박스(360)는 객체의 형상 전체를 포함할 수 있고, 좌표 값을 나타낼 수 있다. 다만, 실시예가 이에 제한되는 것은 아니다.

[61] 일 실시예에 따르면, 백본 뉴럴 네트워크(320)는 복수의 채널들의 순차적인 결합인 블록을 포함할 수 있다. 백본 뉴럴 네트워크(320) 내에서, 복수의 블록들이 상호 결합(interconnected)될 수 있다. 상기 블록은, 커널(예, 도 2의 커널들(212, 216, 217, 218))에 기반하는 콘볼루션 연산들의 시퀀스일 수 있다. 상기 블록은, 블록 내에서, 복수의 커널들에 의해 일치된 수의 채널들을 가지는 복수의 레이어들(또는 복수의 특징 정보들)이 포함될 수 있다. 일 실시예에 따른, 전자 장치는, 상기 블록들 사이의 상호 결합을 조절하여, 백본 뉴럴 네트워크(320)의 성능을 개선할 수 있다. 일 실시예에 따른, 전자 장치는, 상기 커널의 크기, 및/또는 상기 채널들의 수에 따라 구분되는 복수의 블록들 각각을 평가한(evaluate) 정보를 획득할 수 있다. 상기 전자 장치는 상기 획득된 정보에 기반하여 소스 뉴럴 네트워크를 변경하여, 백본 뉴럴 네트워크(320)에 포함될 하나 이상의 블록들을 획득할 수 있다. 상기 복수의 레이어들은 적어도 하나의 함수(예: MBConv 또는 2D Conv) 및/또는 적어도 하나의 커널(예: 도 2의 커널(212,216,217,218))을 포함할 수 있다.

[62] 일 실시예에 따른, 전자 장치는, 백본 뉴럴 네트워크(320)를 통해, 이미지 데이터(310)를 복수의 커널을 이용하여, 복수의 채널을 획득할 수 있다. 예를 들면, 상기 복수의 채널들은 커널의 개수와 동일 할 수 있다. 상기 채널들의 크기는 상기 커널의 크기에 따라 변화할 수 있다. 하나의 레이어는 복수의 채널을 포함할 수 있다. 동일한 채널 크기를 가진 레이어들은 적어도 하나의 블록을 형성할 수 있다. 예를 들면, 백본 뉴럴 네트워크(320)는, 복수의 블록들간의 상호 연결에 의해 구성될 수 있다.

[63] 일 실시예에 따르면, 전자 장치는 백본 뉴럴 네트워크(320)를 통해 추출된 특징 정보를, 넥 뉴럴 네트워크(330)를 통해 특징 정보의 스케일(scale) 별로 분류할 수 있다. 전자 장치는, 넥 뉴럴 네트워크(330) 내에서 스케일에 기반하여 분류된 특징 정보를, 헤드 뉴럴 네트워크(340)에 포함된 상이한 서브 뉴럴 네트워크(예, 클래스 서브 뉴럴 네트워크(341), 및/또는 바운딩 박스 서브 뉴럴 네트워크(342))에 입력할 수 있다. 예를 들어, 전자 장치는, 넥 뉴럴

네트워크(330)에 기반하여, 백본 뉴럴 네트워크(320)로부터 출력되는 복수의 특징 정보들, 및 헤드 뉴럴 네트워크(340)의 입력 레이어 사이의 매핑을 식별할 수 있다. 예를 들어, 스케일이 다른 특징 정보는 서로 다른 해상도를 가질 수 있다. 스케일이 큰 특징 정보(332)는 높은 해상도(high resolution)를 가지며, 객체의 가장자리 및/또는 곡선과 같은 저수준 특징(low-level feature)을 포함할 수 있다. 스케일이 작은 특징 정보(331)는 낮은 해상도(low resolution)을 가지며, 질감 및/또는 객체의 일부분과 같은 고수준 특징(high-level feature)을 포함할 수 있다.

[64] 일 실시예에 따르면, 전자 장치는 넥 뉴럴 네트워크(330)를 통해, 스케일 별로 분류된 특징 정보를 헤드 뉴럴 네트워크(340)로 전송될 수 있다. 전자 장치는 헤드 뉴럴 네트워크(340)를 통해, 분류된 특징 정보 중 적어도 하나를 기반으로, 이미지 데이터(310)에 객체 정보(360)를 나타낼 수 있다. 예를 들어, 전자 장치는, 클래스 서브 뉴럴 네트워크(341)를 통해, 상기 객체가 어떤 물체인지 나타내는 정보를 출력할 수 있다. 전자 장치는, 바운딩 박스 서브 뉴럴 네트워크(342)를 통해, 상기 객체의 위치를 박스 형상으로 출력할 수 있다.

[65] 전자 장치는, 전자 장치로 입력되는 이미지 데이터(310)로부터, 객체 정보(360)를 표시할 수 있다. 이미지 데이터(310)는, 적어도 하나의 객체가 캡쳐된 이미지일 수 있다. 이미지 데이터(310)는, 서로 다른 유형의 객체를 포함할 수 있다.

[66] 전자 장치는, 이미지 데이터(310)를 입력 받을 수 있다. 전자 장치는, 외부 전자 장치로부터, 이미지 데이터(310)를 수신하거나, 전자 장치와 연결된 입력 장치(예, 키보드, 터치 패널, 또는 터치 스크린) 또는 저장 장치(예, USB, 외장 HDD, 또는 외장 메모리와 같은 외부 저장 장치 또는 HDD, SSD, ROM, 또는 RAM 같은 전자 장치 내부 저장 장치)로부터 이미지 데이터(310)를 획득할 수 있다.

[67] 일 실시예에 따르면, 전자 장치는, 이미지 데이터(310)를 식별할 수 있다. 전자 장치는, 메모리(예: 도 1의 메모리(120))에 저장된 제1 파라미터들에 의해 지시되는(indicated by) 제1 뉴럴 네트워크(예: 도 1의 제1 뉴럴 네트워크(121))를 이용하여, 이미지 데이터(310)에 포함된 객체 정보를 획득할 수 있다. 전자 장치, 이미지 데이터(310)에 포함된 객체의 클래스 및/또는 위치 정보를 포함한 특징 정보를 획득할 수 있다. 전자 장치는 제1 뉴럴 네트워크를 통해, 입력 레이어를 통해 이미지 데이터를 수신하여, 객체 정보를 포함한 특징 정보를 출력 레이어를 통해 나타낼 수 있다.

[68] 일 실시예에 따르면, 전자 장치는, 메모리(120)에 저장된 제2 파라미터들에 의해 지시되는 제2 뉴럴 네트워크(예: 도 1의 제2 뉴럴 네트워크(122))를 이용하여, 추출된 특징 정보로부터, 객체의 클래스와 위치를 나타내는 정보들을 획득할 수 있다. 객체의 클래스와 위치를 나타내는 정보들은, 이미지내에서, 객체가 위치하고 있는 좌표 값 일 수 있다. 전자 장치는, 넥 뉴럴 네트워크(330)를 이용하여, 특징 정보를 스케일 별로 분류할 수 있고, 클래스 서브 뉴럴

네트워크(341) 및/또는 바운딩 박스 서브 뉴럴 네트워크(342)를 이용하여, 객체가 어떤 물체인지에 대한 정보, 객체의 위치에 대한 정보를 획득할 수 있다.

[69] 일 실시예에 따르면, 전자 장치는, 상기 객체가 어떤 물체인지에 대한 정보, 객체의 위치에 대한 정보를 획득하는 것에 응답하여, 외부로 바운딩 박스(360)를 제공할 수 있다. 예를 들면, 전자 장치는, 이미지 데이터(310)에 객체가 어떤 물체인지 표시하고, 객체의 위치에 바운딩 박스(360)를 나타낼 수 있다.

[70] 상술한 바와 같이, 도 1의 전자 장치(101)는, 도 1의 제1 뉴럴 네트워크(121) 및 도 1의 제2 뉴럴 네트워크(122)를 활용하여, 이미지 데이터(310)에 포함된 객체로부터 객체 인식과 관련된 바운딩 박스(360)를 표시할 수 있다. 전자 장치(101)는, 객체에 관한 클래스를 획득할 수 있다. 전자 장치(101)는 위치 정보를 시각화 하여, 사용자에게 제공할 수 있다.

[71]

[72] 도 4는, 일 실시예에 따른, 전자 장치가 객체를 인식하기 위한 이미지를 획득하고, 획득된 정보에 기반하여, 객체 인식하는 동작을 설명하기 위한 흐름도이다.

[73] 도 4를 참조하면, 동작 401에서, 전자 장치(예: 도 1의 전자 장치(101))는, 적어도 하나의 객체가 포함된 이미지 데이터를 입력 받을 수 있다. 상기 이미지 데이터는 복수의 픽셀들의 위치, 및 색상을 나타낼 수 있다. 예를 들어, 이미지 데이터는, 상기 복수의 픽셀들의 위치, 및 색상에 기반하는 3차원 행렬을 포함할 수 있다. 상기 3차원 행렬 내에 포함된 원소들은, 상기 복수의 픽셀들의 색상을 포함할 수 있다. 상기 원소들의 상기 3차원 행렬 내에서의 위치가, 상기 원소들에 대응하는 복수의 픽셀들 각각 이미지 데이터 내에서의 위치를 나타낼 수 있다.

[74] 동작 402에서, 전자 장치는, 이미지 데이터를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 제1 정보를 획득할 수 있다. 일 실시예에 따르면, 제1 뉴럴 네트워크는 이미지 데이터로부터 특징 정보를 획득하기 위한 백본 뉴럴 네트워크(예: 도 3의 백본 뉴럴 네트워크(320))일 수 있다. 제1 뉴럴 네트워크는 도 2의 입력 레이어(221), 하나 이상의 히든 레이어들(222) 및 출력 레이어(223)에 포함된 노드들 및 노드들 사이의 연결들에 할당된 가중치를 포함할 수 있다. 예를 들어, 상기 가중치는, 커널 크기, 채널들의 수, 레이어들의 수와 관련될 수 있다.

[75] 제1 뉴럴 네트워크는, 커널(예: 도 2의 커널(212)) 및 이미지 데이터(예: 도 3의 이미지 데이터(310))로부터 상기 커널을 통해 획득된 채널을 포함할 수 있고, 채널들의 크기가 동일한 적어도 하나의 레이어를 가진 블록을 포함할 수 있다. 상기 채널들의 크기는 상기 노드들 사이의 연결들에 할당된 가중치에 의해 변경될 수 있고, 채널들의 수를 포함할 수 있다. 상기 채널들의 크기는 채널들의 크기와 관련된 파라미터 및/또는 커널 크기에 따라 변경될 수 있고, 행렬로 나타낼 수 있다. 상기 채널들의 수는 커널의 수로 변경될 수 있다. 예를 들어, 전자 장치는, 제1 뉴럴 네트워크에 포함된, 채널들의 수가 동일한 적어도 하나의

레이어를 포함한 블록들 간의 상호 연결을 수립할 수 있다. 상기 블록들 간의 상호 연결은, 가중치에 의해 변경될 수 있다.

[76] 일 실시예에 따른, 제1 정보(도 2의 또 다른 특징 정보(215))는, 이미지 데이터의 서로 다른 스케일을 포함할 수 있다. 상기 서로 다른 스케일은 해상도를 포함할 수 있다. 상기 해상도 중 높은 해상도는 상기 이미지 데이터에 캡쳐 된 객체의 가장자리 및/또는 곡선과 같은 정보를 포함할 수 있고, 낮은 해상도는 상기 객체의 질감 또는 일부분과 같은 정보를 포함할 수 있다. 제1 정보는, 제1 뉴럴 네트워크를 통해, 이미지 데이터로부터 적어도 하나의 콘볼루션 연산을 이용하여, 획득될 수 있다.

[77] 일 실시에 따른 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 이미지 데이터로부터, 적어도 하나의 콘볼루션 연산을 하고, 복수의 채널들을 가진 블록들 간의 상호 연결을 수립하고, 서로 다른 해상도를 가진, 제1 정보를 획득할 수 있다. 예를 들어, 제1 정보는 이미지 데이터의 크기를 2배씩 줄인 크기를 가진 복수의 특징 정보들일 수 있다.

[78] 동작 403에서, 전자 장치는, 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 적어도 하나의 객체의 클래스, 및 이미지 데이터 내에서 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득할 수 있다. 예를 들어, 전자 장치는, 제2 뉴럴 네트워크(예: 도 1의 제2 뉴럴 네트워크(122))를 통해, 여러 해상도를 가진 제1 정보를 해상도가 높은 순으로 분류하고, 상기 제1 정보로부터, 적어도 하나의 객체의 클래스 및 적어도 하나의 개체가 캡쳐 된 위치를 나타내는 제2 정보를 획득할 수 있다.

[79] 일 실시예에 따르면, 제2 뉴럴 네트워크는, 도 3의 넥 뉴럴 네트워크(330) 및 도 3의 헤드 뉴럴 네트워크(340)중 일부를 포함할 수 있다. 전자 장치는, 제2 뉴럴 네트워크에 기반하여, 제1 뉴럴 네트워크를 통해 획득된 서로 다른 스케일을 가진 제1 정보를 입력 받고, 스케일의 크기에 따라 제1 정보를 분류할 수 있다.

[80] 일 실시예에 따른 전자 장치는, 제2 뉴럴 네트워크를 통해, 분류된 제1 정보로부터, 객체 인식을 위한 제2 정보를 획득할 수 있다. 상기 객체 인식을 위한 제2 정보는, 이미지 데이터에 캡쳐 된 객체의 유형을 나타내는 클래스, 및 이미지 데이터 내에 캡쳐 된 객체의 위치 정보를 포함할 수 있다. 예를 들어, 제2 뉴럴 네트워크는 클래스를 판단하기 위한 클래스 서브 뉴럴 네트워크(예: 도 3의 클래스 서브 뉴럴 네트워크(341)) 및/또는 위치 정보를 사용자에게 나타낼 수 있는 바운딩 박스 서브 뉴럴 네트워크(예: 도 3의 바운딩 박스 서브 뉴럴 네트워크(342))를 포함할 수 있다. 일 예로, 전자 장치는, 바운딩 박스 서브 뉴럴 네트워크(342)로부터 획득된 정보에 기반하여, 객체의 위치를 나타내는 사각형을 디스플레이 화면 상에 표시할 수 있다. 일 예로, 전자 장치는, 클래스 서브 뉴럴 네트워크(341)로부터 획득된 정보에 기반하여, 객체의 클래스를 나타내는 정보를 출력할 수 있다. 도 3의 일 실시예에서, 전자 장치는, "개"와 같은 텍스트, 또는 상기 객체가 특정 클래스에 대응할 확률 중 적어도 하나를

표시할 수 있다.

[81] 상술한 실시예에 따른, 전자 장치는, 제1 뉴럴 네트워크에 포함된 블록들 간의 상호 연결을 변경하면서, 기-학습된 뉴럴 네트워크를 이용한 객체 인식보다 정확성 및/또는 속도를 높일 수 있다. 후술할 도 5 내지 도 10에서, 파라미터를 이용한 블록들 간의 상호 연결을 변경하는 동작에 대해 설명한다.

[82]

[83] 도 5는, 일 실시예에 따른, 전자 장치가, 소스 뉴럴 네트워크에 포함된 파라미터를 변경하는 동작을 설명하기 위한 흐름도이다. 도 5의 전자 장치는, 도 1의 전자 장치(101)의 일 예일 수 있다. 예를 들어, 도 5의 동작들(501, 502, 503, 504) 중 적어도 하나는, 상기 전자 장치(101), 및/또는 도 1의 프로세서(110)에 의해 수행될 수 있다.

[84] 도 5를 참조하면, 동작 501에서, 전자 장치는 소스 뉴럴 네트워크를 식별할 수 있다. 예를 들어, 전자 장치는 사용자에 의하여 선택된 소스 뉴럴 네트워크를 식별할 수 있다. 예를 들어, 상기 소스 뉴럴 네트워크는 이미지 분류를 위해 디자인된 백본 뉴럴 네트워크일 수 있다. 상기 이미지 분류를 위해 디자인된 백본 뉴럴 네트워크는 MobileNetV2 또는 Resnet와 같은 기-학습된(pre-trained) 뉴럴 네트워크를 포함할 수 있다. 일 예로, 뉴럴 네트워크가 저장된 전자 장치는, 상기 전자 장치의 유형에 따라, 기-학습된 뉴럴 네트워크를 저장할 수 있다.

[85] 동작 502에서, 전자 장치는, 소스 뉴럴 네트워크를 확장하여, 슈퍼넷을 획득할 수 있다. 일 실시예에 따른, 전자 장치는, 도 3의 백본 뉴럴 네트워크(320)를 확장하여 슈퍼넷을 획득할 수 있다. 슈퍼넷은 백본 뉴럴 네트워크에 포함된 후보 블록들 간의 연결과 관련된 파라미터를 포함할 수 있다.

[86] 일 실시예에 따르면, 슈퍼넷은 다양한 후보 블록을 하나의 공유 뉴럴 네트워크로 결합하고, 최적화를 수행하는 뉴럴 네트워크일 수 있다. 슈퍼넷은, 적어도 하나의 후보 블록에 대응되는 서브 뉴럴 네트워크를 포함할 수 있다. 예를 들어, 전자 장치는 소스 뉴럴 네트워크에 포함된 복수의 후보 블록을 하나의 공유 블록으로 설정할 수 있다. 상기 공유 블록은 백본 뉴럴 네트워크에 포함된 레이어들의 연결을 수립하기 위해 학습되는 가중치, 채널들의 수, 및/또는 커널 크기를 나타내는 파라미터를 포함할 수 있다.

[87] 동작 503에서, 전자 장치는, 슈퍼넷으로 구성된 소스 뉴럴 네트워크에 포함된 여러 파라미터 중 커널 크기, 채널들의 수, 및 레이어들의 수를 탐색할 수 있는 탐색 공간을 설정할 수 있다. 탐색 공간은, 커널 크기, 채널의 크기, 및/또는 채널들의 수를 탐색하기 위한 적어도 하나의 후보 연산을 포함할 수 있다. 전자 장치는 상기 탐색 공간을 연속적인 공간으로 완화하기 위해, 복수의 후보 연산, 및/또는 복수의 후보 블록들의 집합인 공유 연산, 및/또는 공유 블록으로 구성할 수 있다. 전자 장치는, 상기 공유 연산, 및/또는 공유 블록을 이용하여, 뉴럴 네트워크에 포함된 적어도 하나의 파라미터를 공유 블록에 포함된 채널들에 대해, 학습할 수 있다. 전자 장치는 상기 후보 연산을 통해, 후보 블록들 간의

연결을 스킵(skip)할 수 있다. 상기 후보 연산은 콘볼루션 연산, 스킵(skip) 연산 및/또는 풀링 연산을 포함할 수 있다. 전자 장치는, 상기 탐색 공간을 연속적인 공간으로 완화하기 위해, 모든 파라미터에 대해 적어도 하나의 함수를 사용할 수 있다. 예를 들어, 상기 모든 파라미터에 대해 사용되는 함수는 소프트 맥스 함수(SoftMax function)일 수 있다. 상기 소프트 맥스 함수는 다중 클래스 분류에서 사용되는 활성화 함수(activation function) 일 수 있다. 전자 장치는 상기 소프트 맥스 함수에 기반하여, n개의 클래스로 분류된 데이터를, n차원 벡터로 입력 받고, 상기 분류된 데이터의 상기 n개의 클래스에 속할 확률을 각각 나타낼 수 있다.

[88] 일 실시예에 따른, 전자 장치는, 수학식 1을 이용하여, 백본 뉴럴 네트워크에 포함된 복수의 레이어들의 연결에 관한 가중치를 학습할 수 있다.

[89]

[90] [수식1]

$$\bar{\boldsymbol{o}}_{\ell}\left(\boldsymbol{x}_{\ell-1}\right)=\sum_{o\in\mathbb{O}}\frac{exp(\boldsymbol{\alpha}_{o})}{\sum_{o'\in\mathbb{O}}exp(\boldsymbol{\alpha}_{o'})}\boldsymbol{o}\left(\boldsymbol{x}_{\ell-1}\right)$$

[91] 수학식 1을 참고하면,

$\mathbb{O}$

는, 탐색 공간 내에서의 후보 연산의 집합인 공유 연산을 의미할 수 있다. 수학식 1의 o는,

$\mathbb{O}$

의 원소(예, 후보 연산)일 수 있다. 수학식 1을 참고하면,

$\boldsymbol{\alpha}_{o}$

는 후보 연산 o에 할당된 파라미터일 수 있다.

$\boldsymbol{\alpha}_{o}$

는 아키텍쳐 파라미터로 참조될 수 있다.

$\boldsymbol{x}_{\ell-1}$

는 ℓ-1번째 연산

$\bar{\boldsymbol{o}}_{\ell-1}$

의 특징 정보를 의미할 수 있다. 예를 들어,

$\boldsymbol{\alpha}_{o}$

는 콘볼루션 연산, 풀링(pooling) 연산, 스킵(skip) 연산에 관한 정보를 포함할 수 있다. exp는 행렬 지수 함수를 의미한다. 예를 들어, 도 2의 특징 정보(213)에 포함된 적어도 하나의 파라미터는 행렬 및/또는 벡터로 나타낼 수 있다.

[92] 일 실시예에서, 전자 장치는, 수학식 1의 소프트 맥스에 기반하여, 후보 연산에 대한 확률을 획득할 수 있다. 전자 장치는, 후보 연산 o 중 가장 확률 값이 높은 연산을 이용하여, 값이 가장 큰 파라미터

$\boldsymbol{\alpha}_{o}$

를 가지는 연산으로 후보 블록들 간의 연결을 수립할 수 있다. 예를 들어, 상기 연산을 통해,

α_o

에 대한 확률 값이 콘볼루션 연산에 대해 가장 큰 경우, 상기

$\overline{o}_{\ell}$

은 콘볼루션 연산으로 저장될 수 있다.

[93] 일 실시예에 따른, 전자 장치는, 수학식 2를 이용하여, 소스 뉴럴 네트워크에 포함된 복수의 후보 블록들 간의 상호 연결과 관련된 파라미터를 학습할 수 있다.

[94]

[95] [수식2]

$$\overline{\boldsymbol{B}}_i[\mathbb{C}, \boldsymbol{n}, \boldsymbol{s}](\boldsymbol{x}_{i-1}) = \boldsymbol{B}_i[\boldsymbol{c}_{M_i}, \boldsymbol{n}, \boldsymbol{s}](\boldsymbol{x}_{i-1}) \circ \sum_{c \in \mathbb{C}} \frac{exp(\beta_c)}{\sum_{c' \in \mathbb{C}} exp(\beta_{c'})} \mathbb{M}_c$$

[96] $\mathbb{C}$

는 복수의 공유 블록 중 적어도 하나의 후보 채널들의 크기를 의미할 수 있다. 최대

M_i

개의 후보 블록이 설정될 수 있고, 상기 채널들의 크기는 채널들의 수를 포함할 수 있다.

$\boldsymbol{c}$

, 및/또는

$\boldsymbol{c}'$

은

$\mathbb{C}$

의 원소(예, 후보 채널들의 크기)일 수 있다. 블록은 동일한 크기의 채널들을 가지고, 수학식 1을 이용한 연산의 시퀀스를 의미할 수 있다. 상기 공유 블록은 채널들의 크기가 다른 모든 후보 블록의 가중치 합계를 의미할 수 있다.

$\boldsymbol{B}_i$

는,

$\boldsymbol{i}$

번째 공유 블록을 의미할 수 있다.

β

는 후보 블록 간의 연결을 수립하기 위한 파라미터를 의미할 수 있다.

$\boldsymbol{i}$

는 해당 블록의 순서를 의미할 수 있다. n은

$\boldsymbol{B}_i$

에서 연산되는 수학식 1에 대한 연산 수를 의미할 수 있다. s는 콘볼루션 연산의 보폭(stride)을 의미할 수 있다.

$\mathbb{M}_c$

은 후보 채널의 크기 c에 대응하는 0값을 가진 열 벡터(zero mask column vector)를 의미할 수 있다.

$\boldsymbol{x_{i-1}}$

는 수학식 1의

$\boldsymbol{x_{\ell-1}}$

와 대응될 수 있다. 예를 들어, 채널들의 크기는, 콘볼루션 연산의 보폭에 의해 정해질 수 있다. 일 예로,

$\boldsymbol{B_i[c_{M_i}, n, s]}$

는

$\boldsymbol{i}$

번째 후보 블록의 채널의 크기(예, 수학식 2의 c)를 가지고, n번의 연산(예, 수학식 1의 o) 수를 가지고, 콘볼루션 연산의 보폭 s를 가진

$\boldsymbol{i}$

번째 공유 블록을 의미할 수 있다.

[97] 일 실시예에 따른, 전자 장치는, 수학식 2를 이용하여, 가장 큰

β

를 획득하고, 서로 다른 채널들의 크기를 가진 복수의 블록들의 연결을 수립할 수 있다. 예를 들어, 전자 장치는 서로 다른 채널들의 크기를 가진 복수의 블록들의 연결을 수립하기 위해, 제로 패딩(zero-padding)을 이용할 수 있다. 뉴럴 네트워크에 포함된 복수의 블록들의 수가 증가할수록, 연산 횟수가 선형적으로 증가할 수 있다. 예를 들어, 전자 장치는 0값을 가진 열 벡터 및/또는 가장 큰 채널들의 크기를 이용하여, 연산 횟수를 감소시킬 수 있다. 후술하는 도 6a 및 도 6b에서, 연산 횟수를 감소시키고 학습의 효율을 향상시키기 위한 논오버래핑 학습에 대해 설명한다.

[98]

[99] [수식3]

$$\min_{\alpha,\beta} L_{train2}(w^*(\alpha,\beta),\alpha,\beta), \qquad s.t.\, w^*(\alpha,\beta) = \underset{w}{\operatorname{argmin}}\, L_{train1}(w,\alpha,\beta)$$

[100] 수학식 3은,

α

,

β

에 대해 최솟값을 갖는

L_{train2}

의 결과값을 이용한, 학습을 의미할 수 있다.

L_{train1}

함수는, 손실 함수(loss function)의 일 예일수 있다.

L_{train1}

함수는, cross entropy error 함수 및/또는 mean squared error 함수에 참조될 수 있다. 다만 이에 제한되지 않는다. cross entropy error 함수 및/또는 Mean squared error 함수는 복수의 확률 분포의 차이를 이용하여, 뉴럴 네트워크(예, 도 2의 백본 뉴럴 네트워크)를 학습시키기 위한, 함수의 일 예일 수 있다.

$w^*(\alpha, \beta)$

는

L_{train1}

함수의 최솟값을 갖게 하는 w를 획득하기 위한,

α

, 및

β

를 의미할 수 있다.

L_{train2}

는 수학식 4에서 후술한다.

[101]

[102] [수식4]

$$L_{train2}(w, \alpha, \beta) = L_{network}(w, \alpha, \beta) + \lambda C(\alpha, \beta)$$

[103] 수학식 4을 참조하면,

$L_{network}$

은, 뉴럴 네트워크에 대한 손실 함수를 의미할 수 있다. 상기 손실 함수는 분류 손실 및/또는 회귀 손실을 포함할 수 있다. w는 학습을 위해 이용되는 가중치를 의미할 수 있다.

λ

는, 손실 정규화의 크기를 위한 파라미터를 의미할 수 있다.

α

는 수학식 1의

α

와 대응될 수 있다.

β

는 수학식 2의

β

와 대응될 수 있다.

C

는 수학식 5에서 후술한다.

[104]

[105] [수식5]

$$C(\alpha,\beta)=\sum_{i=1}^{K}\sum_{c\in\mathbb{C}^i}\frac{\exp(\beta_c)}{\sum_{c'\in\mathbb{C}}\exp(\beta_{c'})}\sum_{l=1}^{n}\sum_{o\in\mathbb{O}^i}\frac{\exp(\alpha_o)}{\sum_{o'\in\mathbb{O}^i}\exp(\alpha_{o'})}C_{c,o}^{i,l}$$

[106] 수학식 5을 참조하면,

C

는 복수의 공유 블록들 중 K 번째 공유 블록에 대한 손실을 합산한 결과값을 의미할 수 있다.

α

는 수학식 1의

α

와 대응될 수 있다.

β

는 수학식 2의

β

와 대응될 수 있다.

$\mathbb{O}$

는 수학식 1의

$\mathbb{O}$

와 대응될 수 있다.

$\mathbb{C}$

는 수학식 2의

$\mathbb{C}$

와 대응될 수 있다. n은 연산 순서를 의미할 수 있다.

[107] 일 실시예에 따른, 전자 장치는, 수학식 1에서 얻은 파라미터

α

와 수학식 2에서 얻은 파라미터

β

를 이용하여, 소스 뉴럴 네트워크의 슈퍼넷 구조를 최적화할 수 있다. 전자 장치는, 수학식 3에 기반하여, 소스 뉴럴 네트워크에 포함된 학습을 위해 가중치 w를 이용할 수 있다. 전자 장치는, 프로세서 내에서 동일한 데이터 연산량을 가지는 제1 학습 및/또는 제2 학습을 이용하여, 적어도 하나의 파라미터를 학습시킬 수 있다. 일 실시예에 따른, 전자 장치는, 수학식 3의 이중 수준 최적화(bi-level optimization)에 기반하여, 파라미터

α

, 파라미터

β

, 및/또는 가중치 w를 조절할 수 있다. 예를 들어, 전자 장치는 가중치 w에 대한 학습을 수행하여, 소스 뉴럴 네트워크의 정확도를 개선할 수 있다. 상기 정확도가 개선된 이후, 전자 장치는, 파라미터

α

, 및 파라미터

β

에 대한 학습, 및 가중치 w에 대한 학습을 번갈아 수행(alternatively train)할 수 있다. 상기 예시 내에서, 전자 장치는, 파라미터

α

, 및 파라미터

β

를 상기 이중 수준 최적화의 상위 변수(upper-level variables)로써, 가중치 w를 상기 이중 수준 최적화의 하위 변수(lower-level variable)로써 트레이닝할 수 있다. 일 예로, 전자 장치는 상기 이중 수준 최적화를 수행하기 위해, Multiply-Adds operations(Madds)를 이용할 수 있다. 전자 장치는, 상기 이중 수준 최적화를 수행하여, 슈퍼넷으로 구성된 소스 뉴럴 네트워크를 최적화할 수 있다. 상기 파라미터

α

및/또는 파라미터

β

는 콘볼루션 연산, 커널 크기, 채널들의 수, 및 레이어들의 수에 대한 정보를 포함할 수 있다.

[108] 동작 504에서, 전자 장치는, 탐색된 파라미터와 소스 뉴럴 네트워크의 파라미터를 매핑할 수 있다.

[109] 일 실시예에 따른, 전자 장치는, 소스 뉴럴 네트워크를 슈퍼넷으로 구성하고, 슈퍼넷의 최적화를 통해 탐색된 파라미터를 이용하여, 상기 소스 뉴럴 네트워크에 포함된 적어도 하나의 파라미터를, 상기 탐색된 파라미터로 변경할 수 있다. 예를 들어, 파라미터는 커널 크기, 채널들의 수, 및 레이어들의 수를 포함할 수 있다. 후술하는 도 8 내지 도 10에서 각 파라미터를 매핑하는 동작을 기재한다.

[110] 상술한 바와 같이, 제1 뉴럴 네트워크(예: 도 2의 백본 뉴럴 네트워크(220))를 포함하는 전자 장치는, 연산 횟수를 감소시켜 객체 인식을 위한 속도를 향상시킬 수 있다. 전자 장치는, 객체 인식을 위해 최적화된 후보 블록의 상호 연결을 활용함으로써 소스 뉴럴 네트워크를 변경하고, 객체 인식의 정확성을 향상시킬

수 있다.

[111]

[112] 도 6a 내지 도 6b는, 일 실시예에 따른, 전자 장치가 후보 블록들에 포함된 채널들의 수와 관련된 파라미터의 학습을 설명하기 위한 예시도이다.

[113] 상기 채널들은 도 2의 적어도 하나의 레이어들(220)에 포함된 채널들의 일 예일 수 있다. 예를 들어, 상기 적어도 하나의 레이어들(220)은 도 1의 제1 뉴럴 네트워크(121)에 포함될 수 있다. 하나의 레이어에 포함된 채널들의 크기는 동일할 수 있다. 채널들의 크기는 채널들의 크기, 채널들의 수를 포함할 수 있다.

[114] 도 6a에서, 일 실시예에 따른, 전자 장치는, 도 5의 동작(503)을 통해, 파라미터 β 를 획득하고, 획득된 상기 파라미터 β 를 이용하여, 제1 뉴럴 네트워크에 포함된 채널들을 오버래핑(overlapping) 학습으로 학습할 수 있다. 예를 들어, 제1 파라미터(611)는 제1 채널들(612)에 대응하는 파라미터의 일 예일 수 있다. 제2 파라미터(621)는 제2 채널들(622)에 대응하는 파라미터의 일 예일 수 있다. 제3 파라미터(631)는 제3 채널들(632)에 대응하는 파라미터 일 수 있다. 일 예로, 상기 파라미터들(611, 621, 631)은 도 5의 수학식 2에서 획득한 파라미터 β 에 포함될 수 있다.

[115] 일 실시예에 따른 전자 장치는, 파라미터 β 를 학습하기 위해, 오버래핑 학습을 이용하여, 각 채널들(612, 622, 632)을 누적하여 학습할 수 있다. 예를 들어, 제3 채널들(632)은 제1 채널들(612) 및/또는 제2 채널들(622)을 포함할 수 있다. 제2 채널들(622)은 제1 채널들(612)을 포함할 수 있다. 전자 장치는, 채널들에 대응하는 파라미터를 이용하여, 하나의 연산을 획득할 수 있고, 각각의 연산(610, 620, 630)을 합산하여, 제1 뉴럴 네트워크를 학습시킬 수 있다. 예를 들어, 전자 장치는, 제1 연산(610)에 포함된 제1 채널들(612)을 제2 연산(620)에 포함된 제2 채널들(622)에 누적하여 학습할 수 있다. 전자 장치는, 제1 연산(610)을 통해, 획득한 제1 채널들(612)에 대한 가중치와 제2 연산(620)을 통해, 획득한 제2 채널들(622)에 대한 가중치를 합산할 수 있다. 일 예로, 전자 장치는 제2 연산(620)을 통해, 획득한 제2 채널들(622)에 대한 가중치와 제3 연산(630)을 통해, 획득한 가중치를 합산할 수 있다. 전자 장치는, 제1 채널들(612)에 대한 가중치가 합산되어, 제1 채널들(612)에 대한 학습을 반복할 수 있다. 일 예로, 전자 장치는 제3 채널들(632)에서 새롭게 추가된 채널을 제1 채널들(612)에 비해 학습을 적게 할 수 있다.

[116] 일 실시예에 따른 전자 장치는, 제1 뉴럴 네트워크에 포함된 파라미터를

변경하기 위해 슈퍼넷을 구성할 수 있고, 상기 슈퍼넷을 최적화하기 위한 오버래핑 학습을 활용할 수 있다. 예를 들어, 오버래핑 학습을 활용하여 학습된 채널들의 가중치는 제1 채널들(612)에 누적될 수 있다. 상기 제1 채널들(612)에 대한 학습이 누적된 오버래핑 학습을 활용하여, 전자 장치는, 최적의 후보 블록과는 다른 후보 블록과의 상호 연결을 수립할 수 있다.

[117] 도 6b에서, 일 실시예에 따른, 전자 장치는, 도 5의 동작 503을 통해, 파라미터 β 를 획득하고, 논오버래핑(non-overlapping) 학습으로 학습할 수 있다.

[118] 일 실시예에 따른 전자 장치는, 파라미터 β 를 학습하기 위해, 논오버래핑 학습을 이용하여, 각 채널들(642, 652, 662)을 균등하게 학습할 수 있다. 예를 들어, 제5 연산(650)에 포함된 제5 채널들(652)은 제2 채널들(622)에서 제1 채널들(612)을 제외한 복수의 채널들일 수 있다. 다른 예를 들어, 제6 연산(660)에 포함된 제6 채널들(662)은 제1 채널들, 제2 채널들 및, 이전 연산에서 학습된 채널들을 제외한 채널일 수 있다.

[119] 일 실시예에 따른 전자 장치는, 제1 뉴럴 네트워크를, 제4 연산(640), 제5 연산(650), 및/또는 제6 연산(660)에 기반하여, 학습시킬 수 있다. 예를 들어, 전자 장치는, 제4 연산 이후, 제4 연산(640)에 포함된 제1 채널들(612)을 제5 연산(650)에 포함된 제2 채널들에서 제1 채널들을 제외한 채널들(652)을 학습할 수 있다. 예를 들어, 전자 장치는, 제4 연산(640)을 통해 획득한 제1 채널들(612)에 대한 제1 가중치, 제5 연산(650)을 통해 획득한 제2 채널들에서 제1 채널들을 제외한 채널들(652)에 대한 제2 가중치를 획득할 수 있다. 일 예로, 전자 장치는 제5 연산(650)을 통해, 획득한 제2 채널들에서 제1 채널들을 제외한 채널들(652)에 대한 제2 가중치, 및 제6 연산(630)을 통해 제1 채널들(612) 및 제2 채널들(622)과 상이한 채널들(662)에 대한 제3 가중치를 획득할 수 있다. 상기 획득한 복수의 가중치들을 이용하여, 전자 장치는 복수의 채널들(612, 652, 662)을 균등하게 학습할 수 있다.

[120] 일 실시예에 따른 전자 장치는, 논오버래핑 학습에 의해 채널들 간을 학습시킬 수 있고, 학습을 수행하기 위한 행렬을 이용할 수 있다. 예를 들어, 상기 학습을 수행하기 위한 행렬은, 아다마르 행렬(Hadamard Matrix)를 이용할 수 있다.

[121] 일 실시예에 따른 전자 장치는, 제1 뉴럴 네트워크에 포함된 파라미터를 변경하기 위해 슈퍼넷을 획득할 수 있고, 상기 슈퍼넷을 최적화하기 위한 논오버래핑 학습을 활용할 수 있다. 예를 들어, 전자 장치는 상기 논오버래핑 학습을 활용하여, 각각의 채널들을 균등하게 학습할 수 있다. 전자 장치는, 최적의 후보 블록들 간의 상호 연결을 수립할 수 있다.

[122] 상술한 바와 같이, 전자 장치는, 논오버래핑 학습을 이용하여, 뉴럴 네트워크에 포함된 후보 블록을 구성하는 채널들의 균등한 학습을 통해, 후보 블록들 간의

최적의 상호 연결을 수립할 수 있고, 객체 인식의 정확성을 높일 수 있다.

[123]

[124] 도 7은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 후보 블록들의 상호 연결의 수립 및/또는 변경을 설명하기 위한 예시도이다. 예를 들어, 후보 블록은 도 1의 제1 뉴럴 네트워크(121)에 포함될 수 있다.

[125] 방향성 비순환 그래프들(710, 720, 730)은, 후보 블록에 포함된 복수의 특징 정보들이 특정한 방향을 향해 연결된, 그래프를 의미할 수 있다. 전자 장치는, 제1 뉴럴 네트워크를 통해, 이미지 데이터(예: 도3의 이미지 데이터(310))로부터, 복수의 특징 정보들(711, 712, 713, 714)을 획득할 수 있고, 상기 특징 정보는, 도 5의 동작 503에서, 파라미터 일부를 포함할 수 있다. 예를 들어, 특징 정보는 커널 크기, 채널들의 수를 포함할 수 있다. 제1 그래프(710)에 포함된 연산(715)은 적어도 하나의 연산을 포함할 수 있다. 예를 들어, 상기 연산(715)은 콘볼루션 연산, 및/또는 풀링 연산을 포함할 수 있고, 후보 블록들 간의 연결을 스킵(skip)할 수 있다. 다만, 상술한 실시예에 제한되는 것은 아니다. 전자 장치는, 도 5의 동작 503에서 수학식 1을 이용하여, 연산(715)을 수행할 수 있다. 연산(715)은 복수의 특징 정보들(711, 712, 713, 714)간 상호 연결에 참조될 수 있다.

[126] 일 실시예에 따른, 전자 장치는 제1 뉴럴 네트워크를 통해, 이미지 데이터로부터, 커널(예: 도2의 커널(212))을 기반하여, 복수의 특징 정보들(711, 712, 713, 714)을 획득할 수 있다. 상기 복수의 특징 정보들 중 하나의 특징 정보는 하나의 채널에 대응할 수 있다. 예를 들어, 복수의 특징 정보들(711, 712, 713, 714)은, 입력된 이미지 데이터에 캡쳐 된 객체의 질감, 객체 일부, 곡선, 및/또는 가장자리를 포함할 수 있다. 전자 장치는 상기 복수의 특징 정보들(711, 712, 713, 714)을, 스케일에 따라 분류할 수 있다. 일 예로, 스케일은 이미지의 크기, 해상도를 포함할 수 있다.

[127] 제2 그래프(721)에서, 일 실시예에 따른 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 복수의 특징 정보들(711, 712, 713, 714)을 획득할 수 있다. 전자 장치는 상기 복수의 특징 정보들(711, 712, 713, 714)을, 적어도 하나의 연산(715)을 이용하여, 상호 연결할 수 있다. 전자 장치는, 상기 연산(715)을, 이산적인 특징 정보 간의 연결을 위해 함수를 활용할 수 있다. 상기 함수의 일 예로, 소프트 맥스 함수(721)를 이용할 수 있다. 전자 장치는 적어도 하나의 연산(715)을, 상기 소프트 맥스 함수(721)에 기반하여, 미분 가능하도록 변형할 수 있다. 예를 들어, 전자 장치는, 상기 미분 가능하도록 변형된 연산(715)을, 경사하강법(gradient descent)을 이용하여, 복수의 특징 정보들 간의 상호 연결을 수립하기 위한 최적의 파라미터를 찾기 위해, 학습을 수행할 수 있다. 전자 장치는 경사하강법을 이용하여, 적어도 하나의 함수의 기울기를 이용하여, 최솟값을 찾을 수 있다.

[128] 일 실시예에 따른, 전자 장치는 소프트 맥스 함수(721)에 기반하여, 복수의 특징 정보들(711, 712, 713, 714)을, 슈퍼넷으로 구성할 수 있다. 전자 장치는, 적어도

하나의 연산(715) 중 어느 하나를 선택하기 위한, 적어도 하나의 파라미터를 학습할 수 있다. 예를 들어, 전자 장치는, 이중 수준 최적화(bi-level optimization)를 이용하여, 상기 파라미터를 최적화할 수 있다. 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 도 5의 수학식 1을 이용하여, 가장 큰

α

를 가지는 연산을 선택할 수 있다.

[129] 제3 그래프(730)에서, 일 실시예에 따른 전자 장치는 제1 뉴럴 네트워크를 기반하여, 복수의 특징 정보들(711, 712, 713, 714)간의 상호 연결을 수립하기 위한, 파라미터를 획득할 수 있다. 예를 들어, 전자 장치는 제1 특징 정보(711)와 제2 특징 정보(712)의 상호 연결을 위해 학습을 통해 획득한 가장 큰 값을 가지는 파라미터와 대응되는 연산을 선택할 수 있다. 전자 장치는, 적어도 하나의 연산(715) 중 하나의 연산을 선택할 수 있고, 선택하지 않은 연산을 제거할 수 있다. 예를 들어, 도시하지 않았지만, 복수의 특징 정보들 간의 상호 연결을 수립하지 않는 경우가 포함될 수 있다.

[130] 일 실시예에 따른, 전자 장치는, 제3 그래프(730)에서, 상호 연결된 복수의 특징 정보들(711, 712, 713, 714) 간의 연결의 수립에 응답하여, 미분 가능하도록 변경된 상기 특징 정보의 형태를, 이산적인 형태로 변경할 수 있다. 예를 들어, 슈퍼넷을 구성하여 연산한 파라미터의 결과 값과, 이산적인 형태로 변경된 후의 파라미터 결과 값의 차이가 발생할 수 있다. 전자 장치는, 복수의 특징 정보들(711, 712, 713, 714)간의 상호 연결을 기반으로, 제1 뉴럴 네트워크를 학습할 수 있다. 예를 들어, 상기 학습된 제1 뉴럴 네트워크는 객체 인식을 위한 뉴럴 네트워크의 일 예일 수 있다. 다른 예로, 제1 뉴럴 네트워크는 객체 인식을 위한 뉴럴 네트워크의 일부인, 백본 뉴럴 네트워크에 참조될 수 있다.

[131]

[132] 후술할, 도 8 내지 도 10에서, 탐색된 파라미터를 이용하여, 전자 장치에 포함된 뉴럴 네트워크에 매핑하는 방법을 설명한다.

[133] 도 8은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 커널 크기의 조정을 설명하기 위한 예시도이다.

[134] 도 8을 참조하면, 일 실시예에 따른, 전자 장치는, 메모리에 저장된 제1 뉴럴 네트워크에 기반하여, 이미지 데이터를 입력 받고, 적어도 하나의 커널을 통해, 특징 정보를 획득할 수 있다. 전자 장치는 상기 커널의 크기에 따라, 채널의 크기를 변경할 수 있다. 예를 들어, 전자 장치는 4x4 행렬인 채널을, 3x3 행렬인 커널 및 보폭 1인 콘볼루션 연산을 이용하여, 2x2 행렬인 채널로 변경할 수 있다.

[135] 일 실시예에 따른, 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 이미지 데이터에 캡쳐 된 객체의 정보를 인식하기 위해, 적어도 하나의 커널 크기를 설정할 수 있다. 예를 들어, 전자 장치는 커널 크기를 행렬로 나타낼 수 있고, 3x3의 크기를 가진 행렬일 수 있다. 다만, 상술한 실시예에 제한되는 것은 아니다.

[136] 일 실시예에 따른, 제1 크기 매핑(810)에서, 제1 뉴럴 네트워크에 포함된 제1 커널(811)의 크기는 제1 탐색 커널(812)의 크기보다 클 수 있다. 예를 들어, 제1 커널(811)의 크기는 4x4행렬로 나타낼 수 있고, 제1 탐색 커널(812)은 2x2행렬로 나타낼 수 있다. 제1 커널(811)의 각 행렬의 위치에는, 이미지 데이터(211)로부터 추출된 특징 정보 중 일부가 포함될 수 있다. 예를 들어, 상기 추출된 특징 정보는, 상기 이미지 데이터에 캡쳐 된 객체의 질감, 일부, 및/또는 가장자리가 포함될 수 있다. 일 실시예에 따른 전자 장치는, 제1 커널(811)의 크기가, 제1 탐색 커널(812)의 크기보다 큰 경우, 제1 커널(811)의 중앙 부위에 제1 탐색 커널(812)을 매핑하고, 매핑 되지 않은 부분은 삭제할 수 있다. 예를 들어, 전자 장치는 제1 크기 매핑(810)에서, 4x4 크기를 가진, 제1 커널(811)은 중앙 부분에 2x2 크기를 가진 제1 탐색 커널(812)을 매핑하고, 매핑 되지 않은 부분을 삭제하여, 제1 채널을 2x2 크기를 가진 커널을 획득할 수 있다. 다만 상술한 실시예에 제한되지 않는다.

[137] 이하에서는, 전자 장치가 4x4 크기를 가지는 제2 탐색 커널(822), 및 2x2 크기를 가지는 제2 커널(821)을 매핑하는 예시적인 케이스에 기반하여, 상기 전자 장치가 제1 뉴럴 네트워크에 포함된 커널과 크기가 다른 도 5의 동작 530에서 획득한 파라미터를 이용하여 탐색된 커널을 매핑하는 동작이 설명된다. 제2 채널 크기 매핑(820)에서, 일 실시예에 따른, 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 이미지 데이터로부터, 이미지에 캡쳐 된 객체의 정보를 인식하기 위해, 제2 탐색 커널(822)의 크기를 4x4 크기를 가진 행렬로 설정할 수 있다. 예를 들어, 제1 뉴럴 네트워크에 포함된 제2 커널(821)의 크기는 2x2 크기를 가진 행렬일 수 있다. 전자 장치는, 제2 커널(821)을 제2 탐색 커널(822)의 중앙에 매핑하고, 매핑 되지 않은 나머지 부분에 일정한 값을 할당할 수 있다. 예를 들어, 전자 장치는 나머지 부분에 0의 값을 설정하는 제로 패딩(zero-padding)을 이용할 수 있다. 일 예로, 전자 장치는 제2 커널(821)을 제2 탐색 커널(822)과 대응되는 2x2 크기에 매핑된 연산 결과가 포함되고, 그 이외의 부분에, 0값이 할당된 4x4 크기를 가진 행렬로 나타낼 수 있다. 다만, 상술한 실시예에 제한되지 않는다.

[138] 일 실시예에 따른, 전자 장치는 제1 탐색 커널 및/또는 제2 탐색 커널에 대응하는 파라미터를 학습시키기 위해, 도 5의 동작 503에서 획득한 파라미터 중 하나를 이용할 수 있다. 예를 들어, 수학식 2에서,

β

파라미터는 커널 크기와 관련된 정보를 포함할 수 있다. 전자 장치는, 동작 503에서, 적어도 하나의 파라미터를 학습하고, 상기 학습된 파라미터를 이용하여, 객체 인식을 위한 최적화된 뉴럴 네트워크를 탐색(search)하기 위해, 제1 탐색 커널(812) 및/또는 제2 탐색 커널(822)의 크기를 설정(set)할 수 있다.

[139] 일 실시예에 따른, 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 복수의 채널들을 포함하는, 복수의 후보 블록들을 포함할 수 있다. 상기 후보 블록은, 복수의 레이어를 포함하고, 상기 후보 블록에 포함된 복수의 채널들은 동일한

크기를 가질 수 있다. 예를 들어, 전자 장치는, 커널 크기에 기반하여, 다양한 채널 크기를 가진 후보 블록들 간의 상호 연결을 수립할 수 있다.

[140]

[141] 도 9는, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 채널들의 수의 조정을 설명하기 위한 예시도이다.

[142] 도 9를 참조하면, 일 실시예에 따른, 전자 장치는, 메모리에 저장된 제1 뉴럴 네트워크에 기반하여, 이미지 데이터를 입력 받고, 커널을 통해, 특징 정보를 획득할 수 있다. 상기 특징 정보는 채널에 참조될 수 있다. 상기 커널의 수에 따라, 채널들의 수가 조절될 수 있다. 예를 들면, 상기 커널은, 콘볼루션 연산을 포함할 수 있다. 전자 장치는 상기 채널을 상기 커널과 매핑하고, 커널의 수에 기반하여, 채널들의 수를 조정하고, 및/또는 커널 크기에 기반하여, 채널들의 크기를 변형할 수 있다.

[143] 일 실시예에 따른, 전자 장치는 제1 뉴럴 네트워크에 포함된, 적어도 하나의 블록을 구성하는, 복수의 채널들의 수를 조정할 수 있다. 예를 들어, 상기 블록은, MBConv의 한 예일 수 있다. 상기 제1 뉴럴 네트워크는 기-학습된 뉴럴 네트워크를 이용하여, 변경된 뉴럴 네트워크 일 수 있다. 상기 기-학습된 뉴럴 네트워크는 MobileNetV2, 및/또는 ResNet의 한 예일 수 있다. 일 예로, 상기 블록은 채널들의 수와 관련된 파라미터를 포함할 수 있다. 상기 파라미터는 도 5의 동작 503에서, 학습되는 적어도 하나의 파라미터에 포함될 수 있다. 전자 장치는, 상기 적어도 하나의 파라미터를 수학식 2에 기반하여, 학습할 수 있고, 및/또는 학습된 상기 파라미터를 활용하여, 블록을 구성하는 채널들의 수를 조정할 수 있다.

[144] 제1 채널 매핑(910)에서, 일 실시예에 따른 전자 장치는, 제1 뉴럴 네트워크에 기반하여, 이미지 데이터로부터, 적어도 하나의 커널을 이용하여, 복수의 채널들을 획득할 수 있다. 상기 채널들은 서로 다른 정보를 포함할 수 있다. 예를 들면, 하나의 채널은 이미지 데이터에 관한 높은 해상도를 가질 수 있고, 상기 하나의 채널과 상이한 채널은 낮은 해상도를 가질 수 있다.

[145] 제2 채널 매핑(920)에서, 일 실시예에 따른 전자 장치는 학습된 파라미터를 이용하여, 채널들의 수를 감소시킬 수 있다. 예를 들어, 전자 장치는 적어도 하나의 블록에 포함된 복수의 채널들 중, 적어도 하나의 채널을 학습된 파라미터에 기반하여, 제거할 수 있다. 일 예로, 제거된 상기 적어도 하나의 채널은 상기 적어도 하나의 블록에 포함된 복수의 채널들 중 마지막 채널일 수 있다. 전자 장치는 상기 학습된 파라미터를, 도 5의 동작 503의 수학식 2를 기반하여, 학습할 수 있다.

[146] 제3 채널 매핑(930)에서, 일 실시예에 따른 전자 장치는 학습된 파라미터를 이용하여, 채널들의 수를 증가시킬 수 있다. 예를 들어, 전자 장치는 적어도 하나의 블록에 포함된 복수의 채널들 중, 적어도 하나의 채널을, 학습된 파라미터에 기반하여, 생성할 수 있다. 일 예로, 생성된 상기 적어도 하나의

채널은 상기 적어도 하나의 블록에 포함된 복수의 채널들 중 마지막 채널과 동일할 수 있다. 다른 예로, 전자 장치는 제로 패딩을 이용하여, 적어도 하나의 채널을 생성할 수 있다.

[147] 일 실시예에 따른, 전자 장치는 제1 채널 매핑(910), 제2 채널 매핑(920) 및/또는 제3 채널 매핑(930)을 통해, 이미지 데이터에 캡쳐 된 객체의 다양한 특징 정보를 획득할 수 있다. 전자 장치는 제1 뉴럴 네트워크를 통해, 상기 이미지 데이터를 입력 받고, 커널에 기반하여, 복수의 채널들을 획득할 수 있고, 상기 획득된 채널들의 수를 조정하여, 제1 뉴럴 네트워크를 변경할 수 있다. 예를 들어, 상기 변경된 제1 뉴럴 네트워크는 이미지 내에서 객체에 대한 정보를 인식하기 위한 뉴럴 네트워크에 최적화된 백본 뉴럴 네트워크일 수 있다. 일 예로, 전자 장치는 이미지 내에서 객체에 대한 정보를 인식하기 위한 뉴럴 네트워크를 이용할 수 있다. 상기 뉴럴 네트워크는 SSDLite, 및/또는 Retinanet과 같은 기-학습된 뉴럴 네트워크일 수 있다. 다른 예로, 상기 최적화된 백본 뉴럴 네트워크는 상기 기-학습된 뉴럴 네트워크에 포함될 수 있다.

[148] 상술한 실시예에 따른, 채널 매핑 동작은, 상술한 효과들로 제한되지 않을 수 있다. 제1 뉴럴 네트워크를 포함하는 전자 장치는, 제1 뉴럴 네트워크에 포함된 채널들의 수를 조정하여, 이미지 내에 캡쳐 된 객체 인식의 속도 및/또는 정확성을 향상시킬 수 있다.

[149]

[150] 도 10은, 일 실시예에 따른 전자 장치가 뉴럴 네트워크에 포함된 레이어들의 수의 조정을 설명하기 위한 예시도이다.

[151] 제1 레이어 매핑(1010)을 참조하면, 일 실시예에 따른, 전자 장치는 도 1의 제1 뉴럴 네트워크(121)에 기반하여, 획득된 복수의 레이어들을 획득할 수 있다. 상기 복수의 레이어들은, 상기 제1 뉴럴 네트워크(121)에 포함된 채널의 크기가 동일한 블록의 일부일 수 있고, 콘볼루션 연산을 포함할 수 있다. 레이어들의 수는 상기 제1 뉴럴 네트워크(121)에 포함된 복수의 블록들마다 서로 다르게 설정될 수 있다.

[152] 제2 레이어 매핑(1020)을 참조하면, 일 실시예에 따른, 전자 장치는 커널 크기, 채널들의 수, 레이어들의 수와 관련된 적어도 하나의 파라미터를 이용하여, 제1 뉴럴 네트워크의 레이어의 수를 조정할 수 있다. 예를 들어, 전자 장치는, 상기 파라미터를 이용하여, 제1 레이어(1021)를 제거할 수 있다. 상기 제1 레이어(1021)는 하나의 블록에 포함된 복수의 레이어들 중 마지막 레이어일 수 있다.

[153] 제3 레이어 매핑(1030)을 참조하면, 일 실시예에 따른, 전자 장치는 제2 레이어(1031)를 추가할 수 있다. 예를 들어, 전자 장치는 상기 제2 레이어는 제1 뉴럴 네트워크에 포함된 복수의 블록들 중 하나의 블록에 포함된 복수의 레이어들 중 마지막 레이어와 동일한 레이어를 적어도 하나 생성할 수 있다.

[154] 일 실시예에 따른, 전자 장치는, 제1 뉴럴 네트워크에 포함된 복수의 블록들

간의 상호 연결을 서로 달리하며 변경할 수 있다. 예를 들어, 상술한 실시예에 따라, 전자 장치는, 복수의 블록들의 일부 레이어를 조정하여, 조정된 블록들의 상호 연결을 재수립 하여, 제1 뉴럴 네트워크의 레이어들의 개수를 조정한 변경된 제1 뉴럴 네트워크를 획득할 수 있다. 상기 변경된 제1 뉴럴 네트워크는 이미지에 캡쳐 된 객체를 인식하기 위해 최적화된 백본 뉴럴 네트워크의 한 예일 수 있다.

[155]

[156] [표1]

뉴럴 네트워크 타입	백본 뉴럴 네트워크	파라미터 개수	평균 정확도 (%)
Hand-crafted	MobileNetV2	11.49M	32.8
	ResNet-50	37.97M	35.5
NAS	DetNas	13.41M	33.3
	FNA	11.73M	33.9
	제1 뉴럴 네트워크	11.63M	35.5

[157] 표 1을 참고하면, Hand-crafted는 사용자가 설계한 뉴럴 네트워크를 의미한다. NAS(Neural Architecture Search)는 최적의 뉴럴 네트워크 구조를 찾는 뉴럴 네트워크를 의미할 수 있다. 평균 정확도는 mean average precision(mAP)를 의미하고, 전자 장치에 포함된 뉴럴 네트워크를 통해, 이미지 데이터를 입력 받고, 상기 이미지에 캡쳐 된 객체들에 대한 정보의 정확도를 의미할 수 있다.

[158] 일 실시예에 따른, 전자 장치의 메모리에 저장된 제1 뉴럴 네트워크는 MobileNetV2 및/또는 ResNet-50에 대응될 수 있다. 예를 들어, MobileNetV2는 용량 및/또는 데이터 연산량이 적은 모바일과 같은 기기에 적합한 뉴럴 네트워크이고, ResNet-50은 컴퓨터와 같은 용량 및/또는 데이터 연산량이 많은 전자 장치에 이용될 수 있다. 메모리에 저장된 제1 뉴럴 네트워크 및/또는 제2 뉴럴 네트워크를 포함한 객체 인식을 위한 뉴럴 네트워크는, FNA에 기반하여, 설정된 뉴럴 네트워크일 수 있다.

[159] 일 실시예에 따른, 전자 장치는, 표 1을 참고하면, MobileNetV2를 백본 뉴럴 네트워크로 설정할 수 있다. 상술한 실시예에 따라, 전자 장치는, 백본 뉴럴 네트워크를 슈퍼넷으로 구성하고, 상기 백본 뉴럴 네트워크에 포함된 적어도 하나의 파라미터를 학습하여, 백본 뉴럴 네트워크에 포함된 복수의 블록들의 상호 연결, 커널 크기, 채널들의 수, 및/또는 레이어들의 수를 조정하여, 조정된 백본 뉴럴 네트워크를 획득할 수 있다. 상기 조정된 백본 뉴럴 네트워크는 상기 표 1에 제1 뉴럴 네트워크에 참조될 수 있다. 예를 들어, 제1 뉴럴 네트워크는 MobileNetV2의 파라미터 개수(11.49M)와 비슷한 파라미터 개수(11.63M)를 포함하고, ResNet-50의 정확성(35.5%)과 동일한 정확성(35.5%)을 가질 수 있다.

다른 예를 들면, DesNas에 비해 적은 파라미터 개수를 이용하여, 더 높은 정확성을 획득할 수 있다.

[160] 상술한 바와 같이, 일 실시예에 따른 전자 장치는, 전자 장치에 포함된 백본 뉴럴 네트워크의 블록들의 상호 연결, 커널 크기, 레이어들의 수를 조정할 수 있고, 채널들의 수를 증가 및/또는 감소하는 동작에 기반하여, 객체 인식을 위한, 적은 파라미터를 이용하여 정확성을 향상시킬 수 있는 최적화된 백본 뉴럴 네트워크의 조정을 수행할 수 있다.

[161]

[162] 상술한 실시예에 따른 전자 장치에 있어서, 인스트럭션들을 저장하기 위한 메모리 및 상기 메모리와 작동적으로 결합된(operably coupled to) 적어도 하나의 프로세서를 포함하고, 상기 적어도 하나의 프로세서는, 상기 인스트럭션들이 실행될 때에, 적어도 하나의 객체가 캡쳐 된 이미지를 수신하고, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 상기 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)일 수 있다.

[163] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 콘볼루션 연산을 위한 커널 크기, 상기 채널들의 수, 및 레이어들의 수를 나타내는 상기 제3 정보를 학습하여 획득될 수 있다.

[164] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하는 상기 블록에 포함된 적어도 하나의 레이어의 수를 조절하여 획득될 수 있다.

[165] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 블록에 포함된 채널들 중 적어도 하나의 채널이 학습된 후, 나머지 채널들이 학습될 수 있다.

[166] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 이미지로부터 상기 제1 정보를 획득하기 위한 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수에 기반하여, 상기 제3 뉴럴 네트워크의 채널 수를 조절하여 획득될 수 있다.

[167] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수 미만의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 블록들의 채널 수에 기반하는 하나 이상의 채널들을 추가하여 획득될 수 있다.

[168] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수를 초과하는 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 포함된 상기 채널들 중 하나

이상의 채널을 제거하여 획득될 수 있다.

[169] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 상기 커널 크기에 기반하여, 상기 제3 뉴럴 네트워크의 커널 크기를 조절하여 획득될 수 있다.

[170] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 커널 크기 미만의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 커널 크기를 제외한 나머지 부분에 랜덤 노이즈를 추가하여 획득될 수 있다.

[171] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 커널 크기 이상의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 커널 크기를 제외한 나머지 부분을 제거하여 획득될 수 있다.

[172] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 상기 레이어들의 수에 기반하여, 상기 제3 뉴럴 네트워크에 포함된 블록들의 레이어들의 수를 조절하여 획득될 수 있다.

[173] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 레이어들의 수 이상의 레이어를 포함한 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 레이어들의 수만큼 적어도 하나의 레이어를 추가하여 획득될 수 있다.

[174] 일 실시예에 따르면, 상기 제1 뉴럴 네트워크는, 상기 제3 정보에 기반하여 선택된 상기 레이어들의 수 미만의 레이어를 포함한 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 레이어들의 수만큼 적어도 하나의 레이어를 제거하여 획득될 수 있다.

[175] 일 실시예에 따르면, 상기 제2 뉴럴 네트워크는, 상기 제1 정보에 포함된, 다양한 커널 크기를 가진 채널들을 획득하는 제4 뉴럴 네트워크를 포함하고, 상기 획득된 채널들에 기반하여, 상기 제2 정보를 획득하는 제5 뉴럴 네트워크를 포함할 수 있다.

[176] 일 실시예에 따르면, 전자 장치의 방법은, 적어도 하나의 객체가 캡쳐 된 이미지로부터 객체를 인식하기 위한 뉴럴 네트워크를 식별하는 동작, 상기 식별된 뉴럴 네트워크에 포함된 블록을 구성하는 채널들의 수(numbers)에 대한 후보 정보를 획득하는 동작, 상기 객체의 인식에 기반하여, 상기 뉴럴 네트워크를 학습하기 위한 피드백 정보를 획득하는 동작, 및 상기 피드백 정보에 기반하여, 상기 블록들 사이의 상호 연결(interconnection)을 변경하는 동작을 포함할 수 있다.

[177] 일 실시예에 따르면, 상기 채널들의 수에 대한 후보 정보는, 상기 이미지로부터 획득된 채널로부터, 상기 블록에 포함된 적어도 하나의 레이어를 통해, 객체를 인식하기 위한 채널들의 수를 변경하기 위한 정보를 포함할 수 있다.

[178] 일 실시예에 따르면, 상기 피드백 정보는, 상기 블록에 포함된 커널 크기, 레이어들의 수에 대한 변경 정보를 더 추가할 수 있다.

[179] 일 실시예에 따르면, 상기 블록들 사이의 상호 연결은, 상기 피드백 정보에 기반하여, 상기 채널들의 수, 커널 크기, 레이어들의 수를 조절하여, 상기 블록들 사이의 적어도 하나의 연결이 수립될 수 있다.

[180] 일 실시예에 따르면, 하나 이상의 프로그램들을 저장하는 컴퓨터 판독가능 저장 매체(computer readable storage medium)에 있어서, 상기 하나 이상의 프로그램들은, 전자 장치의 프로세서에 의해 실행될 시,적어도 하나의 객체가 캡쳐 된 이미지를 수신하고, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고, 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)인, 상기 전자 장치를 야기하는 인스트럭션들을 포함할 수 있다.

[181] 일 실시예에 따르면, 전자 장치의 방법은, 적어도 하나의 객체가 캡쳐 된 이미지를 수신하는 동작, 콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하는 동작, 및 상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하는 동작들을 포함하고, 상기 제1 뉴럴 네트워크는, 후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)일 수 있다.

[182] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPGA(field programmable gate array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로

설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[183] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치, 또는 전송되는 신호 파(signal wave)에 영구적으로, 또는 일시적으로 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 하나 이상의 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[184] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[185] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

[186] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

청구범위

[청구항 1] 전자 장치(electronic device)에 있어서,
인스트럭션들을 저장하기 위한 메모리; 및
상기 메모리와 작동적으로 결합된(operably coupled to) 적어도 하나의 프로세서를 포함하고,
상기 적어도 하나의 프로세서는, 상기 인스트럭션들이 실행될 때에,
적어도 하나의 객체가 캡쳐 된 이미지를 수신하고;
콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고; 및
상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고,
상기 제1 뉴럴 네트워크는,
후보 블록들에 할당되고, 상기 후보 블록들의 상기 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)인, 전자 장치.

[청구항 2] 제1항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 콘볼루션 연산을 위한 커널 크기, 상기 채널들의 수, 및 레이어들의 수를 나타내는 상기 제3 정보를 학습하여 획득된, 전자 장치.

[청구항 3] 제2항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하는 상기 블록에 포함된 적어도 하나의 레이어의 수를 조절하여 획득된, 전자 장치.

[청구항 4] 제2항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 블록에 포함된 채널들 중 적어도 하나의 채널이 학습된 후, 나머지 채널들이 학습되는, 전자 장치.

[청구항 5] 제2항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 이미지로부터 상기 제1 정보를 획득하기 위한 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수에 기반하여, 상기 제3 뉴럴 네트워크의 채널 수를 조절하여 획득된, 전자 장치.

[청구항 6] 제5항에 있어서,
상기 제1 뉴럴 네트워크는,

상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수 미만의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 블록들의 채널 수에 기반하는 하나 이상의 채널들을 추가하여 획득된, 전자 장치.

[청구항 7] 제5항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하여 선택된 상기 블록들의 채널 수를 초과하는 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 포함된 상기 채널들 중 하나 이상의 채널을 제거하여 획득된, 전자 장치.

[청구항 8] 제2항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 상기 커널 크기에 기반하여, 상기 제3 뉴럴 네트워크의 커널 크기를 조절하여 획득된, 전자 장치.

[청구항 9] 제8항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하여 선택된 상기 커널 크기 미만의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 커널 크기를 제외한 나머지 부분에 랜덤 노이즈를 추가하여 획득된, 전자 장치.

[청구항 10] 제8항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하여 선택된 상기 커널 크기 이상의 채널들을 포함하는 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 커널 크기를 제외한 나머지 부분을 제거하여 획득된, 전자 장치.

[청구항 11] 제2항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 뉴럴 네트워크에 대하여, 상기 제3 정보에 기반하여 선택된 상기 블록들의 상기 레이어들의 수에 기반하여, 상기 제3 뉴럴 네트워크에 포함된 블록들의 레이어들의 수를 조절하여 획득된, 전자 장치.

[청구항 12] 제11항에 있어서,
상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하여 선택된 상기 레이어들의 수 이상의 레이어를 포함한 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 레이어들의 수만큼 적어도 하나의 레이어를 추가하여 획득된, 전자 장치.

[청구항 13] 제11항에 있어서,

상기 제1 뉴럴 네트워크는,
상기 제3 정보에 기반하여 선택된 상기 레이어들의 수 미만의 레이어를 포함한 제3 뉴럴 네트워크에 대하여, 상기 제3 뉴럴 네트워크에 선택된 상기 레이어들의 수만큼 적어도 하나의 레이어를 제거하여 획득된, 전자 장치.

[청구항 14] 제1항에 있어서,
상기 제2 뉴럴 네트워크는,
상기 제1 정보에 포함된, 다양한 커널 크기를 가진 채널들을 획득하는 제4 뉴럴 네트워크를 포함하고, 상기 획득된 채널들에 기반하여, 상기 제2 정보를 획득하는 제5 뉴럴 네트워크를 포함하는, 전자 장치.

[청구항 15] 전자 장치의 방법에 있어서,
적어도 하나의 객체가 캡쳐 된 이미지로부터 객체를 인식하기 위한 뉴럴 네트워크를 식별하는 동작;
상기 식별된 뉴럴 네트워크에 포함된 블록을 구성하는 채널들의 수(numbers)에 대한 후보 정보를 획득하는 동작;
상기 객체의 인식에 기반하여, 상기 뉴럴 네트워크를 학습하기 위한 피드백 정보를 획득하는 동작; 및
상기 피드백 정보에 기반하여, 상기 블록들 사이의 상호 연결(interconnection)을 변경하는 동작을 포함하는, 방법.

[청구항 16] 제15항에 있어서,
상기 채널들의 수에 대한 후보 정보는, 상기 이미지로부터 획득된 채널로부터, 상기 블록에 포함된 적어도 하나의 레이어를 통해, 객체를 인식하기 위한 채널들의 수를 변경하기 위한 정보를 포함하는, 방법.

[청구항 17] 제16항에 있어서,
상기 피드백 정보는, 상기 블록에 포함된 커널 크기, 레이어들의 수에 대한 변경 정보를 더 포함하는, 방법.

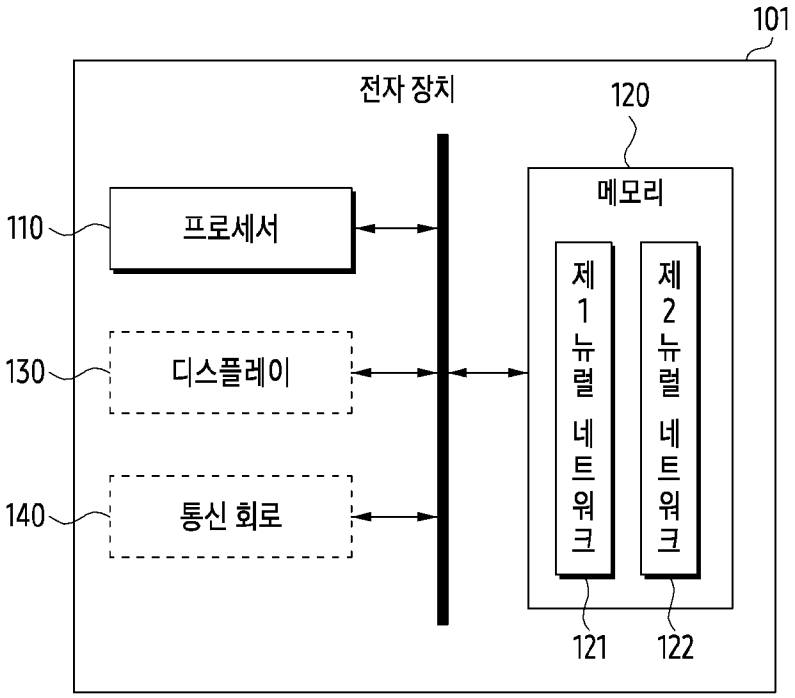
[청구항 18] 제17항에 있어서,
상기 블록들 사이의 상호 연결은, 상기 피드백 정보에 기반하여, 상기 채널들의 수, 커널 크기, 레이어들의 수를 조절하여, 상기 블록들 사이의 적어도 하나의 연결이 수립되는, 방법.

[청구항 19] 하나 이상의 프로그램들을 저장하는 컴퓨터 판독가능 저장 매체(computer readable storage medium)에 있어서, 상기 하나 이상의 프로그램들은, 전자 장치의 프로세서에 의해 실행될 시,
적어도 하나의 객체가 캡쳐 된 이미지를 수신하고;
콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하고; 및
상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여,

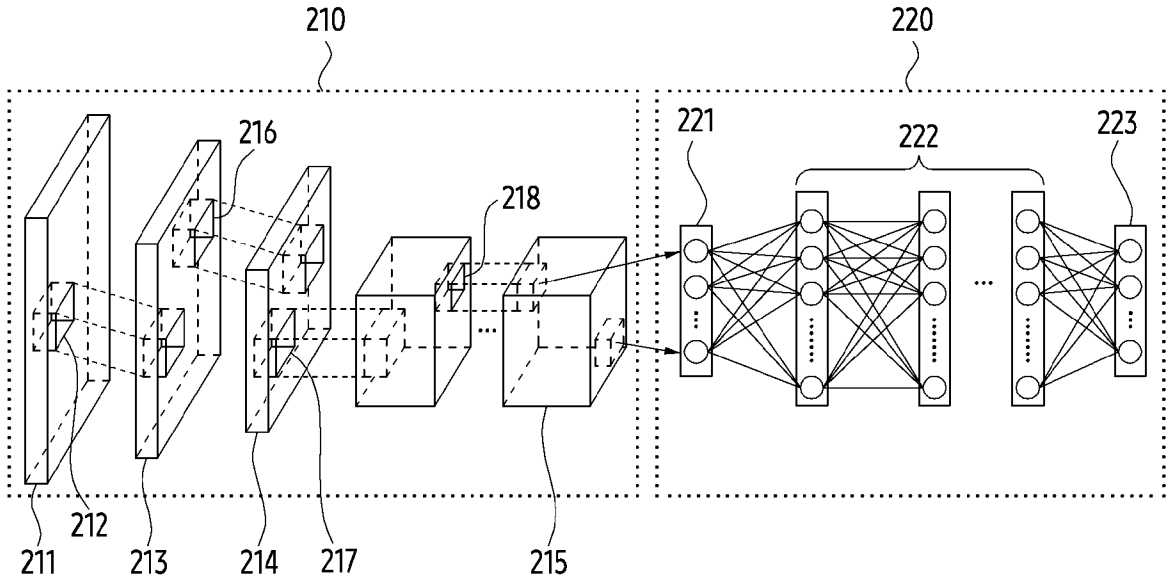
상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하고,
상기 제1 뉴럴 네트워크는,
후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)인, 상기 전자 장치를 야기하는 인스트럭션들을 포함하는,
컴퓨터 판독가능 저장 매체.

[청구항 20] 전자 장치의 방법에 있어서,
적어도 하나의 객체가 캡쳐 된 이미지를 수신하는 동작;
콘볼루션 연산(convolution operation)에 기반하여 상기 이미지를 처리하기 위한 채널들의 블록들을 포함하는 제1 뉴럴 네트워크를 이용하여, 상기 이미지로부터 제1 정보를 획득하는 동작; 및
상기 획득된 제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여, 상기 적어도 하나의 객체의 클래스, 및 상기 이미지 내에서 상기 적어도 하나의 객체가 캡쳐 된 위치를 나타내는 제2 정보를 획득하는 동작들을 포함하고,
상기 제1 뉴럴 네트워크는,
후보 블록들에 할당되고, 상기 후보 블록들의 채널들의 수와 관련된, 제3 정보에 기반하여, 상기 후보 블록들로부터 선택된, 상기 블록들의 상호 연결(interconnection)인, 방법.

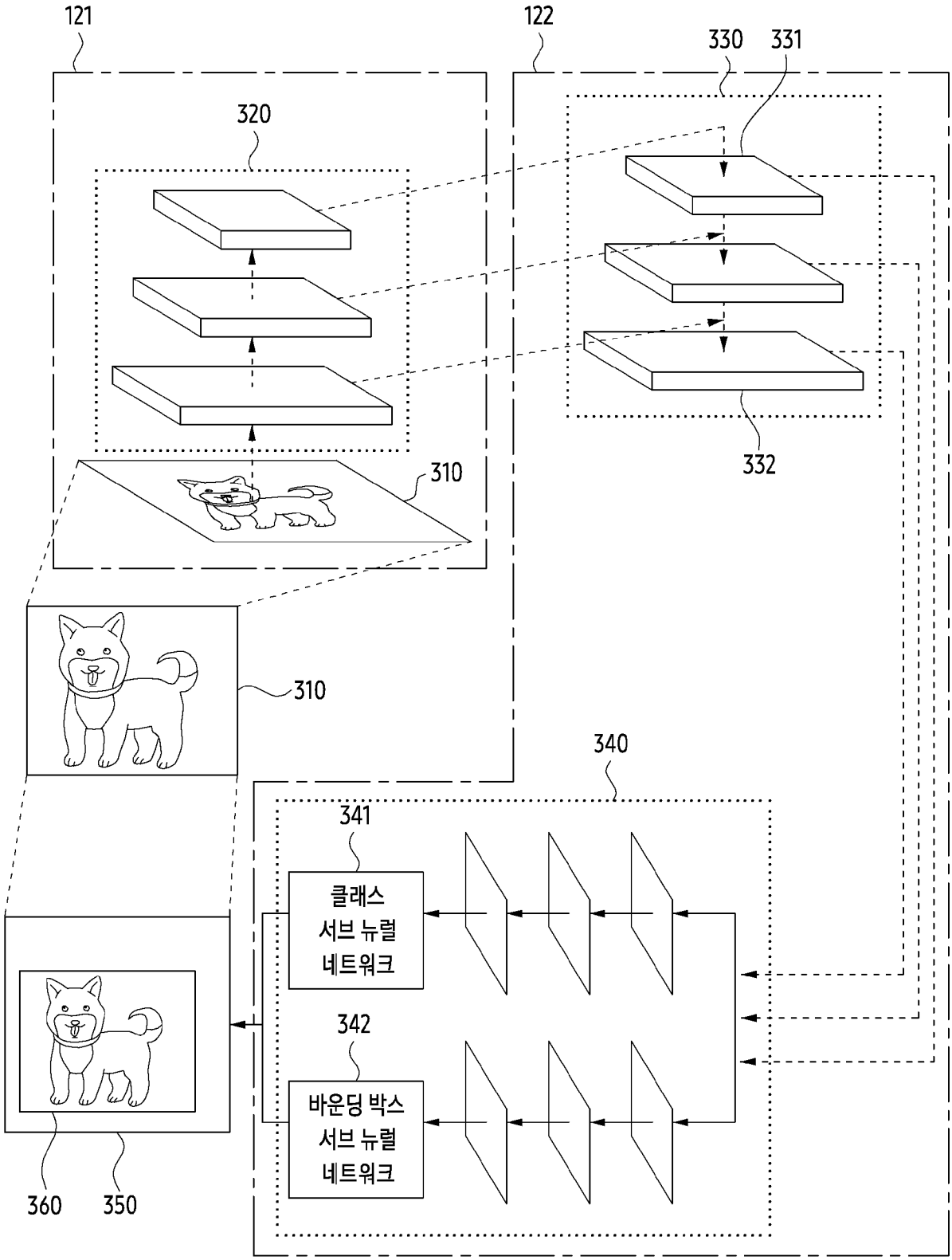
[도1]


101
전자 장치
120
메모리
110
프로세서
130
디스플레이
140
통신 회로
제 1 뉴럴 네트워크
제 2 뉴럴 네트워크
121
122

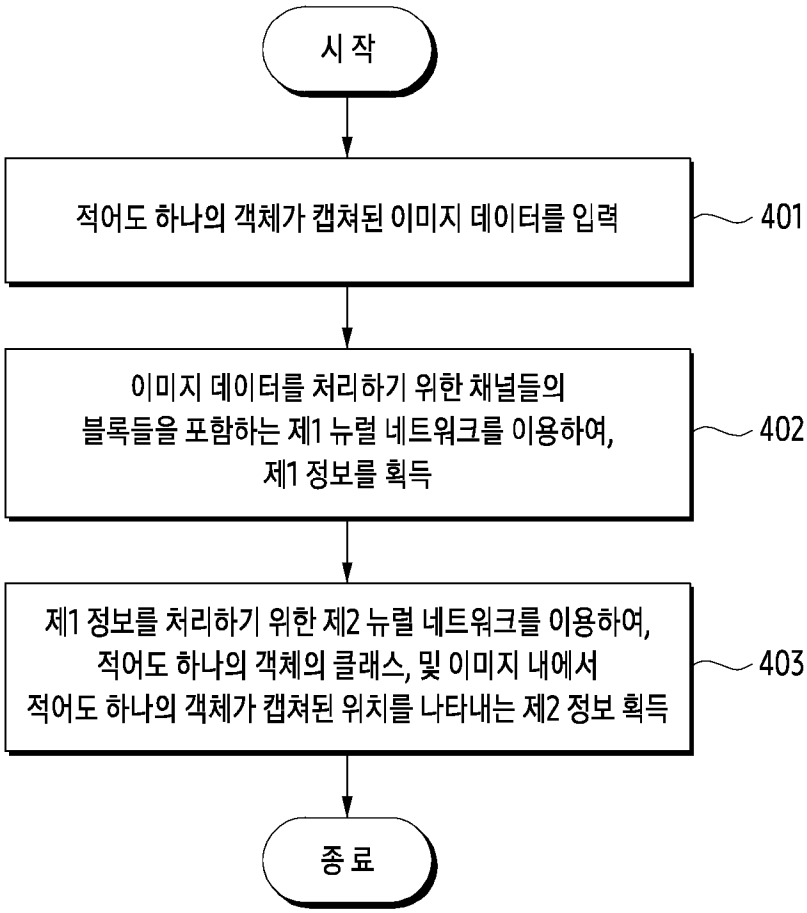
[도2]


200
210
220
216
218
221
222
223
211
212
213
214
217
215

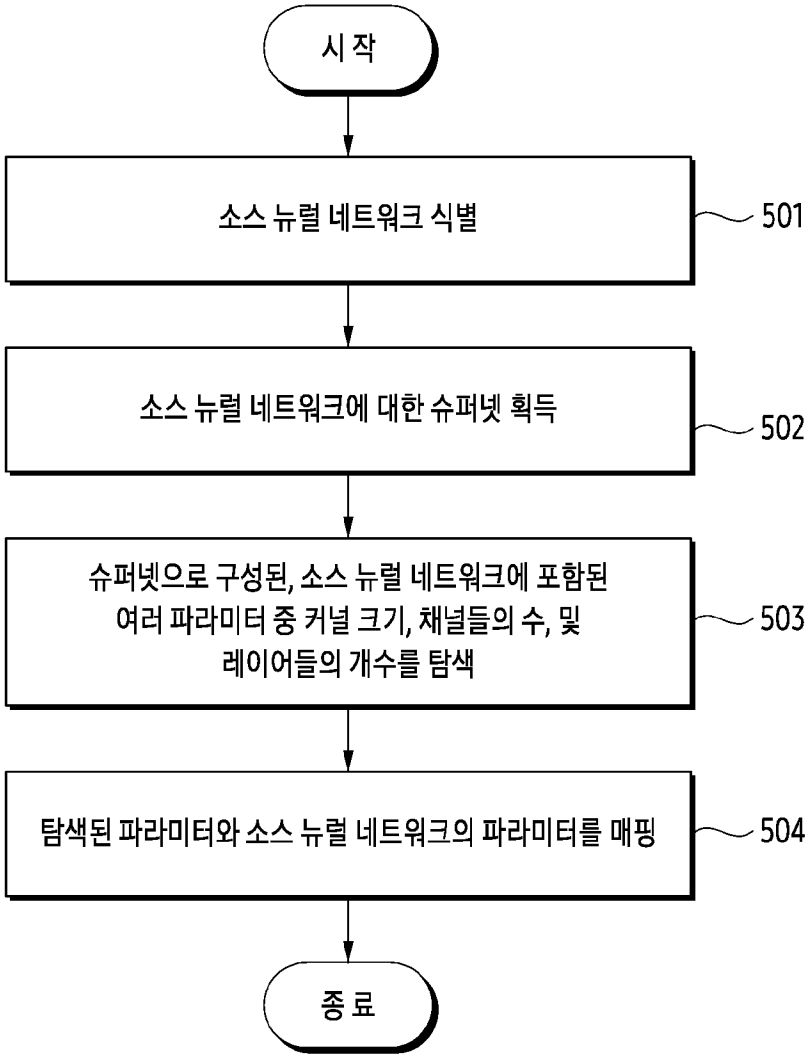
[도3]


121
122
330
331
320
310
332
310
340
341
클래스
서브 뉴럴
네트워크
342
바운딩 박스
서브 뉴럴
네트워크
360
350

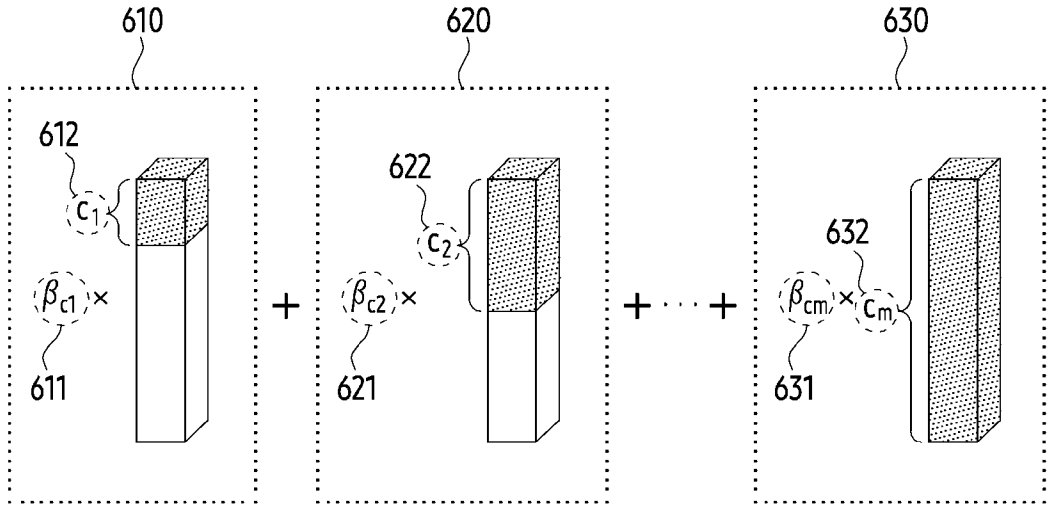
[도4]


시 작
적어도 하나의 객체가 캡쳐된 이미지 데이터를 입력
401
이미지 데이터를 처리하기 위한 채널들의
블록들을 포함하는 제1 뉴럴 네트워크를 이용하여,
제1 정보를 획득
402
제1 정보를 처리하기 위한 제2 뉴럴 네트워크를 이용하여,
적어도 하나의 객체의 클래스, 및 이미지 내에서
적어도 하나의 객체가 캡쳐된 위치를 나타내는 제2 정보 획득
403
종 료

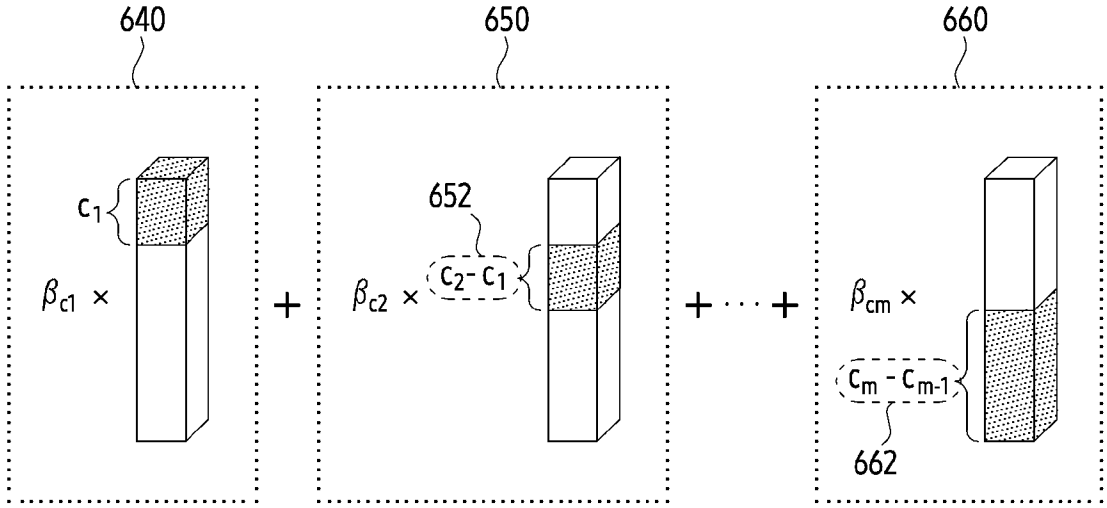
[도5]


시 작
소스 뉴럴 네트워크 식별
501
소스 뉴럴 네트워크에 대한 슈퍼넷 획득
502
슈퍼넷으로 구성된, 소스 뉴럴 네트워크에 포함된
여러 파라미터 중 커널 크기, 채널들의 수, 및
레이어들의 개수를 탐색
503
탐색된 파라미터와 소스 뉴럴 네트워크의 파라미터를 매핑
504
종 료

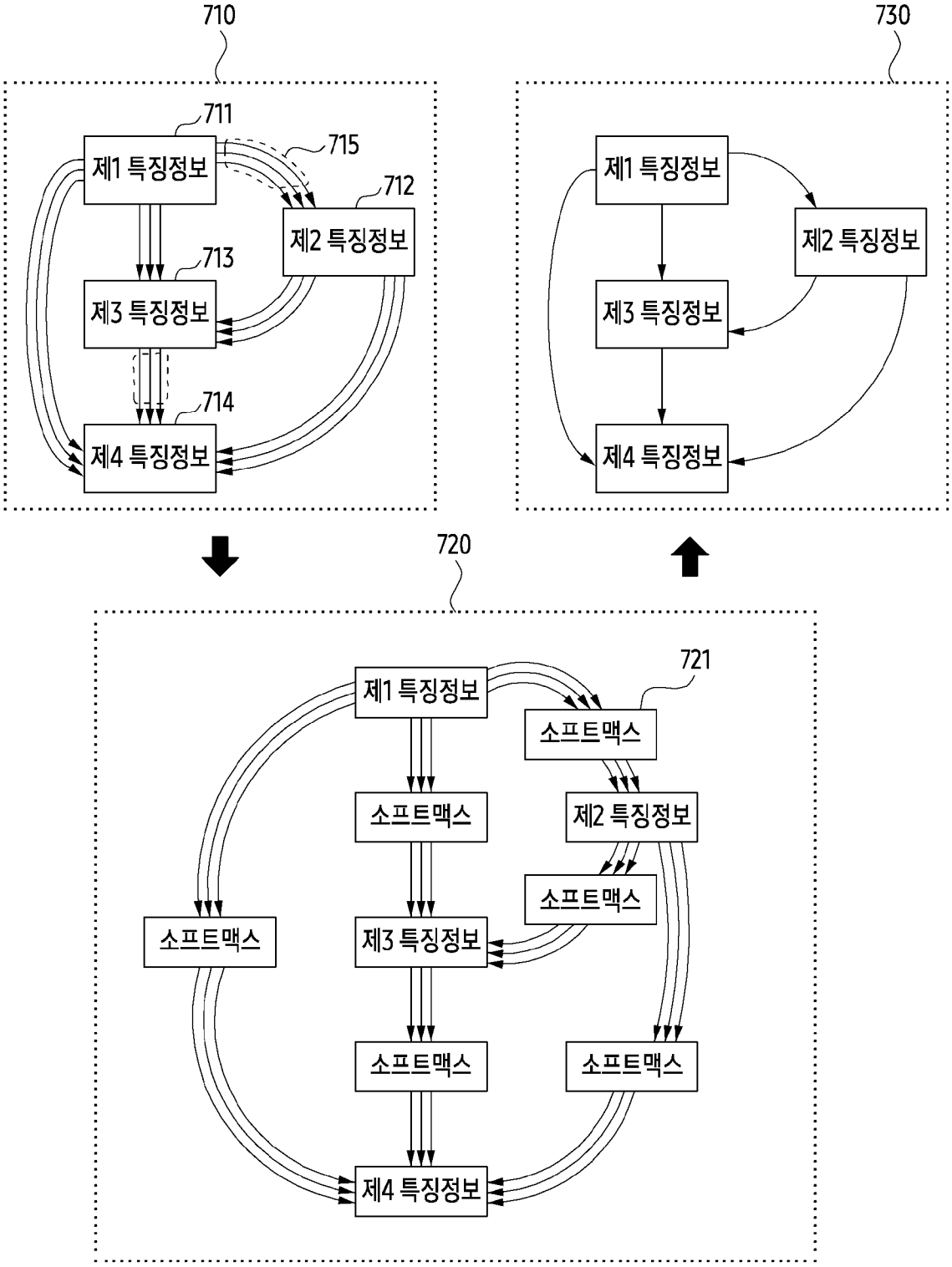
[도6a]


610
620
630
612
c_1
β_{c1} ×
611
622
c_2
β_{c2} ×
621
632
c_m
β_{cm} ×
631
+
+ · · · +

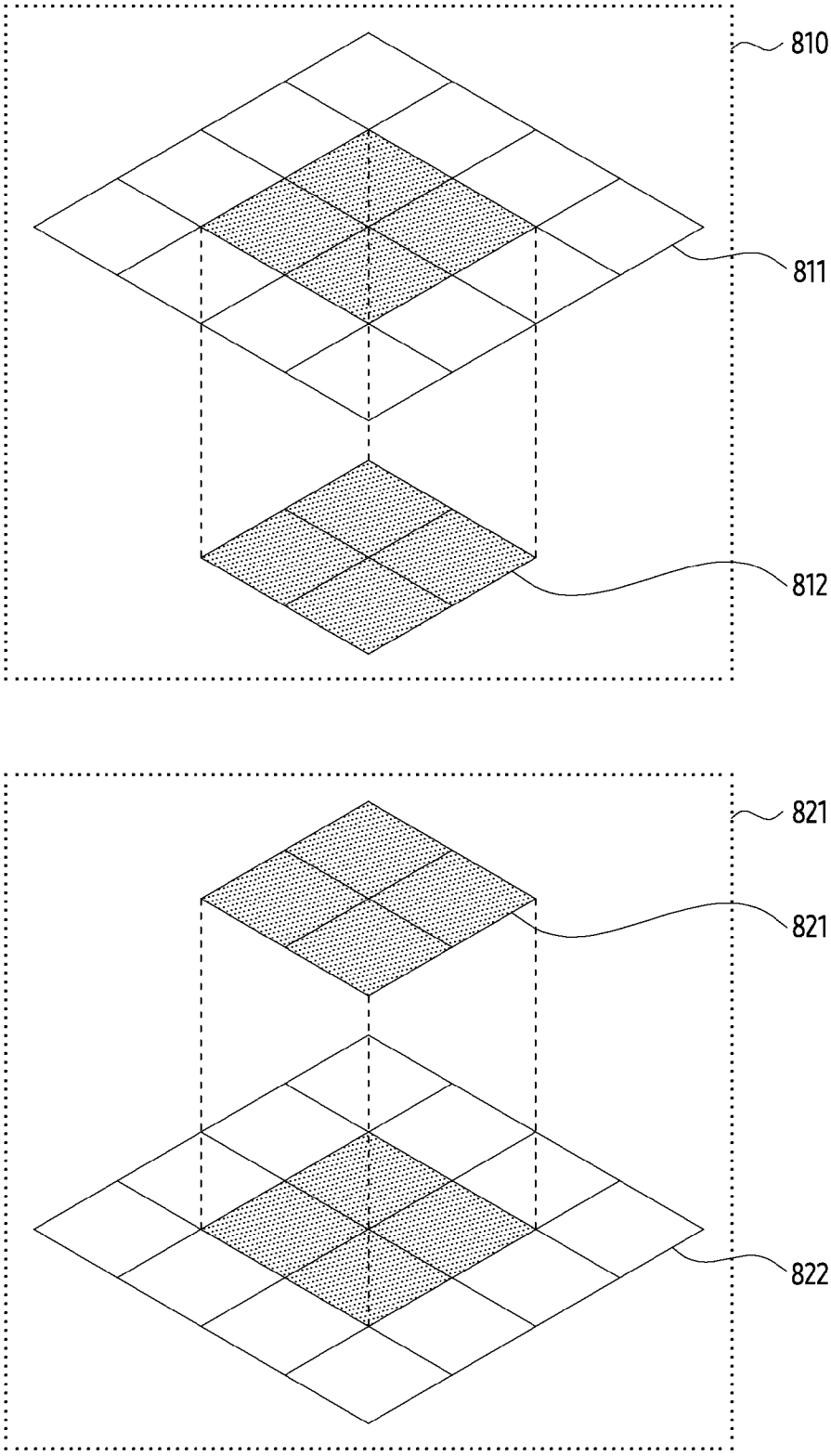
[도6b]



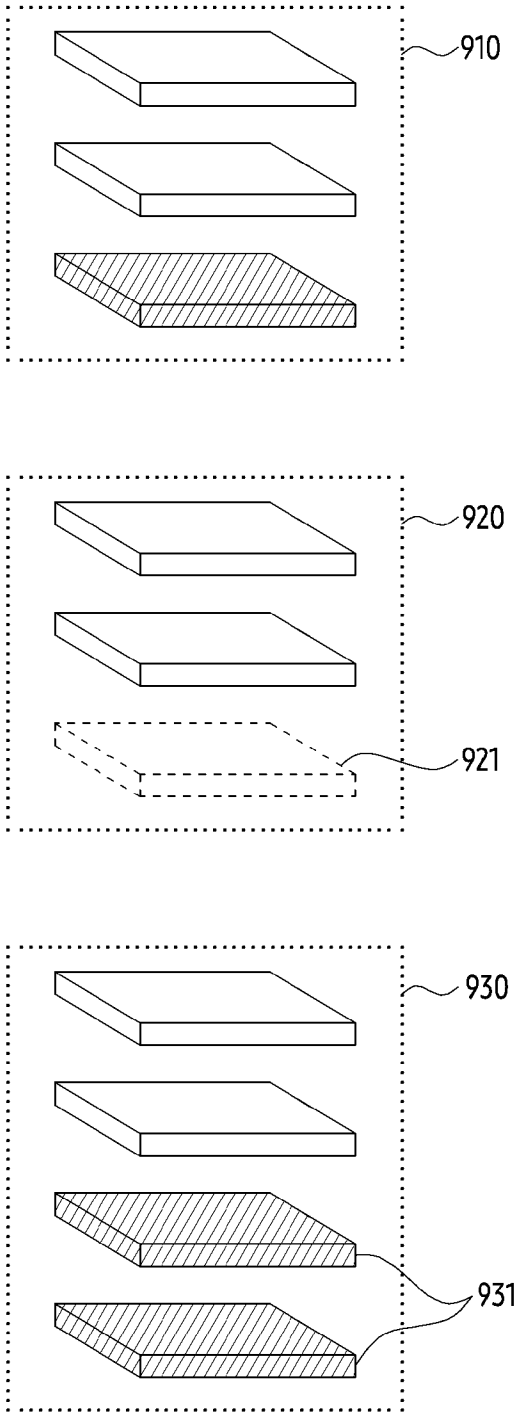
[도7]


710
711
715
712
713
714
제1 특징정보
제2 특징정보
제3 특징정보
제4 특징정보
730
제1 특징정보
제2 특징정보
제3 특징정보
제4 특징정보
720
721
제1 특징정보
소프트맥스
소프트맥스
제2 특징정보
소프트맥스
소프트맥스
제3 특징정보
소프트맥스
소프트맥스
제4 특징정보

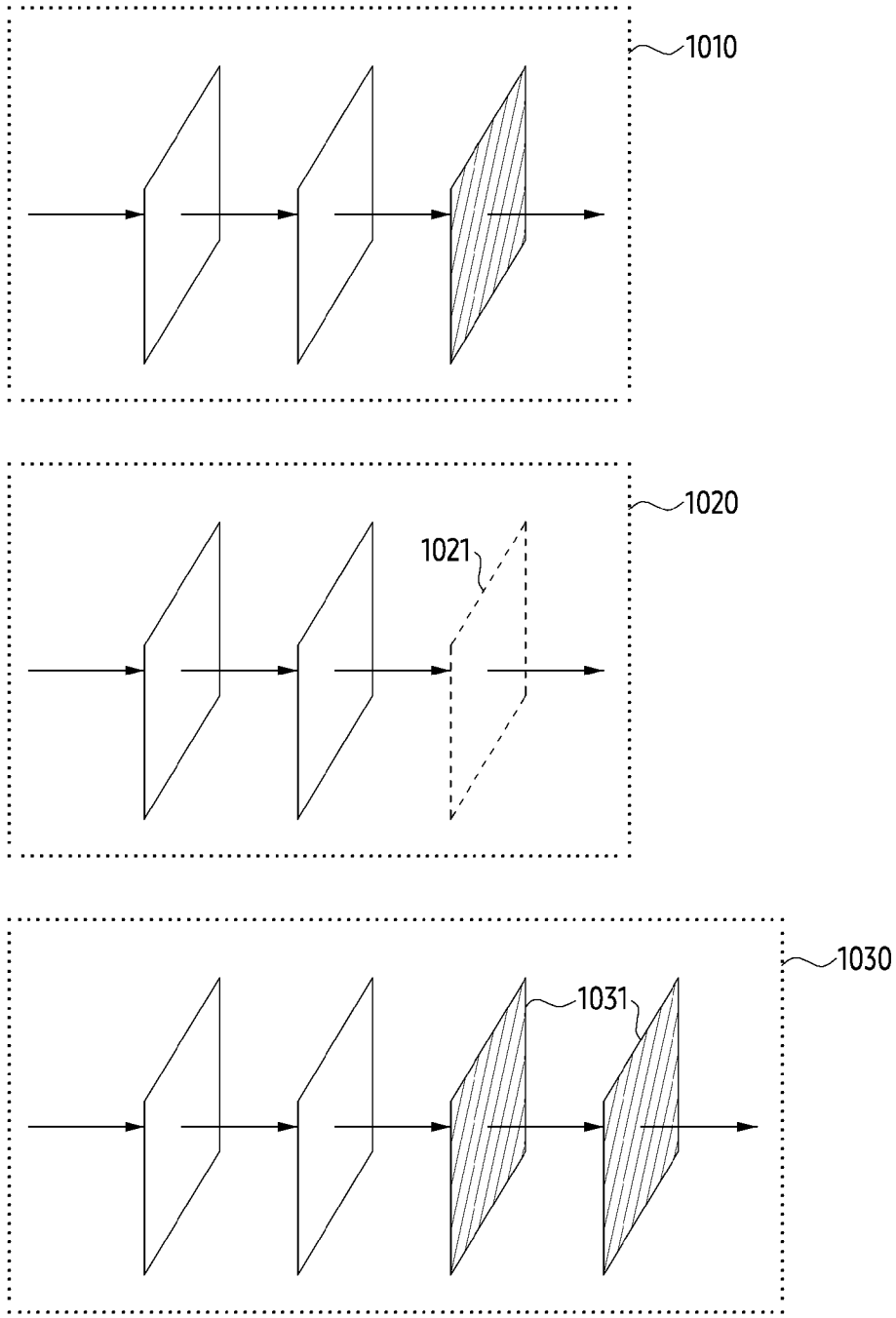
[도8]



[도9]



[도10]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2022/095103

A. CLASSIFICATION OF SUBJECT MATTER

G06V 10/44(2022.01)i; **G06V 10/50**(2022.01)i; **G06V 10/75**(2022.01)i; **G06V 10/82**(2022.01)i; **G06N 20/00**(2019.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06V 10/44(2022.01); B60W 50/14(2012.01); G06N 3/02(2006.01); G06N 3/04(2006.01); G06N 3/08(2006.01); G06T 7/33(2017.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 이미지(image), 뉴럴 네트워크(neural network), 블록(block), 클래스(class), 위치(position), 채널(channel)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2021-0086840 A (SURROMIND, INC.) 09 July 2021 (2021-07-09) See paragraphs [0023]-[0031], claim 7 and figures 1-4.	1-20
Y	KR 10-2020-0066143 A (ELECTRONICS AND TELECOMMUNICATIONS RESEARCH INSTITUTE) 09 June 2020 (2020-06-09) See paragraphs [0056]-[0098], claims 1-3 and 7 and figures 1-7.	1-20
A	KR 10-2020-0129314 A (INDUSTRIAL COOPERATION FOUNDATION JEONBUK NATIONAL UNIVERSITY) 18 November 2020 (2020-11-18) See claim 1 and figures 1-3.	1-20
A	KR 10-2021-0085576 A (SURROMIND, INC.) 08 July 2021 (2021-07-08) See claim 1 and figures 1-2.	1-20
A	KR 10-2021-0046416 A (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) 28 April 2021 (2021-04-28) See claim 1 and figures 1-3.	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
17 February 2023	**17 February 2023**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office **Government Complex-Daejeon Building 4, 189 Cheongsa-ro, Seo-gu, Daejeon 35208**	
Facsimile No. **+82-42-481-8578**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2022/095103

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 10-2021-0086840 A	09 July 2021	KR 10-2294687 B1	31 August 2021
		WO 2021-137313 A1	08 July 2021
KR 10-2020-0066143 A	09 June 2020	US 2020-0175353 A1	04 June 2020
KR 10-2020-0129314 A	18 November 2020	KR 10-2217020 B1	17 February 2021
KR 10-2021-0085576 A	08 July 2021	KR 10-2326206 B1	16 November 2021
KR 10-2021-0046416 A	28 April 2021	KR 10-2281676 B1	26 July 2021

국 제 조 사 보 고 서

국제출원번호
PCT/KR2022/095103

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G06V 10/44(2022.01)i; **G06V 10/50**(2022.01)i; **G06V 10/75**(2022.01)i; **G06V 10/82**(2022.01)i; **G06N 20/00**(2019.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G06V 10/44(2022.01); B60W 50/14(2012.01); G06N 3/02(2006.01); G06N 3/04(2006.01); G06N 3/08(2006.01); G06T 7/33(2017.01)

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 이미지(image), 뉴럴 네트워크(neural network), 블록(block), 클래스(class), 위치(position), 채널(channel)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2021-0086840 A (주식회사 써로마인드) 2021.07.09 단락 [0023]-[0031], 청구항 7 및 도면 1-4	1-20
Y	KR 10-2020-0066143 A (한국전자통신연구원) 2020.06.09 단락 [0056]-[0098], 청구항 1-3, 7 및 도면 1-7	1-20
A	KR 10-2020-0129314 A (전북대학교산학협력단) 2020.11.18 청구항 1 및 도면 1-3	1-20
A	KR 10-2021-0085576 A (주식회사 써로마인드) 2021.07.08 청구항 1 및 도면 1-2	1-20
A	KR 10-2021-0046416 A (한국과학기술원) 2021.04.28 청구항 1 및 도면 1-3	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☑ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌
"D" 본 국제출원에서 출원인이 인용한 문헌
"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌
"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌
"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌
"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌
"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌
"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.
"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.
"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2023년02월17일(17.02.2023)	**2023년02월17일(17.02.2023)**

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)

팩스 번호 **+82-42-481-8578**

심사관

장기정

전화번호 **+82-42-481-8364**

국 제 조 사 보 고 서
대응특허에 관한 정보

국제출원번호
PCT/KR2022/095103

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2021-0086840 A	2021/07/09	KR 10-2294687 B1	2021/08/31
		WO 2021-137313 A1	2021/07/08
KR 10-2020-0066143 A	2020/06/09	US 2020-0175353 A1	2020/06/04
KR 10-2020-0129314 A	2020/11/18	KR 10-2217020 B1	2021/02/17
KR 10-2021-0085576 A	2021/07/08	KR 10-2326206 B1	2021/11/16
KR 10-2021-0046416 A	2021/04/28	KR 10-2281676 B1	2021/07/26