

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年12月8日(08.12.2022)



(10) 国際公開番号

WO 2022/254711 A1

(51) 国際特許分類:
H02M 3/28 (2006.01)

(21) 国際出願番号: PCT/JP2021/021424

(22) 国際出願日: 2021年6月4日(04.06.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).

(72) 発明者: 鈴木 英 紀 (SUZUKI, Hidenori); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 原

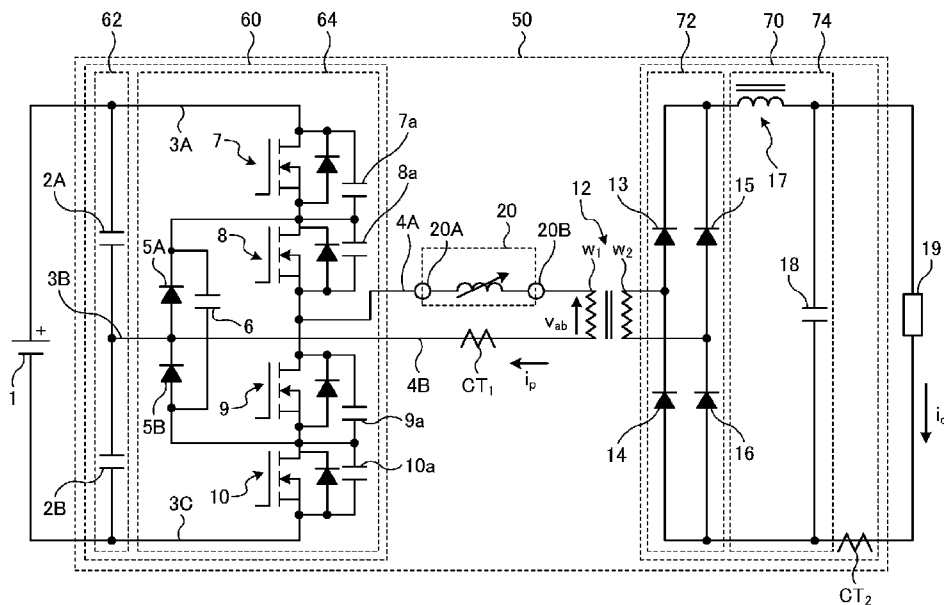
田 領 太 郎 (HARADA, Ryotaro); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 梶 芳 信 (KOJI, Yoshinobu); 〒6520031 兵庫県神戸市兵庫区雪御所町11番11-1 Hyogo (JP).

(74) 代理人:高村 順(TAKAMURA, Jun); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング 弁理士法人酒井国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN,

(54) Title: POWER CONVERSION DEVICE AND POWER SUPPLY DEVICE

(54) 発明の名称: 電力変換装置及び電源装置



(57) Abstract: A power conversion device (50) comprises an inverter circuit (60), a variable reactor (20), a transformer (12), and a converter circuit (70). The inverter circuit (60) comprises a plurality of switching elements (7 to 10) and snubber capacitors (7a to 10a) respectively connected in parallel with the plurality of switching elements (7 to 10) and converts a first DC voltage to a first AC voltage. The variable reactor (20) is disposed on the output side of the inverter circuit (60) and has an inductance value that is configured to be variable. The transformer (12) isolates the primary side

HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

and the secondary side from each other and converts the first AC voltage applied via the variable reactor (20) to a second AC voltage. The converter circuit (70) converts the second AC voltage to a second DC voltage.

(57) 要約：電力変換装置（50）は、インバータ回路（60）、可変リアクトル（20）、トランス（12）及びコンバータ回路（70）を備える。インバータ回路（60）は、複数のスイッチング素子（7～10）及び複数のスイッチング素子（7～10）の各々に並列に接続されるスナバコンデンサ（7a～10a）を備え、第1の直流電圧を第1の交流電圧に変換する。可変リアクトル（20）は、インバータ回路（60）の出力側に配置され、インダクタンス値が可変可能に構成される。トランス（12）は、一次側と二次側とを絶縁し、可変リアクトル（20）を介して印加される第1の交流電圧を第2の交流電圧に変換する。コンバータ回路（70）は、第2の交流電圧を第2の直流電圧に変換する。

明 細 書

発明の名称：電力変換装置及び電源装置

技術分野

[0001] 本開示は、直流電源から印加される電源電圧を直流負荷への直流電圧に変換する電力変換装置及び電源装置に関する。

背景技術

[0002] 下記特許文献1には、スイッチング素子両端の電圧及び電流がゼロの状態でスイッチングを行う、いわゆるゼロ電圧及びゼロ電流のスイッチング方式を採用した3レベルDCDCコンバータが開示されている。特許文献1では、高耐圧のスイッチング素子や飽和リアクトル等を含む補助回路を用いることなく、3レベル電力変換装置の主回路に双方向スイッチ及びソフトスイッチング用コンデンサを付加する簡単な構成と各スイッチング素子のオン・オフ制御により、ゼロ電圧及びゼロ電流スイッチング動作を行わせることができることが開示されている。なお、詳細な内容は後述するが、ソフトスイッチングの領域を広げるためには、電力授受に関与するインダクタ又はリアクトルのインダクタンス値を大きくする必要がある。

先行技術文献

特許文献

[0003] 特許文献1：特開2014-103725号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、特許文献1の技術では、電力授受の際に使用されるインダクタンス値は、絶縁トランスの漏れインダクタンスを利用しているため、固定値である。このため、電力変換効率の改善が十分であるとは言い難い。

[0005] 本開示は、上記に鑑みてなされたものであって、電力変換効率の更なる改善を可能とする電力変換装置を得ることを目的とする。

課題を解決するための手段

[0006] 上述した課題を解決し、目的を達成するため、本開示に係る電力変換装置は、直流電源から印加される第1の直流電圧を負荷への第2の直流電圧に変換する電力変換装置である。電力変換装置は、インバータ回路、可変リアクトル、トランス及びコンバータ回路を備える。インバータ回路は、複数のスイッチング素子及び複数のスイッチング素子の各々に並列に接続されるスナバコンデンサを備え、第1の直流電圧を第1の交流電圧に変換する。可変リアクトルは、インバータ回路の出力側に配置され、インダクタンス値が可変可能に構成される。トランスは、互いに磁気結合する一次巻線及び二次巻線を有して一次側と二次側とを絶縁し、可変リアクトルを介して印加される前記第1の交流電圧を第2の交流電圧に変換する。コンバータ回路は、第2の交流電圧を第2の直流電圧に変換する。

発明の効果

[0007] 本開示に係る電力変換装置によれば、電力変換効率の更なる改善が可能になるという効果を奏する。

図面の簡単な説明

[0008] [図1]実施の形態に係る電力変換装置の構成例を示す回路図

[図2]図1に示すインバータ回路の基本動作の説明に供するタイミングチャート

[図3]図1に示すインバータ回路の基本動作の説明に供する状態遷移図

[図4]ソフトスイッチングを成立させる条件の説明に供する図

[図5]図1に示す実施の形態に係る可変リアクトルの詳細な構成例を示す図

[図6]図5に示す可変リアクトルを制御するための制御回路の構成例を可変リアクトルと共に示す図

[図7]図6に示す制御回路の動作説明に供するタイミングチャート

[図8]実施の形態に係る電力変換装置の効果の説明に供する図

発明を実施するための形態

[0009] 以下に添付図面を参照し、本開示の実施の形態に係る電力変換装置及び電源装置について詳細に説明する。なお、以下では、物理的な接続と電氣的な

接続とを区別せずに、単に「接続」と称して説明する。即ち、「接続」という文言は、構成要素同士が直接的に接続される場合と、構成要素同士が他の構成要素を介して間接的に接続される場合との双方を含んでいる。

[0010] 実施の形態.

図1は、実施の形態に係る電力変換装置50の構成例を示す回路図である。実施の形態に係る電力変換装置50は、直流電源1から印加される電源電圧である第1の直流電圧を負荷19への第2の直流電圧に変換する直流／直流変換装置である。電力変換装置50は、図1に示すように、インバータ回路60と、可変リアクトル20と、トランス12と、コンバータ回路70とを備える。

[0011] インバータ回路60は、入力コンデンサ回路62と、インバータ主回路64とを備える。入力コンデンサ回路62は、直流電源1から印加される第1の直流電圧を保持する。インバータ回路60は、第1の直流電圧を第1の交流電圧に変換する。

[0012] 入力コンデンサ回路62は、フィルタコンデンサ2A、2Bを備える。フィルタコンデンサ2Aとフィルタコンデンサ2Bとは、直列に接続される。フィルタコンデンサ2Aの一端は高電位線3Aに接続され、フィルタコンデンサ2Aの他端は中間電位線3Bに接続される。フィルタコンデンサ2Bの一端は中間電位線3Bに接続され、フィルタコンデンサ2Bの他端は低電位線3Cに接続される。フィルタコンデンサ2Aの他端とフィルタコンデンサ2Bの一端とが接続される接続点は、「中点」、もしくは「中性点」と呼ばれる。インバータ主回路64において、フィルタコンデンサ2A、2Bの中点は、一般的に零電位とされる。

[0013] インバータ主回路64は、逆並列接続ダイオードを有するスイッチング素子7、8、9、10（以下、適宜「7～10」と表記）を有する。スイッチング素子7～10の一例は、逆並列接続ダイオードが内蔵された図示の金属酸化半導体電界効果トランジスタ（Metal Oxide Semiconductor Field Effect Transistor:M

OSFET)である。逆並列とは、ダイオードのアノードがMOSFETのソースに接続され、ダイオードのカソードがMOSFETのドレインに接続されることを意味する。

[0014] スイッチング素子7～10の他の例は、絶縁ゲートバイポーラトランジスタ (Insulated Gate Bipolar Transistor: IGBT) である。また、スイッチング素子を構成する材料は、ケイ素 (Si) だけでなく、ワイドバンドギャップ半導体である炭化ケイ素 (SiC)、窒化ガリウム (GaN)、酸化ガリウム (Ga₂O₃)、ダイヤモンドなどを用いてもよい。スイッチング素子をワイドバンドギャップ半導体系の材料で形成すれば、低損失化及び高速スイッチング化を図ることができる。

[0015] また、インバータ主回路64は、スイッチング素子7～10の各々に並列に接続されるスナバコンデンサ7a, 8a, 9a, 10aと、クランプダイオード5A, 5Bと、フライングキャパシタ6と、を有する。スナバコンデンサ7a, 8a, 9a, 10a (以下、適宜「7a～10a」と表記) は、スイッチング素子7～10が電流遮断する際のサージを抑制するために設けられている。フライングキャパシタ6は、スナバコンデンサ7a～10aに蓄積された電荷の放電を促進するために設けられている。

[0016] スイッチング素子7, 8は、この順で直列に接続されて正側アームを構成する。スイッチング素子9, 10は、この順で直列に接続されて負側アームを構成する。スイッチング素子7～10は、この順で直列に接続されてハーフブリッジ回路を構成する。

[0017] スイッチング素子7の一端は、高電位線3Aに接続される。スイッチング素子7の他端とスイッチング素子8の一端との接続点には、クランプダイオード5Aのカソードが接続される。クランプダイオード5Aのアノードは、中間電位線3Bに接続される。スイッチング素子8の他端からは交流配線4Aが引き出され、中間電位線3Bからは交流配線4Bが引き出される。

[0018] スイッチング素子9の一端は、交流配線4Aに接続される。スイッチング

素子 9 の他端とスイッチング素子 10 の一端との接続点には、クランプダイオード 5 B のアノードが接続される。クランプダイオード 5 B のカソードは、中間電位線 3 B に接続される。スイッチング素子 10 の他端は、低電位線 3 C に接続される。

[0019] 可変リアクトル 20 及びトランス 12 は、インバータ回路 60 の出力側に配置される。可変リアクトル 20 は、インダクタンス値が可変可能に構成されるインダクタンス可変デバイスである。可変リアクトル 20 は、第 1 端子 20 A 及び第 2 端子 20 B を有する。

[0020] トランス 12 は、互いに磁気結合する一次巻線 W_1 及び二次巻線 W_2 を有する。トランス 12 から見て、一次巻線 W_1 の側を「一次側」と呼び、二次巻線 W_2 の側を「二次側」と呼ぶ。トランス 12 は、一次側と二次側とを電氣的に絶縁するために設けられている。

[0021] 可変リアクトル 20 において、第 1 端子 20 A は交流配線 4 A に接続され、第 2 端子 20 B はトランス 12 の一次巻線 W_1 の一端に接続される。一次巻線 W_1 の他端は、交流配線 4 B に接続される。二次巻線 W_2 の両端は、コンバータ回路 70 に接続される。なお、図 1 では、可変リアクトル 20 が交流配線 4 A に配置されているが、この構成に限定されない。可変リアクトル 20 は、交流配線 4 B に配置されていてもよい。

[0022] トランス 12 の一次側において、交流配線 4 B には、一次巻線 W_1 に流れるトランス一次電流 i_p を検出するための電流センサ CT_1 が設けられている。なお、電流センサ CT_1 は、交流配線 4 A に設けられていてもよい。また、本稿では、トランス一次電流を単に「一次電流」と記載することがある。

[0023] これらの構成により、トランス 12 の一次巻線 W_1 には、可変リアクトル 20 を介して第 1 の交流電圧が印加され、トランス 12 の二次巻線 W_2 からは第 2 の交流電圧が出力される。即ち、トランス 12 は、可変リアクトル 20 を介して印加される第 1 の交流電圧を第 2 の交流電圧に変換してコンバータ回路 70 に出力する。

[0024] コンバータ回路 70 は、整流回路 72 と、出力フィルタ回路 74 とを備え

る。整流回路 72 は、フルブリッジ接続される 4 つのダイオード 13, 14, 15, 16 を備える。整流回路 72 は、コンバータ回路 70 から印加される第 2 の交流電圧を整流し、リップルを含んだ直流電圧を生成して出力フィルタ回路 74 に印加する。

[0025] 出力フィルタ回路 74 は、平滑リアクトル 17 と、出力フィルタコンデンサ 18 とを備える。平滑リアクトル 17 と出力フィルタコンデンサ 18 とによって、LC フィルタ回路が構成される。出力フィルタ回路 74 は、リップルを含んだ直流電圧を平滑し、平滑した直流電圧を負荷 19 に印加する。出力フィルタ回路 74 の出力側には、負荷 19 に流れる負荷電流 i_o を検出するための電流センサ CT₂ が設けられている。負荷 19 は、直流電力の供給を受けて動作する直流負荷である。負荷 19 の内部に、直流電力を交流電力に変換するインバータと、当該インバータから交流電力の供給を受けて動作する機器とを含む場合も、ここで言う直流負荷に含まれる。

[0026] 次に、図 1 に示すインバータ回路 60 の基本的な動作について、図 1 の他に、更に図 2 及び図 3 を参照して説明する。図 2 は、図 1 に示すインバータ回路 60 の基本動作の説明に供するタイミングチャートである。図 3 は、図 1 に示すインバータ回路 60 の基本動作の説明に供する状態遷移図である。なお、以下の基本動作の説明では、可変リアクトル 20 のインダクタンス L_k は固定値であるとして説明する。

[0027] インバータ回路 60 は、以下の動作により、ゼロ電圧ソフトスイッチング (Zero Voltage Switching: ZVS)、又はゼロ電圧ゼロ電流ソフトスイッチング (Zero Voltage Zero Current Switching: ZVZCS) を実現している。これらの ZVS 及び ZVZCS は、総称して「ソフトスイッチング」と呼ばれる。

[0028] 図 2 には、上段側から順に、ゲート信号 Q1, Q2, Q3, Q4 (以下、適宜「Q1~Q4」と表記)、トランス一次電圧 v_{ab} 、トランス一次電流 i_p 、及び動作モードの波形が示されている。ゲート信号 Q1~Q4 は、それぞれスイッチング素子 7~10 のゲートに印加される駆動信号である。ゲート

信号Q1とゲート信号Q2との間の位相差は「位相シフト角」と呼ばれる物理量であり、図2では「 α 」で表されている。位相シフト角 α によって、トランス一次電流 i_p が立ち上がる位相と、トランス一次電流 i_p の大きさが決定される。また、位相シフト角 α によって、ゲート信号Q1を基準とする、ゲート信号Q2～Q4の位相が決定される。

[0029] ゲート信号Q1～Q4がオンのときに、対応するスイッチング素子7～10がオン動作し、ゲート信号Q1～Q4がオフのときに、対応するスイッチング素子7～10がオフ動作する。

[0030] 図2の横軸は時間を表している。インバータ回路60は、トランス一次電流 i_p が正の期間において、時刻 $t_0 \sim t_1$ の間ではモード1で動作し、時刻 $t_1 \sim t_2$ の間ではモード2で動作し、時刻 $t_2 \sim t_3$ の間ではモード3で動作し、時刻 $t_3 \sim t_4$ の間ではモード4で動作し、時刻 $t_4 \sim t_5$ の間ではモード5で動作する。また、インバータ回路60は、トランス一次電流 i_p が負の期間において、時刻 $t_5 \sim t_6$ の間ではモード6で動作し、時刻 $t_6 \sim t_7$ の間ではモード7で動作し、時刻 $t_7 \sim t_8$ の間ではモード8で動作し、時刻 $t_8 \sim t_9$ の間ではモード9で動作し、時刻 $t_9 \sim t_{10}$ の間ではモード10で動作する。このように、インバータ回路60は、モード1からモード10までを1サイクル周期として動作する。

[0031] また、図3には、モード1～6における電流の流れが示されている。太字で示す箇所が各モードの動作に関係する箇所である。また、各モードでの動作時に流れる電流の向きを矢印で示している。

[0032] モード1では、スイッチング素子7, 8がオンする。これにより、トランス12に印加されるトランス一次電圧 v_{ab} は、「 $+V_d/2$ 」となる。なお、 V_d は直流電源1から出力される電源電圧の電圧値を表している。電源電圧 V_d は、フィルタコンデンサ2A, 2Bによって二分されるので、 $v_{ab} = +V_d/2$ となる。

[0033] モード2では、スイッチング素子7がZVSオフする。これにより、スイッチング素子8及びフライングキャパシタ6を通じてスナバコンデンサ10

- aが放電し、スイッチング素子10の逆並列接続ダイオードが導通する。
- [0034] モード3では、スイッチング素子10の逆並列接続ダイオードが導通した後、スイッチング素子10がZVZCSオンする。
- [0035] モード4では、スイッチング素子8がZVSオフし、スナバコンデンサ9aが放電する。
- [0036] モード5では、スイッチング素子9の逆並列接続ダイオードが導通する。
- [0037] モード6では、スイッチング素子9がZVZCSオンする。モード3でスイッチング素子10がオンしているので、トランス12には、フィルタコンデンサ2Bの電圧を反転した電圧が印加される。これにより、 $v_{ab} = -V_d / 2$ となり、「 $-V_d / 2$ 」出力への遷移が完了する。
- [0038] 次の半周期である、モード7～10では、上記の動作において、スイッチング素子7, 8を、それぞれスイッチング素子10, 9に置き替え、スナバコンデンサ10a, 9aを、それぞれスナバコンデンサ7a, 8aに置き替えた動作となる。これにより、トランス一次電圧 v_{ab} が、「 $-V_d / 2$ 」から「 $+V_d / 2$ 」へ遷移する動作となり、1サイクルの動作が完了する。
- [0039] ここで、上記の動作について考察する。まず、ソフトスイッチングが成り立つためには、以下の(1)式の条件を満たす必要がある。
- [0040] $(1/2)L_k \cdot i_{p1}^2 > C_{s1} \cdot (V_d/2)^2 \quad \dots (1)$
- [0041] 上式において、 C_{s1} はスナバコンデンサ7a～10aのキャパシタンスであり、各キャパシタンスはスナバコンデンサ7a～10a間で等しいと仮定している。
- [0042] 上記(1)式を変形すると、以下の(2)式が得られる。
- [0043] $L_k > \{2 \cdot C_{s1} \cdot (V_d/2)^2\} / i_{p1}^2 \quad \dots (2)$
- [0044] 上記(2)式において、 V_d はほぼ一定と見なされ、 C_{s1} は一定と考えてよい。そうすると、トランス一次電流 i_p は負荷電流 i_o に比例するので、比例定数Kを用いて、以下の(3)式のように表すことができる。
- [0045] $L_k > K / i_o^2 \quad \dots (3)$
- [0046] 上記(3)式をグラフに表すと図4のようになる。図4は、ソフトスウィ

チングを成立させる条件の説明に供する図である。

[0047] 上記（３）式における左辺と右辺とが等しくなる場合が図示の曲線である。この曲線を境界線として、曲線の下側がハードスイッチング領域であり、曲線の上側がソフトスイッチング領域となる。良く知られているように、ハードスイッチング領域では、スイッチング素子 7～10 のオン又はオフ時にスイッチング損失が発生する。これに対し、ソフトスイッチング領域では、スイッチング損失が発生しない。従って、図 4 の曲線において、インダクタンス L_k に対応する負荷電流 i_o の電流値を $i_{o,th}$ とすると、負荷電流 i_o が $i_{o,th}$ 以下であれば、スイッチング損失が発生することになる。

[0048] このことから、負荷電流 i_o ができるだけ小さい領域までソフトスイッチング領域を広げるためにはインダクタンス L_k をできるだけ大きな値にする必要がある。その一方で、インダクタンス L_k を大きくすると、負荷電流 i_o が大きい場合に、インダクタンス L_k による電圧降下の成分が大きくなって、十分なインバータ出力電圧が得られなくなるという問題が生じる。即ち、スイッチング損失の抑制と、インバータ出力電圧との間にはトレードオフの関係がある。このトレードオフの関係により、従来では、インダクタンス L_k はあまり大きくできず、ソフトスイッチング領域を拡大できないという課題として受け入れられていた。

[0049] 次に、上記の課題を解決する要部の構成について説明する。図 5 は、図 1 に示す実施の形態に係る可変リアクトル 20 の詳細な構成例を示す図である。可変リアクトル 20 は、図 5 に示すように、リアクトル 105 と、2 つの双方向スイッチ SW_1 、 SW_2 とを備える。可変リアクトル 20 は、第 1 端子 20A 及び第 2 端子 20B に加え、ゲート端子 22A、22B を有する。リアクトル 105 は、一端側が第 1 端子 20A に接続され、他端側が第 2 端子 20B に接続される。リアクトル 105 は、タップ端子 106、108 を有する。

[0050] 双方向スイッチ SW_1 は、逆並列接続ダイオードを有するスイッチング素子 101、102 を有する。双方向スイッチ SW_2 は、逆並列接続ダイオードを

有するスイッチング素子103, 104を有する。スイッチング素子101, 102は、逆並列接続ダイオードのアノード同士が突き合うように逆直列接続されている。スイッチング素子103, 104も同様に構成される。なお、この構成に代え、逆並列接続ダイオードのカソード同士が突き合うように逆直列接続される構成でもよい。

[0051] 双方向スイッチ SW_1 の一端はタップ端子106に接続され、双方向スイッチ SW_1 の他端は第2端子20Bに接続される。双方向スイッチ SW_1 の共通ゲートは、ゲート端子22Aに接続される。ゲート端子22Aにゲート信号が入力されると、双方向スイッチ SW_1 は導通する。双方向スイッチ SW_1 が導通すると、第1端子20Aと第2端子20Bとの間のインダクタンス値は、 L_{k3} から L_{k1} に変更される。

[0052] また、双方向スイッチ SW_2 の一端はタップ端子108に接続され、双方向スイッチ SW_2 の他端は第2端子20Bに接続される。双方向スイッチ SW_2 の共通ゲートは、ゲート端子22Bに接続される。ゲート端子22Bにゲート信号が入力されると、双方向スイッチ SW_2 は導通する。双方向スイッチ SW_1 が導通せず、双方向スイッチ SW_2 のみが導通すると、第1端子20Aと第2端子20Bとの間のインダクタンス値は、 L_{k3} から L_{k2} に変更される。 L_{k1} , L_{k2} , L_{k3} の関係は、 $L_{k1} < L_{k2} < L_{k3}$ である。詳細な制御の内容は後述するが、第1端子20Aと第2端子20Bとの間のインダクタンス値は、負荷電流 i_o の電流値に基づいて変更される。

[0053] 図6は、図5に示す可変リアクトル20を制御するための制御回路30の構成例を可変リアクトル20と共に示す図である。制御回路30は、図6に示すように、ラッチ回路204, 205と、比較器208, 209, 210とを備える。ラッチ回路204, 205は、それぞれデータ入力端子D、データ出力端子Q、反転出力端子 Q^- (Q バー) 及びクロック端子206, 207を有する。なお、反転出力端子 Q^- は使用しない。

[0054] なお、本稿では、比較器208, 209を「第1の比較器」と記載し、比較器210を「第2の比較器」と記載する場合がある。

- [0055] また、図6において、制御回路30と可変リアクトル20との間には、ゲートドライブ（Gate Drive：GD）回路110と、GD回路112とが存在する。GD回路110の出力はゲート端子22Aに入力され、GD回路112の出力はゲート端子22Bに入力される。GD回路110は、ラッチ回路204の出力に基づいて双方向スイッチSW₁の導通を制御する。GD回路112は、ラッチ回路205の出力に基づいて双方向スイッチSW₂の導通を制御する。
- [0056] 比較器208、209の＋端子には、電流センサCT₂より、負荷電流 i_o の検出値が入力される。比較器209の－端子には設定値 i_{o1} が入力され、比較器208の－端子には設定値 i_{o2} が入力される。設定値 i_{o1} と設定値 i_{o2} との間には、 $i_{o2} > i_{o1}$ の関係がある。また、比較器210の＋端子には、電流センサCT₁より、トランス一次電流 i_p の検出値が入力される。比較器210の－端子には零値、即ち“0”が入力される。
- [0057] 比較器208の出力は、ラッチ回路204のデータ入力端子Dに入力される。比較器209の出力は、ラッチ回路205のデータ入力端子Dに入力される。比較器210の出力は、ラッチ回路204のクロック端子206と、ラッチ回路205のクロック端子207とに入力される。
- [0058] 次に、制御回路30の動作について、図6の他に、更に図7及び図8の図面を参照して説明する。図7は、図6に示す制御回路30の動作説明に供するタイミングチャートである。図8は、実施の形態に係る電力変換装置50の効果の説明に供する図である。
- [0059] 比較器208は、負荷電流 i_o と設定値 i_{o2} とを比較する。負荷電流 i_o が設定値 i_{o2} よりも大きい場合、比較器208からは論理「H」を示す信号が出力され、ラッチ回路204で保持される。また、負荷電流 i_o が設定値 i_{o2} 以下である場合、比較器208からは論理「L」を示す信号が出力され、ラッチ回路204で保持される。同様に、比較器209は、負荷電流 i_o と設定値 i_{o1} とを比較する。負荷電流 i_o が設定値 i_{o1} よりも大きい場合、比較器209からは論理「H」を示す信号が出力され、ラッチ回路205で保持され

る。また、負荷電流 i_o が設定値 i_{o1} 以下である場合、比較器 209 からは論理「L」を示す信号が出力され、ラッチ回路 205 で保持される。

[0060] 比較器 210 は、トランス一次電流 i_p を零値と比較する。トランス一次電流 i_p が零値よりも大きい場合、比較器 210 からは論理「H」を示す信号が出力され、ラッチ回路 204、205 のクロック端子 206、207 のそれぞれに入力される。また、トランス一次電流 i_p が零値以下である場合、比較器 210 からは論理「L」を示す信号が出力され、ラッチ回路 204、205 のクロック端子 206、207 のそれぞれに入力される。

[0061] ラッチ回路 204、205 は、比較器 208、209 からそれぞれ出力される比較信号を保持しておく。そして、ラッチ回路 204、205 は、比較器 210 の出力が論理「L」から論理「H」に変化するタイミングで保持しておいた信号をそれぞれのデータ出力端子 Q から出力する。

[0062] なお、本稿では、比較器 208、209 の出力を「第 1 の比較結果」と記載し、比較器 210 の出力を「第 2 の比較結果」と記載する場合がある。

[0063] 図 7 において、ゲート信号 $Q1 \sim Q4$ 、トランス一次電圧 v_{ab} 及びトランス一次電流 i_p の波形は、図 2 に示すものと同じである。図 7 には、比較器 210 の出力波形と、リアクトル 105 のインダクタンス L_k の値の変化の様子とが示されている。具体的に、図 7 では、インダクタンス L_k が L_{k2} から L_{k1} に変更される様子が示されている。図 7 に示すように、インダクタンス L_k の値は、比較器 210 の出力が論理「L」から論理「H」に変化するタイミング、即ちトランス一次電流 i_p が負から正に切り替わるゼロクロスポイントで L_{k2} から L_{k1} に切り替わっている。なお、タイミングチャートの中程において示されるように比較器 210 の出力が論理「H」から論理「L」に変化するタイミングでは切り替わっていない。

[0064] 図 4 を用いて説明したように、ソフトスイッチング領域は負荷電流 i_o に依存して決まる。負荷電流 i_o が設定値 i_{o2} よりも大きい場合、比較器 208、209 の出力は共に論理「H」であるので、双方向スイッチ SW_1 、 SW_2 が導通し、インダクタンス L_k の値は L_{k1} になる。 L_{k1} の値は相対的に小さいが

、図8に示されるように、負荷電流 i_o が設定値 i_{o2} よりも大きい領域での動作になるので、ソフトスイッチング領域でのスイッチング駆動が可能となる。

[0065] 負荷電流 i_o が設定値 i_{o2} 以下であり、且つ負荷電流 i_o が設定値 i_{o1} よりも大きい場合、比較器209の出力のみが論理「H」になるので、双方向スイッチ SW_2 のみが導通し、インダクタンス L_k の値は L_{k2} になる。この動作により、図8にも示されるように、ソフトスイッチング領域を拡大することができる。

[0066] 図8には、リアクトル105のインダクタンス値、即ち双方向スイッチ SW_1 、 SW_2 が共に導通しないときのインダクタンス L_k の値である L_{k3} に対応する負荷電流 i_o の値である i_{oth} が示されている。従って、負荷電流 i_o が i_{oth} 以上であれば、ソフトスイッチング領域でのスイッチング駆動が可能となる。なお、負荷電流 i_o が i_{oth} 未満である場合、ハードスイッチング領域での駆動になるが、負荷電流 i_o の値そのものが小さいため、トランス一次電流 i_p も小さくなり、スイッチング素子7～10に流れる電流も小さくなる。このため、スイッチング素子7～10の導通損失が小さいので、スイッチング素子7～10のスイッチング損失の増大は問題にならない。

[0067] なお、図6の制御回路30の構成では、トランス一次電流 i_p が負から正に切り替わるゼロクロスポイントでインダクタンス値を変更しているが、この例に限定されない。トランス一次電流 i_p が正から負に切り替わるゼロクロスポイントでインダクタンス値を変更してもよい。

[0068] インバータ回路60を起動するときの動作、又はインバータ回路60を無負荷から駆動するときの動作は、上記の説明とは逆になる。このときの動作を、図8を用いて説明する。

[0069] 負荷電流 i_o が0から増加した場合、ハードスイッチングから開始されるが、負荷電流 i_o が i_{oth} を超えた時点でソフトスイッチングに切り替わる。負荷電流 i_o が i_{o1} を超えると、インダクタンス L_k の値が L_{k2} に切り替わる。負荷電流 i_o が i_{oth} から i_{o1} の領域では、ソフトスイッチングでの駆動が可

能になる。更に負荷電流 i_o が i_{o2} を超えると、インダクタンス L_k の値が L_{k1} に切り替わる。負荷電流 i_o が i_{o1} から i_{o2} の領域でも、ソフトスイッチングによる駆動が可能になる。これにより、ソフトスイッチングによる駆動を維持したまま、必要なインバータ出力電圧の確保が可能になるという効果が得られる。

[0070] また、制御回路 30 がマイコンを備えている場合、上記 (3) 式の比例定数 K の値を再計算することで、設定値 i_{o1} , i_{o2} の値を変更することができる。これにより、負荷 19 の特性が異なる場合であっても、制御回路 30 の設計変更を伴うことなく、電力変換装置 50 に適用することが可能となる。

[0071] なお、図 6 では、インダクタンス L_k の値を L_{k1} , L_{k2} , L_{k3} の 3 段階に変更する構成例を示しているが、この例に限定されない。インダクタンス L_k の値を 2 段階に変更する構成、又はインダクタンス L_k の値を 4 段階以上に変更する構成であってもよい。変更の段階数に応じて、リアクトル 105 に設けるタップ端子 106, 108 の数、制御回路 30 におけるラッチ回路 204, 205 及び比較器 208, 209 の数、並びにそれらに対応する GD 回路 110, 112 の数を変更することで構成可能である。

[0072] なお、インダクタンス L_k の値を可変にする他の手法として、可飽和リアクトルを用いることも考えられる。ところが、可飽和リアクトルでは、電力変換装置 50 の使用環境、経年変化等を考慮すると適切な特性を維持するのは困難である。また、可飽和リアクトルでは、広げられるソフトスイッチング領域が狭いという課題がある。更に、可飽和リアクトルでは、寸法及び重量の増大を招く等の問題もあり、実現は容易ではない。これに対し、実施の形態の手法は、電氣的な手法でソフトスイッチング領域の拡大を図ることができるので、寸法及び重量の増大を抑制することができる。また、マイコン等のプロセッサにより、設定値 i_{o1} , i_{o2} の値を変更することができるので、使用環境、経年変化等の問題も解決できる。

[0073] また、インダクタンス L_k の値を変更する場合、インバータ回路 60 から見た負荷側の特性が変化する。この点に関し、実施の形態の手法では、トラン

ス一次電流 i_p がゼロになるタイミングでインダクタンス L_k の値を変更するので、負荷側の特性の変化がインバータ回路 60 に与える影響を小さくできる。これにより、インダクタンス L_k を離散的に変更する構成であっても、インダクタンス L_k を連続的に変更する構成と同等の効果をを得ることが可能となる。

[0074] 実施の形態に係る電力変換装置 50 及びその技術は、種々の電源装置に適用することが可能であるが、特に鉄道車両に搭載される補助負荷に電力供給を行う電源装置に用いて好適である。補助負荷とは、鉄道車両に搭載される負荷のうち、主電動機以外の負荷を指して呼ぶ名称である。補助負荷の例は、空調装置、車内照明装置、ドア開閉装置、保安機器、コンプレッサ、バッテリー、制御電源である。コンプレッサは、車両ブレーキの空気源を生成する装置である。

[0075] 鉄道車両に用いる電源装置の場合、夏場の暑い時期、列車の運行を開始するとき、又は乗車率の高い状態のとき、空調装置の負荷が大きくなるので、負荷電流 i_o が大きくなる。一方、車両内の冷却が進めば、負荷電流 i_o は小さくなる。また、負荷電流 i_o が大きくなる時間は短く、負荷電流 i_o が小さくなる時間は長くなる。このように、電源装置の適用例が鉄道車両である場合、高い電源容量を確保しつつ、運転時間の長い軽負荷での効率改善が求められる。このため、軽負荷での損失を小さくできる本実施の形態に係る電力変換装置は、鉄道車両用の電源装置として好適である。

[0076] また、複数の鉄道車両で編成される列車においては、列車情報を管理する列車情報管理システムを備えている。列車情報管理システムは、列車情報に基づいて補助負荷の運転状態を把握することができ、補助負荷の運転制御を行うことができる。従って、列車情報管理システムは、補助負荷の運転状態が軽負荷であるのか、高負荷であるのかを認識することができる。この機能を利用し、補助負荷の運転状態に関する情報である負荷情報に基づいて、可変リアクトル 20 におけるインダクタンス L_k の値を変更してもよい。このようにすれば、制御回路 30 の構成を簡素化することができる。なお、インダ

クタンス L_k の値の変更を精度良く行うには、インダクタンス L_k の値を変更する信号の送出タイミングを、例えば空調装置への制御信号を送出するタイミングと同期させて出力するなどの留意が必要である。

[0077] なお、補助負荷の運転状態を軽負荷及び高負荷の2つに区分する場合、可変リアクトル20は、双方向スイッチ SW_1 、 SW_2 のうちの何れかを備えていればよい。

[0078] また、補助負荷の運転状態を軽負荷、中負荷及び高負荷の3つに区分し、この3つの区分に応じてインダクタンス L_k の値を変更する場合、図6に示す構成の可変リアクトル20を用いることができる。また、図6に示す制御回路30においては、比較器210及びラッチ回路204、205の機能を利用することができる。

[0079] 例えば補助負荷の運転状態が軽負荷の場合、双方向スイッチ SW_1 を導通させる信号がラッチ回路204から出力されるように制御回路30が構成されていればよい。また、補助負荷の運転状態が中負荷の場合、双方向スイッチ SW_2 のみを導通させる信号がラッチ回路205から出力されるように制御回路30が構成されていればよい。また、補助負荷の運転状態が高負荷の場合、双方向スイッチ SW_1 、 SW_2 の何れもが導通しないように制御回路30が構成されていればよい。

[0080] 以上説明したように、実施の形態に係る電力変換装置は、インバータ回路の出力側に配置され、インダクタンス値が可変可能に構成される可変リアクトルを備える。可変リアクトルを用いれば、負荷電流に基づいて、インバータ回路とトランスの一次巻線との間のインダクタンス値を変更することができる。これにより、電力変換効率の更なる改善を図ることができる。

[0081] また、実施の形態に係る電力変換装置は、可変リアクトルのインダクタンス値を2以上の多段階に変更する制御回路を備える。制御回路は、負荷に流れる負荷電流に基づいて、インダクタンス値を変更する制御を行う。また、実施の形態に係る可変リアクトルは、第1端子がインバータ回路に接続され、第2端子がトランスの一次巻線に接続されるリアクトルを備えると共に、

逆並列接続ダイオードを有する２個のスイッチング素子が逆直列接続されて構成される双方向スイッチを１以上備える。１以上の双方向スイッチは、各々の一端が第１端子又は第２端子に接続され、各々の他端は互いに異なる可変リアクトルのタップ端子に接続される。このように構成された制御回路及び可変リアクトルを用いれば、インバータ回路とトランスの一次巻線との間のインダクタンス値を２以上の多段階に変更することができる。これにより、ソフトスイッチングによる駆動を維持したまま、必要なインバータ出力電圧の確保が可能になる。

[0082] なお、実施の形態に係る可変リアクトルにおいて、インダクタンス値の変更は、トランス一次電流の値が負から正、又は正から負に切り替わるゼロクロスポイントで実施することが好ましい。このようにすれば、負荷側の特性の変化がインバータ回路に与える影響を小さくできる。これにより、インダクタンス値を離散的に変更する構成であっても、インダクタンス値を連続的に変更する構成と同等の効果を達成することが可能となる。

[0083] また、実施の形態に係る制御回路は、双方向スイッチの数と同数の第１の比較器と、第１の比較器の数と同数のラッチ回路と、一次電流と零値とを比較した第２の比較結果を出力する第２の比較器とを備えた構成とすることができる。各々の第１の比較器は、負荷電流と予め定めた設定値とを比較した第１の比較結果を出力する。各々のラッチ回路には、対応する第１の比較器からの第１の比較結果と、第２の比較器からの第２の比較結果とが入力される。各々のラッチ回路は、第１の比較結果を保持する。また、各々のラッチ回路は、第２の比較結果が入力されるタイミングに合わせて第１の比較結果に基づく信号を対応する双方向スイッチに出力する。このように構成された制御回路を用いれば、可変リアクトルにおけるインダクタンス値の変更を確実に実施することが可能となる。

[0084] なお、実施の形態に係る電力変換装置は、鉄道車両又は列車に搭載される電源装置として構成されていてもよい。実施の形態に係る電力変換装置は、軽負荷での損失を小さくすることが可能である。このため、高い電源容量を

確保しつつ、運転時間の長い軽負荷での効率改善が求められる鉄道車両又は列車に好適に用いることができる。

[0085] また、実施の形態に係る電力変換装置は、列車情報を管理する列車情報管理システムを備えた列車に搭載される電源装置として構成されていてもよい。電力変換装置は、可変リアクトルのインダクタンス値を2以上の多段階に変更する制御回路を備える。制御回路は、列車情報管理システムから出力される負荷情報に基づいて、インダクタンス値を変更する制御を行う。このように構成された電源装置によれば、制御回路の構成を簡素化できるという効果が得られる。

[0086] 以上の実施の形態に示した構成は、一例を示すものであり、別の公知の技術と組み合わせることも可能であるし、要旨を逸脱しない範囲で、構成の一部を省略、変更することも可能である。

[0087] 例えば、図1に示すインバータ回路60は、3レベルの回路構成としているが、これに限定されない。インバータ回路60は、2レベルの回路構成でもよい。また、図1に示すインバータ回路60は、ハーフブリッジの回路構成としているが、これに限定されない。インバータ回路60は、単相ブリッジの回路構成でもよい。また、図1に示すコンバータ回路70は、4つのダイオードがフルブリッジ接続された整流回路72を用いているが、これに限定されない。整流回路72に代え、少なくとも1つのスイッチング素子を備えた交流直流変換回路を用いてもよい。

符号の説明

[0088] 1 直流電源、2 A, 2 B フィルタコンデンサ、3 A 高電位線、3 B 中間電位線、3 C 低電位線、4 A, 4 B 交流配線、5 A, 5 B クランプダイオード、6 フライングキャパシタ、7, 8, 9, 10, 101, 102, 103, 104 スwitching素子、7 a, 8 a, 9 a, 10 a スナバコンデンサ、12 トランス、13, 14, 15, 16 ダイオード、17 平滑リアクトル、18 出力フィルタコンデンサ、19 負荷、20 可変リアクトル、20 A 第1端子、20 B 第2端子、22 A, 22

B ゲート端子、30 制御回路、50 電力変換装置、60 インバータ回路、62 入力コンデンサ回路、64 インバータ主回路、70 コンバータ回路、72 整流回路、74 出力フィルタ回路、105 リアクトル、106, 108 タップ端子、110, 112 GD回路、204, 205 ラッチ回路、206, 207 クロック端子、208, 209, 210 比較器、 CT_1 , CT_2 電流センサ、 SW_1 , SW_2 双方向スイッチ、 W_1 一次巻線、 W_2 二次巻線。

請求の範囲

- [請求項1] 直流電源から印加される第1の直流電圧を負荷への第2の直流電圧に変換する電力変換装置であって、
- 複数のスイッチング素子及び複数の前記スイッチング素子の各々に並列に接続されるスナバコンデンサを備え、前記第1の直流電圧を第1の交流電圧に変換するインバータ回路と、
- 前記インバータ回路の出力側に配置され、インダクタンス値が可変可能に構成される可変リアクトルと、
- 互いに磁気結合する一次巻線及び二次巻線を有して一次側と二次側とを絶縁し、前記可変リアクトルを介して印加される前記第1の交流電圧を第2の交流電圧に変換するトランスと、
- 前記第2の交流電圧を前記第2の直流電圧に変換するコンバータ回路と、
- を備えたことを特徴とする電力変換装置。
- [請求項2] 前記可変リアクトルのインダクタンス値を2以上の多段階に変更する制御回路を備え、
- 前記制御回路は、前記負荷に流れる負荷電流に基づいて、前記インダクタンス値を変更することを特徴とする請求項1に記載の電力変換装置。
- [請求項3] 前記インダクタンス値の変更は、前記一次巻線に流れる一次電流が負から正、又は正から負に切り替わるゼロクロスポイントで実施されることを特徴とする請求項2に記載の電力変換装置。
- [請求項4] 前記可変リアクトルは、
- 第1及び第2端子と、1以上のタップ端子とを有し、前記第1端子が前記インバータ回路に接続され、前記第2端子が前記トランスの前記一次巻線に接続されるリアクトルを備えると共に、
- 逆並列接続ダイオードを有するスイッチング素子を2個有し、2個

の前記スイッチング素子が逆直列接続されて構成される双方向スイッチを1以上備え、

1以上の前記双方向スイッチは、各々の一端が前記第1端子又は前記第2端子に接続され、各々の他端は互いに異なる前記タップ端子に接続される

ことを特徴とする請求項3に記載の電力変換装置。

[請求項5]

前記制御回路は、

前記負荷電流と予め定めた設定値とを比較した第1の比較結果を出力する、前記双方向スイッチの数と同数の第1の比較器と、

前記一次電流と零値とを比較した第2の比較結果を出力する第2の比較器と、

対応する前記第1の比較器からの前記第1の比較結果と、前記第2の比較器からの前記第2の比較結果とが入力される、前記第1の比較器の数と同数のラッチ回路と、

を備え、

各々の前記ラッチ回路は、前記第1の比較結果を保持すると共に、前記第2の比較結果が入力されるタイミングに合わせて前記第1の比較結果に基づく信号を対応する前記双方向スイッチに出力する

ことを特徴とする請求項4に記載の電力変換装置。

[請求項6]

請求項1から5の何れか1項に記載の電力変換装置を備えて鉄道車両に搭載され、

前記電力変換装置を用いて前記鉄道車両に搭載される負荷に電力を供給する

ことを特徴とする電源装置。

[請求項7]

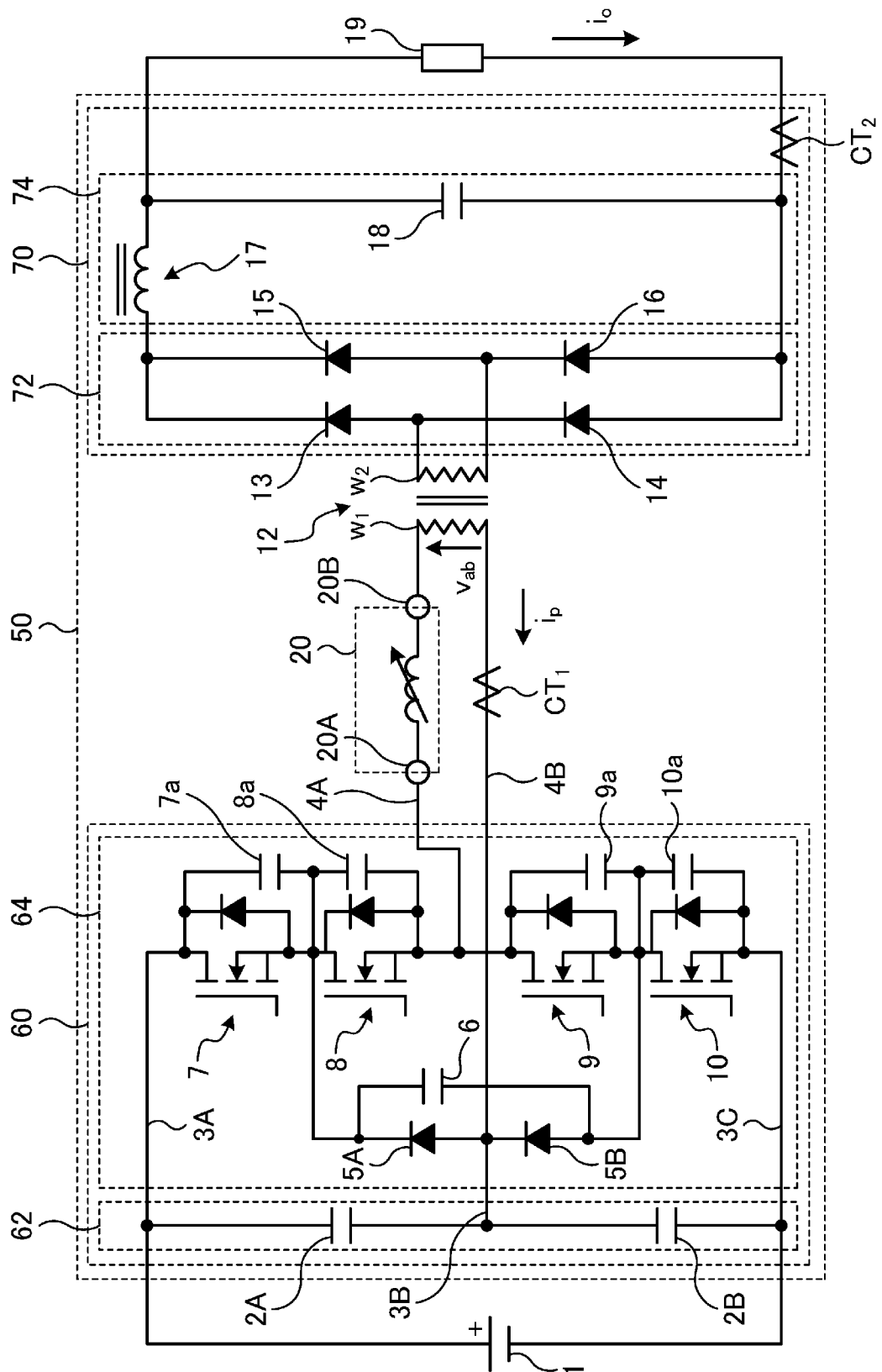
列車情報を管理する列車情報管理システムを備えた列車に搭載される電源装置であって、

請求項1に記載の電力変換装置を備え、前記電力変換装置を用いて前記列車に搭載される負荷に電力を供給し、

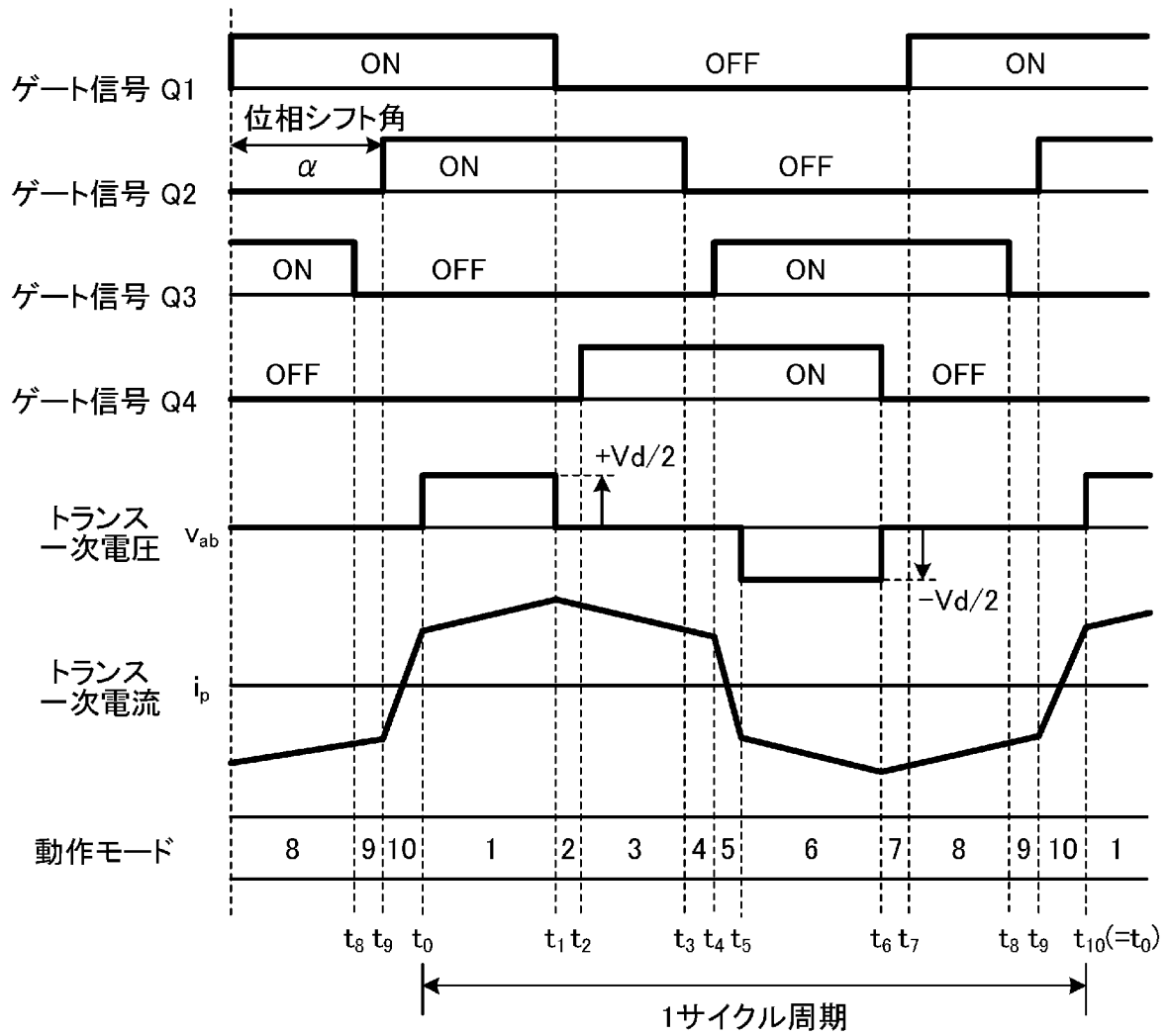
前記電力変換装置は、前記可変リアクトルのインダクタンス値を2以上の多段階に変更する制御回路を備え、

前記制御回路は、前記列車情報管理システムから出力される負荷情報に基づいて前記インダクタンス値を変更することを特徴とする電源装置。

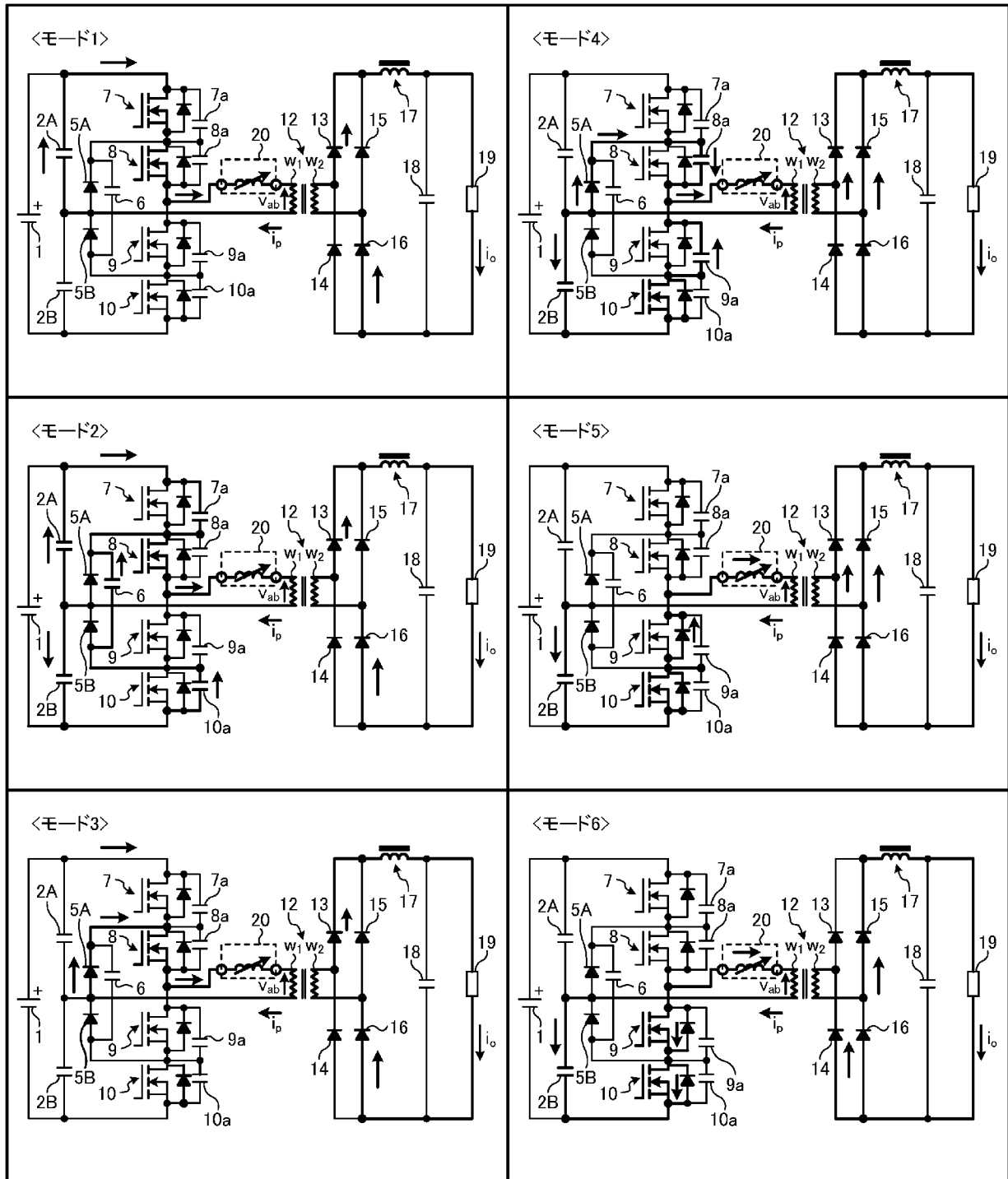
[図1]



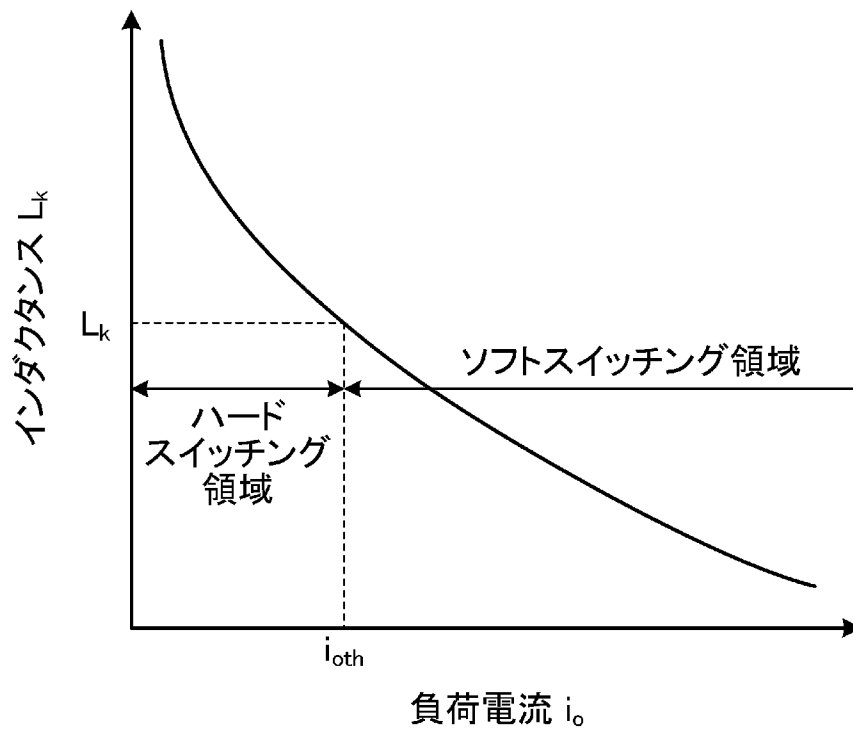
[図2]



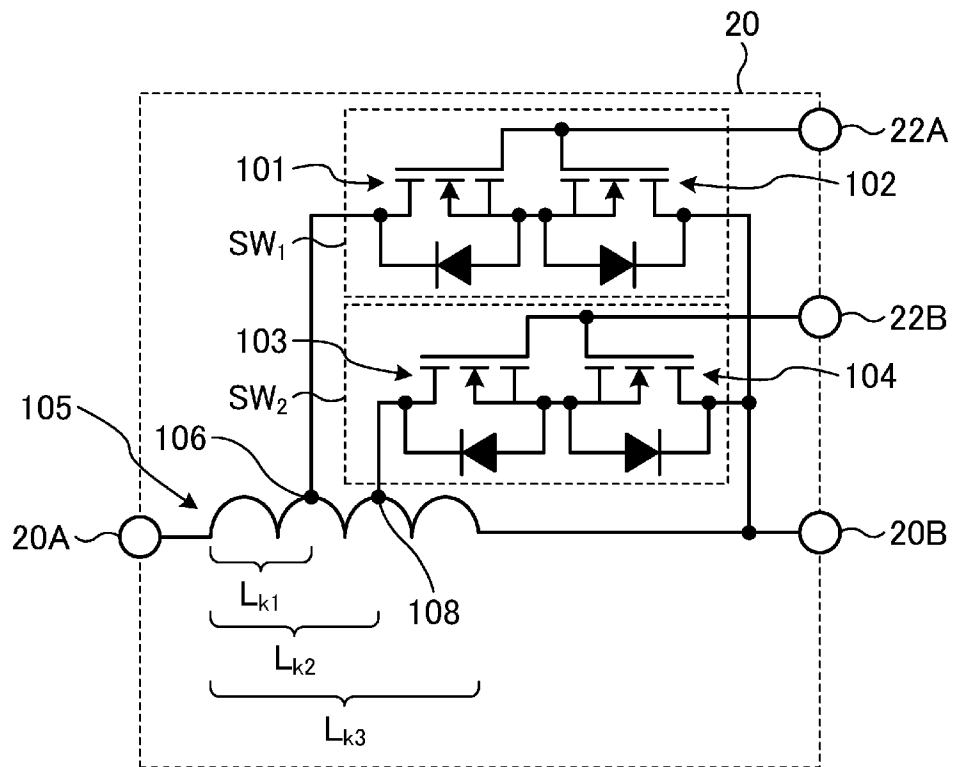
[図3]



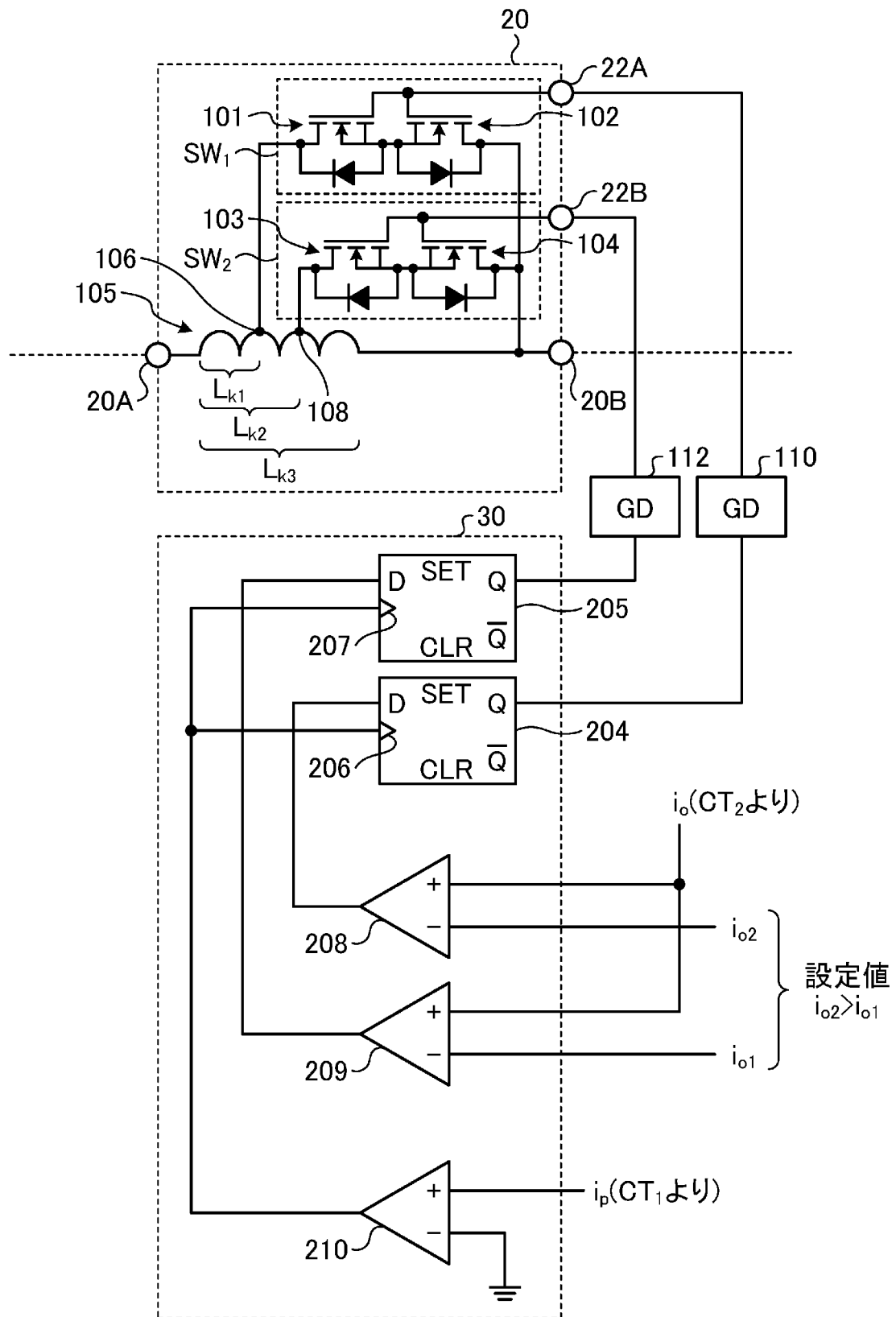
[図4]



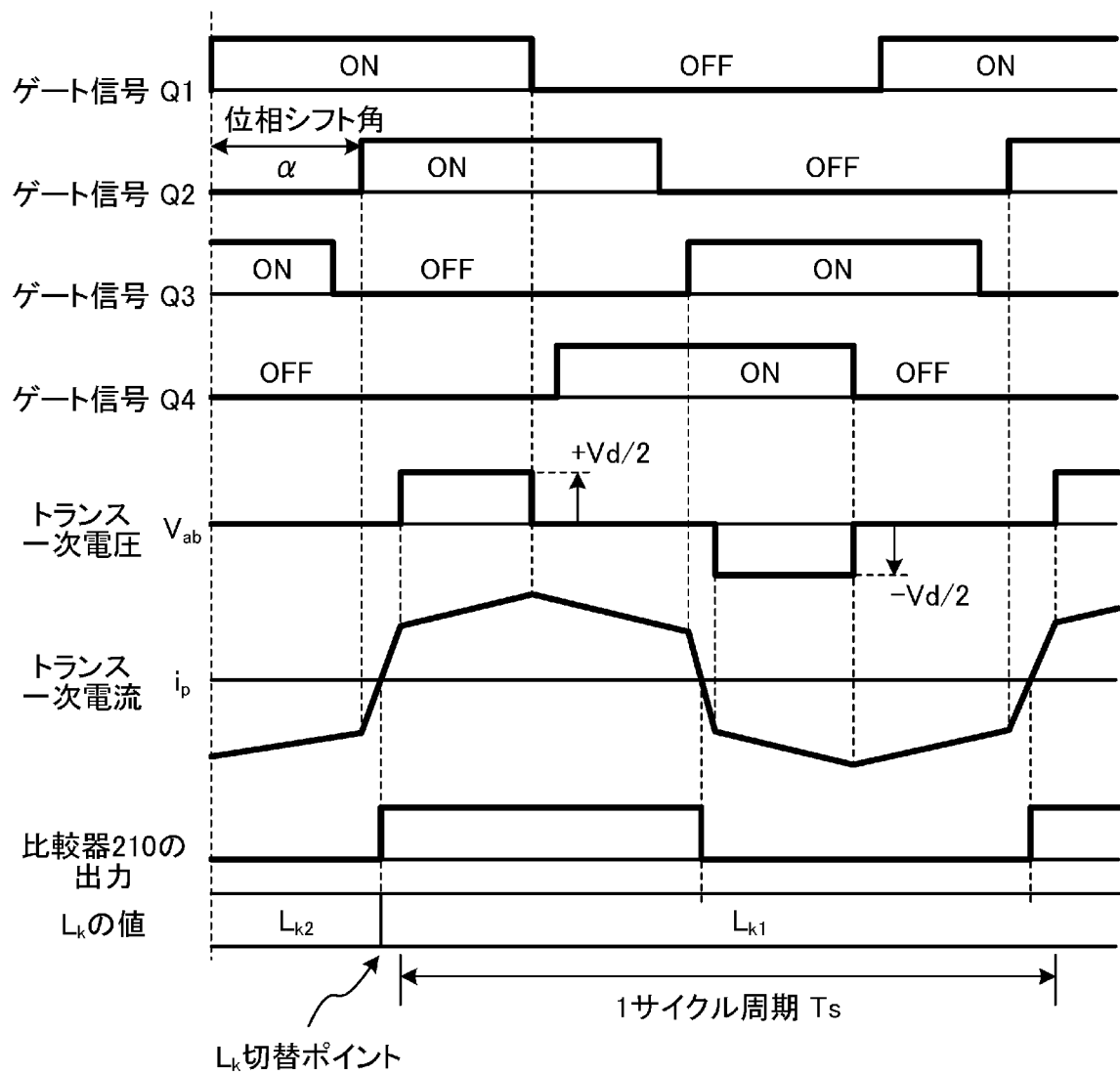
[図5]



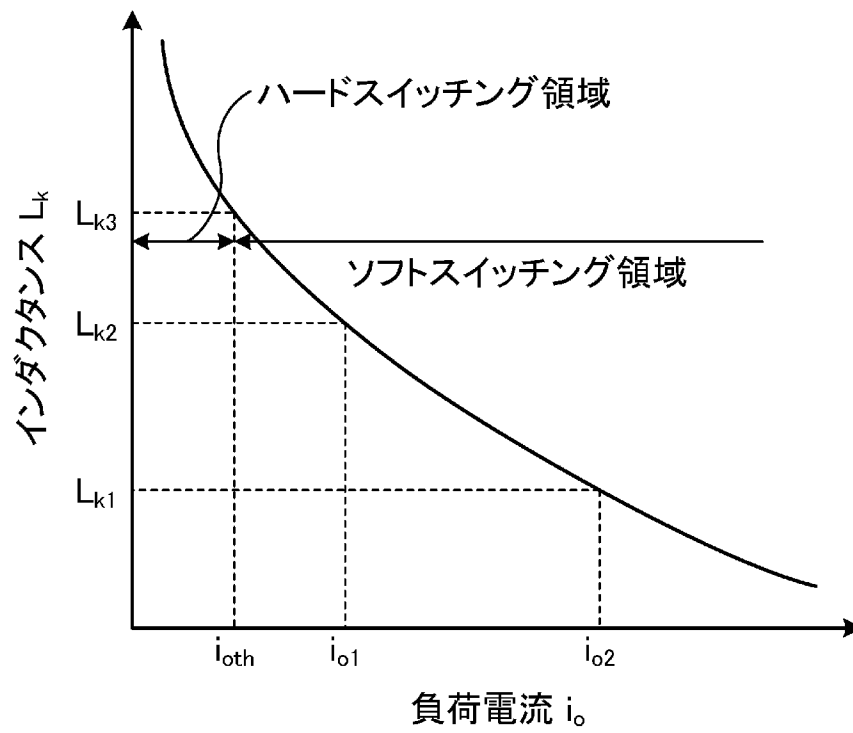
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/021424

A. CLASSIFICATION OF SUBJECT MATTER

H02M 3/28(2006.01)i

FI: H02M3/28 H

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M1/00-7/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-188015 A (MITSUBISHI ELECTRIC CORP) 19 September 2013 (2013-09-19) paragraphs [0017]-[0069], fig. 4	1-2, 6-7
A	entire text, all drawings	3-5
Y	JP 2018-82572 A (MITSUBISHI ELECTRIC CORP) 24 May 2018 (2018-05-24) paragraph [0003], fig. 5	1-2, 6-7
A	entire text, all drawings	3-5
A	CN 111342668 A (SOUTHWEST JIAOTONG UNIVERSITY) 26 June 2020 (2020-06-26) entire text, all drawings	1-7

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
27 July 2021 (27.07.2021)

Date of mailing of the international search report
03 August 2021 (03.08.2021)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/021424

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2013-188015 A	19 Sep. 2013	(Family: none)	
JP 2018-82572 A	24 May 2018	(Family: none)	
CN 111342668 A	26 Jun. 2020	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 3/28(2006.01)i FI: H02M3/28 H														
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M1/00-7/98 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2021年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2021年	日本国実用新案登録公報	1996 - 2021年	日本国登録実用新案公報	1994 - 2021年				
日本国実用新案公報	1922 - 1996年													
日本国公開実用新案公報	1971 - 2021年													
日本国実用新案登録公報	1996 - 2021年													
日本国登録実用新案公報	1994 - 2021年													
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
Y	JP 2013-188015 A（三菱電機株式会社）19.09.2013（2013 - 09 - 19） 段落[0017]-[0069]，第4図	1-2，6-7												
A	全文，全図	3-5												
Y	JP 2018-82572 A（三菱電機株式会社）24.05.2018（2018 - 05 - 24） 段落[0003]，第5図	1-2，6-7												
A	全文，全図	3-5												
A	CN 111342668 A（SOUTHWEST JIAOTONG UNIVERSITY）26.06.2020（2020 - 06 - 26） 全文，全図	1-7												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 27.07.2021	国際調査報告の発送日 03.08.2021													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 土井 悠生 5G 1595 電話番号 03-3581-1101 内線 3526													

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2021/021424

引用文献			公表日	パテントファミリー文献	公表日
JP	2013-188015	A	19.09.2013	(ファミリーなし)	
JP	2018-82572	A	24.05.2018	(ファミリーなし)	
CN	111342668	A	26.06.2020	(ファミリーなし)	