



Brevet d'invention délivré pour la Suisse et le Liechtenstein
Traité sur les brevets, du 22 décembre 1978, entre la Suisse et le Liechtenstein

(12) **FASCICULE DU BREVET** A5

(11)

644 462

(21) Numéro de la demande: 3078/81

(73) Titulaire(s):
Kabushiki Kaisha Suwa Seikosha, Tokyo (JP)

(22) Date de dépôt: 12.05.1981

(30) Priorité(s): 12.05.1980 JP 55-62530
12.05.1980 JP 55-62532

(72) Inventeur(s):
Yoichi Wakai, Suwa-shi/Nagano-ken (JP)

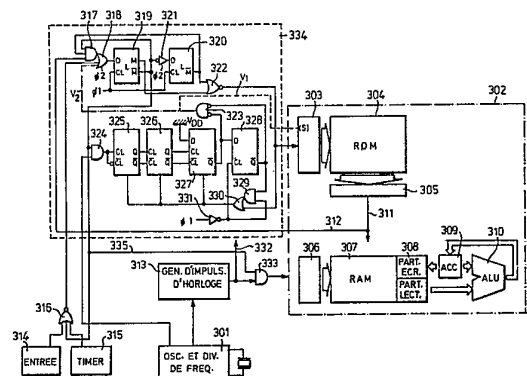
(24) Brevet délivré le: 31.07.1984

(45) Fascicule du brevet
publié le: 31.07.1984

(74) Mandataire:
Bovard AG, Bern 25

(54) **Circuiterie pour l'exécution d'un micro-programme.**

(57) Dans le but d'éviter l'inconvénient d'une «course libre parasite en avant», la circuiterie, qui comprend un circuit principal (302) d'exécution des instructions et un circuit (334) de commande de fonctionnement, de même que des moyens (301, 313) pour engendrer des impulsions d'horloge, est agencée pour détecter tout fonctionnement excédant une certaine durée. Un circuit de commande temporisée (323-330) mesure le temps à partir duquel des impulsions d'horloge sont appliquées au circuit principal (302). Si ce temps excède une durée prédéterminée, une sortie (323) délivre un signal qui stoppe (V_2 , 333) la délivrance des impulsions d'horloge ou qui remet (V_1 , 303) le programme en une position de départ prédéterminée. Cette circuiterie convient particulièrement au cas où des micro-programmes doivent être effectués dans des conditions d'alimentation qui subissent des fluctuations.



REVENDEICATIONS

1. Circuiterie pour l'exécution d'un micro-programme, comprenant:

- un circuit générateur engendrant les impulsions d'horloge nécessaires au fonctionnement des divers circuits électroniques,
 - un premier circuit de mémoire pour mémoriser différentes micro-instructions,
 - un second circuit de mémoire pour mémoriser les différentes données,
 - un circuit d'opération,
 - et un circuit d'entrée/sortie, caractérisée en ce qu'elle comprend:
- un circuit de commande d'inhibition des impulsions d'horloge, coopérant avec le circuit générateur pour établir sélectivement l'une ou l'autre de deux situations respectivement de délivrance et d'inhibition des impulsions d'horloge, ces situations respectivement autorisant et interdisant que tout ou partie des impulsions d'horloge soient engendrées ou distribuées,
 - un circuit de déclenchement pour rétablir la situation de délivrance, et par là provoquer la reprise de la génération ou de la distribution des impulsions d'horloge, à partir de la situation d'inhibition, en réponse à des signaux de déclenchement provenant de l'extérieur ou de l'intérieur, et
 - un circuit de commande temporisée, agencé pour provoquer, dans le cas où la situation de délivrance des impulsions d'horloge se poursuit durant une période supérieure à un temps prédéterminé, la venue de la dite situation d'inhibition des impulsions d'horloge, par opération du dit circuit de commande d'inhibition, ou l'établissement d'une adresse particulière prédéterminée de la lecture de micro-instruction du dit premier circuit de mémoire.

2. Circuiterie selon la revendication 1, caractérisée en ce qu'elle est agencée de manière que l'adresse particulière prédéterminée est l'adresse d'un programme déterminant l'état initial de la circuiterie.

La présente invention concerne une circuiterie pour l'exécution d'un micro-programme, comprenant un circuit générateur engendrant les impulsions d'horloge nécessaires au fonctionnement des divers circuits électroniques, un premier circuit de mémoire pour mémoriser différentes micro-instructions, un second circuit de mémoire pour mémoriser les différentes données, un circuit d'opération et un circuit d'entrée/sortie.

Dans une telle circuiterie, le circuit d'opération est formé par des unités arithmétique et logique tandis que le premier circuit de mémoire est constitué par une unité de mémoire de programme et le second circuit de mémoire est constitué par une unité de mémoire de données.

Dans de nombreuses circuiteries pour l'exécution d'un micro-programme, la micro-instruction située à l'intérieur de la mémoire de programme est lue en provenance d'une adresse déterminée et est exécutée en réponse à des signaux de déclenchement provenant de l'extérieur ou de l'intérieur de la circuiterie. Ensuite, la génération des impulsions d'horloge par le circuit générateur d'impulsions d'horloge est stoppée en réponse à une micro-instruction particulière (par exemple celle qui est dénommée instruction de HALTE) après que le programme est exécuté. Ensuite, il est nécessaire d'attendre, pour un nouveau démarrage, dans l'état stoppé du système ou ensemble de circuits. (Par la suite, en admet-

tant une formation terminologique analogue à celle du terme «tuyauterie», on désignera de préférence par «circuiterie» le «système ou ensemble de circuits».)

Dans une circuiterie du type considéré, il existe toutefois un danger relativement important que s'établisse un «état indéfini de la circuiterie» dans lequel les circuits continuent de «tourner à vide», cet état risquant d'être provoqué par des facteurs externes, par exemple et principalement une instabilité du niveau de tension de la source d'énergie électrique.

Pour illustrer ceci, on va considérer l'exemple d'un circuit destiné à l'exécution d'un micro-programme «enclenchement de l'alimentation et effacement». Dans une circuiterie classique, le circuit «enclenchement de l'alimentation et remise au clair» est actionné au moment où l'alimentation est enclenchée, et le compteur de programme, qui assigne les adresses dans la mémoire de programme (1^{er} circuit de mémoire), est mis dans sa position d'état initial. Par ailleurs, d'autres éléments binaires (dénommés également «éléments drapeaux» (flag elements) dans le domaine des micro-ordinateurs) qui ne peuvent pas être actionnés en réponse à une micro-instruction sont également remis dans leur état initial en réponse aux signaux d'enclenchement de l'alimentation.

Un circuit ordinaire d'«enclenchement de l'alimentation et remise au clair» est représenté par exemple à la fig. 1. Son mode de fonctionnement fondamental consiste en ce qu'une tension dépendant d'une constante de temps déterminée par une résistance (101) et un condensateur (102) est appliquée à un inverseur (103), de façon à fournir des signaux qui apparaissent seulement à l'instant où l'alimentation est enclenchée. La forme des signaux aux points A et B de la fig. 1 est représentée à titre d'exemple à la fig. 2 (t = temps; V = tension).

Toutefois, si l'alimentation est enclenchée, puis déclenchée, puis réenclenchée, d'une façon relativement rapide, il peut se produire, par exemple dans le cas du circuit montré par la fig. 1, que la charge électrique du condensateur (102) n'ait pas encore atteint son état d'équilibre lorsque l'alimentation est réenclenchée, ce qui fait que l'impulsion de signal, que l'on voit par exemple au point B de la fig. 2, n'est pas délivrée. Dans ce cas, il existe un notable risque que l'adresse initiale dans le compteur de programme, de même que les états initiaux des différents éléments binaires, ou élément drapeaux, qui auraient dû être prédéterminés ne soient pas établis correctement, mais viennent à se trouver dans un état indéterminé qui provoque une course à vide, ou course en avant sans ordre, dans la mémoire de programme. On note de plus que, dans une telle circuiterie pour l'exécution d'un micro-programme, un circuit de commande dynamique tel que le circuit considéré ci-dessus, est fréquemment utilisé, non seulement en tant que circuit d'«enclenchement de l'alimentation et de remise au clair», mais également dans d'autres cas, ce qui constitue de nombreux risques de fonctionnement erroné, étant donné que la circuiterie est établie à très grande échelle. Ainsi, il existe un risque que, par exemple en réponse à des fluctuations de la tension d'alimentation, ces circuits dynamiques parviennent à l'état indéfini et provoquent une «course en avant» non commandée, du fait que la donnée se trouve maintenue avec la charge parasite de la capacité constituée par le condensateur du circuit dynamique.

Le but de la présente invention est de remédier aux difficultés et insuffisances susmentionnées, en fournissant une circuiterie du type en question agencée pour éliminer les risques inhérents aux états indéfinis qui peuvent se présenter et qui peuvent se traduire par une «course libre en avant» superflue et parasite dans la mémoire de programme, par exemple et principalement lorsque la micro-instruction est lue dans la mémoire de programme et est exécutée par la circuiterie.

Conformément à l'invention, ce but est atteint par la présence des caractères énoncés dans la revendication indépendante annexée.

Ainsi, en vue de prévenir les risques de «course libre en avant» et en tenant compte du fait qu'une telle circuiterie opère généralement à grande vitesse, il est admis que l'on a «une course libre en avant» (ou course en avant parasite) dès que se présente le cas, pouvant aisément être détecté, où la circuiterie continue à fonctionner pendant une période supérieure à une durée de temps prédéterminée, de préférence constante. Dans ce cas, soit les impulsions d'horloge conditionnant le fonctionnement sont inhibées, c'est-à-dire sont empêchées d'être engendrées ou d'être distribuées, et la circuiterie vient alors dans l'état qui est celui résultant de l'instruction HALTE, soit la circuiterie est impérativement remise au point du programme qui définit et conditionne l'état initial correspondant au micro-programme. Les choses dépendent donc de la constatation du fait que les impulsions d'horloge de conditionnement du fonctionnement sont délivrées ou non dans tout ou partie de la circuiterie. Lorsque la détection d'un cas de «course libre en avant» a entraîné l'inhibition de la délivrance des impulsions d'horloge, c'est-à-dire a établi la situation d'inhibition, la situation de délivrance des impulsions d'horloge peut être rétablie, c'est-à-dire que la délivrance des impulsions d'horloge peut reprendre, en réponse à des signaux de déclenchement provenant d'un temporisateur interne, ou d'une bascule de déclenchement interne ou externe, etc., ce dont résulte que le programme est exécuté à partir de l'état de HALTE. En fait, ce nouveau départ a lieu avantageusement à partir de l'adresse initiale prédéterminée de la mémoire de programme, compte tenu du fait que la commande de rétablissement de la situation de délivrance des impulsions d'horloge par les signaux de déclenchement provoque le rétablissement de l'adresse initiale prédéterminée de la mémoire de programme. De toute façon, il s'ensuit que le programme retourne alors à sa «boucle» ordinaire. Ainsi, la solution précédemment mentionnée prévient adéquatement les risques de «course libre parasite en avant» dans la circuiterie.

Le dessin annexé illustre, à titre d'exemple, une forme d'exécution, pouvant se présenter sous deux différentes variantes, de l'objet de l'invention; dans ce dessin:

la fig. 1 est un schéma d'un circuit d'«enclenchement de l'alimentation et remise au clair» pouvant se présenter aussi bien avec la circuiterie objet de l'invention qu'avec une circuiterie d'un type antérieurement connu,

la fig. 2 est un diagramme présentant deux courbes montrant l'évolution des niveaux de tension en deux points du circuit d'«enclenchement de l'alimentation et remise au clair» de la fig. 1,

la fig. 3 est un schéma d'une circuiterie selon l'invention, cette fig. 3 présentant deux variantes, V_1 et V_2 respectivement dessinées en traits pointillés et en traits mixtes, de cette forme d'exécution de circuiterie,

la fig. 4 est un diagramme représentant les signaux d'impulsions d'horloge dans la circuiterie selon la fig. 3,

la fig. 5 est un diagramme représentant les niveaux logiques en fonction du temps en différents points de la forme d'exécution représentée à la fig. 3, les quatre premières courbes de cette fig. 5 concernant les deux variantes d'exécution V_1 et V_2 , tandis que les dernières courbes de cette figure concernent la variante V_2 , et

la fig. 6 est un diagramme de déroulement fonctionnel (flow chart) de la circuiterie selon la fig. 3, cette fig. 6 correspondant à la variante V_2 mais pouvant par l'admission d'une modification mineure correspondre également à la variante V_1 .

On va expliquer maintenant la forme d'exécution d'une circuiterie pour l'exécution d'un micro-programme, du type particulier en question, qui est illustrée par la fig. 3.

Sur cette figure, on note que, pour considérer la variante V_1 , il faut admettre comme établie la connexion dessinée en traits pointillés et marquée V_1 , en considérant comme inexistante la connexion dessinée en traits mixtes et marquée V_2 , tandis que pour considérer l'autre variante, V_2 , il faut admettre comme établie la connexion en traits mixtes V_2 et admettre comme inexistante la connexion en traits pointillés V_1 .

A la fig. 3, on voit en 301 un oscillateur à cristal de quartz coopérant avec un diviseur de fréquence pour former différents signaux de base. Le bloc 313 représente un circuit générateur d'impulsions d'horloge pour le fonctionnement des différents circuits électroniques, ce générateur d'impulsions d'horloge délivrant celles-ci à un circuit principal 302, par l'intermédiaire d'une porte ET 333, pour autant que le signal sur la connexion 335, qui commande la porte 333, soit au niveau «1». Le circuit principal 302 comprend un compteur de programme 303 qui désigne les adresses dans une mémoire de programme 304 qui est constituée, dans cette forme d'exécution, par une mémoire ROM (Reed Only Memory). La micro-instruction qui est lue dans la mémoire de programme 304 (constituant un premier circuit de mémoire) est emmagasinée dans un registre d'instructions 305 d'où elle est lue ensuite au moyen d'un décodeur (non représenté) relié au registre 305, afin de commander d'autres circuits de la circuiterie par l'intermédiaire de la ligne omnibus d'instructions 311.

En 306, on voit un indicateur de données qui désigne les adresses dans la mémoire de données (second circuit de mémoire) 307 qui, dans cette forme d'exécution, est une mémoire du type RAM (Random Access Memory). Le circuit 308 constitue le circuit (ou l'unité) d'«entrée/sortie» de la mémoire RAM 307, par lequel les données sont lues ou inscrites. L'unité 310 est un circuit d'opérations logiques (et arithmétiques) pour effectuer des opérations telles que des additions, des soustractions, des inversions, des transferts et révolutions de bits, etc.; un accumulateur 309 coopère avec le circuit de travail 310, lui servant de registre de travail.

A la fig. 3, on voit également un circuit de commande de fonctionnement 334 qui comprend un circuit de commande de mise en fonction et d'arrêt du système, c'est-à-dire un circuit de commande des impulsions d'horloge qui établit soit la génération (ou la délivrance) des impulsions d'horloge, soit leur inhibition. Ce circuit de commande de fonctionnement 334 comprend également un circuit de commande temporisée qui fournit une information lorsqu'il a mesuré que le signal d'impulsions d'horloge a été continuellement délivré au circuit principal 302 pendant une période qui excède une durée prédéterminée établie de préférence d'une façon constante. L'effet de l'information délivrée, à la sortie d'une porte OU INVERSE 323, par le circuit de commande temporisée est différent selon qu'il s'agit de la variante V_1 ou de la variante V_2 . Dans la variante V_1 , cette information, c'est-à-dire le niveau «1» qui apparaît à la sortie de la porte OU INVERSE 323 lorsque les conditions précédemment mentionnées sont établies, agit sur le compteur de programme 303 pour établir l'adresse de la mémoire de programme, désignée par le compteur de programme, à l'adresse initiale du programme pour définir et établir l'état initial du circuit. Dans le cas de la variante V_2 , cette information, c'est-à-dire ce niveau «1» qui apparaît lorsque les impulsions d'horloge ont été délivrées durant plus d'une certaine période de temps déterminée, agit

sur le circuit de commande d'inhibition des impulsions d'horloge pour stopper la délivrance de celles-ci. Ceci se fait, d'une façon qui sera examinée en détail plus loin, par le biais du niveau appliqué sur le conducteur 335 qui commande la porte ET 333. Lorsque le niveau sur la ligne de signal 335 est «1», la porte 333 est passante et les impulsions d'horloge sont délivrées, lorsque ce niveau est «0», la porte 333 est bloquée et les impulsions d'horloge ne sont pas délivrées au circuit principal 302. On note encore que les signaux d'impulsions d'horloge $\varnothing 1$ et $\varnothing 2$ correspondent à ce que montre la fig. 4. Les impulsions d'horloge $\varnothing 1$ commandent les entrées d'horloge des deux bascules 319 et 320 du circuit de commande d'inhibition d'impulsions d'horloge, tandis que les impulsions d'horloge $\varnothing 2$ commandent des portes cadencées branchées sur les entrées D, de données, de ces deux bascules (également dénommées «verrous» ou «drapeaux» dans le langage des ordinateurs et «flip-flops» dans le langage des circuits électroniques).

Lorsqu'une instruction d'arrêt du fonctionnement de la circuiterie, c'est-à-dire par exemple une instruction de HALTE, est délivrée par la mémoire ROM 304, à la fig. 3 sur la ligne 312, la sortie d'une porte ET 317, dans le circuit de commande d'inhibition des impulsions d'horloge, se trouve au niveau logique «1», pour autant que les deux bascules 319 et 320 aient été à l'état inactif, c'est-à-dire aient eu un niveau «1» sur leur sortie \bar{M} , ce qui correspond à la situation de délivrance des impulsions (niveau «1» sur la ligne «335» en provenance de la sortie \bar{M} de la bascule 319). Ce niveau logique «1» à la sortie de la porte ET 317 est inscrit dans le verrou (bascule ou flip-flop) 319 par l'intermédiaire de la porte OU 318, en réponse à une impulsion du signal d'impulsions d'horloge $\varnothing 1$. En conséquence, la ligne 335, alimentée par la sortie \bar{M} de la bascule 319 passe au niveau «0», et la porte 333 bloque le passage des impulsions d'horloge depuis le circuit générateur d'impulsions d'horloge 313 sur le circuit principal 302; la circuiterie se trouve en situation d'inhibition (d'arrêt).

Ceci est le fonctionnement normal qui ne fait pas encore intervenir le circuit de commande temporisée. Dans la situation d'inhibition où les impulsions d'horloge ne sont pas transmises au circuit principal 302, un signal de déclenchement, destiné à rétablir la situation de délivrance des impulsions, peut être fourni par le circuit «timer» 315 ou peut consister en un signal fourni de l'extérieur par une voie d'entrée 314. Ce signal de déclenchement est de toute façon appliqué par une porte OU INVERSE 316 dont la sortie délivrait un niveau «1» depuis que le niveau «0» se présentait à la sortie \bar{M} de la bascule 319. En réponse au signal de déclenchement, la sortie de la porte OU INVERSE 316 passe au niveau logique «0», et ce dernier est transmis, par la porte OU 318, sur l'entrée D de la bascule 319. Ce niveau est inscrit dans cette bascule (ou verrou) 319, en réponse à la prochaine impulsion d'horloge du signal $\varnothing 1$. Dès ce moment, la porte ET 333 est à nouveau ouverte, du fait du niveau «1» qui est revenu sur la sortie \bar{M} de la bascule 319, et les impulsions d'horloge sont à nouveau appliquées au circuit principal 302. La situation de délivrance des impulsions est rétablie. Simultanément, l'adresse initiale est établie dans le compteur de programme 303 en réponse au signal différentiel de la sortie \bar{M} de la bascule 319 et de la sortie \bar{M} de la bascule 320, signal différentiel qui apparaît à la sortie de la porte OU INVERSE 323 lorsque les deux entrées de cette porte reçoivent le niveau «0», ce qui se produit seulement de manière transitoire, du fait du retard que la porte cadencée 321 établit pour le basculement de la bascule 320 par rapport à celui de la bascule 319. Dans ce cas, tous les éléments binaires (bits) qui constituent le compteur de programme 303 sont remis à zéro et l'adresse initiale est constituée par l'adresse «0». C'est ainsi qu'est exécuté le programme commandé en correspondance avec une

commande d'entrée provenant du circuit «timer» interne 115 ou de l'entrée d'impulsions 314. Dans le cas de la variante V_2 , cette fonction se produit après intervention d'une instruction HALTE, ou, comme on va le voir, après intervention d'une mise en situation d'inhibition par suite de détection d'une «course libre en avant». Dans le cas de la variante V_1 , cette fonction se produit seulement après intervention d'une instruction HALTE, seule apte à amener la situation d'inhibition.

Lorsque le circuit principal 302 est livré à une «course libre en avant» du fait par exemple de l'instabilité de la source de tension, ou d'une autre cause similaire, le programme continue à être parcouru sans parvenir à une fin, et l'instruction HALTE n'est pas délivrée sur la ligne 312. En conséquence, la ligne 335 continue de présenter le niveau «1». Dans ce cas, en supposant, par exemple que le signal d'impulsions d'horloge $\varnothing 1$ est un signal à 16 KHz formé à partir d'un signal à 32 KHz, lorsqu'un signal à 1 Hz sera compté quatre fois au moyen des flip-flops 325 et 326, un signal synchronisé avec le signal d'impulsions d'horloge $\varnothing 1$ sera obtenu à la sortie de la porte OU INVERSE 323, en réponse au niveau «0» sur les sorties \bar{Q} des bascules ou flip-flops 327 et 328, comme cela est représenté par la courbe 323 de la fig. 5. Dans ce cas, un fonctionnement de plus de 4 sec est considéré comme étant une «course libre en avant». Concernant l'action du signal sortant de la porte OU INVERSE 323, il y a lieu de distinguer entre les deux variantes V_1 et V_2 . Dans le cas de la variante V_1 , le signal à la sortie de la porte OU INVERSE 323 met le compteur de programme 303 sur une adresse adéquate, sur laquelle un programme pour déterminer l'état initial du circuit est emmagasiné dans la mémoire ROM 304. La voie pour prédéterminer le programme est celle de la mise au clair totale de la mémoire RAM 307, ou de la mise au clair totale des éléments binaires, éléments drapeaux, etc.

Dans le cas de la variante V_2 , le signal à la sortie de la porte OU INVERSE 323 fait basculer la bascule verrou (ou flip-flop) 319, par l'application d'un niveau «1» sur l'entrée D de cette bascule, par l'intermédiaire de la porte OU 318. Ainsi, la sortie \bar{M} de la bascule ou verrou 319 passe obligatoirement au niveau logique «0», ce qui a pour effet de bloquer la porte ET 333 et de stopper la délivrance des impulsions d'horloge au circuit principal 302. Les flip-flops 325, 326 et 327 sont remis à zéro en réponse au signal provenant des portes composées 329 et 330, compte tenu également de l'occurrence de l'impulsion du signal d'impulsions d'horloge $\varnothing 1$ appliquée à l'inverseur 331. En temps de fonctionnement normal, ces flip-flops sont remis à zéro en réponse au signal sortant de la porte OU INVERSE 322, au moment où le retour de la situation de fonctionnement, est commandé par l'agencement de déclenchement 314, 315, 316.

On remarque que, aussi bien dans le cas de la variante V_1 que dans celui de la variante V_2 , une remise en fonctionnement à l'aide de la commande par l'entrée 314 d'un signal extérieur ou par le «timer» 315 provoque une remise à zéro du compteur de programme 303 dans le circuit principal 302, par l'intermédiaire de la porte 322, qui produit une impulsion durant l'intervalle de temps où la porte 319 a déjà basculé sous l'effet de la commande tandis que la porte 320 n'a pas encore basculé (niveau «0» sur la sortie \bar{M} de la bascule 319 et simultanément sur la sortie \bar{M} de la bascule 320). Le fonctionnement de la porte OU INVERSE 322 est le même pour les deux variantes considérées.

La fig. 6 représente le diagramme de l'écoulement fonctionnel, selon le mode de représentation très schématique des ordinateurs, dans le cas de la variante V_2 . Pour que ce schéma corresponde à la variante V_1 , il faudrait que la dernière ligne

horizontale, qui ramène le traitement du signal de timer sur l'instruction HALTE, soit dirigée vers un autre élément du programme, celui qui a été défini dans le cadre des explications particulières concernant la variante V1.

On note encore que, dans la forme d'exécution considérée, le temps limite de la commande temporisée a été établi à 4 sec, c'est-à-dire qu'un fonctionnement d'une durée supérieure à 4 sec est considéré comme impliquant une «course libre en avant». Il est clair toutefois qu'une quelconque autre

valeur de temps pourrait adéquatement être établie, notamment en fonction du temps effectif utilisé entre le déclenchement et l'exécution de l'instruction d'arrêt de la circuiterie, dans le cas d'un fonctionnement normal de celle-ci.

5 Comme on l'a déjà indiqué, la conception particulière proposée fournit les mesures techniques adéquates pour libérer la circuiterie des risques inhérents à l'état indéfini, c'est-à-dire des risques de «course libre parasite en avant» lorsqu'il arrive que la circuiterie parvienne à l'état indéfini.

FIG. 1

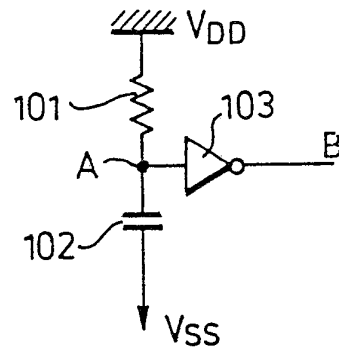
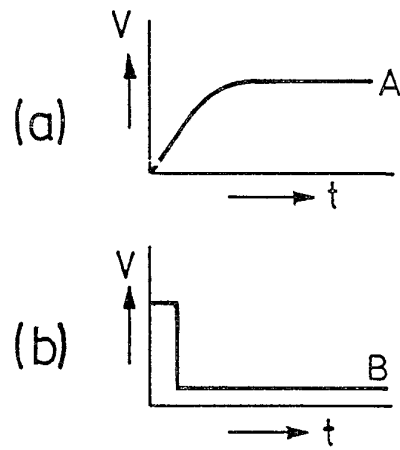
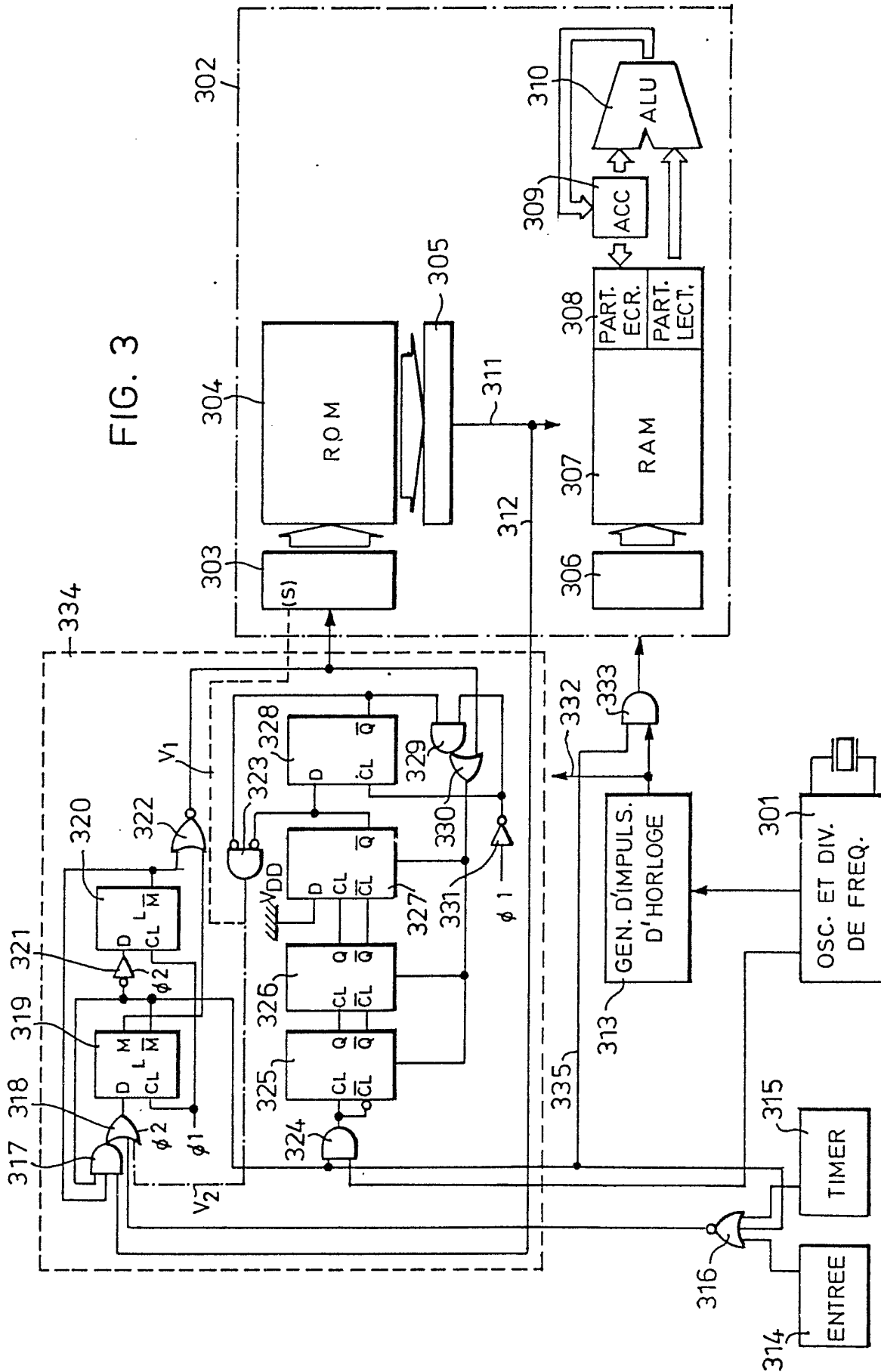


FIG. 2





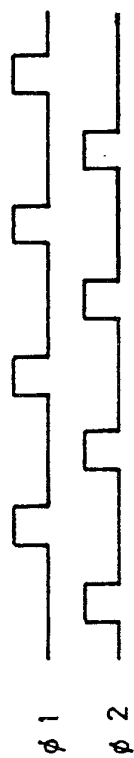


FIG. 4

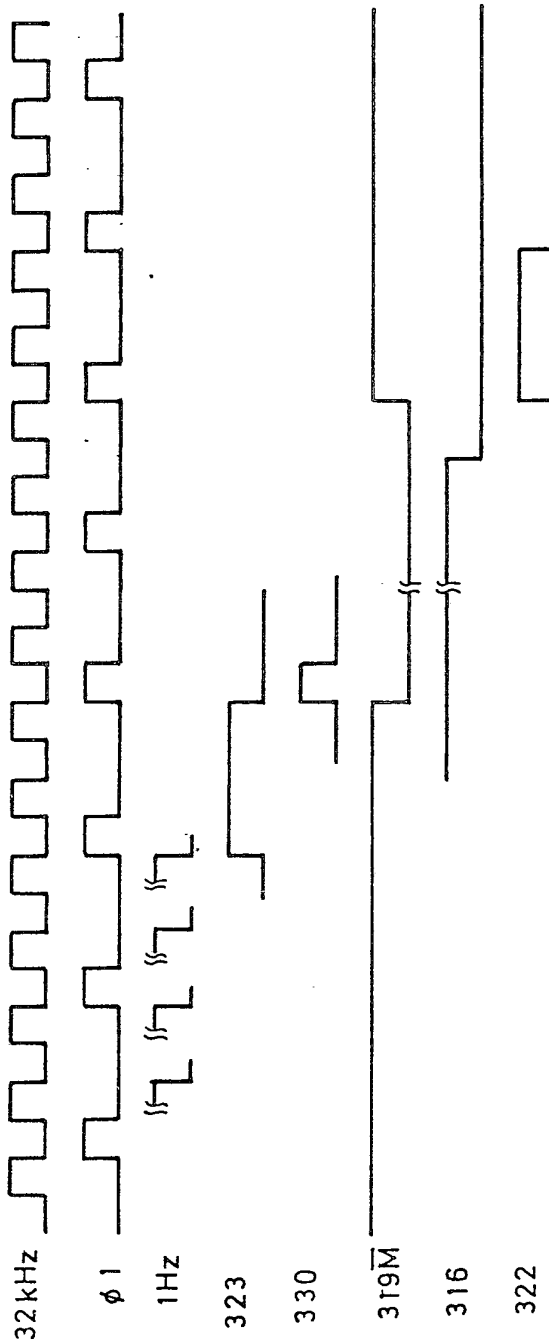


FIG. 5

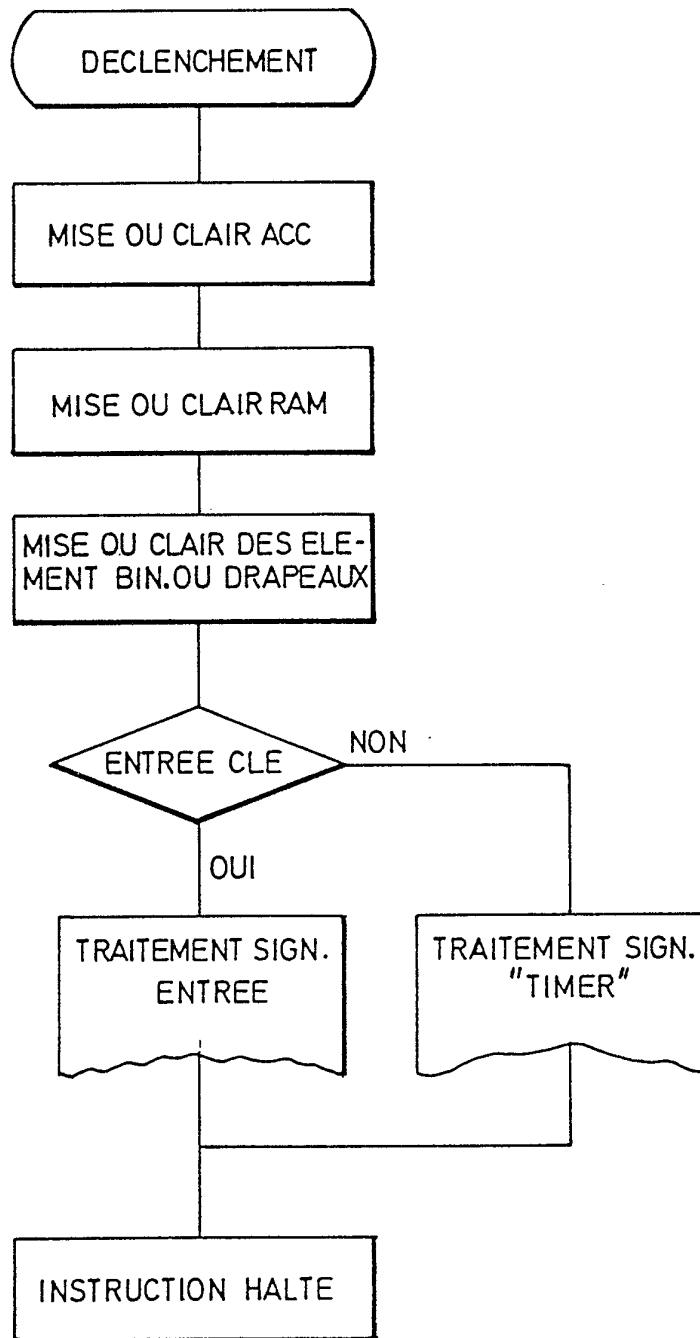


FIG. 6