

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 27/10 (2006.01)

H01L 21/822 (2006.01)



[12] 发明专利说明书

专利号 ZL 03148430.1

[45] 授权公告日 2007 年 12 月 26 日

[11] 授权公告号 CN 100358145C

[22] 申请日 2003.6.27 [21] 申请号 03148430.1

[30] 优先权

[32] 2002. 6. 27 [33] KR [31] 36414/2002

[32] 2002. 6. 28 [33] KR [31] 37059/2002

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 朴炳俊

[56] 参考文献

US 6025624 A 2000.2.15

CN 1172347 A 1998.2.4

US 5168073 A 1992.12.1

审查员 王 欣

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

代理人 谢丽娜 谷惠敏

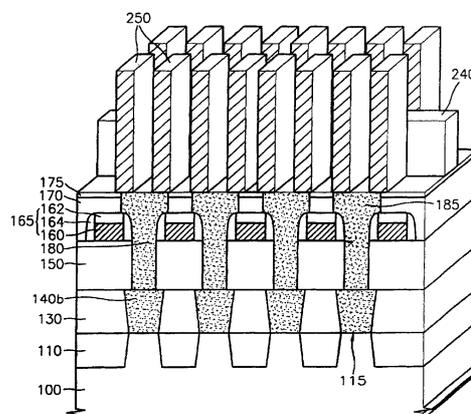
权利要求书 13 页 说明书 19 页 附图 34 页

[54] 发明名称

半导体存储器件及其制造方法

[57] 摘要

通过在模制氧化层图形侧壁上重复地形成导电和绝缘间隔层，可以制造用于半导体存储器件的存储节点，由此得到可以增加存储节点电极表面积的精细线图形。也提供支撑物，以支撑至少一个独立的存储节点电极，由此可以减少或防止存储节点电极倒塌或弯向相邻的存储节点电极。



1. 一种半导体存储器件，包括：

半导体衬底；

半导体衬底上的层间绝缘层；

层间绝缘层中的存储节点接触栓塞；

存储节点电极，存储节点电极包括以预定的间隔隔开，同时具有预定高度的多个导电线图形，节点电极接触存储节点接触栓塞；以及

存储节点电极之间的支撑物，它垂直于存储节点电极的导电线图形的延伸方向延伸；

其中，通过存储器件的单位单元中选定存储节点之间的绝缘线图形来隔开存储节点电极。

2. 根据权利要求1的半导体存储器件，其中线图形包括平面图上的直线。

3. 根据权利要求1的半导体存储器件，其中线图形包括平面图上的波形。

4. 根据权利要求1的半导体存储器件，其中支撑物的高度小于线图形的图形的高度。

5. 根据权利要求1的半导体存储器件，其中支撑物包括绝缘层。

6. 根据权利要求1的半导体存储器件，其中在层间绝缘层上还包
括腐蚀终止层，并且存储节点栓塞延伸到腐蚀终止层的表面。

7. 一种半导体存储器件，包括：

包括多个有源区的半导体衬底、在有源区上穿越的多个字线结构、字线结构的各边处的有源区上的源和漏区，以及与字线结构交叉、电

连接漏区并且在有源区之间穿过的多个位线；

在半导体衬底上的层间绝缘层；

层间绝缘层上的腐蚀终止层；

形成在层间绝缘层和腐蚀终止层中的存储节点接触栓塞；

存储节点电极，包括以预定的间隔隔开，同时具有预定高度的多个导电线图形，它接触存储节点接触栓塞；以及

存储节点电极之间的支撑物，并且垂直于存储节点电极的线图形的延伸方向延伸；

其中，多个线图形包括直线。

8. 根据权利要求 7 的半导体存储器件，其中导电线图形平行于位线结构延伸；以及

支撑物平行于字线结构，并穿越字线结构和对应于漏区的隔离层之间的漏区。

9. 根据权利要求 7 的半导体存储器件，其中导电线图形平行于字线结构延伸；以及

支撑物平行于位线结构并且与每个位线结构重叠。

10. 根据权利要求 7 的半导体存储器件，其中支撑物的高度小于线图形的高度。

11. 根据权利要求 7 的半导体存储器件，其中支撑物包括绝缘层。

12. 一种半导体存储器件，包括：

具有多个有源区的半导体衬底、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区并且在有源区之间穿过的多个位线；

在半导体衬底上的层间绝缘层；

层间绝缘层上的腐蚀终止层；

形成在层间绝缘层和腐蚀终止层中的存储节点接触栓塞；

存储节点电极，包括以相同的间隔隔开，同时具有特定高度的多个导电线图形，接触存储节点接触栓塞；以及

存储节点电极之间的支撑物，并且垂直于存储节点电极的线图形的延伸方向延伸；

其中，多个线图形包括平面图中的波形。

13. 根据权利要求 12 的半导体存储器件，其中导电线图形平行于位线结构延伸；以及

支撑物平行于字线结构并穿越字线结构和对应于漏区的隔离层之间的漏区。

14. 根据权利要求 12 的半导体存储器件，其中导电线图形平行于字线结构延伸；以及

支撑物平行于位线结构并且与每个位线结构重叠。

15. 根据权利要求 12 的半导体存储器件，其中支撑物的高度小于线图形的高度。

16. 根据权利要求 12 的半导体存储器件，其中支撑物包括绝缘层。

17. 一种半导体存储器件的制造方法，包括：

层间绝缘层淀积在半导体衬底上；

多个存储节点接触栓塞以特定的间隔形成在层间绝缘层中；

模制氧化层图形以特定的间隔形成在层间绝缘膜上，来露出存储节点接触栓塞；

通过在模制氧化层图形的侧壁上交替重复地形成导电线图形和绝缘线图形填充模制氧化层图形之间的空间；

通过腐蚀一部分模制氧化层图形、导电线图形以及绝缘线图形来垂直于模制氧化层图形形成沟槽；以及

通过选择性地除去模制氧化层图形和绝缘线图形形成存储节点电极。

18. 根据权利要求 17 的半导体存储器件的制造方法，其中形成模制氧化层图形以便每个存储节点栓塞位于相邻的模制氧化层图形之间。

19. 根据权利要求 17 的半导体存储器件的制造方法，其中形成模制氧化层图形以便两个存储节点栓塞位于在相同线上相邻的模制氧化层图形之间。

20. 根据权利要求 17 的半导体存储器件的制造方法，其中模制氧化层图形形成为平面图中的直线。

21. 根据权利要求 17 的半导体存储器件的制造方法，其中模制氧化层图形形成为平面图中的波形，以便将导电线图形形成为平面图中的波形。

22. 根据权利要求 17 的半导体存储器件的制造方法，其中使用导电线图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在模制氧化层图形的侧壁上形成导电间隔层；

在导电间隔层上形成绝缘间隔层；

重复形成导电间隔层和形成绝缘间隔层至少一次；以及

化学机械抛光模制氧化层图形、导电间隔层以及绝缘间隔层形成导电线图形和绝缘线图形。

23. 根据权利要求 22 的半导体存储器件的制造方法，其中形成导电间隔层以接触存储节点的接触栓塞。

24. 根据权利要求 22 的半导体存储器件的制造方法，其中当重复

形成导电间隔层和绝缘间隔层时，最终形成绝缘间隔层。

25. 根据权利要求 17 的半导体存储器件的制造方法，其中使用导电线图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在层间绝缘层和模制氧化层图形上淀积第一导电层；

在第一导电层上形成绝缘层；

通过各向异性腐蚀绝缘层和第一导电层形成第一导电间隔层和绝缘间隔层；

在绝缘间隔层上形成第二导电间隔层；以及

化学机械抛光模制氧化层图形、第一导电间隔层、绝缘间隔层和第二导电间隔层。

26. 根据权利要求 17 的半导体存储器件的制造方法，还包括在形成槽和形成存储节点电极之间的槽中形成支撑物。

27. 根据权利要求 26 的半导体存储器件的制造方法，其中形成支撑物包括：

淀积绝缘层来填充槽；以及

腐蚀绝缘层以将绝缘层保留在槽中。

28. 根据权利要求 27 的半导体存储器件的制造方法，其中通过湿腐蚀法形成绝缘层。

29. 根据权利要求 27 的半导体存储器件的制造方法，其中腐蚀绝缘层以具有小于导电线图形高度的高度。

30. 根据权利要求 27 的半导体存储器件的制造方法，其中包括支撑物的绝缘层具有与模制氧化层图形和绝缘线图形不同的腐蚀选择性。

31. 一种半导体存储器件的制造方法，包括：

制备半导体衬底，在半导体衬底中包括多个有源区、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线；

层间绝缘膜形成在半导体衬底上；

腐蚀终止层形成在层间绝缘层上；

存储节点接触栓塞以特定的间隔形成在层间绝缘层和腐蚀终止层中；

多个模制氧化层以特定的间隔形成在腐蚀终止层上，露出存储节点接触栓塞；

通过在模制氧化层图形的侧壁上交替地形成至少一个导电线图形和绝缘线图形填充模制氧化层图形之间的空间，以便符合模制氧化层图形的形状；

通过腐蚀一部分模制氧化层图形、导电线图形以及绝缘线图形垂直于模制氧化层图形形成沟槽；

支撑物形成在沟槽中；以及

通过选择性地除去模制氧化层图形和绝缘线图形形成存储节点电极；

其中模制氧化层图形延伸成直线，模制氧化层图形和支撑物将每个单元中的存储节点电极分开。

32. 根据权利要求 31 的半导体存储器件的制造方法，其中形成模制氧化层图形，以便每个存储节点栓塞位于相邻的模制氧化层图形之间。

33. 根据权利要求 31 的半导体存储器件的制造方法，其中形成模制氧化层图形，以便两个存储节点栓塞位于在相同线上相邻的模制氧化层图形之间。

34. 根据权利要求 31 的半导体存储器件的制造方法，其中模制氧

化层图形形成为平行于位线结构。

35. 根据权利要求 31 的半导体存储器件的制造方法，其中模制氧化层图形形成为平行于字线结构。

36. 根据权利要求 35 的半导体存储器件的制造方法，其中模制氧化层图形形成在字线结构和隔离层区之间的漏区上，该隔离层区对应于漏区。

37. 根据权利要求 31 的半导体存储器件的制造方法，其中使用导电线路图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在模制氧化层图形的侧壁上形成导电间隔层；

在导电间隔层上形成绝缘间隔层；

重复形成导电间隔层和形成绝缘间隔层至少一次；以及

化学机械抛光模制氧化层图形、导电间隔层以及绝缘间隔层来形成导电线路图形和绝缘线图形。

38. 根据权利要求 37 的半导体存储器件的制造方法，其中形成导电间隔层以接触存储节点的接触栓塞。

39. 根据权利要求 37 的半导体存储器件的制造方法，其中当重复形成导电间隔层和绝缘间隔层时，最终形成绝缘间隔层。

40. 根据权利要求 31 的半导体存储器件的制造方法，其中使用导电线路图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在层间绝缘层和模制氧化层图形上淀积第一导电层；

在第一导电层上形成绝缘层；

通过各向异性腐蚀绝缘层和第一导电层来形成第一导电间隔层和绝缘间隔层；

在绝缘间隔层上形成第二导电间隔层；以及

化学机械抛光模制氧化层图形、第一导电间隔层、绝缘间隔层和第二导电间隔层。

41. 根据权利要求 31 的半导体存储器件的制造方法，其中形成支撑物包括：

淀积绝缘层以填充槽；以及
腐蚀绝缘层以将绝缘层保留在槽中。

42. 根据权利要求 41 的半导体存储器件的制造方法，其中通过湿腐蚀法形成绝缘层。

43. 根据权利要求 41 的半导体存储器件的制造方法，其中腐蚀绝缘层以具有小于导电线图形高度的高度。

44. 根据权利要求 41 的半导体存储器件的制造方法，其中包括支撑物的绝缘层具有与模制氧化层图形和绝缘线图形不同的腐蚀选择性。

45. 一种半导体存储器件的制造方法，包括：

制备半导体衬底，在半导体衬底中包括多个有源区、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线；

层间绝缘膜形成在半导体衬底上；

腐蚀终止层形成在层间绝缘层上；

存储节点接触栓塞以特定的间隔形成在层间绝缘层和腐蚀终止层中；

平面图上为波形的多个模制氧化层以特定的间隔形成在腐蚀终止层上，以露出存储节点接触栓塞；

通过在模制氧化层图形的侧壁上交替地形成至少一个导电线图形和绝缘线图形填充模制氧化层图形之间的空间，以便符合模制氧化层

图形的形状；

通过腐蚀一部分模制氧化层图形、导电线图形以及绝缘线图形来垂直于模制氧化层图形形成沟槽；

支撑物形成在沟槽中；以及

通过选择性地除去模制氧化层图形和绝缘线图形形成存储节点电极；

其中，模制氧化层图形和支撑物将每个单元中的存储节点电极分开。

46. 根据权利要求 45 的半导体存储器件的制造方法，其中形成模制氧化层图形，以便每个存储节点栓塞位于相邻的模制氧化层图形之间。

47. 根据权利要求 45 的半导体存储器件的制造方法，其中形成模制氧化层图形，以便两个存储节点栓塞位于在相同线上相邻的模制氧化层图形之间。

48. 根据权利要求 45 的半导体存储器件的制造方法，其中模制氧化层图形沿位线结构的延伸方向形成模制氧化层图形。

49. 根据权利要求 48 的半导体存储器件的制造方法，其中模制氧化层图形的脊部位于存储接点接触栓塞之间，模制氧化层图形的谷部位于字线结构之间的漏区或对应于漏区的隔离层上。

50. 根据权利要求 49 的半导体存储器件的制造方法，其中通过连接模制氧化层图形的脊部形成的线为平行于位线结构的直线。

51. 根据权利要求 48 的半导体存储器件的制造方法，其中模制氧化层图形的脊部和谷部分别位于存储接点接触栓塞之间。

52. 根据权利要求 47 的半导体存储器件的制造方法，其中模制氧化层图形沿字线结构的延伸方向形成模制氧化层图形。

53. 根据权利要求 47 的半导体存储器件的制造方法，其中模制氧化层图形形成在字线结构之间的漏区或对应于漏区的隔离层上。

54. 根据权利要求 53 的半导体存储器件的制造方法，其中通过连接模制氧化层图形的脊部形成的线为平行于字线结构的直线。

55. 根据权利要求 45 的半导体存储器件的制造方法，其中使用导电线图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在层间绝缘层上淀积用于存储节点电极的导电层；

在用于存储节点电极的导电层上形成绝缘层；

化学机械抛光用于存储节点电极的导电层和绝缘层。

56. 根据权利要求 45 的半导体存储器件的制造方法，其中使用导电线图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在模制氧化层图形的侧壁上形成导电间隔层；

在导电间隔层上形成绝缘间隔层；

重复形成导电间隔层和形成绝缘间隔层至少一次；以及

化学机械抛光模制氧化层图形、导电间隔层以及绝缘间隔层形成导电线图形和绝缘线图形。

57. 根据权利要求 56 的半导体存储器件的制造方法，其中形成导电间隔层以接触存储节点的接触栓塞。

58. 根据权利要求 56 的半导体存储器件的制造方法，其中当重复形成导电间隔层和绝缘间隔层时，最终形成绝缘间隔层。

59. 根据权利要求 45 的半导体存储器件的制造方法，其中使用导

电线图形和绝缘线图形填充模制氧化层图形之间的空间包括：

在层间绝缘层和模制氧化层图形上淀积第一导电层；

在第一导电层上形成绝缘层；

通过各向异性腐蚀绝缘层和第一导电层形成第一导电间隔层和绝缘间隔层；

在绝缘间隔层的侧壁上形成第二导电间隔层；以及

化学机械抛光模制氧化层图形、第一导电间隔层、绝缘间隔层和第二导电间隔层。

60. 根据权利要求 45 的半导体存储器件的制造方法，其中形成支撑物包括：

淀积绝缘层来填充槽；以及

腐蚀绝缘层以将绝缘层保留在槽中。

61. 根据权利要求 60 的半导体存储器件的制造方法，其中通过湿腐蚀法形成绝缘层。

62. 根据权利要求 60 的半导体存储器件的制造方法，其中腐蚀绝缘层以具有小于导电线图形高度的高度。

63. 根据权利要求 60 的半导体存储器件的制造方法，其中包括支撑物的绝缘层具有与模制氧化层图形和绝缘线图形不同的腐蚀选择性。

64. 一种半导体存储器件的存储节点，包括：

定义了面向模制氧化层图形侧壁的半导体存储器件上的一对间隔开的模制氧化层图形；

一对第一导电间隔层，每一个位于一个面向模制氧化层图形侧壁上，并且相互面对；

一对第一绝缘间隔层，每一个位于一对第一导电间隔层的一个之

上，与一个面向模制氧化层图形侧壁相对；

一对第二导电间隔层，每一个位于一对第一绝缘间隔层的一个上，并与第一导电间隔层对中的一个相对；

至少一个第二绝缘间隔层提供在一对第二导电间隔层之间。

65. 根据权利要求 64 的存储节点，其中至少一个绝缘间隔层在一对第二导电间隔层之间延伸。

66. 一种用于半导体存储器件的存储节点，包括：

从半导体存储衬底伸出第一距离的多个独立存储节点电极；以及支撑物，构形成支撑至少一个独立存储节点电极，并从半导体存储衬底伸出小于第一距离的第二距离。

67. 根据权利要求 66 的存储节点，其中多个独立存储节点电极沿两个隔开的行延伸，并且支撑物在两个隔开的行之间延伸。

68. 一种用于半导体存储器件的存储节点的制造方法，包括：

在定义了面向模制氧化层图形侧壁的半导体存储器件上形成间隔开的模制氧化层图形；

第一导电间隔层形成在每一个面向模制氧化层图形侧壁上；

第一绝缘间隔层形成在每一个第一导电间隔层上；

第二导电间隔层形成在每个第一绝缘间隔层上；以及

至少一个第二绝缘间隔层形成在一对第二导电间隔层上。

69. 根据权利要求 68 的方法，其中形成第一导电间隔层包括：在每个面向模制氧化层图形侧壁上和两者之间的半导体存储器件的衬底上保形地形成第一导电层；以及

各向异性地腐蚀第一导电层，以除去两者之间的半导体存储器件的衬底上的至少一些第一导电层，以限定第一导电层。

70. 根据权利要求 69 的方法，其中形成第一绝缘间隔层包括：在每个第一导电间隔层和两者之间的半导体存储器件的衬底上保形地形成第一绝缘层；以及

各向异性地腐蚀第一绝缘层，以除去两者之间的半导体存储器件的衬底上的至少一些第一绝缘层，以限定第一绝缘层。

71. 根据权利要求 70 的方法，其中形成第二导电间隔层包括：在每个面向模制氧化层图形侧壁上，和两者之间的半导体存储器件的衬底上保形地形成第二导电层；以及

各向异性地腐蚀第二绝缘层，以除去两者之间的半导体存储器件的衬底上的至少一些第二绝缘层，以限定第二绝缘层。

72. 一种用于半导体存储器件的存储节点的制造方法，包括：

形成从半导体存储衬底伸出第一距离的多个独立存储节点电极；

以及

支撑物，构形成支撑至少一个独立存储节点电极，并从半导体存储衬底伸出小于第一距离的第二距离。

73. 根据权利要求 72 的方法，其中多个独立存储节点电极沿两个隔开的行延伸，并且支撑物在两个隔开的行之间延伸。

半导体存储器件及其制造方法

相关申请

本申请要求 2002 年 6 月 27 日申请的韩国专利申请 No.2002-0036414 的优先权，在这里作为参考引入其公开内容。

技术领域

本发明涉及半导体存储器件及其制造方法，特别涉及用于半导体存储器件的存储节点及其制造方法。

背景技术

随着半导体存储器件的高度集成，单位单元的面积以及单元之间的间距减小。然而，需要在小区域内具有大电容量的电容器，以提供预定的电容量。如本领域的普通技术人员公知的，半导体存储器件的电容器包括存储节点电极的下电极、也称做极板电极的上电极以及两者之间的介质层。确保电容器的大电容量的常规方法包括使用介质材料作为介质层、减小介质层的厚度、和/或增加电容器的存储节点电极的表面积。

增加存储节点电极表面积的方法包括形成三维存储节点电极，例如圆柱形或凹形电极。

图 1 示出了常规凹形存储节点电极的剖面图。

参考图 1，层间绝缘层 12 形成在具有如 MOS 晶体管的电路元件的（未示出）半导体衬底 10 上。层间绝缘层 12 包括存储节点接触栓塞 14，栓塞已公知用于将选定的 MOS 晶体管的源区（未示出）与将在随后的工艺中形成的存储节点电极 16 连接。此后，杯形凹面存储

节点电极 16 形成在存储节点接触栓塞 14 和层间绝缘层 12 的预定部分上。形成存储节点电极 16 的方法如下。首先具有预定厚度的模制 (mold) 氧化层 (未示出) 淀积在包括存储节点接触栓塞 14 的层间绝缘层 12 上。将模制氧化层腐蚀成孔形, 直到露出存储节点接触栓塞 14, 由此定义出形成存储节点电极的区域。此后, 导电层 (未示出) 和节点隔离绝缘层 (未示出) 随后形成在模制氧化层上, 以接触露出的存储节点接触栓塞 14。化学机械抛光导电层和节点隔离绝缘层露出模制氧化层的表面。此后, 通过常规的方法除去节点隔离绝缘层和导电层, 以便形成凹形存储节点电极 16。

然而, 通过以上介绍的方法形成凹形存储节点电极 16 具有以下问题。

为了制造具有大电容量的存储节点电极, 需要在有限的面积内增加存储节点电极的高度。此外, 为了增加存储节点电极的高度, 需要增加模制氧化层的厚度。此时, 当腐蚀模制氧化层以定义形成存储节点电极的区域时, 在孔的侧壁上产生大的斜面, 并且露出的存储节点接触孔的临界尺寸减小。因此, 薄和高存储节点电极的下部会变窄, 由此存储节点电极变得不稳定。此外, 相邻存储节点电极之间的距离不会减小, 由此很难提供存储节点电极之间的绝缘。

此外, 由于在随后工艺中产生的热应力, 一些薄弱的存储节点电极会倒塌或断裂, 并在单元存储节点电极之间产生桥连, 由此造成器件中的缺陷。

发明内容

本发明的一些实施例提供了一种半导体存储器件, 包括半导体衬底、半导体衬底上的层间绝缘层、层间绝缘层中的存储节点接触栓塞、以及存储节点电极, 存储节点电极包括以预定的间隔隔开同时具有预定高度的多个导电线图形, 节点电极接触存储节点接触栓塞, 其中通

过存储器件的单位单元中选定存储节点之间的绝缘线图形隔开存储节点电极。

本发明的其它实施例提供了一种半导体存储器件，包括具有多个有源区的半导体衬底上的层间绝缘层、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线；层间绝缘层上的腐蚀终止层；形成在层间绝缘层和腐蚀终止层中的存储节点接触栓塞；存储节点电极，包括以预定的间隔隔开同时具有预定高度的多个导电线图形，接触存储节点接触栓塞；以及存储节点电极之间的支撑物，垂直于存储节点电极的线图形的延伸方向。在这些实施例中，多个线图形形成直线。

本发明的其它实施例提供了一种半导体存储器件，包括具有多个有源区的半导体衬底上的层间绝缘层、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线；层间绝缘层上的腐蚀终止层；形成在层间绝缘层和腐蚀终止层中的存储节点接触栓塞；存储节点电极，包括以相同的间隔隔开同时具有特定高度的多个导电线图形，接触存储节点接触栓塞；以及存储节点电极之间的支撑物，垂直于存储节点电极的线图形的延伸方向。在这些实施例中，在多个线图形形成平面图中的波形。

本发明的其它实施例提供了半导体存储器件的制造方法。在这些方法中，层间绝缘层淀积在半导体衬底上，多个存储节点接触栓塞以特定的间隔形成在层间绝缘层中。此后，模制氧化层图形以特定的间隔形成在层间绝缘膜上，露出存储节点接触栓塞，通过在模制氧化层图形的侧壁上交替重复地形成导线图形和绝缘线图形填充模制氧化层图形之间的空间。通过腐蚀一部分模制氧化层图形、导线图形以及绝缘线图形垂直于模制氧化层图形形成沟槽。通过选择性地除去模制氧

化层图形和绝缘线图形形成存储节点电极。

根据本发明的另一些实施例，提供了半导体存储器件的制造方法。在这些方法中，制备半导体衬底，在半导体衬底中包括多个有源区、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线。层间绝缘膜形成在半导体衬底上，腐蚀终止层形成在层间绝缘层上，存储节点接触栓塞以特定的间隔形成在层间绝缘层和腐蚀终止层中。此后，多个模制氧化层以特定的间隔形成在腐蚀终止层上，露出存储节点接触栓塞。通过在模制氧化层图形的侧壁上交替地形成至少一个导线图形和绝缘线图形填充模制氧化层图形之间的空间，以便符合模制氧化层图形的形状。通过腐蚀一部分模制氧化层图形、导线图形以及绝缘线图形垂直于模制氧化层图形形成沟槽。此后，支撑物形成在沟槽中，并通过选择性地除去模制氧化层图形和绝缘线图形形成存储节点电极。在这些实施例中，模制氧化层图形延伸成直线，模制氧化层图形和支撑物将每个单元中的存储节点电极分开。

根据本发明的其它实施例，提供了半导体存储器件的制造方法。在这些方法中，制备半导体衬底，在半导体衬底中包括多个有源区、在有源区上穿越的多个字线结构、字线结构的各边处有源区上的源和漏区，以及与字线结构交叉、电连接漏区以及在有源区之间穿过的多个位线。层间绝缘膜形成在半导体衬底上，腐蚀终止层形成在层间绝缘层上。此后，存储节点接触栓塞以特定的间隔形成在层间绝缘层和腐蚀终止层中，平面图上为波形的多个模制氧化层以特定的间隔形成在腐蚀终止层上，露出存储节点接触栓塞。通过在模制氧化层图形的侧壁上交替地形成至少一个导线图形和绝缘线图形填充模制氧化层图形之间的空间，以便符合模制氧化层图形的形状。通过腐蚀一部分模制氧化层图形、导线图形以及绝缘线图形垂直于模制氧化层图形形成沟槽。此后，支撑物形成在沟槽中，并通过选择性地除去模制氧化层图形和绝缘线图形形成存储节点电极。在这些实施例中，模制氧化层

图形和支撑物将每个单元中的存储节点电极分开。

根据本发明的其它实施例，提供一种半导体存储器件的存储节点，包括定义了面向（facing）模制氧化层图形侧壁的半导体存储器件上的一对间隔开的模制氧化层图形。提供一对第一导电间隔层，每一个位于一个面向模制氧化层图形侧壁上，并且相互面对。提供一对第一绝缘间隔层，每一个位于一对第一导电间隔层的一个之上，与一个面向模制氧化层图形侧壁相对。提供一对第二导电间隔层，每一个位于一对第一绝缘间隔层的一个上，并与第一导电间隔层对中的一个相对。至少一个第二绝缘间隔层提供在一对第二导电间隔层之间。在一些实施例中，单个绝缘间隔层在一对第二导电间隔层之间延伸。

通过在定义了面向模制氧化层图形侧壁的半导体存储器件上形成间隔开的模制氧化层图形，根据本发明的一些实施例可以制造存储节点。第一导电间隔层形成在每一个面向模制氧化层图形侧壁上。第一绝缘间隔层形成在每一个第一导电间隔层上。第二导电间隔层形成在每个第一绝缘间隔层上，并且至少第二绝缘间隔层形成在第二导电间隔层上。在一些实施例中，通过在面向模制氧化层图形侧壁上和两者之间的半导体存储器件的衬底上保形地形成导电或绝缘层，然后各向异性地腐蚀导电或绝缘层以除去两者之间的半导体存储器件的衬底上的至少一些层。

在本发明的其它实施例，用于半导体存储器件的存储节点包括多个独立的存储节点电极，伸出半导体存储器件衬底第一距离。构形支撑物以支撑至少一个独立的存储节点电极，并伸出半导体存储器件衬底小于第一距离的第二距离。在其它实施例中，多个独立的存储节点电极沿两个分开的行延伸，支撑物在两个分开的行之间延伸。通过形成独立的存储节点电极并形成支撑物支撑至少一个独立的存储节点电极制造存储节点。

附图说明

图 1 示出了具有凹形存储节点电极的常规半导体存储器件的剖面图；

图 2A 到 2D 示出了根据本发明第一实施例的半导体存储器件的制造中各阶段的平面图；

图 3A 到 3C 示出了根据本发明第一实施例的半导体存储器件的制造中各阶段的剖面图；

图 4 示出了根据本发明第一实施例的半导体存储器件的制造中各阶段的透视图；

图 5 示出了根据本发明第一实施例修改的半导体存储器件的平面图；

图 6A 到 6D 示出了根据本发明第二实施例的半导体存储器件的制造中各阶段的平面图；

图 7A 和 7B 示出了根据本发明第二实施例的半导体存储器件的制造中各阶段的剖面图；

图 8 示出了根据本发明第二实施例的半导体存储器件的制造中各阶段的透视图；

图 9 示出了根据本发明第二实施例修改的半导体存储器件的平面图；

图 10A 到 10C 示出了根据本发明第三实施例的半导体存储器件的制造中各阶段的剖面图；

图 11A 和 11D 示出了根据本发明第四实施例的半导体存储器件的制造中各阶段的平面图；

图 12A 和 12B 示出了根据本发明第四实施例的半导体存储器件的制造中各阶段的剖面图；

图 13 和 14 示出了根据本发明第四实施例的半导体存储器件的制造中各阶段的透视图；

图 15 示出了根据本发明第四实施例修改的半导体存储器件的平面图；

图 16 示出了根据本发明第四实施例另一修改的半导体存储器件

的平面图；

图 17A 和 17B 示出了根据本发明第五实施例的半导体存储器件的制造中各阶段的平面图；以及

图 18 示出了根据本发明第五实施例修改的半导体存储器件的平面图。

具体实施方式

现在参考附图更详细地介绍本发明，在附图中示出了本发明的各实施例。然而，本发明的构成不限于这里介绍的各实施例。而是提供这些实施例以便更彻底和完整地公开并将本发明的范围转达给本领域中的普通技术人员。在附图中，为清楚起见，放大了层的厚度和区域。在所有图中类似的数字是指类似的元件。应该理解当如层、区域或衬底等部件称做“上”或者延伸到另一部件“之上”时，那么可以直接位于其上或者直接延伸到其它部件之上或者也可以存在介于其间的部件。相反，当部件称做“直接在另一部件上”或者直接延伸到“另一部件上”，那么它们之间不存在其它插入部件。

第一实施例

参考图 2A 和 3A，通过常规的 STI 法在半导体衬底 100 的选定区域中形成隔离层 110，由此定义了其上将形成器件的有源区 115。这里，半导体衬底 100 可以是包括 P 型或 N 型杂质的硅衬底，可以包括预定区域中的阱以形成器件。例如形成栅形的有源区 115 由行和列中预定的距离隔开。这里，有源区 115 由每行交替地排列。换句话说，相邻有源区 115 之间的间距对应于在有源区 115 的长轴方向中随后行的有源区的中心部分。这里，有源区的中心部分将为漏区。

此后，字线结构 120 形成在半导体衬底 100 上。这里，字线结构 120 延伸并与另一字线平行，同时垂直于有源区 115 的长轴此外，排列一对字线结构 120 用于每个有源区 115。通过常规的方法源和漏区（未示出）形成在字线结构 120 两侧的有源区中。

第一层间绝缘层 130 形成在具有字线结构 120 的半导体衬底上以及源和漏区上。在第一层间绝缘层 130 中形成第一和第二接触焊盘 140a 和 140b，接触焊盘接触源和漏区，同时具有与第一层间绝缘层 130 相同的高度。现在介绍用于形成第一和第二接触焊盘 140a 和 140b 的方法。形成第一层间绝缘层 130 之后，腐蚀第一层间绝缘层 130 露出源和漏区。淀积例如为掺杂的多晶硅层的导电层接触露出的源和漏区，深腐蚀导电层或化学机械抛光以露出第一层间绝缘层 130 的表面。因此，形成第一和第二接触焊盘 140a 和 140b。这里，第一和第二接触焊盘 140a 和 140b 分别接触漏区和源区。

第二层间绝缘层 150 形成在第一层间绝缘层 130 上，位线结构 165 形成在第二层间绝缘层 150 上。这里，位线结构 165 包括位线 160、形成在位线 160 上的掩模层 162、以及形成在位线 160 和掩模层 162 的两个壁上的间隔层 164。当形成存储节点接触孔时，形成例如由氮化硅层形成的掩模层 162 和间隔层 164 以便形成自对准的接触孔。此外，在一些实施例中，形成位线结构 165 垂直于字线结构 120，字线结构 165 排列在有源区 115 之间的隔离层 110 上，同时平行于有源区的长轴。这里，虽然图中未示出，但在形成字线结构 165 之前，通过常规的方法在第二层间绝缘层 150 中形成连接第一接触焊盘 140a 和字线结构 165 的位线接触栓塞。

第三层间绝缘层 170 和腐蚀终止层 175 依次形成在具有字线结构 165 的第二层间绝缘层 150 上。这里，第一到第三层间绝缘层 130、150 和 170 可以由例如氧化硅层组的绝缘层形成。腐蚀终止层 175 可以由例如氮化硅层的绝缘层形成，该层具有与第二和第三层间绝缘层 150 和 170 不同的腐蚀选择性。腐蚀腐蚀终止层 175、第三层间绝缘层 170 以及第二层间绝缘层 150 露出接触源区的第二接触焊盘 140b，由此形成存储接触孔 180。这里，使用位线结构 165 通过自对准方法形成形成存储接触孔 180。此后，淀积例如为掺杂的多晶硅层的导电层充分

地填充存储接触孔 180，化学机械抛光掺杂的多晶硅层露出腐蚀终止层 175。因此，形成存储接触栓塞 185。可以使用形成半导体存储器件衬底的其它常规技术。

在存储接触栓塞 185 和腐蚀终止层 175 上形成预定厚度的模制氧化层。在一些实施例中，考虑到在本实施例中模制氧化层将被化学机械抛光到预定高度，用于确定存储节点电极高度的模制氧化层的高度形成为高于存储节点电极需要高度预定高度。腐蚀模制氧化层以重叠位线结构 165，以便形成模制氧化层 190。这里，可以预定的间隔例如一个节距或两个节距形成模制氧化层图形 190。以两个节距的间距排列图 2A 的模制氧化层图形 190，图 5 的模制氧化层图形 190 以一个节距排列。就此而言，具有两个节距间距的模制氧化层图形 190 意味着两个存储接触栓塞 185 位于两个相邻模制氧化层图形 190 之间。此外，模制氧化层图形 190 的线宽度可以等于或小于位线结构 165 的线宽度。

参考图 3B，用于存储节点电极的导电层例如多晶硅层淀积在其上形成有模制氧化层图形 190 的腐蚀终止层 175 上。接下来，各向异性腐蚀多晶硅层在模制氧化层图形 190 的两个壁上形成多晶硅的导电间隔层 200。绝缘层淀积在所得结构上并各向异性腐蚀在导电间隔层 200 的两个壁上形成绝缘间隔层 220。通过重复形成导电间隔层 200 和绝缘间隔层 220，填充了模制氧化层图形 190 之间的空间。这里，为了隔开各单元，形成模制氧化层图形 190 之间的最后一个间隔层，即，形成在模制氧化层图形 190 之间中心点处的间隔层为绝缘间隔层 220。此外，形成导电间隔层 200 接触存储接触栓塞 185。在本实施例中，通过形成两次导电间隔层 200 和两次绝缘间隔层 220，填充了模制氧化层图形 190 之间的空间；然而，可以改变导电间隔层 200 和绝缘间隔层 220 的宽度和数量。

参考图 2B 和 3C，化学机械抛光模制氧化层图形 190、导电间隔

层 200 和绝缘间隔层 220 的上表面以平面化上表面，由此在模制氧化层图形 191 之间形成导电线图形 201 和绝缘线图形 221 和 225。这里，参考数字 191 表示具有平面化上表面的模制氧化层图形。此外，导电线图形 201 为具有平面化上表面的导电间隔层 200，并且绝缘线图形 221 和 225 为具有平面化上表面的绝缘间隔层 220。导电线图形 201 分别接触存储接触栓塞 185，绝缘线图形 221 和 225 绝缘导电线图形 201。特别是，形成在腐蚀终止层 175 上的绝缘线图形 225 在平行于位线结构 165 的方向中与导电线图形 201 相隔一个节距，即各单元的尺寸，同时绝缘导电线图形 201。在本实施例中，每个存储接触栓塞 185 包括例如两个导电线图形 201 和两者之间的一个绝缘线图形 221。

参考图 2C，为了定义存储节点电极，通过构图部分模制氧化层图形 191、导电线图形 201 和绝缘线图形 221 和 225 形成槽 230。这里，槽 230 延伸垂直于模制氧化层图形 191 的延伸方向，即平行于字线结构 120。槽 230 形成在其上形成有漏区的字线结构 120 之间，以便确保最大的存储节点电极区。换句话说，一对字线 120 排列在相邻的槽 230 之间，由此槽 230 露出了腐蚀终止层 175。

参考图 2D 和图 4，淀积用于支撑物的绝缘层，以充分地掩埋槽 230，腐蚀绝缘层到小于导电线图形 201 的高度以形成支撑物 240。这里，用于支撑物的绝缘层由具有与氧化层图形 191 和绝缘线图形 221 和 225 的腐蚀选择性不同的绝缘层形成。因此，湿腐蚀绝缘层形成支撑物 240。

由于支撑物 240 形成在槽 230 中，支撑物 240 与导电线图形 201 交叉，由此支撑物 240 根据单元将导电线图形 201 隔开。此外，支撑物 240 支撑导电线图形 201，由此减少或防止了导电线图形 201 倒塌或弯向相邻的导电线图形 201。此外，支撑物 240 具有小于导电线图形 201 的高度，以便确保存储节点电极的电容值。

此后，通过常规的湿腐蚀法除去模制氧化层图形 191 和绝缘线图形 221 和 225。这里，由于模制氧化层图形 191 和绝缘线图形 221 和 225 具有与腐蚀终止层 175 和支撑物 240 不同的选择腐蚀性，那么选择性地除去模制氧化层图形 191 和绝缘线图形 221 和 225。由此，完全形成了由多个导电线图形 201 形成的存储节点电极 250。

根据本实施例的存储节点电极 250 由具有精细线宽的多个导电线图形 201 形成，以增加存储节点电极 250 的表面面积。此外，支撑物 240 根据单元隔开和支撑存储节点电极 250 以减少或方式存储节点电极 250 倒塌或弯向相邻的导电线图形 201。此外，如图 2D 所示，存储节点电极 250 延伸到对应于漏区（未示出）的区域以及具有位线结构 165 的区域，以增加存储节点电极 250 的表面面积。

第二实施例

参考图 6A 和 7A，隔离层 110 形成在第一实施例中显示的半导体衬底 110 上，以限定有源区 115。字线结构 120 如下形成在半导体衬底上。随后淀积栅极绝缘层 121、字线 123、以及硬掩模层 125 之后，构图各层垂直于有源区 115 的较长轴。通过常规的方法字线间隔层 127 形成在构图的硬掩模层 125 和字线 123 的侧壁上形成字线结构 120。这里，硬掩模层 125 和字线间隔层 127 右腐蚀选择性于氧化硅层组的层间绝缘层的不同的氮化硅层形成，以便在随后的工艺中形成自对准接触孔。此外，字线结构 120 相互平行延伸，并且一对字线结构 120 排列在每个有源区 115 上。通过第一实施例中示出的方法，源和漏区（未示出）、第一层间绝缘层 130、接触焊盘 140a 和 140b、第二层间绝缘层 170、腐蚀终止层 175 以及存储节点接触焊盘 185 形成在字线结构 120 两侧的有源区 115 中。

在存储节点接触焊盘 185 和腐蚀终止层 175 上形成预定厚度的模制氧化层。如上所述，将用于确定存储节点电极高度的模制氧化层的高度形成为高于存储节点电极需要高度预定高度。腐蚀部分模制氧化

层露出存储节点接触焊盘 185，由此模制氧化层图形 195。在本实施例中，将模制氧化层图形 195 设置得与字线结构 120 平行，同时重叠有源区 115 的漏区。此外，可以预定的间隔例如一个节距或两个节距形成模制氧化层图形 195。以两个节距的间距排列图 6A 的模制氧化层图形 195，图 9 的模制氧化层图形 195 以一个节距排列。这里，具有两个节距间距的模制氧化层图形 195 意味着两个存储接触栓塞 185 位于两个相邻模制氧化层图形 195 之间，具有一个节距间距的模制氧化层图形 195 意味着一个存储接触栓塞 185 位于两个相邻模制氧化层图形 195 之间。

参考图 6B 和 7B，用于存储节点电极的导电层例如多晶硅层淀积在其上形成有模制氧化层图形 195 的腐蚀终止层 175 上。接下来，各向异性腐蚀多晶硅层在模制氧化层图形 195 的两个壁上形成多晶硅的导电间隔层（未示出）。绝缘层淀积在所得结构上并各向异性腐蚀在导电间隔层的两个壁上形成绝缘间隔层（未示出）。通过重复形成导电间隔层和绝缘间隔层，填充了模制氧化层图形 195 之间的空间。这里，导电间隔层接触存储接触栓塞 185，最后一个间隔层为绝缘间隔层。最后一个间隔层形成在存储接触栓塞 185 之间的腐蚀终止层 175 上，最后一个间隔层具有比其它绝缘间隔层更大的线宽。在本实施例中，通过形成四次导电间隔层 200 和四次绝缘间隔层 220，填充了模制氧化层图形 195 之间的每个空间；然而，可以控制导电间隔层和绝缘间隔层的宽度和数量。

化学机械抛光模制氧化层图形 195、导电间隔层和绝缘间隔层的上表面以平面化上表面，由此在模制氧化层图形 196 之间形成导电线图形 261 和绝缘线图形 271 和 275。这里，参考数字 196 表示具有平面化上表面的模制氧化层图形。导电线图形 261 为具有平面化上表面的导电间隔层，并且接触存储接触栓塞 185。接触存储接触栓塞 185 上的绝缘线图形 271 为具有平面化上表面的绝缘间隔层 220，绝缘导电线图形 261。此外，形成在腐蚀终止层 175 上的绝缘图形 275 绝缘

导电线图形 261 并在平行于字线结构 120 的方向中与导电线图形 261 相隔一个节距，即各单元的尺寸。在本发明中，四个导电线图形 261 接触每个存储接触栓塞 185。

参考图 6C，为了定义每个单元中的存储节点电极，通过构图部分模制氧化层图形 196、导电线图形 261 和绝缘线图形 271 和 275 形成槽 235。这里，形成槽 235 延伸以与位线结构 165 重叠。因此在单位单元中槽 235 和绝缘间隔层 275 隔开。

参考图 6D 和 8，淀积用于支撑物的绝缘层以充分地填充槽 235，腐蚀绝缘层到小于导电线图形 261 的高度以形成支撑物 245。在一些实施例中，槽 235 中填充的绝缘层由具有与模制氧化层图形 196 和绝缘线图形 271 和 275 的腐蚀选择性不同的绝缘层形成。由于支撑物 245 与导电线图形 261 相交，支撑物 240 根据单元将导电线图形 261 隔开。此外，支撑物 240 支撑防止了导电线图形 261 倒塌或弯向相邻的导电线图形 261。此外，支撑物 245 具有小于导电线图形 261 的高度，以便确保存储节点电极的电容值。

此后，通过常规的湿腐蚀法除去模制氧化层图形 196 和绝缘线图形 271 和 275。这里，由于模制氧化层图形 196 和绝缘线图形 271 和 275 具有与腐蚀终止层 175 和支撑物 245 不同的选择腐蚀性，那么选择性地除去模制氧化层图形 196 和绝缘线图形 271 和 275。由此，完全形成了存储节点电极 280。

第二实施例的效果与第一实施例的相同。

第三实施例

图 10A 到 10C 示出了根据本发明第三实施例的半导体存储器件的制造中各阶段的剖面图。不再重复与第一和第二实施例相同的部件说明，相同的参考数字用于与第一和第二实施例相同的部件。此外，

本实施例包括直到形成模制氧化层进行的工艺与第一实施例的工艺相同的存储节点电极的形成方法，因此由随后的工艺开始介绍。

参考图 10A，用于存储节点电极的第一导电层 310 形成在其上形成有模制氧化层图形 190 的腐蚀终止层 175 上。此后，绝缘层 320 淀积在第一导电层 310 上。

各向异性腐蚀第一导电层 310 和绝缘层 320 形成图 10B 所示的第一导电间隔层 311 和绝缘间隔层 312。用于存储节点电极的第二导电层 330 淀积在所得结构上。这里，第一导电间隔层 311 接触存储节点接触栓塞 185。

接下来，通过各向异性腐蚀第二导电层 330，在绝缘间隔层 321 的侧壁上形成第二导电间隔层（未示出）。这里，第二导电间隔层接触第一导电间隔层 311 的侧壁。如图 10C 所示，化学机械抛光所得结构的表面形成由第一导电间隔层 311 形成的第一导电线图形 312 和第二导电间隔层形成的第二导电线图形 332。这里，第一导电线图形 312 形成 L 形，部分第二导电线图形 332 接触第一导电线图形 312 的下部。此后，通过常规的湿腐蚀法除去绝缘间隔层 321 和模制氧化层图形 190。因此，形成由第一和第二导电线图形 312 和 332 形成的存储节点电极 300。

这里，存储节点电极 300 由两个导电线图形形成；然而，可以改变导电线图形的宽度和数量。

此外，在本实施例中模制氧化层形成得平行于位线结构；然而，模制氧化层形成得平行于字线结构，如图第二实施例所示。

第四实施例

图 12A 和 12B 分别示出了图 11A 和 11B 的线 C-C' 截取的剖面图。

不再重复与第一和第二实施例相同的部件说明，相同的参考数字用于与第一和第二实施例相同的部件。此外，在本实施例中，直到形成存储节点接触栓塞进行的工艺与第三实施例的工艺相同，因此由随后的工艺开始介绍。

参考图 11A 和 12A，在存储节点接触栓塞 185 和腐蚀终止层 175 上形成预定厚度的模制氧化层。这里，用于确定存储节点电极高度的模制氧化层形成到存储节点电极需要的高度。此后，干腐蚀模制氧化层形成多个模制氧化层图形 400。这里，例如以一个节距的间隔形成模制氧化层图形 400，同时形成平面图中的波形。换句话说，位于存储节点接触栓塞 185 和模制氧化层图形 400 的谷部分 X_2 之间的模制氧化层图形 400 的脊部 X_1 位于对应于第一接触焊盘 140a 的漏区上或对应于漏区的绝缘层 110 上。当连接波形模制氧化层图形 400 的脊部 X_1 时，形成直线。此外，在一些实施例中，直线平行于位线结构 165。

如图 11B 和 11B 所示，用于存储节点电极的导电层 410 例如多晶硅层淀积在其上形成有波形模制氧化层图形 400 的腐蚀终止层 175 上，缓冲绝缘层 420 淀积在用于存储节点电极的导电层 410 上。此后，进行化学机械抛光露出模制氧化层图形 400。因此，用于存储节点电极的导电层 410 保持在模制氧化层图形 400 限定的区域中。这里，用于存储节点电极的剩余导电层 410 的侧壁具有与模制氧化层图形 400 相同的图形。

接下来，如图 11C 和 13 所示，通过干腐蚀部分模制氧化层图形 400、用于存储节点电极的导电层 410 以及绝缘层 420 形成槽 430，以便通过单元隔开存储节点电极。这里，在字线结构 120 形成槽 430，在其上形成有漏区（未示出），同时垂直于模制氧化层图形 400 的延伸方向，即，位线结构的方向。优选槽 430 穿过模制氧化层图形 400 的谷部分 X_2 。

此后，如图 11D 和 14 所示，淀积用于支撑物的绝缘层以充分地填充槽 430。这里，用于支撑物的绝缘层可以由与腐蚀终止层 175 相同的材料形成，例如氮化硅层。湿或干腐蚀绝缘层到预定的厚度以便绝缘层留在槽 430 中到小于用于存储节点电极的导电层 410 或模制氧化层图形 400 的高度。因此，形成支撑物 440。

通过常规的湿腐蚀法除去模制氧化层图形 400 和绝缘层 420 形成存储节点电极 425。因此，由于腐蚀终止层 175 形成在半导体衬底 100 的所得结构上，并且支撑物 440 的腐蚀选择性与模制氧化层图形 400 和绝缘层 420 的不同，那么仅选择性地除去模制氧化层图形 400。由此，存储节点电极 425 定义在每个单元中。换句话说，存储节点电极 425 由支撑物 440 隔开在平行于字线的方向中。此外，以预定间隔形成的支撑物 440 支撑已形成波形线图形的存储节点电极 425。因此，窄和高存储节点电极 425 可以防止倒向相邻的存储节点电极 425。

根据本实施例，由于存储节点电极 425 形成为波形，存储节点电极 425 的表面积增加。此外，由于存储节点电极 425 延伸到漏区或对应于漏区的区域，因此可以进一步增加存储节点电极 425 的表面积。

此外，由于形成支撑物 440 以隔开每个单元中的存储节点电极 425，因此可以防止存储节点电极 425 倒塌或弯向相邻的存储节点电极 425。

这里，通过改变图 15 所示的间隔或波形，可以形成模制氧化层图形。

参考图 15，模制氧化层图形 450 形成平面图中的波形。这里，在存储节点接触栓塞 185 之间形成脊部 X_3 和谷部 X_4 。此时，通过连接脊部 X_3 形成的线和通过连接谷部 X_4 形成的线相互以预定的距离平

行，该距离宽于有源区的宽度。

如果改变模制氧化层图形 450 的波形，那么可以得到相同的效果。

此外，如图 16 所示，可以两个节距间隔形成模制氧化层图形 500。换句话说，模制氧化层图形 500 以第一实施例中所示的两个节距间隔排列，同时形成平面图中的波形。例如，在模制氧化层图形 500 中，脊部 X_1 可以位于存储节点接触栓塞 185 之间，谷部 X_2 可以位于漏区之上，即第一接触区的，或者对应于漏区的隔离层 110 上。如果形成两个节距间隔的模制氧化层图形 500，那么可以得到相同的效果。

此外，可以通过第三实施例中的方法形成存储节点电极 425。

第五实施例

图 17A 和 17B 示出了根据本发明第五实施例的半导体存储器件的制造中各阶段的平面图。直到形成腐蚀终止层 175 进行的工艺与第一和第二实施例的工艺相同，因此由随后的工艺开始介绍。

参考图 17A，在腐蚀终止层 175 上形成平面图中为波形的模制氧化层图形 600。这里，例如以一个节距间隔形成模制氧化层图形 600。换句话说，通过连接模制氧化层图形 600 的脊部 X_5 或谷部 X_6 形成的线基本上平行于字线结构 120。此外，形成模制氧化层图形 600，露出相同线上相邻模制氧化层图形 600 之间的存储节点接触栓塞 185。模制氧化层图形 600 形成在没有存储节点接触栓塞的区域上，即漏区或对应于漏区的隔离层 110。

在模制氧化层图形 600 之间交替地形成多个导电线图形 610 和绝缘线图形 620。这里，根据波形的模制氧化层图形 600，多个导电线图形 610 和绝缘线图形 620 形成波形。此时，通过以上介绍的方法形

成导电线图形 610 和绝缘线图形 620。

如图 17B 所示，腐蚀部分模制氧化层图形 600、导电线图形 610 和绝缘线图形 620 形成槽 630。槽 630 形成在与位线结构 165 重叠的区域上，以便在每个单元中隔开导电线图形 610。这里，通过槽 630 和模制氧化层图形 600 在每个单元中定义导电线图形 610，导电线图形 610 形成波形，同时接触存储节点接触栓塞 185。

此后，通过以上介绍的方法在槽 630 中形成支撑物（未示出）。腐蚀模制氧化层图形 600 和绝缘线图形 620 形成存储节点电极 625。

如果模制氧化层图形 600 形成得平行于字线结构 120，那么可以得到相同的效果。

如图 18 所示，通过将模制氧化层图形 700 形成两个节距间隔可以得到相同的效果。

如上所述，根据本发明的各实施例，存储节点电极形成具有精细线宽的多个线图形类型。由此，可以增加存储节点电极的表面积。此外，形成由绝缘层形成的支撑物垂直于存储节点电极线图形的延伸方向。因此，在每个单元中支撑物隔开存储节点电极，并支撑存储节点电极，由此减少或防止了存储节点电极倒塌或弯向相邻的存储节点电极。

此外，可以增加形成存储节点电极的区域，由此可以增加存储节点电极的表面积。

虽然参考优选实施例具体示出和介绍了本发明，但本领域中的技术人员应该理解可以不脱离附带的权利要求书限定的本发明的精神和范围对形式或细节进行各种修改。

在附图和说明书中，公开了本发明的代表性的优选实施例，虽然使用了特定的术语，但以通用和说明的意义而不是限定的目的使用，本发明的范围陈述在下面的权利要求书中。

图1 (现有技术)

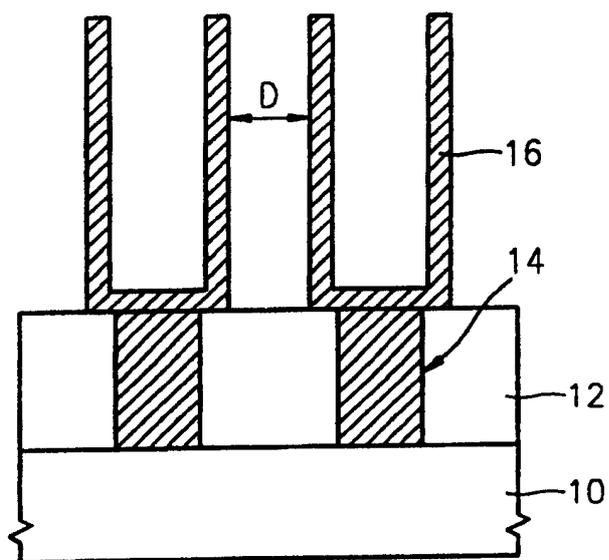


图2A

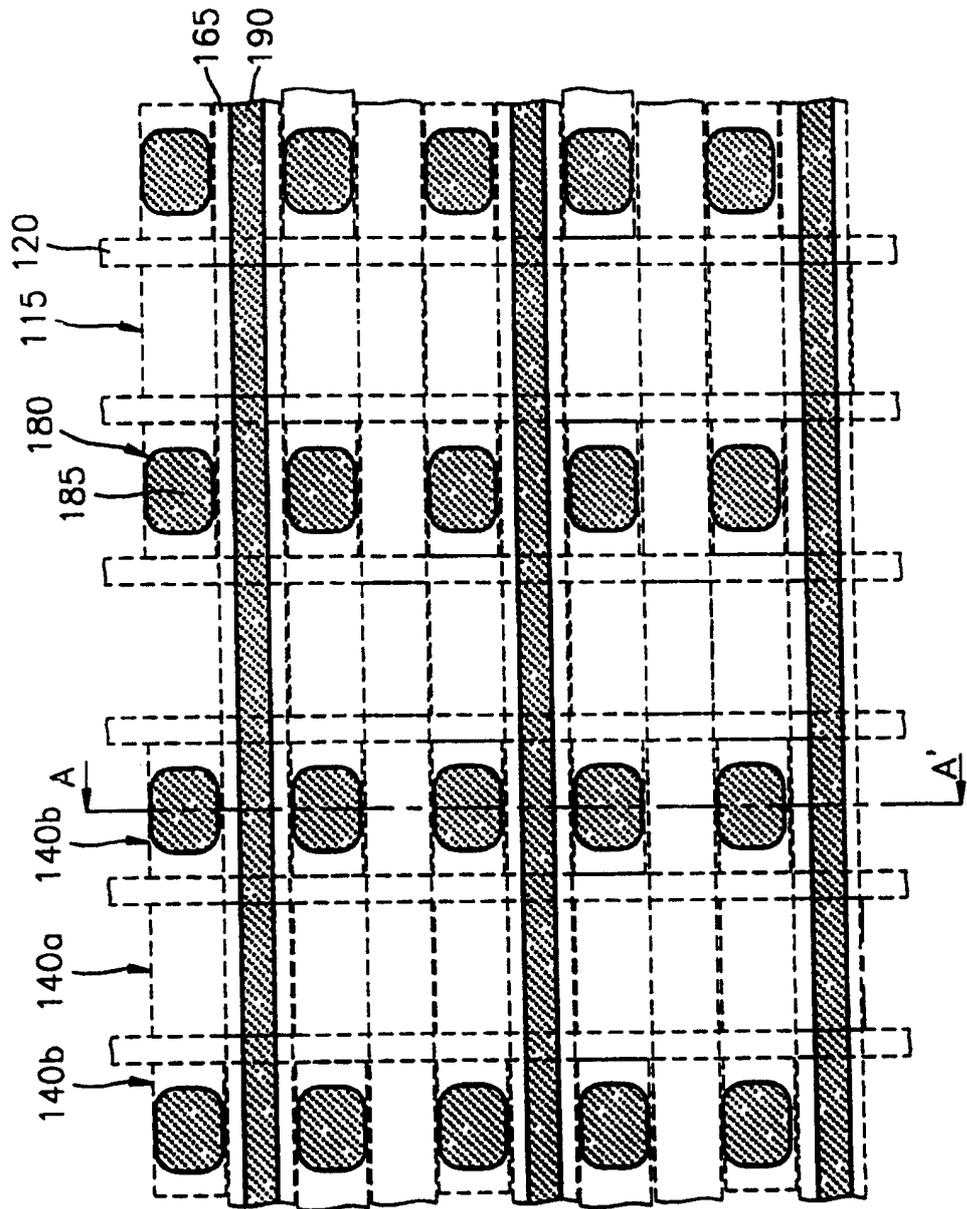


图2C

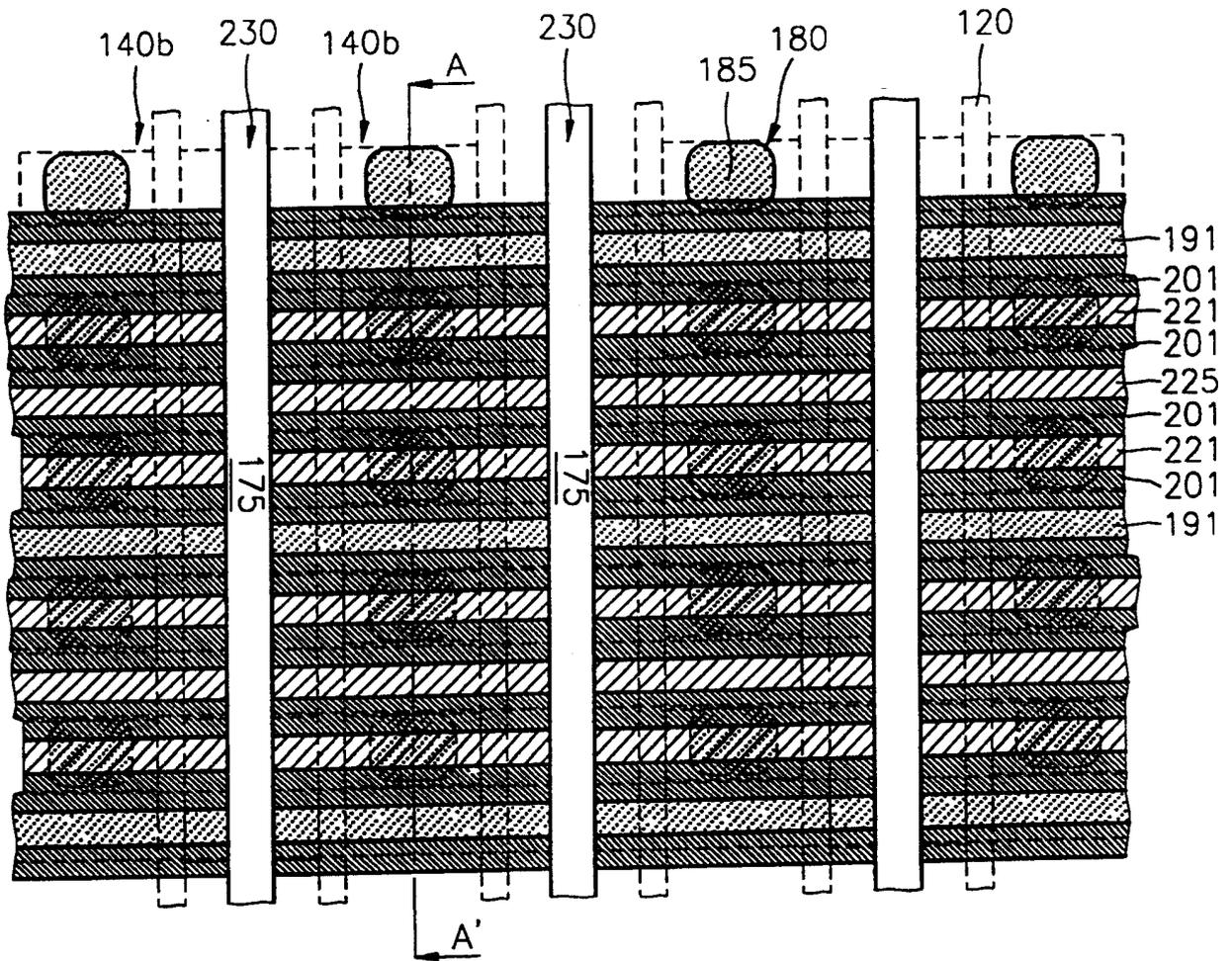
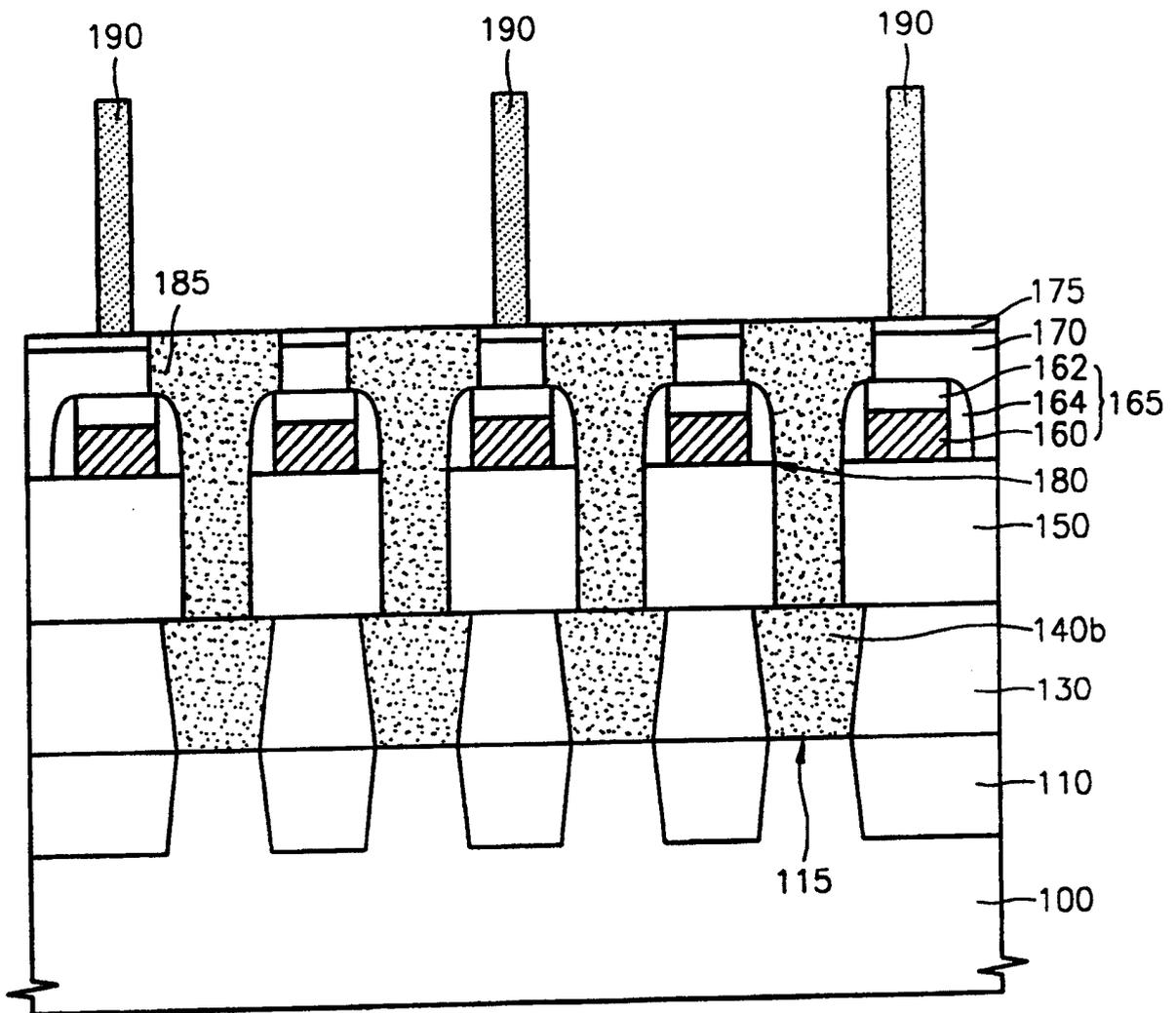


图3A



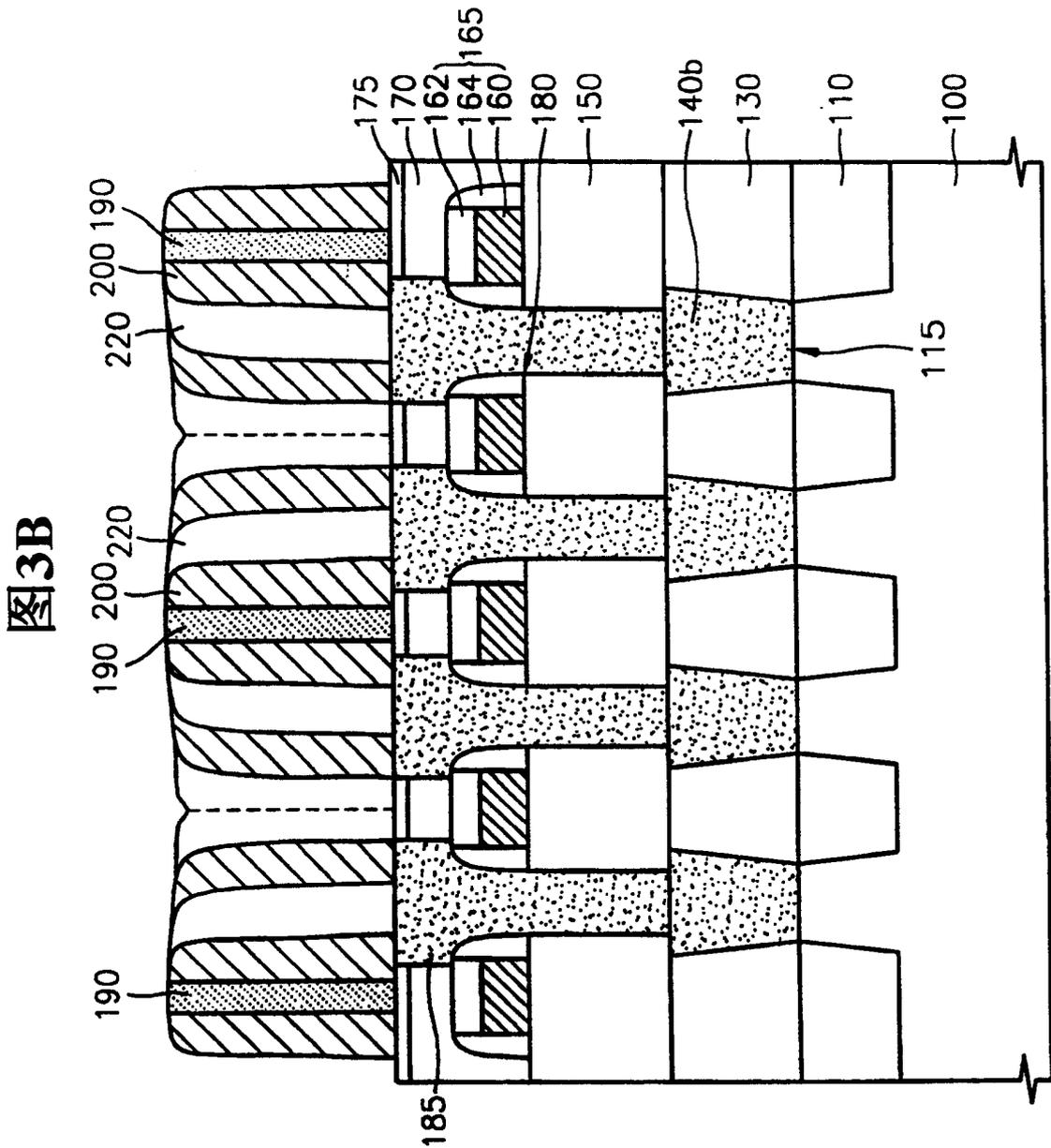


图3C

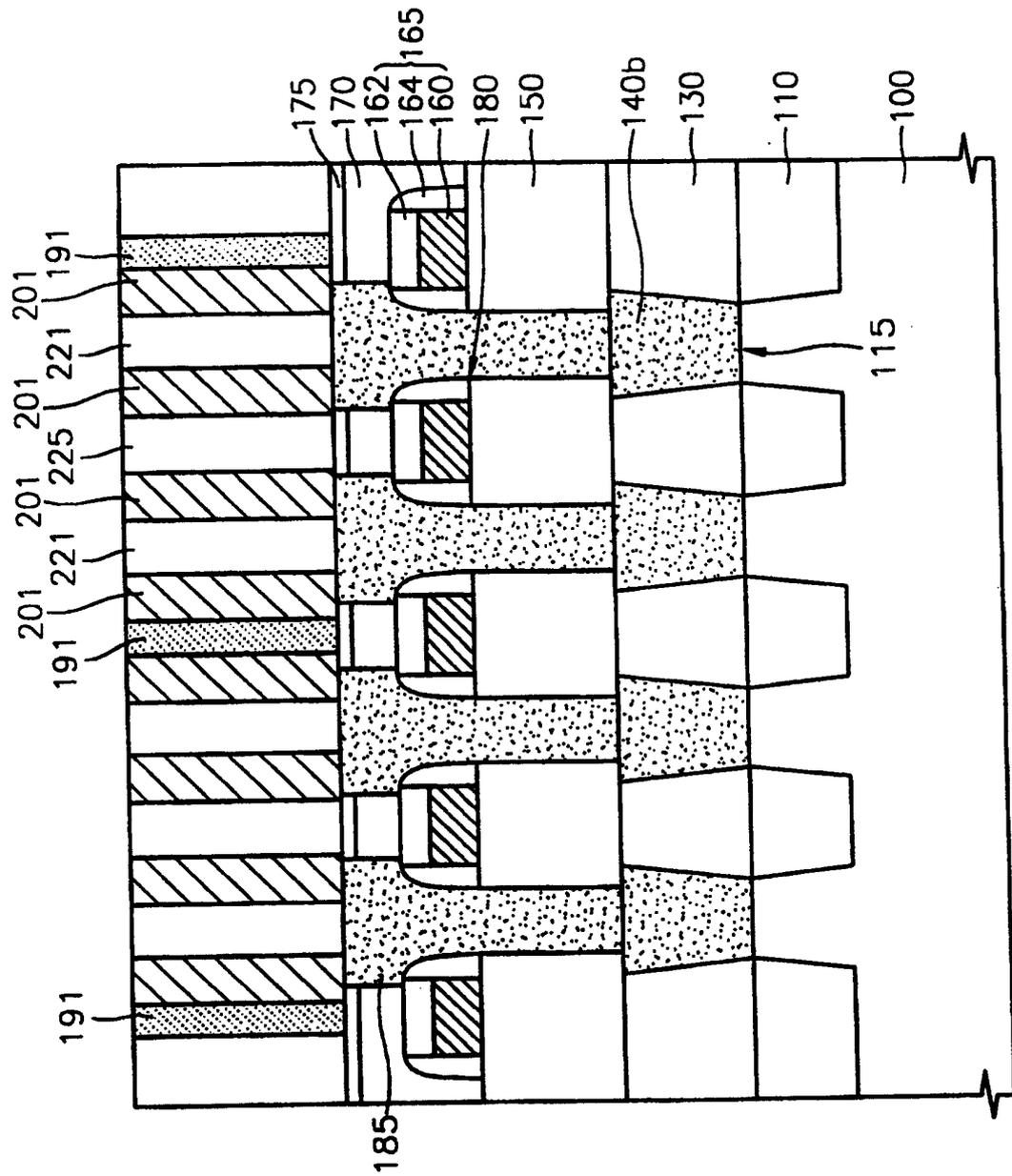


图4

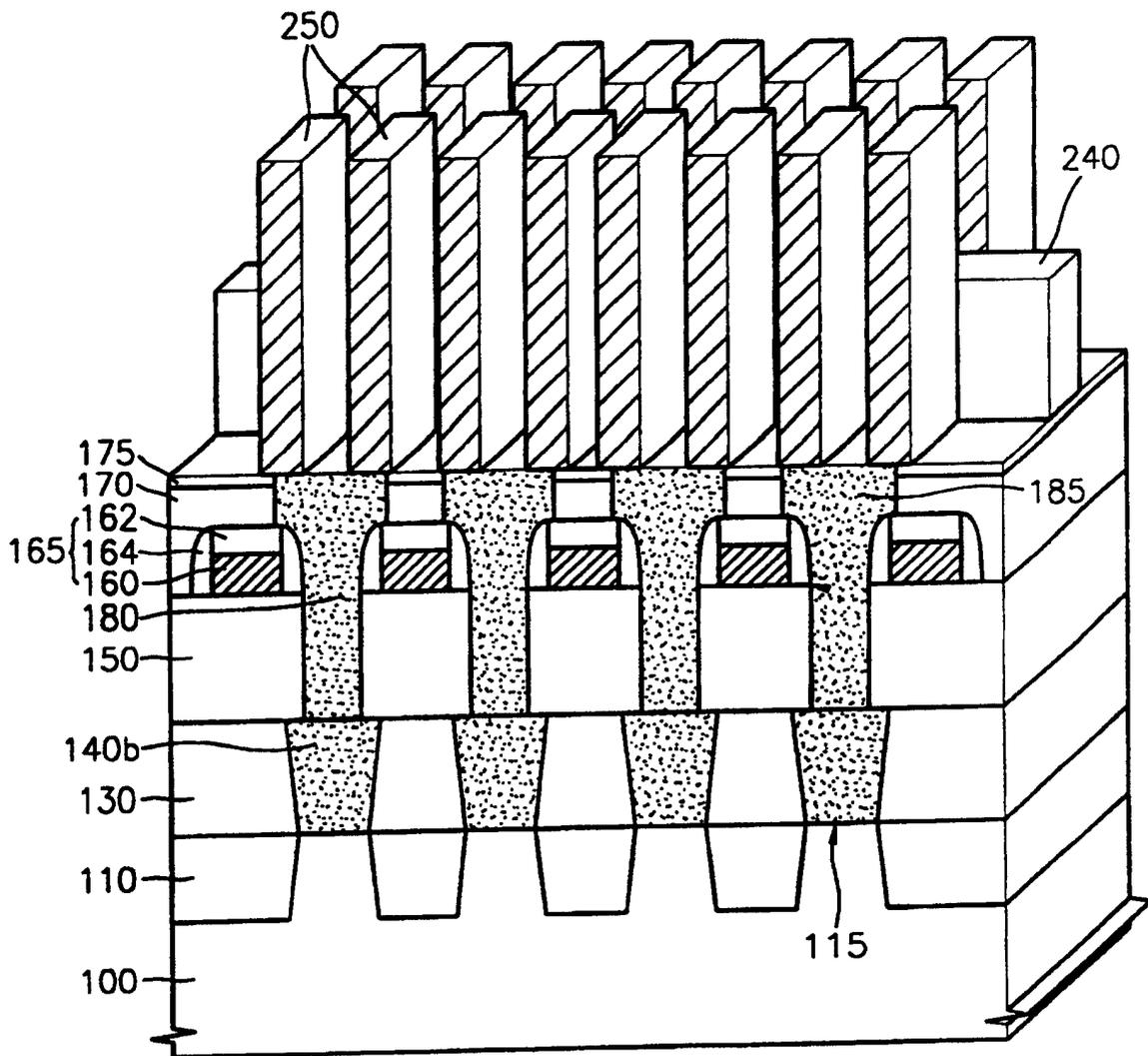


图5

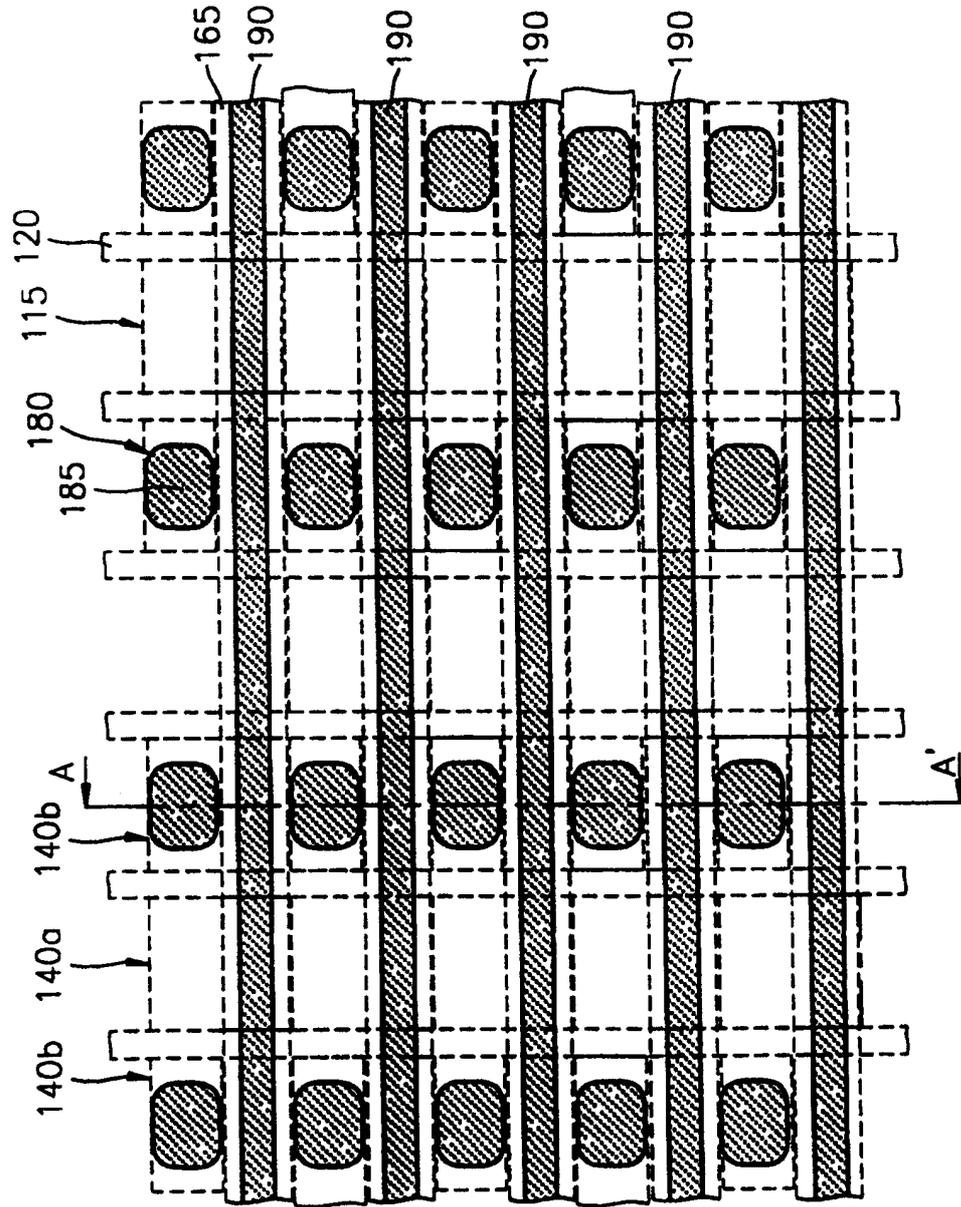
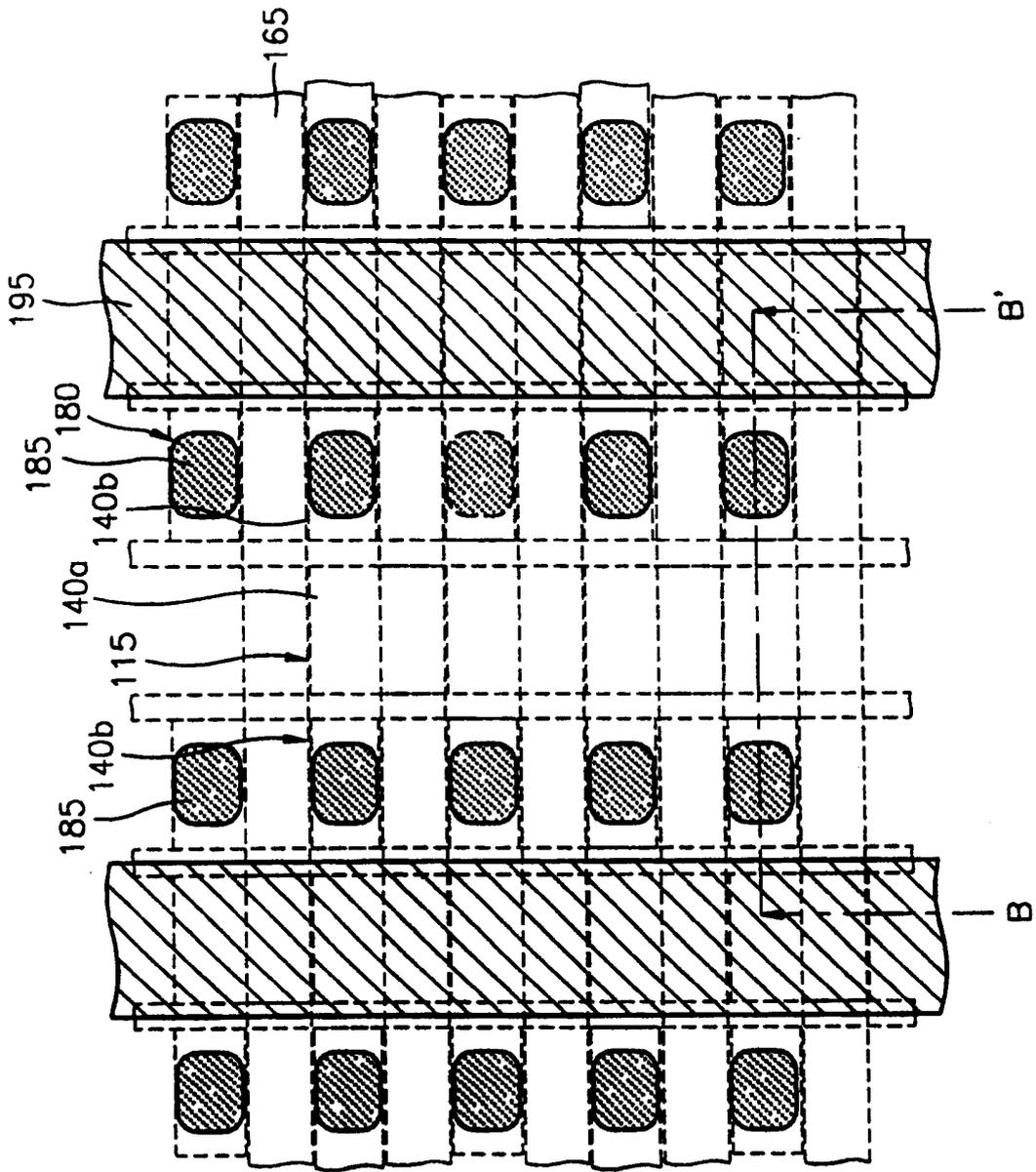


图6A



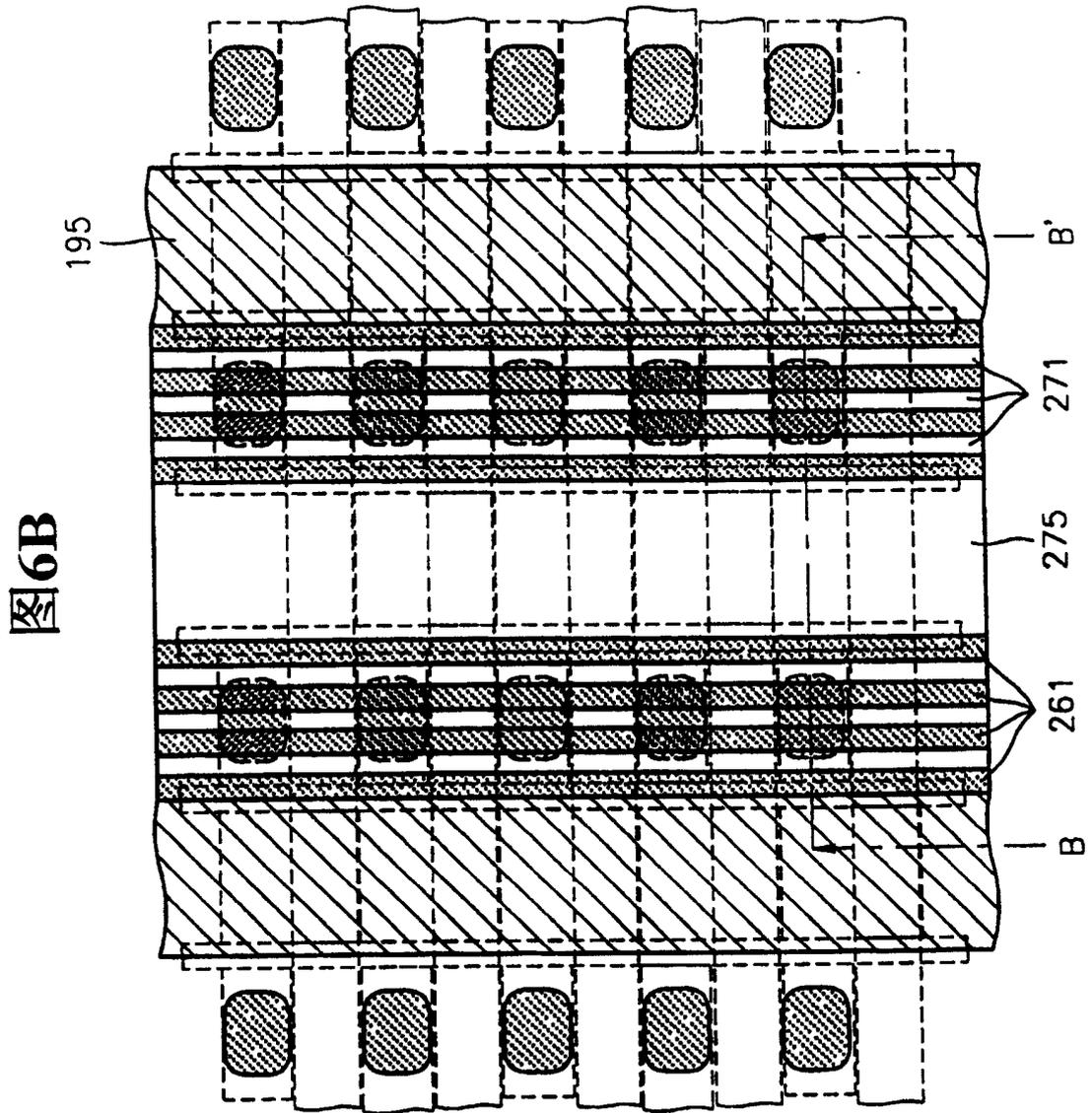


图6B

图6C

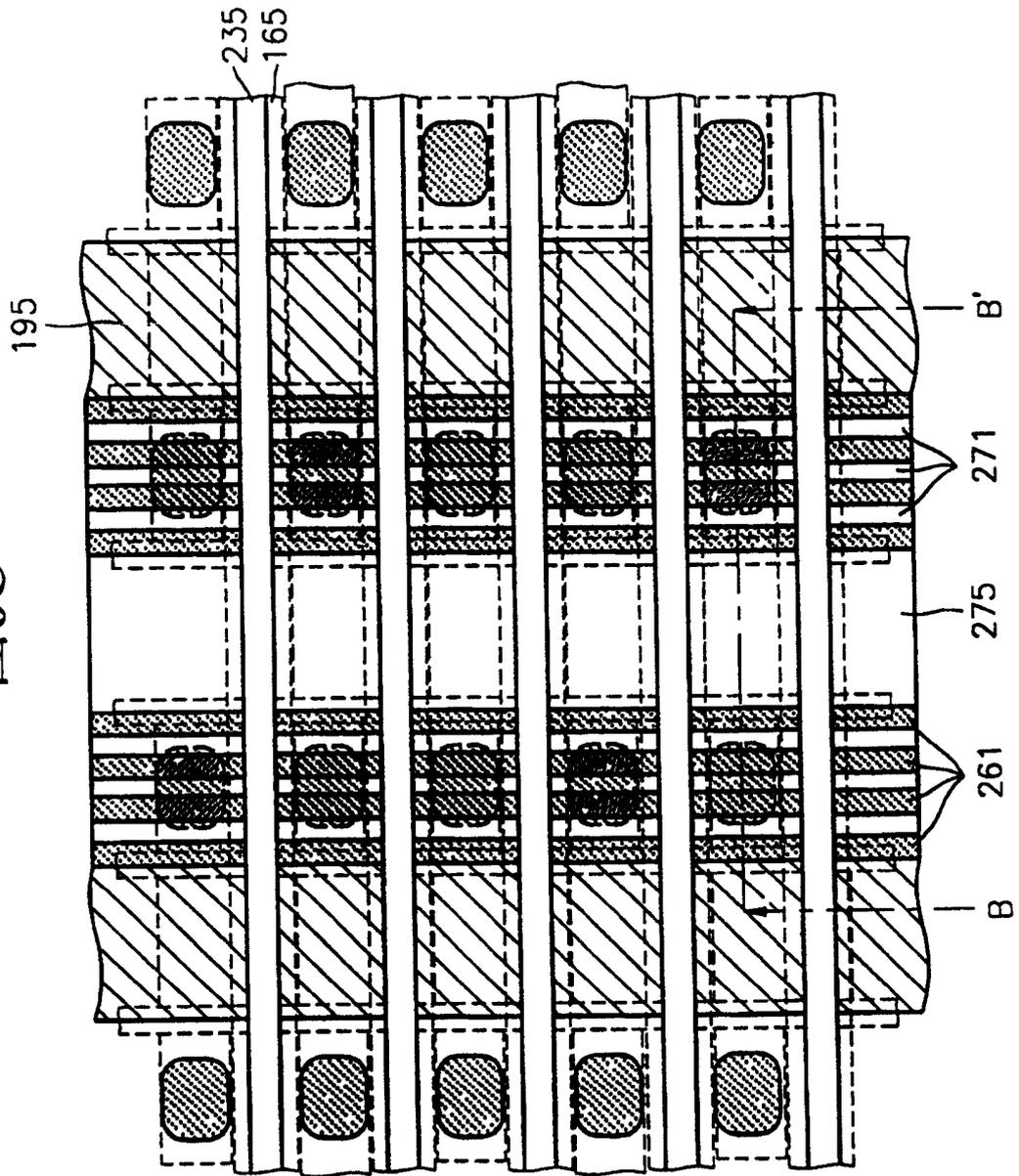


图6D

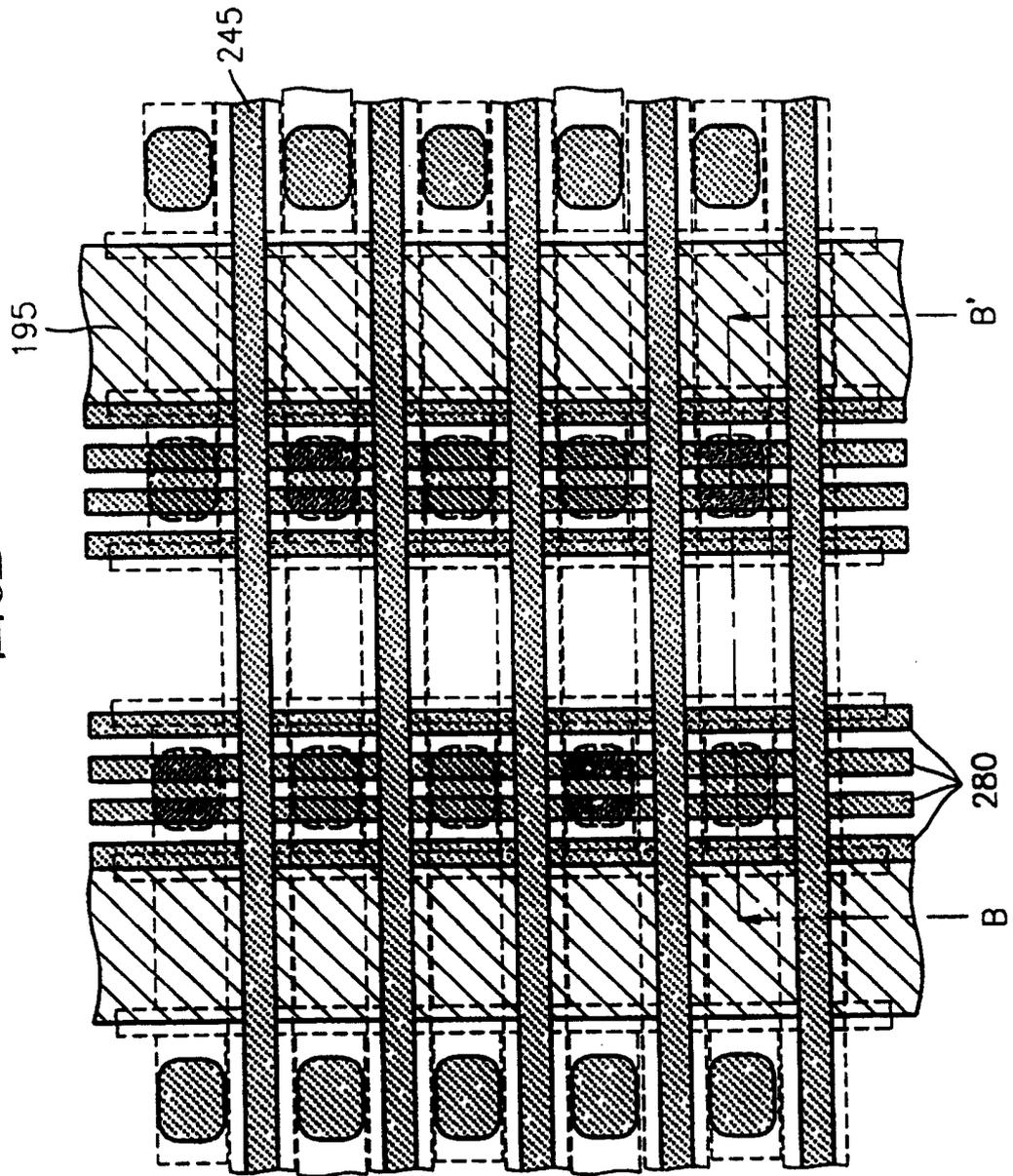


图7A

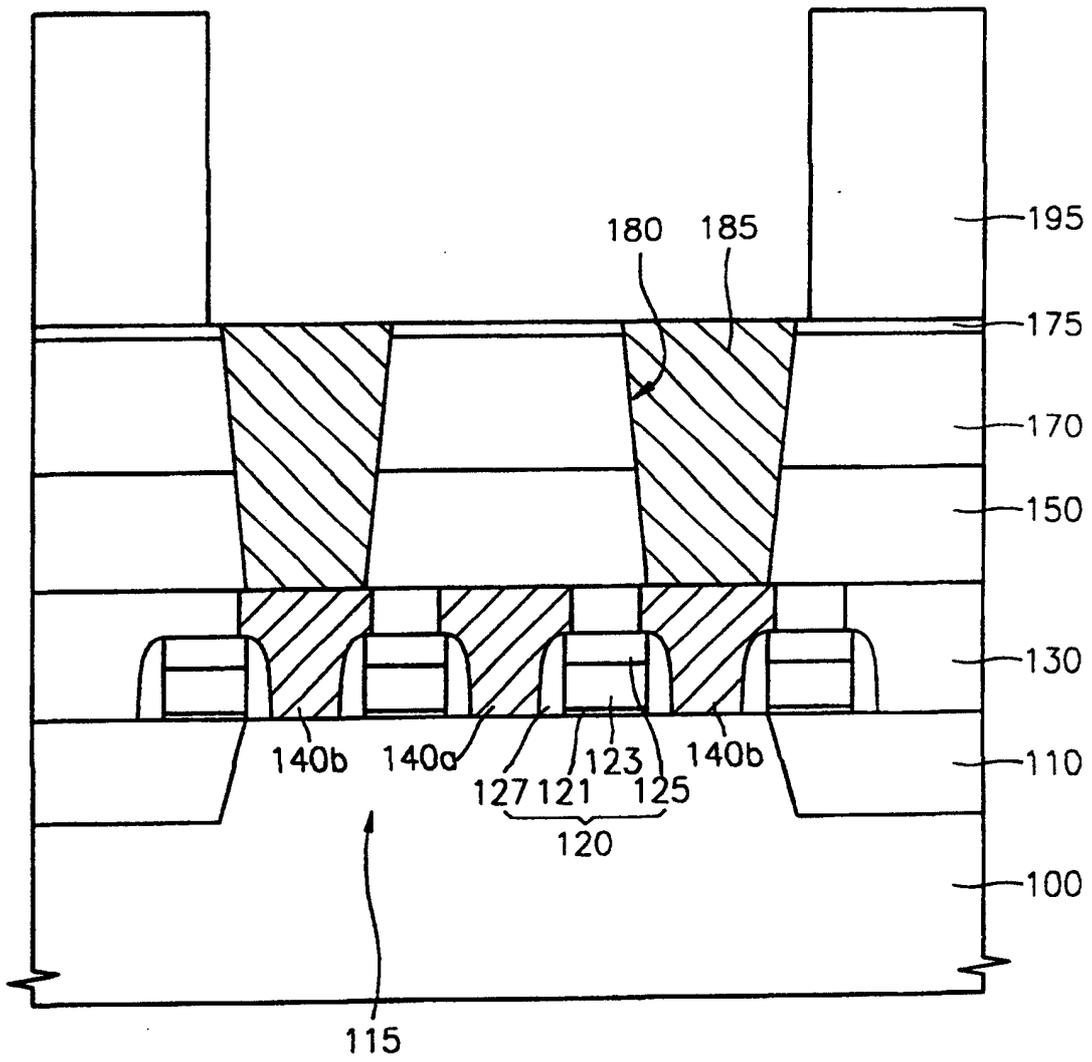


图7B

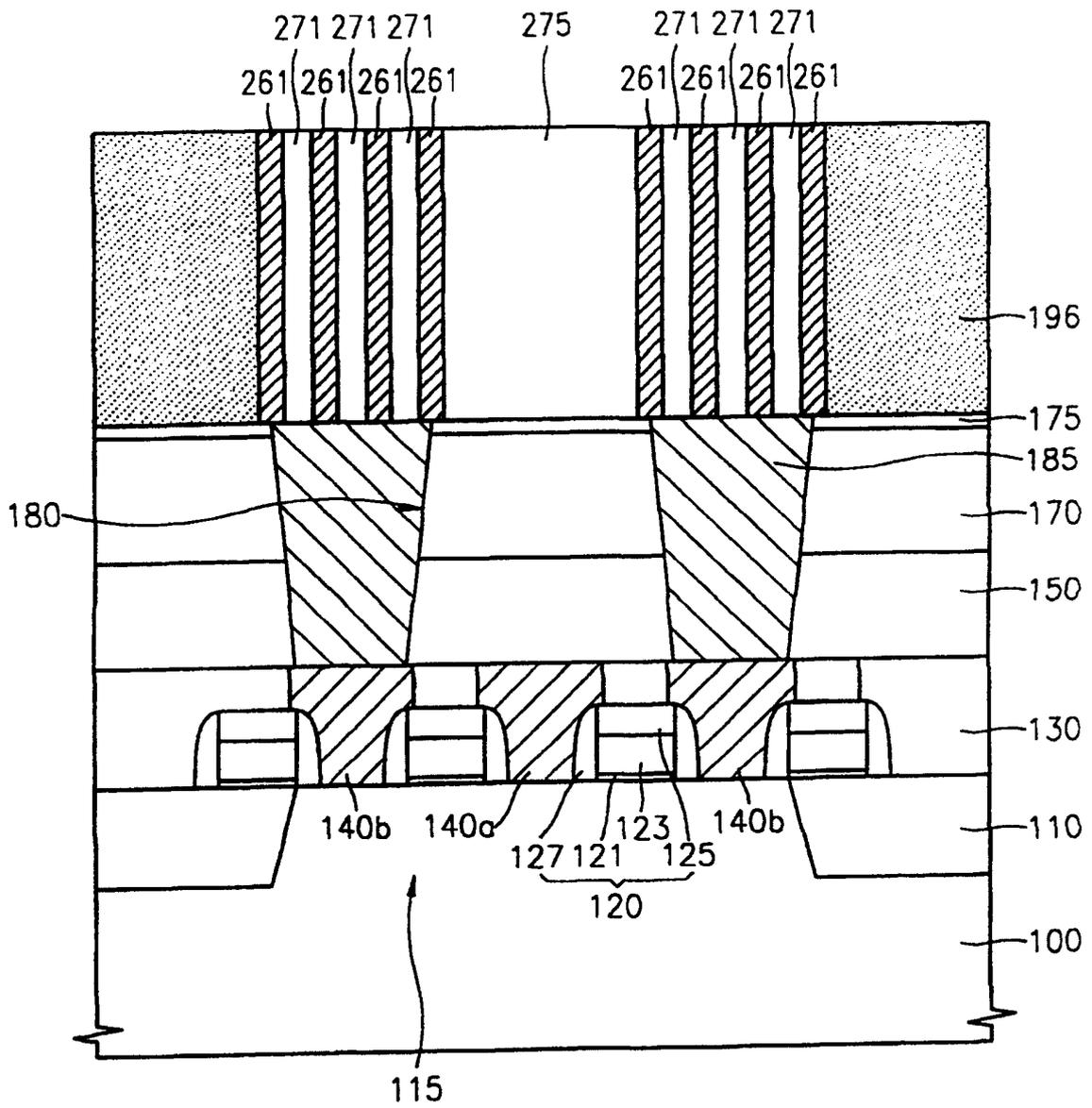
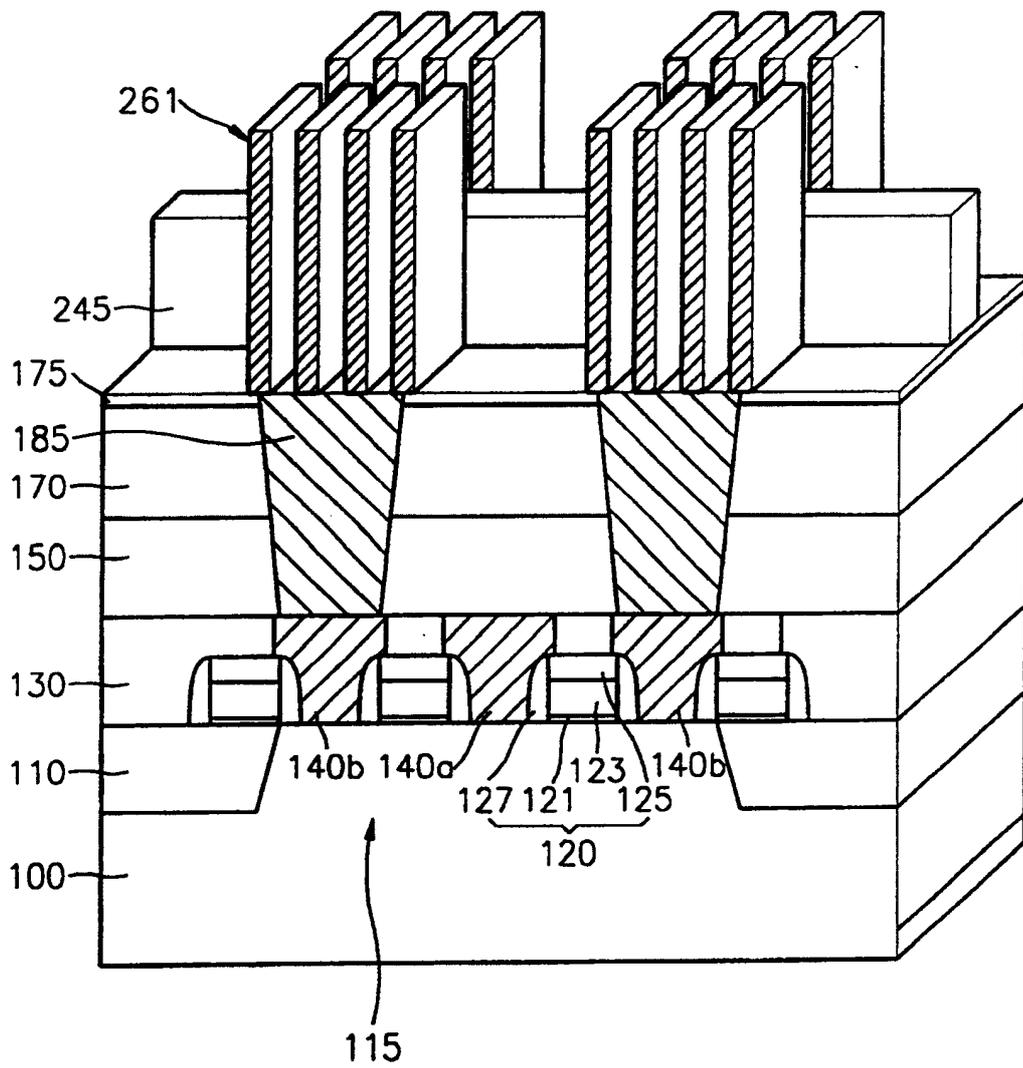
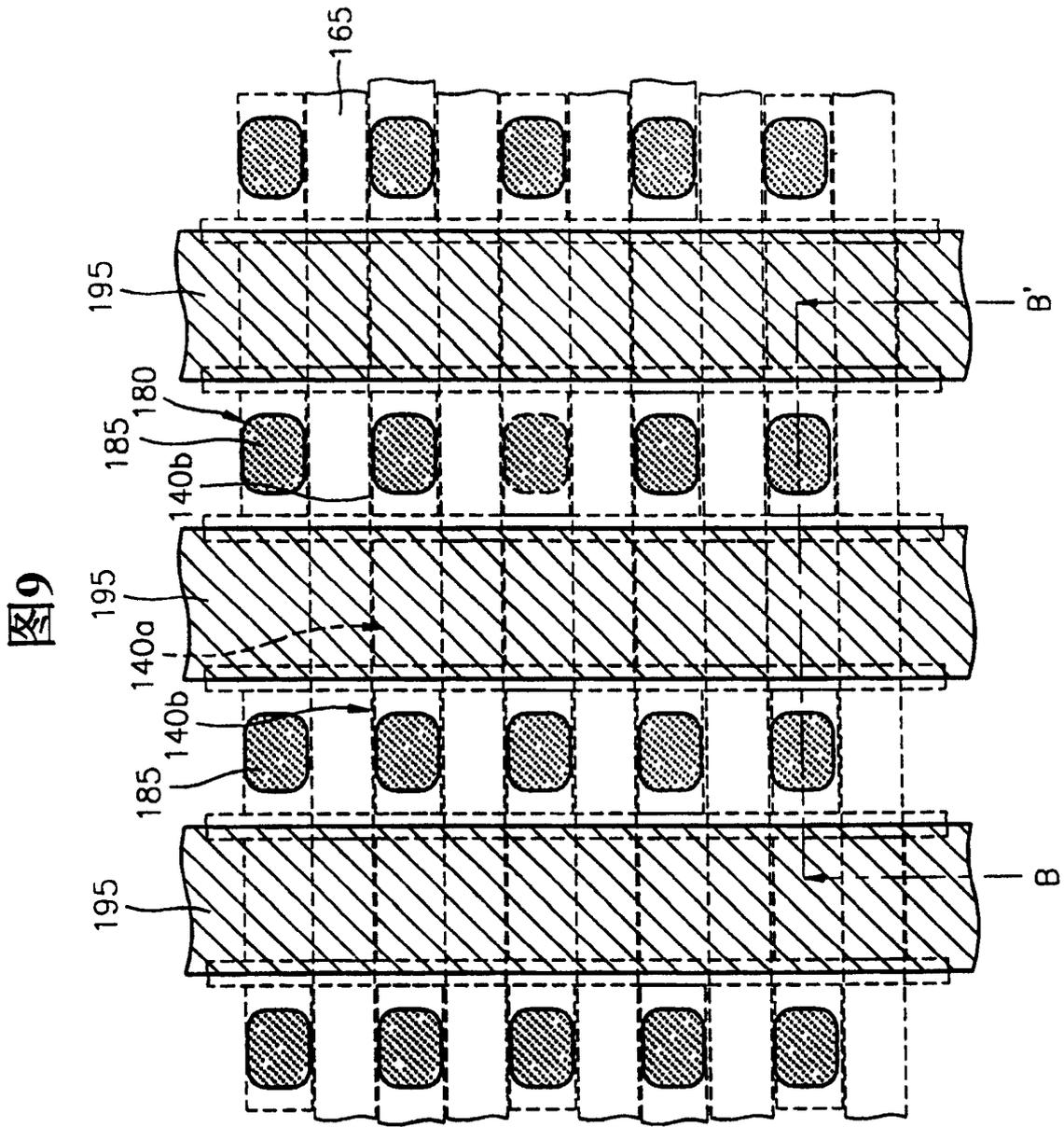


图8





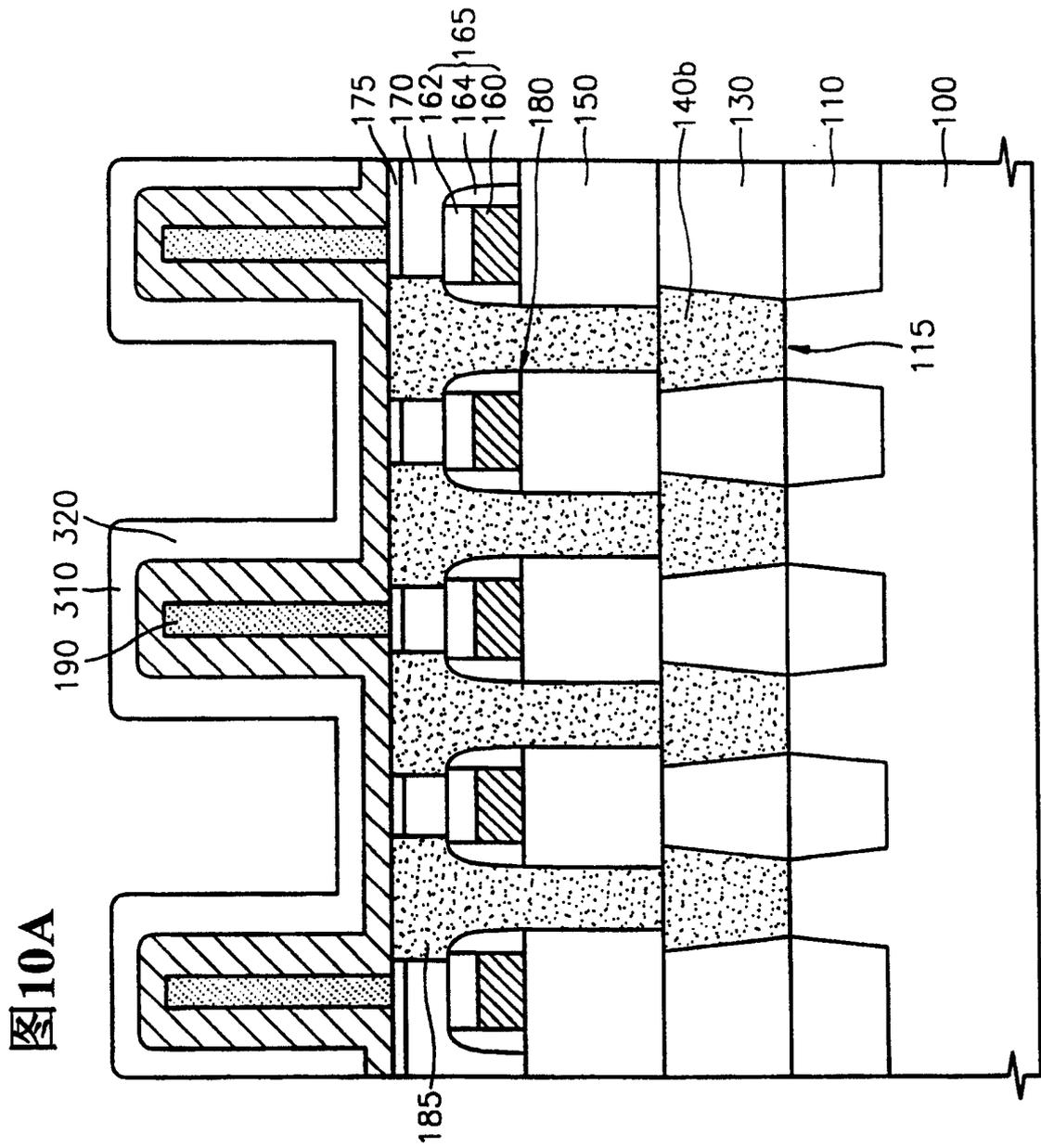


图10A

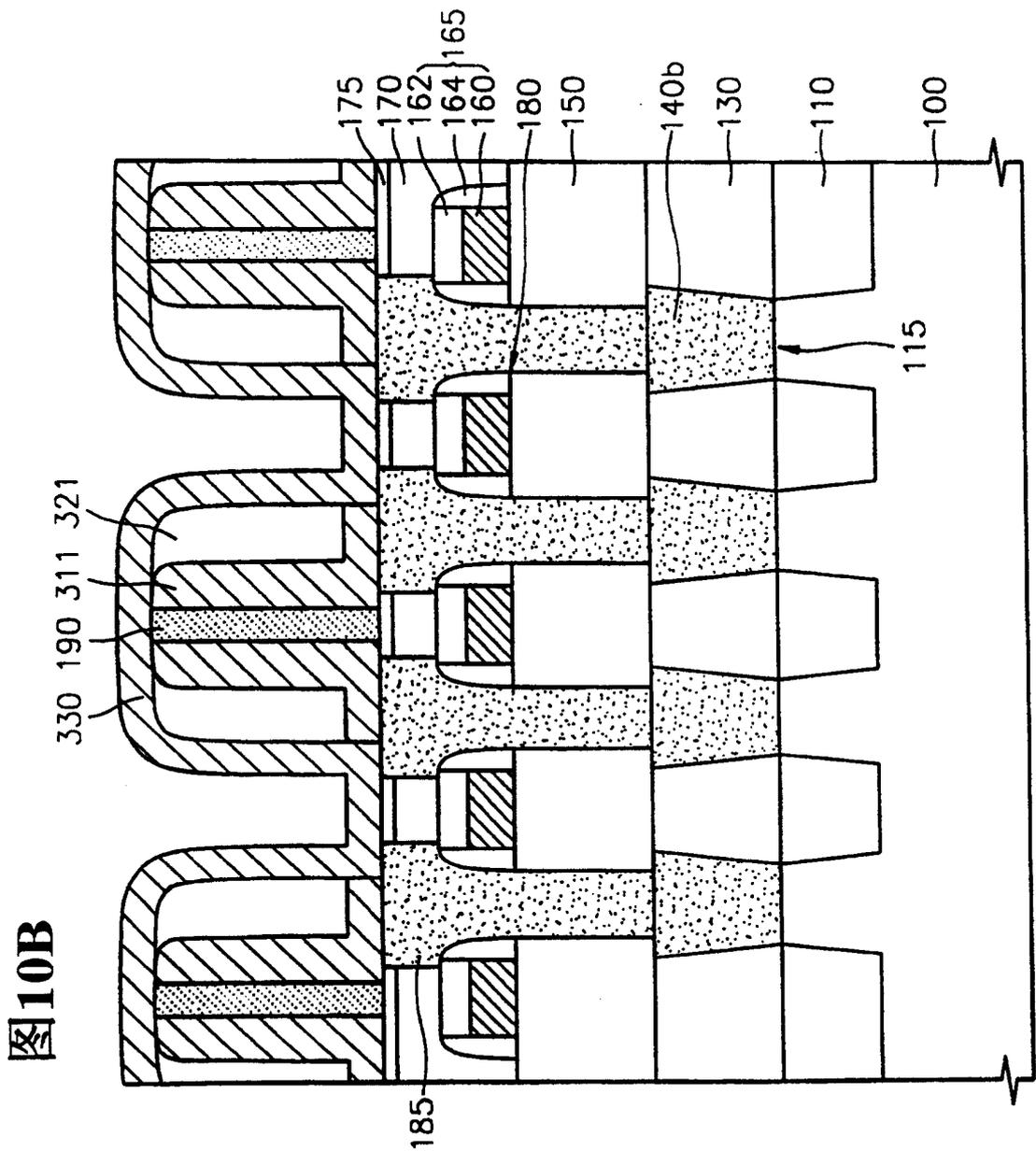


图10B

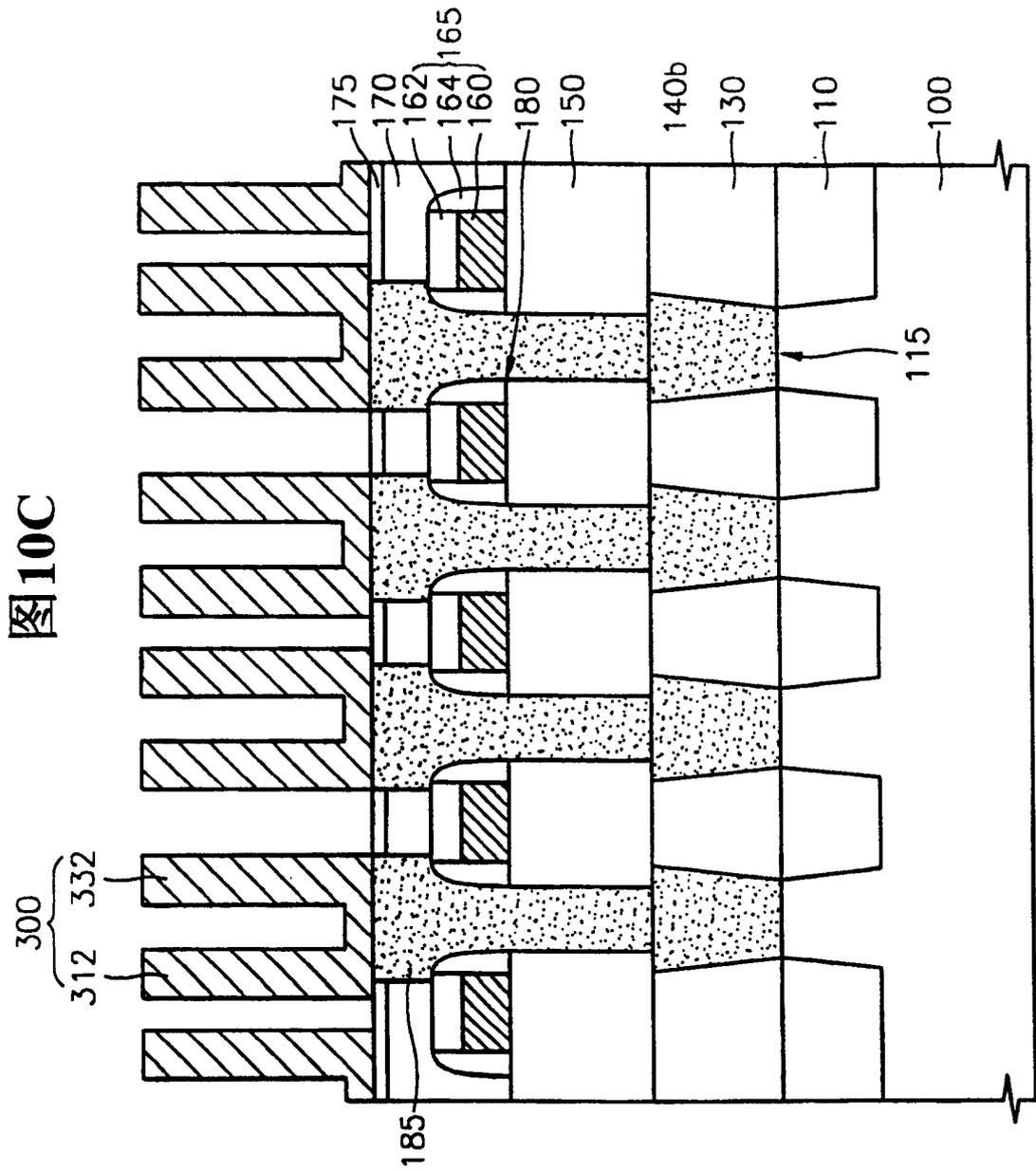


图11A

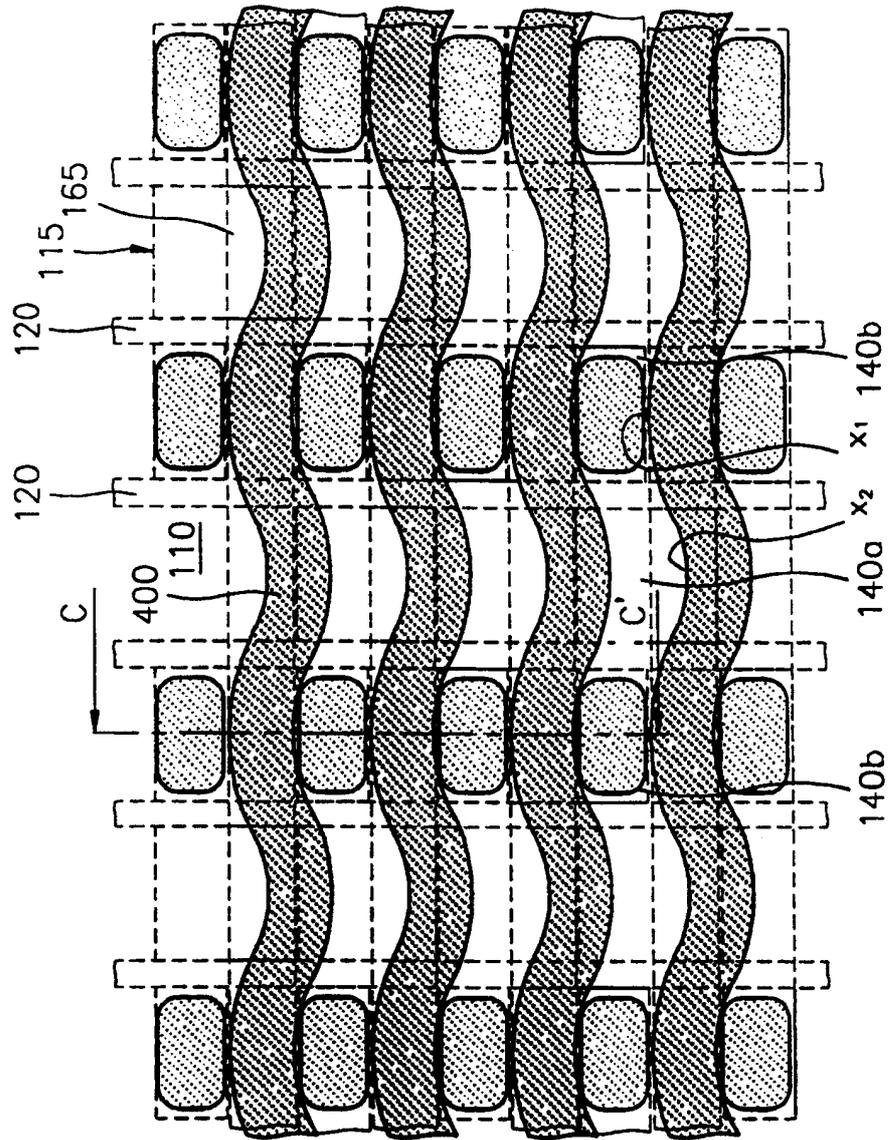


图11B

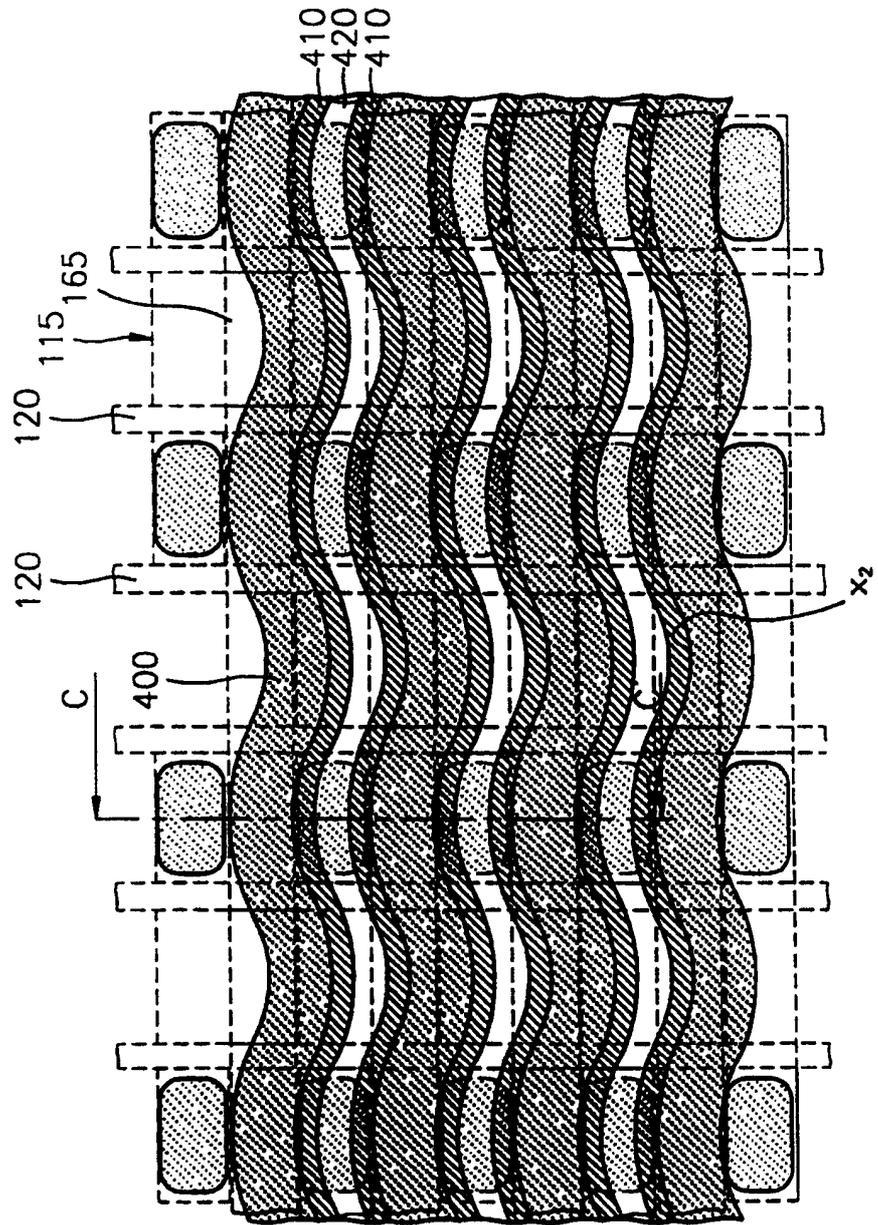


图11C

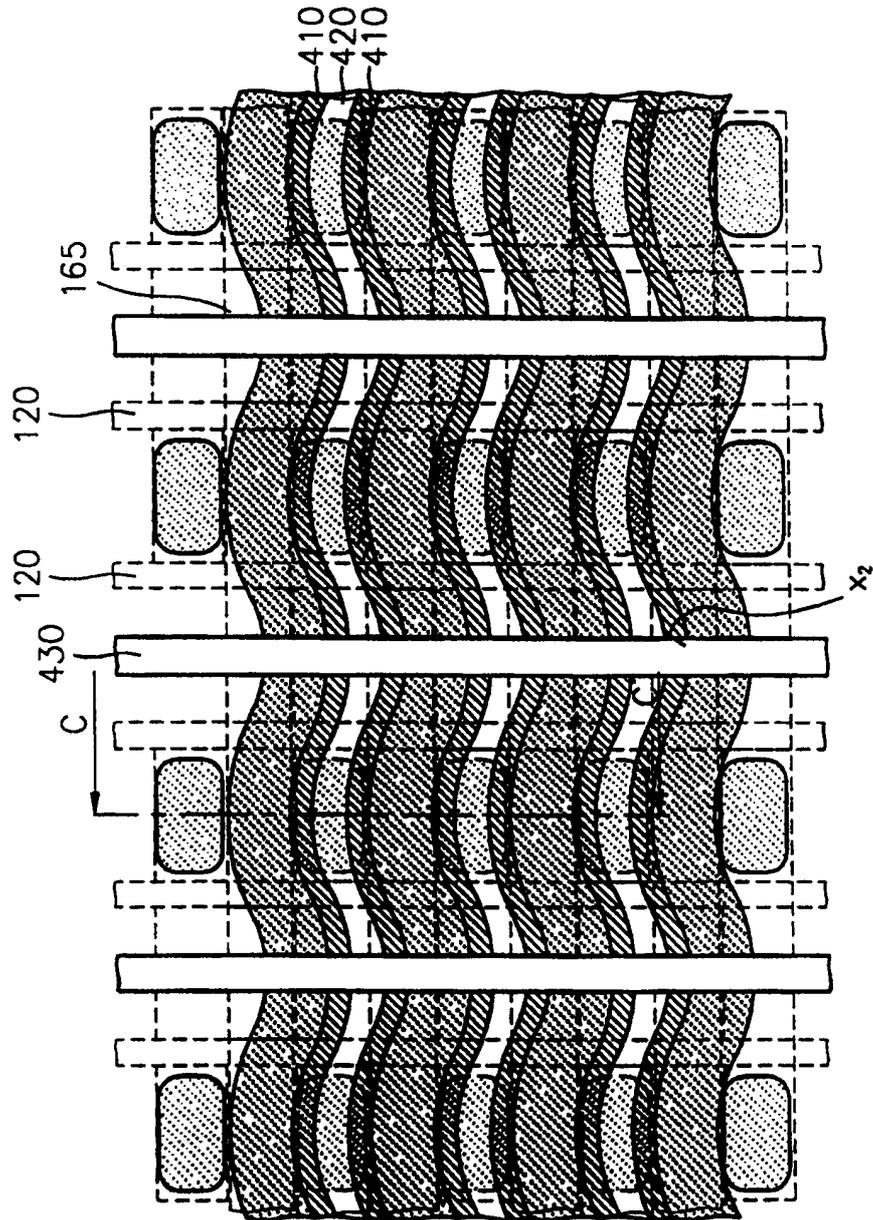


图11D

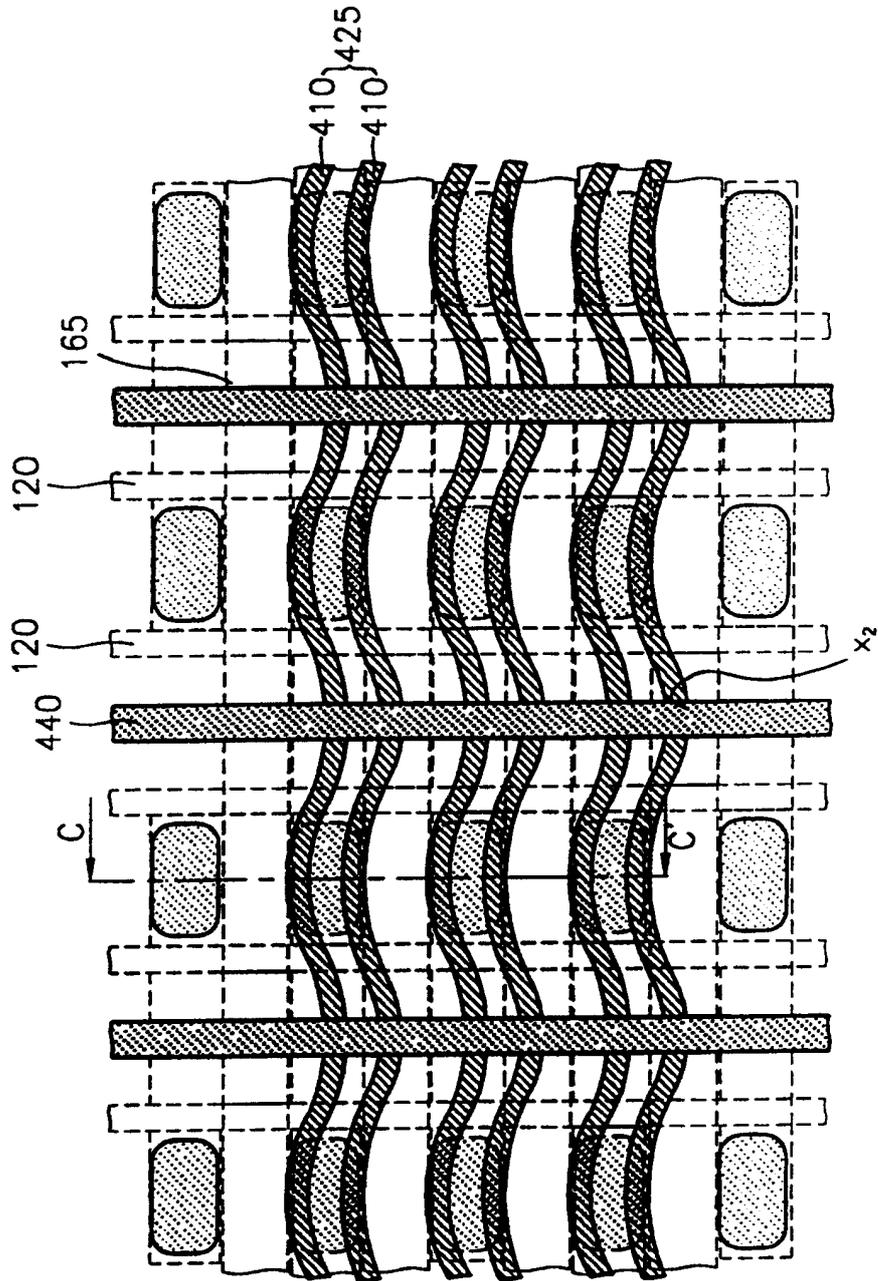


图12A

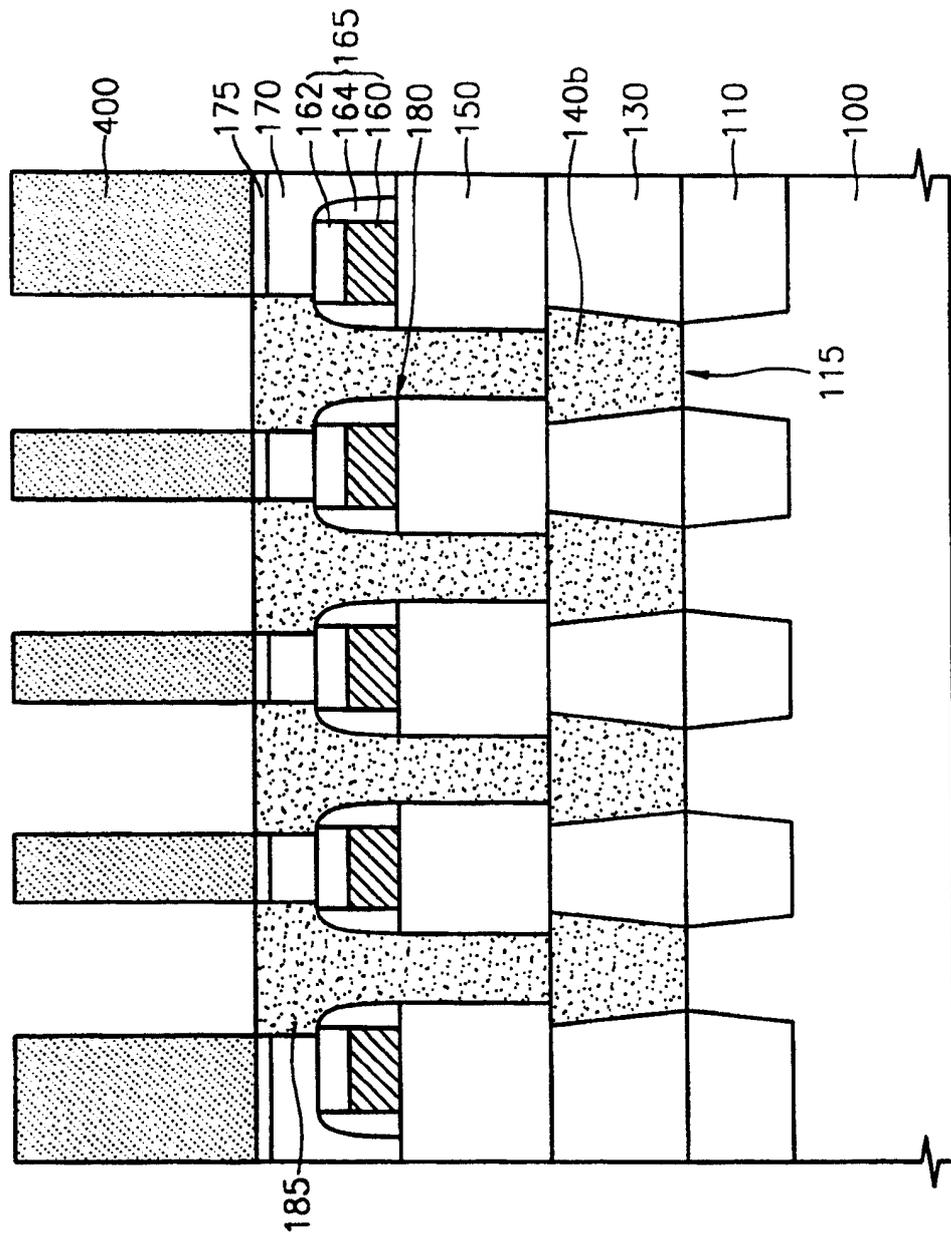


图12B

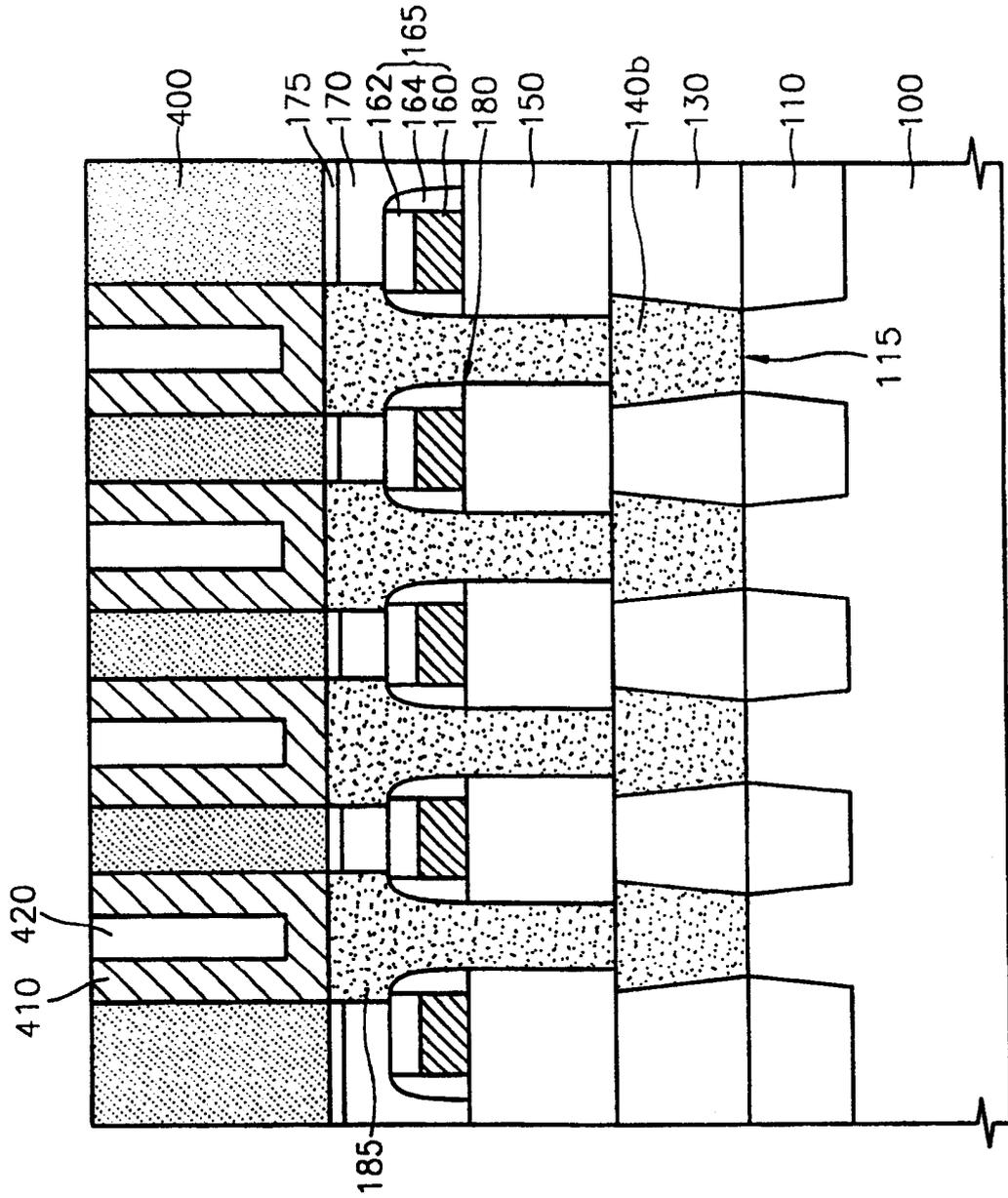


图13

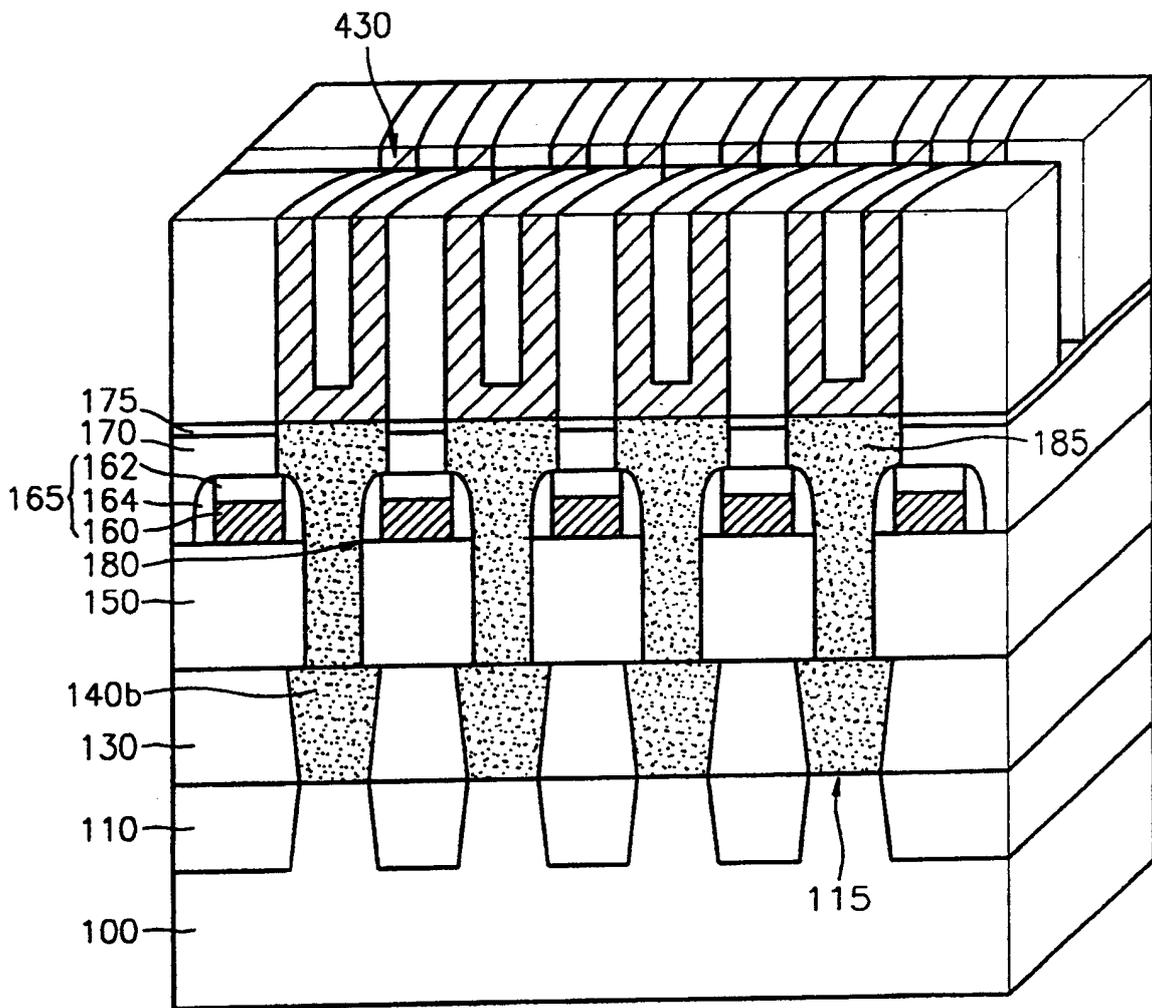


图14

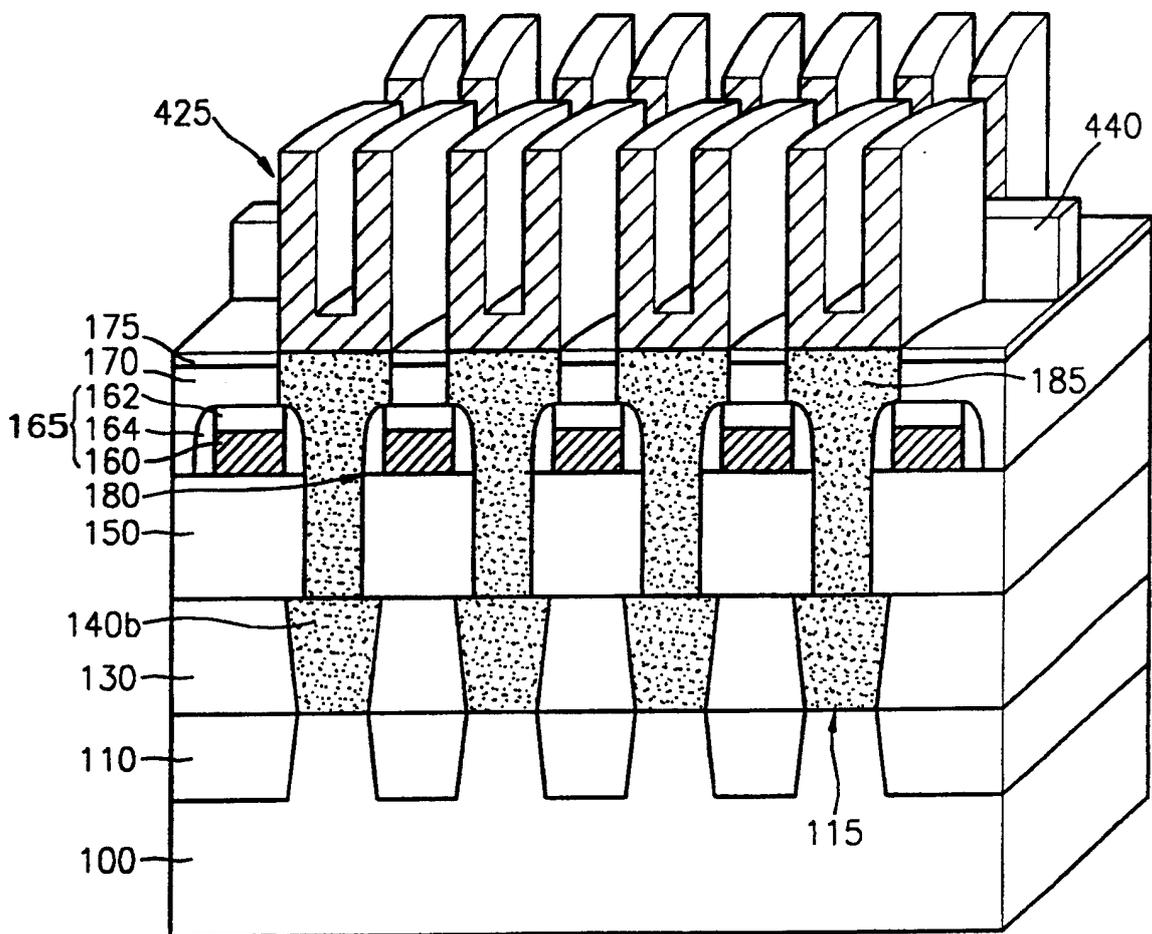


图15

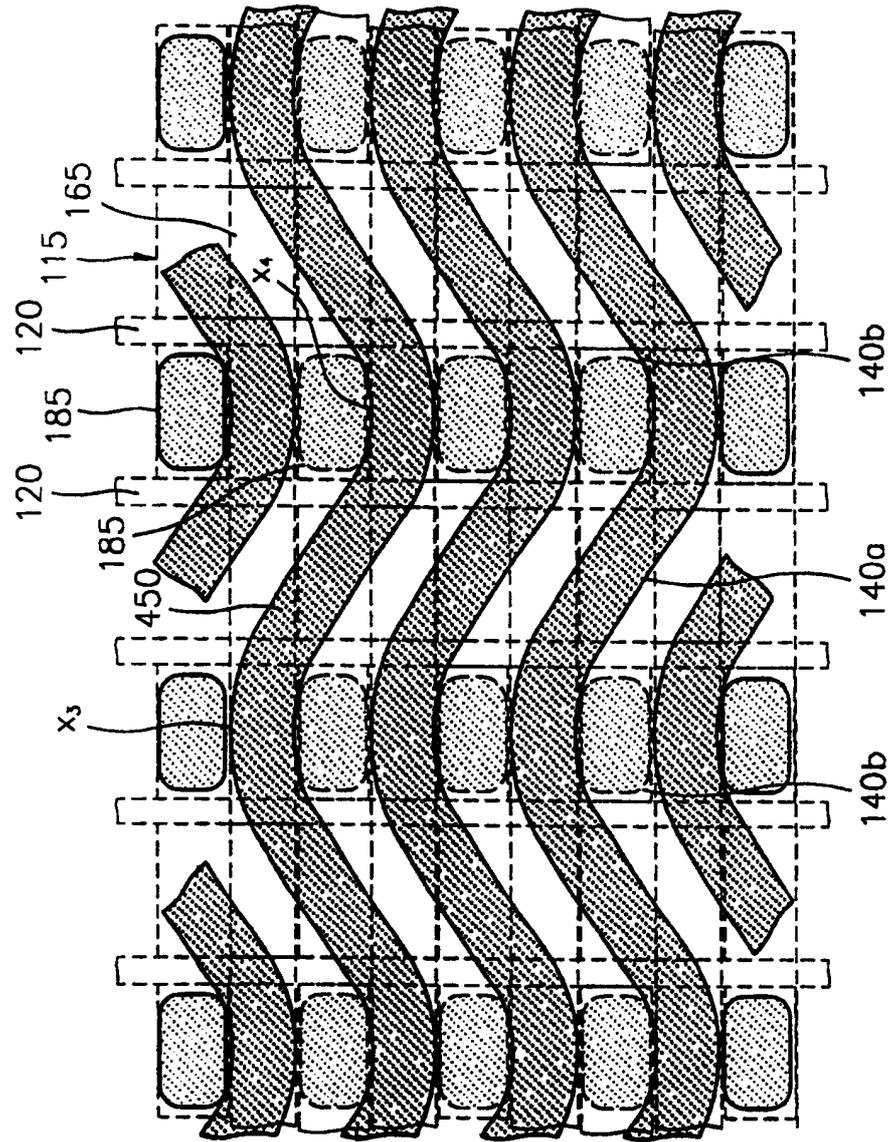


图16

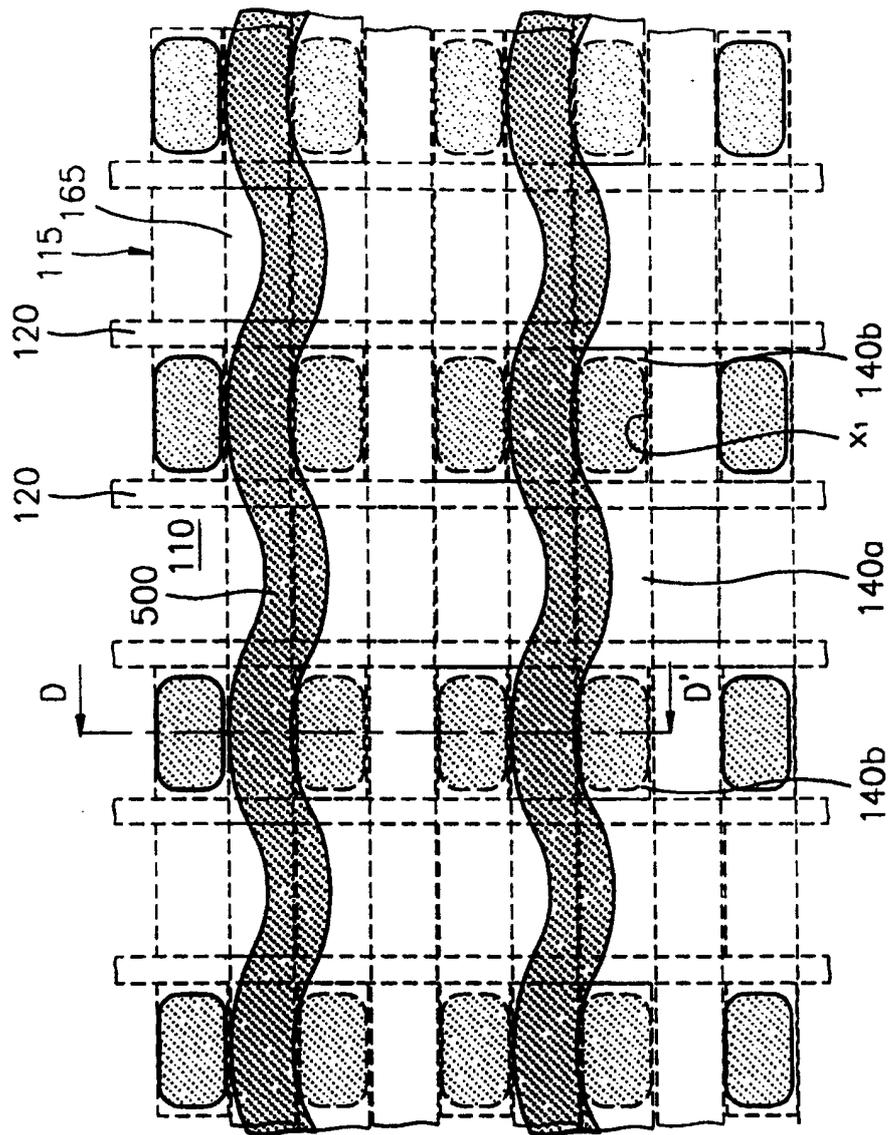


图17A

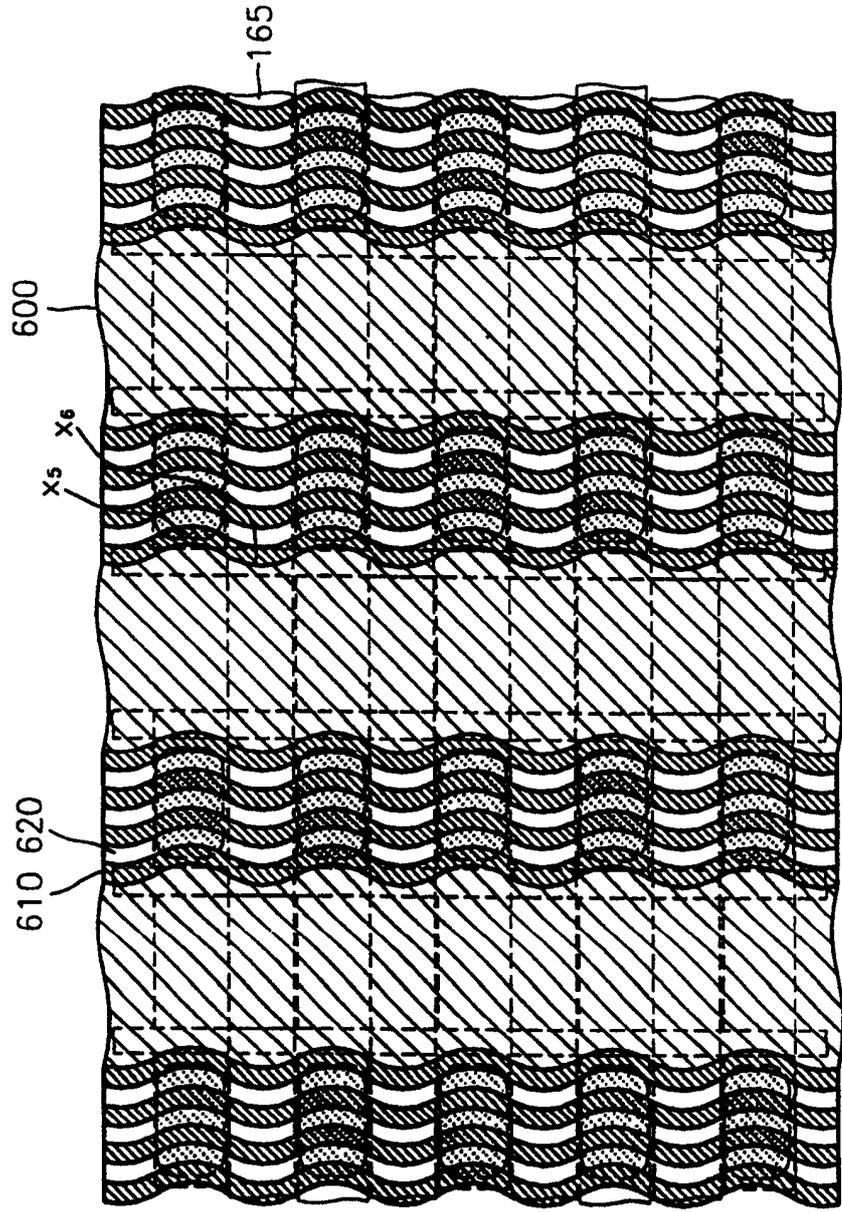


图17B

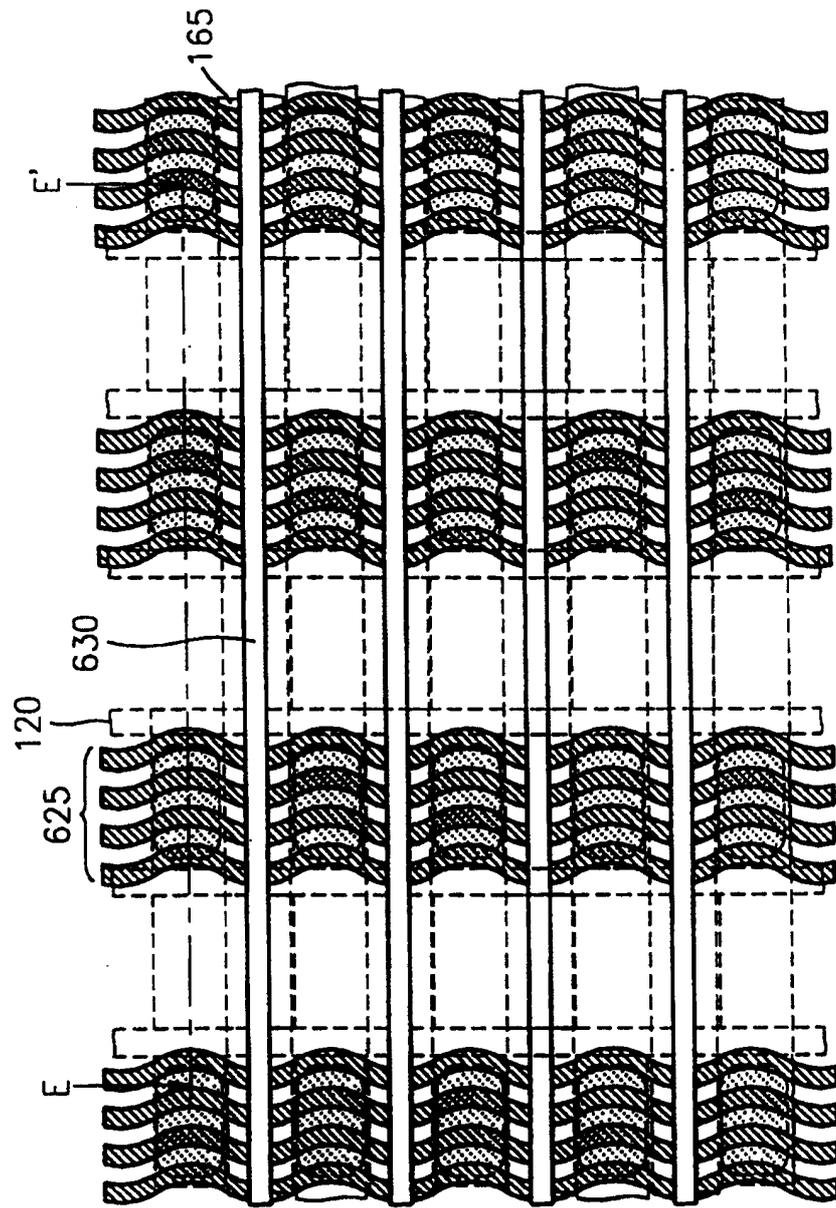


图18

