

K AUTORSKÉMU OSVĚDČENÍ

(11)

(B1)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

(61)

(23) Výstavní priorita
(22) Přihlášeno 18 11 83
(21) PV 8600-83

(51) Int. Cl.⁴

G 01 R 23/06,
H 03 M 1/00

(40) Zveřejněno 15 05 85
(45) Vydáno 01 11 87

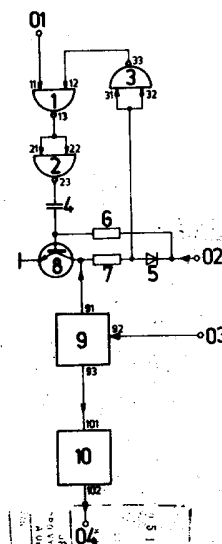
(75)
Autor vynálezu

DOSTÁL LUDĚK ing.,
POLÁČEK ANTONÍN ing.,
PROSSR OTTO ing., PRAHA

(54)

Zapojení frekvenčně analogového převodníku

Zapojení frekvenčně analogového převodníku pro zpracování signálů z fotoelektrických impulsních čidel. Vstupní signál se vede přes dvě negující součinnová hradla na jeden pól kondenzátoru jehož druhý pól je spojen s bází tranzistoru. Po ukončení impulsu se tranzistor rozeptne a doba rozeptnutí je určena časovou konstantou kondenzátoru a budicího odporu. V době kdy je tranzistor rozeptnut vyšle stabilizátor napětí pulsy definované délky a amplitudy. Tyto pulsy se přes operační zesilovač zapojeny jako aktivní filtr mění na napětí, jehož střední hodnota je úměrná hustotě impulsů na vstupu zapojení. Vynálezu se využije u frekvenčně analogových převodníků pro registrační tachografy na vozidlech městské hromadné dopravy.



Vynález se týká zapojení frekvenčně analogového převodníku pro zpracování frekvenčního signálu z impulsního čidla otáček.

Známé frekvenčně analogové převodníky jsou vytvořeny jako monostabilní klopný obvod se stabilizovanou amplitudou výstupních impulsů. Stabilizace amplitudy výstupních impulsů se provádí buď zenerovou diodou nebo složitějším tranzistorovým či integrovaným obvodem. Nevýhodou těchto zapojení je, že nezaručují v intervalu mezi dvěma impulsy nulové napětí. U zapojení, která využívají tranzistoru, je navíc toto napětí závislé na teplotě okolí. U přesnějších převodníků se tato tepelná závislost kompenzuje dalšími přídatnými kompenzačními obvody, která zapojení zdražují a komplikují. U některých převodníků se poměrně snadno naruší funkce vzniknutím nežádoucího signálu na jejich vstup, například vlivem rušivých pulsních proudů, které způsobí např. sepnutí silnoproudých kontaktů nebo tyristorů. Většinou nesplňují požadavky na stejnosměrné výstupní napětí či stejnosměrný výstupní proud, s minimálním zvlněním, který zajistí přesný přenos s co nejkratší odezvou.

Tyto nedostatky do značné míry odstraňuje zapojení frekvenčně analogového převodníku podle vynálezu. Podstata vynálezu spočívá v tom, že vstupní svorka zapojení je spojena s prvním vstupem prvního hradla, jehož druhý vstup je spojen s výstupem třetího hradla. Výstup prvního hradla je spojen s oběma vstupy druhého hradla, jehož

výstup je spojen s jedním pólem kondenzátoru. Druhý pól kondenzátoru je spojen s jedním vývodem budicího odporu a sází tranzistoru, jehož emitor je spojen s nulovým potenciálem. Kolektor tranzistoru je spojen s ovládací svorkou stabilizátoru napětí a s jedním vývodem pracovního odporu, jehož druhý vývod je spojen s oběma vstupy třetího hradla a s anodou diody. Katoda diody je spojena se druhým vývodem budicího odporu a s první napájecí svorkou zapojení. Druhá napájecí svorka zapojení je spojena s napájecí svorkou stabilizátoru napětí, jehož výstupní svorka je spojena se vstupem operačního zesilovače, jehož výstup je spojen s výstupní svorkou zapojení.

Výhodou zapojení převodníku podle vynálezu je, že odstraňuje nežádoucí výstupní napětí v době, mezi jednotlivými pulsy z monostabilního klopného obvodu. Zapojení není závislé na teplotě okolí a proto odpadá tepelná kompenzace. Znemožňuje, aby případné rušivé signály na vstupu převodníku ovlivnily výstupní signál v době dané časovou konstantou kondenzátoru a budicího odporu. Zapojení je vytvořeno z levných a snadno dostupných součástek, což příznivě ovlivňuje jeho cenu.

Příklad zapojení frekvenčně analogového převodníku podle vynálezu je znázorněn v blokovém schematu na připojeném výkrese.

Hlavní součásti a bloky zapojení je možno charakterizovat takto. Všechna tři hradla 1, 2, 3 jsou stejná dvouvstupová negovaná součinnová hradla NAND. Slouží k negaci logického součinu signálů na jejich vstupech. Stabilizátor 2 napětí je vytvořen z integrovaného obvodu, kondenzátoru, pevných odporů a jednoho proměnného odporu. Slouží ke stabilizaci napájecího napětí podle signálu na své ovládací svorce 91. Operační zesilovač 10 má ve

zpětné vazbě zapojen odpor a kondenzátor a pracuje jako aktivní filtr. Slouží k vyhodnocení analogové hodnoty napětí, která je úměrná frekvenci vstupních impulsů. Zapojení je provedeno takto. Vstupní svorka 01 zapojení je spojena s prvním vstupem 11 prvního hradla 1. Druhý vstup 12 prvního hradla 1 je spojen s výstupem 33 třetího hradla 3. Výstup 13 prvního hradla 1 je spojen s oběma vstupy 21, 22 druhého hradla 2. Výstup 23 druhého hradla 2 je spojen s jedním pólem kondenzátoru 4. Druhý pól kondenzátoru 4 je spojen s jedním vývodem budicího odporu 6 a sází tranzistoru 8. Emitor tranzistoru 8 je spojen s nulovým potenciálem. Kolektor tranzistoru 8 je spojen s ovládací svorkou 91 stabilizátoru 9 napětí a s jedním vývodem pracovního odporu 7. Druhý vývod pracovního odporu 7 je spojen s oběma vstupy 31, 32 třetího hradla 3 a s anodou diody 5. Katoda diody 5 je spojena se druhým vývodem budicího odporu 6 s první napájecí svorkou 02 zapojení, druhá napájecí svorka 03 zapojení je spojena s napájecí svorkou 92 stabilizátoru 9 napětí. Výstupní svorka 93 stabilizátoru 9 napětí je spojena se vstupem 101 operačního zesilovače 10. Výstup 102 operačního zesilovače 10 je spojen s výstupní svorkou 04 zapojení. První napájecí svorka 02 zapojení je spojena s kladným pólem prvního napájecího napětí. Druhá napájecí svorka je spojena s kladným pólem druhého napájecího napětí. Zapojení pracuje takto. Pulsní číslicový signál se přivádí na vstupní svorku 01 zapojení a odtud na první vstup 11 prvního hradla 1. Za předpokladu, že na druhém vstupu 12 prvního hradla 1 je signál log. 1, potom po příchodu signálu log. 1 na první vstup 11 prvního hradla 1 se na výstupu 13 prvního hradla 1 objeví signál log. 0. Tento signál log. 0 přechází na oba vstupy 21 a 22 druhého hradla 2. Druhé hradlo 2 neguje logický součet signálů na svých vstupech 21 a 22, takže na výstupu 23 druhého

hradla 2 je signál log. 1. Tímto napětím se nabije kondenzátor 4 přes bázi a emitor tranzistoru 8. Tím nedošlo k žádné změně stavu tranzistoru 8, protože tento byl sepnut budicím proudem z kladné napájecí svorky 02 zapojení přes budicí odpor 6. Při ukončení vstupního impulsu na vstupní svorce 01 zapojení, když je signál log. 0 na prvním vstupu 11 prvního hradla 1 je na jeho výstupu signál log. 0 a na výstupu 23 druhého hradla 2 je signál log. 0. Na bázi tranzistoru 8 je záporné napětí a tranzistor 8 se zavře. Kolektor tranzistoru 8 je na úrovni ovládacího napětí ovládací svorky 91 stabilizátoru 9 napětí. Toto ovládací napětí se převede přes pracovní odpor 7 na oba vstupy 31 a 32 třetího hradla 3 a současně se toto napětí přes diodu 5 omezí na úroveň kladného napájecího napětí na kladné napájecí svorce 02 zapojení. Protože je na obou vstupech 31, 32 třetího hradla 3 signál úrovně log. 1, je na výstupu 33 třetího hradla 3 signál log. 0. Tímto signálem se přes druhý vstup 11 blokuje první hradlo 1 a to do té doby, než dojde k přepólování kondenzátoru 4. Dobu přepólování určuje časová konstanta budicího odporu 6 a kondenzátoru 4. Pokud v této době přijde na první vstup 01 zapojení rušivý signál, například při sepnutí kontaktů, neovlivní tento rušivý signál činnost převodníku. Když vyprší časová konstanta a dojde k přepólování kondenzátoru 4 a tranzistor 8 se opět sepne a tím se celé zapojení uvede do původního stavu. Při příchodu dalšího impulsu se tato činnost opakuje. Doba, po kterou je tranzistor 8 v rozepnutém stavu je konstantní a po tuto dobu se též objeví impuls na výstupu 92 stabilizátoru 9. Tento výstup je přesně definovaný délkou i amplitudou. Když tranzistor 8 sepne, je na výstupu 93 stabilizátoru 7 nulové napětí.

Normalizované impulsy se přivádějí na vstup 101 operačního zesilovače 10. Operační zesilovač 10, který pracuje jako aktivní filtr, má na svém výstupu 102 nezvlněný analogový signál, jehož hodnota je úměrná frekvenci vstupních impulsů.

Vynálezu se využije u frekvenčně analogových převodníků při zpracování impulsů z otáčkových čidel zejména u registračních tachografů na vozidlech městské hromadné dopravy.

6

P Ř E D M Ě T V Y N Á L E Z U

239 114

Zapojení frekvenčně analogového převodníku, vyznačující se tím, že vstupní svorka (01) zapojení je spojena s prvním vstupem (11) prvního hradla (1), jehož druhý vstup (12) je spojen s výstupem (33) třetího hradla (3) a výstup (13) prvního hradla (1) je spojen s oběma vstupy (21, 22) druhého hradla (2), jehož výstup (23) je spojen s jedním pólem kondenzátoru (4), jehož druhý pól je spojen s jedním vývodem budicího odporu (6) a s bází tranzistoru (8), jehož emitor je spojen s nulovým potenciálem ^{prvního} kolektor tranzistoru (8) je spojen s ovládací svorkou (91) stabilizátoru (9) napětí a s jedním vývodem pracovního odporu (7), jehož druhý vývod je spojen s oběma vstupy (31, 32) třetího hradla (3) a s anodou diody (5), jejíž katoda je spojena se druhým vývodem budicího odporu (6) a s první napájecí svorkou (02) zapojení, jehož druhá napájecí svorka (03) je spojena s napájecí svorkou (92) stabilizátoru (9) napětí, jehož výstupní svorka (93) je spojena se vstupem (101) operačního zesilovače (10), jehož výstup (102) je spojen s výstupní svorkou (04) zapojení.

1 výkres

