

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2023년 9월 21일 (21.09.2023)



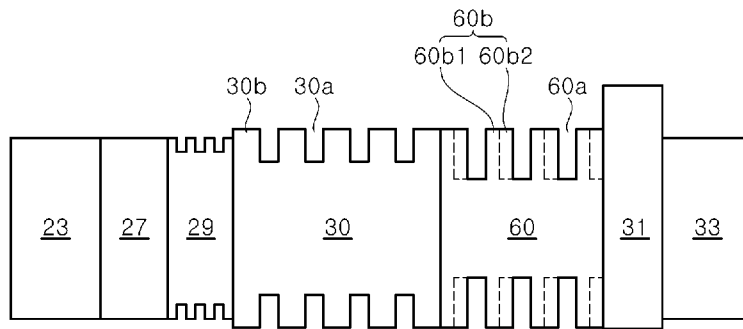
(10) 국제공개번호

WO 2023/177209 A1

- (51) 국제특허분류: H01L 33/06 (2010.01) H01L 33/48 (2010.01)
H01L 33/02 (2010.01) H01L 33/62 (2010.01)
H01L 33/26 (2010.01)
- (21) 국제출원번호: PCT/KR2023/003469
- (22) 국제출원일: 2023년 3월 15일 (15.03.2023)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 63/320,892 2022년 3월 17일 (17.03.2022) US
18/120,168 2023년 3월 10일 (10.03.2023) US
- (71) 출원인: 서울바이오시스주식회사 (SEOUL VIOSYS CO., LTD.) [KR/KR]; 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).
- (72) 발명자: 민대홍 (MIN, Dae Hong); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 백용현 (BAEK, Yong Hyun); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 강지훈 (KANG, Ji Hun); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).
- (74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 06239 서울특별시 강남구 테헤란로14길 30-1, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) Title: LIGHT-EMITTING DIODE AND LIGHT-EMITTING DEVICE HAVING SAME

(54) 발명의 명칭: 발광 다이오드 및 그것을 갖는 발광 소자



(57) Abstract: A light-emitting diode and a light-emitting device having same are provided. The light-emitting diode according to an embodiment comprises: a first conductive type semiconductor layer; a second conductive type semiconductor layer; a lower active layer disposed between the first conductive type semiconductor layer and the second conductive type semiconductor layer; and an upper active layer disposed between the lower active layer and the second conductive type semiconductor layer, wherein the lower active layer emits light of a shorter wavelength than the upper active layer, the upper active layer includes a plurality of well layers and a plurality of barrier layers, at least one of the plurality of barrier layers includes a first barrier layer and a second barrier layer having a lower doping concentration of n-type impurities than the first barrier layer, and the first barrier layer is closer to the first conductive type semiconductor layer than the second barrier layer.

(57) 요약서: 발광 다이오드 및 그것을 갖는 발광 소자가 제공된다. 일 실시예에 따른 발광 다이오드는, 제1 도전형 반도체층; 제2 도전형 반도체층; 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 배치된 하부 활성층; 및 상기 하부 활성층과 제2 도전형 반도체층 사이에 배치된 상부 활성층을 포함하고, 상기 하부 활성층은 상기 상부 활성층보다 단파장의 광을 방출하고, 상기 상부 활성층은 복수의 우물층과 복수의 장벽층을 포함하되, 상기 복수의 장벽층들 중 적어도 하나의 장벽층은 제1 장벽층 및 상기 제1 장벽층보다 낮은 n형 불순물 도핑 농도를 갖는 제2 장벽층을 포함하고, 상기 제1 장벽층은 상기 제2 장벽층보다 상기 제1 도전형 반도체층에 더 가깝다.

WO 2023/177209 A1

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

명세서

발명의 명칭: 발광 다이오드 및 그것을 갖는 발광 소자

기술분야

- [1] 본 개시는 발광 다이오드에 관한 것으로, 특히, 단일칩 레벨에서 복수 대역의 광을 방출하는 발광 다이오드에 관한 것이다.

배경기술

- [2] 질화물 반도체는 디스플레이 장치, 신호등, 조명이나 광통신 장치의 광원으로 이용되며, 청색이나 녹색을 발광하는 발광 다이오드(light emitting diode)나 레이저 다이오드(laser diode)에 주로 사용되고 있다. 또한, 질화물 반도체는 이중 접합 바이폴라 트랜지스터(HBT) 및 고전자 이동도 트랜지스터(HEMT) 등에도 사용될 수 있다.
- [3] 일반적으로, 질화물 반도체를 이용한 발광 다이오드는 N 컨택층과 P 컨택층 사이에 양자우물구조를 갖는 이중접합 구조를 가진다. 발광 다이오드는 양자우물 구조 내의 우물층의 구성에 따라 광을 방출한다. 내부 양자 효율을 증가시키고, 광 흡수에 의한 손실을 줄이기 위해 발광 다이오드는 단일 피크를 갖는 스펙트럼의 광, 즉 단색광을 방출하도록 설계된다.
- [4] 조명 등에서 방출되는 혼색광, 예컨대 백색광은 단일 피크의 단색광으로는 구현될 수 없다. 따라서, 서로 다른 단색광을 방출하는 복수의 발광 다이오드들을 함께 사용하거나 발광 다이오드에서 방출된 광을 파장변환하는 형광체를 사용하여 백색광을 구현하는 기술이 일반적으로 사용되고 있다.
- [5] 형광체의 사용은 형광체 자체의 비용이나 스톡 슈프트로 알려진 효율 저하 등의 문제를 수반한다. 또한, 형광체를 발광 다이오드 상에 도포하기 위한 많은 공정상의 문제점 및 형광체를 담지하는 담지체의 황변과 같은 문제를 수반한다.
- [6] 복수의 발광 다이오드들을 혼합하여 사용하는 것은 또한 공정을 복잡하게 하며 서로 다른 재료로 제조된 발광 다이오드들을 준비해야 하는 불편함이 있다.
- [7] 단일칩의 발광 다이오드를 이용하여 복수 대역의 스펙트럼을 갖는 광을 구현할 수 있다면, 서로 다른 재료를 이용하여 발광 다이오드들을 제조할 필요가 없으며, 형광체 사용량을 줄이거나 또는 형광체 사용을 배제할 수 있다.

발명의 상세한 설명

기술적 과제

- [8] 본 개시가 해결하고자 하는 과제는 단일칩 레벨에서 멀티 밴드 스펙트럼의 광을 방출하는 발광 다이오드 및 그것을 갖는 발광 소자를 제공하는 것이다.
- [9] 본 개시가 해결하고자 하는 또 다른 과제는, 멀티 밴드 스펙트럼의 밴드들 간의 상대적인 강도를 조절할 수 있는 새로운 기술을 제공하는 것이다.

- [10] 본 개시가 해결하고자 하는 또 다른 과제는, 낮은 전류 밀도 조건하에서도 상대적으로 단파장 밴드의 광의 강도를 증가시킬 수 있는 새로운 기술을 제공하는 것이다.

과제 해결 수단

- [11] 본 개시의 일 실시예에 따른 발광 다이오드는 제1 도전형 반도체층; 제2 도전형 반도체층; 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 배치된 하부 활성층; 및 상기 하부 활성층과 제2 도전형 반도체층 사이에 배치된 상부 활성층을 포함하고, 상기 하부 활성층은 상기 상부 활성층보다 단파장의 광을 방출하고, 상기 상부 활성층은 복수의 우물층과 복수의 장벽층을 포함하되, 상기 복수의 장벽층들 중 적어도 하나의 장벽층은 제1 장벽층 및 상기 제1 장벽층보다 낮은 n형 불순물 도핑 농도를 갖는 제2 장벽층을 포함하고, 상기 제1 장벽층은 상기 제2 장벽층보다 상기 제1 도전형 반도체층에 더 가깝다.
- [12] 상기 하부 활성층은 500nm 미만에서 제1 피크 강도를 갖는 광을 방출할 수 있고, 상기 상부 활성층은 500nm 이상에서 제2 피크 강도를 갖는 광을 방출할 수 있다.
- [13] 상기 제2 장벽층은 상기 제1 장벽층보다 낮은 도핑 농도로 도핑되거나 또는 의도적인 도핑 없이 형성될 수 있다.
- [14] 상기 복수의 장벽층들 모두 상기 제1 장벽층 및 제2 장벽층을 포함할 수 있다.
- [15] 상기 복수의 장벽층들 중 일부 장벽층을 제외하고 절반 이상이 상기 제1 장벽층 및 제2 장벽층을 포함할 수 있으며, 상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치될 수 있다.
- [16] 상기 복수의 장벽층들 중 절반이 상기 제1 장벽층 및 제2 장벽층을 포함할 수 있으며, 상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치될 수 있다.
- [17] 상기 복수의 장벽층들 중 절반 이하가 상기 제1 장벽층 및 제2 장벽층을 포함할 수 있으며, 상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치될 수 있다.
- [18] 상기 복수의 장벽층들 중 적어도 2개의 장벽층들이 상기 제1 장벽층 및 제2 장벽층을 포함할 수 있으며, 상기 적어도 2개의 장벽층들의 제2 장벽층들은 서로 다른 도핑 농도를 가질 수 있다.
- [19] 상기 적어도 2개의 장벽층들은 도핑 농도가 높은 순서 또는 낮은 순서로 배열될 수 있다.
- [20] 상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치될 수 있다.
- [21] 상기 복수의 우물층은 각각 In을 포함할 수 있으며, 상기 상부 활성층 내 In 함량 프로파일은 피크 포인트들과 밸리 포인트들을 갖고, 상기 상부 활성층 내 상기 n형 불순물의 도핑 프로파일은 피크 포인트들과 밸리 포인트들을 가지며, 상기 n

형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 벨리 포인트들에서 떨어져 위치할 수 있다.

- [22] 상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 피크 포인트와 벨리 포인트 사이에 위치할 수 있다.
- [23] 상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 두 개의 피크 포인트들 사이에 위치할 수 있다.
- [24] 상기 n형 불순물의 도핑 프로파일은 상기 n형 불순물의 도핑 프로파일의 피크 포인트를 기준으로 좌우 비대칭일 수 있다.
- [25] 상기 발광 다이오드는 상기 제1 도전형 반도체층과 상기 하부 활성층 사이에 배치된 V-피트 생성층; 및 상기 V-피트 생성층과 상기 하부 활성층 사이에 배치된 초격자층을 더 포함할 수 있다.
- [26] 상기 발광 다이오드는 상기 제2 도전형 반도체층과 상기 상부 활성층 사이에 배치된 전자 블록층을 더 포함할 수 있다.
- [27] 상기 하부 활성층에서 방출되는 광의 강도가 상기 상부 활성층에서 방출되는 광의 강도보다 더 클 수 있다.
- [28] 본 개시의 일 실시예에 따른 발광 소자는, 제1 리드 및 제2 리드; 상기 제1 리드 및 제2 리드를 덮고 캐비티를 정의하는 하우징; 및 상기 하우징의 캐비티 내에 배치되어 상기 제1 및 제2 리드에 전기적으로 접촉된 발광 다이오드를 포함하되, 상기 발광 다이오드는, 제1 도전형 반도체층; 제2 도전형 반도체층; 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 배치된 하부 활성층; 및 상기 하부 활성층과 제2 도전형 반도체층 사이에 배치된 상부 활성층을 포함하고, 상기 하부 활성층은 상기 상부 활성층보다 단파장의 광을 방출하고, 상기 상부 활성층은 복수의 우물층과 복수의 장벽층을 포함하되, 상기 복수의 장벽층들 중 적어도 하나의 장벽층은 제1 장벽층 및 상기 제1 장벽층보다 낮은 n형 불순물 도핑 농도를 갖는 제2 장벽층을 포함하고, 상기 제1 장벽층은 상기 제2 장벽층보다 상기 제1 도전형 반도체층에 더 가깝다.
- [29] 상기 복수의 우물층은 각각 In을 포함할 수 있으며, 상기 상부 활성층 내 In 함량 프로파일은 피크 포인트들과 벨리 포인트들을 갖고, 상기 상부 활성층 내 상기 n형 불순물의 도핑 프로파일은 피크 포인트들과 벨리 포인트들을 가지며, 상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 벨리 포인트들에서 떨어져 위치할 수 있다.
- [30] 상기 발광 소자는 형광체 없이 백색광을 방출할 수 있다.

도면의 간단한 설명

- [31] 도 1은 본 개시의 제1 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 단면도이다.
- [32] 도 2는 도 1의 일부를 확대 도시한 개략적인 부분 단면도이다.

- [33] 도 3은 본 개시의 제1 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [34] 도 4는 본 개시의 제1 실시예에 따른 발광 다이오드의 장파장측 활성 영역을 설명하기 위한 개략적인 단면도이다.
- [35] 도 5는 본 개시의 제1 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [36] 도 6A는 본 개시의 제2 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [37] 도 6B는 본 개시의 제2 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [38] 도 7A는 본 개시의 제3 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [39] 도 7B는 본 개시의 제3 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [40] 도 8A는 본 개시의 제4 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [41] 도 8B는 본 개시의 제4 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [42] 도 9A는 본 개시의 제5 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [43] 도 9B는 본 개시의 제5 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [44] 도 10A는 본 개시의 제6 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이다.
- [45] 도 10B는 본 개시의 제6 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [46] 도 11은 본 개시의 제1 실시예에 따라 제작된 발광 다이오드의 파장에 따른 광 강도를 설명하기 위한 그래프이다.
- [47] 도 12A는 본 개시의 일 실시예에 따른 발광 소자를 설명하기 위한 개략적인 평면도이다.
- [48] 도 12B는 도 12A의 절취선 A-A'를 따라 취해진 개략적인 단면도이다.
- [49] 도 12C는 도 12A의 절취선 B-B'를 따라 취해진 개략적인 단면도이다.
- [50] 도 13은 본 개시의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 개략적인 단면도이다.

발명의 실시를 위한 최선의 형태

- [51] 이하, 첨부한 도면들을 참조하여 본 개시 사항의 실시예들을 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 본 개시 사항이 속하는 기술분야의 통상

의 기술자에게 본 개시 사항의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 개시 사항은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 또한, 하나의 구성요소가 다른 구성요소의 “상부에” 또는 “상에” 있다고 기재된 경우 각 부분이 다른 부분의 “바로 상부” 또는 “바로 상에” 있는 경우뿐만 아니라 각 구성요소와 다른 구성요소 사이에 또 다른 구성요소가 개재된 경우도 포함한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

- [52] 도 1은 본 개시의 제1 실시예에 따른 발광다이오드(100)를 설명하기 위한 개략적인 단면도이고, 도 2는 도 1의 일부를 확대 도시한 개략적인 부분 단면도이며, 도 3은 본 개시의 제1 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 4는 본 개시의 제1 실시예에 따른 발광 다이오드의 장파장측 활성 영역을 설명하기 위한 개략적인 단면도이다.
- [53] 도 1, 도 2, 도 3, 및 도 4를 참조하면, 본 개시의 제1 실시예에 따른 발광 다이오드(100)는 하부 활성층(30) 및 상부 활성층(60)을 포함한다. 나아가, 상기 발광 다이오드(100)는 기관(21), 제1 도전형 반도체층(23), V-피트 생성층(27), 제2 도전형 반도체층(33)을 포함할 수 있으며, 추가적으로 전자 블록층(31)을 더 포함할 수 있다.
- [54] 기관(21)은 질화 갈륨계 반도체층을 성장시키기 위한 성장 기관으로, 예컨대, 사파이어 기관, GaN 기관, SiC 기관, Si 기관, 스피넬 기관 등일 수 있다. 기관(21)은 돌출부들을 가질 수 있으며, 예컨대 패터닝된 사파이어 기관일 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니며, 평평한 상면을 갖는 기관, 예컨대 사파이어 기관일 수도 있다.
- [55] 제1 도전형 반도체층(23)은 n형 불순물이 도핑된 질화물계 반도체층을 포함할 수 있으며, 예컨대 Si가 도핑된 GaN층으로 형성될 수 있다. 제1 도전형 반도체층(23)에 도핑된 Si 도핑 농도는 $5 \times 10^{17}/\text{cm}^3$ 내지 $5 \times 10^{19}/\text{cm}^3$ 일 수 있다. 제1 도전형 반도체층(23)은 MOCVD (Metal Organic Chemical Vapor Deposition) 기술을 사용하여 챔버 내로 금속 소스 가스를 공급하여 1000°C 내지 1200°C(예를 들면, 1050°C 내지 1100°C)에서 150Torr 내지 200Torr의 성장 압력 하에서 성장될 수 있다.
- [56] 제1 도전형 반도체층(23)은 n형 컨택층을 포함할 수 있다. 또한, 기관(21) 상에 제1 도전형 반도체층(23)을 성장시키기 위해, 핵층 및 고온 버퍼층이 추가로 형성될 수 있다. 기관(21) 상에 핵층, 고온 버퍼층, 및 제1 도전형 반도체층(23)이 챔버 내에서 연속적으로 형성될 수 있으며, 고온 버퍼층 내에 형성된 실전위는 제1 도전형 반도체층(23)으로 전사될 수 있다.
- [57] 제1 도전형 반도체층(23)은 제1 굴절률(n_1)을 가질 수 있으며, 제1 도전형 반도체층(23)이 패터닝된 기관(21)과 접하는 면은 굴절률이 변화하는 계면일 수 있다. 기관(21)은 제1 도전형 반도체층(23)의 굴절률보다 작은 굴절률을 가질 수 있으며, 따라서 활성층들(30, 60)에서 생성된 광이 기관(21)으로 입사될 때 계면의 법

선에 대해 입사각 보다 더 큰 각도로 굴절될 수 있다. 따라서, 제1 도전형 반도체층(23)보다 작은 굴절률을 갖는 기판(21)을 채택함으로써 기판(21) 상면부터 측면에 이르기까지 광을 고르게 분포시킬 수 있다.

- [58] 제1 도전형 반도체층(23)은 발광 다이오드(100)에서 생성되는 광의 에너지보다 높은 밴드갭 에너지를 가질 수 있다. 따라서 제1 도전형 반도체층(23)은 발광 다이오드(100)에서 생성되는 광에 대하여 낮은 광 흡수율을 가진다.
- [59] 도 1에 도시된 바와 같이 V-피트 생성층(27)은 제1 도전형 반도체층(23) 상에 위치한다. 본 개시의 일 실시예에서 V-피트 생성층(27)은 예를 들어 GaN층으로 형성될 수 있다. V-피트 생성층(27)은 제1 도전형 반도체층(23)보다 상대적으로 낮은 온도, 예컨대 약 900°C에서 성장될 수 있으며, 이에 따라 V-피트 생성층(27)에서 V-피트(27v)들이 형성된다.
- [60] V-피트 생성층(27)을 제1 도전형 반도체층(23)보다 상대적으로 낮은 온도에서 성장함으로써, 성장되는 질화물 반도체층의 결정 품질을 인위적으로 저하시키고 3차원 성장을 촉진하여 V-피트(27v)를 생성할 수 있다.
- [61] V-피트들(27v)은 질화물 반도체층의 성장면이 c면(c-plane)인 경우, 육각뿔 형상을 가질 수 있다. V-피트들(27v)은 실전위(27d)의 상단에서 형성될 수 있다.
- [62] V-피트 생성층(27)은 제1 도전형 반도체층(23)보다 얇은 두께로 형성될 수 있으며, 예를 들어 약 450nm 내지 600nm의 두께로 형성될 수 있다. V-피트 생성층(27) 내에 형성되는 V-피트들(27v)의 크기는 V-피트 생성층(27)의 성장 조건 및 성장 시간 등을 통해 조절될 수 있다. 일 실시예에 있어서, V-피트 생성층(27)에 형성된 V-피트(27v)의 입구 최대 폭은 대체로 약 200nm를 초과할 수 있다. 또는 V-피트(27v)의 입구 최대 폭은 하부 활성층(30) 및 상부 활성층(60) 중 적어도 하나의 두께보다 클 수 있다. 나아가 V-피트(27v)의 입구 최대 폭은 제1 도전형 반도체층(23)의 두께보다 작을 수 있다. 따라서, 백색 파장에 기여하는 복수의 파장들이 활성층을 초과하여 제1 도전형 반도체층(23)에서도 광의 혼합이 효과적으로 이루어질 수 있다.
- [63] 본 실시예에서, V-피트 생성층(27)이 단일층인 것으로 설명하지만, 이에 한정되는 것은 아니며, 다중층일 수도 있다. 예를 들어, V-피트 생성층(27)은 GaN, AlGaN, InGaN, 또는 AlGaInN층들 중 적어도 두 개의 층을 포함할 수 있다.
- [64] V-피트 생성층(27)의 두께는 특히 V-피트(27v)의 크기에 영향을 미친다. 더욱이, V-피트(27v)의 크기는 멀티 밴드 스펙트럼의 광을 생성하는데 주요한 역할을 수행하는 것으로 고려된다.
- [65] V-피트 생성층(27)은 발광 다이오드(100)에서 생성되는 광의 에너지보다 높은 밴드갭 에너지를 가질 수 있으며, 따라서 발광 다이오드(100)에서 생성되는 광에 대하여 낮은 광 흡수율을 가진다. 나아가 발광 다이오드(100)에서 생성되는 광에 대하여 전자 블록층(31)의 광 흡수율 보다 V-피트 생성층(27)의 광 흡수율이 더 높을 수 있다. 특히 발광 다이오드(100)에서 복수의 피크 파장이 형성되는 경우, 상대적으로 더 짧은 피크 파장을 가지는 광의 스펙트럼에 대하여 V-피트 생성층

(27)에서의 광 흡수율이 전자 블록층(31)보다 높을 수 있다. 따라서 백색 광 형성에 기여도가 낮은 파장의 광이 반도체층에서 흡수될 수 있으므로 백색 광 형성에 기여도가 높은 파장의 광량이 상대적으로 증가하게 되어, 발광 다이오드(100)에서 백색광 구현이 가능해진다. 또한 V-피트 생성층(27)은 활성층들(30, 60)의 우물층(30a, 60a)의 굴절률보다 작은 굴절률(n_2)을 가질 수 있다. 또는 V-피트 생성층(27)은 활성층들(30, 60)의 장벽층(30b, 60b)의 굴절률보다 큰 굴절률(n_2)을 가질 수 있다. V-피트 생성층(27)의 굴절률이 우물층(30a, 60a)의 굴절률과 장벽층(30b, 60b)의 굴절률의 사이의 값을 가지므로, 우물층과 장벽층의 급격한 굴절률 변화를 완화하는 역할을 하여 광 추출에 도움을 줄 수 있다.

- [66] 초격자층(29)이 V-피트 생성층(27) 상에 배치될 수 있다. 초격자층(29)은 V-피트 생성층(27)의 V-피트(27v)를 따라 성장될 수 있다. 초격자층(29)은 예를 들어, InGaN/GaN의 복수 쌍으로 형성될 수 있다. 초격자층(29)은 V-피트 생성층(27) 상에 형성되는 하부 활성층(30) 및 상부 활성층(60)의 결정 품질을 개선하기 위해 채택될 수 있다.
- [67] 하부 활성층(30) 및 상부 활성층(60)은 초격자층(29) 상에 배치될 수 있다. 하부 활성층(30) 및 상부 활성층(60)은 다중 양자우물 구조를 가질 수 있으며, 전자와 정공의 재결합에 의해 광을 방출할 수 있다.
- [68] 하부 활성층(30) 및 상부 활성층(60)은 V-피트 생성층(27) 상에 위치하며, V-피트 생성층(27)에 형성된 V-피트(27v)의 형상을 따라 성장될 수 있다. 상기 하부 활성층(30) 및 상부 활성층(60)은 예로서 II족-VI족 및 III족-V족 화합물 반도체 중에서 적어도 하나로 구현될 수 있다.
- [69] 도 2에 도시된 바와 같이, 하부 활성층(30)은 복수의 우물층(30a)과 복수의 장벽층(30b)을 포함하며, 상기 우물층(30a)과 장벽층(30b)은 교대로 배치된다. 상기 우물층(30a)과 장벽층(30b)은 예컨대, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y < 1$)의 조성식을 갖는 반도체 재료로 형성될 수 있다. 예를 들어, InGaN/GaN, GaN/AlGaN, AlGaN/AlGaN, InGaN/AlGaN, InGaN/InGaN, AlGaAs/GaAs, InGaAs/GaAs, InGaP/GaP, AlInGaP/InGaP, 또는 InP/GaAs의 페어 중 적어도 하나를 포함할 수 있다.
- [70] 상기 상부 활성층(60) 또한 하부 활성층(30)과 같이 복수의 우물층(60a)과 복수의 장벽층(60b)이 교대로 배치된 구조를 가질 수 있다. 하부 활성층(30)은 상부 활성층(60)보다 단파장의 광을 방출하며, 따라서, 하부 활성층(30)의 우물층은 상부 활성층(60)의 우물층(60a)보다 넓은 밴드갭을 가질 수 있다. 예를 들어, 하부 활성층(30)의 우물층 내 In의 함량은 상부 활성층(60)의 우물층(60a) 내 In의 함량보다 적다.
- [71] 상기 하부 활성층(30) 및 상부 활성층(60)은 상기 V-피트 생성층(27)의 상면 형상을 따라 성장될 수 있는데, 상기 V-피트 생성층(27)의 평평한 면을 따라 성장된 영역과 V-피트의 경사면을 따라 형성된 영역을 포함할 수 있다. 도 2는 하부 활성

층(30) 및 상부 활성층(60)이 V-피트 생성층(27)의 평평한 면을 따라 성장된 영역을 확대 도시한 것이다.

- [72] V-피트 생성층(27)의 평평한 면의 결정면이 (0001) 면인 경우, 하부 활성층(30) 및 상부 활성층(60)은 평평한 면에 수직인 [0001] 방향으로 성장될 수 있다. 한편, V-피트(27v)의 경사면은 (10-11) 또는 {10-11}의 결정면을 가지며, V-피트(27v)의 경사면을 따라 성장된 하부 및 상부 활성층들(30, 60)은 [10-11] 또는 <10-11> 방향으로 성장될 수 있다. 상기 V-pit 경사면의 결정면 {10-11}과 벡터<10-11>는 육각형 형태의 V-pit의 6개 경사면과 6개 경사축을 나타낸다.
- [73] 하부 활성층(30)에서 V-피트(27v) 바깥쪽에 형성된 우물층들(30a)은 제3 굴절률(n_3)을 갖고, V-피트(27v)의 경사면을 따라 형성된 우물층들(30a)은 제4 굴절률(n_4)을 가지며, 제3 굴절률(n_3)은 제4 굴절률(n_4)보다 클 수 있다. 발광 다이오드(100)는 하부 활성층(30) 내에서 서로 다른 굴절률을 갖는 영역들을 포함할 수 있다. 하부 활성층(30)으로부터 기관(21)을 향하는 방향을 제1 방향, 제1 방향에 수직인 방향을 제2 방향이라고 할 때, 제2 방향에 따라 서로 다른 굴절률을 갖는 영역들을 포함하므로 광 추출에 더욱 효과적일 수 있으며, 또한, 백색 광 또는 유색 광의 구현에 효과적일 수 있다. 또한, 굴절률에 의한 광 굴절을 통하여 광의 측면 발광을 증가시켜, 하부 활성층(30) 및 상부 활성층(60) 각각에서 발생된 광이 직접적으로 서로에게 미치는 영향을 감소시킬 수 있다.
- [74] 다른 실시 형태로, 제4굴절률(n_4)을 갖는 영역은 복수 개 배치될 수 있으며, 제3 굴절률(n_3)을 갖는 영역은 제4 굴절률(n_4)을 갖는 영역들 사이에 배치될 수 있다.
- [75] 상부 활성층(60)에서 V-피트(27v) 바깥쪽에 형성된 우물층들(60a)은 제5 굴절률(n_5)을 갖고, V-피트(27v)의 경사면을 따라 형성된 우물층들(60a)은 제6 굴절률(n_6)을 가지며, 제5 굴절률(n_5)은 제6 굴절률(n_6)보다 클 수 있다. 상부 활성층(60)은 하나의 층 내에서 서로 다른 굴절률을 갖는 영역들을 포함할 수 있다. 상부 활성층(60)으로부터 기관(21)을 향하는 방향을 제1 방향, 제1 방향에 수직인 방향을 제2 방향이라고 할 때, 상부 활성층(60)이 제2 방향에 따라 서로 다른 굴절률을 갖는 영역들을 포함하므로 광 추출에 더욱 효과적일 수 있으며, 백색 광 및 유색 광의 구현에 효과적일 수 있다.
- [76] 다른 실시 형태로, 상부 활성층(60)은 제6 굴절률(n_6)을 갖는 복수의 영역을 포함할 수 있으며, 제5 굴절률(n_5)을 갖는 영역들은 제6 굴절률(n_6)을 갖는 영역들 사이에 배치될 수 있다.
- [77] 제5 굴절률(n_5)은 제3 굴절률(n_3)보다 큰 굴절률을 가질 수 있고, 제6 굴절률(n_6)은 제4 굴절률(n_4)보다 큰 굴절률을 가질 수 있다. 제1 굴절률, 제2 굴절률, 제3 굴절률, 제5 굴절률은 $n_1 \leq n_2 < n_3 < n_5$ 의 관계를 가질 수 있다.
- [78] 본 실시예에서 2개의 활성층들(30, 60)이 배치된 것으로 도시 및 설명하지만, 더 많은 수의 활성층들이 배치될 수도 있다.
- [79] 활성층(30, 60) 내 우물층들의 III족 원소, 즉, In, Al, Ga의 조성비는 요구되는 광에 따라 선택될 수 있다. 상부 활성층(60)과 하부 활성층(30)은 서로 다른 피크 파

장의 광을 방출할 수 있다. 일 실시예에서, 상부 활성층(60)에서 방출되는 광의 밴드와 하부 활성층(30)에서 방출되는 광의 밴드는 서로 이격될 수 있다. 다른 실시예에서, 상부 활성층(60)에서 방출되는 광의 밴드와 하부 활성층(30)에서 방출되는 광의 밴드는 부분적으로 중첩될 수도 있다. 또한 부분적으로 중첩된 영역은 복수의 피크 사이에 배치될 수 있으며, 적어도 일부의 광량을 가질 수 있다.

- [80] 일 실시예에 있어서, 상기 하부 활성층(30)은 상부 활성층(60)에서 방출된 광의 파장보다 단파장의 광을 방출할 수 있다. 상기 하부 활성층(30)이 방출하는 광의 피크 파장은 약 350-500nm 범위 내일 수 있다. 일 예로, 상기 하부 활성층(30)은 InGaN 우물층 및 GaN 장벽층을 포함할 수 있으며, 우물층 및 장벽층의 두께는 각각 예컨대, 약 3.0nm, 약 5.8nm 로 단파장을 방출하기 위해 우물층 내 인듐 농도는 약 10~20%일 수 있다.
- [81] 상기 상부 활성층(60)은 상기 하부 활성층(30)에서 방출되는 광의 피크 파장보다 장파장의 피크 파장을 갖는 광을 방출할 수 있다. 상부 활성층(60)에서 방출되는 광의 피크 파장은 약 500-600nm 범위 내일 수 있다. 일 예로, 상부 활성층(60)은 InGaN 우물층(60a) 및 GaN 장벽층(60b)을 포함할 수 있으며, 우물층 및 장벽층의 두께는 하부 활성층(30)의 우물층(30a) 및 장벽층(30b)의 두께보다 두꺼울 수 있으며, 예를 들어, 각각 약 3.5nm, 약 10nm일 수 있다. 상부 활성층(60)의 우물층(60a) 내 인듐 농도는 하부 활성층(30)의 우물층(30a) 내 인듐 농도보다 높으며, 예를 들어, 약 20-40%일 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니며, 상기 활성층(30, 60) 각각의 물질 및 두께 등이 위에 제시된 것에 한정되는 것은 아니다. 예를 들어, 장벽층들(30b, 60b)은 Al을 포함할 수 있으며, 예를 들어, AlGaIn 또는 InAlGaIn으로 형성될 수 있다. 우물층들(30a, 60a) 또한 Al을 포함할 수 있으며, 예를 들어, InAlGaIn으로 형성될 수 있다.
- [82] 하부 활성층(30)의 장벽층들(30b) 중 마지막 장벽층은 상부 활성층(60)의 장벽층들(60b) 중 첫번째 장벽층과 접할 수 있다. 하부 활성층(30)의 마지막 장벽층(30b)이 상부 활성층(60)의 첫번째 장벽층의 역할을 수행할 수도 있다.
- [83] 제2 도전형 반도체층(33)은 상부 활성층(60) 상에 배치된다. 도 1 및 도 2에 도시된 바와 같이, 상기 제2 도전형 반도체층(33)과 상부 활성층(60) 사이에 전자 블록층(31)이 배치될 수 있다. 전자 블록층(31)은 예를 들어 p형 $Al_xGa_{1-x}N$ 층을 포함할 수 있다.
- [84] 제2 도전형 반도체층(33)은 p형 불순물이 도핑된 반도체층, 예컨대 GaN으로 형성될 수 있다. 제2 도전형 반도체층(33)은 단일층 또는 다중층으로 형성될 수 있으며, p형 콘택층을 포함할 수 있다. 제2 도전형 반도체층(33)은 제7 굴절률(n7)을 가질 수 있다. 제2 도전형 반도체층(33)은 발광 다이오드(100)에서 생성되는 광의 에너지보다 높은 밴드갭을 가질 수 있으며, 따라서, 상대적으로 낮은 광 흡수율을 가질 수 있다. 도 1에 도시한 바와 같이, 제2 도전형 반도체층(33)은 V-피트(27v) 상부에 오목한 홈을 가질 수 있다. 본 실시예에서 제2 도전형 반도체층(33)은 V-피트(27v)를 완전히 메우지 않기 때문에, V-피트(27v) 내에서 생성된 광이

제2 도전형 반도체층(33)을 통과하는 동안 발생할 수 있는 광 손실을 줄일 수 있다. 그러나 반드시 이에 한정되는 것은 아니며, 제2 도전형 반도체층(33)이 V-피트(27v)를 채우도록 형성되어 완만한 표면으로 인한 광 굴절을 발생시켜 광 추출을 개선할 수도 있다.

- [85] 또한 활성층들(30, 60)과 다른 굴절률을 갖는 제2 도전형 반도체층(33)이 V-피트(27v) 내에 배치되므로, 활성층(30, 60)에서 발생된 광의 산란 및 내부 전반사가 증가되어 발광 다이오드의 광 추출 효율이 증가될 수 있다.
- [86] 한편, 상부 활성층(60)은 하부 활성층(30)보다 제2 도전형 반도체층(33)에 더 가깝게 배치된다. 일반적으로, 정공은 전자에 비해 이동도가 상대적으로 느리다. 제2 도전형 반도체층(33)으로부터 주입된 정공들은 상부 활성층(60)에서 주로 전자와 결합하게 되며, 따라서, 하부 활성층(30)으로 주입되는 정공의 개수가 상대적으로 적어 하부 활성층(30)에서 방출되는 광의 강도가 상부 활성층(60)에 방출되는 광의 강도보다 약하다. 이러한 현상은 특히, 낮은 전류 밀도, 예를 들어, 35mA/cm² 이하의 전류 밀도 하에서 동작할 경우 더욱 심각하다. 본 개시는 이를 해결하기 위한 구조를 제공하며, 이하에서 도 3, 도 4, 및 도 5를 참조하여 상세하게 설명한다.
- [87] 도 3 및 도 4를 참조하면, 상부 활성층(60)의 각각의 장벽층(60b)은 제1 장벽층(60b1) 및 제2 장벽층(60b2)을 포함한다. 제2 장벽층(60b2)은 제1 장벽층(60b1)보다 제2 도전형 반도체층(33)에 더 가깝게 배치된다. 제1 장벽층(60b1)과 제2 장벽층(60b2)은 n형 불순물의 도핑 농도에 차이가 있다. 제1 장벽층(60b1)은 제2 장벽층(60b2)보다 높은 농도로 n형 불순물이 도핑되어 성장되며, 제2 장벽층(60b2)은 제1 장벽층(60b1)의 도핑 농도보다 낮은 도핑 농도로 도핑되거나 의도적인 도핑 없이 성장된다. 즉, 상부 활성층(60)의 장벽층(60b) 내에 도핑되는 n형 불순물의 도핑 프로파일은 장벽층(60b)의 중심을 기준으로 비대칭 형상일 수 있다.
- [88] 도 5를 참조하면, In 함량의 프로파일 및 n형 불순물, 예컨대 Si의 도핑 프로파일을 볼 수 있다. In 함량 프로파일을 보면, 각 우물층(60a)의 중심에서 피크(Pin)가 형성되며, 장벽층(60b)의 중심에서 밸리(Vin)가 형성된다. 한편, Si의 도핑 프로파일을 보면, 장벽층(60b)의 중심에서 1 도전형 반도체층(23)측으로 치우친 영역에서 피크(Psi)가 형성되며, 우물층(60a)으로부터 제1 도전형 반도체층(23)측으로 치우친 영역에서 밸리(Vsi)가 형성된다. 따라서, In 함량 프로파일의 피크(Pin)와 Si의 도핑 프로파일의 밸리(Vsi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. 또한, In 함량 프로파일의 밸리(Vin)와 Si의 도핑 프로파일의 피크(Psi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. Si의 피크(Psi)는 In 함량 프로파일의 2개의 피크들(Pin) 사이의 영역에 위치하며, 제1 도전형 반도체층(23)에 가까운 피크(Pin)에 더 가깝게 위치한다.
- [89] 또는 In 함량 프로파일의 적어도 하나의 밸리(Vin)와 상기 적어도 하나의 밸리(Vin)의 일측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 피크(Psi)가 배치되고, 상기 In 함량 프로파일의 적어도 하나의 밸리(Vin)

와 상기 적어도 하나의 벨리(Vin)의 타측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 벨리(Vsi)가 배치될 수 있다. 이때 상기 In 함량 프로파일의 벨리(Vin) 지점부터 Si의 도핑 프로파일의 피크(Psi)까지의 수평거리(d1)는 상기 In 함량 프로파일의 벨리(Vin) 지점부터 Si의 도핑 프로파일의 벨리(Vsi)까지의 수평거리(d2)와 상이할 수 있다. 바람직하게는 d1은 d2보다 짧을 수 있다.

- [90] Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우 비대칭일 수 있다. 또한, Si의 도핑 프로파일에서 피크들(Psi)의 높이는 서로 다를 수 있으며, 예를 들어, 제1 도전형 반도체층(23)에 가까울수록 피크(Psi)의 높이가 더 높을 수 있다. 또는 Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우의 기울기가 다를 수도 있다. 따라서 전자 이동 속도에 대한 완급 조절이 가능해진다.
- [91] Si의 도핑 프로파일은 피크(Psi)는 복수개 형성될 수 있으며, 복수개의 피크(Psi)들의 Si 도핑 농도 차이는 가장 높은 피크(Psi)의 도핑농도 대비 50% 이내 일 수 있다.
- [92] 본 발명의 실시예에 따르면, 상부 활성층(60)의 우물층들(60a) 사이에 형성된 장벽층들(60b)은 하부 활성층(30)의 장벽층들(30b)에 비해 상대적으로 낮은 도핑 농도를 갖는다. 나아가, 상부 활성층(60)의 장벽층들(60b)은 각각 제1 장벽층(60b1)에 비해 더 낮은 도핑 농도를 갖는 제2 장벽층(60b2)을 포함하며, 제2 장벽층(60b2)은 제1 장벽층(60b1)보다 제2 도전형 반도체층(33)에 더 가깝게 배치된다. 이에 따라, 제2 도전형 반도체층(33)으로부터 정공이 주입될 때, 상부 활성층(60)에 주입된 정공은 제2 도전형 반도체층(33)에 가까운 제2 장벽층(60b2)을 먼저 만난다. 이때, 제2 장벽층(60b2)의 도핑 농도를 상대적으로 낮게 하여, 전자와 정공의 결합을 의도적으로 저하시킬 수 있으며, 정공의 이동도를 향상시킬 수 있다. 또한 정공의 이동도가 향상되므로, 하부 활성층(30)으로 전달되는 정공의 주입 효율이 증가하며, 하부 활성층(30)에서 전자와 결합 가능한 정공의 유효 개수가 증가한다.
- [93] 더욱이, 상부 활성층(60)의 장벽층(60b)에 형성된 제1 장벽층(60b1) 동일한 장벽층(60b) 내에서 도핑 농도가 상대적으로 낮은 제2 장벽층(60b2)에 인접하며, 제1 장벽층(60b1)의 도핑 농도보다 낮은 도핑 농도를 가질 수 있다. 이에 따라, 단일 장벽층(60b) 내에서 전자 풍부한(rich) 영역과 전자 부족한(poor) 영역이 함께 형성되는데, 전자 풍부한 영역이 제1 도전형 반도체층(23)에 가깝고, 전자 부족한 영역은 제2 도전형 반도체층(33)에 가깝게 배치되며, 정공이 전자 부족한 영역에 먼저 도달하게 된다. 하지만 전자 풍부한 영역의 전도도가 전자 부족한 영역의 전도도보다 더 크므로 정공은 전도도가 더 큰 전자 풍부한 영역을 통과하여 우물층(60a)으로 진입할 가능성이 높아지며, 이로 인하여 상부 활성층(60)의 발광 효율이 증가한다. 또한 전자 풍부한 영역은 정공의 터널링이 가능하기 때문에 하부 활성층(30)으로의 정공 주입 효율을 증가시킬 수 있으며, 이에 따라, 원하는 CIE(X, Y)의 범위를 가지는 백색 발광소자를 구현할 수 있다.

- [94] 나아가, 상부 활성층(60)의 장벽층(60b) 내에서 고농도로 도핑된 제1 장벽층(60b1)의 두께가 상대적으로 얇아지므로, 정공이 장벽층(60b)에 트랩되지 않고 터널링할 가능성이 증가하게 된다. 따라서 정공이 상부 활성층(60)을 더욱 쉽게 통과할 수 있어 하부 활성층(30)의 발광 효율을 증가시킬 수 있으며, 원하는 CIE(X,Y)의 범위를 가지는 백색 발광소자를 구현할 수 있다. 또한 단파장의 광을 방출하는 하부 활성층(30)의 발광 강도 증가에 의해 냉백색광(cool white light)을 쉽게 구현할 수 있다.
- [95] 본 실시예에 있어서, 장벽층들(60b) 내 각각의 제2 장벽층(60b2)에 도핑되는 도핑 농도는 서로 유사하거나 동일할 수 있으며, 이에 따라, 정공의 이동도가 상부 활성층(60)의 전체 영역내에서 균일할 수 있으며, 상부 활성층(60) 내에 발생하는 스트레인 변화를 감소시킬 수 있다. 그러나 본 개시가 이에 한정되는 것은 아니다.
- [96] 도 6A는 본 개시의 제2 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 6B는 본 개시의 제2 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [97] 도 6A를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 내지 도 5를 참조하여 설명한 발광 다이오드(100)와 대체로 유사하나, 제2 장벽층들(60b2)에 도핑되는 도핑 농도가 서로 다른 것에 차이가 있다.
- [98] 제2 장벽층들(60b2) 내에 도핑되는 도핑 농도는 제1 장벽층들(60b1)에 도핑되는 도핑 농도보다 낮으며, 나아가, 제1 도전형 반도체층(23) 측에서 제2 도전형 반도체층(33) 측으로 갈수록 제2 장벽층들(60b2) 내의 도핑 농도가 감소할 수 있다. 제1 도전형 반도체층(23)에 가장 가까운 제2 장벽층(60b2)의 도핑 농도가 제2 장벽층들(60b2) 중에서 가장 높고, 제2 도전형 반도체층(33)에 가장 가까운 제2 장벽층(60b2)의 도핑 농도가 제2 장벽층들(60b2) 중 가장 낮다. 제1 도전형 반도체층(23)에 가장 가까운 제2 장벽층(60b2)으로부터 제2 도전형 반도체층(33)에 가장 가까운 제2 장벽층(60b2)으로 도핑 농도가 순차적으로 감소할 수 있다. 즉, Si의 도핑 프로파일의 피크(Psi)의 높이가 순차적으로 다르게 변화할 수 있다.
- [99] 도 6B를 참조하면, In 함량의 프로파일 및 n형 불순물, 예컨대 Si의 도핑 프로파일을 볼 수 있다. In 함량 프로파일을 보면, 각 우물층(60a)의 중심에서 피크(Pin)가 형성되며, 장벽층(60b)의 중심에서 밸리(Vin)가 형성된다. 한편, Si의 도핑 프로파일을 보면, 장벽층(60b)의 중심에서 1 도전형 반도체층(23)측으로 치우친 영역에서 피크(Psi)가 형성되며, 우물층(60a)으로부터 제1 도전형 반도체층(23)측으로 치우친 영역에서 밸리(Vsi)가 형성된다. 따라서, In 함량 프로파일의 피크(Pin)와 Si의 도핑 프로파일의 밸리(Vsi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. 또한, In 함량 프로파일의 밸리(Vin)와 Si의 도핑 프로파일의 피크(Psi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. Si의 피크(Psi)는 In 함량 프로파일의 2개의 피크들(Pin) 사이의 영역에 위치하며, 제1 도전형 반도체층(23)에 가까운 피크(Pin)에 더 가깝게 위치한다.

- [100] 또는 In 함량 프로파일의 적어도 하나의 벨리(Vin)와 상기 적어도 하나의 벨리(Vin)의 일측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 피크(Psi)가 배치되고, 상기 In 함량 프로파일의 적어도 하나의 벨리(Vin)와 상기 적어도 하나의 벨리(Vin)의 타측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 벨리(Vsi)가 배치될 수 있다. 이때 상기 In 함량 프로파일의 벨리(Vin) 지점부터 Si의 도핑 프로파일의 피크(Psi)까지의 수평거리(d1)는 상기 In 함량 프로파일의 벨리(Vin) 지점부터 Si의 도핑 프로파일의 벨리(Vsi)까지의 수평거리(d2)와 상이할 수 있다. 바람직하게는 d1은 d2보다 짧을 수 있다.
- [101] Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우 비대칭일 수 있다. 또한, Si의 도핑 프로파일에서 피크들(Psi)의 높이는 서로 다를 수 있으며, 예를 들어, 제1 도전형 반도체층(23)에 가까울수록 피크(Psi)의 높이가 더 높을 수 있다. 또는 Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우의 기울기가 다를 수도 있다. 따라서 전자 이동 속도에 대한 완급 조절이 가능해진다. 임의의 제1 피크(Psi)가 포함하는 제1 반치폭(FWHM)과 제1 피크(Psi)에 인접하여 배치되는 제2 피크(Psi)가 포함하는 제2 반치폭(FWHM)은 서로 다른 값을 가질 수 있다. 바람직하게는 복수의 피크(Psi)중 피크(Psi)의 위치가 상대적으로 더 높게 배치된 피크(Psi)의 반치폭(FWHM)이 더 작게 형성될 수 있다. 또한 반치폭(FWHM)이 더 작은 피크(Psi)가 제1 도전형 반도체층(23)에 가깝게 배치될 수 있다. 따라서, 낮은 전류밀도에서도 단과장 활성층의 여기율을 증가시킬 수 있다.
- [102] 도 7A는 본 개시의 제3 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 7B는 본 개시의 제3 실시예에 따른 발광 다이오드의 장과장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [103] 도 7A를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 내지 도 6B를 참조하여 설명한 발광 다이오드(100)와 대체로 유사하나, 제2 장벽층들(60b2)에 도핑되는 도핑 농도가 서로 다른 것에 차이가 있다.
- [104] 제2 장벽층들(60b2) 내에 도핑되는 도핑 농도는 제1 장벽층들(60b1)에 도핑되는 도핑 농도보다 낮으며, 나아가, 제1 도전형 반도체층(23) 측에서 제2 도전형 반도체층(33) 측으로 갈수록 제2 장벽층들(60b2) 내의 도핑 농도가 증가할 수 있다. 제1 도전형 반도체층(23)에 가장 가까운 제2 장벽층(60b2)의 도핑 농도가 제2 장벽층들(60b2) 중에서 가장 낮고, 제2 도전형 반도체층(33)에 가장 가까운 제2 장벽층(60b2)의 도핑 농도가 제2 장벽층들(60b2) 중 가장 높다. 제1 도전형 반도체층(23)에 가장 가까운 제2 장벽층(60b2)으로부터 제2 도전형 반도체층(33)에 가장 가까운 제2 장벽층(60b2)으로 도핑 농도가 순차적으로 증가할 수 있다.
- [105] 도 7B를 참조하면, In 함량의 프로파일 및 n형 불순물, 예컨대 Si의 도핑 프로파일을 볼 수 있다. In 함량 프로파일을 보면, 각 우물층(60a)의 중심에서 피크(Pin)가 형성되며, 장벽층(60b)의 중심에서 벨리(Vin)가 형성된다. 한편, Si의 도핑 프로파일을 보면, 장벽층(60b)의 중심에서 1 도전형 반도체층(23)측으로 치우친 영

역에서 피크(Psi)가 형성되며, 우물층(60a)으로부터 제1 도전형 반도체층(23)측으로 치우친 영역에서 밸리(Vsi)가 형성된다. 따라서, In 함량 프로파일의 피크(Pin)와 Si의 도핑 프로파일의 밸리(Vsi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. 또한, In 함량 프로파일의 밸리(Vin)와 Si의 도핑 프로파일의 피크(Psi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. Si의 피크(Psi)는 In 함량 프로파일의 2개의 피크들(Pin) 사이의 영역에 위치하며, 제1 도전형 반도체층(23)에 가까운 피크(Pin)에 더 가깝게 위치한다.

[106] 또는 In 함량 프로파일의 적어도 하나의 밸리(Vin)와 상기 적어도 하나의 밸리(Vin)의 일측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 피크(Psi)가 배치되고, 상기 In 함량 프로파일의 적어도 하나의 밸리(Vin)와 상기 적어도 하나의 밸리(Vin)의 타측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 밸리(Vsi)가 배치될 수 있다. 이때 상기 In 함량 프로파일의 밸리(Vin) 지점부터 Si의 도핑 프로파일의 피크(Psi)까지의 수평거리(d1)는 상기 In 함량 프로파일의 밸리(Vin) 지점부터 Si의 도핑 프로파일의 밸리(Vsi)까지의 수평거리(d2)와 상이할 수 있다. 바람직하게는 d1은 d2보다 짧을 수 있다.

[107] Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우 비대칭일 수 있다. 또한, Si의 도핑 프로파일에서 피크들(Psi)의 높이는 서로 다를 수 있으며, 예를 들어, 제2 도전형 반도체층(33)에 가까울수록 피크(Psi)의 높이가 더 높을 수 있다. 또는 Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우의 기울기가 다를 수도 있다. 따라서 전자 이동 속도에 대한 완급 조절이 가능해진다. 임의의 제1 피크(Psi)가 포함하는 제1 반치폭(FWHM)과 제1 피크(Psi)에 인접하여 배치되는 제2 피크(Psi)가 포함하는 제2 반치폭(FWHM)은 서로 다른 값을 가질 수 있다. 바람직하게는 복수의 피크(Psi)중 피크(Psi)의 위치가 상대적으로 더 높게 배치된 피크(Psi)의 반치폭(FWHM)이 더 작게 형성될 수 있다. 또한 반치폭(FWHM)이 더 작은 피크(Psi)가 제2 도전형 반도체층(33)에 가깝게 배치될 수 있다. 따라서, 단파장 활성층부터 장파장 활성층까지 넓은 영역에서 발광이 이루어지게 하여, 백색광 구현을 위한 복수 파장의 밸런스를 맞출 수 있다.

[108] 도 8A는 본 개시의 제4 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 8B는 본 개시의 제4 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.

[109] 도 8A를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 내지 도 5를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 도핑 농도가 서로 다른 제1 장벽층(60b1)과 제2 장벽층(60b2)이 모든 장벽층들(60b)에 형성되는 대신, 상부 활성층(60)의 복수의 장벽층들(60b) 중 일부를 제외한 장벽층들(60b)에 형성된다. 특히, 제1 도전형 반도체층(23)에 가장 가까운 장벽층(60b)에는 전자 부족한 영역이 형성되지 않고, 이를 제외한 다른 장벽층들(60b)에 전자 부족한 영역이 형성될 수 있다. 일 실시예에 있어서, 장벽층들(60b) 중 절반을 초과하는 장벽층들(60b)에

전자 부족한 영역이 형성될 수 있다. 전자 부족한 영역이 형성되는 장벽층들(60b)은 제2 도전형 반도체층(33)에 가까운 장벽층들(60b)일 수 있다. 상부 활성층(60) 내에서 전체 장벽층의 개수(B_n) 대비 전자 부족한 영역을 포함하는 장벽층의 개수(E_{Bn})는 1: 0.49~1:0.99 일 수 있다.

- [110] 도 8B를 참조하면, In 함량의 프로파일 및 n형 불순물, 예컨대 Si의 도핑 프로파일을 볼 수 있다. In 함량 프로파일을 보면, 각 우물층(60a)의 중심에서 피크(Pin)가 형성되며, 장벽층(60b)의 중심에서 밸리(Vin)가 형성된다. 한편, Si의 도핑 프로파일을 보면, 장벽층(60b)의 중심에서 1 도전형 반도체층(23)측으로 치우친 영역에서 피크(Psi)가 형성되며, 우물층(60a)으로부터 제1 도전형 반도체층(23)측으로 치우친 영역에서 밸리(Vsi)가 형성된다. 따라서, In 함량 프로파일의 피크(Pin)와 Si의 도핑 프로파일의 밸리(Vsi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. 또한, In 함량 프로파일의 밸리(Vin)와 Si의 도핑 프로파일의 피크(Psi)는 서로 다른 영역에 형성되며 서로 일치하지 않는다. Si의 피크(Psi)는 In 함량 프로파일의 2개의 피크들(Pin) 사이의 영역에 위치하며, 제1 도전형 반도체층(23)에 가까운 피크(Pin)에 더 가깝게 위치한다.
- [111] 또는 In 함량 프로파일의 적어도 하나의 밸리(Vin)와 상기 적어도 하나의 밸리(Vin)의 일측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 피크(Psi)가 배치되고, 상기 In 함량 프로파일의 적어도 하나의 밸리(Vin)와 상기 적어도 하나의 밸리(Vin)의 타측에 배치되는 In 함량 프로파일의 피크(Pin) 사이에서 Si의 도핑 프로파일의 밸리(Vsi)가 배치될 수 있다. 이때 상기 In 함량 프로파일의 밸리(Vin) 지점부터 Si의 도핑 프로파일의 피크(Psi)까지의 수평거리(d_3)는 상기 인접한 In 함량 프로파일의 밸리(Vin) 지점부터 인접한 Si의 도핑 프로파일의 밸리(Vsi)까지의 수평거리(d_4)와 상이할 수 있다. 바람직하게는 d_4 는 d_3 보다 짧을 수 있다.
- [112] Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우 비대칭일 수 있다. 또한, Si의 도핑 프로파일에서 피크들(Psi)의 높이는 서로 다를 수 있으며, 예를 들어, 제1 도전형 반도체층(23)에 가까울수록 피크(Psi)의 높이가 더 높을 수 있다. 또는 Si의 도핑 프로파일은 피크(Psi)를 기준으로 좌우의 기울기가 다를 수도 있다. 따라서 전자 이동 속도에 대한 완급 조절이 가능해진다. 임의의 제1 피크(Psi)가 포함하는 제1 반치폭(FWHM)과 제1 피크(Psi)에 인접하여 배치되는 제2 피크(Psi)가 포함하는 제2 반치폭(FWHM)은 서로 다른 값을 가질 수 있다. 바람직하게는 복수의 피크(Psi)중 피크(Psi)의 위치가 상대적으로 더 높게 배치된 피크(Psi)의 반치폭(FWHM)이 더 작게 형성될 수 있다. 또한 반치폭(FWHM)이 더 작은 피크(Psi)가 제1 도전형 반도체층(23)에 가깝게 배치될 수 있다. 따라서, 전자의 오버플로우를 방지하여 턴온전압의 저하를 방지할 수 있다.
- [113] 본 실시예에 따르면, 정공이 하부 활성층(30)으로 진입하기 직전에 정공의 이동도(모빌리티)를 감소시킬 수 있으며, 그 결과, 하부 활성층(30)에 진입한 정공들이 하부 활성층(30)에 머무를 수 있는 유효시간을 증가시킬 수 있다. 이에 따라,

하부 활성층(30)에서 전자와 정공이 결합될 확률이 증가하여 하부 활성층(30)에서 방출되는 단파장 광의 발광강도를 조절할 수 있고, 원하는 CIE(X,Y)의 범위를 가지는 백색 발광소자를 제공할 수 있다.

- [114] 본 실시예에서, 전자 부족한 영역의 제2 장벽층들(60b2)의 도핑 농도는 서로 유사하거나 동일할 수 있으나, 본 개시가 이에 한정되는 것은 아니다. 도 6 또는 도 7을 참조하여 설명한 바와 같이, 제2 장벽층들(60b2)에 도핑되는 도핑 농도는 제1 도전형 반도체층(23)에 가까울수록 더 높을 수도 있고, 제2 도전형 반도체층(33)에 가까울수록 더 높을 수도 있다. 예를 들어, 제2 장벽층들(60b2)에 도핑되는 도핑 농도는 제1 장벽층들(60b1)에 도핑되는 도핑 농도에 대한 백분율로 일정한 비율로 증가 또는 감소될 수 있다. 일 예로, 제1 도전형 반도체층(23)에 가까운 제2 장벽층(60b2)에서 제2 도전형 반도체층(33)에 가까운 제2 장벽층(60b2)으로 예컨대, 0%, 30%, 60%와 같이, 일정한 비율로 도핑 농도가 증가하거나 그 반대로 감소할 수 있다.
- [115] 도 9A는 본 개시의 제5 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 9B는 본 개시의 제5 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [116] 도 9A를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 내지 도 5를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 도핑 농도가 서로 다른 제1 장벽층(60b1)과 제2 장벽층(60b2)이 모든 장벽층들(60b)에 형성되는 대신, 상부 활성층(60)의 복수의 장벽층들(60b) 중 일부를 제외한 장벽층들(60b)에 형성된다. 특히, 제1 도전형 반도체층(23)에 가장 가까운 장벽층(60b)에는 전자 부족한 영역이 형성되지 않고, 이를 제외한 다른 장벽층들(60b)에 전자 부족한 영역이 형성될 수 있다. 일 실시예에 있어서, 장벽층들(60b) 중 절반의 장벽층들(60b)에 전자 부족한 영역이 형성될 수 있다. 전자 부족한 영역이 형성되는 장벽층들(60b)은 제2 도전형 반도체층(33)에 가까운 장벽층들(60b)일 수 있다. 상부 활성층(60) 내에서 전체 장벽층의 개수(B_n) 대비 전자 부족한 영역을 포함하는 장벽층의 개수(EB_n)는 1:0.5 일 수 있다.
- [117] 도 9B의 조성 프로파일은 대체로 도 8B와 유사하나, 제1 도전형 반도체층(23)에 가깝게 배치된 적어도 두개의 Si 피크(Psi)의 함량 차이는 10%이내 일 수 있다. 또한 전자 장벽층에 인접하도록 배치된 장벽층은 언도핑 될 수 있으며, 언도핑된 장벽층에 인접한 장벽층의 Si 피크(Psi)는 장벽층(60b) 중 제일 높은 함량의 Si 피크(Psi) 함량 대비 절반 이하일 수 있다.
- [118] 본 실시예에 따르면, 정공이 하부 활성층(30)으로 진입하기 직전에 정공의 이동도(모빌리티)를 감소시킬 수 있으며, 그 결과, 하부 활성층(30)에 진입한 정공들이 하부 활성층(30)에 머무를 수 있는 유효시간을 증가시킬 수 있다. 이에 따라, 하부 활성층(30)에서 전자와 정공이 결합될 확률이 증가하여 하부 활성층(30)에서 방출되는 단파장 광의 발광강도를 조절할 수 있고, 원하는 CIE(X, Y)의 범위를 가지는 백색 발광소자를 제공할 수 있다.

- [119] 본 실시예에서, 전자 부족한 영역의 제2 장벽층들(60b2)의 도핑 농도는 서로 유사하거나 동일할 수 있으나, 본 개시가 이에 한정되는 것은 아니다. 도 6 또는 도 7을 참조하여 설명한 바와 같이, 제2 장벽층들(60b2)에 도핑되는 도핑 농도는 제1 도전형 반도체층(23)에 가까울수록 더 높을 수도 있고, 제2 도전형 반도체층(33)에 가까울수록 더 높을 수도 있다. 예를 들어, 제2 장벽층들(60b2)에 도핑되는 도핑 농도는 제1 장벽층들(60b1)에 도핑되는 도핑 농도에 대한 백분율로 일정한 비율로 증가 또는 감소될 수 있다.
- [120] 도 10A는 본 개시의 제6 실시예에 따른 발광 다이오드를 설명하기 위한 개략적인 밴드 다이어그램이고, 도 10B는 본 개시의 제6 실시예에 따른 발광 다이오드의 장파장측 활성 영역내 In 함량 및 Si 함량의 프로파일을 보여준다.
- [121] 도 10A를 참조하면, 본 실시예에 따른 발광 다이오드는 도 1 내지 도 5를 참조하여 설명한 발광 다이오드와 대체로 유사하나, 도핑 농도가 서로 다른 제1 장벽층(60b1)과 제2 장벽층(60b2)이 모든 장벽층들(60b)에 형성되는 대신, 상부 활성층(60)의 복수의 장벽층들(60b) 중 일부 장벽층(60b)에 형성된다. 특히, 제1 도전형 반도체층(23)에 가장 가까운 장벽층(60b)에는 전자 부족한 영역이 형성되지 않고, 제2 도전형 반도체층(33)에 가까운 장벽층(60b)에 전자 부족한 영역이 형성될 수 있다. 일 실시예에 있어서, 장벽층들(60b) 중 절반 미만의 장벽층들(60b)에 전자 부족한 영역이 형성될 수 있다. 전자 부족한 영역이 형성되는 장벽층들(60b)은 제2 도전형 반도체층(33)에 가까운 장벽층들(60b)일 수 있다. 상부 활성층(60) 내에서 전체 장벽층의 개수(B_n) 대비 전자 부족한 영역을 포함하는 장벽층의 개수(E_{Bn})는 1: 0.01~1:0.49 일 수 있다.
- [122] 도 10B를 참조하면, 장벽층들(60b)의 개수 중 절반 이상은 각 Si 피크(Psi)들의 농도 차이가 10%이내이며, 적어도 하나의 장벽층은 Si 농도가 차이가 50%이상 차이 날 수 있다. 또한 상기 적어도 하나의 장벽층의 Si 농도(Psi)의 가지는 반치폭(FWHM)은 다른 장벽층들의 Si 농도(Psi)의 반치폭(FWHM)보다 클 수 있다. 바람직하게는 제2 도전형 반도체층(33)에 가장 가깝게 배치되는 장벽층의 Si 농도(Psi)의 가지는 반치폭(FWHM)이 가장 클 수 있다. 또한 상기 제2 형 반도체층(33)에 가깝게 배치된 장벽층의 Si 농도(Psi) 프로파일의 기울기는 다른 장벽층보다 완만하게 형성될 수 있다.
- [123] 본 실시예에 따르면, 정공이 상부 활성층(60)에 진입한 후 정공의 이동도(모빌리티)를 감소시킬 수 있으며, 그 결과, 상부 활성층(60)에 진입한 정공들이 상부 활성층(60)에 머무를 수 있는 유효시간을 증가시킬 수 있다. 이에 따라, 상부 활성층(60)에서 전자와 정공이 결합될 확률이 증가하여 상부 활성층(60)에서 방출되는 장파장 광의 발광강도를 조절할 수 있고, 원하는 CIE(X,Y)의 범위를 가지는 백색 발광소자를 제공할 수 있다. 또한 하부 및 상부 활성층(30, 60) 전체 영역에 존재하는 정공의 모빌리티를 감소시켜서 하부 활성층(30) 및 상부 활성층(60)에 존재하는 정공의 유효시간을 증가시킬 수 있다. 이에 따라, 단파장과 장파장 광

의 강도를 조절하여 백색 CIE(X,Y)의 범위를 가지는 백색 발광소자를 구현할 수 있다.

- [124] 도 11은 본 개시의 제1 실시예에 따라 제작된 발광 다이오드의 파장에 따른 광 강도를 설명하기 위한 그래프이다. 실시예의 발광 다이오드는 상부 활성층(60)의 장벽층들(60b)이 모두 제1 장벽층(60b1) 및 제2 장벽층(60b2)을 갖도록 형성된 것이고, 비교예의 발광 다이오드는 상부 활성층(60)의 장벽층들(60b)이 제2 장벽층(60b2) 없이 균일한 농도로 도핑된 장벽층들(60b)을 갖도록 형성된 것이다. 즉, 비교예의 장벽층들(60b)은 모두 전자 풍부한 영역만을 가지며, 실시예의 장벽층들(60b)은 모두 전자 풍부한 영역과 전자 부족한 영역을 갖는다. 동일한 전류 밀도 35A/cm²에서 전계 발광 스펙트럼을 측정하였다.
- [125] 도 11을 참조하면, 비교예의 발광 다이오드는 상부 활성층(60)에서 방출된 500nm 이상의 장파장 피크의 강도가 우세하며, 하부 활성층(30)에서 방출되는 500nm 이하의 단파장 광의 피크는 거의 발생하지 않았다. 정공이 상부 활성층(60)에서 대부분 전자와 결합되기 때문에 하부 활성층(30)까지 도달하지 못하여, 상부 활성층(60)의 피크 강도가 높게 나타난 대신 하부 활성층(30)의 피크 강도는 나타나지 않은 것으로 판단된다. 결과적으로, 비교예의 발광 다이오드는 백색광을 구현하지 못하고, 황색광을 발광한다. 더욱이, 비교예의 발광 다이오드 구조에서는 35A/cm² 이하의 낮은 전류 밀도하에서 정공이 하부 활성층(30)까지 도달하는 것이 더욱 어려워 백색광 구현이 어렵다고 판단된다.
- [126] 이에 반해, 실시예의 발광 다이오드는 상부 활성층(60)에서 방출되는 광의 강도가 비교예에 비해 상대적으로 감소하고, 하부 활성층(30)에서 방출되는 광의 강도가 상당히 증가하였다. 상부 활성층(60) 내에 전자 풍부한 영역과 전자 부족한 영역을 함께 형성함으로써, 상부 활성층(60)으로 주입된 정공의 상당 부분이 상부 활성층(60)에서 전자와 결합하지 않고 하부 활성층(30)으로 주입되어 하부 활성층(30)에서 광을 발생시킨 것이다. 이에 따라, 상부 활성층(60) 뿐만 아니라 하부 활성층(30)에서도 상당한 강도의 피크가 생성되었다. 장파장 광의 피크 강도와 단파장 광의 피크 강도는 상부 활성층(60)의 장벽층(60b)의 구조를 변경함으로써 조절될 수 있으며, 두 피크 강도의 조절을 통해 다양한 백색광 구현이 가능하다. 또한 저전류 밀도 하에서도 정공이 하부 활성층(30)으로 원활하게 공급될 수 있어, 저전류 밀도 조건 하에서도 백색광 구현이 가능하다. 백색광 구현에 있어서 CIE(X, Y) 색좌표는 앞서 설명한 전자 풍부한 영역과 전자 부족한 영역의 배치 및 도핑 농도를 조절함으로써 조절될 수 있다.
- [127] 본 발명의 실시예들에 따른 발광 다이오드는 형광체를 사용하지 않고도 CIE 1931 색공간 색도도 상에서 색좌표 (x, y)가 (0.012, 0.494), (0.2, 0.4), (0.2, 0.32), (0.04, 0.32)의 4개의 좌표점으로 둘러싸인 영역 내에 위치하는 광을 구현할 수 있다.

- [128] 도 12A는 본 개시의 일 실시예에 따른 발광 소자(1000)를 설명하기 위한 개략적인 평면도이고, 도 12B는 도 12A의 절취선 A-A'를 따라 취해진 개략적인 단면도이며, 도 12C는 도 12A의 절취선 B-B'를 따라 취해진 개략적인 단면도이다.
- [129] 도 12A, 도 12B, 및 도 12C를 참조하면, 상기 발광 소자(1000)는 제1 리드(121a), 제2 리드(121b), 하우징(123), 발광 다이오드 칩들(125a, 125b), 반사기(127), 본딩 와이어들(129), 및 몰딩부(131)를 포함할 수 있다.
- [130] 제1 리드(121a)와 제2 리드(121b)는 도전성 재료로 형성되며, 예를 들어 금속으로 형성될 수 있다. 제1 리드(121a) 및 제2 리드(121b)는 하프 커팅에 의해 바닥면이 부분적으로 제거될 수 있으며, 이에 따라, 상대적으로 얇은 영역들을 포함할 수 있다. 또한, 제1 리드(121a) 및 제2 리드(121b)는 도 12C에 도시한 바와 같이, 리드들(121a, 121b)의 상면으로부터 위로 돌출된 앵커들(121e)을 포함할 수 있다. 앵커들(121e)은 리드들(121a, 121b)의 가장자리에 형성될 수 있으며, 특히, 하프 커팅된 영역들 상부에 배치될 수 있다. 앵커들(121e)은 리드들(121a, 121b)이 하우징(123)으로부터 분리되는 것을 방지한다. 앵커들(121e)은 단면으로 볼 때 두께가 변화하는 영역을 포함할 수 있다. 또한 앵커들(121e)의 상면과 하면은 평행하지 않을 수 있으며, 비대칭 형태일 수 있다. 앵커들(121e)의 상면의 위로 돌출된 일부는 각도를 가지고 있으며, 돌출된 각도는 발광 다이오드 칩의 마운팅 면을 기준으로 60도 이하일 수 있다. 이러한 형상으로 인하여 하우징(123)과의 접합이 더욱 강화될 수 있다.
- [131] 하우징(123)은 리드들(121a, 121b)의 측면을 덮고 상면 일부를 덮는다. 하우징(123)은 리드들(121a, 121b) 상부에 캐비티를 형성한다. 하우징(123)은 예를 들어 에폭시 몰딩 컴파운드(EMC)로 형성될 수 있다.
- [132] 발광 다이오드 칩들(125a, 125b)은 제1 리드(121a) 상에 배치될 수 있으며, 본딩 와이어들(129)을 통해 제1 및 제2 리드들(121a, 121b)에 전기적으로 연결될 수 있다. 발광 다이오드 칩들(125a, 125b)은 앞의 실시예들에 설명한 발광 다이오드들(100, 200, 300)을 포함할 수 있다. 발광 다이오드 칩들(125a, 125b)은 서로 동일한 색상의 광을 방출할 수 있으나, 이에 한정되는 것은 아니며, 서로 다른 색상의 광을 방출할 수도 있다.
- [133] 반사기(127)는 하우징(123)의 내측벽에 형성될 수 있다. 반사기(127)는 하우징(123)보다 반사율이 높은 물질로 형성될 수 있으며, 예를 들어, 화이트 실리콘을 포함할 수 있다.
- [134] 몰딩부(131)는 발광 다이오드 칩들(125a, 125b)을 덮는다. 몰딩부(131)는 하우징(123)의 캐비티를 채울 수 있다. 몰딩부(131)는 투명 실리콘으로 형성될 수 있다. 일 실시예에 있어서, 몰딩부(131)는 형광체를 포함하지 않을 수 있다. 발광 다이오드 칩들(125a, 125b)이 혼색광을 방출하므로, 형광체(133)의 사용없이도 요구되는 혼색광을 구현할 수 있다. 다른 실시예에 있어서, 몰딩부(131)는 형광체(133)를 포함할 수 있다. 발광 다이오드 칩들(125a, 125b)이 혼색광을 방출하므로, 형광체(133)의 사용량은 종래의 발광 소자에 비해 상대적으로 적을 수 있다.

- [135] 도 13은 본 개시의 또 다른 실시예에 따른 발광 소자(2000)를 설명하기 위한 개략적인 단면도이다.
- [136] 도 13을 참조하면, 발광 소자(2000)는 제1 리드(221a), 제2 리드(221b), 하우스징(223), 발광 다이오드 칩들(225), 반사기(227), 접착제(229), 및 과장변환기(231)를 포함할 수 있다.
- [137] 제1 리드(221a)와 제2 리드(221b)는 도전성 재료로 형성되며, 예를 들어 금속으로 형성될 수 있다. 제1 리드(221a) 및 제2 리드(221b)는 하프 커팅에 의해 바닥면이 부분적으로 제거될 수 있으며, 이에 따라, 상대적으로 얇은 영역들을 포함할 수 있다. 또한, 제1 리드(221a) 및 제2 리드(221b)는 에칭에 의해 서로 분리될 수 있다. 나아가, 도면에 도시하지는 않았지만, 제1 리드(221a) 및 제2 리드(221b) 각각에 관통홀이 형성될 수 있다. 관통홀은 바닥면이 부분적으로 제거된 영역으로 연통될 수 있다. 관통홀들은 하우스징(223)으로 채워지며 따라서, 리드들(221a, 221b)이 하우스징(223)으로부터 분리되는 것을 방지한다. 관통홀은 선택적으로 적용 가능하다.
- [138] 리드들(221a, 221b)은 서로 마주보는 면을 포함한다. 리드들(221a, 221b)의 서로 마주보는 면은 대칭일 수 있다. 리드들(221a, 221b) 각각의 서로 마주보는 면은 제1면(s1)과 제2면(s2)을 포함할 수 있다. 제1면(s1)은 제1 곡률 반경을 가지는 영역을 포함할 수 있으며, 제2면(s2)은 제2 곡률 반경을 가지는 영역을 포함할 수 있다. 제1 곡률 반경은 제2 곡률 반경과 다른 값을 가질 수 있다. 도 13에 도시한 바와 같이, 제1면(s1)의 제1 곡률 반경이 제2면(s2)의 제2 곡률 반경보다 작을 수 있다.
- [139] 한편, 상기 제1 및 제2 리드들(221a, 221b)은 서로 대향하는 측면에 수직면과 함께 곡면, 즉, 제3면(s3) 및 제4면(s4)을 포함할 수 있다. 서로 대향하는 측면들은 대칭일 수 있으나, 본 개시가 이에 한정되는 것은 아니다. 제3면(s3) 및 제4면(s4)은 제1면(s1) 및 제2면(s2)의 곡률 반경과 다른 곡률반경을 갖는 영역을 포함할 수 있다. 예컨대, 제3면(s3) 및 제4면(s4)은 제1면(s1) 및 제2면(s2)의 곡률 반경보다 더 큰 곡률 반경을 갖는 영역을 포함할 수 있다.
- [140] 리드들(221a, 221b)의 측면들이 각각 서로 다른 곡률 반경을 갖는 영역들을 포함함으로써 리드들(221a, 221b)과 하우스징(223)의 결합력을 강화시킬 수 있다.
- [141] 하우스징(223)은 리드들(221a, 221b)의 상면 일부를 덮고 하면 일부를 덮는다. 하우스징(223)은 특히 하프커팅에 의해 바닥면이 부분적으로 제거된 영역을 채울 수 있으며, 리드들(221a, 221b)에 형성된 관통홀들을 채울 수 있다.
- [142] 하우스징(223)은 리드들(221a, 221b) 상부에 캐비티를 형성한다. 하우스징(223)은 예를 들어 에폭시 몰딩 컴파운드(EMC)로 형성될 수 있다.
- [143] 발광 다이오드 칩(225)은 제1 리드(221a) 및 제2 리드(221b) 상에 플립 본딩되어 전기적으로 연결될 수 있다. 발광 다이오드 칩(225)은 앞의 실시예들에 설명한 발광 다이오드들(100, 200, 300)을 포함할 수 있다.

- [144] 과장변환기(231)는 발광 다이오드 칩(225) 상부에 배치된다. 과장변환기(231)는 접착제(229)를 통해 발광 다이오드 칩(225)에 접착될 수 있다. 접착제(229)는 발광 다이오드 칩(225) 상면뿐만 아니라 측면을 적어도 부분적으로 덮을 수 있다. 발광 다이오드 칩(225)의 측면을 덮는 접착제(229)는 발광 다이오드 칩(225)의 하면으로 갈수록 두께가 감소할 수 있다.
- [145] 과장변환기(231)는 형광체를 포함할 수 있다. 발광 다이오드 칩(225)이 혼색광을 방출하므로, 형광체의 사용량은 종래의 발광 소자에 비해 상대적으로 적을 수 있다. 혼색광을 방출하는 발광 다이오드 칩(225)과 함께 형광체를 사용함으로써 원하는 색좌표를 갖는 혼색광을 쉽게 구현할 수 있다.
- [146] 반사기(227)는 하우징(223)의 내측벽과 과장변환기(231) 사이에 형성될 수 있다. 반사기(227)는 과장변환기(231)의 측면에 접할 수 있으며 몰딩부(223)의 내측벽에 접할 수 있다. 반사기(227)는 또한 발광 다이오드 칩(225)의 측면을 둘러쌀 수 있다. 반사기(227)와 발광 다이오드 칩(225) 사이에 접착제(229)가 배치될 수 있다.
- [147] 반사기(227)는 하우징(223)보다 반사율이 높은 물질로 형성될 수 있고, 반사기(227)는 단면으로 볼 때 높이가 다른 영역을 포함할 수 있다. 예를 들어, 화이트 실리콘을 포함할 수 있다. 반사기(227)는 오목한 상면을 포함할 수 있다. 오목부의 최저 높이는 과장변환기(231)의 상면(점선으로 표시됨)보다 낮게 위치할 수 있으며, 반사기(227)의 최상단은 과장변환기(231)의 상면보다 높게 위치할 수 있다. 이에 따라, 과장변환기(231)로부터 측면방향으로 방출된 광은 반사기(227)의 오목한 상면에서 반사될 수 있으며, 따라서 광을 발광 다이오드 칩(225)의 상부 방향으로 모아줄 수 있다.
- [148] 본 실시예에 따른 발광 소자들(1000, 2000)은 혼색광을 방출하는 발광 다이오드 칩(125a, 125b, 225)과 함께 형광체를 사용함으로써 원하는 색좌표의 혼색광을 쉽게 구현할 수 있다. 특히, CIE 1931 색공간 색도도 상에서 색좌표 (x, y)가 (0.012, 0.494), (0.2, 0.4), (0.2, 0.32), (0.04, 0.32)의 4개의 좌표점으로 둘러싸인 영역 내에 위치하는 시안광을 구현할 수 있다. 또한, 본 실시예에 따른 발광 소자들(1000, 2000)은 앞서 설명한 발광 다이오드를 채택함으로써 형광체 없이도 위 색좌표의 백색광을 구현할 수 있다.
- [149] 본 개시의 특정 실시예들 및 양태들이 본 명세서에서 예시되고 설명되었지만, 다양한 다른 변경 및 변형들이 본 개시의 기술적 사상 및 범위를 벗어나지 않고 이루어질 수 있다. 더욱이, 여기에 다양한 양태들이 설명되었지만, 이러한 양태들은 조합하여 이용될 필요는 없다. 따라서, 첨부된 청구항이 여기에 도시되고 설명된 실시예들의 범위 내에서의 모든 변경 및 변형들을 포함하도록 의도된다.

청구범위

- [청구항 1] 제1 도전형 반도체층;
제2 도전형 반도체층;
제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 배치된 하부 활성층; 및
상기 하부 활성층과 제2 도전형 반도체층 사이에 배치된 상부 활성층을 포함하고,
상기 하부 활성층은 상기 상부 활성층보다 단파장의 광을 방출하고,
상기 상부 활성층은 복수의 우물층과 복수의 장벽층을 포함하되,
상기 복수의 장벽층들 중 적어도 하나의 장벽층은 제1 장벽층 및 상기 제1 장벽층보다 낮은 n형 불순물 도핑 농도를 갖는 제2 장벽층을 포함하고,
상기 제1 장벽층은 상기 제2 장벽층보다 상기 제1 도전형 반도체층에 더 가까운 발광 다이오드.
- [청구항 2] 청구항 1에 있어서,
상기 하부 활성층은 500nm 미만에서 제1 피크 강도를 갖는 광을 방출하고,
상기 상부 활성층은 500nm 이상에서 제2 피크 강도를 갖는 광을 방출하는 발광 다이오드.
- [청구항 3] 청구항 1에 있어서,
상기 제2 장벽층은 상기 제1 장벽층보다 낮은 도핑 농도로 도핑되거나 또는 의도적인 도핑 없이 형성된 발광 다이오드.
- [청구항 4] 청구항 1에 있어서,
상기 복수의 장벽층들 모두 상기 제1 장벽층 및 제2 장벽층을 포함하는 발광 다이오드.
- [청구항 5] 청구항 1에 있어서,
상기 복수의 장벽층들 중 일부 장벽층을 제외하고 절반 이상이 상기 제1 장벽층 및 제2 장벽층을 포함하되,
상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치된 발광 다이오드.
- [청구항 6] 청구항 1에 있어서,
상기 복수의 장벽층들 중 절반이 상기 제1 장벽층 및 제2 장벽층을 포함하되,
상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치된 발광 다이오드.
- [청구항 7] 청구항 1에 있어서,
상기 복수의 장벽층들 중 절반 이하가 상기 제1 장벽층 및 제2 장벽층을 포함하되,

- 상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치된 발광 다이오드.
- [청구항 8] 청구항 1에 있어서,
상기 복수의 장벽층들 중 적어도 2개의 장벽층들이 상기 제1 장벽층 및 제2 장벽층을 포함하되, 상기 적어도 2개의 장벽층들의 제2 장벽층들은 서로 다른 도핑 농도를 갖는 발광 다이오드.
- [청구항 9] 청구항 8에 있어서,
상기 적어도 2개의 장벽층들은 도핑 농도가 높은 순서 또는 낮은 순서로 배열된 발광 다이오드.
- [청구항 10] 청구항 9에 있어서,
상기 제1 장벽층 및 제2 장벽층을 포함하는 장벽층들은 상기 제2 도전형 반도체층에 가깝게 배치된 발광 다이오드.
- [청구항 11] 청구항 1에 있어서,
상기 복수의 우물층은 각각 In을 포함하되,
상기 상부 활성층 내 In 함량 프로파일은 피크 포인트들과 밸리 포인트들을 갖고,
상기 상부 활성층 내 상기 n형 불순물의 도핑 프로파일은 피크 포인트들과 밸리 포인트들을 가지며,
상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 밸리 포인트들에서 떨어져 위치하는 발광 다이오드.
- [청구항 12] 청구항 11에 있어서,
상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 피크 포인트와 밸리 포인트 사이에 위치하는 발광 다이오드.
- [청구항 13] 청구항 11에 있어서,
상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 두 개의 피크 포인트들 사이에 위치하는 발광 다이오드.
- [청구항 14] 청구항 11에 있어서,
상기 n형 불순물의 도핑 프로파일은 상기 n형 불순물의 도핑 프로파일의 피크 포인트를 기준으로 좌우 비대칭인 발광 다이오드.
- [청구항 15] 청구항 1에 있어서,
상기 제1 도전형 반도체층과 상기 하부 활성층 사이에 배치된 V-피트 생성층; 및
상기 V-피트 생성층과 상기 하부 활성층 사이에 배치된 초격자층을 더 포함하는 발광 다이오드.
- [청구항 16] 청구항 15에 있어서,
상기 제2 도전형 반도체층과 상기 상부 활성층 사이에 배치된 전자 블록층을 더 포함하는 발광 다이오드.
- [청구항 17] 청구항 1에 있어서,

상기 하부 활성층에서 방출되는 광의 강도가 상기 상부 활성층에서 방출되는 광의 강도보다 더 큰 발광 다이오드.

[청구항 18]

제1 리드 및 제2 리드;

상기 제1 리드 및 제2 리드를 덮고 캐비티를 정의하는 하우징; 및

상기 하우징의 캐비티 내에 배치되어 상기 제1 및 제2 리드에 전기적으로 접속된 발광 다이오드를 포함하되,

상기 발광 다이오드는,

제1 도전형 반도체층;

제2 도전형 반도체층;

제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 배치된 하부 활성층; 및

상기 하부 활성층과 제2 도전형 반도체층 사이에 배치된 상부 활성층을 포함하고,

상기 하부 활성층은 상기 상부 활성층보다 단파장의 광을 방출하고,

상기 상부 활성층은 복수의 우물층과 복수의 장벽층을 포함하되,

상기 복수의 장벽층들 중 적어도 하나의 장벽층은 제1 장벽층 및 상기 제1 장벽층보다 낮은 n형 불순물 도핑 농도를 갖는 제2 장벽층을 포함하고,

상기 제1 장벽층은 상기 제2 장벽층보다 상기 제1 도전형 반도체층에 더 가까운 발광 소자.

[청구항 19]

청구항 18에 있어서,

상기 복수의 우물층은 각각 In을 포함하되,

상기 상부 활성층 내 In 함량 프로파일은 피크 포인트들과 밸리 포인트들을 갖고,

상기 상부 활성층 내 상기 n형 불순물의 도핑 프로파일은 피크 포인트들과 밸리 포인트들을 가지며,

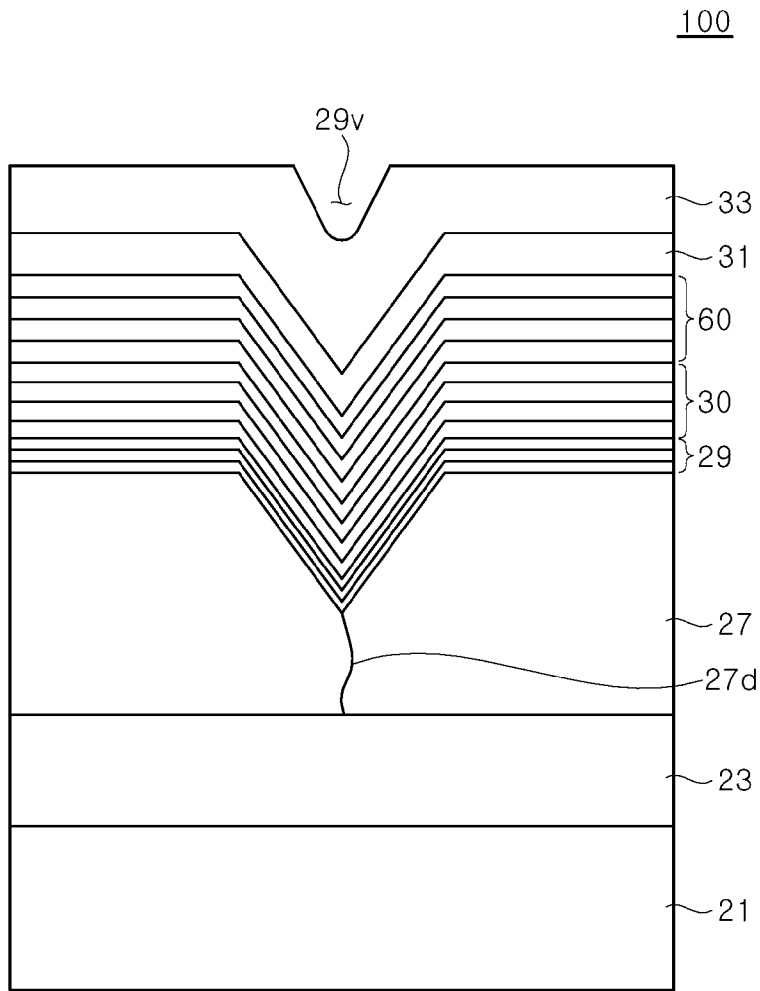
상기 n형 불순물의 도핑 프로파일의 피크 포인트들은 상기 In 함량 프로파일의 밸리 포인트들에서 떨어져 위치하는 발광 소자.

[청구항 20]

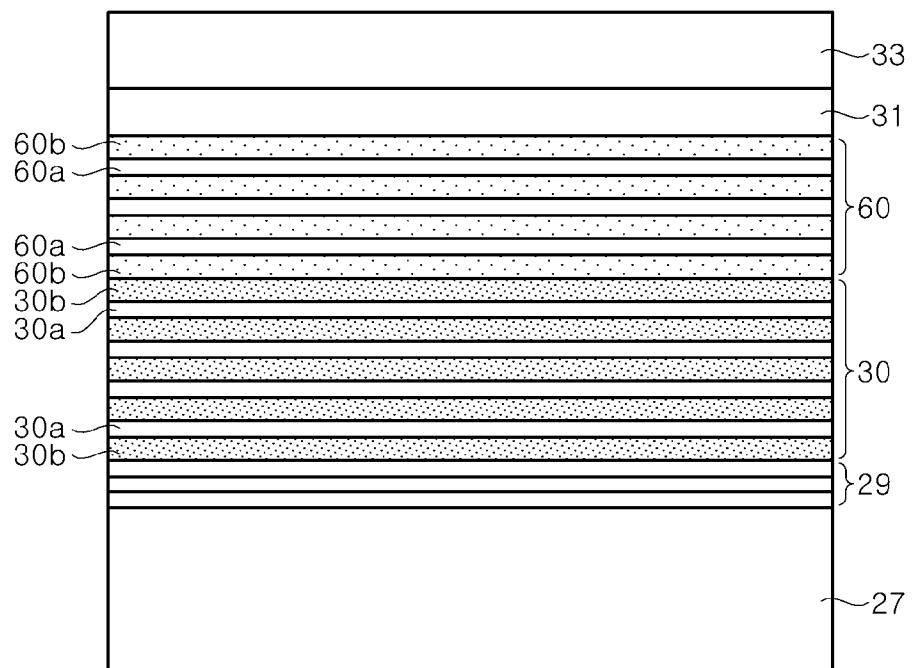
청구항 18에 있어서,

형광체 없이 백색광을 방출하는 발광 소자.

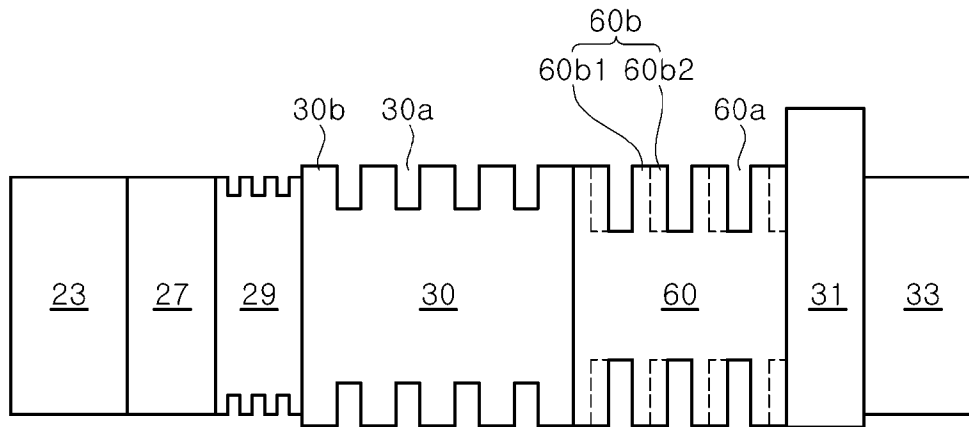
[도1]



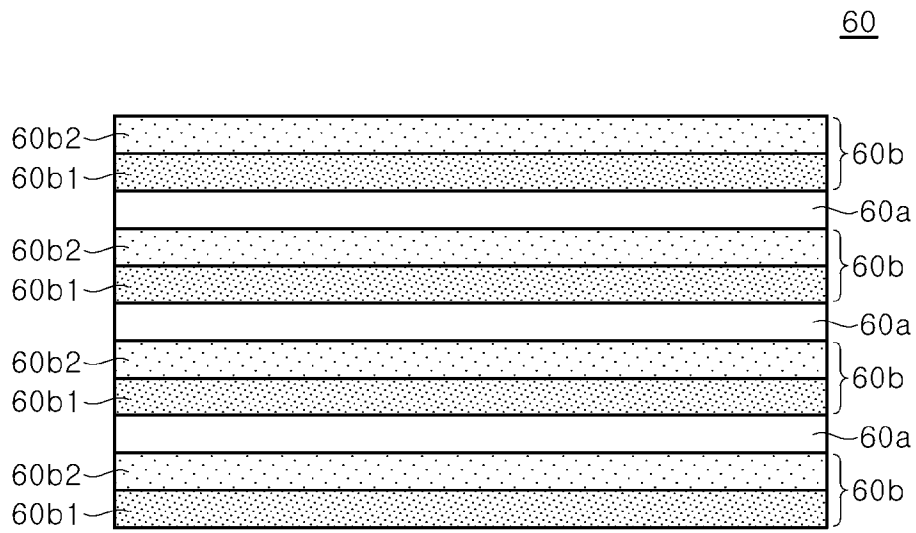
[도2]



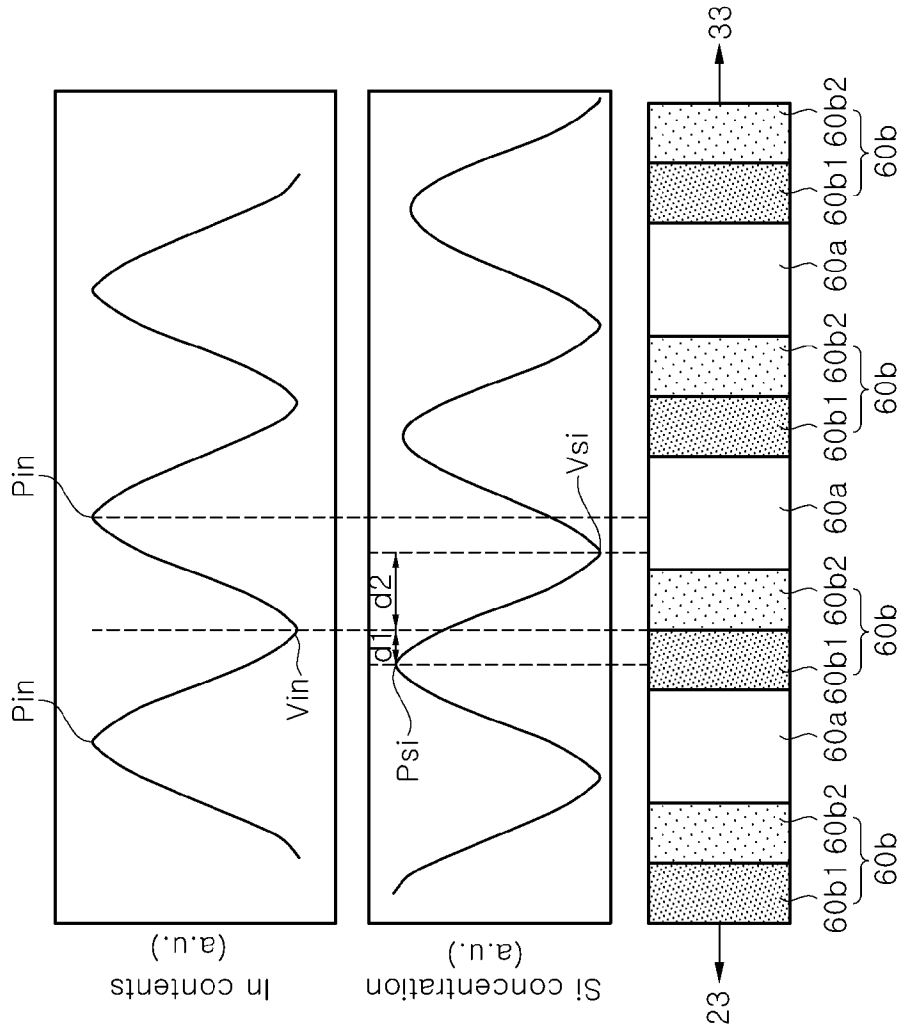
[도3]



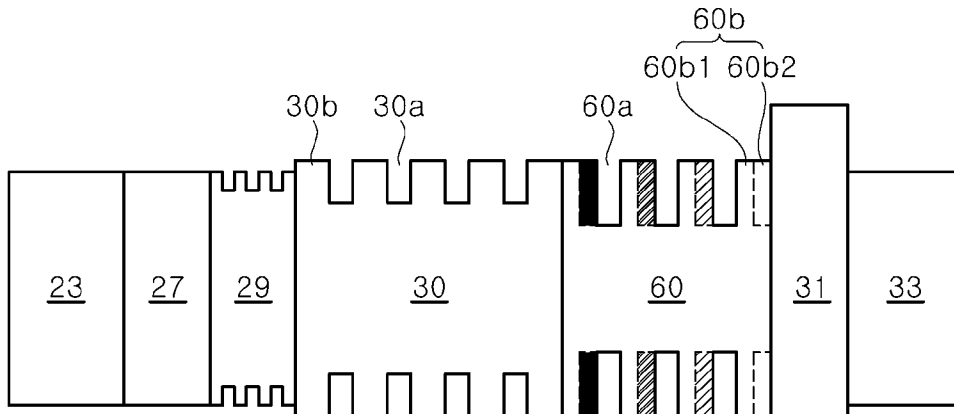
[도4]



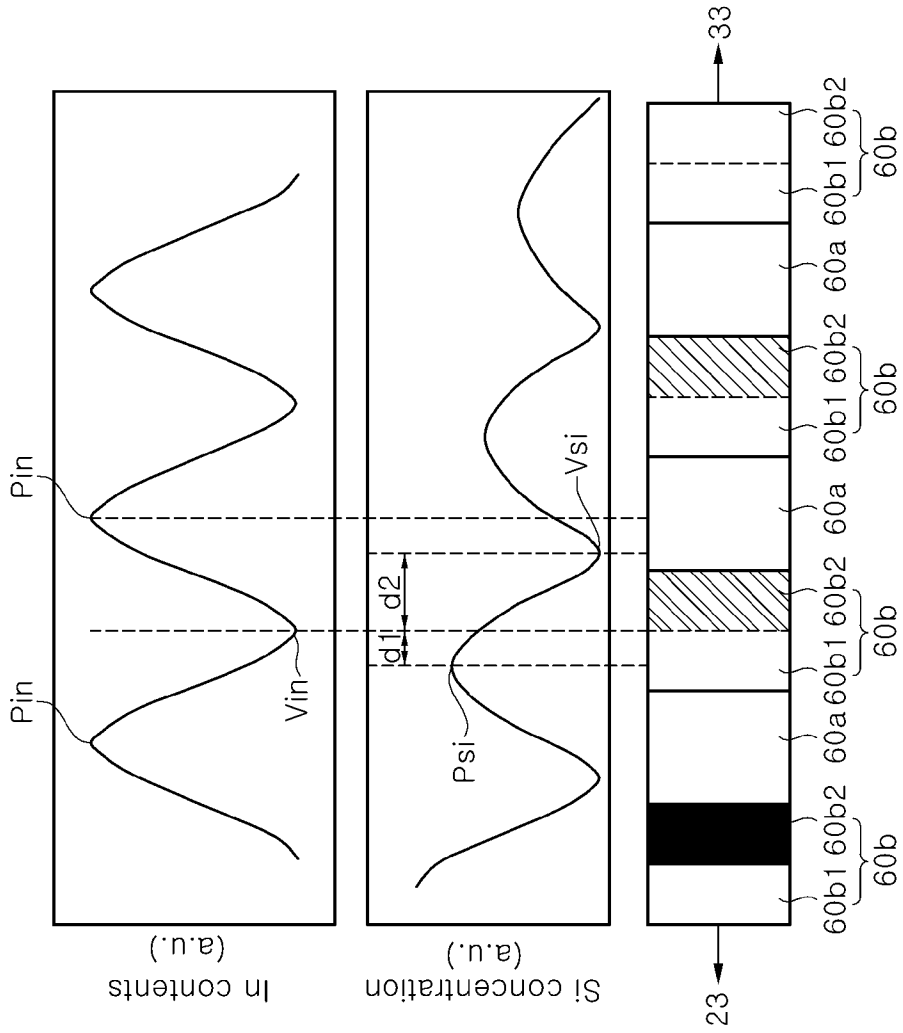
[도5]



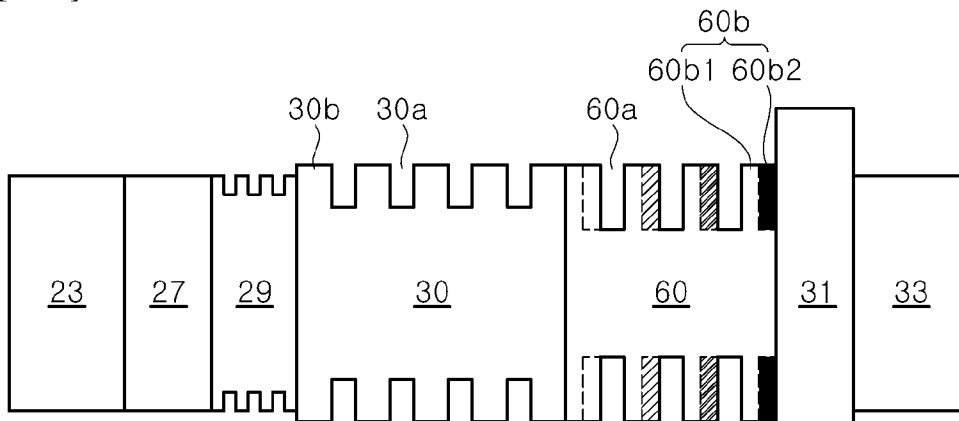
[도6a]



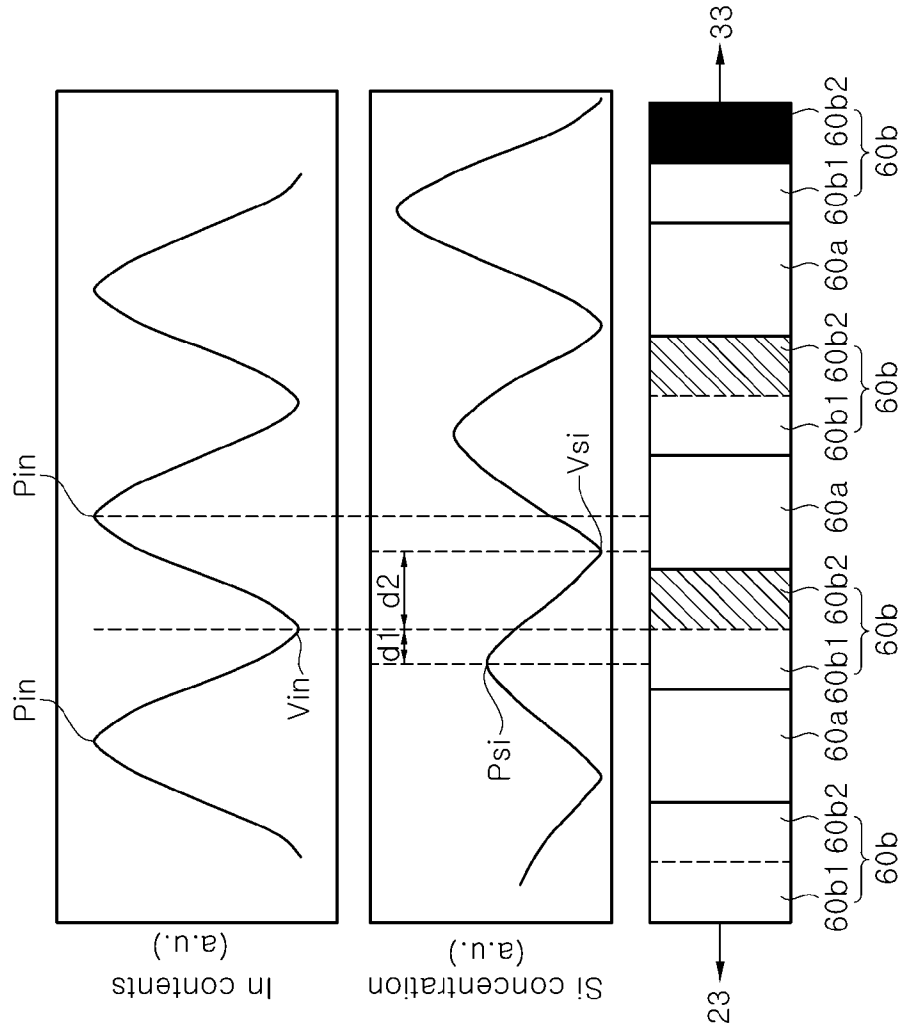
[도6b]



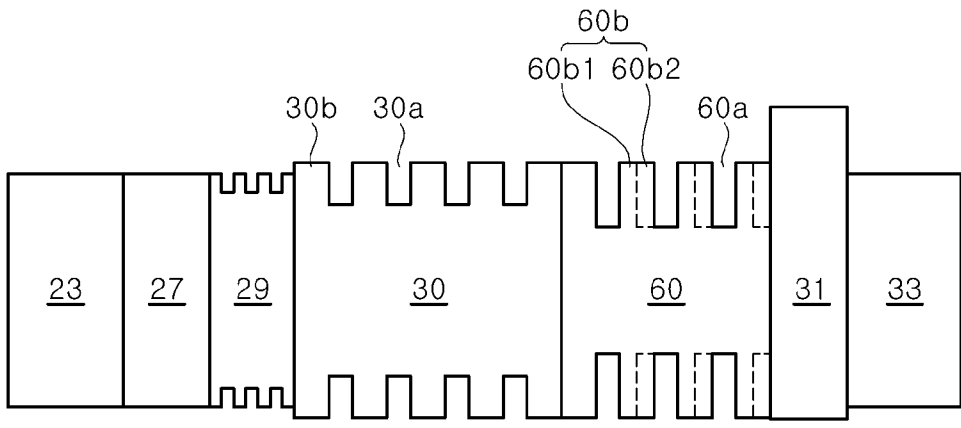
[도7a]



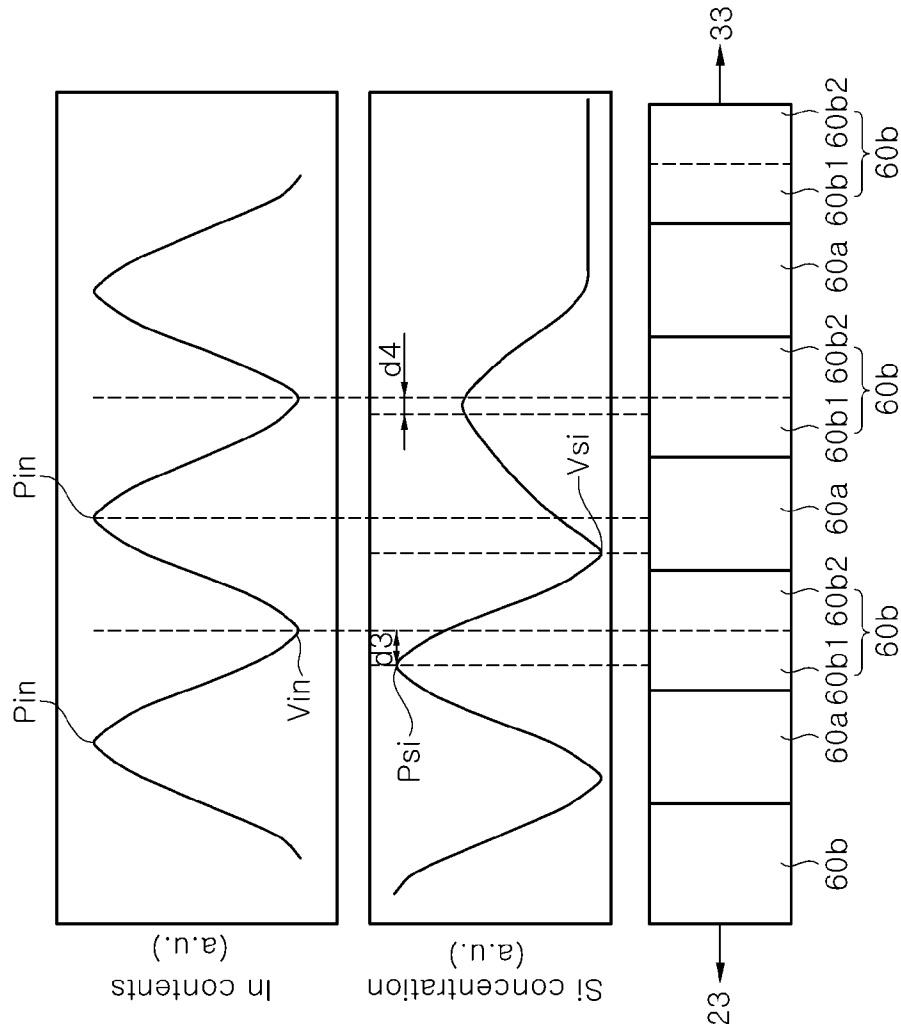
[도7b]



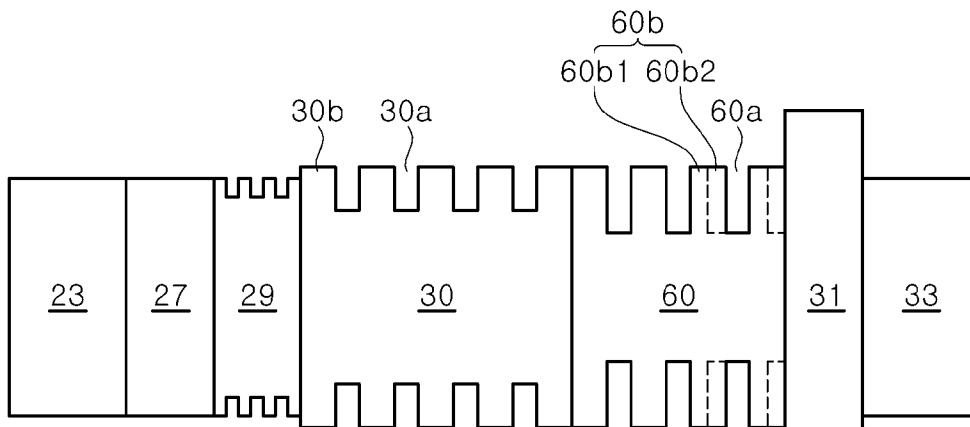
[도8a]



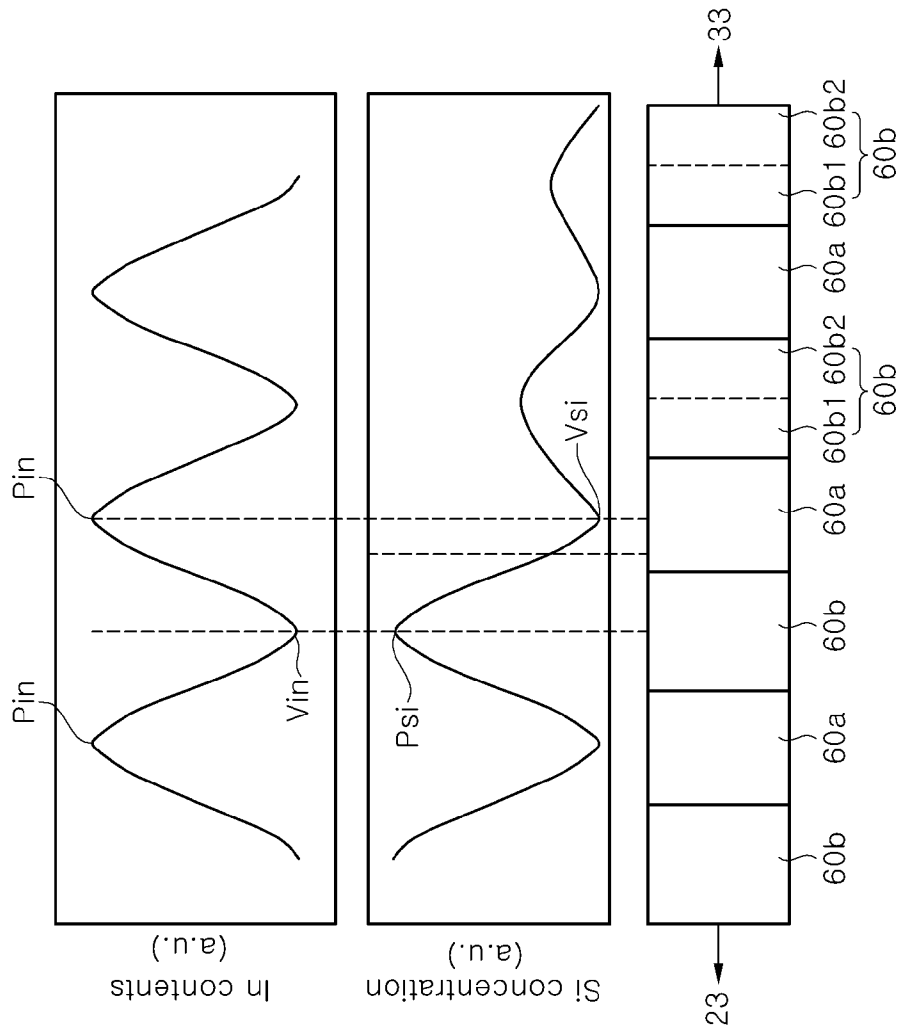
[도8b]



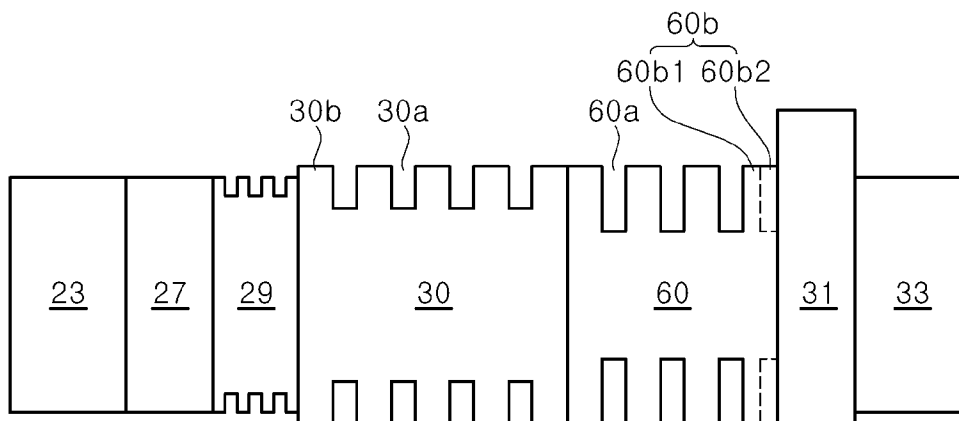
[도9a]



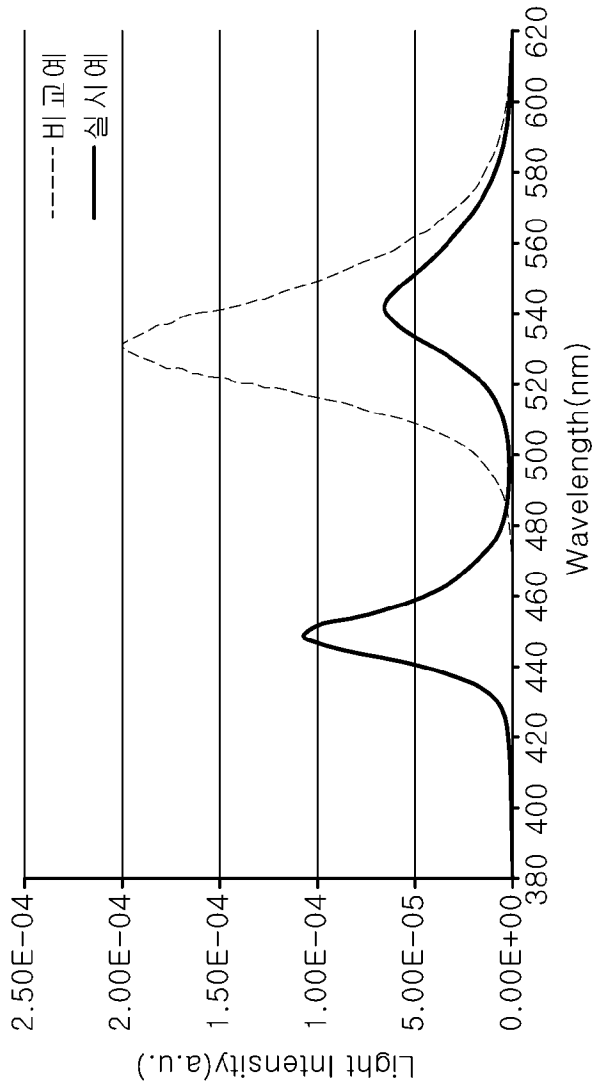
[도9b]



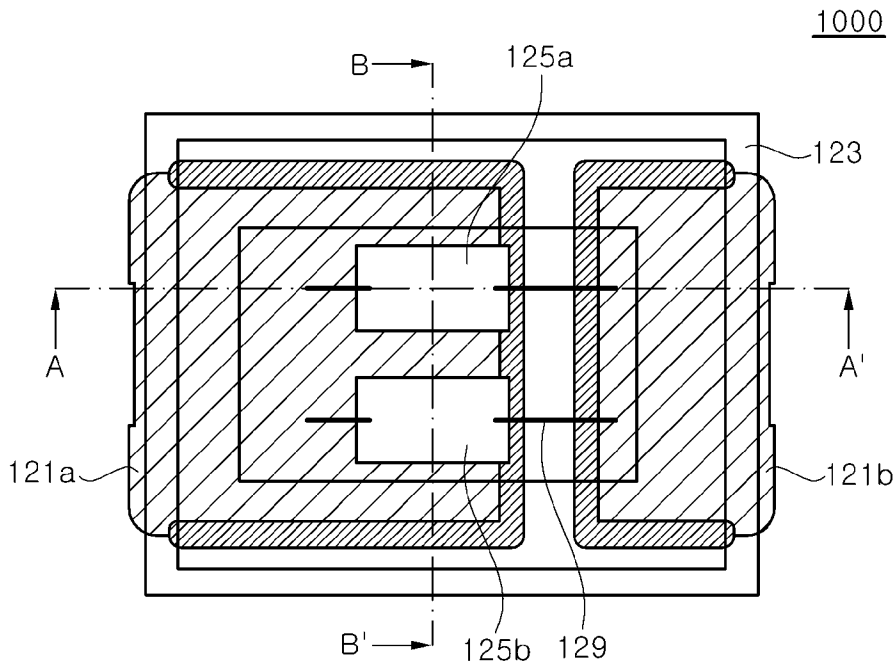
[도10a]



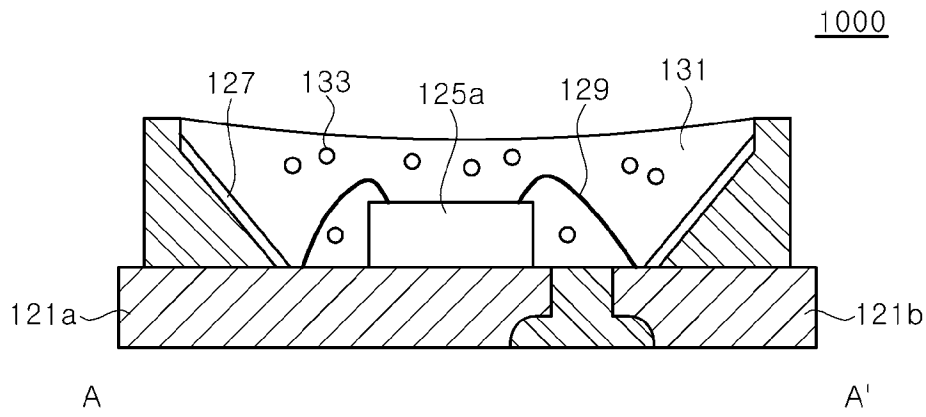
[도11]



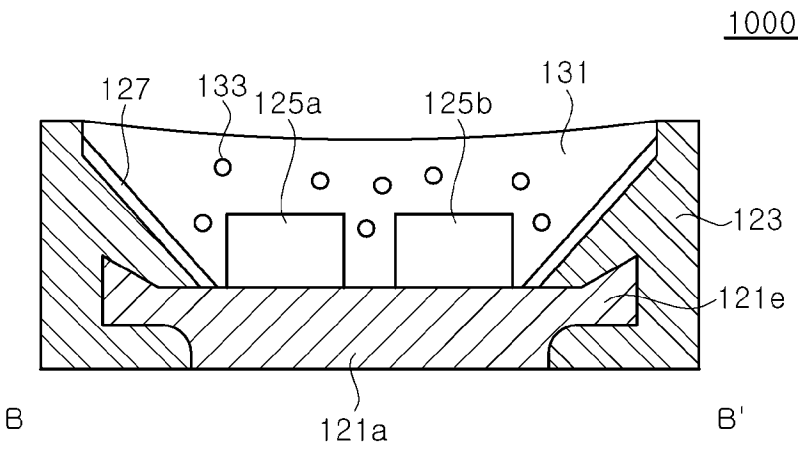
[도12a]



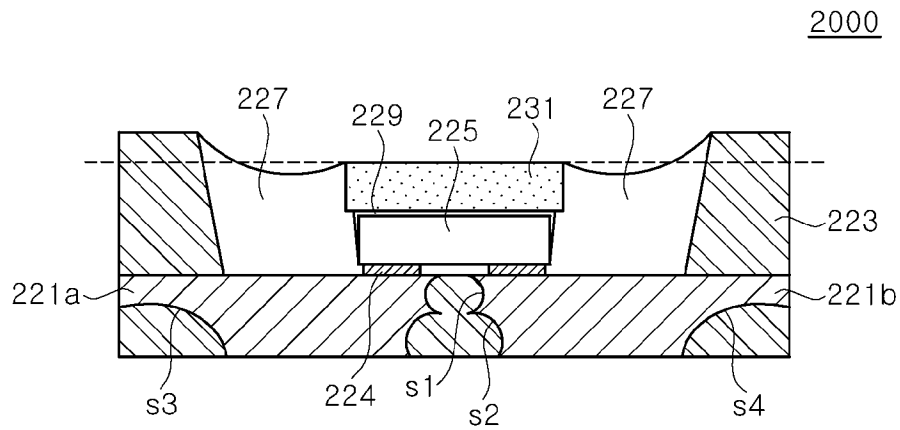
[도 12b]



[도 12c]



[도 13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/003469

A. CLASSIFICATION OF SUBJECT MATTER		
H01L 33/06(2010.01)i; H01L 33/02(2010.01)i; H01L 33/26(2010.01)i; H01L 33/48(2010.01)i; H01L 33/62(2010.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 33/06(2010.01); H01L 33/04(2010.01); H01L 33/08(2010.01); H01L 33/14(2010.01); H01L 33/18(2010.01)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 발광 다이오드(light emitting diode), 하부 활성층(lower active layer), 상부 활성층(upper active layer), 우물층(well layer), 장벽층(barrier layer), n형 불순물(n-type dopant), 농도(concentration)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-0674858 B1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 29 January 2007 (2007-01-29) See paragraphs [0020]-[0022] and [0041]-[0043]; and figure 6.	1-10,15-18,20
A		11-14,19
Y	KR 10-2017-0134222 A (SEOUL VIOSYS CO., LTD.) 06 December 2017 (2017-12-06) See paragraphs [0060]-[0061], [0068] and [0079]-[0080]; and figures 4-5b and 7-8.	1-10,15-18,20
Y	KR 10-2212561 B1 (SAMSUNG ELECTRONICS CO., LTD.) 08 February 2021 (2021-02-08) See paragraphs [0092]-[0095]; and figure 6.	18,20
A	KR 10-2015908 B1 (SAMSUNG ELECTRONICS CO., LTD.) 29 August 2019 (2019-08-29) See paragraphs [0021]-[0046]; and figures 1-2.	1-20
A	US 2002-0195606 A1 (EDMOND, John Adam et al.) 26 December 2002 (2002-12-26) See paragraphs [0094]-[0105]; and figures 13-14.	1-20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 21 June 2023		Date of mailing of the international search report 21 June 2023
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/003469

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
KR	10-0674858	B1	29 January 2007	CN	1893128	A	10 January 2007
				DE	102006002151	A1	11 January 2007
				DE	102006002151	B4	21 July 2011
				JP	2007-019455	A	25 January 2007
				JP	4558656	B2	06 October 2010
				KR	10-2007-0006087	A	11 January 2007
				TW	200703713	A	16 January 2007
				TW	I291774	B	21 December 2007
				US	2007-0007541	A1	11 January 2007
				KR	10-2017-0134222	A	06 December 2017
KR	10-2022-0013435	A	04 February 2022				
KR	10-2022-0150846	A	11 November 2022				
KR	10-2354508	B1	24 January 2022				
KR	10-2459379	B1	28 October 2022				
US	11049995	B2	29 June 2021				
US	2019-0296187	A1	26 September 2019				
WO	2017-204522	A1	30 November 2017				
KR	10-2212561	B1	08 February 2021	KR	10-2016-0019622	A	22 February 2016
				US	2016-0043279	A1	11 February 2016
				US	9337391	B2	10 May 2016
KR	10-2015908	B1	29 August 2019	KR	10-2014-0104755	A	29 August 2014
US	2002-0195606	A1	26 December 2002	AU	2002-257318	A1	09 December 2002
				AU	2003-276833	A1	02 February 2004
				CA	2434675	A1	15 August 2002
				CA	2441310	A1	05 December 2002
				CA	2487149	A1	22 January 2004
				CA	2567739	A1	02 March 2006
				CN	100350637	C	21 November 2007
				CN	100468790	C	11 March 2009
				CN	101006590	A	25 July 2007
				CN	1503991	A	09 June 2004
				CN	1503991	C	06 September 2006
				CN	1552104	A	01 December 2004
				CN	1666350	A	07 September 2005
				EP	1352433	A2	15 October 2003
				EP	1390990	A2	25 February 2004
				EP	1390990	B1	22 October 2008
				EP	1401027	A1	24 March 2004
				EP	1401027	B1	08 April 2009
				EP	1514313	A2	16 March 2005
				EP	1514313	B1	20 July 2016
				EP	1771894	A2	11 April 2007
				EP	1771894	B1	03 April 2013
				EP	2075855	A2	01 July 2009
				EP	2075855	A3	30 September 2009
				EP	2075855	B1	16 August 2017
				EP	2237334	A2	06 October 2010
				EP	2237334	A3	27 April 2016
				EP	2237334	B1	06 November 2019
				EP	2242117	A2	20 October 2010

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/003469

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
		EP 2242117 A3	05 January 2011
		EP 2242117 B1	30 May 2018
		EP 2259340 A2	08 December 2010
		EP 2259340 A3	05 January 2011
		EP 2259340 B1	21 December 2016
		EP 2259341 A2	08 December 2010
		EP 2259341 A3	22 November 2017
		EP 2259341 B1	26 August 2020
		EP 2259342 A2	08 December 2010
		EP 2259342 A3	22 November 2017
		EP 2259342 B1	10 March 2021
		EP 2259347 A2	08 December 2010
		EP 2259347 A3	11 May 2016
		EP 2259347 B1	14 August 2019
		EP 2445066 A1	25 April 2012
		EP 2445066 B1	07 July 2021
		JP 2004-521495 A	15 July 2004
		JP 2005-507155 A	10 March 2005
		JP 2005-528809 A	22 September 2005
		JP 2008-508720 A	21 March 2008
		JP 2009-260397 A	05 November 2009
		JP 2009-260398 A	05 November 2009
		JP 2012-015535 A	19 January 2012
		JP 2012-070008 A	05 April 2012
		JP 2012-070009 A	05 April 2012
		JP 5363236 B2	11 December 2013
		JP 5426696 B2	26 February 2014
		KR 10-0899133 B1	27 May 2009
		KR 10-0944505 B1	03 March 2010
		KR 10-1032847 B1	06 May 2011
		KR 10-1066760 B1	21 September 2011
		KR 10-1236063 B1	22 February 2013
		KR 10-1238241 B1	04 March 2013
		KR 10-1285679 B1	12 July 2013
		KR 10-1327342 B1	11 November 2013
		KR 10-1363826 B1	17 February 2014
		KR 10-1388369 B1	23 April 2014
		KR 10-2003-0097817 A	31 December 2003
		KR 10-2004-0014446 A	14 February 2004
		KR 10-2005-0010017 A	26 January 2005
		KR 10-2007-0042983 A	24 April 2007
		KR 10-2008-0098693 A	11 November 2008
		KR 10-2009-0117909 A	13 November 2009
		KR 10-2010-0114549 A	25 October 2010
		KR 10-2011-0110868 A	07 October 2011
		KR 10-2012-0017473 A	28 February 2012
		KR 10-2012-0035950 A	16 April 2012
		KR 10-2013-0006534 A	16 January 2013
		KR 10-2013-0038415 A	17 April 2013
		MY 128599 A	28 February 2007

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/003469

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
		MY 129574 A	30 April 2007
		MY 137396 A	30 January 2009
		TW 200408147 A	16 May 2004
		TW 200625679 A	16 July 2006
		TW 201338193 A	16 September 2013
		TW I228322 B	21 February 2005
		TW I394288 B	21 April 2013
		TW I474505 B	21 February 2015
		US 2002-0093020 A1	18 July 2002
		US 2003-0006418 A1	09 January 2003
		US 2005-0040426 A1	24 February 2005
		US 2005-0045895 A1	03 March 2005
		US 2005-0056824 A1	17 March 2005
		US 2006-0233211 A1	19 October 2006
		US 2008-0038858 A1	14 February 2008
		US 2010-0133508 A1	03 June 2010
		US 2012-0018701 A1	26 January 2012
		US 2012-0298955 A1	29 November 2012
		US 2013-0341593 A1	26 December 2013
		US 6800876 B2	05 October 2004
		US 6906352 B2	14 June 2005
		US 6958497 B2	25 October 2005
		US 7071490 B2	04 July 2006
		US 7312474 B2	25 December 2007
		US 7692182 B2	06 April 2010
		US 7692209 B2	06 April 2010
		US 8044384 B2	25 October 2011
		US 8227268 B2	24 July 2012
		US 8546787 B2	01 October 2013
		US 9054253 B2	09 June 2015
		US 9112083 B2	18 August 2015
		WO 02-063699 A2	15 August 2002
		WO 02-063699 A3	26 September 2002
		WO 02-097904 A2	05 December 2002
		WO 02-097904 A3	20 February 2003
		WO 2004-008552 A2	22 January 2004
		WO 2004-008552 A3	21 October 2004
		WO 2006-023060 A2	02 March 2006
		WO 2006-023060 A3	13 April 2006

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 33/06(2010.01)i; H01L 33/02(2010.01)i; H01L 33/26(2010.01)i; H01L 33/48(2010.01)i; H01L 33/62(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 33/06(2010.01); H01L 33/04(2010.01); H01L 33/08(2010.01); H01L 33/14(2010.01); H01L 33/18(2010.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 발광 다이오드(light emitting diode), 하부 활성층(lower active layer), 상부 활성층(upper active layer), 우물층(well layer), 장벽층(barrier layer), n형 불순물(n-type dopant), 농도(concentration)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y A	KR 10-0674858 B1 (삼성전기주식회사) 2007.01.29 단락 [0020]-[0022], [0041]-[0043]; 및 도면 6	1-10,15-18,20 11-14,19
Y	KR 10-2017-0134222 A (서울바이오시스 주식회사) 2017.12.06 단락 [0060]-[0061], [0068], [0079]-[0080]; 및 도면 4-5b, 7-8	1-10,15-18,20
Y	KR 10-2212561 B1 (삼성전자주식회사) 2021.02.08 단락 [0092]-[0095]; 및 도면 6	18,20
A	KR 10-2015908 B1 (삼성전자주식회사) 2019.08.29 단락 [0021]-[0046]; 및 도면 1-2	1-20
A	US 2002-0195606 A1 (JOHN ADAM EDMOND 등) 2002.12.26 단락 [0094]-[0105]; 및 도면 13-14	1-20
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일	국제조사보고서 발송일	
2023년06월21일 (21.06.2023)	2023년06월21일 (21.06.2023)	
ISA/KR의 명칭 및 우편주소	심사관	
대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)	박혜련	
팩스 번호 +82-42-481-8578	전화번호 +82-42-481-3463	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-0674858 B1	2007/01/29	CN 1893128 A	2007/01/10
		DE 102006002151 A1	2007/01/11
		DE 102006002151 B4	2011/07/21
		JP 2007-019455 A	2007/01/25
		JP 4558656 B2	2010/10/06
		KR 10-2007-0006087 A	2007/01/11
		TW 200703713 A	2007/01/16
		TW I291774 B	2007/12/21
		US 2007-0007541 A1	2007/01/11
		KR 10-2017-0134222 A	2017/12/06
KR 10-2022-0013435 A	2022/02/04		
KR 10-2022-0150846 A	2022/11/11		
KR 10-2354508 B1	2022/01/24		
KR 10-2459379 B1	2022/10/28		
US 11049995 B2	2021/06/29		
US 2019-0296187 A1	2019/09/26		
WO 2017-204522 A1	2017/11/30		
KR 10-2212561 B1	2021/02/08	KR 10-2016-0019622 A	2016/02/22
		US 2016-0043279 A1	2016/02/11
		US 9337391 B2	2016/05/10
KR 10-2015908 B1	2019/08/29	KR 10-2014-0104755 A	2014/08/29
US 2002-0195606 A1	2002/12/26	AU 2002-257318 A1	2002/12/09
		AU 2003-276833 A1	2004/02/02
		CA 2434675 A1	2002/08/15
		CA 2441310 A1	2002/12/05
		CA 2487149 A1	2004/01/22
		CA 2567739 A1	2006/03/02
		CN 100350637 C	2007/11/21
		CN 100468790 C	2009/03/11
		CN 101006590 A	2007/07/25
		CN 1503991 A	2004/06/09
		CN 1503991 C	2006/09/06
		CN 1552104 A	2004/12/01
		CN 1666350 A	2005/09/07
		EP 1352433 A2	2003/10/15
		EP 1390990 A2	2004/02/25
		EP 1390990 B1	2008/10/22
		EP 1401027 A1	2004/03/24
		EP 1401027 B1	2009/04/08
		EP 1514313 A2	2005/03/16
		EP 1514313 B1	2016/07/20
		EP 1771894 A2	2007/04/11
		EP 1771894 B1	2013/04/03
		EP 2075855 A2	2009/07/01
		EP 2075855 A3	2009/09/30
		EP 2075855 B1	2017/08/16
		EP 2237334 A2	2010/10/06
		EP 2237334 A3	2016/04/27
		EP 2237334 B1	2019/11/06

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		EP 2242117 A2	2010/10/20
		EP 2242117 A3	2011/01/05
		EP 2242117 B1	2018/05/30
		EP 2259340 A2	2010/12/08
		EP 2259340 A3	2011/01/05
		EP 2259340 B1	2016/12/21
		EP 2259341 A2	2010/12/08
		EP 2259341 A3	2017/11/22
		EP 2259341 B1	2020/08/26
		EP 2259342 A2	2010/12/08
		EP 2259342 A3	2017/11/22
		EP 2259342 B1	2021/03/10
		EP 2259347 A2	2010/12/08
		EP 2259347 A3	2016/05/11
		EP 2259347 B1	2019/08/14
		EP 2445066 A1	2012/04/25
		EP 2445066 B1	2021/07/07
		JP 2004-521495 A	2004/07/15
		JP 2005-507155 A	2005/03/10
		JP 2005-528809 A	2005/09/22
		JP 2008-508720 A	2008/03/21
		JP 2009-260397 A	2009/11/05
		JP 2009-260398 A	2009/11/05
		JP 2012-015535 A	2012/01/19
		JP 2012-070008 A	2012/04/05
		JP 2012-070009 A	2012/04/05
		JP 5363236 B2	2013/12/11
		JP 5426696 B2	2014/02/26
		KR 10-0899133 B1	2009/05/27
		KR 10-0944505 B1	2010/03/03
		KR 10-1032847 B1	2011/05/06
		KR 10-1066760 B1	2011/09/21
		KR 10-1236063 B1	2013/02/22
		KR 10-1238241 B1	2013/03/04
		KR 10-1285679 B1	2013/07/12
		KR 10-1327342 B1	2013/11/11
		KR 10-1363826 B1	2014/02/17
		KR 10-1388369 B1	2014/04/23
		KR 10-2003-0097817 A	2003/12/31
		KR 10-2004-0014446 A	2004/02/14
		KR 10-2005-0010017 A	2005/01/26
		KR 10-2007-0042983 A	2007/04/24
		KR 10-2008-0098693 A	2008/11/11
		KR 10-2009-0117909 A	2009/11/13
		KR 10-2010-0114549 A	2010/10/25
		KR 10-2011-0110868 A	2011/10/07
		KR 10-2012-0017473 A	2012/02/28
		KR 10-2012-0035950 A	2012/04/16
		KR 10-2013-0006534 A	2013/01/16
		KR 10-2013-0038415 A	2013/04/17

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		MY 128599 A	2007/02/28
		MY 129574 A	2007/04/30
		MY 137396 A	2009/01/30
		TW 200408147 A	2004/05/16
		TW 200625679 A	2006/07/16
		TW 201338193 A	2013/09/16
		TW I228322 B	2005/02/21
		TW I394288 B	2013/04/21
		TW I474505 B	2015/02/21
		US 2002-0093020 A1	2002/07/18
		US 2003-0006418 A1	2003/01/09
		US 2005-0040426 A1	2005/02/24
		US 2005-0045895 A1	2005/03/03
		US 2005-0056824 A1	2005/03/17
		US 2006-0233211 A1	2006/10/19
		US 2008-0038858 A1	2008/02/14
		US 2010-0133508 A1	2010/06/03
		US 2012-0018701 A1	2012/01/26
		US 2012-0298955 A1	2012/11/29
		US 2013-0341593 A1	2013/12/26
		US 6800876 B2	2004/10/05
		US 6906352 B2	2005/06/14
		US 6958497 B2	2005/10/25
		US 7071490 B2	2006/07/04
		US 7312474 B2	2007/12/25
		US 7692182 B2	2010/04/06
		US 7692209 B2	2010/04/06
		US 8044384 B2	2011/10/25
		US 8227268 B2	2012/07/24
		US 8546787 B2	2013/10/01
		US 9054253 B2	2015/06/09
		US 9112083 B2	2015/08/18
		WO 02-063699 A2	2002/08/15
		WO 02-063699 A3	2002/09/26
		WO 02-097904 A2	2002/12/05
		WO 02-097904 A3	2003/02/20
		WO 2004-008552 A2	2004/01/22
		WO 2004-008552 A3	2004/10/21
		WO 2006-023060 A2	2006/03/02
		WO 2006-023060 A3	2006/04/13