



(12) 发明专利申请

(10) 申请公布号 CN 119768912 A

(43) 申请公布日 2025. 04. 04

(21) 申请号 202280099542.1

(51) Int. Cl.

(22) 申请日 2022.09.09

H01L 23/12 (2006.01)

(85) PCT国际申请进入国家阶段日
2025.02.25

(86) PCT国际申请的申请数据
PCT/JP2022/033850 2022.09.09

(87) PCT国际申请的公布数据
W02024/053084 JA 2024.03.14

(71) 申请人 三菱电机株式会社
地址 日本东京

(72) 发明人 井本裕児 大串直弘
猪之口诚一郎

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

专利代理师 韩俊

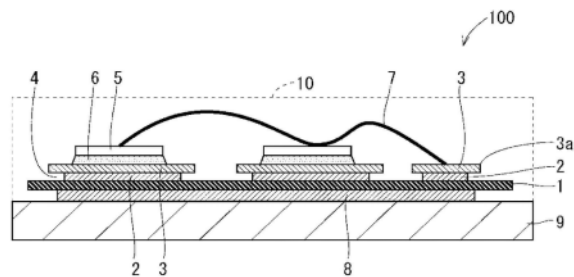
权利要求书1页 说明书7页 附图6页

(54) 发明名称

半导体装置

(57) 摘要

目的在于提供一种能够更可靠地抑制密封构件剥离的技术。半导体装置包括绝缘基板、接合在绝缘基板上方的第一导电层、第二导电层、密封构件以及半导体元件。第二导电层接合在第一导电层上方,具有比第一导电层的侧端部更在侧向上突出的侧端部即悬伸部。密封构件具有埋设在悬伸部与绝缘基板之间的空间内的部分。半导体元件被密封构件覆盖。



1. 一种半导体装置,包括:
绝缘基板;
第一导电体层,所述第一导电体层接合在所述绝缘基板上方;
第二导电体层,所述第二导电体层接合在所述第一导电体层上方,并且具有悬伸部,所述悬伸部比所述第一导电体层的侧端部更在侧向上突出;
密封构件,所述密封构件具有埋设在所述悬伸部与所述绝缘基板之间的空间内的部分;以及
半导体元件,所述半导体元件被所述密封构件覆盖。
2. 如权利要求1所述的半导体装置,其特征在于,还包括:
第三导电体层,所述第三导电体层接合在所述绝缘基板下方;以及
第四导电体层,所述第四导电体层接合在所述第三导电体层下方,刚度与所述第三导电体层的刚度不同。
3. 如权利要求1或2所述的半导体装置,其特征在于,
在所述第二导电体层设置有与所述第一导电体层的一部分嵌合的凹部。
4. 如权利要求1至3中任一项所述的半导体装置,其特征在于,
在所述第一导电体层设置有与所述第二导电体层的一部分嵌合的凹部。
5. 如权利要求1至4中任一项所述的半导体装置,其特征在于,
在剖视观察时第一导电体层的外周部设置有凹陷的台阶部。
6. 如权利要求1至5中任一项所述的半导体装置,其特征在于,
在剖视观察时第二导电体层的外周部设置有凹陷的台阶部。
7. 如权利要求1至6中任一项所述的半导体装置,其特征在于,
在所述悬伸部设置有朝向所述绝缘基板突出的凸部。
8. 如权利要求1至7中任一项所述的半导体装置,其特征在于,
在俯视观察时所述悬伸部的外周部设置有切口。
9. 如权利要求1至8中任一项所述的半导体装置,其特征在于,
所述第二导电体层包括朝向所述第二导电体层的厚度方向层叠的多个部分层,
所述多个部分层中远离所述第一导电体层的部分层的侧端部比所述多个部分层中靠近所述第一导电体层的部分层的侧端部更在所述侧向上突出。
10. 如权利要求1至9中任一项所述的半导体装置,其特征在于,
在所述悬伸部沿所述第二导电体层的厚度方向设置有通孔。
11. 如权利要求1至10中任一项所述的半导体装置,其特征在于,
剖视观察时所述悬伸部的角部具有锐角。
12. 如权利要求1至11中任一项所述的半导体装置,其特征在于,
所述半导体元件的材质是宽带隙半导体。

半导体装置

技术领域

[0001] 本公开涉及一种半导体装置。

背景技术

[0002] 提出了一种半导体装置,该半导体装置在单层的导电体层即电路图案的侧面通过蚀刻或冲压的方式设置略微的底切(日文:アンダーカット)形状(例如专利文献1)。根据该结构,利用由底切形状带来的锚固效果,能够抑制由于温度变化等导致的密封构件的剥离。

现有技术文献

专利文献

[0003] 专利文献1:日本专利第6210818号公报。

发明内容

发明所要解决的技术问题

[0004] 在单层的导电体层的侧面通过蚀刻或冲压的方式设有底切形状的现有技术的结构中,底切形状会受到导电体层的厚度的影响。因此,存在底切形状不稳定,无法实现抑制密封构件剥离的效果这样的问题。

[0005] 因此,本公开是鉴于上述问题而做出的,其目的是提供一种能够更可靠地抑制密封构件剥离的技术。

解决技术问题所采用的技术方案

[0006] 本公开的半导体装置包括:绝缘基板;第一导电体层,所述第一导电体层接合在所述绝缘基板上;第二导电体层,所述第二导电体层接合在所述第一导电体层上,并且具有悬伸部,所述悬伸部比所述第一导电体层的侧端部更在侧向上突出;密封构件,所述密封构件具有埋设在所述悬伸部与所述绝缘基板之间的空间内的部分;以及半导体元件,所述半导体元件被所述密封构件覆盖。

发明效果

[0007] 根据本公开,第二导电体层具有比第一导电体层的侧端部更在侧向上突出的侧端部即悬伸部,密封构件具有埋设在悬伸部与绝缘基板之间的空间内的部分。根据这样的结构,能够更可靠地抑制密封构件剥离。

[0008] 本公开的目的、特征、方式以及优点通过以下详细的说明和附图来进一步阐明。

附图说明

[0009] 图1是表示实施方式1的半导体装置的结构剖视图。

图2是表示实施方式2的半导体装置的结构剖视图。

图3是表示实施方式3的半导体装置的结构剖视图。

图4是表示实施方式4的半导体装置的结构剖视图。

图5是表示实施方式5的半导体装置的结构剖视图。

图6是表示实施方式6的半导体装置的结构剖视图。
图7是表示实施方式7的半导体装置的结构剖视图。
图8是表示实施方式7的半导体装置的结构俯视图。
图9是表示实施方式8的半导体装置的结构剖视图。
图10是表示实施方式9的半导体装置的结构剖视图。
图11是表示实施方式9的半导体装置的结构俯视图。
图12是表示实施方式10的半导体装置的结构剖视图。

具体实施方式

[0010] 下面,在参照随附的附图的同时,对实施方式进行说明。下面各实施方式中说明的特征是示例,并非所有特征都是必须的。此外,在下面所示的说明中,针对多个实施方式中相同的构成要素标注相同或类似的符号,主要对不同的构成要素进行说明。此外,在下面记载的说明中,“上”、“下”、“左”、“右”、“正”或“反”等特定的位置和方向未必与实际实施时的位置和方向一致。

[0011] <实施方式1>

图1是表示本实施方式1的半导体装置100的结构剖视图。半导体装置100包括陶瓷绝缘基板1、第一导电体层2、第二导电体层3、半导体元件5、焊料6、线材7、第三导电体层8、基座部9以及密封构件10。

[0012] 陶瓷绝缘基板1是例如由氮化铝(AlN)或氮化硅(SiN)构成的绝缘基板。第一导电体层2接合在陶瓷绝缘基板1上方,即接合在陶瓷绝缘基板1的正面,第三导电体层8接合在陶瓷绝缘基板1下方,即接合在陶瓷绝缘基板1的背面。

[0013] 第一导电体层2以及第三导电体层8具有多个电路图案。既可以是,在将第一导电体层2接合至陶瓷绝缘基板1之后,使电路图案通过蚀刻等方式形成于第一导电体层2,也可以是,在使电路图案通过冲压等方式形成于第一导电体层2之后,将第一导电体层2接合至陶瓷绝缘基板1。第三导电体层8的电路图案的形成与第一导电体层2的电路图案的形成相同。

[0014] 第二导电体层3接合在第一导电体层2上方,即接合在第一导电体层2的正面。第二导电体层3具有悬伸(日文:オーバーハング)部3a,该悬伸部3a是比第一导电体层2的侧端部更在侧向(与图1的左右方向对应的方向)上突出的侧端部。悬伸部3a比第一导电体层2的侧端部更在侧向上突出例如50 μm 左右。通过第一导电体层2的侧部和第二导电体层3的悬伸部3a形成了底切形状。另外,第二导电体层3也可以适当被图案化,以保持由第一导电体层的电路图案形成的布线关系。

[0015] 第一导电体层2和第二导电体层3的材质例如是包含合金在内的铝或铜等。例如,在第一导电体层2的材质是铝且第二导电体层3的材质是铜的情况下,期望提高半导体装置100的散热性,期望由于刚度的提高而带来的半导体装置100的可靠性的提升。第三导电体层8的材质也可以与第一导电体层2的材质相同。第一导电体层2与第二导电体层3的接合例如可采用钎焊、锡焊、熔接或者液相或固相扩散接合等。

[0016] 半导体元件5与第二导电体层3电连接。在图1的例子中,半导体元件5通过焊料6与第二导电体层3的正面接合。半导体元件5例如是MOSFET(金属氧化物半导体场效应晶体

管)、IGBT(绝缘栅双极型晶体管)、RC-IGBT(反向导通的IGBT)、SBD(肖特基势垒二极管)、PND(PN结二极管)。半导体元件5的材质可以是常规的硅(Si),也可以是碳化硅(SiC)、氮化镓(GaN)、金刚石等宽带隙半导体。在半导体元件5的材质是宽带隙半导体的情况下,能够实现在高温以及高电压下的稳定动作,并且能够实现开关速度的高速化。

[0017] 半导体元件5通过线材7与未图示的其他电路图案等电连接。线材7的材质例如是铝。作为线材7的替代,半导体元件5也可通过未图示的汇流条与其他电路图案等电连接。另外,虽然未图示,但其他电路图例如可以通过锡焊或焊接与外部端子电连接。

[0018] 基座部9接合在第三导电体层8下方。基座部9例如由铝或铜等构成,是针鳍等冷却构件或是基座板。

[0019] 密封构件10将半导体元件5覆盖。图1的例子中,密封构件10将第一导电体层2以及第二导电体层3等覆盖。密封构件10的材质例如是环氧或凝胶等树脂,密封构件10通过传递模塑(日文:トランスファーモールド)的方式形成。另外,密封构件10还填充在悬伸部3a的下侧。也就是说,密封构件10具有埋设在悬伸部3a与陶瓷绝缘基板1之间的空间4内的部分。

[0020] <实施方式1的总结>

通常而言,半导体装置的温度根据通电动作或外部环境而变化。若因该温度变化而导致密封构件10从陶瓷绝缘基板1、第一导电体层2、第二导电体层3以及半导体元件5等剥离,那么半导体装置的可靠性可能降低。

[0021] 对此,根据本实施方式1的半导体装置100,第二导电体层3具有比第一导电体层2的侧端部更在侧向上突出的侧端部即悬伸部3a,密封构件10具有埋设在悬伸部3a与陶瓷绝缘基板1之间的空间4内的部分。根据该结构,能够利用由悬伸部3a带来的锚固效果来抑制密封构件10在上下方向上的剥离。

[0022] 此外,通过使侧向上的第二导电体层3的尺寸比侧向上的第一导电体层2的尺寸大一圈,能够使悬伸部3a突出的长度稳定。因此,无论第一导电体层2等的厚度如何,都能够使底切形状稳定,因而能够更可靠地获得抑制密封构件剥离的效果。此外,在设置多组第一导电体层2和第二导电体层3的结构中,仅通过确保第二导电体层3彼此之间的距离,就能够确保各组彼此的绝缘性,因此,容易确保绝缘性。

[0023] 另外,以上对悬伸部3a比第一导电体层2的侧端部突出的长度为50 μm 左右的情况进行了说明,如果半导体装置100的侧向上的尺寸稍微大一些也可以的话,则其长度也可以是50 μm 以上。

[0024] <实施方式2>

图2是表示实施方式2的半导体装置100的结构的剖视图。图2的结构与图1的结构追加第四导电体层11而成的结构相同。与第二导电体层3接合在第一导电体层2上同样地,第四导电体层11接合在第三导电体层8下方。此外,第四导电体层11的刚度与第三导电体层8的刚度不同。

[0025] 一般而言,在接合有第一导电体层2以及第三导电体层3等电路图案的陶瓷绝缘基板1处,由于第一导电体层2和第三导电体层8的刚度差异,陶瓷绝缘基板1会发生翘曲。特别地,在第一导电体层2的材质是纯铝且第二导电体层3的材质是铜合金等情况下,陶瓷绝缘基板1会发生比较大的翘曲。

[0026] 对此,根据本实施方式2的半导体装置100,刚度与第三导电体层8的刚度不同的第

四导电体层11接合在第三导电体层8下方。根据这样的结构,能够通过第三导电体层8和第四导电体层11的刚度来提高陶瓷绝缘基板1上下的刚度平衡,因此,能够抑制陶瓷绝缘基板1的翘曲。由此,能够期待半导体装置100的可靠性以及装配容易性的提高。

[0027] <实施方式3>

图3是表示实施方式3的半导体装置100的结构的剖视图。另外,在图3之后的图中省略密封构件10的图示。

[0028] 图3的结构与在图1的结构中在第二导电体层3设有凹部3b而成的结构相同。第二导电体层3的凹部3b比第一导电体层2的一部分即上部略大,与第一导电体层2的上部嵌合。在该状态下,第二导电体层3接合在第一导电体层2上方。凹部3b例如通过冲压或机械加工的方式形成于第二导电体层3。

[0029] 根据上面的本实施方式3的半导体装置100,在第二导电体层3设置有与第一导电体层2的一部分嵌合的凹部3b。根据这样的结构,在进行第一导电体层2与第二导电体层3的接合时,第一导电体层2与第二导电体层3之间的定位变得容易,能够减少两者之间的错位,因此,能够使悬伸部3a突出的长度稳定。此外,在设置多组第一导电体层2和第二导电体层3的结构中,能够使第二导电体层3彼此之间的距离即各组彼此之间的距离稳定,因此,能够使绝缘性稳定。此外,能够抑制第一导电体层2的刚度的降低。

[0030] 另外,俯视观察时凹部3b的形状可以是矩形和六边形等多边形,也可以是圆形。在俯视观察时凹部3b的形状是多边形的情况下,能够抑制第一导电体层2和第二导电体层3中的一方相对于另一方的旋转。

[0031] <实施方式4>

图4是表示实施方式4的半导体装置100的结构的剖视图。图4的结构与在图1的结构中在第二导电体层3设有凸部3c且在第一导电体层2设有凹部2a而成的结构相同。凸部3c设置于第二导电体层3下部的中央部。第一导电体层2的凹部2a比第二导电体层3的一部分即凸部3c略大,与第二导电体层3的凸部3c嵌合。在该状态下,第二导电体层3接合在第一导电体层2上方。凹部2a例如通过冲压或机械加工的方式形成于第一导电体层2。凹部2a的形成可以在第一导电体层2接合至陶瓷绝缘基板1之前进行,也可在接合之后进行。凸部3c例如通过冲压或机械加工的方式形成于第二导电体层3。

[0032] 根据上面本实施方式4的半导体装置100,在第一导电体层2设置有与第二导电体层3的一部分嵌合的凹部2a。根据这样的结构,能够获得与实施方式3相同的效果。

[0033] 另外,俯视观察时凹部2a的形状可以是矩形和六边形等多边形,也可以是圆形。在俯视观察时凹部2a的形状是多边形的情况下,能够抑制第一导电体层2和第二导电体层3中的一方相对于另一方的旋转。

[0034] <实施方式5>

图5是表示实施方式5的半导体装置100的结构的剖视图。图5的结构与在图1的结构中在俯视观察时第一导电体层2的外周部设有凹陷且形成得较薄的台阶部2b而成的结构相同。图5的例子中,台阶部2b设置于第一导电体层2的靠第二导电体层3一侧的上表面的外周部。台阶部2b例如通过冲压或机械加工的方式形成于第一导电体层2。台阶部2b的形成可以在第一导电体层2接合至陶瓷绝缘基板1之前进行,也可在接合之后进行。台阶部2b的深度例如可通过半切的方式为第一导电体层2的厚度的一半以下。台阶部2b的宽度例如是50 μ

m以上且5mm以下。

[0035] 第一导电体层2的厚度有时为例如0.1mm~2mm左右,有时为小于0.1mm。然而,若第一导电体层2的厚度小于0.1mm,那么悬伸部3a与陶瓷绝缘基板1之间的空间4变小,因此,密封构件10难以填充至空间4内。

[0036] 对此,根据本实施方式5的半导体装置100,在第一导电体层2的外周部设置有凹陷的台阶部2b。根据这样的结构,由于能够确保悬伸部3a与陶瓷绝缘基板1之间的空间4的大小,因此,能使向空间4内填充密封构件10变得容易。此外,为了使半导体装置100小型化,即使在无法增大悬伸部3a突出的的长度的情况下,也能够通过在第二导电体层3与台阶部2b之间的空间内填充密封构件10来获得锚固效果。因此,能够同时实现半导体装置100的小型化以及可靠性的提高。

[0037] <实施方式6>

图6是表示实施方式6的半导体装置100的结构的剖视图。图6的结构与在图1的结构中在剖视观察时第二导电体层2的外周部设有凹陷且形成得较薄的台阶部3d而成的结构相同。图6的例子中,台阶部3d设置于第二导电体层3的靠第一导电体层2一侧的下表面的外周部。台阶部3d例如通过冲压或机械加工的方式形成于第二导电体层3。台阶部3d的形成、深度以及尺寸例如与实施方式5的台阶部2b的形成、深度以及尺寸相同。

[0038] 根据上面本实施方式6的半导体装置100,在第二导电体层3的靠第一导电体层2一侧的面的外周部设置有凹陷的台阶部3d。根据这样的结构,能够获得与实施方式5相同的效果。

[0039] 另外,可以对实施方式5和实施方式6进行组合。即,也可在第一导电体层2设置台阶部2b且在第二导电体层3设置台阶部3d。

[0040] <实施方式7>

图7是表示本实施方式7的半导体装置100的结构的剖视图,图8是表示该半导体装置100的结构的俯视图。另外,图8中,由于凸部3e位于比凸部3e以外的第二导电体层3靠里侧,因此,通过隐藏线即虚线进行图示。

[0041] 图7和图8的结构与在图1的结构中在悬伸部3a设有朝向陶瓷绝缘基板1突出的凸部3e且在俯视观察时悬伸部3a的外周部设有切口部3f而成的结构相同。

[0042] 例如,凸部3e通过如下方式形成:在第二导电体层3的各边部的一部分的两端通过机械加工、激光加工、冲压加工设置切口,并且将该一部分例如通过冲压向下方弯折。如图8所示,在第二导电体层3中用于凸部3e的部分形成切口部3f。另外,凸部3e以及切口部3f的形成不限于此。

[0043] 沿第二导电体层3的各边的方向的切口部3f的宽度例如是1mm~10mm,切口部3f的进深例如是0.2mm~2mm。凸部3e从凸部3e以外的第二导电体层3突出的角度例如是45°~135°,凸部3e的高度小于第一导电体层2的厚度。

[0044] 根据上面本实施方式7的半导体装置100,在悬伸部3a设置有向陶瓷绝缘基板1突出的凸部3e。根据这样的结构,在进行第一导电体层2与第二导电体层3的接合时,第一导电体层2与第二导电体层3之间的定位变得容易,能够减少两者之间的错位,因此,能够使悬伸部3a突出的长度稳定。

[0045] 此外,在本实施方式7中,在俯视观察时悬伸部3a的外周部设置有切口部3f。根据

这样的结构,能够利用在切口部3f填充密封构件10而获得的锚固效果来抑制密封构件10的侧向剥离。

[0046] <实施方式8>

图9是表示实施方式8的半导体装置100的结构的剖视图。图9的结构与在图1的结构中第二导电体层3包括朝向第二导电体层3的厚度方向(与图9的上下方向对应的方向)层叠的多个部分层3g、3h、3i的结构相同。此外,多个部分层3g~3i中远离第一导电体层2的部分层的侧端部比多个部分层3g~3i中靠近第一导电体层2的部分层的侧端部更在侧向上突出。上述多个部分层3g~3i的材质或厚度不必相同,可以根据需要进行变更。此外,第二导电体层3所包括的多个部分层的个数不限于三个。

[0047] 根据上面本实施方式8的半导体装置100,第一导电体层2包括多个部分层3g~3i,远离第一导电体层2的部分层的侧端部比靠近第一导电体层2的部分层的侧端部更在侧向上突出。根据这样的结构,由于能够扩大距离悬伸部3a与陶瓷绝缘基板1之间的空间4的路径,因此,制造时使得向空间4内填充密封构件10变得容易。此外,例如在半导体元件5的尺寸各异而在接合面积方面存在余量的情况下,能够确保电路图案彼此的距离和绝缘,并且能够增大空间4的尺寸。此外,如果例如将部分层3g~3i中的任一者的材质设为铝且将剩余的任一者的材质设为铜,则能够抑制半导体装置100的翘曲。

[0048] <实施方式9>

图10是表示本实施方式9的半导体装置100的结构的剖视图,图11是表示该半导体装置100的结构的俯视图。图10和图11的结构与在图1的结构中在悬伸部3a沿第二导电体层3的厚度方向设有通孔3j而成的结构相同。通孔3j的直径例如是第二导电体层3的厚度的80%以上,通过机械加工或冲压加工的方式形成。

[0049] 根据上面本实施方式9的半导体装置100,在悬伸部3a沿第二导电体层3的厚度方向设置有通孔3j。根据这样的结构,能够利用在通孔3j填充密封构件10而获得的锚固效果来抑制密封构件10的侧向剥离。此外,在制造时,密封构件10会经过通孔3j而容易地流入悬伸部3a下方的空间4,因此,使向空间4内填充密封构件10变得容易。

[0050] <实施方式10>

图12是表示实施方式10的半导体装置100的结构的剖视图。图12的结构与在图1的结构中使剖视观察时悬伸部3a的角部3k具有锐角的结构相同。图12的例子中,由悬伸部3a的上表面与侧面构成的角部3k为锐角。角部3k例如通过机械加工或冲压的方式形成,角部3k的内角的角度例如为45°以下。

[0051] 在无法抑制密封构件10的剥离的情况下,一般而言,在密封构件10处会产生裂纹,根据产生该裂纹的部位不同,有可能会降低半导体装置100的寿命以及可靠性。

[0052] 对此,根据本实施方式10的半导体装置100,使剖视观察时悬伸部3a的角部3k具有锐角。根据这样的结构,即使万一产生了裂纹,锐角的角部3k也能够有意地使裂纹向对半导体装置100的影响低的方向发展。对半导体装置100的影响低的方向例如是远离半导体元件5的方向等。由此,能够控制裂纹的发展方向,因此,能够抑制半导体装置100的寿命以及可靠性降低。

[0053] 另外,能够自由组合各个实施形态和各变形例,也能够根据需要适当地对各个实施形态和变形例进行修改或省略。

[0054] 上述说明在所有情况下都只是示例,并不是限制性的。可以理解的是,存在无数未示出的变形例也是能够被预想到的。

符号说明

1陶瓷绝缘基板,2第一导电体层,2a凹部,2b台阶部,3第二导电体层,3a悬伸部,3b凹部,3c、3e凸部,3d台阶部,3f切口部,3g、3h、3i部分层,3j通孔,3k角部,4空间,5半导体元件,8第三导电体层,10密封构件,11第四导电体层,100半导体装置。

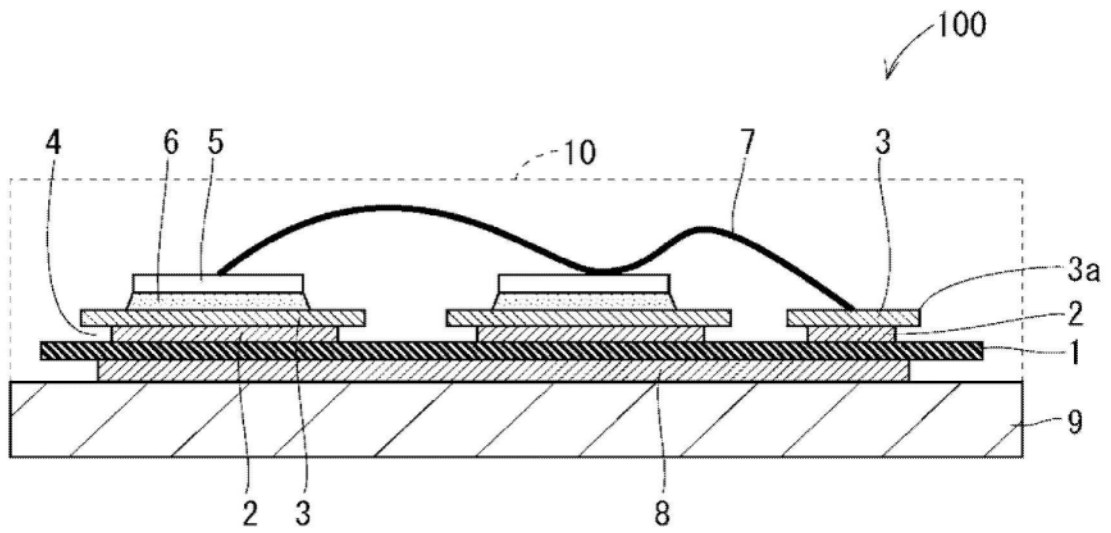


图1

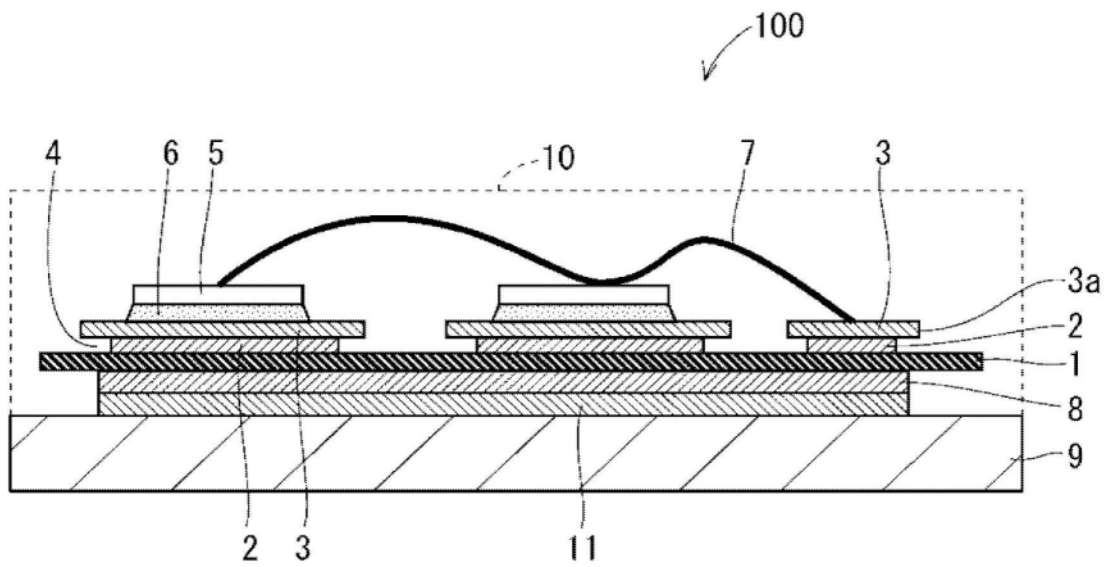


图2

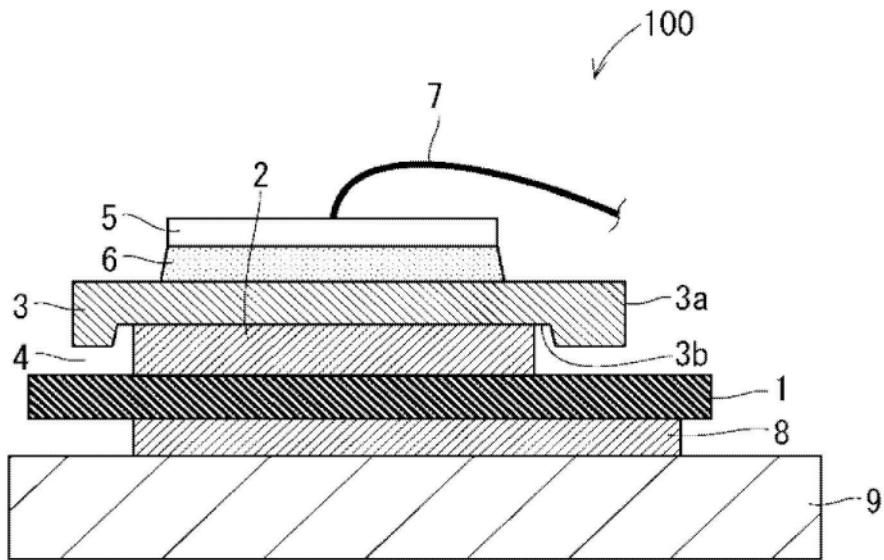


图3

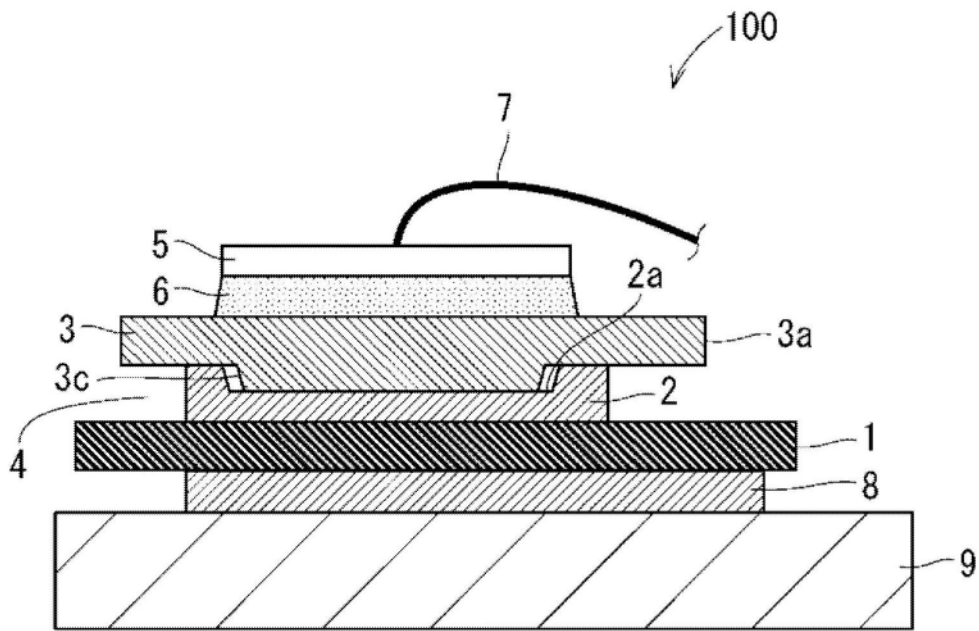


图4

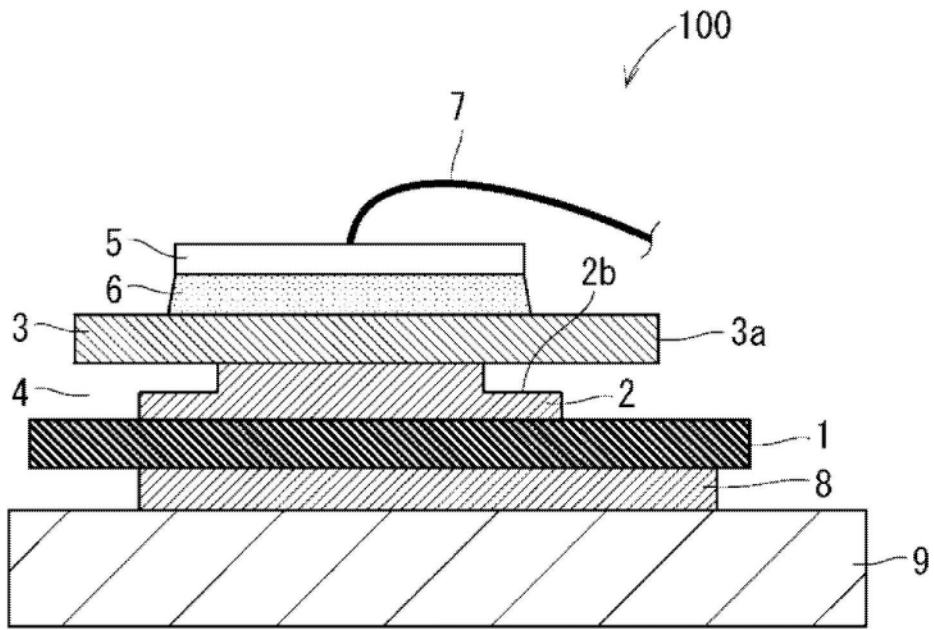


图5

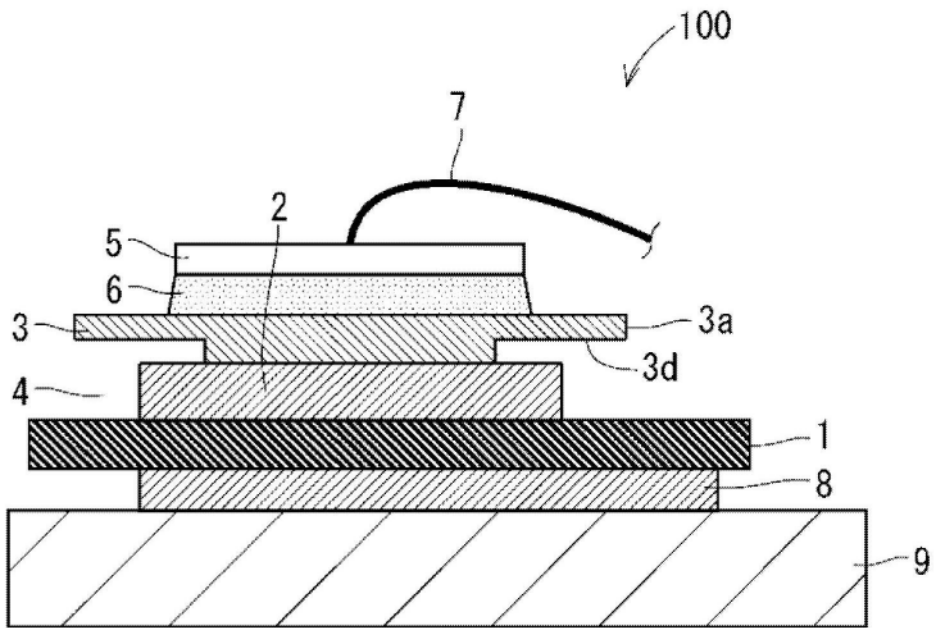


图6

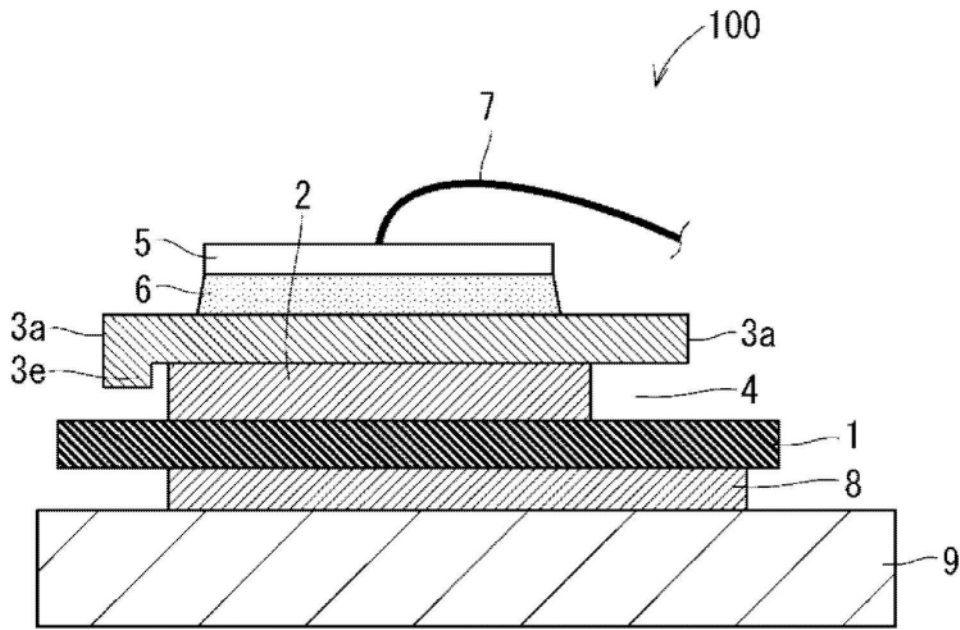


图7

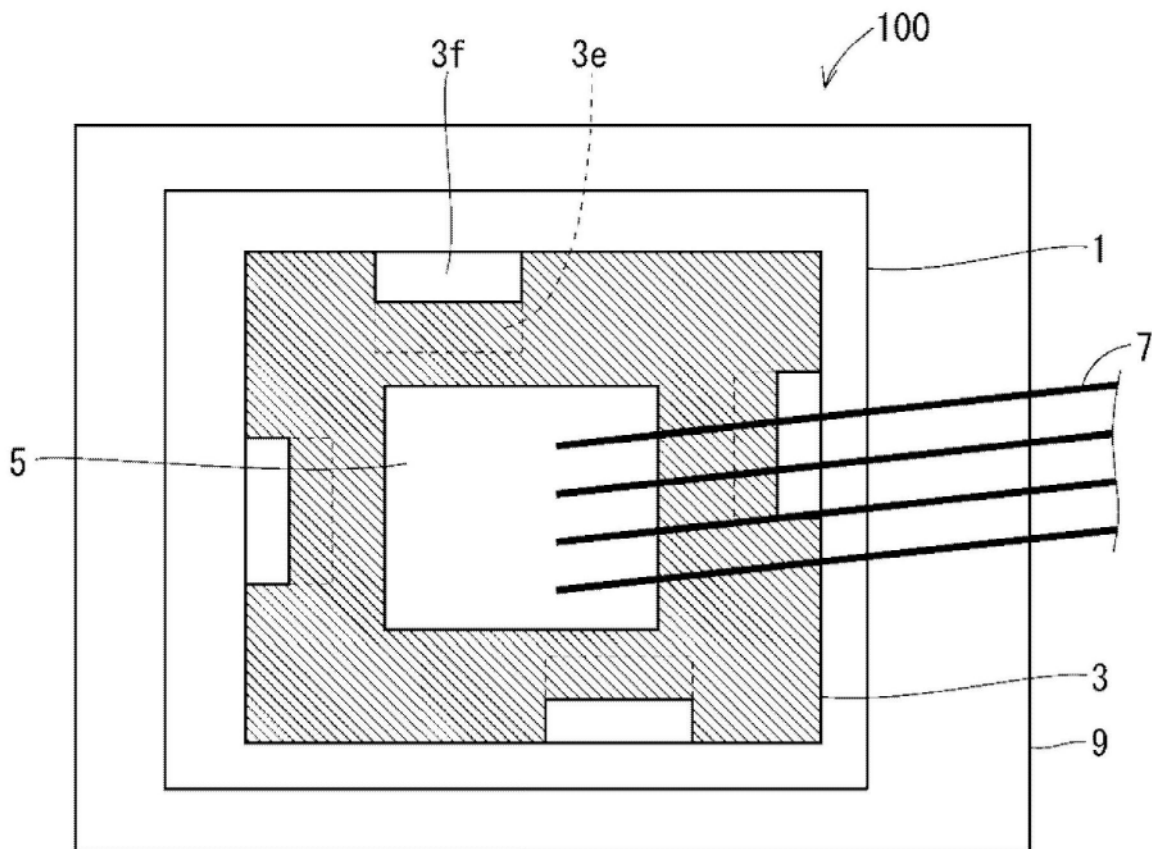


图8

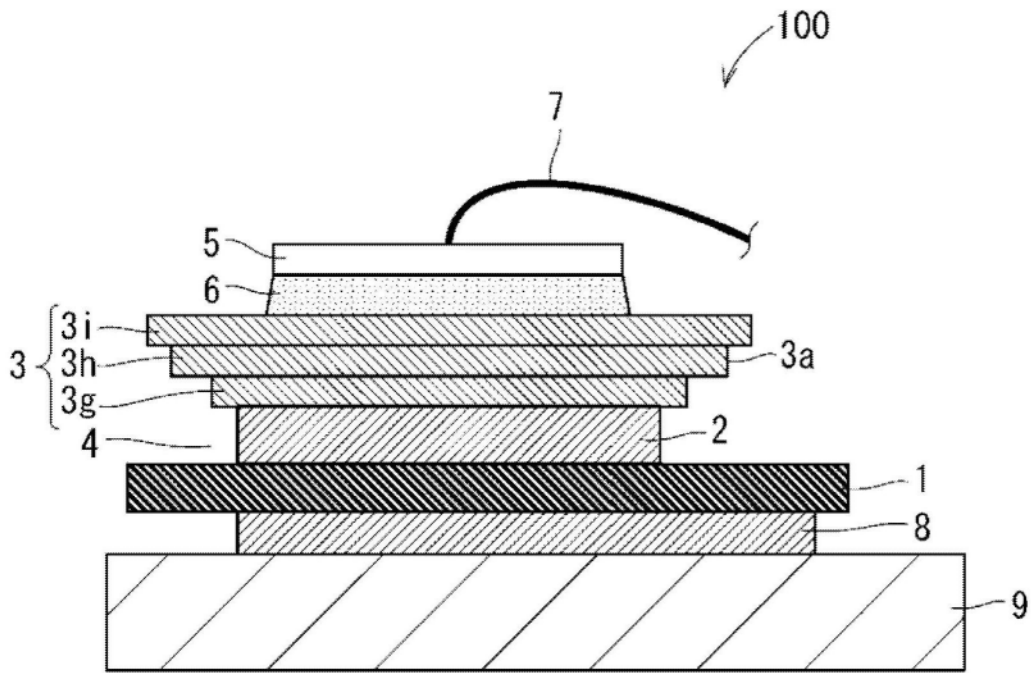


图9

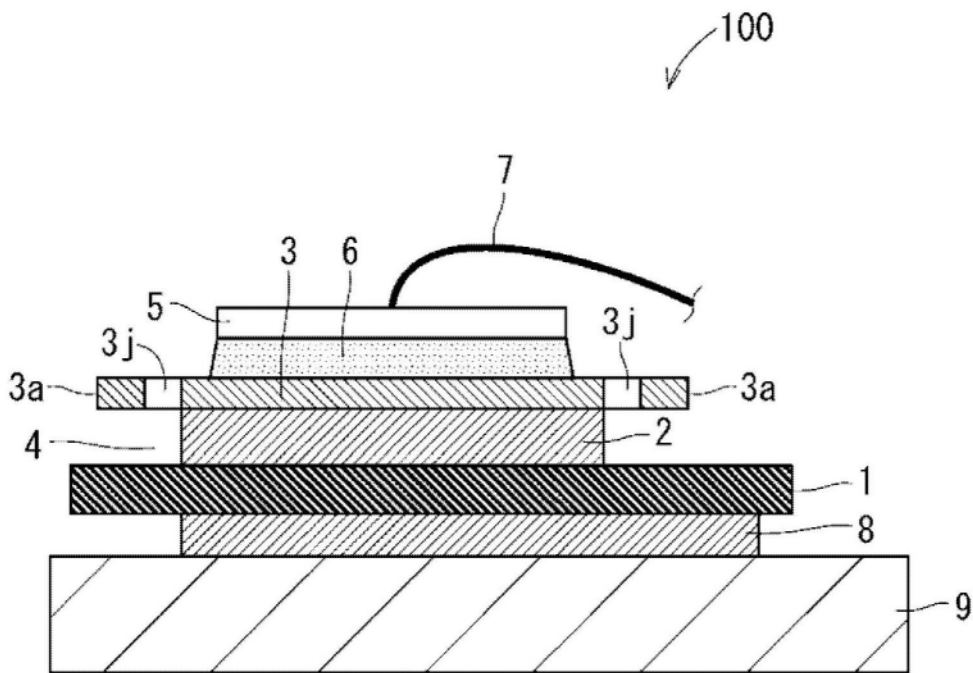


图10

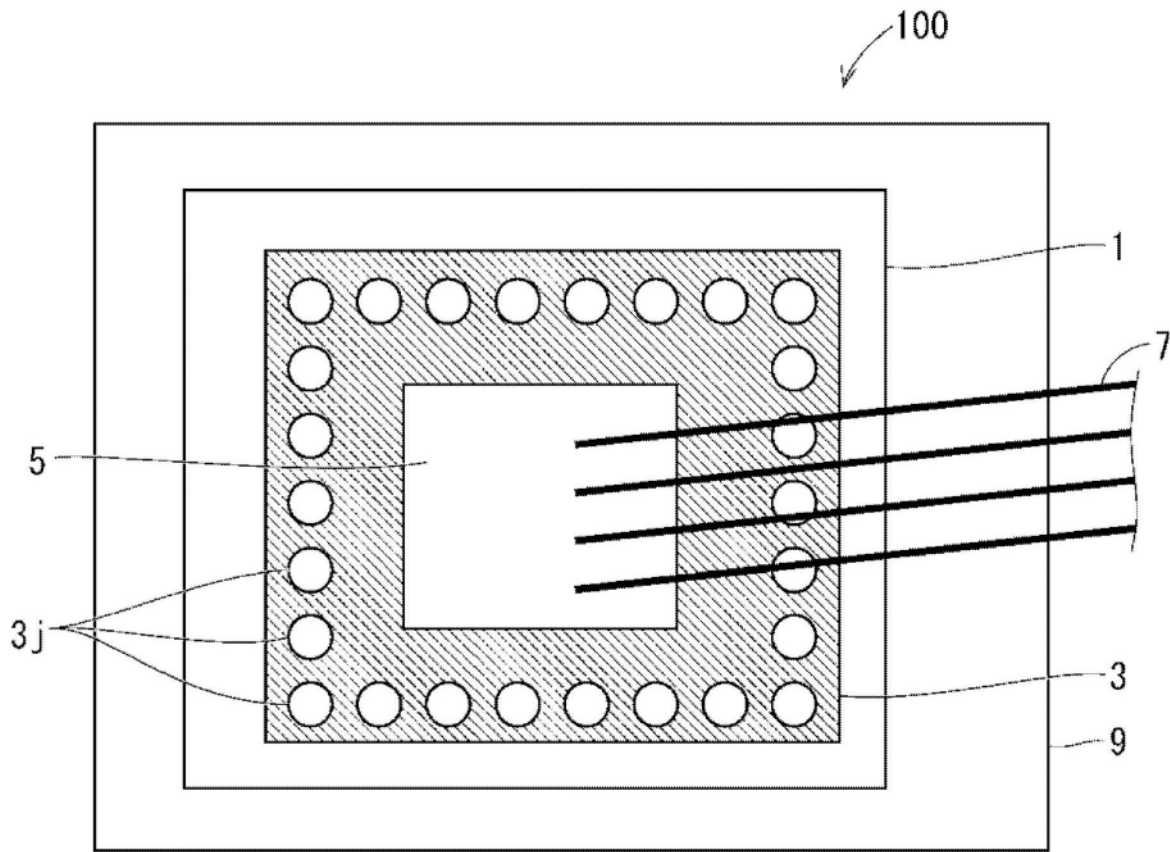


图11

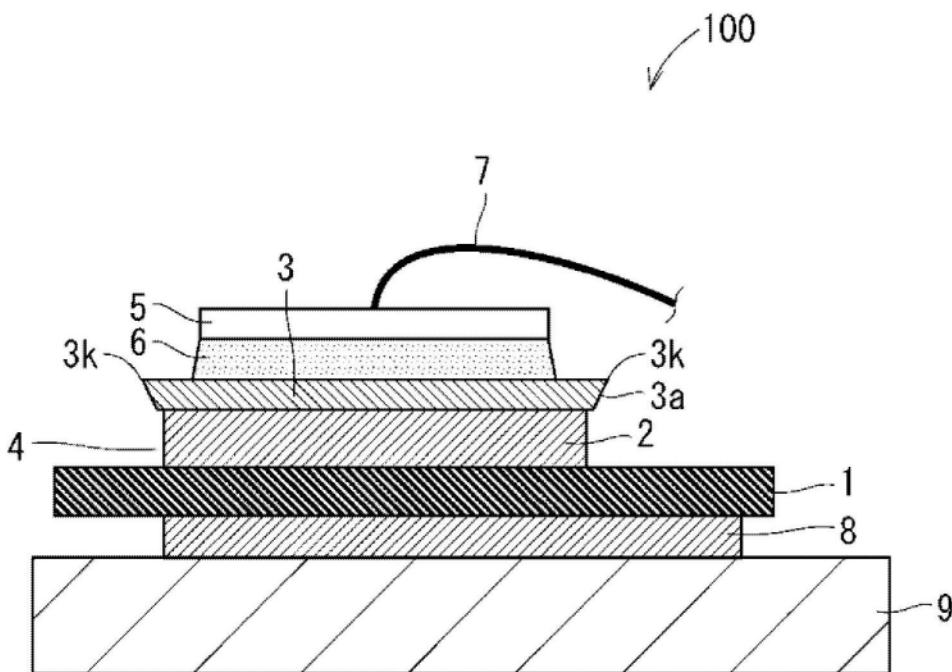


图12