

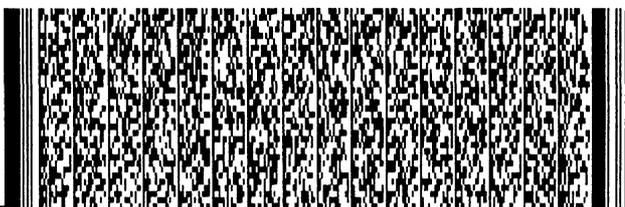
申請日期：93-02-20	IPC分類
申請案號：93104715	H01L 21/56

(以上各欄由本局填註)

發明專利說明書

200529332

一、 發明名稱	中文	開窗型球柵陣列半導體封裝件及其製法
	英文	WINDOW BALL GRID ARRAY SEMICONDUCTOR PACKAGE AND METHOD FOR FABRICATING THE SAME
二、 發明人 (共1人)	姓名 (中文)	1. 蔡宗哲
	姓名 (英文)	1. TSAI, CHUNG-CHE
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中文)	1. 台北市松高路90號13樓
	住居所 (英文)	1. 13F., No. 90 Song-Kao Road, Taipei, Taiwan, R.O.C.
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 聯測科技股份有限公司
	名稱或姓名 (英文)	1. UNITED TEST CENTER INC.
	國籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中文)	1. 新竹市科學工業園區力行三路2號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. No. 2, Li-Hsin Road, 3, Science-Based Industrial Park, Hsin-Chu, Taiwan, R.O.C.
	代表人 (中文)	1. 陳健三
代表人 (英文)	1. CHEN, JACKSON	



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

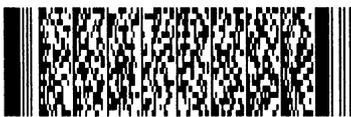
寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

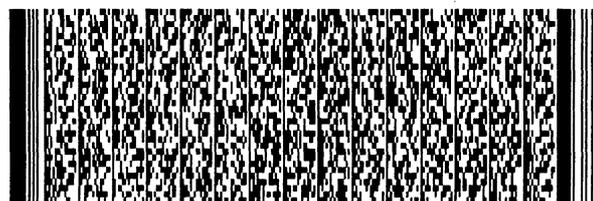
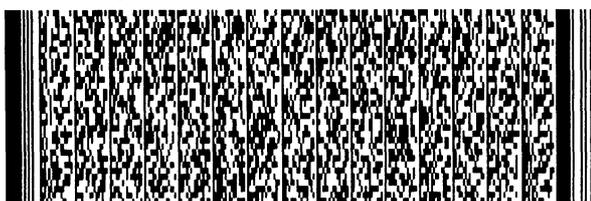
【發明所屬之技術領域】

本發明係有關一種半導體封裝件及其製法，尤指一種開窗型球柵陣列 (window ball grid array, WBGA) 半導體封裝件，以使晶片接置於基板上且遮覆貫穿該基板之開孔，並藉多數穿通於該開孔中之錫線電性連接該晶片至基板，以及一種製造該半導體封裝件之方法。

【先前技術】

半導體封裝件係一種承載有如半導體晶片等之主動元件的電子裝置，其結構主要使至少一晶片接置於基板的一側，並藉多數如錫線等之導電元件電性連接至該基板，且晶片與錫線以一樹脂材料 (如環氧樹脂等) 製成之封裝膠體包覆而能不為外界水氣及污染物所侵害。該半導體封裝件復可包括多數呈陣列方式排列的錫球植設於基板的另一側，其與接設有晶片與錫線的一側相對。此種具有錫球之半導體封裝件稱為球柵陣列 (ball grid array, BGA) 封裝件，且該錫球作為輸入/輸出 (input/output, I/O) 端，藉之以使載設於封裝件中之晶片得與外界裝置如印刷電路板 (printed circuit board, PCB) 成電性連接關係。惟半導體封裝件之高度包括用以包覆晶片與錫線之封裝膠體的厚度、基板厚度、及錫球高度，而使整體封裝件尺寸難以進一步縮小。

為能有效縮小半導體封裝件尺寸，遂發展出一種開窗型 (window-type) 封裝件，以使用具有貫穿其中之開孔的基板為名。第 4F 圖即顯示一種習知開窗型球柵陣列封裝



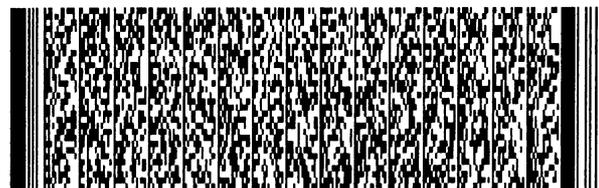
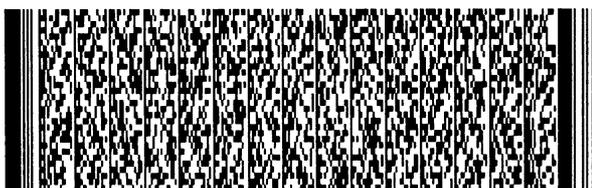
五、發明說明 (2)

件，如圖所示，一半導體晶片 11 藉膠黏劑 12 接置於基板 10 的上表面 100 上且遮覆基板 10 之開孔 102。該晶片 11 並藉多數穿通於該開孔 102 中之鉚線 13 電性連接至基板 10 的下表面 101。同時，晶片 11 與鉚線 13 分別為上封裝膠體 14 及下封裝膠體 15 所包覆，且多數鉚球 16 植設於基板 10 下表面 101 上未形成有下封裝膠體 15 之區域。

上述開窗型球柵陣列封裝件得以第 4A 至 4F 圖之製程步驟製得。

首先，如第 4A 圖所示（剖視圖及上視圖），製備一由多數基板 10 組成之基板片 1，其中各基板 10 具有一貫穿其中之開孔 102，該開孔 102 較佳呈矩形，具有二相對較長側邊及二相對較短側邊。接著，進行一置晶（chip-bonding）製程及鉚線（wire-bonding）作業。於置晶製程中，至少一晶片 11 藉膠黏劑 12 接置於各基板 10 之上表面 100 上並遮覆該基板 10 之開孔 102，該膠黏劑 12 敷設於開孔 102 之二較長側邊，而於晶片 11 與基板 10 之間位於開孔 102 之二較短側邊處存留有未有膠黏劑 12 填充的空隙 G。然後，於鉚線作業中，形成多數穿通於各基板 10 之開孔 102 中的鉚線 13，用以電性連接晶片 11 至對應基板 10 之下表面 101。

如第 4B 圖所示（剖視圖及下視圖），製備一封裝模具，具有一上模 17 及一下模 18，該上模 17 形成有一向上凹陷空穴 170，而該下模 18 形成有多數向下凹陷空穴 180 各對應至一列基板 10 之開孔 102。該向上凹陷空穴 170 之尺寸足以收納所有接置於基板 10 上之晶片 11。各向下凹陷空穴 180 之



五、發明說明 (3)

尺寸覆蓋住該對應列之所有基板 10 開孔 102 並容納突出於基板 10 下表面 101 上的銲線 13 線弧。該封裝模具觸接至基板片 1 上，以使上模 17 接置於基板 10 之上表面 100 上，而下模 18 接置於基板 10 之下表面 101 上。

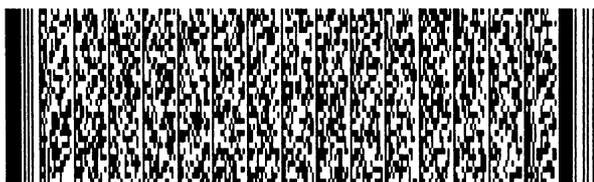
如第 4C 圖所示 (二剖視圖)，進行一第一模壓 (molding) 作業，將一習知樹脂材料 (如環氧樹脂) 注入下模 18 之向下凹陷空穴 180 中以形成多數下封裝膠體 15，各下封裝膠體 15 填充於對應列之開孔 102 並包覆對應之銲線 13，而位於晶片 11 與基板 10 間之空隙 G 往往無法完全為該樹脂材料所填滿。

然後，如第 4D 圖所示，進行一第二模壓作業，將該樹脂材料注入上模 17 之向上凹陷空穴 170 中以形成一上封裝膠體 14 用以包覆所有接置於基板 10 上的晶片 11。

完成第一及第二模壓作業後，自基板片 1 上移除上模 17 及下模 18，而使基板 10 之下表面 101 上未為下封裝膠體 15 所覆蓋之區域外露。

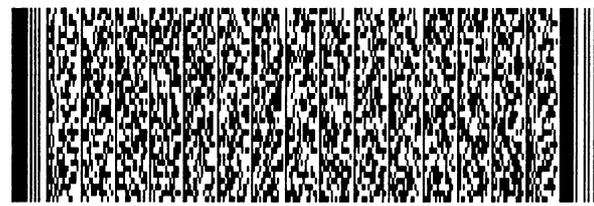
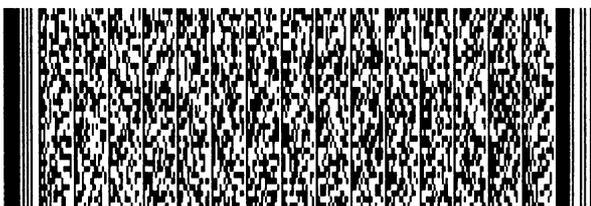
如第 4E 圖所示，植設多數銲球 16 於基板 10 之下表面 101 上的外露區域。最後，當基板片 1 完成上述置晶、銲線、模壓及植球作業後，進行一切單 (singulation) 作業，切割上封裝膠體 14、基板片 1 及下封裝膠體 15 以分離各基板 10 而形成多數半導體封裝件各具有單離之基板 10、一晶片 11 及多數銲球 16，第 4F 圖所示。

然而，上述半導體封裝件之製法會產生諸多缺點。其一為切割遮覆於各列基板之開孔的下封裝膠體時，由於下



五、發明說明 (4)

封裝膠體與基板以不同材料製成，下封裝膠體與基板邊緣交界部分會承受極大應力而易產生脫層 (delamination)。再者，下模之向下凹陷空穴的尺寸需隨基板開孔之尺寸而變化以使該向下凹陷空穴能完全覆蓋住該開孔且不會遮覆到基板上預定用以植設錫球之區域。換言之，當使用具有不同尺寸開孔之基板時，需製備新的下模開設有適合尺寸之向下凹陷空穴，故會大幅增加生產成本。此外，模壓製程需分二階段進行，包括第一模壓作業以形成下封裝膠體用以填充基板開孔及包覆錫線，以及第二模壓作業以形成上封裝膠體用以包覆晶片。該二階段之模壓作業不僅使製程更為複雜，且易造成樹脂溢膠問題。於形成下封裝膠體之第一模壓作業中，基板下表面上圍繞開孔且位於晶片下方之區域往往缺乏來自上模之支撐而無法為封裝模具穩固箝制住，因而使注入下模之向下凹陷空穴中的樹脂材料易經由開孔邊緣漏出或溢膠至該難以穩固箝制住的區域。樹脂溢膠可能會污染基板下表面上預定用以植設錫球之區域，而使錫球無法穩固地銲接或電性連接至基板，而有損半導體封裝件之信賴性。另外，位於晶片與基板之間且基板開孔之較短側邊處的空隙通常無法完全為樹脂材料所填滿，易使氣洞殘留於該空隙中而導致氣爆 (popcorn) 現象，使封裝件結構受損。注入下模之向下凹陷空穴中的樹脂材料時會產生極大模流衝擊而造成錫線偏移及相鄰錫線間之接觸，導致短路現象，更降低半導體封裝件之信賴性。



五、發明說明 (5)

因此，如何發展出一種 WBGA 半導體封裝件得以解決上述缺點而能避免脫層、防止樹脂溢膠、避免錫線偏移、及降低生產成本與製程複雜性，實為重要課題。

【發明內容】

本發明之一目的在於提供一種開窗型球柵陣列半導體封裝件及其製法，使用一平坦下模及一成本低之間隔件 (spacer) 以進行單一步驟 (one-step) 之模壓製程，該間隔件可適用於具有各種尺寸開孔之基板，故得有效較低生產成本及簡化製程。

● 本發明之另一目的在於提供一種開窗型球柵陣列半導體封裝件及其製法，進行單一步驟之模壓製程，且晶片與基板之間的空隙作為樹脂模流通道以供樹脂流入該空隙而填充於基板之開孔中，因而不會對錫線產生過度模流衝擊，故能避免錫線偏移及樹脂溢膠。

本發明之又一目的在於提供一種開窗型球柵陣列半導體封裝件及其製法，各基板之開孔中為單獨封裝膠體所填充，故不需再對該單獨封裝膠體進行切割或分離，而能避免脫層 (delamination) 現象。

● 本發明之又一目的在於提供一種開窗型球柵陣列半導體封裝件及其製法，使一整合封裝膠體包覆晶片與錫線以及填充於基板之開孔中，因而增進半導體封裝件之機械強度。

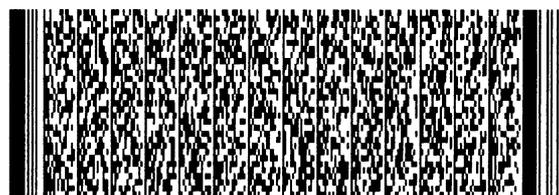
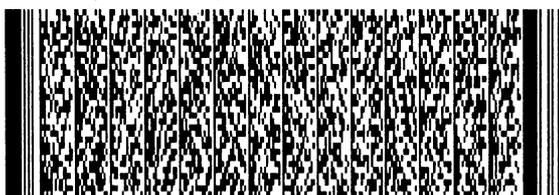
為達成上揭及其他目的，本發明揭露一種開窗型球柵陣列半導體封裝件，包括：一基板，具有一上表面及一相



五、發明說明 (6)

對之下表面，並開設有一貫穿其中之開孔；至少一晶片，藉一膠黏劑接置於該基板之上表面且遮覆該開孔，並藉多數穿通於該開孔中之鐳線電性連接至該基板之下表面，而使該晶片與基板之間存留有未為該膠黏劑所填充之空隙；一以樹脂材料製成之封裝膠體，形成於該基板之上下表面上，用以包覆該晶片及鐳線，其中該樹脂材料通過該晶片與基板之間的空隙而填充於該基板之開孔及該空隙中；以及多數鐳球，植設於該基板之下表面上未形成有該封裝膠體的區域並外露。

上揭開窗型球柵陣列半導體封裝件可以下述製程步驟製得，包括：製備一包括多數基板之基板片，各該基板具有一上表面及一相對之下表面並開設有一貫穿其中之開孔；藉一膠黏劑接置至少一晶片於各該基板之上表面上且遮覆該開孔，而使該晶片與基板之間存留有未為該膠黏劑所填充之空隙；形成多數穿通於各該基板之開孔中的鐳線，以藉該鐳線電性連接該晶片至該基板之下表面；製備一具有多數通孔之間隔件，並接置該間隔件至該基板之下表面上，其中各該通孔對應於並大於各該基板之開孔，且該間隔件之厚度大於該鐳線突出於基板之下表面上的線弧高度，以使形成於各該晶片上的鐳線收納於對應的間隔件通孔及對應的基板開孔中；進行一模壓製程，使用一具有空穴之上模及一下模而以樹脂材料形成一封裝膠體於該基板之上下表面上，其中該上模接置於該多數基板之上表面上而使所有晶片收納於該空穴中，且該下模接置於該間隔

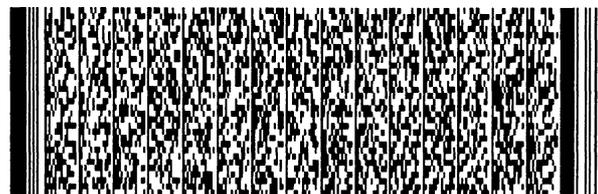
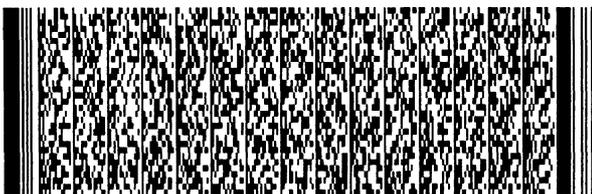


五、發明說明 (7)

件上，而使該間隔件夾置於基板與下模之間，以使該封裝膠體填充於該空穴中而包覆晶片並流過該晶片與基板之間的空隙以填充於該基板的開孔、該間隔件之通孔、及該空隙中而包覆該鐳線；自該基板上移除該上下模及間隔件；植設多數鐳球於各該基板之下表面上未形成有該封裝膠體的區域並外露；以及切割該形成於基板上表面上的封裝膠體部分以及該基板片以分離各該基板，而形成多數個別的半導體封裝件各具有一單離之基板。

晶片具有大於基板開孔之表面積而能完全遮覆住該開孔。該基板開孔可呈矩形，具有二相對較長側邊及二相對較短側邊，而晶片與基板之間的空隙位於開孔之二較短側邊處。再者，該空隙具有與膠黏劑之厚度相同的預定高度，以使用以形成封裝膠體之樹脂材料粒子得通過該空隙。下模具有一平坦面以與間隔件觸接。該間隔件可以堅硬材料製成。

上述半導體封裝件及其製法具有諸多優點。位於晶片與基板之間及基板開孔之二較短側邊處未敷設有膠黏劑的空隙，係供用以形成封裝膠體之樹脂材料流通的通道。當該樹脂材料注入上模之空穴中時，其流入該空隙而填充於基板開孔中並包覆鐳線，同時該空隙亦為該樹脂材料所填充，因而避免習知氣洞或氣爆現象。因此，流入空隙之樹脂模流不會對鐳線產生過度衝擊或壓力，而能避免鐳線偏移或短路現象。再者，由於降低脂模流衝擊或壓力，該衝擊或壓力較不會經開孔邊緣而溢膠至基板下表面上不需形



五、發明說明 (8)

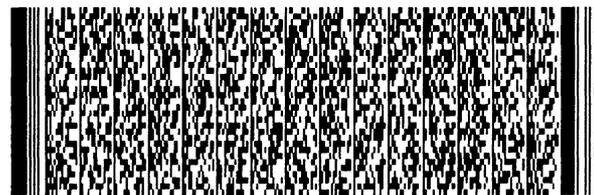
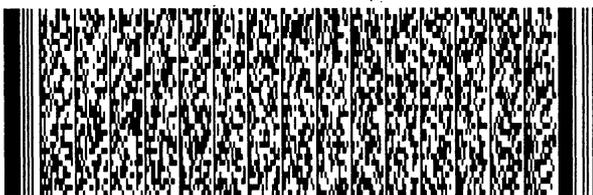
成有封裝膠體的區域，故能確保製成封裝件之信賴性。另外，使用具有通孔之間隔件，該通孔尺寸對應基板開孔之尺寸，而使間隔件箝制於基板下表面與具有平坦表面的下模之間。該通孔中亦填充有該包覆鉚線之樹脂材料。該間隔件之製造成本低，故當使用開設有不同尺寸開孔之基板時，可用具有對應尺寸之通孔之間隔件而不會大幅增加生產成本。因此，該平坦下模配合適當間隔件可適用於各種基板。此外，藉一整合封裝膠體包覆晶片與鉚線及填充於基板開孔中，故能增進半導體封裝件之機械強度。該封裝膠體分別填充於各基板之開孔中，故不需切割或切單形成於基板下表面上的封裝膠體部分，故可避免封裝膠體與基板間產生脫層。

【實施方式】

以下係藉由特定的具體實例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點與功效。本發明亦可藉由其他不同的具體實例加以施行或應用，本說明書中的各項細節亦可基於不同觀點與應用，在不悖離本發明之精神下進行各種修飾與變更。

(第一實施例)

如第1圖所示，本發明第一實施例所揭露之開窗型球柵陣列(WBGA)半導體封裝件使用一基板20作為晶片承載件(chip carrier)，包括：具有一上表面200及一相對之下表面201的基板20，該基板20並開設有一貫穿其中之開孔



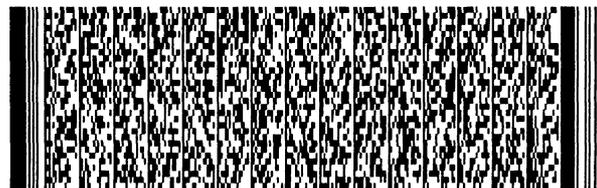
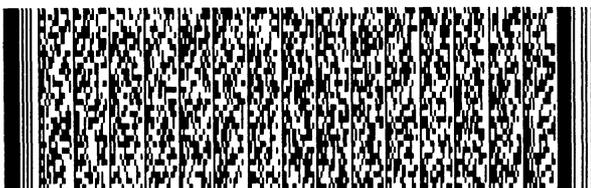
五、發明說明 (9)

202；至少一晶片 21，藉一膠黏劑 22接置於該基板 20之上表面 200且遮覆該開孔 202，並藉多數穿通於該開孔 202中之錫線 23電性連接至該基板 20之下表面 201，而使該晶片 21與基板 20之間存留有未為該膠黏劑 22所填充之空隙 25；一封裝膠體 24，形成於該基板 20之上下表面 200、201上，用以包覆該晶片 21及錫線 23並填充於該基板 20之開孔 202及該晶片 21與基板 20之間的空隙 25中；以及多數錫球 26，植設於該基板 20之下表面 201上未形成有該封裝膠體 24的區域並外露。

● 上述開窗型球柵陣列半導體封裝件得以第 2A至 2G圖所示之製程步驟製得。

如第 2A圖所示，首先，製備一由多數基板 20組成之基板片 2，其係以習知樹脂材料例如環氧樹脂、聚亞醯胺 (polyimide) 樹脂、BT (bismaleimide triazine) 樹脂、FR4 樹脂等製成。各基板 20具有一上表面 200及一相對之下表面 201並開設有一貫穿其中之開孔 202，其中該開孔 202較佳呈矩形，具有二相對較長側邊及二相對較短側邊。基板片 2之製造採用習知技術，故予此不予贅述。

● 如第 2B圖所示 (剖視圖及上視圖)，接著，藉一膠黏劑 22接置至少一晶片 21於各基板 20之上表面 200上且遮覆該基板 20之開孔 202。該晶片 21具有一形成有多數電子電路 (未圖示) 與錫墊 211之作用表面 210以及一相對之非作用表面 212。該晶片 21之表面積大於基板 20之開孔 202，而使晶片 21能完全覆蓋住該開孔 202。晶片 21係以面朝下



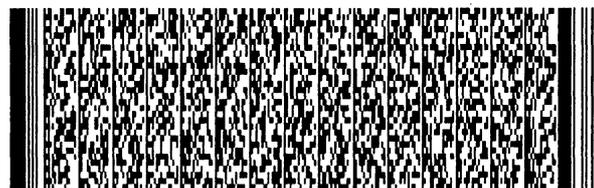
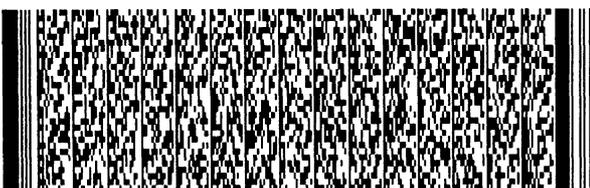
五、發明說明 (10)

(face-down)方式接置於各基板 20 上，以使晶片 21 之作用表面 210 朝向基板 20 之開孔 202，並藉該膠黏劑 22 黏置於基板 20 之上表面 200 上，其中該膠黏劑 22 係敷設於晶片 21 與基板 20 之間且通常沿著開孔 202 之二較長側邊，而使晶片 21 與基板 20 之間且位於開孔 202 之二較短側邊處存留有未為膠黏劑 22 所填充之空隙 25。該敷設之膠黏劑 22 具有一預定厚度，而使晶片 21 與基板 20 之間的空隙 25 之高度與膠黏劑 22 之厚度相同，該預定之厚度或高度得使用以形成封裝膠體 (未圖示) 之樹脂材料粒子得順利通過該空隙 25。

然後，進行一鐳線 (wire bonding) 作業以形成多數穿通於各基板 20 之開孔 202 中的鐳線 23，該鐳線 23 係一端連接至晶片 21 上的鐳墊 211，而另一端連接至基板 20 之下表面 201，藉之以使晶片 21 電性連接至基板 20。鐳線 23 可以金 (gold) 製成，故可稱為金線。鐳線作業係屬習知技術，故予此不予贅述。

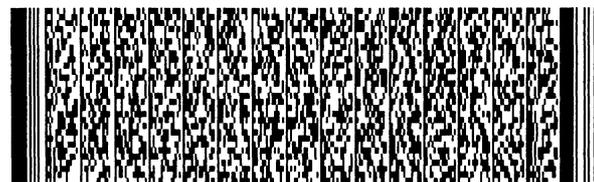
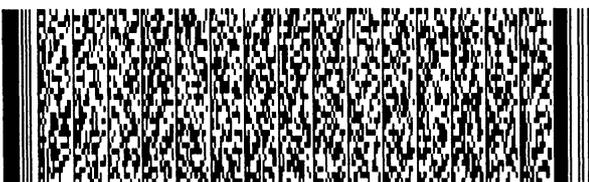
如第 2C 圖所示，製備一較佳以堅硬材料製成之間隔件 27，具有多數貫穿其中之通孔 270，並接置該間隔件 27 至該多數基板 20 之下表面 201 上；其中各通孔 270 對應於並大於各基板 20 之開孔 202，且該間隔件 27 之厚度大於該鐳線 23 突出於基板 20 之下表面 201 上的線弧高度，以使形成於各晶片 21 上的鐳線 23 線弧收納於對應的間隔件 27 通孔 270 中。

如第 2D 圖所示 (剖視圖及上視圖)，進行一模壓 (molding) 製程以使用一樹脂材料 (如環氧樹脂等) 形成一



五、發明說明 (11)

封裝膠體 24 於基板 20 之上下表面 200、201 上。利用一具有上模 280 及下模 281 之封裝模具 28，該上模 280 開設有一空穴 282 其尺寸足以覆蓋所有基板 20，而下模 281 為一具有一平坦頂面 283 之平坦模具以與間隔件 27 觸接。於模壓製程進行時，上述完成置晶 (接置晶片 21) 及鐳線作業之基板片 2 置入並箝制於封裝模具 28 的上模 280 與下模 281 之間，其中上模 280 觸接所有基板 20 之上表面 200，以使所有接置於基板 20 上的晶片 21 收納於上模 280 之空穴 282 中，而下模 281 的平坦頂面 283 則與間隔件 27 觸接，以使間隔件 27 夾置於基板 20 之下表面 201 與下模 281 的平坦頂面 283 之間，藉此鐳線 23 係收納於各基板 20 開孔 202 與間隔件 27 通孔 270 中且為下模 281 所封閉。此時，該樹脂材料即注入上模 280 之空穴 282 中以填充於整個空穴 282 中及包覆所有接置於基板 20 上的晶片 21，且該樹脂材料亦自上模 280 之空穴 282 流入晶片 21 與基板 20 之間的空隙 25 至基板 20 的開孔 202 及間隔件 27 之通孔 270 中。空隙 25 之高度如上定義足以使樹脂材料粒子順利通過其中，而使樹脂材料能包覆鐳線 23 並填充於基板 20 的開孔 202、間隔件 27 之通孔 270、及晶片 21 與基板 20 之間的空隙 25 (位於開孔 202 之二較短側邊處且未敷設有膠黏劑 22) 中。當樹脂材料固化後，即形成整合之封裝膠體 24 於基板 20 之上下表面 200、201 上，其中形成於基板 20 上表面 200 上的封裝膠體 24 部分係單一膠體包覆所有晶片 21，而形成於基板 20 下表面 201 上的封裝膠體 24 部分包括多數單獨膠體各填充於一對應之基板 20 開孔 202、間隔



五、發明說明 (12)

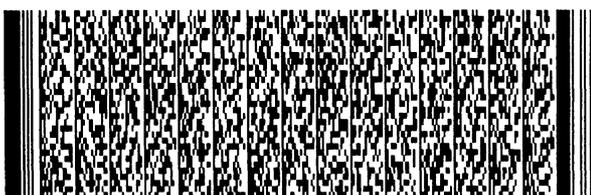
件 27 通孔 270、及晶片 21 與基板 20 之間的空隙 25 中。由於間隔件 27 的厚度大於鐳線 23 突出於基板 20 下表面 201 上的線弧高度，填充於間隔件 27 之通孔 270 中的樹脂材料得完全包覆住鐳線 23 線弧。再者，由於間隔件 27 以堅硬材料製成且下模 281 之頂面 283 平坦，故間隔件 27 可穩固地箝制於基板片 2 與下模 281 之間，而能避免樹脂材料溢膠至間隔件 27 與下模 281 頂面 283 間之介面及基板 20 之下表面 201 上不需形成有封裝膠體 24 的區域。

如第 2E 圖所示，當封裝膠體 24 完成後，自基板 20 上移除封裝模具 28 及間隔件 27 (第 2D 圖)，而使基板 20 之下表面 201 上未形成有封裝膠體 24 的區域外露並進入後續植球 (ball implanting) 製程。如上所述，收納於基板 20 之開孔 202 與間隔件 27 之通孔 270 中的鐳線 23 完全為封裝膠體 24 所包覆而不會外露。

如第 2F 圖所示，進行植球作業以形成並植設多數鐳球 26 於各該基板 20 下表面 201 上之外露區域。

最後，如第 2G 圖所示，進行一切單 (singulation) 作業，切割形成於基板 20 上表面 200 上的封裝膠體 24 部分以及基板片 2 以分離各基板 20，而形成多數個別的半導體封裝件各具有一單離之基板 20 及多數鐳球 26 (如第 1 圖所示)。該鐳球 26 作為輸入/輸出端以使晶片 21 與外界裝置 (如印刷電路板) 成電性連接關係。

上述半導體封裝件及其製法具有諸多優點。位於晶片與基板之間及基板開孔之二較短側邊處未敷設有膠黏劑的

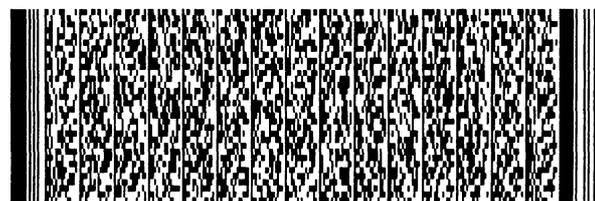


五、發明說明 (13)

空隙，係供用以形成封裝膠體之樹脂材料流通的通道。當該樹脂材料注入上模之空穴中時，其流入該空隙而填充於基板開孔中並包覆錫線，同時該空隙亦為該樹脂材料所填充，因而避免習知氣洞或氣爆現象。因此，流入空隙之樹脂模流不會對錫線產生過度衝擊或壓力，而能避免錫線偏移或短路現象。再者，由於降低脂模流衝擊或壓力，該衝擊或壓力較不會經開孔邊緣而溢膠至基板下表面上不需形成有封裝膠體的區域，故能確保製成封裝件之信賴性。另外，使用具有通孔之間隔件，該通孔尺寸對應基板開孔之尺寸，而使間隔件箝制於基板下表面與具有平坦表面的下模之間。該通孔中亦填充有該包覆錫線之樹脂材料。該間隔件之製造成本低，故當使用開設有不同尺寸開孔之基板時，可用具有對應尺寸之通孔的間隔件而不會大幅增加生產成本。因此，該平坦下模配合適當間隔件可適用於各種基板。此外，藉一整合封裝膠體包覆晶片與錫線及填充於基板開孔中，故能增進半導體封裝件之機械強度。該封裝膠體分別填充於各基板之開孔中，故不需切割或切單形成於基板下表面上的封裝膠體部分，故可避免封裝膠體與基板間產生脫層 (delamination)。

(第二實施例)

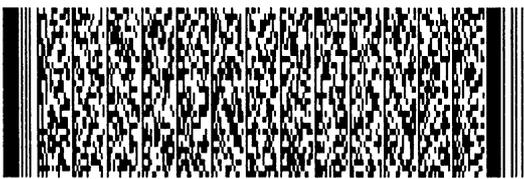
第3圖顯示本發明第二實施例之半導體封裝件。如圖所示，此半導體封裝件之結構大致與第一實施例所揭露之封裝件(第1圖)相同，其不同處在於晶片21之非作用表面212不為封裝膠體24所包覆而外露。該外露之非作用表面



五、發明說明 (14)

212得有效助於散逸晶片 21運作所產生之熱量，因而增加半導體封裝件之散熱效率。

上述實施例僅為例示性說明本發明之原理及其功效，而非用於限制本發明。任何熟習此項技藝之人士均可在不違背本發明之精神與範疇下，對上述實施例進行修飾與變化。因此，本發明之權利保護，應如後述之申請專利範圍所列。



圖式簡單說明

【圖式簡單說明】

為讓本發明之上述及其他目的、特徵以及優點能更明顯易懂，將與較佳實施例，並配合所附圖示，詳細說明本發明之實施例，所附圖示之內容簡述如下：

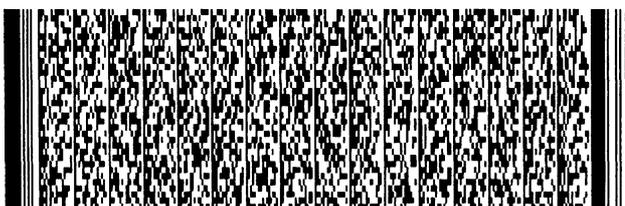
第 1 圖係本發明第一實施例之半導體封裝件之剖視圖；

第 2A 至 2G 圖係第 1 圖所示之半導體封裝件的製程步驟示意圖；

第 3 圖係本發明第二實施例之半導體封裝件之剖視圖；以及

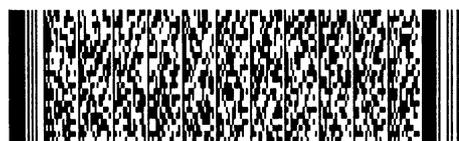
第 4A 至 4F 圖係習知半導體封裝件的製程步驟示意圖。

1	基板片	10	基板
100	上表面	101	下表面
102	開孔	11	晶片
12	膠黏劑	13	錫線
14	上封裝膠體	15	下封裝膠體
16	錫球	17	上模
170	向上凹陷空穴	18	下模
180	向下凹陷空穴	2	基板片
20	基板	200	上表面
201	下表面	202	開孔
21	晶片	210	作用表面
211	非作用表面	22	膠黏劑



圖式簡單說明

23	鉸線	24	封裝膠體
25	空隙	26	鉸球
27	間隔件	270	通孔
28	封裝模具	280	上模
281	下模	282	空穴
283	平坦頂面	G	空隙



四、中文發明摘要 (發明名稱：開窗型球柵陣列半導體封裝件及其製法)

一種開窗型球柵陣列 (window ball grid array, WBGA) 半導體封裝件及其製法。該半導體封裝件包括：一基板，具有一上表面及一相對之下表面，並開設有一貫穿其中之開孔；至少一晶片，藉一膠黏劑接置於該基板之上表面且遮覆該開孔，並藉多數穿通於該開孔中之錫線電性連接至該基板之下表面，而使該晶片與基板之間存留有未為該膠黏劑所填充之空隙；一封裝膠體，形成於該基板之上下表面上，用以包覆該晶片及錫線並填充於該基板之開孔及該晶片與基板之間的空隙中；以及多數錫球，植設於該基板之下表面上未形成有該封裝膠體的區域並外露。

本案代表圖：第 1 圖

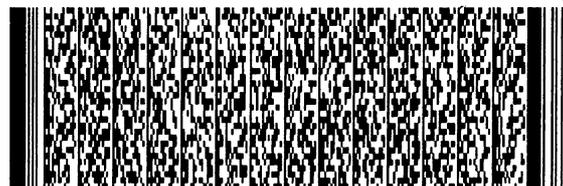
20 基板

200 上表面

201 下表面

六、英文發明摘要 (發明名稱：WINDOW BALL GRID ARRAY SEMICONDUCTOR PACKAGE AND METHOD FOR FABRICATING THE SAME)

A window ball grid array (WBGA) semiconductor package and a method for fabricating the same are provided. The semiconductor package includes: a substrate having an upper surface and an opposite lower surface and having an opening penetrating through the same; at least one chip mounted on the upper surface and over the opening of the substrate via an adhesive, and electrically connected to the

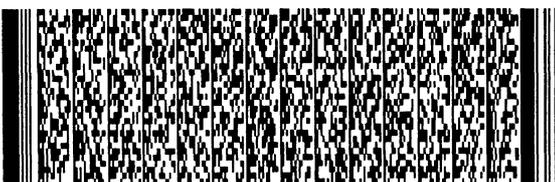


四、中文發明摘要 (發明名稱：開窗型球柵陣列半導體封裝件及其製法)

- 202 開孔
- 21 晶片
- 22 膠黏劑
- 23 鐳線
- 24 封裝膠體
- 25 空隙
- 26 鐳球

六、英文發明摘要 (發明名稱：WINDOW BALL GRID ARRAY SEMICONDUCTOR PACKAGE AND METHOD FOR FABRICATING THE SAME)

lower surface of the substrate via a plurality of bonding wires going through the opening; an encapsulation body formed on the upper and lower surfaces of the substrate for encapsulating the chip and the bonding wires and filling the opening of the substrate and gaps, not applied with the adhesive, between the chip and the substrate; and a plurality of solder balls bonded to area free of



四、中文發明摘要 (發明名稱：開窗型球柵陣列半導體封裝件及其製法)

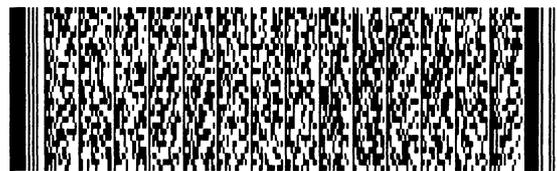
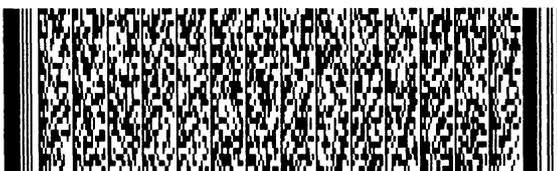
六、英文發明摘要 (發明名稱：WINDOW BALL GRID ARRAY SEMICONDUCTOR PACKAGE AND METHOD FOR FABRICATING THE SAME)

the encapsulation body on the lower surface of the substrate and exposed outside.



六、申請專利範圍

1. 一種開窗型球柵陣列半導體封裝件，包括：
 - 一基板，具有一上表面及一相對之下表面，並開設有一貫穿其中之開孔；
 - 至少一晶片，藉一膠黏劑接置於該基板之上表面且遮覆該開孔，並藉多數穿通於該開孔中之鐳線電性連接至該基板之下表面，而使該晶片與基板之間存留有未為該膠黏劑所填充之空隙；
 - 一以樹脂材料製成之封裝膠體，形成於該基板之上下表面上，用以包覆該晶片及鐳線，其中該樹脂材料流入該晶片與基板之間的空隙而填充於該基板之開孔及該空隙中；以及
 - 多數鐳球，植設於該基板之下表面上未形成有該封裝膠體的區域並外露。
2. 如申請專利範圍第1項之半導體封裝件，其中該形成於基板上表面的封裝膠體部分具有小於該鐳球高度的厚度。
3. 如申請專利範圍第1項之半導體封裝件，其中該晶片具有一作用表面及一相對之非作用表面，該作用表面朝向該開孔且與該鐳線連接，而使該作用表面完全為該膠黏劑及封裝膠體所包覆。
4. 如申請專利範圍第3項之半導體封裝件，其中該晶片之非作用表面係外露出該封裝膠體。
5. 如申請專利範圍第1項之半導體封裝件，其中該晶片之表面積大於該基板之開孔而完全遮覆住該開孔。



六、申請專利範圍

6. 如申請專利範圍第5項之半導體封裝件，其中該開孔係呈矩形，具有二相對較長側邊及二相對較短側邊。
7. 如申請專利範圍第6項之半導體封裝件，其中該晶片與基板之間的空隙位於該開孔之二較短側邊。
8. 如申請專利範圍第1項之半導體封裝件，其中該空隙具有與該膠黏劑之厚度相同的預定高度，以使該樹脂材料之粒子得通過該空隙。
9. 如申請專利範圍第7項之半導體封裝件，其中該空隙具有與該膠黏劑之厚度相同的預定高度，以使該樹脂材料之粒子得通過該空隙。
10. 一種開窗型球柵陣列半導體封裝件之製法，包括下列步驟：

製備一包括多數基板之基板片，各該基板具有一上表面及一相對之下表面並開設有一貫穿其中之開孔；

藉一膠黏劑接置至少一晶片於各該基板之上表面上且遮覆該開孔，而使該晶片與基板之間存留有未為該膠黏劑所填充之空隙；

形成多數穿通於各該基板之開孔中的鐳線，以藉該鐳線電性連接該晶片至該基板之下表面；

製備一具有多數通孔之間隔件，並接置該間隔件至該基板之下表面上，其中各該通孔對應於並大於各該基板之開孔，且該間隔件之厚度大於該鐳線突出於基板之下表面上的線弧高度，以使形成於各該晶片上



六、申請專利範圍

的鐳線收納於對應的間隔件通孔及對應的基板開孔中；

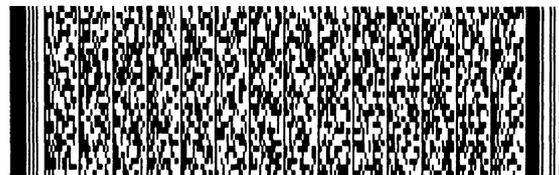
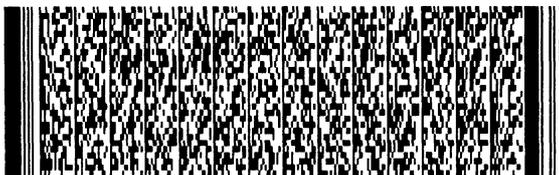
進行一模壓製程，使用一具有空穴之上模及一下模而以樹脂材料形成一封裝膠體於該基板之上下表面上，其中該上模接置於該多數基板之上表面上而使所有晶片收納於該空穴中，且該下模接置於該間隔件上，而使該間隔件夾置於基板與下模之間，以使該封裝膠體填充於該空穴中而包覆晶片並流入該晶片與基板之間的空隙以填充於該基板的開孔、該間隔件之通孔、及該空隙中而包覆該鐳線；

自該基板上移除該上下模及間隔件；

植設多數鐳球於各該基板之下表面上未形成有該封裝膠體的區域並外露；以及

切割該形成於基板上表面上的封裝膠體部分以及該基板片以分離各該基板，而形成多數個別的半導體封裝件各具有一單離之基板。

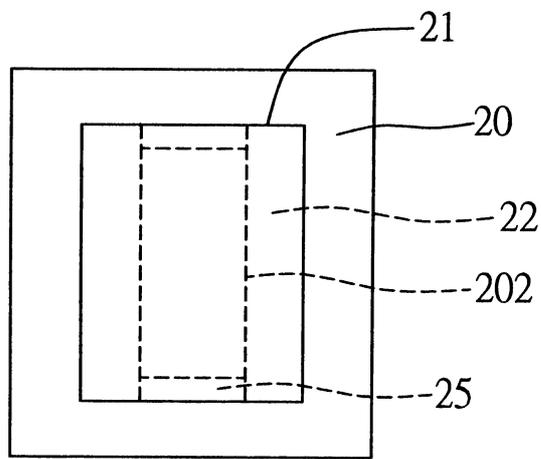
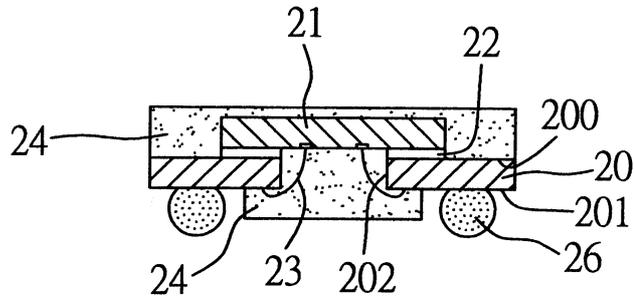
11. 如申請專利範圍第10項之製法，其中該形成於基板上表面的封裝膠體部分具有小於該鐳球高度的厚度。
12. 如申請專利範圍第10項之製法，其中該晶片具有一作用表面及一相對之非作用表面，該作用表面朝向該開孔且與該鐳線連接，而使該作用表面完全為該膠黏劑及封裝膠體所包覆。
13. 如申請專利範圍第12項之製法，其中該晶片之非作用表面係外露出該封裝膠體。



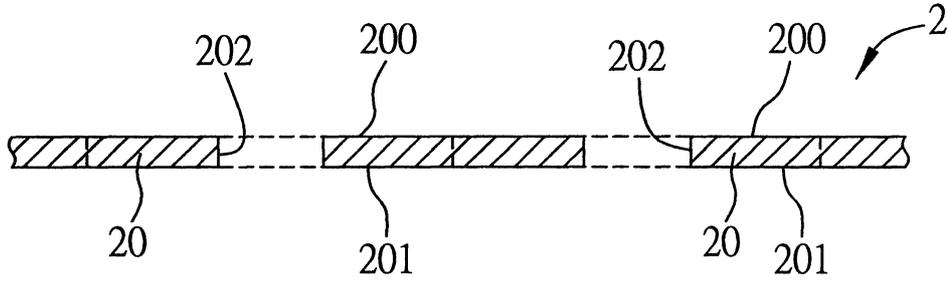
六、申請專利範圍

14. 如申請專利範圍第 10 項之製法，其中該晶片之表面積大於該基板之開孔而完全遮覆住該開孔。
15. 如申請專利範圍第 14 項之製法，其中該開孔係呈矩形，具有二相對較長側邊及二相對較短側邊。
16. 如申請專利範圍第 15 項之製法，其中該片與基板之間的空隙位於該開孔之二較短側邊。
17. 如申請專利範圍第 10 項之製法，其中該空隙具有與該膠黏劑之厚度相同的預定高度，以使該樹脂材料之粒子得通過該空隙。
18. 如申請專利範圍第 16 項之製法，其中該空隙具有與該膠黏劑之厚度相同的預定高度，以使該樹脂材料之粒子得通過該空隙。
19. 如申請專利範圍第 10 項之製法，其中該下模具有一與間隔件觸接之平坦面。
20. 如申請專利範圍第 10 項之製法，其中該間隔件以堅硬材料製成。

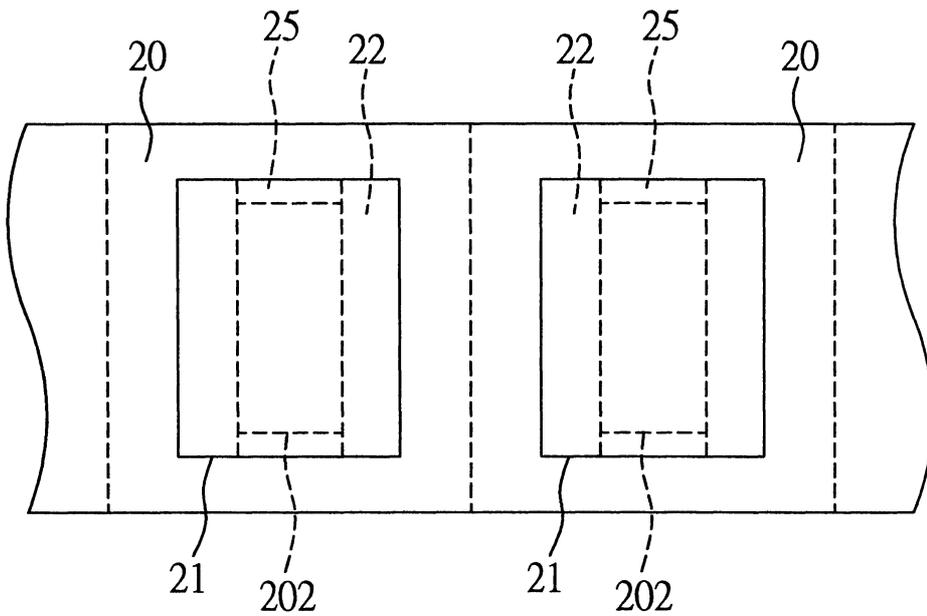
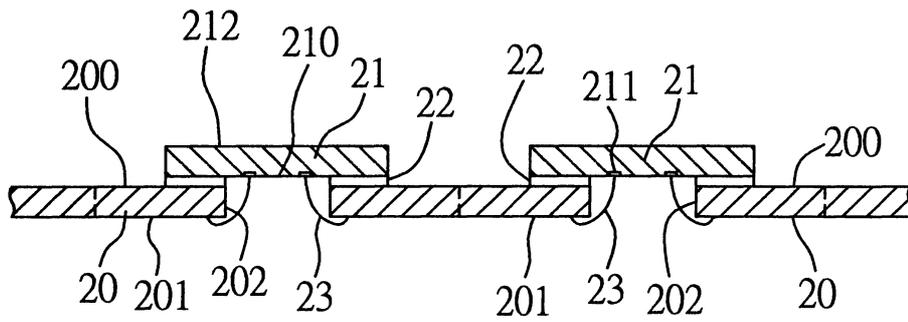




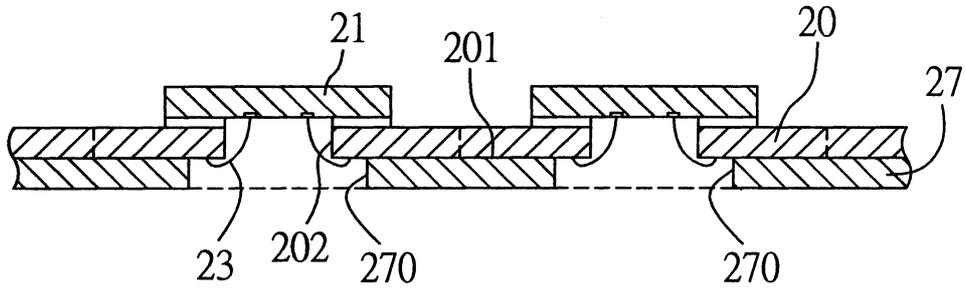
第 1 圖



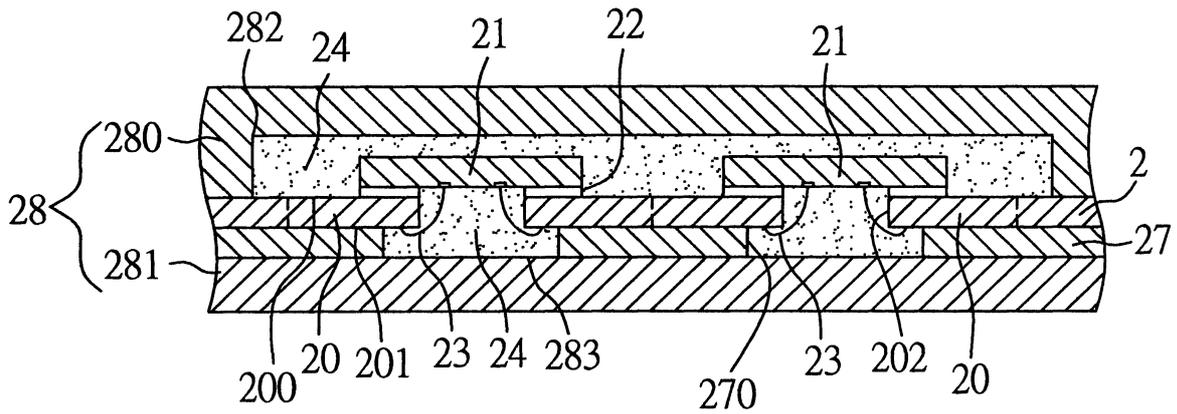
第 2A 圖



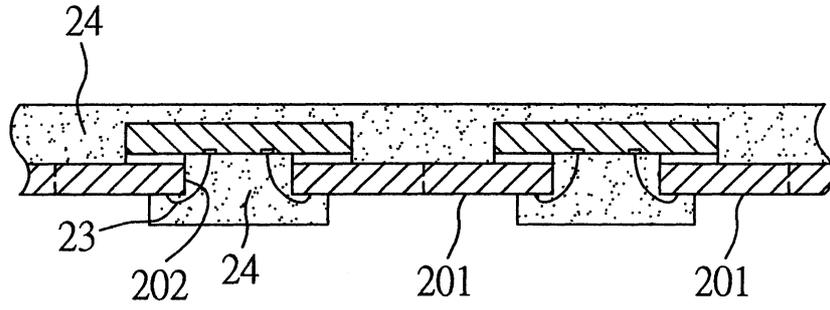
第 2B 圖



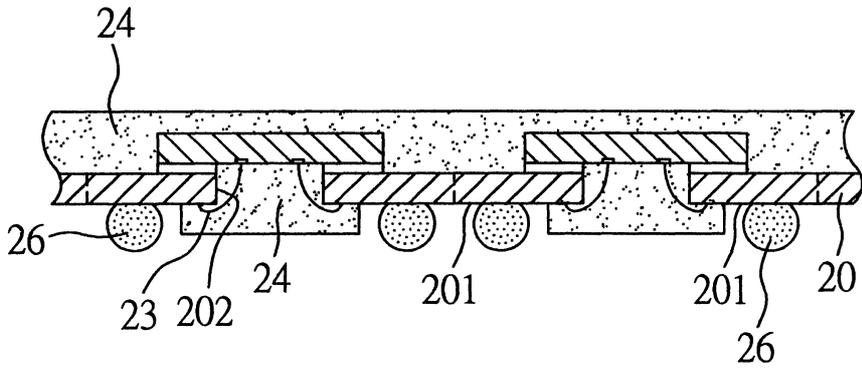
第 2C 圖



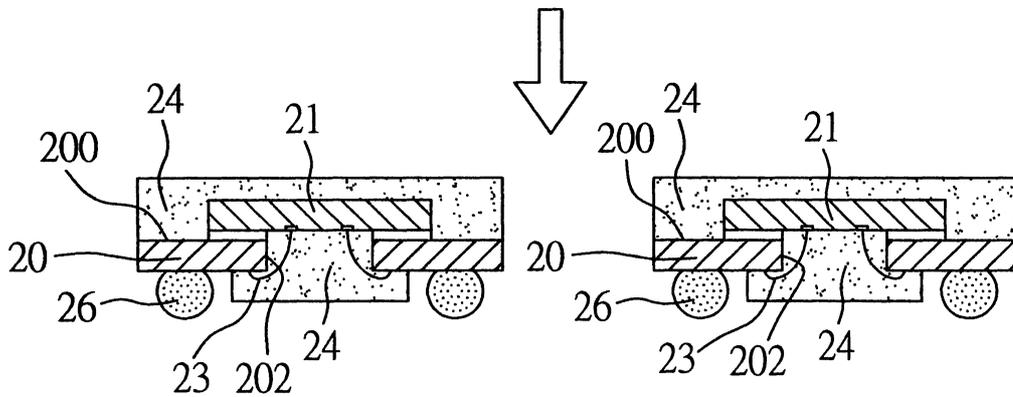
第 2D 圖



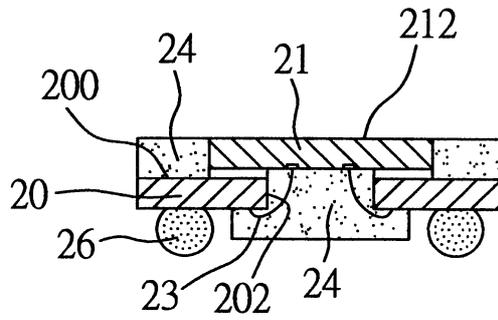
第 2E 圖



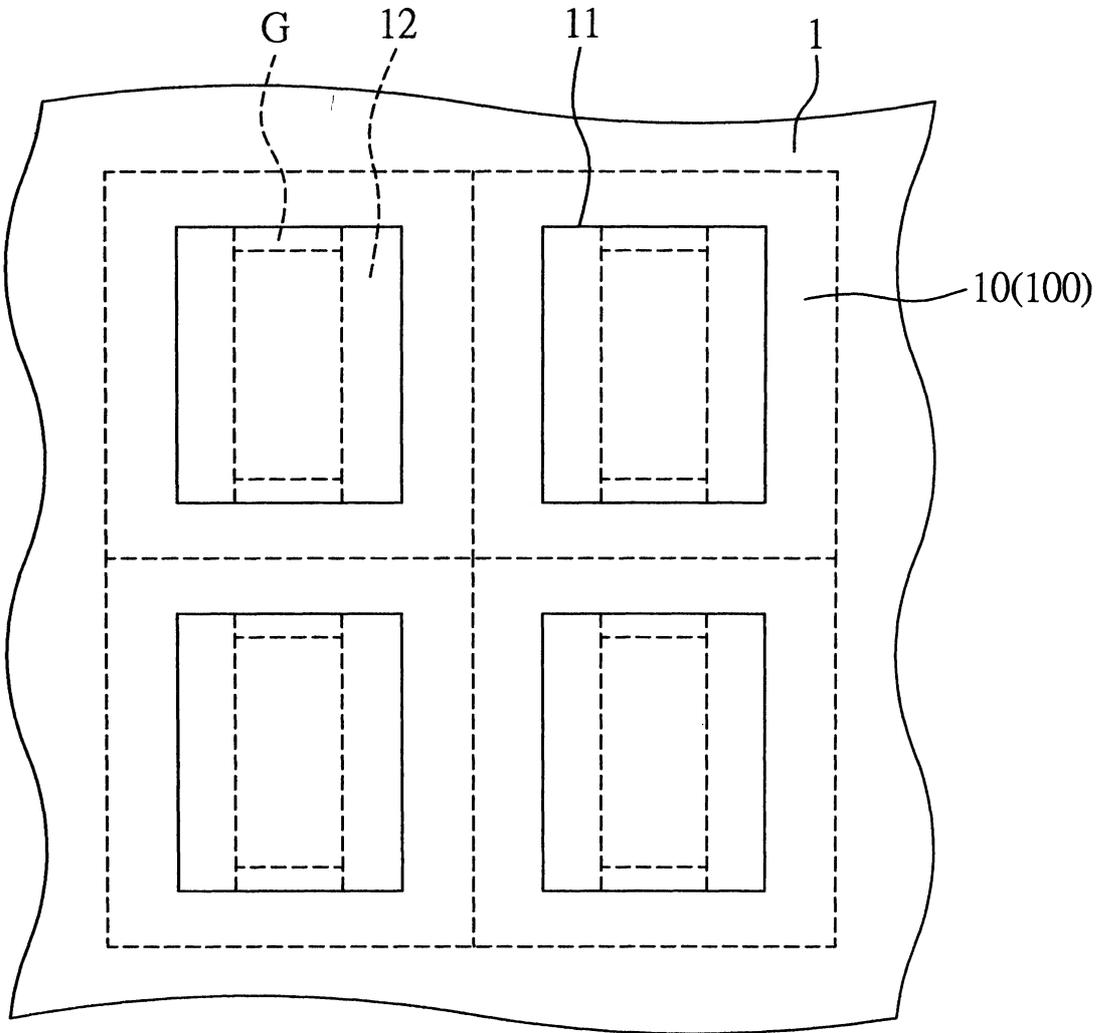
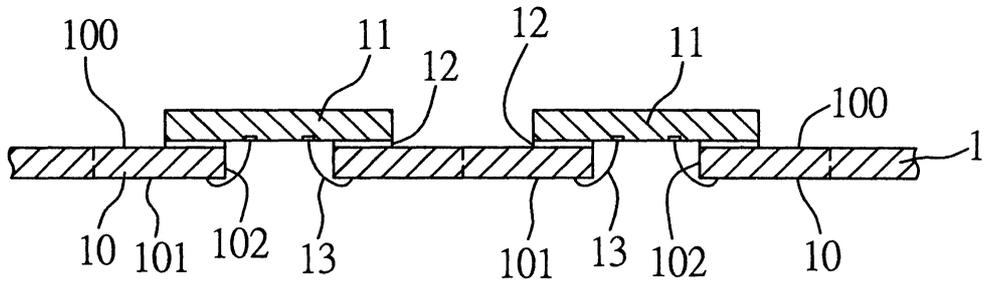
第 2F 圖



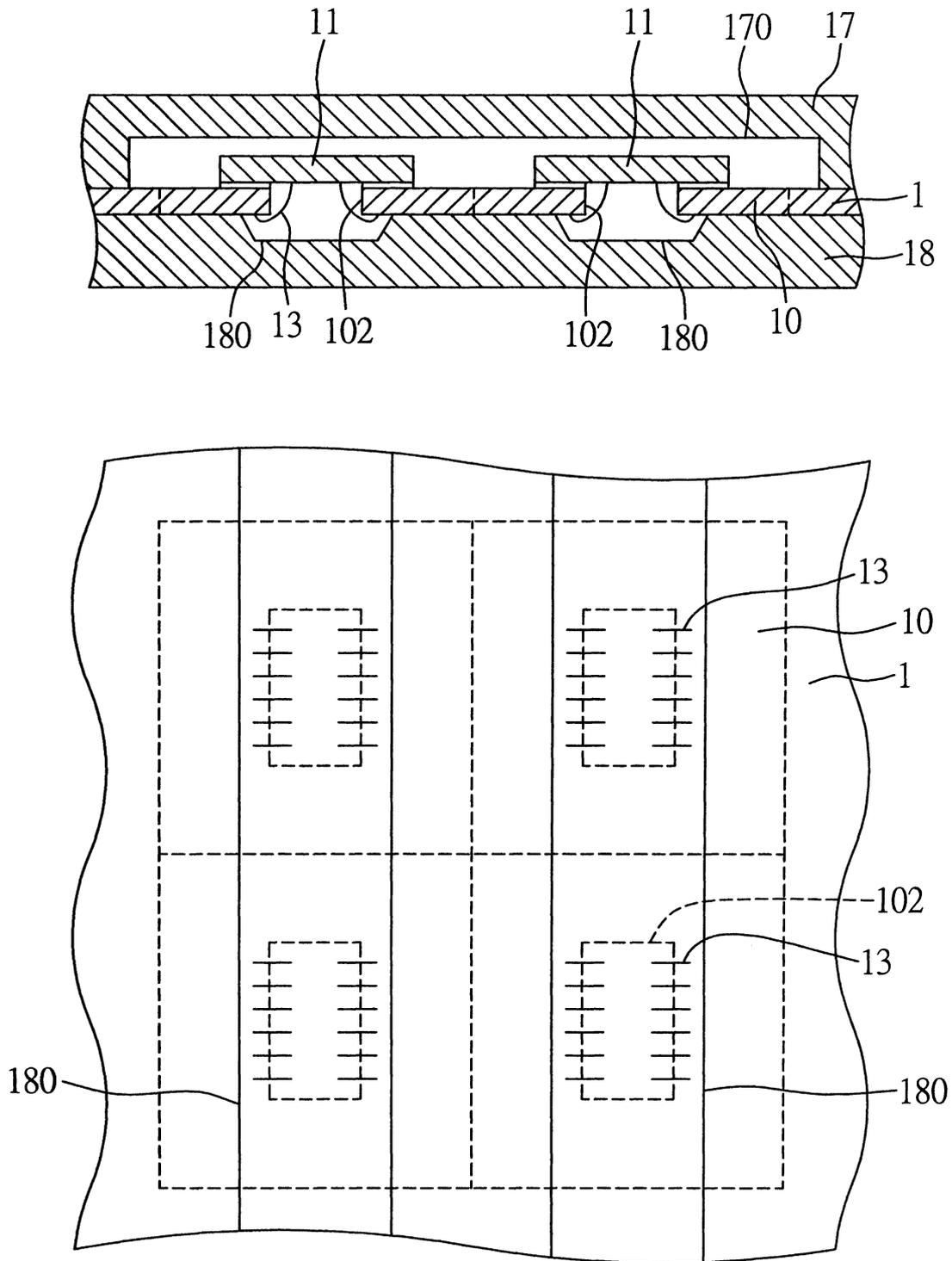
第 2G 圖



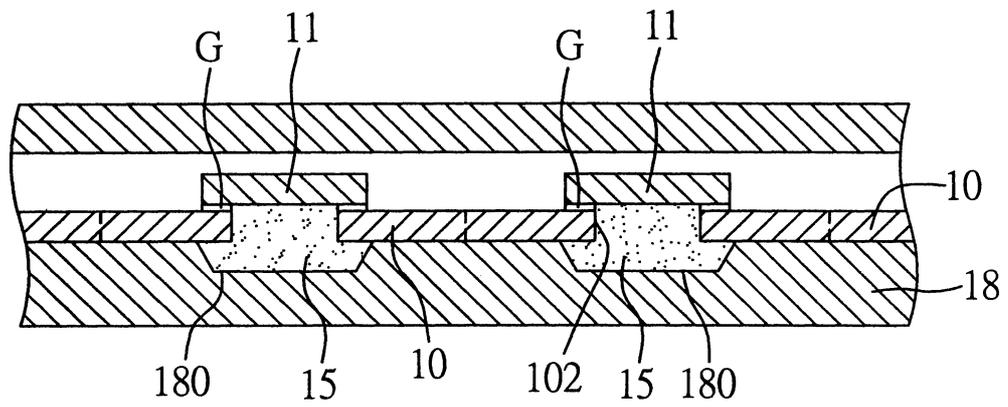
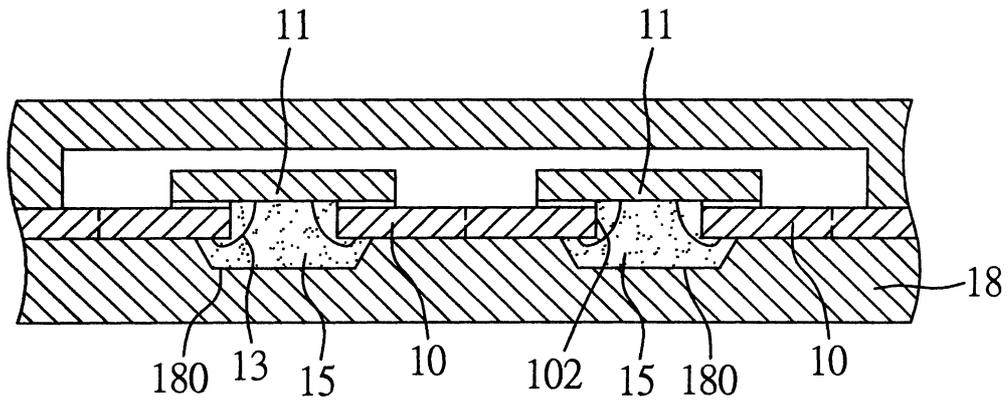
第 3 圖



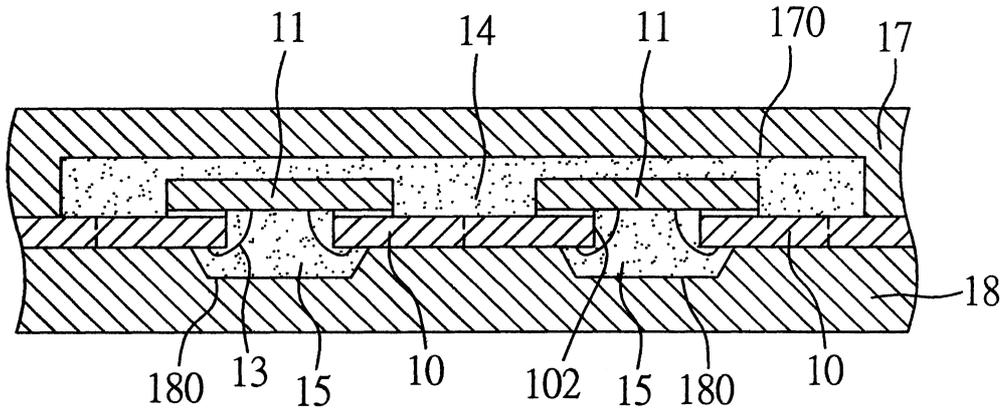
第4A圖(先前技術)



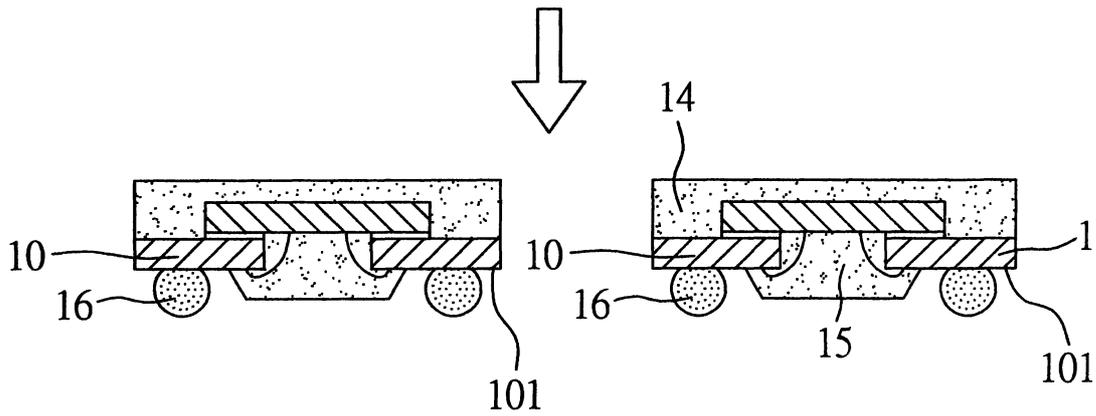
第 4B 圖 (先前技術)



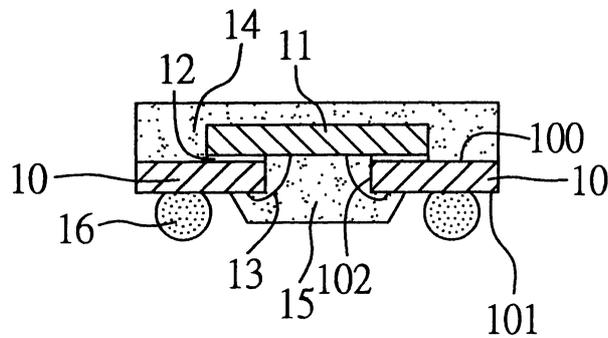
第 4C 圖 (先前技術)



第 4D 圖 (先前技術)



第 4E 圖 (先前技術)



第 4F 圖 (先前技術)