



19



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

11 CH 689 290 A5

51 Int. Cl.⁶: H 04 L 027/12
H 03 K 007/06**Erfindungspatent für die Schweiz und Liechtenstein**

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

12 PATENTSCHRIFT A5

21 Gesuchsnummer: 00736/94

22 Anmeldungsdatum: 14.03.1994

30 Priorität: 19.03.1993 AT A555/93

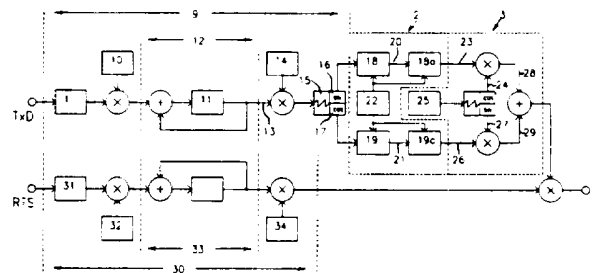
24 Patent erteilt: 29.01.1999

45 Patentschrift
veröffentlicht: 29.01.199973 Inhaber:
Dipl.-Ing. Gerhard Krammer, Denisgasse 23/1,
Wien (AT)72 Erfinder:
Krammer, Gerhard, Dipl.-Ing., Wien (AT)74 Vertreter:
Dr. iur. Dieter Daubitz Rechtsanwalt, Mühlenplatz 11,
Postfach 5343, 6000 Luzern 5 (CH)

54 Verfahren und Anordnung zur Übertragung von digitalen Signalen mittels Frequenzmodulation.

57 Bei einem Verfahren zur Übertragung von digitalen Signalen, wird als Modulationsverfahren die Frequenzumtastung angewendet, wobei ein digitales Sendesignal von einer auf eine andere Hubfrequenz umgetastet wird und zur Realisierung des Verfahrens ein Signalprozessor vorgesehen ist.

In dem Signalprozessor wird das digitale Sendesignal (TxD), nach einer Umsetzung (1) in die Binärwerte (-1, +1), nach einem Abtastverfahren gleitend von der einen auf die andere Hubfrequenz umgetastet, wobei der Übergang von der positiven auf die negative Hubfrequenz oder umgekehrt nach einer Geraden erfolgt. Dieses Signal (16, 17) wird einer Kanalbegrenzung (2) unterzogen, und danach erfolgt eine Kanalumsetzung (3). Im Signalprozessor wird weiters ein digitalisiertes Empfangssignal einer Kanalumsetzung und anschliessend einer Kanalextraktion unterzogen, danach mit einem einstellbaren Differenzenbildner demoduliert und anschliessend mit einem Signal verglichen. Dadurch ist ein vollkommen zeit- und wertediskretes Übertragungssystem für digitale Signale gegeben, d.h. die Kanalmittenfrequenz sowie die Hubfrequenz und alle anderen Parameter sind nur abhängig von der festen Abtastfrequenz.



Beschreibung

Die Erfindung betrifft ein Verfahren zur Übertragung von digitalen Signalen, bei dem als Modulationsverfahren die Frequenzumtastung angewendet wird, wobei ein digitales Sendesignal von einer auf eine andere Hubfrequenz umgetastet wird, ein Umstastsignal und eine Sägezahnspannung auftreten und zur Realisierung des Verfahrens ein Signalprozessor vorgesehen ist.

Die Grundlage der digitalen Signalverarbeitung bildet das Abtasttheorem von Shannon: bandbegrenzte Signale, die mit einer Rate abgetastet werden, die mindestens doppelt so hoch ist als die höchste auftretende Signalfrequenz, können ohne Informationsverlust zeitdiskret verarbeitet werden. Die Zeitabstände zwischen den Abtastungen müssen konstant sein.

Durch eine bei der Abtastung mittels A/D-D/A-Wandler vorgenommene Quantisierung im Amplitudenbereich (Digitalisierung) werden die Signale in Zahlenfolgen übergeführt, die rein digital verarbeitbar sind.

Echtzeitsysteme sind darüber hinaus noch in der Lage, sämtliche anfallenden Daten so zu verarbeiten, dass ein eindeutiger zeitlicher Zusammenhang zwischen Dateneingängen und Datenausgängen (analog oder digital) besteht.

Zur Übertragung von mehreren Signalen, insbesondere von Digitalsignalen, über einen gemeinsamen Übertragungskanal werden bevorzugt Frequenzmultiplexsysteme eingesetzt. Das für die Übertragung digitaler Signale verwendete Modulationsverfahren der Frequenzumtastung (FSK) beruht darauf, dass je nach logischem Zustand des zu übertragenden Signals zwischen (mindestens) zwei Ausgangsfrequenzen umgetastet wird.

Filterschaltungen zur Begrenzung des Spektrums des Ausgangssignals der einzelnen Senderschaltungen sind im allgemeinen notwendig, weil das Spektrum eines frequenzmodulierten Signals theoretisch unendlich breit ist und daher, um gegenseitige Beeinflussung benachbarter Kanäle zu verhindern, begrenzt werden muss.

Bei bekannten Systemen dieser Art, besonders zur Übertragung von digitalen Signalen, ist die Sendefrequenz der Senderschaltung (= Kanalfrequenz) durch frequenzbestimmende Bauelemente fest vorgegeben; die maximale Taktrate des zu übertragenden Digitalsignals kann vom Betreiber der Senderschaltung nicht erhöht werden.

In der DE-OS 2 300 298 ist ein Übertragungssystem für Datensignale mit Hilfe von linearer Frequenzmodulation beschrieben. Der Sender besteht aus einem Modulator, der mit einem Sägezahnspannungsgenerator verbunden ist, welcher eine Sägezahnspannung mit positiver oder negativer Neigung, abhängig vom Binärwert des zu übertragenden Datensignals, erzeugt. Dieses Signal gelangt an einen spannungsgesteuerten Oszillator (VCO), der ein lineares frequenzmoduliertes Signal abgibt. Beim VCO ist zur Konstanthaltung der Mittelfrequenz eine Regelschleife vorgesehen. Eine zweite Regelschleife hält die Neigung der Sägezahnspannung bzw. den Frequenzhub konstant.

Der Empfänger bei diesem Übertragungssystem weist eine Synchronisationsanordnung zum Erzeugen eines Ortstaktsignales auf, dessen Frequenz der des Datensignals entspricht und dessen Phase durch den mittleren Rhythmus der empfangenen Daten bestimmt ist. Die Übertragungsgeschwindigkeit ist bei diesem System von der Zeitbasis vorgegeben. Die Anforderungen bezüglich Frequenzkonstanz an die Zeitbasis sind sehr hoch und können nur mit einem Quarz realisiert werden. Es ist somit eine Änderung der Übertragungsgeschwindigkeit nur mit entsprechendem Aufwand möglich. Weiters muss hier auch unbedingt das digitale Datensignal mit der Frequenz der Zeitbasis bzw. der Sägezahnspannung synchronisiert sein, da sonst unkontrollierte Frequenzsprünge auftreten, die zu Fehlern in der Datenübertragung führen.

In der WO-A1-85/01 407 ist ein Modem für die Übertragung von Digitalsignalen beschrieben, bei dem ein Signalprozessor eingesetzt wird. Das Modem ist zur schnellen und langsamen Datenübertragung geeignet, wobei bei der schnellen eine synchrone und eine asynchrone Vollduplex Datenübertragung möglich ist. Dieses Modem arbeitet nicht zeit- und wertediskret, d.h. die Kanalmittelfrequenz, die Hubfrequenz, sowie alle anderen Parameter sind nicht unabhängig voneinander einstellbar.

Die Aufgabe der Erfindung besteht nun darin, ein Verfahren auf rein digitaler Ebene zu schaffen, bei dem die Kanalfrequenz sowie alle anderen bei einer Übertragung notwendigen Parameter vollkommen unabhängig einstellbar sind.

Die Aufgabe wird durch die Erfindung gelöst, welche dadurch gekennzeichnet ist, dass in dem Signalprozessor das digitale Sendesignal, nach einer Umsetzung in die Binärwerte -1 , $+1$, nach einem Abtastverfahren gleitend von der einen auf die andere Hubfrequenz ω_H umgetastet wird, d.h. der Übergang von der positiven auf die negative Hubfrequenz ω_H oder umgekehrt erfolgt und dass dieses Signal einer Kanalbegrenzung unterzogen wird, und danach eine Kanalumsetzung erfolgt, und dass bei Sendebeginn die Amplitude des modulierten Sendesignales, welches jenes nach der Kanalumsetzung ist, kontinuierlich bis zur eingestellten Höhe zunimmt und bei Sendeende ebenso kontinuierlich abnimmt, und dass in dem selben oder einem weiteren Signalprozessor ein digitalisiertes Empfangssignal einer Kanalumsetzung und anschliessend einer Kanalextraktion unterzogen wird, und dass danach das Signal mit einem einstellbaren Differenzbildner demoduliert und anschliessend mit einem Signal verglichen wird, das sich durch Multiplikation eines adaptierbaren Schwellwertes mit der gefilterten momentanen Kanalsignalleistung ergibt. Dadurch ist erstmals ein vollkommen zeit- und wertediskretes Übertragungssystem für digitale Signale gegeben, d.h. die Kanalmittelfrequenz sowie die Hubfrequenz und alle anderen Parameter sind nur abhängig von der festen Abtastfrequenz.

Von Vorteil ist, dass bei der kontinuierlichen Signalamtastung im Sender das in die Binärwerte (-1) und $(+1)$ umgesetzte Sendesignal mit einer normierten Umstastzeit multipliziert wird, anschliessend integriert und anschliessend begrenzt wird,

wobei die Integration durch Rückführung des begrenzten Signals und Addition zum Eingangssignal des Integrators realisiert wird, und danach mit der normierten maximalen kanalspezifischen Hubfrequenz multipliziert wird, und dass aus der nun als Inkrement vorliegenden Zahl eine Sägezahnsschwingung und anschliessend eine frequenzgleiche Sinus- und Cosinusschwingung gebildet wird.

Nach einer Ausgestaltung der Erfindung wird bei der Kanalbegrenzung die Sinus- und die Cosinusschwingung einer Allpassfilterung unterzogen, und anschliessend werden aus beiden Schwingungen die hohen Frequenzen gefiltert und die Filterung ist mit Digitalfiltern realisiert, wobei die Filterkoeffizienten einstellbar sind.

Von Vorteil ist, dass bei der Kanalumsetzung die von der Kanalbegrenzung gefilterte Sinusschwingung mit der Cosinusschwingung einer normierten Kanalmittenfrequenz und die gefilterte Cosinusschwingung mit der Sinusschwingung dieser Kanalmittenfrequenz multipliziert wird, und dass anschliessend beide Signale addiert werden.

Ein weiterer Vorteil ist, dass bei der kontinuierlichen Amplitudentastung bei Sendebeginn und Sendende ein entsprechendes Signal (RTS) nach einer Umsetzung in die Binärwerte (+1), (-1) mit einer normierten Auf- bzw. Abtastzeit multipliziert wird, anschliessend integriert und anschliessend begrenzt wird, wobei die Integration durch Rückführung des begrenzten Signals und Addition zum Eingangssignal des Integrators realisiert wird und danach mit der normierten Sendeamplitude multipliziert wird und nachfolgend mit dem nach der Addition von der Kanalumsetzung stammenden Signal multipliziert wird.

Ein weiterer Verfahrensschritt liegt darin, dass bei der Kanalumsetzung im Empfänger das digitalisierte Empfangssignal mit der Sinus- und der Cosinusschwingung der normierten Kanalmittenfrequenz multipliziert wird.

Ein weiterer Vorteil liegt darin, dass bei der Kanalextraktion das mit der Sinus- und Cosinusschwingung multiplizierte Empfangssignal einer Allpassfilterung unterzogen wird, und dass anschliessend aus beiden Schwingungen die hohen Frequenzen gefiltert werden, und dass die Filterung mit Digitalfiltern realisiert ist, wobei die Filterkoeffizienten einstellbar sind.

Ein vorteilhafter Verfahrensschritt besteht darin, dass bei der einstellbaren Differenzenbildung die beiden Signale aus der Kanalextraktion verzögert werden, wobei die Verzögerungszeit einstellbar ist, und dass anschliessend jeweils vom Signal das verzögerte Signal subtrahiert wird und danach jeweils die Differenz aus der einen Subtraktion mit dem anderen Signal multipliziert wird.

Ein weiterer Vorteil der Erfindung liegt darin, dass die beiden Signale aus der Kanalextraktion quadriert und anschliessend addiert werden, wobei dieses Signal die momentane Kanalleistung repräsentiert, und dass danach mittels eines Digitalfilters, bei dem die Koeffizienten einstellbar sind, die hohen Frequenzen ausgefiltert werden, und dass anschliessend die Differenz der Signale vor und nach der Filterung gebildet wird und danach eine Be-

tragsbildung erfolgt, und dass dieses Signal mit einer einstellbaren maximal zulässigen Schwankung der Kanalleistung verglichen wird und das Resultat für die Empfangssignalqualitätsüberwachung herangezogen wird.

Ein ausserordentlicher Verfahrensschritt besteht darin, dass das Signal, das die gefilterte Kanalleistung repräsentiert mit einem einstellbaren Wert, der die minimal zulässige Kanalleistung repräsentiert, verglichen wird, und dieses Signal für die Empfangssignalpegelüberwachung herangezogen wird.

Ein weiterer erfindungsgemässer Verfahrensschritt liegt darin, dass die Signale aus der einstellbaren Differenzenbildung voneinander subtrahiert werden und mit einem Signal verglichen werden, welches ein einstellbares Referenzsignal, multipliziert mit dem die momentane Kanalleistung repräsentierenden Signal nach der Filterung, ist und die Grösser/Kleiner-Information die Empfangsdaten sind.

Von Vorteil ist, dass eine im Signalprozessor erzeugte Sägezahnsschwingung frequenzverdoppelt und anschliessend gleichgerichtet wird, und dass danach für jede Sägezahnrampe die Werte für eine Viertelperiode einer Sinusschwingung aus einem Speicher ausgelesen werden, und dass aus einer Positiv/Negativ-Information aus der Sägezahnsschwingung und den Werten für eine Viertelperiode einer Sinusschwingung eine volle Periode einer Sinusschwingung gebildet wird.

Von Vorteil ist, dass Tiefpassfilter vorgesehen sind, wobei diese Tiefpassfilter modifizierte biquadratische Filterstufen zweiter Ordnung sind, wobei das Eingangssignal nach einer Additionsstelle einerseits einer Verzögerungsstufe mit Doppelspeicherzellen (16 Bit/32 Bit) zugeführt wird und andererseits einer Additionsstelle, der der verzögerte Wert negiert zugeführt wird und dieser weiters mit dem negierten verzögerten Wert addiert wird, und der verzögerte Wert mit einem Koeffizienten multipliziert wird und zum Ausgangssignal mit der letzten Additionsstelle addiert wird, und dass weiters der mit dem Koeffizienten multiplizierte Wert zum Ausgangssignal der letzten Additionsstelle addiert wird, und dass der verzögerte Eingangswert invertiert mit einem weiteren Koeffizienten der gleichen Behandlung unterzogen wird, und anschliessend zur Additionsstelle am Eingang der Filterstufe geführt wird, und dass das Ausgangssignal der Verzögerungsstufe einer weiteren Verzögerungsstufe zugeführt wird, deren Ausgangssignal einerseits mit einem weiteren Koeffizienten multipliziert wird, wobei das Ausgangssignal der Verzögerungsstufe vom Produkt der letzten Multiplikation subtrahiert wird und der Behandlung mit dem zweiten Koeffizienten zugeführt wird, und dass andererseits der Ausgangswert der letztgenannten Verzögerungsstufe zur letzten Addition des von der ersten Verzögerungsstufe mit dem Koeffizienten multiplizierten und addierten Signals addiert wird und dieser Wert den gefilterten Wert darstellt.

Ebenfalls von Vorteil ist, dass zur Realisierung der Allpassfilter der Wert des Koeffizienten, mit dem das Signal nach der zweiten Verzögerungsstu-

fe multipliziert wird, an den Eingang der ersten Verzögerungsstufe rückgeführt wird und hier mit dem Eingangswert der ersten Verzögerungsstufe multipliziert wird, wobei dieser Wert vom Eingangswert der Verzögerungsstufe subtrahiert wird.

Bei der Anordnung zur Durchführung des Verfahrens ist ein Signalprozessor vorgesehen, der über einen parallelen Bus mit einem Steuermikroprozessor verbunden ist, welcher an den Optokoppler mit nachfolgender Signalaufbereitung angeschlossen ist, über die die digitalen Send- und Steuersignale dem Steuermikroprozessor zuführbar sind und der Steuermikroprozessor die digitalen Empfangs- und Steuersignale über die Optokoppler abgibt und an den Signalprozessor ein A/D- und ein D/A-Wandler angeschlossen ist, wobei über die Wandler frequenzmodulierte Signale empfangen und ausgesendet werden und der Steuermikroprozessor mit einer Speichereinheit, einer Parametrierschaltereinheit, einem Abgleichtaster, einem Testschalter und einem Host-Interface verbunden ist und für den Signalprozessor und den Steuermikroprozessor eine Überwachungsschaltung vorgesehen ist.

Eine Ausgestaltung der Anordnung besteht darin, dass an die beiden Wandler eingangsseitig eine Zweidraht/Vierdraht-Umschaltung angeschlossen ist.

Die Erfindung wird anhand der Zeichnungen nun noch näher erläutert.

Die Fig. 1 zeigt die Struktur des Senders,

Fig. 2 jene des Empfängers,

Fig. 3 die Signale an verschiedenen Punkten im Sender,

Fig. 4 die Erzeugung des Sinussignales,

Fig. 5 die detaillierte Struktur der Tiefpassfilter,

Fig. 6 die Struktur der Allpassfilter und

Fig. 7 eine mögliche Anordnung zur Durchführung des Verfahrens.

In einem Signalprozessor wird nach einem Abtastverfahren ein digitales Sendesignal TxD nach einer Umsetzung 1 in die Binärwerte -1 , $+1$ kontinuierlich von der einen auf die andere Hubfrequenz ω_H umgetastet, d.h. der Übergang von der positiven auf die negative Hubfrequenz ω_H oder umgekehrt erfolgt z.B. auf einer Geraden. Dieses Signal wird anschliessend einer Kanalbegrenzung 2 unterzogen, und danach erfolgt eine Kanalumsetzung 3. Bei Sendebeginn nimmt die Amplitude des modulierten Sendesignales, welches jenes nach der Kanalumsetzung 3 ist, kontinuierlich bis zur eingestellten Höhe zu, und bei Sendeende nimmt diese ebenso kontinuierlich ab. In dem selben oder einem weiteren Signalprozessor wird ein digitalisiertes Empfangssignal RxD einer Kanalumsetzung 4 und anschliessend einer Kanalextraktion 5 unterzogen.

Danach wird das Signal mit einem einstellbaren Differenzenbildner 6 demoduliert und anschliessend mit einem Signal verglichen, welches sich durch Multiplikation eines adaptierbaren Schwellwertes 7 mit der gefilterten momentanen Kanalsignalleistung 8 ergibt.

Aus Fig. 1 ist ersichtlich, dass bei der kontinuierlichen Signalumtastung 9 im Sender das in die Binärwerte -1 und $+1$ umgesetzte Sendesignal TxD

mit einer normierten Umtastzeit 10 multipliziert wird. Dieses Signal wird anschliessend integriert und danach in einem Begrenzer 11 begrenzt, wobei die Integration durch Rückführung des begrenzten Signals 13 und Addition zum Eingangssignal des Integrators 12 realisiert wird. Danach wird dieses Signal 13 mit der normierten maximalen kanalspezifischen Hubfrequenz 14 multipliziert. Aus der nun als Inkrement vorliegenden Zahl wird eine Sägezahn-schwingung 15 und anschliessend eine frequenz-gleiche Sinus- 16 und Cosinusschwingung 17 gebildet.

Bei der Kanalbegrenzung 2 im Sender wird die Sinus- 16 und die Cosinusschwingung 17 einer Allpassfilterung 18, 19 unterzogen, anschliessend werden aus beiden Schwingungen 20, 21 die hohen Frequenzen bei 18a, 19a gefiltert. Die Filterung wird dabei mit Digitalfiltern realisiert, wobei die Filterkoeffizienten 22 einstellbar sind.

Bei der Kanalumsetzung 3 im Sender wird die von der Kanalbegrenzung 2 gefilterte Sinusschwingung 23 mit der Cosinusschwingung 24 einer normierten Kanalmittenfrequenz 25 und die gefilterte Cosinusschwingung 26 mit der Sinusschwingung 27 dieser Kanalmittenfrequenz 25 multipliziert. Anschliessend werden beide Signale 28, 29 addiert.

Bei der kontinuierlichen Amplitudentastung 30 wird bei Sendebeginn und Sendeende ein entsprechendes Signal RTS nach einer Umsetzung 31 in die Binärwerte $+1$, -1 mit einer normierten Auf- bzw. Abtastzeit 32 multipliziert. Anschliessend erfolgt eine Integration 33 mit nachfolgender Begrenzung, wobei die Integration 33 durch Rückführung des begrenzten Signals und Addition zum Eingangssignal des Integrators 33 realisiert wird. Danach wird mit der normierten Sendeamplitude 34 multipliziert und nachfolgend mit dem nach der Addition von der Kanalumsetzung 3 stammenden Signal multipliziert.

In Fig. 2 wird bei der Kanalumsetzung 4 im Empfänger das digitalisierte Empfangssignal RxD mit der Sinus- 35 und der Cosinusschwingung 36 der normierten Kanalmittenfrequenz 37 multipliziert. Bei der anschliessenden Kanalextraktion 5 wird das mit der Sinus- und Cosinusschwingung multiplizierte Empfangssignal RxD einer Allpassfilterung 38, 39 unterzogen. Anschliessend werden aus beiden Schwingungen 40, 41 die hohen Frequenzen bei 38a, 39a gefiltert. Auch hier ist die Filterung mit Digitalfiltern realisiert, wobei die Filterkoeffizienten 42 einstellbar sind.

Bei der nachfolgenden einstellbaren Differenzenbildung 6 werden die beiden Signale aus der Kanalextraktion 5 mittels Schieberegister 44, 45 verzögert, wobei die Verzögerungszeit bei 43 einstellbar ist. Anschliessend wird jeweils vom Signal 46, 47 das verzögerte Signal 48, 49 subtrahiert. Danach wird jeweils die Differenz aus der einen Subtraktion 50 bzw. 51 mit dem anderen Signal 46 bzw. 47 multipliziert.

Die beiden Signale aus der Kanalextraktion 5 werden quadriert 52, 53 und anschliessend addiert 54. Dieses Signal repräsentiert die momentane Kanalleistung 55. Danach werden mittels eines Digitalfilters 56, bei dem die Koeffizienten 57 einstellbar

sind, die hohen Frequenzen ausgefiltert. Anschliessend wird das Signal vor und nach der Filterung verglichen 58 und danach erfolgt eine Betragsbildung ABS. Dieses Signal 59 wird mit einer maximal zulässigen Schwankung der Kanalleistung 60 verglichen und das Resultat wird für die Empfangssignalqualitätsüberwachung SQ herangezogen.

Das Signal 62, das die gefilterte Kanalleistung repräsentiert, wird mit einem Wert, der die minimal zulässige Kanalleistung 61 repräsentiert, verglichen, und dieses Signal 63 wird für die Empfangssignalpegelüberwachung DCD herangezogen.

Die Signale 64, 65 aus der einstellbaren Differenzbildung 6 werden voneinander subtrahiert und mit einem Signal 66, welches ein Referenzsignal 7 multipliziert mit dem die momentane Kanalleistung 8 repräsentierenden Signal 8 bzw. 62 nach der Filterung 56, verglichen, und die Grösser/Kleiner-Information die zur digitalen Weiterverarbeitung aufbereiteten Empfangsdaten RxD' sind.

In Fig. 3 sind die Signale an verschiedenen Punkten im Sender dargestellt. Hierbei ist von oben nach unten ein Übergang vom zu übertragenden Digitalsignal TxD dargestellt. Darunter ist das Signal 13 ersichtlich und die nachfolgenden drei Signale sind jene, die aus der erfindungsgemässen kontinuierlichen Signalumtastung resultieren, und dadurch keinen Phasensprung aufweisen. Diese drei Signale stellen in Fig. 1 die Signale an den Punkten 15, 16 und 17 dar. Das strichpunktierte Signal stellt den Phasensprung bei einer harten Umtastung dar.

Bei Fig. 4 wird eine im Signalprozessor erzeugte Sägezahnsschwingung 15 frequenzverdoppelt 67 und anschliessend gleichgerichtet 68. Danach werden für jede Sägezahnrampe 69 die Werte für eine Viertelperiode einer Sinusschwingung 70 aus einem Speicher ausgelesen. Aus einer Positiv/Negativ-Information 71 aus der Sägezahnsschwingung und den Werten für den Teil einer Sinusschwingung 70 wird eine Sinusschwingung 72 gebildet.

Das Tiefpassfilter in Fig. 5 ist eine modifizierte biquadratische Filterstufe zweiter Ordnung und ein Grundbaustein der digitalen Tiefpässe 18a, 19a, 38a, 39a. Das Eingangssignal 73 wird nach einer Additionsstelle 74 einerseits einer Verzögerungsstufe 75 mit Doppelspeicherzellen (16 Bit/32 Bit) zugeführt und andererseits einer Additionsstelle 76, der der verzögerte Wert 77 negiert zugeführt wird und dieser weiters mit dem negierten verzögerten Wert 77 addiert 78 wird. Der verzögerte Wert 77 wird mit einem Koeffizienten B1 multipliziert und zum Ausgangssignal mit der letzten Additionsstelle 78 addiert 79. Weiters wird der mit dem Koeffizienten B1 multiplizierte Wert zum Ausgangssignal 80 der letzten Additionsstelle 79 addiert 81. Der verzögerte Eingangswert 77 wird invertiert mit einem weiteren Koeffizienten A1 der gleichen Behandlung unterzogen und anschliessend zur Additionsstelle 74 am Eingang der Filterstufe zugeführt. Das Ausgangssignal 77 der Verzögerungsstufe 75 mit Doppelspeicherzellen wird einer weiteren Verzögerungsstufe 82 zugeführt, deren Ausgangssignal 83 einerseits mit einem weiteren Koeffizienten A0 multipliziert wird, wobei das Ausgangssignal 83 der Verzögerungsstufe 82 vom Produkt 84 der letzten Multipli-

kation subtrahiert 85 wird und der Behandlung mit dem zweiten Koeffizienten A1 zugeführt wird. Andererseits wird der Ausgangswert 83 der letztgenannten Verzögerungsstufe 82 zur letzten Addition 81 des von der ersten Verzögerungsstufe 75 mit dem Koeffizienten B1 multiplizierten und addierten Signals addiert 86 und dieser Wert stellt den gefilterten Wert 87 dar.

Bei der in Fig. 6 dargestellten Realisierung der Allpassfilter 18, 19, 38, 39 wird der Wert eines Koeffizienten A0 an den Eingang der ersten Verzögerungsstufe 75 rückgeführt und hier mit dem entsprechenden Wert 88 multipliziert und dieser Wert 89 vom Eingangswert der Verzögerungsstufe subtrahiert. Ansonsten entspricht der Aufbau des Allpassfilters jenem des Tiefpassfilters in Fig. 5.

Bei der in Fig. 7 dargestellten Anordnung zur Durchführung des Verfahrens ist ein Signalprozessor 100 vorgesehen, der über einen parallelen Bus 101 mit einem Steuermikroprozessor 102 verbunden ist, an den Optokoppler 103 mit nachfolgender Signalaufbereitung 104 angeschlossen sind, über die die digitalen Sende- TxD und Steuersignale RTS dem Steuermikroprozessor 102 zugeführt werden. Der Steuermikroprozessor 102 gibt die digitalen Empfangs- RxD' und Steuersignale DCD, SQ über die Optokoppler 103 ab. An den Signalprozessor 100 ist ein kombinierter A/D- und ein D/A-Wandler 105 angeschlossen, wobei über den Wandler 105 frequenzmodulierte Signale 106, 107 empfangen und ausgesendet werden. Der Steuermikroprozessor 102 ist mit einer Speichereinheit 108, einer Parametrierschaltereinheit 109, einem Abgleichtaster 110, einem Testschalter 111 und einem Host-Interface 112 verbunden. Für den Signalprozessor 100 und den Steuermikroprozessor 102 ist eine Überwachungsschaltung 113 vorgesehen.

An den Wandler 105 ist eingangsseitig eine Zweidraht/Vierdraht-Umschaltung 114 angeschlossen.

Patentansprüche

1. Verfahren zur Übertragung von digitalen Signalen, bei dem als Modulationsverfahren die Frequenzumtastung angewendet wird, wobei ein digitales Sendesignal von einer auf eine andere Hubfrequenz umgetastet wird, ein Umtastsignal und eine Sägezahnspannung auftreten und zur Realisierung des Verfahrens ein Signalprozessor vorgesehen ist, dadurch gekennzeichnet, dass in dem Signalprozessor (100) das digitale Sendesignal (TxD), nach einer Umsetzung (1) in die Binärwerte (-1, +1), nach einem Abtastverfahren gleitend von der einen auf die andere Hubfrequenz (ω_H) umgetastet wird, d.h. der Übergang von der positiven auf die negative Hubfrequenz (ω_H) oder umgekehrt erfolgt und dass dieses Signal (16, 17) einer Kanalbegrenzung (2) unterzogen wird, und danach eine Kanalumsetzung (3) erfolgt, und dass bei Sendebeginn die Amplitude des modulierten Sendesignales, welches jenes nach der Kanalumsetzung (3) ist, kontinuierlich bis zur eingestellten Höhe zunimmt und bei Sendende ebenso kontinuierlich abnimmt, und dass in demselben oder einem weiteren Signalprozessor

(100) ein digitalisiertes Empfangssignal (RxD) einer Kanalumsetzung (4) und anschliessend einer Kanalextraktion (5) unterzogen wird, und dass danach das Signal (46, 47) mit einem einstellbaren Differenzenbildner (6) demoduliert und anschliessend mit einem Signal (66) verglichen wird, das sich durch Multiplikation eines adaptierbaren Schwellwertes (7) mit der gefilterten momentanen Kanalsignalleistung (62, 8) ergibt.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass bei der gleitenden Signalumtastung (9) im Sender das in die Binärwerte (-1, +1) umgesetzte Sendesignal (TxD) mit einer normierten Umstastzeit (10) multipliziert wird, anschliessend integriert und anschliessend begrenzt wird, wobei die Integration durch Rückführung des begrenzten Signals (13) und Addition zum Eingangssignal des Integrators (12) realisiert wird, und danach mit der normierten maximalen kanalspezifischen Hubfrequenz (14) multipliziert wird, und dass aus der nun als Inkrement vorliegenden Zahl eine Sägezahn-schwingung (15) und daraus anschliessend eine frequenzgleiche Sinus- (16) und Cosinusschwingung (17) gebildet wird.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass bei der Kanalbegrenzung (2) die Sinus- (16) und die Cosinusschwingung (17) einer Allpassfilterung (18, 19) unterzogen wird, und dass anschliessend aus beiden Schwingungen (20, 21) die hohen Frequenzen gefiltert werden, und dass die Filterung (18a, 19a) mit Digitalfiltern realisiert ist, wobei die Filterkoeffizienten (22) einstellbar sind.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass bei der Kanalumsetzung (3) die von der Kanalbegrenzung (2) gefilterte Sinusschwingung (23) mit der Cosinusschwingung (24) einer normierten Kanalmittenfrequenz (25) und die gefilterte Cosinusschwingung (26) mit der Sinusschwingung (27) dieser Kanalmittenfrequenz (25) multipliziert wird, und dass anschliessend beide Signale (28, 29) addiert werden.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass bei der kontinuierlichen Amplituden-tastung (30) bei Sendebeginn und Sendeende ein entsprechendes Signal (RTS) nach einer Umsetzung (31) in die Binärwerte (+1, -1) mit einer normierten Auf- bzw. Abtastzeit (32) multipliziert wird, anschliessend integriert, und anschliessend begrenzt wird, wobei die Integration (33) durch Rückführung des begrenzten Signals und Addition zum Eingangssignal des Integrators (33) realisiert wird, und danach mit der normierten Sendeamplitude (34) multipliziert wird, und nachfolgend mit dem nach der Addition von der Kanalumsetzung (3) stammenden Signal multipliziert wird.

6. Verfahren nach einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, dass bei der Kanalumsetzung (4) im Empfänger das digitalisierte Empfangssignal (RxD) mit der Sinus- (35) und der Cosinusschwingung (36) der normierten Kanalmittenfrequenz (37) multipliziert wird.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass bei der Kanalextraktion (5) das mit der Sinus- (35) und Cosinusschwingung (36) multi-

plizierte Empfangssignal (RxD) einer Allpassfilterung (38, 39) unterzogen wird, und dass anschliessend aus beiden Schwingungen (40, 41) die hohen Frequenzen gefiltert werden, und dass die Filterung (38a, 39a) mit Digitalfiltern realisiert ist, wobei die Filterkoeffizienten (42) einstellbar sind.

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, dass bei der einstellbaren Differenzenbildung (6) die beiden Signale (46, 47) aus der Kanalextraktion (5) verzögert werden, wobei die Verzögerungszeit (43) einstellbar ist, und dass anschliessend jeweils vom Signal (46, 47) das verzögerte Signal (48, 49) subtrahiert wird und danach jeweils die Differenz (50, 51) aus der einen Subtraktion mit dem anderen Signal (46, 47) multipliziert wird.

9. Verfahren nach Anspruch 7, dadurch gekennzeichnet, dass die beiden Signale (46, 47) aus der Kanalextraktion (5) quadriert (52, 53) und anschliessend addiert (54) werden, wobei dieses Signal (55) die momentane Kanalleistung repräsentiert, und dass danach mittels eines Digitalfilters (56), bei dem die Koeffizienten (57) einstellbar sind, die hohen Frequenzen ausgefiltert werden, und dass anschliessend die Differenz (58) der Signale (55, 62) vor und nach der Filterung (56) gebildet wird, und danach eine Betragsbildung (ABS) erfolgt, und dass dieses Signal (59) mit einer einstellbaren maximal zulässigen Schwankung der Kanalleistung (60) verglichen wird, und das Resultat (SQ) für die Empfangssignalqualitätsüberwachung herangezogen wird.

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass das Signal (62), das die gefilterte Kanalleistung repräsentiert, mit einem einstellbaren Wert (61), der die minimal zulässige Kanalleistung repräsentiert, verglichen wird und dieses Signal (63) für die Empfangssignalpegelüberwachung (DCD) herangezogen wird.

11. Verfahren nach Anspruch 8, dadurch gekennzeichnet, dass die Signale (64, 65) aus der einstellbaren Differenzenbildung (6) voneinander subtrahiert werden und mit einem Signal (66) verglichen werden, welches ein einstellbares Referenzsignal (7), multipliziert mit dem die momentane Kanalleistung repräsentierenden Signal (62, 8) nach der Filterung (56), ist und die Grösser/Kleiner-Information die Empfangsdaten (RxD') sind.

12. Verfahren nach einem der Ansprüche 2 bis 11, dadurch gekennzeichnet, dass eine im Signalprozessor (100) erzeugte Sägezahn-schwingung (15) frequenzverdoppelt (67) und anschliessend gleichgerichtet (68) wird, und dass danach für jede Sägezahnrampe (69) die Werte für eine Viertelperiode einer Sinusschwingung (70) aus einem Speicher ausgelesen werden, und dass aus einer Positiv/Negativ Information (71) aus der Sägezahn-schwingung (15) und den Werten für eine Viertelperiode einer Sinusschwingung (70) eine volle Periode einer Sinusschwingung (72) gebildet wird (Fig. 4).

13. Verfahren nach einem der Ansprüche 2 bis 12, dadurch gekennzeichnet, dass Tiefpassfilter (18a, 19a; 38a, 39a) vorgesehen sind, wobei die Tiefpassfilter (18a, 19a; 38a, 39a) modifizierte bi-quadratische Filterstufen zweiter Ordnung sind, wo-

bei das Eingangssignal (73) nach einer Additionsstelle (74) einerseits einer Verzögerungsstufe (75) mit Doppelspeicherzellen zugeführt wird und andererseits einer Additionsstelle (76), der der verzögerte Wert (77) negiert zugeführt wird und dieser weiters mit dem negierten verzögerten Wert (77) addiert (78) wird, und der verzögerte Wert (77) mit einem Koeffizienten (B1) multipliziert wird und zum Ausgangssignal mit der letzten Additionsstelle (78) addiert wird, und dass weiters der mit dem Koeffizienten (B1) multiplizierte Wert zum Ausgangssignal (80) der letzten Additionsstelle (79) addiert (81) wird, und dass der verzögerte Eingangswert (77) invertiert mit einem weiteren Koeffizienten (A1) der gleichen Behandlung unterzogen wird, und anschliessend zur Additionsstelle (74) am Eingang der Filterstufe (18a, 19a; 38a, 39a) geführt wird, und dass das Ausgangssignal (77) der Verzögerungsstufe (75) einer weiteren Verzögerungsstufe (82) zugeführt wird, deren Ausgangssignal (83) einerseits mit einem weiteren Koeffizienten (A0) multipliziert wird, wobei das Ausgangssignal (83) der Verzögerungsstufe (82) vom Produkt (84) der letzten Multiplikation subtrahiert (85) wird und der Behandlung mit dem zweiten Koeffizienten (A1) zugeführt wird, und dass andererseits der Ausgangswert (83) der letztgenannten Verzögerungsstufe (82) zur letzten Addition (81) des von der ersten Verzögerungsstufe (75) mit dem Koeffizienten (B1) multiplizierten und addierten Signals addiert (86) wird und dieser Wert den gefilterten Wert (87) darstellt.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, dass zur Realisierung der Allpassfilter (18, 19; 38, 39) der Wert des Koeffizienten (A0), mit dem das Signal (83) nach der zweiten Verzögerungsstufe (82) multipliziert wird, an den Eingang der ersten Verzögerungsstufe (75) rückgeführt wird, und hier mit dem Eingangswert (88) der ersten Verzögerungsstufe (75) multipliziert wird, wobei dieser Wert (89) vom Eingangswert (88) der Verzögerungsstufe (75) subtrahiert wird.

15. Anordnung zur Durchführung des Verfahrens nach einem der Ansprüche 1 bis 14, bei welcher der Signalprozessor mit einem Steuermikroprozessor verbunden ist, dadurch gekennzeichnet, dass der Signalprozessor (100) über einen parallelen Bus (101) mit dem Steuermikroprozessor (102) verbunden ist, an den Optokoppler (103) mit nachfolgender Signalaufbereitung (104) angeschlossen sind, über die die digitalen Sende- (TxD) und Steuersignale (RTS) dem Steuermikroprozessor (102) zuführbar sind, und dass der Steuermikroprozessor (102) die digitalen Empfangs- (RxD') und Steuersignale (DCD, SQ) über die Optokoppler (103) abgibt, und dass an den Signalprozessor (100) ein A/D- und ein D/A-Wandler (105) angeschlossen ist, wobei über die Wandler (105) frequenzmodulierte Signale (106, 107) empfangen und ausgesendet werden, und dass der Steuermikroprozessor (102) mit einer Speichereinheit (108), einer Parametrierschaltereinheit (109), einem Abgleichtaster (110), einem Testschalter (111) und einem Host-Interface (112) verbunden ist, und dass für den Signalprozessor (100) und den Steuermikroprozessor (102) eine Überwachungsschaltung (113) vorgesehen ist.

16. Anordnung nach Anspruch 15, dadurch gekennzeichnet, dass an die beiden Wandler (105) eingangsseitig eine Zweidraht/Vierdraht-Umschaltung (114) angeschlossen ist.

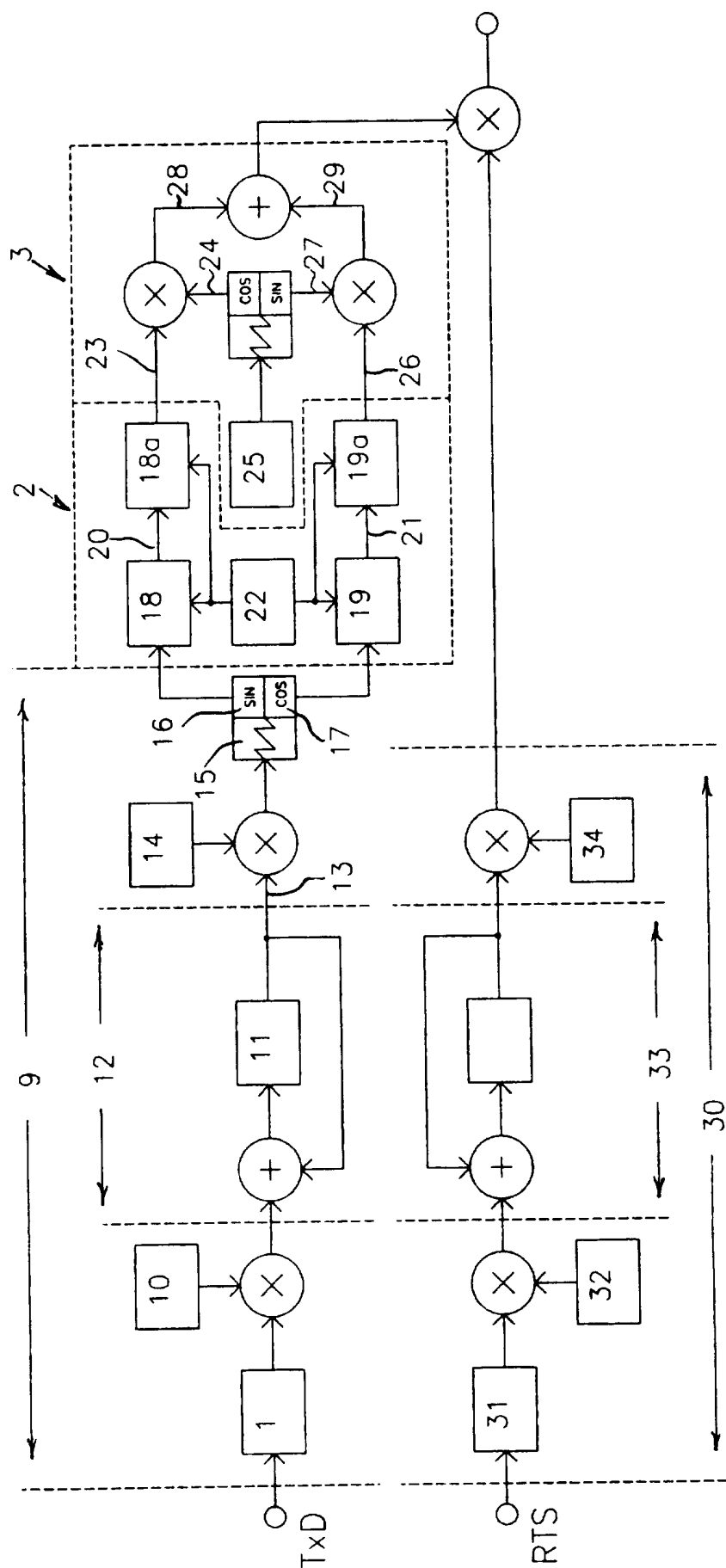


Fig. 1

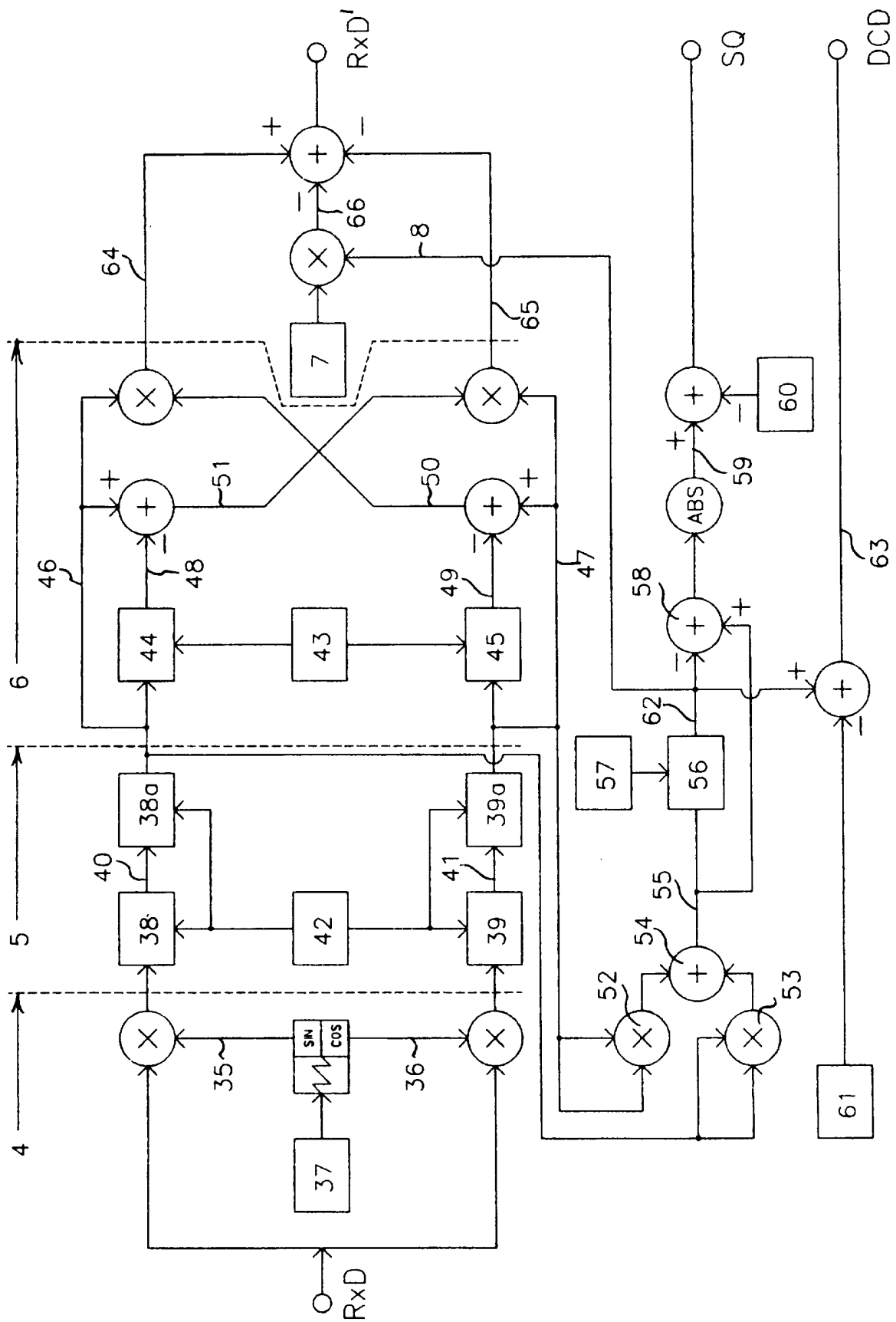


Fig. 2

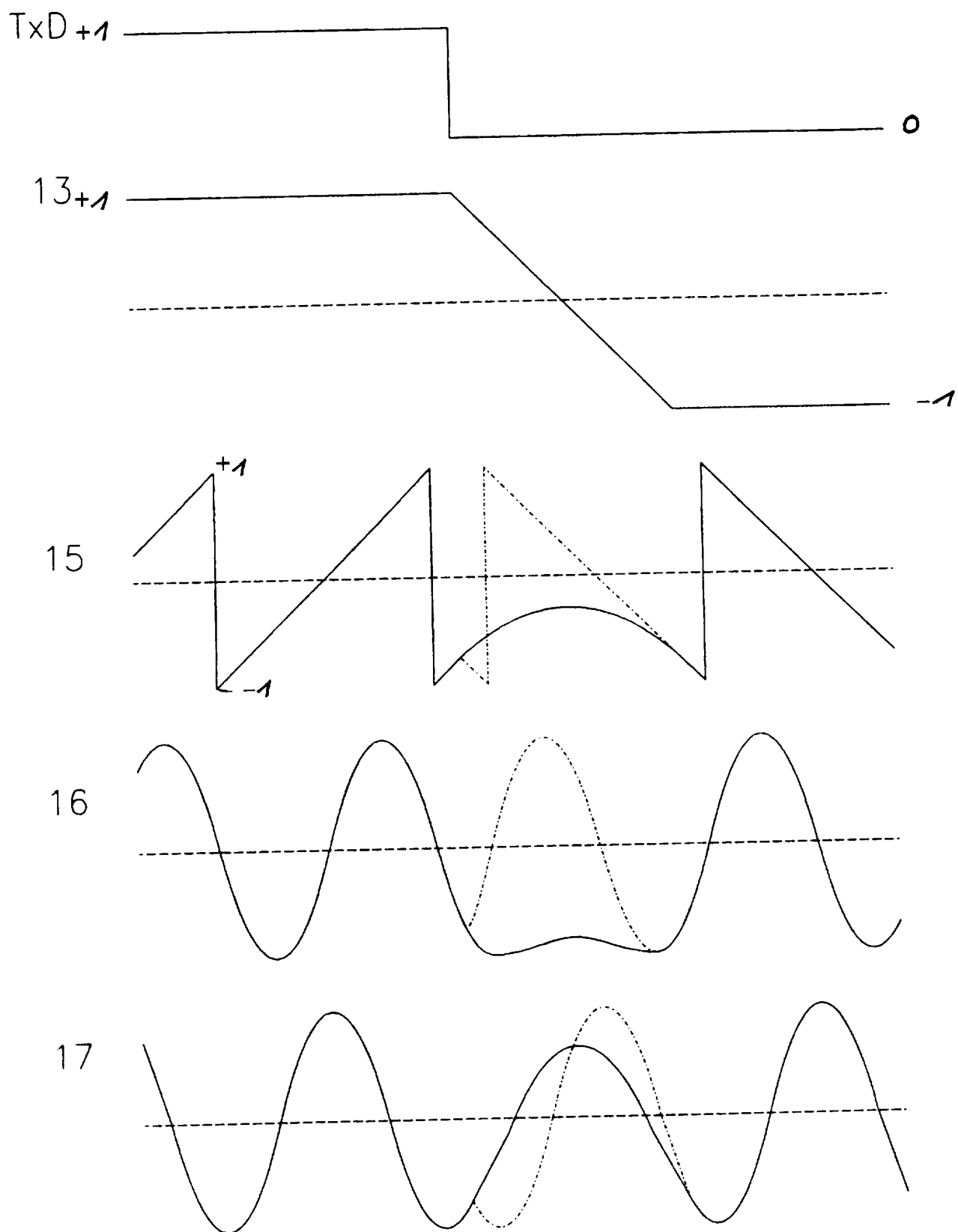


Fig. 3

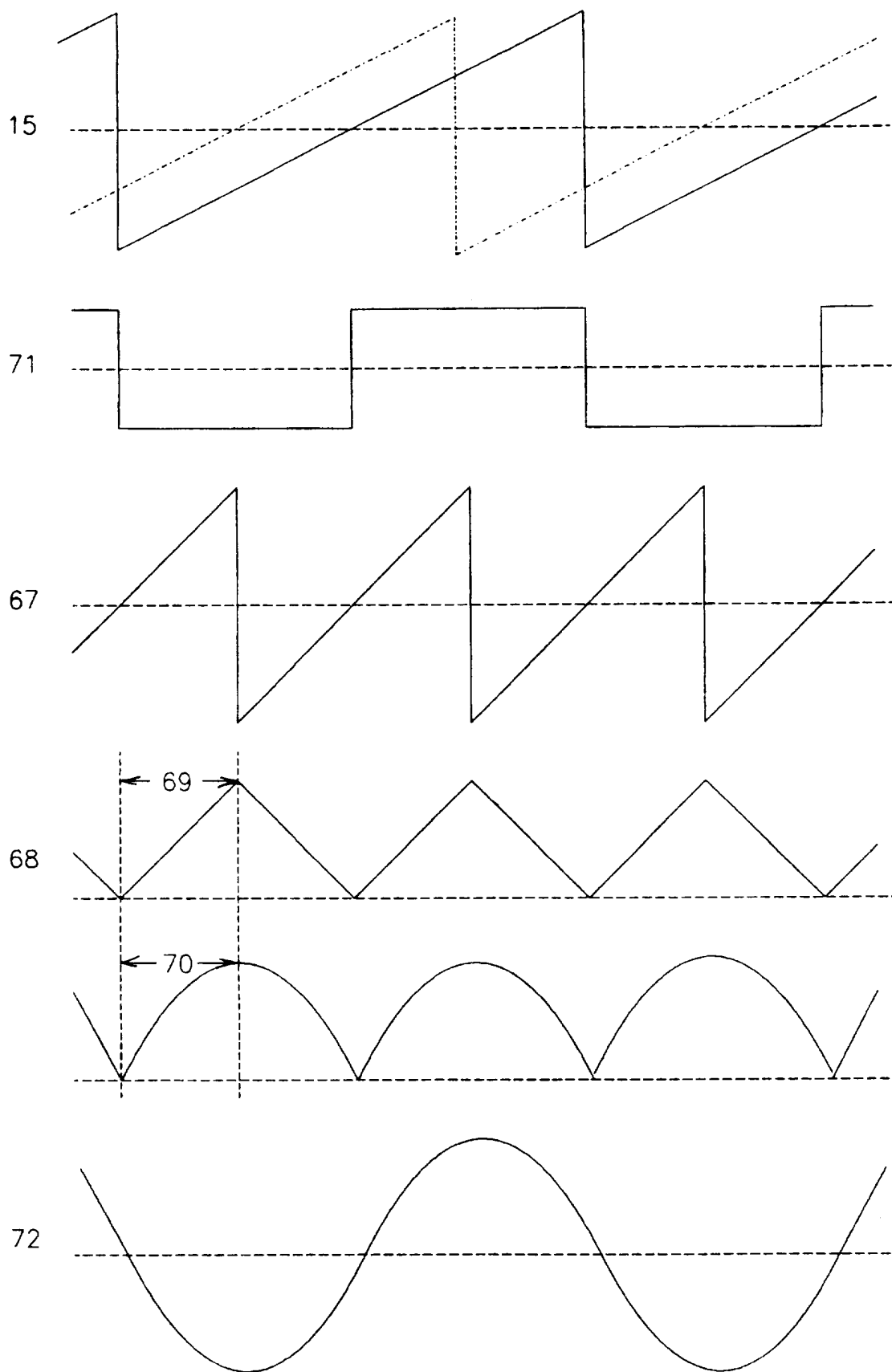


Fig. 4

Fig. 5

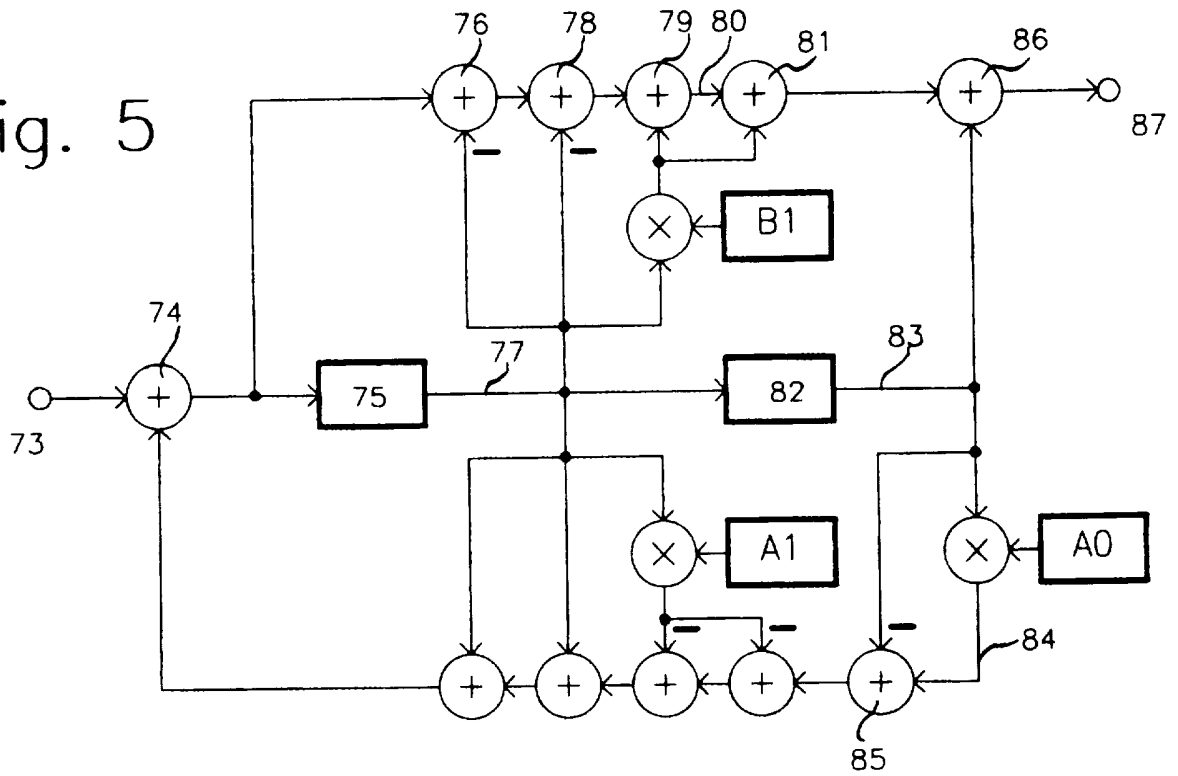
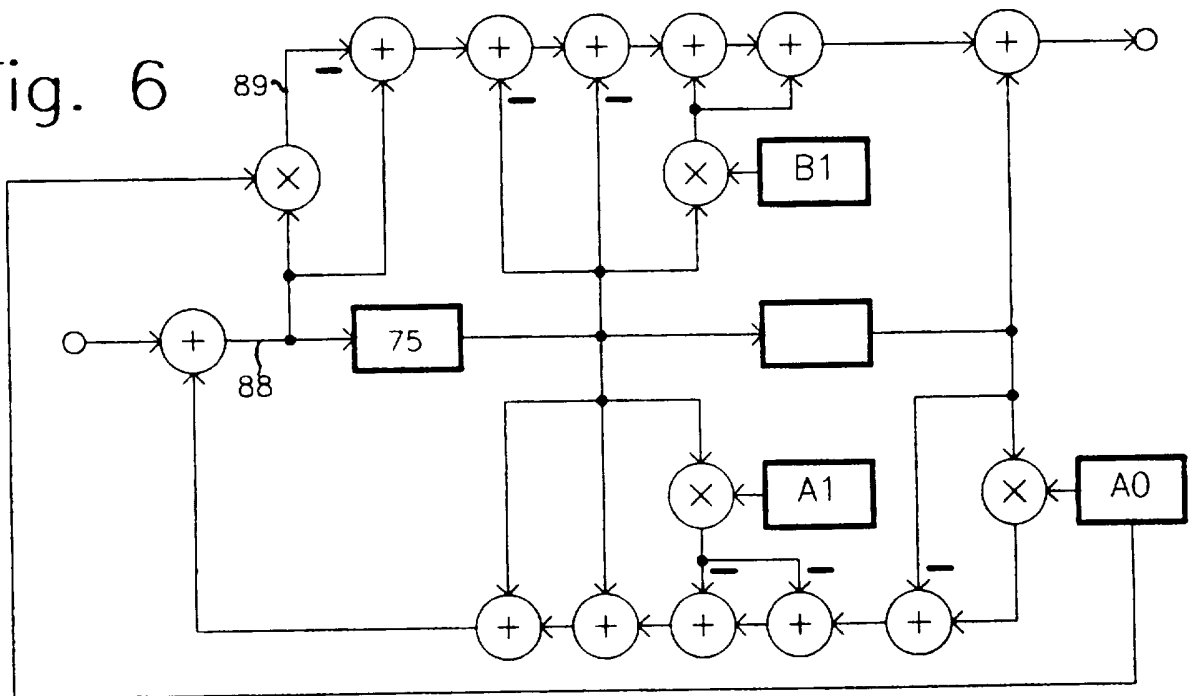


Fig. 6



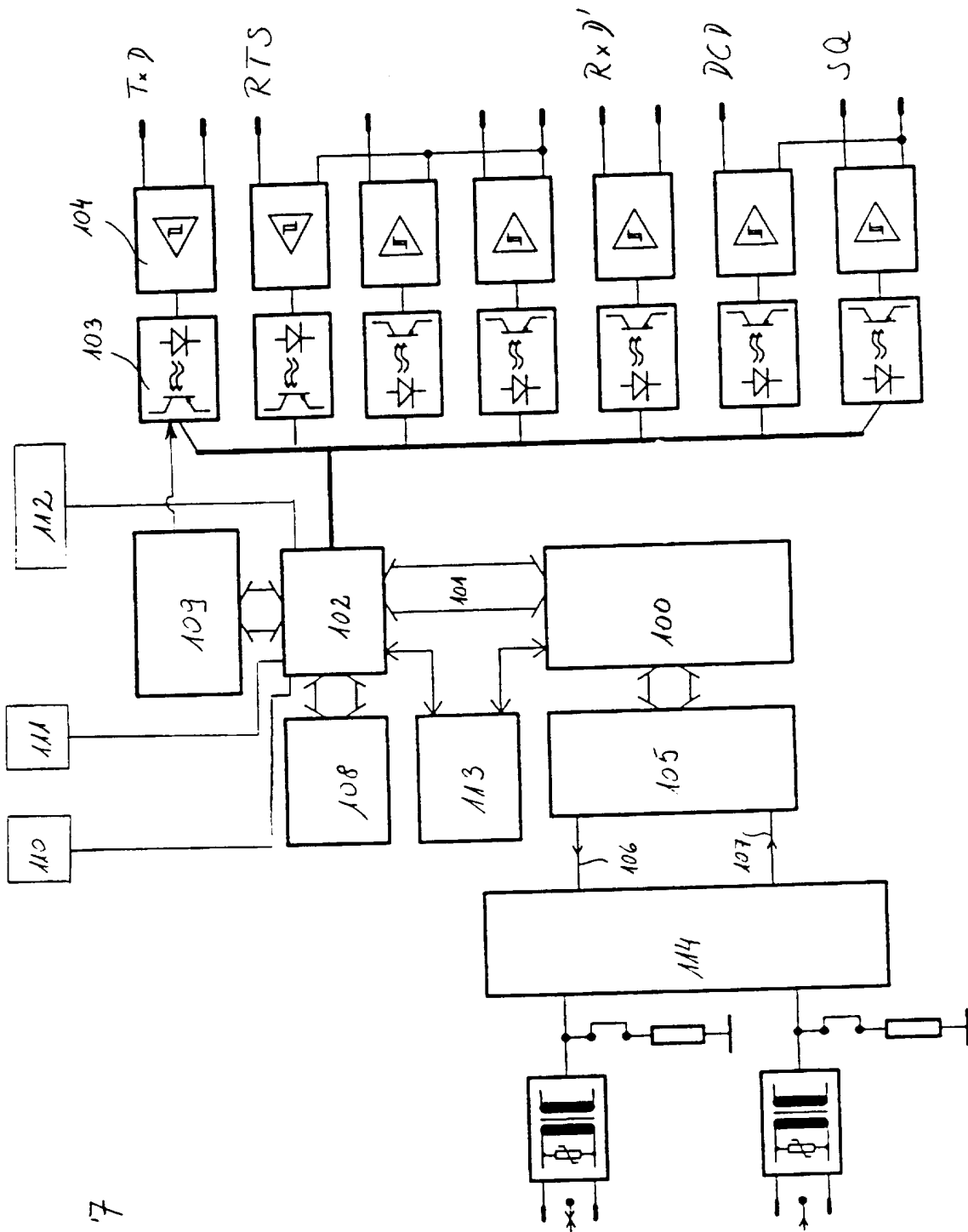


Fig. 7