

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年2月13日(13.02.2025)



(10) 国際公開番号

WO 2025/033509 A1

(51) 国際特許分類:
C23C 14/04 (2006.01)

(21) 国際出願番号: PCT/JP2024/028531

(22) 国際出願日: 2024年8月8日(08.08.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-130555 2023年8月10日(10.08.2023) JP

(71) 出願人: T O P P A N ホールディングス株式会社 (TOPPAN HOLDINGS INC.) [JP/JP]; 〒1100016 東京都台東区台東1丁目5番1号 Tokyo (JP).

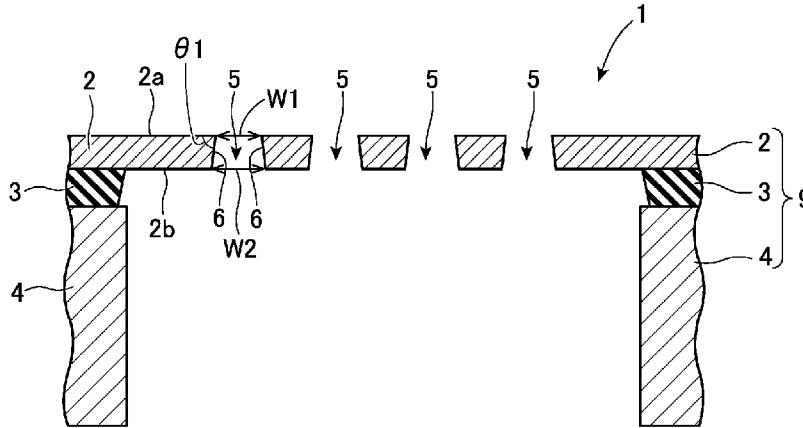
(72) 発明者: 佐野 葵(SANO Aoi); 〒1100016 東京都台東区台東1丁目5番1号 TOPPANホールディングス株式会社内 Tokyo (JP). 碓氷 数馬(USUI Kazuma); 〒1100016 東京都台東区台東1丁目5番1号 TOPPANホールディングス株式会社内 Tokyo (JP). 道浩之(MICHI Hiroyuki); 〒1100016 東京都台東区台東1丁目5番1号 TOPPANホールディングス株式会社内 Tokyo (JP). 茂木 涼真(MOTEGI Ryoma); 〒1100016 東京都台東区台東一丁目5番1号 TOPPANホールディングス株式会社内 Tokyo (JP).

(74) 代理人: インフォート弁理士法人 (INFORT PATENT FIRM); 〒1020094 東京都千代田

(54) Title: VAPOR DEPOSITION MASK AND ELECTRONIC DEVICE MANUFACTURING METHOD

(54) 発明の名称: 蒸着マスク及び、電子デバイスの製造方法

[図2]



(57) Abstract: Provided are: a vapor deposition mask capable of forming a vapor deposition film having excellent pattern dimensions; and an electronic device manufacturing method that utilizes the vapor deposition mask. This vapor deposition mask is a vapor deposition mask for depositing a vapor deposition material from a vapor deposition source onto a surface of a vapor deposition substrate through an opening, the vapor deposition mask being disposed between the vapor deposition substrate and the vapor deposition source. The vapor deposition mask is characterized: by having a first surface facing the vapor deposition substrate side and a second surface positioned on the opposite side from the first surface and facing the vapor deposition source side; in that a plurality of openings penetrating the vapor deposition mask between the first surface and the second surface are formed; in that the width of each opening is greater than 3 μm and equal to or less than 5 μm ; in that the side wall surface of the opening is inclined so that the opening width decreases from the second surface side toward the first surface side; and in that the taper angle of the opening is greater than 50°.

区 紀 尾 井 町 3 - 1 2 紀 尾 井 町 ビ ル
1 4 F Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 優れたパターン寸法を有する蒸着膜を成膜可能な蒸着マスク及び、該蒸着マスクを用いた電子デバイスの製造方法を提供する。本発明の蒸着マスクは、被蒸着基板と蒸着源との間に配置し、開口を通じて、前記蒸着源からの蒸着材料を前記非蒸着基板の表面に蒸着するための蒸着マスクであって、前記被蒸着基板側に向く第1面と、前記第1面とは反対側に位置して蒸着源側に向く第2面とを有し、前記第1面と前記第2面との間を貫通する複数の開口が形成されており、開口幅は、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下であり、前記開口の側壁面は、前記第2面側から前記第1面側に向けて開口幅が狭くなるように傾斜しており、前記開口のテーパ角は、 50° より大きい、ことを特徴とする。

明 細 書

発明の名称：蒸着マスク及び、電子デバイスの製造方法

技術分野

[0001] 本発明は、蒸着マスク及び、電子デバイスの製造方法に関する。

背景技術

[0002] 例えば、有機ＥＬディスプレイ作製でのＲＧＢ３色の塗分けなどに使用する蒸着マスクが知られている。

[0003] 特許文献１には、蒸着マスクに複数の開口を形成する際、該開口を、第１部分と第２部分とに分けて形成し、第１部分を傾斜させた構成が開示されている。ただしテーパ角は、開示されていない。

[0004] 特許文献２には、窒化シリコンで形成されたグリッド薄膜層の側壁面が傾斜面で形成された蒸着マスクが開示されている。

先行技術文献

特許文献

[0005] 特許文献１：特開２０２２－１８４７０８号公報

特許文献２：米国特許出願公開２０２０／００４４０１０号明細書

発明の概要

発明が解決しようとする課題

[0006] 半導体層に形成された開口の側壁面の傾斜により、蒸着材料が側壁面に堆積し、蒸着膜のパターン寸法が悪化する問題が生じる。

[0007] 本発明は、優れたパターン寸法を有する蒸着膜を成膜可能な蒸着マスク及び、該蒸着マスクを用いた電子デバイスの製造方法を提供することを目的とする。

課題を解決するための手段

[0008] 本実施の形態の蒸着マスクは、被蒸着基板と蒸着源との間に配置し、開口を通じて、前記蒸着源からの蒸着材料を前記非蒸着基板の表面に蒸着するための蒸着マスクであって、前記被蒸着基板側に向く第１面と、前記第１面と

は反対側に位置して蒸着源側に向く第2面とを有し、前記第1面と前記第2面との間を貫通する複数の前記開口が形成されており、開口幅は、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下であり、前記開口の側壁面は、前記第2面側から前記第1面側に向けて開口幅が狭くなるように傾斜しており、前記開口のテーパ角は、 50° より大きい、ことを特徴とする。

発明の効果

[0009] 本発明によれば、蒸着マスクの開口幅、及び開口のテーパ角を制御することで、優れたパターン寸法を有する蒸着膜を安定して形成できる。また、蒸着マスクの洗浄頻度を少なくでき、蒸着マスクの品質管理を容易に行うことができる。また、開口の目詰まりの発生を少なくでき、蒸着マスクの長寿命化を図ることができる。

図面の簡単な説明

[0010] [図1]本実施の形態の蒸着マスクの一例を示す断面図である。

[図2]図1に示す本実施の形態の蒸着マスクの一部を拡大して示した断面図である。

[図3]本実施の形態の蒸着マスクの開口の一部を拡大して示した部分拡大断面図である。

[図4]本実施の形態の蒸着マスクを使用した電子デバイスの製造方法を示す断面図である。

[図5]本実施の形態の蒸着マスクの製造方法の一例を示す工程図である。

[図6]本実施の形態の蒸着マスクの製造方法の一例を示す工程図である。

[図7]別の実施の形態の蒸着マスクの一例を示す断面図である。

[図8]別の実施の形態の蒸着マスクの一例を示す断面図である。

[図9]別の実施の形態の蒸着マスクの一例を示す断面図である。

[図10]別の実施の形態の蒸着マスクの一例を示す断面図である。

発明を実施するための形態

[0011] 以下、実施の形態について図面を参照して説明する。ただし、図面は模式的または概念的なものであり、各図面の寸法および比率等は必ずしも現実の

ものと同一とは限らない。また、図面の相互間で同じ部分を表す場合においても、互いの寸法の関係や比率が異なって表される場合もある。特に、以下に示す実施の形態は、本発明の技術思想を具体化するための構造を例示したものであって、本発明の技術思想を特定するものではない。なお、以下の説明において、同一の機能及び構成を有する要素については、同一符号を付し、重複する説明は、省略する。また、数値範囲の下限値、及び上限値については、誤差範囲を含むものとする。

[0012] <本発明に至る経緯>

バーチャルリアリティ／拡張現実(VR／AR)技術、及び、VR／AR関連市場が急速に成長している。そして、成長の進行に伴い、VR／AR分野に適したディスプレイパネルの小型化、画面解像度(PPI: Pixels Per Inch)の高画素化、高速応答化、及び高色域化が進んでおり、技術を進歩させるうえで、シリコンベースの有機発光ダイオード(OLED)マイクロディスプレイパネルの普及が、顕著となっている。

[0013] シリコンベースのOLEDマイクロディスプレイ技術は、更なる小型化や高いPPIが期待される。そして、高付加価値産業としてのARやVRに効果的に備えるためには、例えば、1000ppi以上の超高解像度のディスプレイを具現することが期待されている。それを受け、OLEDマイクロディスプレイの製造プロセスで使用するRGB塗分け用の蒸着マスクに対するニーズが高まっている。

[0014] 蒸着マスクは、蒸着膜に対応する複数の開口を備えており、蒸着膜のパターン寸法を向上させるために、蒸着マスクの開口精度が重要とされる。

[0015] 蒸着マスクは、被蒸着基板と、蒸着源との間に配置され、蒸着材料は、蒸着源から、蒸着マスクの開口を通して、被蒸着基板の表面に到達する。このとき、蒸着材料が開口の側壁面に堆積すると、開口幅が実際の幅より狭くなり、パターン寸法に優れた蒸着膜の形成が困難となる。

[0016] 特許文献1では、各開口を、開口幅が徐々に小さくなる第1部分と、開口幅が略一定の第2部分とで形成している。このような形状により、蒸着材料

が開口を塞ぐことを抑制できるとしている。しかしながら、特許文献１では、テーパ角と蒸着材料の堆積との関係性について言及していない。また、特許文献１では、例えば、 $100\mu\text{m}$ (0.1mm) 以上の、かなり広い開口幅となっており、数 μm レベルの狭い開口幅における蒸着材料の堆積について考慮されていない。

[0017] 特許文献２においても、開口幅及びテーパ角と、パターン寸法との関係性について記載されておらず示唆もされていない。

[0018] そこで、本発明者らは、鋭意研究を行った結果、開口幅及びテーパ角に着目し、蒸着膜のパターン寸法を高くできる蒸着マスクを開発するに至った。

[0019] <本実施の形態における蒸着マスク１の概要説明>

図１は、本実施の形態における蒸着マスク１の断面図である。図２は、図１に示す蒸着マスクの一部を拡大して示した断面図である。図３は、本実施の形態の蒸着マスクの開口の一部を拡大して示した部分拡大断面図である。図４は、本実施の形態の蒸着マスクを使用した電子デバイスの製造方法を示す断面図である。

[0020] 蒸着マスク１は、半導体層２と、絶縁層３と、支持基板４との積層構造であり、 SOI ($\text{Silicon on Insulator}$) 基板９により構成されることが好適である。

[0021] 半導体層２は、シリコン単結晶層であることが好ましく、活性層やメンブレン等とも呼ばれる。半導体層２の厚みを限定するものではないが、 $1\mu\text{m}$ ～ $300\mu\text{m}$ 程度である。

[0022] 図１に示すように、蒸着マスク１は、複数の開口領域１５と開口領域１５の周囲に位置する周囲領域１６とを有し、周囲領域１６では、半導体層２と、絶縁層３と、支持基板４とが積層した構造となっている。一方、開口領域１５には、半導体層２のみが配置されており、つまり、絶縁層３及び支持基板４は除去されており、さらに各開口領域１５には複数の微小な開口５が形成されている。

[0023] 図２は、図１に示す一つの開口領域１５付近を拡大して示したものである

。

図2に示すように、半導体層2は、厚み方向にて対向する第1面2aと第2面2bを備えている。第2面2b側に、絶縁層3及び支持基板4が設けられている。

[0024] 図4に示すように、第1面2aは、被蒸着基板10と対向する表面であり、第2面2bは、蒸着源11と対向する裏面である。

[0025] 図2に示すように、半導体層2には、第1面2aと第2面2bとの間を貫く複数の開口5が形成されている。図2に示すように、各開口5の開口幅は、第2面2bから第1面2aにかけて徐々に狭くなっている。よって、開口5の側壁面6は、傾斜している。

[0026] 開口5の平面パターン（半導体層2の真上から第1面2aに向けて見た形状）は、限定されるべきものではないが、例えば、矩形（正方形を含む）、矩形以外の多角形、円形、及び、楕円形などを例示できる。また、全ての開口5が同じ平面パターンであってもよいし、一部異なってもよい。また、各開口5が規則的に配列されていてもよいし、不規則な配列、或いは規則的な配列と不規則な配列とが混じっていてもよい。

[0027] 隣り合う開口5の間隔を限定するものではないが、第1面2a側から見て、該間隔は、 $1\mu\text{m}\sim 20\mu\text{m}$ 程度である。

[0028] 半導体層2の外周形状は、矩形状や円盤状のウェハであることが好ましく、直径（矩形状である場合は、1辺の長さ）を限定するものではないが、 $100\text{mm}\sim 500\text{mm}$ 程度であることが好適である。このように、半導体層2の直径が大きくなっても、各開口5を均一に形成できる。

[0029] 絶縁層3は、酸化層や窒化層を例示できるが、酸化層であることが好ましく、具体的には、酸化シリコン（ SiO_2 ）層であることが好適である。絶縁層3は、BOX層（Buried Oxide Layer）とも呼ばれる。絶縁層3の厚みを限定するものではないが、例えば、 $100\text{nm}\sim 20\mu\text{m}$ 程度である。

[0030] 図1に示す絶縁層3は、半導体層2の開口5と対向する開口領域には設け

られておらず除去されており、半導体層 2 の第 2 面 2 b において、該開口領域の周囲領域にのみ残されている。絶縁層 3 は、半導体層 2 に対するエッチングストッパとしての役割を備えており、絶縁層 3 を有することで、安定した加工を可能とする。

[0031] 図 1 に示す支持基板 4 は、半導体基板であり、例えば、シリコン基板である。支持基板 4 の厚みを限定するものではないが、例えば、 $100\mu\text{m}\sim 1000\mu\text{m}$ 程度である。

[0032] 図 1 に示すように、支持基板 4 を、半導体層 2 の第 2 面 2 b において、開口領域 1 5 の周囲領域 1 6 を囲む柱状部 1 6 a 及び外周フレーム 1 6 b として機能させることができる。よって、半導体層 2 は、支持基板 4 により張った状態を維持でき、架張処理を不要とし、静電気力を利用する静電チャックを用いて、本実施の形態の蒸着マスク 1 を被蒸着基板 1 0 に密着させることもできる。なお、図 1 に示すように、柱状部 1 6 a は、外周フレーム 1 6 b よりも内側に位置しており、これらはすべて同じ長さ（高さ）となっているが、例えば、柱状部 1 6 a の高さを、外周フレームより低くしてもよい。ただし、高さを揃えておくことでより強度を保つことができる。

[0033] また、図 1、図 2 には図示しないが、半導体層 2 の第 1 面 2 a 側の外周領域には、位置合わせ用のアライメントマークを形成できる。アライメントマークは、例えば、第 1 面 2 a に凹形状で形成でき、絶縁層 3 にまで通じる深さで形成することができる。

[0034] <本実施の形態における蒸着マスク 1 の開口 5 の詳細説明>

本実施の形態では、開口 5 の開口幅 $W1$ 、及び、開口 5 のテーパ角 $\theta 1$ を規定する。

[開口幅 $W1$ の算出方法]

図 2 で示したように、開口 5 は、第 2 面 2 b から第 1 面 2 a に向けて徐々に狭くなっており、測定箇所により、開口幅が異なる。このため、図 2 に示すように、開口幅 $W1$ を、最も狭くなる第 1 面 2 a に沿う面方向の寸法で求めた。

なお、開口幅 $W1$ は、KLA-Tencor製のeCD-2を使用して得たSEM画像より求めることができる。

[0035] [開口5のテーパ角 $\theta 1$ の算出方法]

本実施の形態では、開口5のテーパ角 $\theta 1$ を次のように求める。すなわち、図2に示すように、第1面2aに沿う面方向への開口幅 $W1$ の端部と、第2面2bに沿う面方向の開口幅 $W2$ の端部を直線で結び、該直線と第1面2aとの間の傾き角度を、開口5のテーパ角 $\theta 1$ と設定することができる。テーパ角 $\theta 1$ は、日立ハイテク製のRegulus 8220を使用して得たSEM画像より測長して求めた。

[0036] 図3は、蒸着マスク1に形成された一つの開口5を拡大して示した部分拡大断面図であり、開口5の高さ方向（半導体層2の厚み方向）の中間箇所を抜き出して示している。なお、符号は主として図示左側の開口5の側壁面6にのみ付けたが、断面形状は左右対称であり、図示右側の側壁面6も同様の構成となっている。

[0037] 図3に示すように、開口5の側壁面6は、凹凸形状で形成されている。すなわち、側壁面6には、開口5の内側方向に突き出す複数の凸状部7と、凸状部7の間に位置する凹部8とが、開口5の高さ方向に沿って連続的に繰り返し形成されている。

[0038] 図3では、2ピッチ分のみ図示して説明する。図3では、2つの凸状部7を区別すべく符号7a、7bを付した。各凸状部7a、7bから見て、第1面2a側（図示上方側）に位置する凹部8とハーフピッチを組むこととした。また、2つの凹部8を区別すべく符号8a、8bを付した。凸状部7aと凹部8aを第1ハーフピッチP1、凸状部7bと凹部8bを第2ハーフピッチP2とする。なお、ピッチとは、凸部と凸部間距離、或いは凹部と凹部間距離を指し、その半分の距離がハーフピッチと定義される。

[0039] 図3に示すように、測定範囲内の各凹部8a、8bの最も低い位置（底部A）を結ぶ近似直線T1を引いた。底部Aは、例えば、開口5の幅方向の中心線Oから見て、最も遠い位置である。近似直線T1は最小二乗法で求める

ことができる。なお、測定範囲内にイレギュラーな凹部 8 が形成されている場合（例えば、極端に底部 A が低い位置にあるなど）は、その凹部 8 を除いて近似直線 T 1 を引くことができる。

[0040] 図 3 に示すように、側壁面 6 の傾斜角 $\theta 4$ を、図 3 に示す近似直線 T 1 と第 1 面 2 a との間の傾き角度より求めることができる。

[0041] 上記したテーパ角 $\theta 1$ と傾斜角 $\theta 4$ は同じか、或いは近似するが、例えば、側壁面 6 の凹凸形状の状態やピッチの取り方によっては、近似直線 T 1 の傾きが変化し、テーパ角 $\theta 1$ と傾斜角 $\theta 4$ とが離れる可能性がある。したがって、側壁面 6 の傾きは、開口 5 のテーパ角 $\theta 1$ を測定して求めることとした。

[0042] [凹凸高さ差の算出方法]

本実施の形態では、上記した開口幅 W 1 及びテーパ角 $\theta 1$ に加えて、凹凸高さ差を求めることができる。凹凸高さ差を、以下のように求めることができる。

[0043] 図 3 に示すように、第 1 ハーフピッチ P 1 において、凸状部 7 a の最も高い位置（頂部）B を求めた。頂部 B は、開口 5 の幅方向の中心線 O から見て、最も近い位置である。そして、図 3 に示すように、頂部 B と交わるように、近似直線 T 1 に対し直交する直線 S 1 を引いた。近似直線 T 1 から頂部 B までの直線 S 1 の長さを求めた。この直線 S 1 の長さを、第 1 ハーフピッチ P 1 の凹凸高さ差 D 1 とした。

[0044] 第 2 ハーフピッチ P 2、及び他のハーフピッチについても、第 1 ハーフピッチ P 1 で求めたのと同様の方法にて凹凸高さ差を求めることができる。すなわち、近似直線 T 1 と直交し、各凸状部の頂部 B までの直線長さを求め、この直線長さを、各ピッチの凹凸高さ差とした。ちなみに図 3 には、第 2 ハーフピッチ P 2 の凹凸高さ差 D 2 が図示されている。

[0045] 以上により、複数の凹凸高さ差を求めることができる。5 ピッチ分を測定した場合には、5 個の凹凸高さ差 D_n ($n = 1 \sim 5$) が算出される。そして、これら凹凸高さ差 D_n の平均値 A v e を求めた。

[0046] 限定するものではないが、開口5の第1面2aと第2面2bの間のちょうど厚み中央に位置する中間箇所において、凹凸形状の、5ピッチ分をSEMにて測長した。なお、5ピッチに限定をするものではないが、ピッチ数が少なすぎると、パラメータノイズが大きくなり、ピッチ数が多すぎると、厚みによっては、そのピッチ数を確保できない可能性があること、また、パラメータの算出に時間を要し煩雑となるため、数ピッチから10ピッチ以内程度とすることが好ましい。本実施の形態では、基本的には、5ピッチで測定するが、それが難しい場合には、ピッチ数を、適宜設定変更できる。

[0047] また、上記したピッチの概念ではなく、SEM画像により厚み中央にて、高さが確認できる箇所を例えば、5か所測長してもよい。この場合は、高さがある箇所を凸状部とみなし、その間を凹部とみなすことができる。

[0048] なお、各凹部8a、8bの表面（或いは凸状部7a、7bの裾部ともいえる）に微細な凹凸が形成されていることがあるが、これら微細な凹凸を無視できる。例えば、波長として数nm単位、或いはそれよりも小さい微細凹凸は、カットオフして、うねり曲線を作成して、接線、及び凹凸高さ差を求めることができる。

[0049] [凹凸角度 $\theta 2$ 、 $\theta 3$ の算出方法]

本実施の形態では、側壁面6の凹凸形状を限定するに際し、上記した凹凸高さ差とともに、凹凸角度 $\theta 2$ を求めることができる。

[0050] 凹凸角度 $\theta 2$ は、図3に示すように、凸状部7aの頂部Bと、凸状部7aから見て被蒸着基板10側（図示上方側）に位置する凹部8aの最も低い（開口5の幅方向の中心線Oから見て、最も遠い）底部Aとを結ぶ直線L1と、近似直線T1との間の角度で求めることができる。また、凹凸角度 $\theta 3$ は、図3に示すように、凸状部7aの頂部Bと、凸状部7aから見て蒸着源11側（図示下方側、図4参照）に位置する凹部8bの最も低い（開口5の幅方向の中心線Oから見て、最も遠い）底部Aとを結ぶ直線L2と、近似直線T1との間の角度で求めることができる。

[0051] 凹凸角度 $\theta 2$ 、 $\theta 3$ が小さいということは、凸状部7の高さが低く（凹部

8の深さが浅く)、側壁面6のうねりが小さいことを意味する。

[0052] <本実施の形態における開口パラメータの特徴的構成について>

本実施の形態における蒸着マスク1は、

- (1) 開口幅W1が、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下であること、
- (2) 開口5の側壁面6は、蒸着源11側に向く第2面2bから、被蒸着基板10側に向く第1面2aにかけて開口幅が狭くなるように傾斜しており、開口5のテーパ角 θ_1 は、 50° より大きい、ことを特徴とする。

[0053] このように、本実施の形態では、開口幅W1を、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下の範囲とした。開口幅W1は、 $4\mu\text{m}$ 以上 $5\mu\text{m}$ 以下であることが好ましく、 $4.5\mu\text{m}$ 以上 $5\mu\text{m}$ 以下の範囲がより好ましい。これにより、半導体層2を備えた蒸着マスク1に求められるニーズを確保でき、とりわけ、OLEDマイクロディスプレイの製造プロセスで使用するRGB塗分け用の蒸着マスクとして好ましく適用できる。

[0054] 本実施の形態では、開口の側壁面6は、第2面2bから第1面2aにかけて、開口幅が狭くなるように傾斜している。これにより、所望のパターン幅W3を有する蒸着膜13を安定して形成できる。すなわち、蒸着膜13のサイズコントロールを容易にできる。また、側壁面6に堆積した蒸着材料12が側壁面6から剥がれたときに、被蒸着基板10側に飛来しにくくできる。また、製造の観点からすると、開口5の側壁面6を傾斜させることで、半導体層2に深堀エッチングにて複数の開口5を効率よく形成できる。

[0055] 一方、テーパ角 θ_1 を 90° 程度まで、すなわち側壁面6を、ほぼ垂直に形成すると、蒸着時における側壁面6の凹凸高さ差Dnの影響が大きくなると考えられる。特に、本実施の形態では、開口幅W1が数 μm と極めて狭くなっているため、凹凸高さ差Dnの平均値Ave及び最大値を極力小さくすることが必要とされる。また半導体層2の厚みとの関係もある。すなわち、半導体層2の厚みが大きくなると、側壁面6を垂直面で形成することが難しくなる。

[0056] 本実施の形態では、側壁面6の凹凸形状に左右されることなく、優れた蒸

着結果を得るために、側壁面6を傾斜させ、このとき、開口5のテーパ角 $\theta 1$ を、 50° より大きいとした。テーパ角 $\theta 1$ の上限値は、 90° より小さく、好ましくは、 88° 以下であり、より好ましくは 85° 以下である。なお、テーパ角 $\theta 1$ は $\pm 3^{\circ}$ 程度の誤差を含む。

[0057] このように、開口幅 $W 1$ 及びテーパ角 $\theta 1$ の双方を規定することで、蒸着マスク1を使用して成膜した蒸着膜のパターン幅を、蒸着マスク1の開口幅 $W 1$ の80%以上とすることが可能になる。

[0058] 図4は、本実施の形態の蒸着マスク1を、被蒸着基板10と、蒸着源11との間に配置した断面図であり、電子デバイスの製造方法の一工程を示す。

[0059] 図4に示すように、蒸着源11からの蒸着材料（蒸着粒子）12は、蒸着マスク1の開口5を通過して、被蒸着基板10の表面10aに到達し、蒸着膜13が成膜される。蒸着膜13のパターン幅 $W 3$ を測定して、開口幅 $W 1$ との比率を算出したときに、パターン幅比率（（パターン幅 $W 3$ ／開口幅 $W 1$ ） $\times 100$ （%））が、80%以上となる開口幅 $W 1$ とテーパ角 $\theta 1$ の組み合わせであれば本実施例とし、80%未満となるときの開口幅 $W 1$ とテーパ角 $\theta 1$ の組み合わせを比較例とした。

[0060] 本実施の形態の蒸着マスク1は、後述する製造方法により、側壁面6を傾斜面で形成できる。このときテーパ角 $\theta 1$ が小さくなると、側壁面6に蒸着材料12が堆積しやすくなるが、開口幅 $W 1$ に応じて、テーパ角 $\theta 1$ を規定することにより、80%以上のパターン幅比率を有する範囲を見出した。ここで、必要とするパターン比を80%以上とした理由は、80%を下回ると、所望する蒸着膜13のパターン幅 $W 3$ からのずれが大きすぎて、歩留まりの低下に繋がるためであり、また、座標位置精度など設計位置で発光すべき面積の減少に繋がり、発光素子自体の輝度低下に繋がるためであり、或いは、製品品質保証として求められる数値のためである。生産効率を上げるには、パターン幅比率を85%以上とし、好ましくは90%以上、より好ましくは95%以上とする。

[0061] 本実施の形態では、開口幅 $W 1$ が $4\mu m$ 以上 $5\mu m$ 以下で、かつテーパ角

$\theta 1$ が 60° 以上であることが好ましい。これにより、効果的に、パターン幅比率を 80% 以上にできる。また、開口幅 $W1$ が $4\mu m$ 以上 $5\mu m$ 以下で、かつテーパ角 $\theta 1$ が 70° 以上であることが好ましい。これにより、パターン幅比率が 90% 超となる実施の形態を得ることが可能になる。

[0062] なお、従来では、開口幅 $W1$ を数 μm と狭くした場合においてパターン幅比率を向上させることが可能な開口 5 のテーパ角 $\theta 1$ 及び開口幅 $W1$ の双方の組み合わせについて言及していない。

[0063] 次に、開口 5 の側壁面 6 の凹凸形状について、本実施の形態では、特に限定するものではないが、一例として、以下のように調整できる。

[0064] すなわち、凹凸高さ差 Dn の平均値 Ave は、 $0.200\mu m$ 以下であることが好ましく、 $0.180\mu m$ 以下であることがより好ましく、 $0.170\mu m$ 以下であることがさらに好ましい。また、凹凸高さ差 Dn の平均値 Ave の下限値を限定するものではないが、例えば、 $0.003\mu m$ 程度とすることができる。

[0065] 凹凸高さ差 Dn 平均値 Ave を上記範囲内にて調整することで、開口 5 の側壁面 6 への蒸着材料 12 の堆積を極力少なくでき、より効果的に、蒸着マスク 1 の洗浄回数を減らすことができ、蒸着マスク 1 の寿命を延ばすことができる。

[0066] また、凹凸高さ差 Dn の最大値は、 $0.300\mu m$ 以下であることが好ましく、 $0.250\mu m$ 以下であることがより好ましく、 $0.200\mu m$ 以下であることがさらに好ましく、 $0.100\mu m$ 以下であることが最も好ましい。凹凸高さ差 Dn の最大値は、図 3 で説明した複数のピッチについて、凹凸高さ差 Dn を求めたときの最大となる凹凸高さ差である。

[0067] また、図 3 で説明した凹凸角度 $\theta 2$ 、 $\theta 3$ は、 $0.5^\circ \sim 50^\circ$ 程度の範囲内であり、好ましくは、 45° 以下であり、より好ましくは、 40° 以下であり、さらに好ましくは 30° 以下であり、さらにより好ましくは 20° 以下であり、さらにより好ましくは 10° 以下である。凹凸角度 $\theta 2$ 、 $\theta 3$ を小さくすることで、凸状部 7 の突出高さを小さくでき、或いは、隣り合

う凸状部 7 の間隔を広くでき（凹部 8 の範囲を広くでき）、凸状部 7 の側面に蒸着材料 1 2 が堆積することを抑制できる。なお、凹凸角度 $\theta 2$ 、 $\theta 3$ の最も好ましい範囲は、 $0.5^\circ \sim 2^\circ$ 程度である。また、図 3 に示す凹凸角度 $\theta 3$ は、凹凸角度 $\theta 2$ より小さいことが好ましい。これにより、側壁面 6 への蒸着材料 1 2 の堆積を抑制することができる。

[0068] <本実施の形態における蒸着マスク 1 の製造方法について>

図 5 は、本実施の形態の蒸着マスク 1 の第一の製造方法を示す工程図である。ここで、図 5、及び後述の図 6 に示す製造過程の蒸着マスク 1 は、図 2 と同様に、ある一つの開口領域 1 5 付近のみを示しているが、実際には図 1 に示す複数の開口領域 1 5 を同時に形成していく。図 5 (a) では SOI 基板 9 を準備する。SOI 基板 9 は、半導体層 2、絶縁層 3 及び支持基板 4 の積層構造からなる。各層の材質や厚みなどは図 1 で説明したので、そちらを参照されたい。

[0069] なお、SOI 基板 9 の場合は、直径を限定するものではないが、本実施の形態では、500mm 程度にまで対応可能である。

[0070] 図 5 (b) では、半導体層 2 の表面に、マスク層 1 4 をパターン形成する。マスク層 1 4 はレジストであることが好ましく、露光現像によりパターン形成できる。マスク層 1 4 には複数の貫通孔 1 4 a を形成する。この貫通孔 1 4 a は、半導体層 2 に開口 5 を形成するための開口パターンであり、貫通孔 1 4 a の幅寸法 $W 4$ を $2\mu\text{m} \sim 6\mu\text{m}$ 程度の寸法で形成する。

[0071] 次に、図 5 (c) では、マスク層 1 4 の貫通孔 1 4 a から露出する半導体層 2 をドライエッチングする。本実施の形態では、半導体層 2 を深掘りエッチングする。いわゆるボッシュプロセスにて、例えば、 SF_6 による Si のエッチングと、 C_4F_8 によるポリマー膜の生成を繰り返して、シリコンを深く掘り、側壁保護と底部エッチングとを交互に進行させる方法を用いることが好ましい。ボッシュプロセスにより、半導体層 2 に形成される開口 5 の側壁面 6 は凹凸形状となる。

[0072] このとき、図 5 (c) に示すように、逆テーパ面を形成するように、エッ

チングガスの組成、流量、エッチングチャンバー内部圧力、高周波電源の電力等を適宜調整する。また、これらの調整により、逆テーパ面の傾斜角度（開口5のテーパ角 $\theta 1$ ）や、凹凸高さ差 Dn の制御を行うことができる。

[0073] 例えば、ドライエッチング装置で、 SF_6 ガスと C_4F_8 ガスを交互に使用しボッシュアッププロセスを実施した。 SF_6 ガスを使用してフッ素ラジカルを使用した等方性ドライエッチングを行うモードと同じガスを使用して、エッチングされる基板にバイアスを印加することにより、フッ素イオンを使用した異方性ドライエッチングを実施した。処理条件は、 SF_6 ガスを $0\sim 500\text{ sccm}$ 、 C_4F_8 ガスを $0\sim 300\text{ sccm}$ 、Platen LFを $0\sim 1500\text{ W}$ 、Coil RFを $300\sim 1500\text{ W}$ 、チャンバー圧力を $1\sim 10\text{ Pa}$ とし、各種条件を調整した。

[0074] 上記したボッシュアッププロセスにより、半導体層2には複数の開口5を深堀り形成でき、このとき、開口5の側壁面6のテーパ角 $\theta 1$ 及び凹凸高さ差を適宜調整できる。

[0075] 本実施の形態において、凹凸高さ差 Dn を小さくするには、上記したエッチング工程での条件を調整することの他に、例えば、シリコンを深堀エッチングした後、レーザー水素アニール処理により、平滑化処理(凹凸高さ差の低減処理)を行うことでも達成できる。

[0076] 次に、図5（d）に示す工程では、マスク層14を除去する。これにより、半導体層2に複数の開口5が形成されたSOI基板9が完成する。

[0077] 次に、図5（e）に示す工程では、半導体層2の表面に保護層20を形成する。これにより、半導体層2の表面全体を適切に保護できる。限定するものではないが、保護層20は、例えば、レジストフィルムである。

[0078] 次に、図5（f）に示す工程では、SOI基板9の裏面にあたる支持基板4の表面に、マスク層21を形成する。限定するものではないが、マスク層21は、レジストパターンである。図5（f）に示すように、マスク層21を半導体層2に形成された開口5と厚さ方向で対向する開口領域15には形成せず、周囲領域16（図1も参照）にのみ設ける。なお、マスク層21を

、図5（b）の工程時にマスク層14とともに形成してもよい。

[0079] そして、図5（g）に示す工程では、マスク層21に覆われていない支持基板4をドライエッチングで除去し、図5（h）に示す工程では、支持基板4を除去したことで現れる絶縁層3をウエットエッチングで除去する。このとき、半導体層2は、ウエットエッチングの影響を受けず、複数の開口5を有する形態を維持する。

[0080] そして、図5（i）に示す工程では、保護層20及びマスク層21を除去する。これにより、蒸着マスク1が完成する。

[0081] 図6は、本実施の形態の蒸着マスク1の第二の製造方法を示す工程図である。図6（a）ではSOI基板9を準備する。SOI基板9は、半導体層2、絶縁層3及び支持基板4の積層構造からなる。各層の材質や厚みなどは図1で説明したので、そちらを参照されたい。

[0082] なお、SOI基板9の場合は、直径を限定するものではないが、本実施の形態では、500mm程度にまで対応可能である。

[0083] 次に、図6（b）に示す工程では、SOI基板9の裏面にあたる支持基板4の表面にマスク層21を形成する。限定するものではないが、マスク層21は、レジストパターンである。図5（f）と同様に、マスク層21をSOI基板9の周囲領域にのみ設ける。

[0084] 次に、図6（c）に示す工程では、マスク層21に覆われていない支持基板4をドライエッチングで除去し、図6（d）に示す工程では、支持基板4を除去したことで現れる絶縁層3をウエットエッチングで除去する。

[0085] 次に、図6（e）の工程では、半導体層2の裏面にマスク層22を形成する。限定するものではないが、マスク層22をレジストパターンで形成できる。図6（e）に示すように、マスク層22に複数の開口22aを露光現像にてパターン形成する。

[0086] 次に、図6（f）の工程では、開口22aから露出する半導体層2をエッチング処理する。このエッチング処理はドライエッチングであり、限定するものではないが、フッ素化合物及び酸素を含み、さらには場合により

希ガスを含んで成るエッチングガスを用いることが好ましい。

[0087] フッ素化合物は、例えば、 CF_4 、 SF_6 、 NF_3 、 BF_3 、 PF_5 及び F_2 から1種以上を選択でき、また、希ガスは、ヘリウムやアルゴンから1種以上選択できる。

[0088] 例えば、ドライエッチング装置で、 CF_4 ガス、 O_2 ガス、及び、 Ar ガスを使用し、エッチングを実施した。処理条件は、 CF_4 ガスを10～100 sccm、 O_2 ガスを0～100 sccm、 Ar ガスを、0～200 sccm、IPCパワーを200～1000W、RIEパワーを0～1000W、及びチャンバー圧力を1～10Paとし、各種条件を調整した。

[0089] 図6（f）の工程では、半導体層2に、マスク層22側から離れるにしたがって（半導体層2の第1面2aに向けて）、徐々に幅寸法が小さくなる開口5を形成できる。これにより、開口5の側壁面6を傾斜面で形成できる。そして、図6（g）の工程では、マスク層22を除去する。これにより、蒸着マスク1が完成する。

[0090] 図5に示す製造方法、及び図6に示す製造方法のいずれにおいても、半導体層2に複数の開口5を形成でき、開口5の側壁面6を、蒸着源11側を向く半導体層2の裏面（第2面2b）から、被蒸着基板10側を向く表面（第1面2a）に向けて徐々に開口幅が狭くなるように傾斜面で形成できる。

[0091] 本実施の形態では、限定するものではないが、開口幅W1及びテーパ角 θ 1を各種ガス流量、チャンバー圧力、及びプラズマ発生源の電力等にて調整できる。

[0092] <本実施の形態における電子デバイスの製造方法>

本実施の形態では、図4に示すように、蒸着マスク1を、被蒸着基板10と蒸着源11との間に配置する。このとき、蒸着マスク1の半導体層2の第1面2a側を被蒸着基板10側に向け、半導体層2の第2面2b側を蒸着源11側に向ける。半導体層2には複数の開口5が形成されており、開口幅は、第1面2a側のほうが第2面2b側より狭くなっている。

[0093] 蒸着マスク1を、蒸着装置のホルダ（図示しない）に設置し、このとき静

電チャックにて、蒸着マスク 1 と被蒸着基板 10 とを固定できる。ホルダの軸中心を回転軸として、蒸着マスク 1 及び被蒸着基板 10 を回転させる。

[0094] 蒸着源 11 から蒸着材料（蒸着粒子）12 が蒸着マスク 1 の開口 5 を通じて、被蒸着基板 10 の表面 10a に到達し、蒸着膜 13 が成膜される。

[0095] 本実施の形態では、電子デバイスとして、OLED マイクロディスプレイパネル、液晶パネル、太陽電池などを例示でき、特に、有機電子デバイスとしての OLED マイクロディスプレイパネルの製造方法に適している。

[0096] 本実施の形態の蒸着マスク 1 を用いることで、蒸着膜 13 のパターン幅 W_3 を、開口幅 W_1 に対し 80% 以上確保でき、好ましくは、90% 以上、より好ましくは 95% 以上にできる。このように、パターン寸法に優れた蒸着膜 13 を形成できる。

[0097] <本実施の形態の蒸着マスク 1 を用いたことの効果について>

本実施の形態では、蒸着マスク 1 の開口 5 の開口幅 W_1 を、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下とし、開口 5 のテーパ角 θ_1 を、 50° より大きくすることで、蒸着膜 13 の高いパターン寸法を得ることができる。

[0098] 本実施の形態では、開口幅 W_1 を、 $4\mu\text{m}$ 以上 $5\mu\text{m}$ 以下とし、開口 5 のテーパ角 θ_1 を、 60° 以上とすることで、80% 以上のパターン幅比率を有する蒸着膜 13 を安定して形成できる。

[0099] 従来においては、開口 5 の側壁面 6 に形成された凹凸を、蒸着材料が堆積しにくい粗さ等で一律に規定していたが、テーパ角 θ_1 の調整はされていなかった。しかしながら、数 μm 単位の狭い開口幅 W_1 では、テーパ角 θ_1 の変化によりパターン幅比率が大きく変動することがわかり、したがって、従来の制御方法では、数 μm 単位の狭い開口幅に対して、高いパターン寸法を有する蒸着膜 13 を安定して形成できない。

[0100] これに対して本実施の形態では、開口幅 W_1 とテーパ角 θ_1 の 2 つのファクターを組み合わせることで、上記したように、パターン幅比率が 80% 以上のパターン幅 W_3 を有する蒸着膜 13 を安定して形成できる。

[0101] 本実施の形態の蒸着マスク 1 によれば、蒸着材料 12 の堆積を抑制でき、

蒸着マスクの洗浄頻度を少なくでき、蒸着マスクの品質管理を容易に行うことができる。また、開口の目詰まりの発生を少なくでき、蒸着マスクの長寿命化を図ることができる。

[0102] なお、実施の形態及び変形例を説明したが、他の実施の形態として、上記の実施の形態及び変形例を全体的又は部分的に組み合わせたものでもよい。

[0103] また、本発明は上記の実施の形態及び変形例に限定されるものではなく、技術的思想の趣旨を逸脱しない範囲において様々に変更、置換、変形されてもよい。さらに、技術の進歩又は派生する別技術によって、技術的思想を別の仕方で実現することができれば、その方法を用いて実施されてもよい。従って、特許請求の範囲は、技術的思想の範囲内に含まれ得る全ての実施態様をカバーしている。

[0104] 図1に示す蒸着マスク1とは異なる層構成の実施の形態について説明する。

例えば、図7に示すように、枠体状のシリコン基板30の表面にSiNやSiO₂等からなる膜31を成膜し、シリコン基板30が除去された中央領域の膜31に複数の開口32が形成された構成、或いは半導体基板（シリコン基板が好ましい）に複数の開口が形成された単層構造で構成されてもよい。膜31はCVDで形成されるが、応力制御がしやすい観点で、SiNを用いることが好ましい。

[0105] 図8から図10に示す別の実施の形態では、図1と同様に、SOI基板9を用いているが、図8では、SOI基板9の裏面側（支持基板4側、蒸着源11と対向する側）にSiN層33が形成され、図9では、SOI基板9の表面側（半導体層2側、被蒸着基板10と対向する側）にSiN層33が形成され、図10では、SOI基板9の裏面側及び表面側の双方にSiN層33が形成される。SOI基板9の表面側（半導体層2側）にSiN層33が形成される構成では、図9や図10に示すように、半導体層2と連続して開口5が形成される。

[0106] SiN層33を設けることで、蒸着マスクを応力制御しやすく、歪み等を

抑制できる。

また、SOI基板9の表面側に形成されるSiN層33は、SOI基板9の裏面側に形成されるSiN層33より薄いことが好ましい。限定されるものではないが、SOI基板9の表面側に形成されるSiN層33の膜厚は、 $0.05\mu\text{m}\sim0.5\mu\text{m}$ 程度であり、SOI基板9の裏面側に形成されるSiN層33の膜厚は、 $0.05\mu\text{m}\sim3\mu\text{m}$ 程度である。半導体層2は、支持基板4よりも薄く、しかも半導体層2には多数の開口5も形成されているため、表面側と裏面側とでバランスよく応力制御すべく、SOI基板9の表面側に形成されるSiN層33を、SOI基板9の裏面側に形成されるSiN層33より薄く形成している。

実施例

[0107] 以下、本発明の実施例及び比較例により本発明の効果を説明する。なお、本発明は、以下の実施例によって何ら限定されるものではない。

[0108] <SOI基板>

SOI基板には、支持基板 ($625\mu\text{m}$) / 絶縁層 ($0.5\mu\text{m}$) / 半導体層 ($15\mu\text{m}$ 又は $5\mu\text{m}$) を使用した。括弧書きは、厚さを示す。支持基板は、Si基板であり、半導体層は、Si層であり、絶縁層は、 SiO_2 層であった。なお、SOI基板の外径は、 200mm であった。実験では、半導体層の厚みが $15\mu\text{m}$ と、 $5\mu\text{m}$ の2種類のSOI基板を用意した。

[0109] <使用原版>

図5に示す(b)の工程、図6に示す(e)の工程で、マスク層(レジスト層)に開口パターンをi線露光にて形成するが、この開口パターンを形成する際に用いる使用原版の開口幅を $2.0\mu\text{m}\sim6.0\mu\text{m}$ の範囲内にて調整した。

[0110] <蒸着マスクの製造方法>

図5、及び図6に示す製造方法を用いて蒸着マスク1を形成した。実験では、上記の使用原版により開口幅W1を変化させた。また、半導体層2に形成される開口幅W1及び側壁面6のテーパ角 $\theta 1$ を、 SF_6 および C_4F_8 のス

イッチング条件や、ノンスイッチング条件でのガス流量、チャンバー圧力、及びプラズマ発生源の電力等にて調整した。例えば、図5(c)のドライエッチングでは、 SF_6 ガスを使用してフッ素ラジカルを使用した等方性ドライエッチングを行うモードと同じガスを使用して、エッチングされる基板にバイアスを印加することにより、フッ素イオンを使用した異方性ドライエッチングを実施した。処理条件は、 SF_6 ガスを0~500 sccm、 C_4F_8 ガスを0~300 sccm、Platen LFを0~1500W、Coil RFを300~1500W、チャンバー圧力を1~10 Paとし、各種条件を調整した。

[0111] また、図6(f)に示すドライエッチングでは、 CF_4 ガスを10~100 sccm、 O_2 ガスを0~100 sccm、Arガスを、0~200 sccm、IPCパワーを200~1000W、RIEパワーを0~1000W、及びチャンバー圧力を1~10 Paとし、各種条件を調整した。

[0112] <蒸着マスク1に形成した開口5の寸法について>

実験では、開口幅 W_1 、側壁面6のテーパ角 θ_1 、凹凸高さ差 D_n の平均値Ave、及び凹凸高さ差 D_n の最大値を求めた。図2に示すように、開口幅 W_1 は、半導体層2の第1面2aに沿う面方向の幅寸法とした。開口幅 W_1 は、KLATencor製のeCD-2を使用して得たSEM画像より求めることができる。

[0113] 凹凸高さ差 D_n やテーパ角 θ_1 は、日立ハイテック製のRegulus 8220を使用して得たSEM画像より、図2、図3で説明した方法にて求めた。図3で説明した通り、開口の高さの中間箇所において、側壁面6に形成された凹凸形状の、厚み中央の5ピッチ分を観察して求めた。凹凸高さ差 D_n 及びテーパ角 θ_1 の詳細な求め方は、図2、図3の説明箇所を参照されたい。

[0114] <蒸着パターン寸法判定について>

上記にて形成した複数の蒸着マスクを用いて、緑色発光材料Alq3(トリス(8-ヒドロキシキノリン)アルミニウム)を真空抵抗加熱蒸着法で、蒸着

マスク越しに、ガラス表面に、蒸着膜をパターン形成した。

[0115] そして蒸着膜のパターン幅 $W3$ を測定し、レーザー顕微鏡（型番VK-X210（キーエンス製））で測長し、蒸着マスクの開口幅 $W1$ に対する蒸着膜のパターン幅比率（ $(W3/W1) \times 100 (\%)$ ）を求めた。パターン幅比率が70%未満である実験例は×、パターン幅比率が70%～80%である実験例は△、パターン幅比率が80%～90%である実験例は○、パターン幅比率が90%超である実験例は◎とした。

その実験結果は以下の表1および表2に示されている。なお、表1および表2に示す「テーパ角」は、10°単位での記述としたが、これは代表値であり、全ての実験例が、各代表値から±3°の範囲内に収まっていることを確認した。

表1は、半導体層の厚みが15 μm の実験結果、表2は、半導体層の厚みが5 μm の実験結果を示している。

[0116] [表1]

実験例No.	幅寸法	テーパ角	蒸着パターン 寸法判定	側壁凹凸高さ差 (平均) (μm)	側壁凹凸高さ差 (最大) (μm)
1	3 μm	50°	×	0.176	0.342
2		60°	△	0.170	0.300
3		70°	△	0.162	0.260
4		80°	△	0.160	0.250
5	4 μm	50°	×	0.174	0.322
6		60°	○	0.171	0.297
7		70°	○	0.164	0.257
8		80°	○	0.149	0.248
9	5 μm	50°	△	0.179	0.331
10		60°	○	0.168	0.292
11		70°	◎	0.155	0.252
12		80°	◎	0.170	0.250

[0117]

[表2]

実験例No.	幅寸法	テーパ角	蒸着パターン 寸法判定	側壁凹凸高さ差 (平均) (μm)	側壁凹凸高さ差 (最大) (μm)
13	3 μm	50°	×	0.189	0.387
14		60°	△	0.175	0.300
15		70°	△	0.172	0.277
16		80°	△	0.164	0.250
17	4 μm	50°	×	0.187	0.356
18		60°	○	0.175	0.297
19		70°	○	0.161	0.276
20		80°	○	0.152	0.248
21	5 μm	50°	△	0.179	0.314
22		60°	○	0.173	0.292
23		70°	◎	0.181	0.265
24		80°	◎	0.176	0.250

[0118] 表1および表2に示すように、実験例は、No. 1～No. 24まであり、開口幅W1は、3 μm ～5 μm の範囲内とした。開口幅W1が3 μm 或いは4 μm で、テーパ角 θ_1 が50°の実験例No. 1、5、13、17は、パターン幅比率が70%未満であり、評価は×だった。また、開口幅W1が、3 μm でテーパ角 θ_1 が60°～80°の実験例2～4、14～16及び、開口幅W1が、5 μm でテーパ角 θ_1 が50°の実験例9、21は、いずれもパターン幅比率が70%～80%であり、評価は△だった。このように、パターン幅比率の評価が×或いは△となる実験例は比較例である。一方、実験例No. 6～No. 8、No. 10～No. 12、No. 18～No. 20、No. 22～No. 24は、パターン幅比率の評価が○か◎であり、実施例に該当する。

[0119] この実験から、開口幅W1を、3 μm より大きく5 μm 以下とし、かつ、テーパ角 θ_1 を50°より大きくすることで、開口5の側壁面6への蒸着材料12の堆積を抑制でき、開口幅W1に対するパターン幅W3を80%以上にできる蒸着膜を形成できることがわかった。本実施例では、半導体層2を備えた蒸着マスク1に求められるニーズを確保でき、とりわけ、OLEDマイクロディスプレイの製造プロセスで使用するRGB塗分け用の蒸着マスクとして好ましく適用すべく、開口幅W1を、4 μm 以上5 μm 以下とし、か

つテーパ角 $\theta 1$ を 60° 以上に設定した。これにより、安定してパターン幅比率が80%以上となる蒸着膜を形成できる。また、開口幅 $W1$ を、 $4.5\mu\text{m}$ 以上 $5\mu\text{m}$ 以下とし、かつテーパ角 $\theta 1$ を 70° 以上に設定することで、パターン幅比率が90%を超える蒸着膜を安定して形成できる。

[0120] また、凹凸高さ差 Dn の平均値 Ave は、 $0.200\mu\text{m}$ 以下であることが好ましく、 $0.180\mu\text{m}$ 以下であることがより好ましく、 $0.170\mu\text{m}$ 以下であることがさらに好ましいとした。また、凹凸高さ差 Dn の平均値 Ave の下限值は、 $0.100\mu\text{m}$ 以上、 $0.130\mu\text{m}$ 以上とした。

[0121] また、凹凸高さ差 Dn 最大値は、 $0.500\mu\text{m}$ 以下であることが好ましく、 $0.450\mu\text{m}$ 以下であることがより好ましく、 $0.400\mu\text{m}$ 以下であることがさらに好ましく、 $0.350\mu\text{m}$ 以下であることがさらに好ましく、 $0.300\mu\text{m}$ 以下であることが最も好ましいとした。

また、図3で説明した凹凸角度 $\theta 2$ は、 $11^\circ \sim 41^\circ$ であった。

[0122] 本出願は、2023年8月10日出願の特願2023-130555に基づく。この内容は全てここに含めておく。

請求の範囲

- [請求項1] 被蒸着基板と蒸着源との間に配置し、開口を通じて、前記蒸着源からの蒸着材料を前記非蒸着基板の表面に蒸着するための蒸着マスクであって、
- 前記被蒸着基板側に向く第1面と、前記第1面とは反対側に位置して蒸着源側に向く第2面とを有し、前記第1面と前記第2面との間を貫通する複数の開口が形成されており、
- 開口幅は、 $3\mu\text{m}$ より大きく $5\mu\text{m}$ 以下であり、
- 前記開口の側壁面は、前記第2面側から前記第1面側に向けて開口幅が狭くなるように傾斜しており、
- 前記開口のテーパ角は、 50° より大きい、
- ことを特徴とする蒸着マスク。
- [請求項2] 前記テーパ角は、 60° 以上である、
- ことを特徴とする請求項1に記載の蒸着マスク。
- [請求項3] 前記テーパ角は、 70° 以上である、
- ことを特徴とする請求項1に記載の蒸着マスク。
- [請求項4] 前記開口幅は、 $4\mu\text{m}$ 以上 $5\mu\text{m}$ 以下である、
- ことを特徴とする請求項1に記載の蒸着マスク。
- [請求項5] 前記開口幅は、前記第1面側の開口幅で規定される、
- ことを特徴とする請求項1に記載の蒸着マスク。
- [請求項6] 前記蒸着マスクは、支持基板に前記開口を有するメンブレンが支持された構成、半導体基板の単層構造、或いは、SOI基板で構成される、
- ことを特徴とする請求項1に記載の蒸着マスク。
- [請求項7] 前記メンブレンが、SiNからなることを特徴とする請求項6に記載の蒸着マスク。
- [請求項8] 前記蒸着マスクは、SOI基板で構成され、前記被蒸着基板と対向する側、或いは、蒸着源と対向する側、又は、前記被蒸着基板と対向

する側及び前記蒸着源と対向する側に、S i N層が形成される、
ことを特徴とする請求項1に記載の蒸着マスク。

[請求項9] 被蒸着基板と、蒸着源との間に、請求項1に記載の蒸着マスクを配置し、
蒸着材料を、前記開口を通じて、前記被蒸着基板の表面に蒸着する
、
ことを特徴とする電子デバイスの製造方法。

[図1]

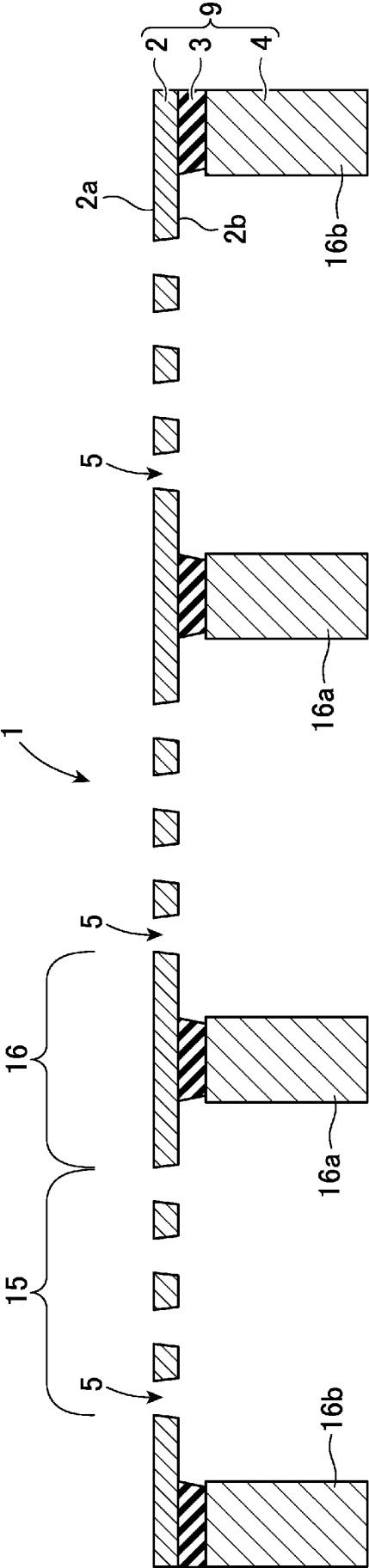
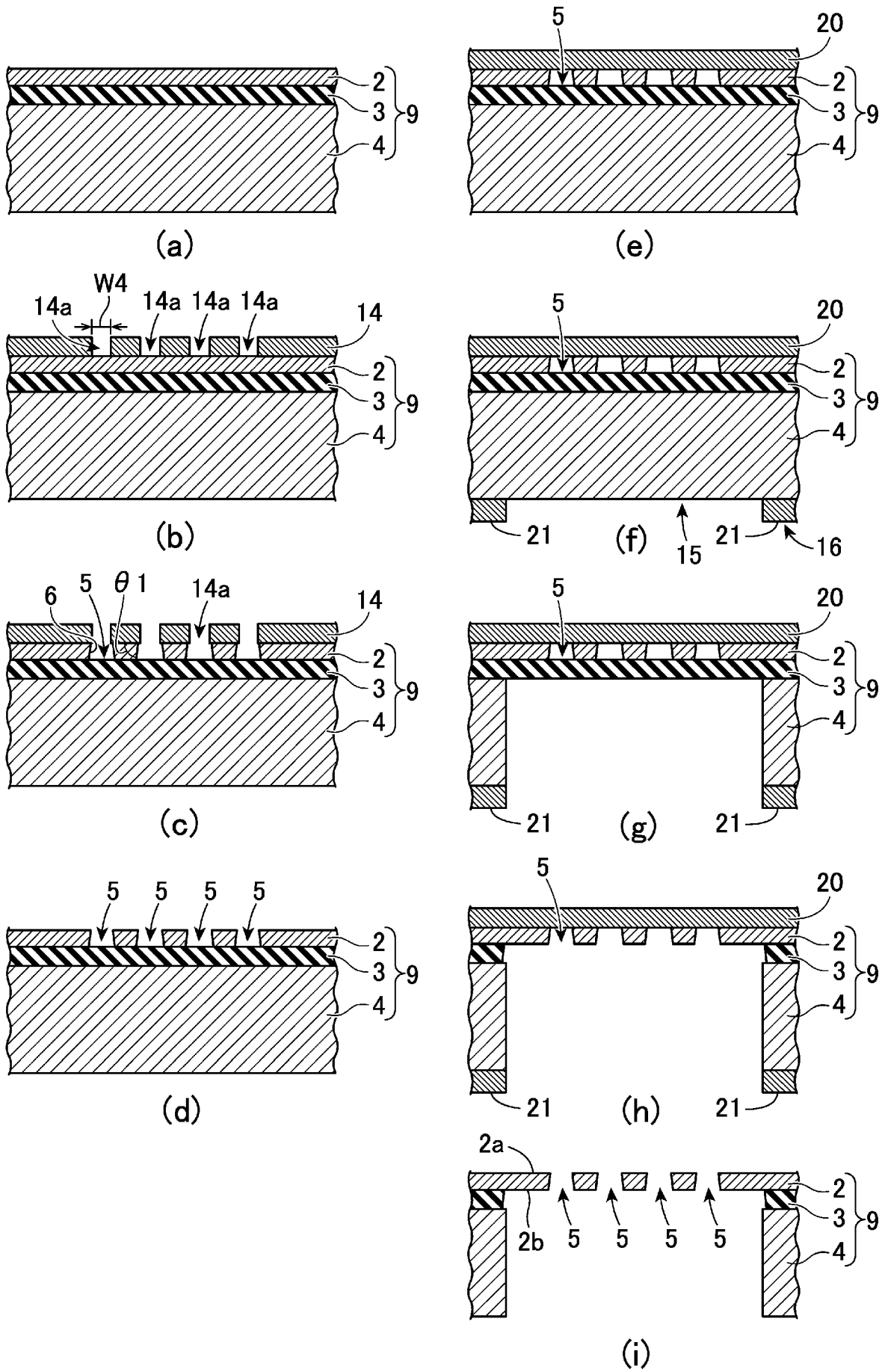
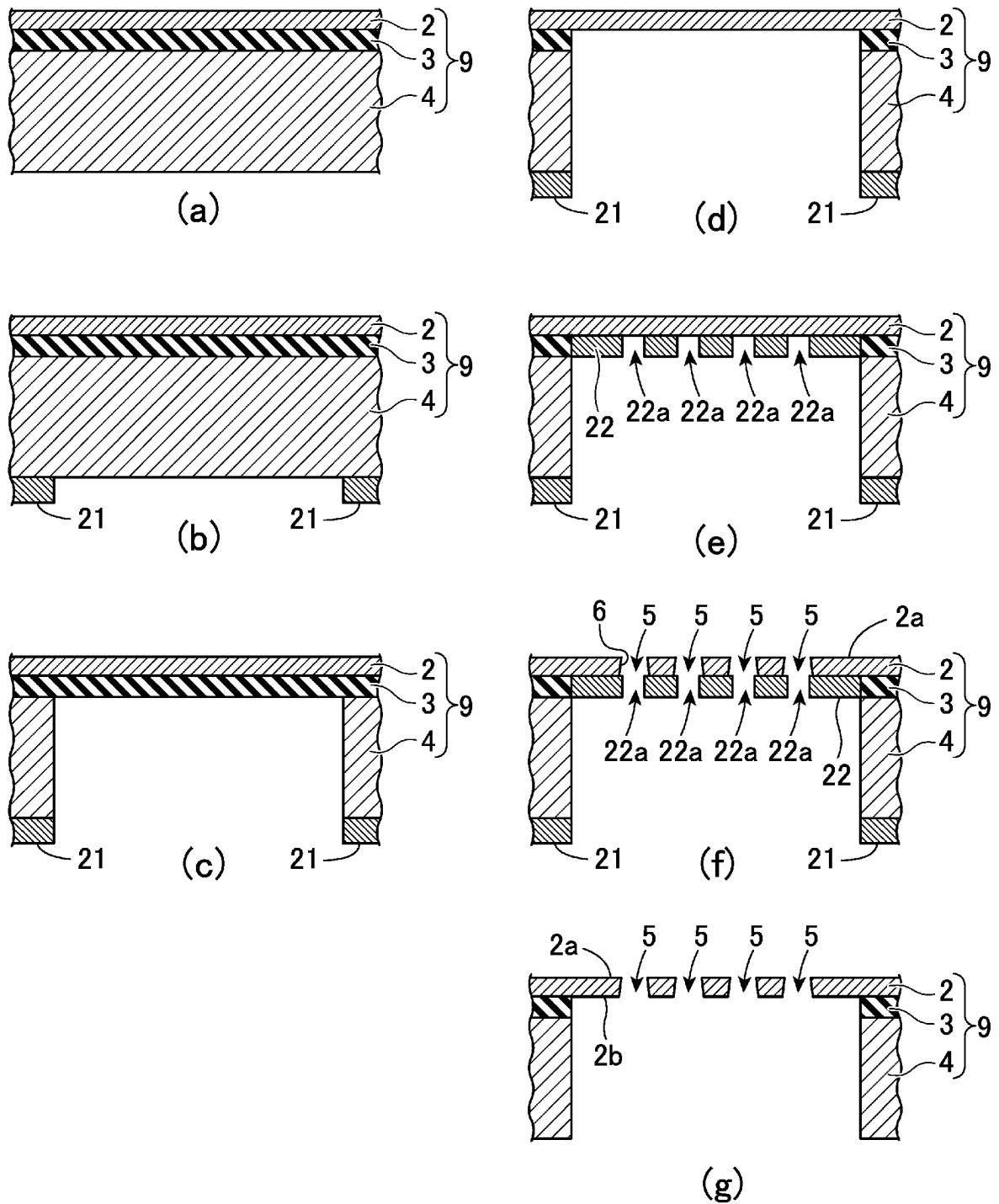


Figure 1 is a schematic diagram of a curved surface 5. The left part shows a detailed view of the surface with various points and angles. A vertical dashed line O-O' passes through the center. Points A, B, C, D1, D2, E, F, G, H, I, J, K, L, M, N, O, P, Q, R, S, T, U, V, W, X, Y, Z are marked. Angles $\theta 1$, $\theta 2$, $\theta 3$, $\theta 4$ are indicated. The right part shows a simplified view of the surface 5 with a curved line 6.

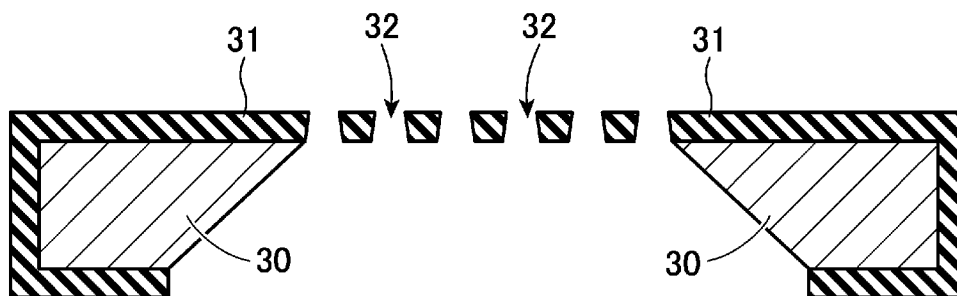
[図5]



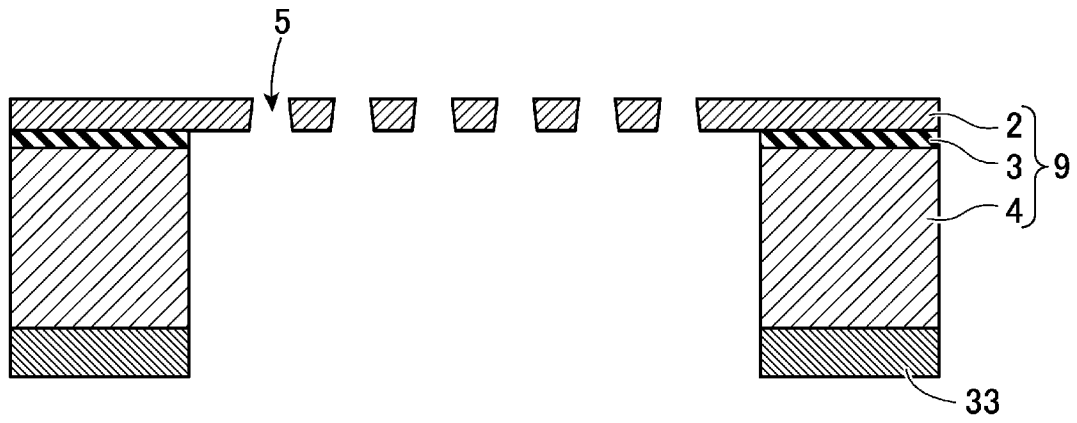
[図6]



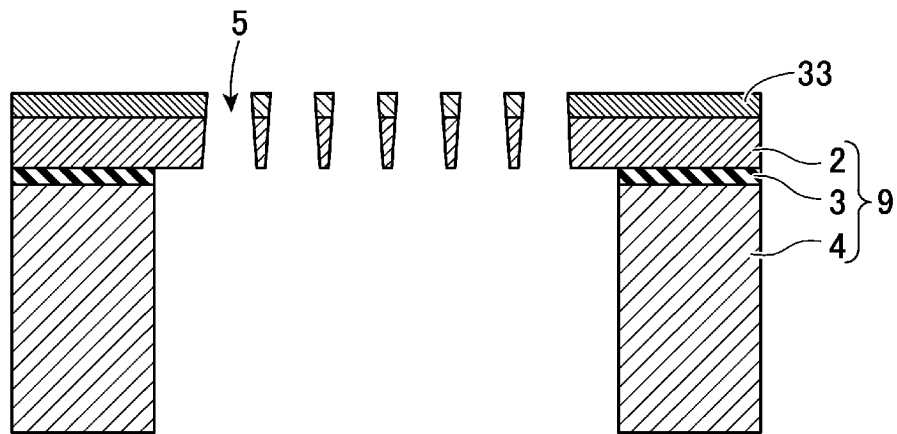
[図7]



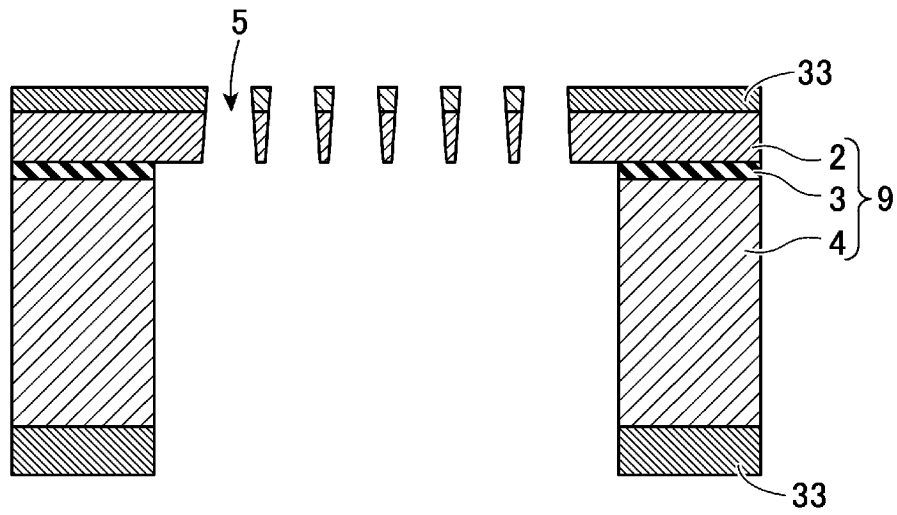
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/028531

A. CLASSIFICATION OF SUBJECT MATTER C23C 14/04 (2006.01)i FI: C23C14/04 A According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) C23C14/04 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	WO 2023/145951 A1 (DAI NIPPON PRINTING CO., LTD.) 03 August 2023 (2023-08-03) claims, paragraphs [0096]-[0375], fig. 1-51	1-6, 9 6-7 8
X Y A	JP 2020-158807 A (DAI NIPPON PRINTING CO., LTD.) 01 October 2020 (2020-10-01) claims, paragraphs [0018]-[0157], fig. 1-24	1-5, 9 6-7 8
X Y A	US 2020/0044010 A1 (SHANGHAI SEE Optronics Technology Co., Ltd.) 06 February 2020 (2020-02-06) claims, paragraphs [0008]-[0173], fig. 1-33	1-7, 9 6-7 8
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 17 October 2024		Date of mailing of the international search report 05 November 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2022-184708 A (CANON KABUSHIKI KAISHA) 13 December 2022 (2022-12-13) claims, paragraphs [0005]-[0058], fig. 1-12	6
Y	JP 2008-189990 A (SEIKO EPSON CORPORATION) 21 August 2008 (2008-08-21) claims, paragraphs [0006]-[0051], fig. 1-6	6

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/028531

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2023/145951	A1	03 August 2023	TW 202409313 A	
JP	2020-158807	A	01 October 2020	(Family: none)	
US	2020/0044010	A1	06 February 2020	WO 2018/188566 A1	
				CN 108735915 A	
JP	2022-184708	A	13 December 2022	US 2024/0084434 A1	
				claims, paragraphs [0006]- [0088], fig. 1-12	
				WO 2022/254925 A1	
JP	2008-189990	A	21 August 2008	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC））

C23C 14/04(2006.01)i

FI: C23C14/04 A

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

C23C14/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2023/145951 A1（大日本印刷株式会社）03.08.2023（2023 - 08 - 03） 請求の範囲, [0096]-[0375], [図1]-[図51]	1-6, 9
Y		6-7
A		8
X	JP 2020-158807 A（大日本印刷株式会社）01.10.2020（2020 - 10 - 01） 特許請求の範囲, [0018]-[0157], [図1]-[図24]	1-5, 9
Y		6-7
A		8
X	US 2020/0044010 A1（SHANGHAI SEE Optronics Technology Co., Ltd）06.02.2020 （2020 - 02 - 06） 請求の範囲, [0008]-[0173], 図1-33	1-7, 9
Y		6-7
A		8

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

17. 10. 2024

国際調査報告の発送日

05. 11. 2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

宮崎 園子 4G 9277

電話番号 03-3581-1101 内線 3416

様式 PCT/ISA/210（第2ページ）（2022年7月）

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2022-184708 A (キヤノン株式会社) 13.12.2022 (2022 - 12 - 13) 特許請求の範囲, [0005]-[0058], [図1]-[図12]	6
Y	JP 2008-189990 A (セイコーエプソン株式会社) 21.08.2008 (2008 - 08 - 21) 特許請求の範囲, [0006]-[0051], [図1]-[図6]	6

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/028531

引用文献			公表日	パテントファミリー文献			公表日
WO	2023/145951	A1	03.08.2023	TW	202409313	A	
JP	2020-158807	A	01.10.2020	(ファミリーなし)			
US	2020/0044010	A1	06.02.2020	WO	2018/188566	A1	
				CN	108735915	A	
JP	2022-184708	A	13.12.2022	US	2024/0084434	A1	
				請求の範囲, [0006]-[0088], 図1-12			
				WO	2022/254925	A1	
JP	2008-189990	A	21.08.2008	(ファミリーなし)			