202427765

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202427765 A

(43)公開日： 中華民國 113 (2024) 年 07 月 01 日

(21)申請案號：112150316 (22)申請日： 中華民國 112 (2023) 年 12 月 22 日

(51)Int. Cl.： *H01L27/105 (2023.01)* *H01L29/78 (2006.01)*

(30)優先權：2022/12/28 日本 2022-211400

2023/01/20 日本 2023-007422

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY LABORATORY CO., LTD. (JP)

日本

(72)發明人：神長正美 JINTYOU, MASAMI (JP) ；島行德 SHIMA, YUKINORI (JP) ；中田昌孝 NAKADA, MASATAKA (JP) ；肥塚純一 KOEZUKA, JUNICHI (JP) ；岡崎健一 OKAZAKI, KENICHI (JP)

(74)代理人：林怡芳；童啓哲

申請實體審查：無 申請專利範圍項數：14 項 圖式數：43 共 206 頁

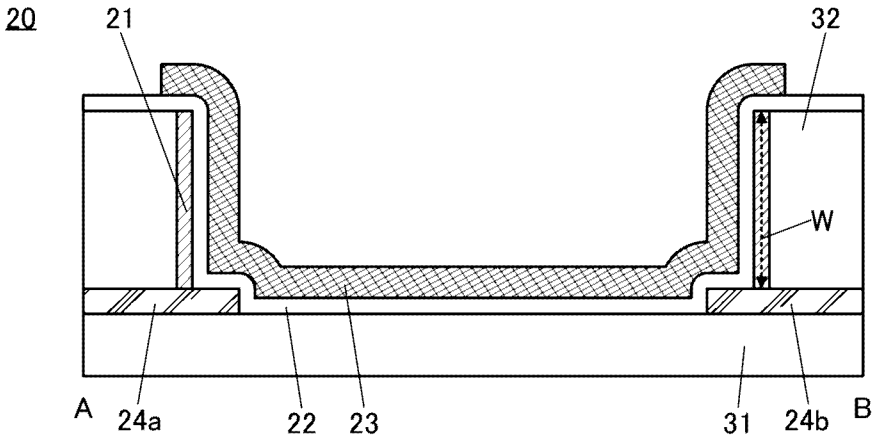
(54)名稱

半導體裝置

(57)摘要

提供一種佔有面積小的半導體裝置。該半導體裝置包括第一絕緣層、第二絕緣層以及電晶體，電晶體包括半導體層、閘極絕緣層、閘極電極、源極電極及汲極電極，源極電極及汲極電極設置於第一絕緣層上，第二絕緣層具有到達第一絕緣層且與源極電極的一部分及汲極電極的一部分重疊的開口，半導體層以與第二絕緣層的開口中的側面、第一絕緣層的開口中的頂面以及源極電極的頂面及汲極電極的頂面接觸的方式設置，閘極絕緣層位於半導體層、源極電極及汲極電極上，閘極電極與開口重疊且位於閘極絕緣層上。

指定代表圖：



符號簡單說明：

20:電晶體

21:半導體層

22:閘極絕緣層

23:閘極電極

24a:源極電極

24b:汲極電極

31:絕緣層

32:絕緣層

【圖1B】

【發明摘要】

【中文發明名稱】　半導體裝置

【中文】

提供一種佔有面積小的半導體裝置。該半導體裝置包括第一絕緣層、第二絕緣層以及電晶體，電晶體包括半導體層、閘極絕緣層、閘極電極、源極電極及汲極電極，源極電極及汲極電極設置於第一絕緣層上，第二絕緣層具有到達第一絕緣層且與源極電極的一部分及汲極電極的一部分重疊的開口，半導體層以與第二絕緣層的開口中的側面、第一絕緣層的開口中的頂面以及源極電極的頂面及汲極電極的頂面接觸的方式設置，閘極絕緣層位於半導體層、源極電極及汲極電極上，閘極電極與開口重疊且位於閘極絕緣層上。

【指定代表圖】　圖1B

【代表圖之符號簡單說明】

20：電晶體

21：半導體層

22：閘極絕緣層

23：閘極電極

24a：源極電極

24b：汲極電極

31：絕緣層

32：絕緣層

【發明說明書】

【中文發明名稱】　半導體裝置

【技術領域】

【0001】本發明的一個實施方式係關於一種半導體裝置及其製造方法。本發明的一個實施方式係關於一種電晶體及其製造方法。本發明的一個實施方式係關於一種包括半導體裝置的顯示裝置。

【0002】注意，本發明的一個實施方式不限定於上述技術領域。作為本發明的一個實施方式的技術領域的一個例子，可以舉出半導體裝置、顯示裝置、發光裝置、蓄電裝置、記憶體裝置、電子裝置、照明設備、輸入裝置（例如，觸控感測器）、輸入輸出裝置（例如，觸控面板）以及上述裝置的驅動方法或製造方法。

【0003】在本說明書等中，半導體裝置是指利用半導體特性的裝置以及包括半導體元件（電晶體、二極體、光電二極體等）的電路及包括該電路的裝置等。此外，半導體裝置是指能夠利用半導體特性而發揮作用的所有裝置。例如，作為半導體裝置的例子，有積體電路、具備積體電路的晶片、封裝中容納有晶片的電子構件。此外，有時記憶體裝置、顯示裝置、發光裝置、照明設備以及電子裝置等本身是半導體裝置，或者包括半導體裝置。

【先前技術】

【0004】包括電晶體的半導體裝置被廣泛地應用於電子裝置。近年來，顯示裝置的用途不斷多樣化，例如，可攜式資訊終端、電視機（也稱為電視接收器）、數位看板（Digital Signage：電子看板）及 PID（Public Information

Display：公共資訊顯示器）等中都使用有顯示裝置。作為顯示裝置，例如舉出包括有機 EL（Electro Luminescence）元件或發光二極體（LED：Light Emitting Diode）的顯示裝置、包括液晶元件的顯示裝置、以電泳方式進行顯示的電子紙。

【0005】在顯示裝置中，藉由縮小電晶體的佔有面積，可以縮小像素尺寸，因此可以提高清晰度。此外，藉由縮小電晶體的佔有面積，可以提高開口率。因此，微型電晶體被要求。

【0006】作為需要高清晰顯示裝置的設備，例如面向虛擬實境（VR：Virtual Reality）、擴增實境（AR：Augmented Reality）、替代實境（SR：Substitutional Reality）以及混合實境（MR：Mixed Reality）的設備的開發很活躍。

【0007】在專利文獻 1 中公開了一種使用有機 EL 元件的高清晰顯示裝置。

【0008】

[專利文獻 1]國際專利申請公開第 2016/038508 號

【發明內容】

【0009】本發明的一個實施方式的目的之一是提供一種微細的電晶體。另外，本發明的一個實施方式的目的之一是提供一種通道長度長的電晶體。另外，本發明的一個實施方式的目的之一是提供一種通道長度長的電晶體及通道長度短的電晶體。另外，本發明的一個實施方式的目的之一是提供一種電特性良好的電晶體。另外，本發明的一個實施方式的目的之一是提供一種佔有面積小的半導體裝置。另外，本發明的一個實施方式的目的之一是提供一種佈線電

阻低的半導體裝置。另外，本發明的一個實施方式的目的之一是提供一種功耗低的半導體裝置或顯示裝置。另外，本發明的一個實施方式的目的之一是提供一種可靠性高的電晶體、半導體裝置或顯示裝置。另外，本發明的一個實施方式的目的之一是提供一種高清晰的顯示裝置。另外，本發明的一個實施方式的目的之一是提供一種生產率高的半導體裝置或顯示裝置的製造方法。另外，本發明的一個實施方式的目的之一是提供一種新穎的電晶體、半導體裝置、顯示裝置或它們的製造方法。

【0010】注意，這些目的的記載並不妨礙其他目的的存在。本發明的一個實施方式並不需要實現所有上述目的。可以從說明書、圖式、申請專利範圍的記載中抽取上述目的以外的目的。

【0011】本發明的一個實施方式是一種半導體裝置，包括：第一絕緣層；第二絕緣層；以及電晶體，其中，電晶體包括半導體層、閘極絕緣層、第一閘極電極、源極電極及汲極電極，源極電極及汲極電極設置於第一絕緣層上，第二絕緣層具有到達第一絕緣層且與源極電極的一部分及汲極電極的一部分重疊的開口，半導體層以與第二絕緣層的開口中的側面、第一絕緣層的開口中的頂面、源極電極的頂面及汲極電極的頂面接觸的方式設置，閘極絕緣層位於半導體層、源極電極及汲極電極上，並且，第一閘極電極與開口重疊且位於閘極絕緣層上。

【0012】在上述半導體裝置中，較佳的是，半導體層在開口中覆蓋源極電極和汲極電極中的一者或兩者。

【0013】在上述半導體裝置中，較佳的是，第一絕緣層與閘極絕緣層具有在開口的底部接觸的部分。

【0014】在上述半導體裝置中，較佳的是，半導體層的頂面及第二絕緣層的頂面與閘極絕緣層接觸。

【0015】在上述半導體裝置中，較佳的是，還包括第二閘極電極，其中第二閘極電極被第二絕緣層覆蓋，並且第二絕緣層的一部分位於第二閘極電極的側面與半導體層之間。在上述半導體裝置中，較佳的是，在源極電極及汲極電極與第二閘極電極之間包括第三絕緣層。

【0016】在上述半導體裝置中，較佳的是，開口的輪廓形狀為圓形、橢圓形、帶圓角的四角形、正多角形、正多角形以外的多角形、凹多角形、帶圓角的多角形或組合直線與曲線的閉曲線中的任意個。

【0017】在上述半導體裝置中，較佳的是，開口包括多個延伸部及至少一個以上的彎曲部，延伸部具有在俯視時延伸在一個方向上的形狀，並且延伸部的一個與延伸部的另一個藉由彎曲部連接。

【0018】本發明的另一個實施方式是一種半導體裝置，包括：第一絕緣層；第二絕緣層；第一電晶體；以及第二電晶體，其中，第一電晶體包括第一半導體層、第一閘極絕緣層、第一閘極電極、第一源極電極及第一汲極電極，第一源極電極及第一汲極電極設置於第一絕緣層上，第二絕緣層具有到達第一絕緣層且與第一源極電極的一部分及第一汲極電極的一部分重疊的第一開口，第一半導體層以與第二絕緣層的第一開口中的側面、第一絕緣層的第一開口中的頂面以及第一源極電極的頂面及第一汲極電極的頂面接觸的方式設置，第一閘極絕緣層位於第一半導體層、第一源極電極及第一汲極電極上，第一閘極電極與第一開口重疊且位於第一閘極絕緣層上，第二電晶體包括第二半導體層、第一閘極絕緣層、第二閘極電極、第二源極電極及第二汲極電極，第二源極電極的高度與第二汲極電極的高度不同，第二絕緣層具有到達第二源極電極和第

二汲極電極中的一個的第二開口，第二源極電極和第二汲極電極中的另一個設置於第二絕緣層上，第二半導體層以與第二絕緣層的第二開口中的側面、第二源極電極和第二汲極電極中的一個的頂面以及第二源極電極和第二汲極電極中的另一個的側面接觸的方式設置，第一閘極絕緣層位於第二半導體層、第二源極電極及第二汲極電極上，並且，第二閘極電極與第二開口重疊且位於第一閘極絕緣層上。

【0019】在上述半導體裝置中，較佳的是，第一半導體層在第一開口中覆蓋第一源極電極且覆蓋第一汲極電極。

【0020】在上述半導體裝置中，較佳的是，第一絕緣層與第一閘極絕緣層具有在第一開口的底部接觸的部分。

【0021】在上述半導體裝置中，較佳的是，第一半導體層的頂面及第二絕緣層的頂面與第一閘極絕緣層接觸。

【0022】在上述半導體裝置中，較佳的是，第一開口的輪廓形狀為圓形、橢圓形、帶圓角的四角形、正多角形、正多角形以外的多角形、凹多角形、帶圓角的多角形或組合直線與曲線的閉曲線中的任意個。

【0023】在上述半導體裝置中，較佳的是，第一開口包括多個延伸部及至少一個以上的彎曲部，延伸部具有在俯視時延伸在一個方向上的形狀，並且延伸部的一個與延伸部的另一個藉由彎曲部連接。

【0024】根據本發明的一個實施方式可以提供一種微細的電晶體。另外，根據本發明的一個實施方式可以提供一種通道長度長的電晶體。另外，根據本發明的一個實施方式可以提供一種通道長度長的電晶體及通道長度短的電晶體。另外，根據本發明的一個實施方式可以提供一種電特性良好的電晶體。另外，根據本發明的一個實施方式可以提供一種佔有面積小的半導體裝置。另

外，根據本發明的一個實施方式可以提供一種佈線電阻低的半導體裝置。另外，根據本發明的一個實施方式可以提供一種功耗低的半導體裝置或顯示裝置。另外，根據本發明的一個實施方式可以提供一種可靠性高的電晶體、半導體裝置或顯示裝置。另外，根據本發明的一個實施方式可以提供一種高清晰的顯示裝置。另外，根據本發明的一個實施方式可以提供一種生產率高的半導體裝置或顯示裝置的製造方法。另外，根據本發明的一個實施方式可以提供一種新穎的電晶體、半導體裝置、顯示裝置或它們的製造方法。

【0025】注意，這些效果的記載並不妨礙其他效果的存在。本發明的一個實施方式並不需要具有所有上述效果。可以從說明書、圖式、申請專利範圍的記載中抽取上述效果以外的效果。

【圖式簡單說明】

【0026】

[圖 1A]是電晶體的立體示意圖。[圖 1B]是電晶體的剖面示意圖。

[圖 2A]是電晶體的立體示意圖。[圖 2B]是電晶體的剖面示意圖。

[圖 3A]及[圖 3B]是電晶體的立體示意圖。

[圖 4A]及[圖 4B]是電晶體的立體示意圖。

[圖 5A]及[圖 5B]是電晶體的立體示意圖。

[圖 6A]是電晶體的俯視示意圖。[圖 6B]是電晶體的剖面示意圖。

[圖 7A]是電晶體的立體示意圖。[圖 7B]是電晶體的俯視示意圖。

[圖 8A]至[圖 8E]是電晶體的俯視示意圖。

[圖 9A]是示出半導體裝置的一個例子的俯視圖。[圖 9B]是示出半導體裝置的一個例子的剖面圖。

[圖 10A]是示出半導體裝置的一個例子的俯視圖。[圖 10B]是示出半導體裝置的一個例子的剖面圖。

[圖 11A]是示出半導體裝置的一個例子的俯視圖。[圖 11B]是示出半導體裝置的一個例子的剖面圖。

[圖 12A]至[圖 12C]是示出半導體裝置的一個例子的剖面圖。

[圖 13A]是示出半導體裝置的一個例子的俯視圖。[圖 13B]是示出半導體裝置的一個例子的剖面圖。

[圖 14A]是示出半導體裝置的一個例子的俯視圖。[圖 14B]是示出半導體裝置的一個例子的剖面圖。

[圖 15A]是示出半導體裝置的一個例子的俯視圖。[圖 15B]是示出半導體裝置的一個例子的剖面圖。

[圖 16A]及[圖 16B]是示出半導體裝置的一個例子的剖面圖。

[圖 17A]至[圖 17E]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 18A]至[圖 18D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 19A]至[圖 19D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 20A]及[圖 20B]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 21A]及[圖 21B]是示出半導體裝置的製造方法的一個例子的俯視圖。

[圖 22A]及[圖 22B]是示出半導體裝置的製造方法的一個例子的俯視圖。

[圖 23A]是示出顯示裝置的一個例子的立體圖。[圖 23B]是示出顯示裝置的一個例子的方塊圖。

[圖 24A]是閂鎖電路的電路圖。[圖 24B]是反相器電路的電路圖。

[圖 25A]及[圖 25B]是像素電路的電路圖。[圖 25C]是示出像素電路的一個例子的剖面圖。

[圖 26]是示出像素電路的一個例子的剖面圖。

[圖 27]是示出顯示裝置的結構例子的剖面示意圖。

[圖 28A]及[圖 28B]是說明電子裝置的結構例子的圖。

[圖 29A]及[圖 29B]是說明電子裝置的結構例子的圖。

[圖 30A]及[圖 30B]是說明顯示裝置的結構例子的圖。

[圖 31]是說明顯示裝置的結構例子的圖。

[圖 32A]至[圖 32C]是顯示模組的立體圖。

[圖 33A]及[圖 33B]是說明顯示裝置的結構例子的圖。

[圖 34A]至[圖 34D]是說明顯示裝置的結構例子的圖。

[圖 35A]至[圖 35D]是說明顯示裝置的結構例子的圖。

[圖 36A]及[圖 36B]是說明顯示裝置的結構例子的圖。

[圖 37A]至[圖 37D]是說明顯示裝置的結構例子的圖。

[圖 38A]至[圖 38C]是說明顯示裝置的結構例子的圖。

[圖 39A]至[圖 39F]是示出電子裝置的一個例子的圖。

[圖 40A]至[圖 40G]是示出電子裝置的一個例子的圖。

[圖 41A]是說明副顯示部的圖。[圖 41B1]至[圖 41B7]是說明像素的結構例子的圖。

[圖 42A]至[圖 42G]是說明像素的結構例子的圖。

[圖 43A]至[圖 43D]是說明發光器件的結構例子的圖。

【實施方式】

【0027】參照圖式對實施方式進行詳細說明。注意，本發明不侷限於以下說明，而所屬技術領域的通常知識者可以很容易地理解一個事實就是其方式及

詳細內容在不脫離本發明的精神及其範圍的情況下可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅限定在以下所示的實施方式所記載的內容中。

【0028】注意，在下面說明的發明結構中，在不同的圖式中共用相同的符號來顯示相同的部分或具有相同功能的部分，而省略反復說明。此外，當表示具有相同功能的部分時有時使用相同的陰影線，而不特別附加元件符號。

【0029】此外，在本說明書等中，在多個要素使用同一符號並且需要區分它們時，有時對符號附加“_1”、“[n]”、“[m，n]”等用於識別的符號。此外，在圖式等中，在對符號附加“_1”，“[n]”，“[m，n]”等用於識別的符號的情況下，如果不需要在本說明書等中區分它們，有時不附加“_1”，“[n]”，“[m，n]”等用於識別的符號。

【0030】為了便於理解，有時圖式中示出的各構成的位置、大小及範圍等並不表示其實際的位置、大小及範圍等。因此，所公開的發明並不必然限於圖式中公開的位置、大小及範圍等。

【0031】在本說明書等中，為了方便起見，附加了“第一”、“第二”等序數詞，而其並不限制組件的個數或組件的順序（例如，製程順序或疊層順序）。此外，在本說明書中的某一部分對組件附加的序數詞與在本說明書中的其他部分或申請專利範圍對該組件附加的序數詞有時不一致。

【0032】另外，根據情況或狀態，可以互相調換“膜”和“層”。例如，可以將“導電層”變換為“導電膜”。此外，可以將“絕緣膜”變換為“絕緣層”。

【0033】電晶體是半導體元件的一種，並且可以實現放大電流或電壓的功能、控制導通或非導通的切換工作等。本說明書等中的電晶體包括 IGFET

（Insulated Gate Field Effect Transistor：絕緣閘場效電晶體）和薄膜電晶體（TFT：Thin Film Transistor）。

【0034】在採用不同極性的電晶體或者電路工作中的電流方向變化的情況等下，源極和汲極的功能有時相互調換。因此，在本說明書等中，可以互相調換使用“源極”和“汲極”。注意，根據情況可以將電晶體的源極和汲極適當地換稱為源極端子及汲極端子或源極電極及汲極電極等。

【0035】此外，可以調換“閘極”與“背閘極”。因此，在本說明書等中，可以互相調換使用“閘極”與“背閘極”。注意，根據情況可以將電晶體的閘極及背閘極適當地換稱為閘極電極及背閘極電極等。

【0036】在本說明書等中，“電連接”包括藉由“具有某種電作用的元件”連接的情況。在此，“具有某種電作用的元件”只要可以進行連接對象間的電信號的授收，就對其沒有特別的限制。例如，“具有某種電作用的元件”除了電極或佈線以外還包括電晶體等切換元件、電阻元件、線圈、其他具有各種功能的元件等。

【0037】另外，在本說明書等中，在沒有特別的說明的情況下，關態電流是指電晶體處於關閉狀態（也稱為非導通狀態、遮斷狀態）時的源極和汲極之間的洩漏電流。在沒有特別的說明的情況下，在 n 通道型電晶體中，關閉狀態是指閘極與源極間的電壓 V_{gs} 低於臨界電壓 V_{th}（p 通道型電晶體中 V_{gs} 高於 V_{th}）的狀態。

【0038】在本說明書等中，“頂面形狀大致一致”是指疊層中的每一個層的邊緣的至少一部分重疊。例如，包括上層及下層藉由同一的遮罩圖案或其一部分同一的遮罩圖案被加工的情況。但是，實際上有邊緣不重疊的情況，有時上

層位於下層的內側或者上層位於下層的外側，該情況也可以說“頂面形狀大致一致”。當頂面形狀一致或大致一致時，也可以說端部對齊或大致對齊。

【0039】在本說明書等中，錐形形狀是指組件的側面的至少一部分相對於基板面或被形成面傾斜地設置的形狀。例如，較佳為具有傾斜的側面和基板面或被形成面所形成的角度（也被稱為錐角）小於 90 度的區域。在此，組件的側面、基板面及被形成面不一定必須完全平坦，也可以是具有微小曲率的近似平面狀或具有微細凹凸的近似平面狀。

【0040】在本說明書等中，有時將使用金屬遮罩或 FMM（Fine Metal Mask，高精細金屬遮罩）製造的器件稱為具有 MM（Metal Mask）結構的器件。此外，在本說明書等中，有時將不使用金屬遮罩或 FMM 製造的器件稱為具有 MML（Metal Mask Less）結構的器件。注意，因為 MML 結構的器件可以不使用金屬遮罩製造，所以可以超過起因於金屬遮罩的對準精度的清晰度的上限。此外，MML 結構的器件可以不需要金屬遮罩的製造所需要的設備及金屬遮罩的洗滌製程。此外，MML 結構的器件可以降低製造成本，所以適合於大量生產。

【0041】在本說明書等中，有時將在發光波長不同的發光器件（也稱為發光元件）中分別製造發光層的結構稱為 SBS（Side By Side）結構。SBS 結構由於可以對各發光器件使材料及結構最佳化，材料及結構的選擇彈性得到提高，可以容易實現亮度及可靠性的提高。

【0042】在本說明書等中，有時將電洞或電子表示為“載子”。明確而言，有時將電洞注入層或電子注入層稱為“載子注入層”，將電洞傳輸層或電子傳輸層稱為“載子傳輸層”，將電洞阻擋層或電子阻擋層稱為“載子阻擋層”。注意，上述載子注入層、載子傳輸層及載子阻擋層有時無法根據其剖面形狀或特性等

明確地進行區分。另外，有時一個層兼具載子注入層、載子傳輸層和載子阻擋層中的兩者或三者的功能。

【0043】在本說明書等中，發光器件在一對電極間包括 EL 層。EL 層至少包括發光層。在此，作為 EL 層所包括的層（也被稱為功能層），可以舉出發光層、載子注入層（電洞注入層及電子注入層）、載子傳輸層（電洞傳輸層及電子傳輸層）及載子阻擋層（電洞阻擋層及電子阻擋層）等。在本說明書等中，受光元件（也被稱為受光器件）在一對電極之間至少包括用作光電轉換層的活性層。在本說明書等中，有時將一對電極中的一方記為像素電極，另一方記為共用電極。

【0044】在本說明書等中，犧牲層（也可以稱為遮罩層）至少位於發光層（更明確而言是構成 EL 層的層中被加工為島狀的層）的上方，並且在製程中具有保護該發光層的功能。

【0045】在本說明書等中，斷開是指層、膜或電極因被形成面的形狀（例如，步階等）而斷開的現象。

【0046】

實施方式 1

在本實施方式中，說明本發明的一個實施方式的半導體裝置的結構例子。在此，尤其說明包括電晶體的結構。

【0047】

<結構例子 1>

圖 1A 示出電晶體 20 的立體示意圖。圖 1B 示出沿著圖 1A 中的點劃線 A-B 的截斷面的剖面示意圖。圖 8A 示出電晶體 20 的俯視示意圖（也稱為平面示意

圖）。注意，在圖 1A 及圖 8A 中，省略部分組件（閘極電極 23、閘極絕緣層 22 等）。此外，在圖 1A 中，以透視絕緣層 32 的方式示出源極電極 24a 及汲極電極 24b。

【0048】電晶體 20 設置在絕緣層 31 上，並包括半導體層 21、閘極絕緣層 22、閘極電極 23、源極電極 24a 及汲極電極 24b。

【0049】絕緣層 31 上分別設置有源極電極 24a 及汲極電極 24b。再者，絕緣層 31 上設置有絕緣層 32，絕緣層 32 包括到達絕緣層 31 的開口 30。在此，開口 30 以與源極電極 24a 的一部分及汲極電極 24b 的一部分重疊的方式設置。換言之，源極電極 24a 的一部分及汲極電極 24b 的一部分從開口 30 的側壁（有時是指開口 30 的側面或開口 30 中的絕緣層 32 的側面）突出地設置。另外，半導體層 21 以與絕緣層 32 的開口 30 的側面接觸的方式設置。閘極絕緣層 22 以覆蓋半導體層 21、絕緣層 31、源極電極 24a、汲極電極 24b 等的方式設置。閘極電極 23 與開口 30 重疊，位於閘極絕緣層 22 上。半導體層 21 以分別與源極電極 24a 及汲極電極 24b 接觸的方式設置。

【0050】如圖 1A 及圖 1B 所示，半導體層 21 沿著開口 30 的側面設置為側壁狀。例如，當對將成為半導體層 21 的半導體膜進行加工時，藉由使用各向異性蝕刻法形成，可以將半導體層 21 形成為側壁狀。當將半導體層 21 形成為側壁狀時，半導體層 21 與源極電極 24a 的頂面的一部分及汲極電極 24b 的頂面的一部分接觸。另外，如圖 1A 所示，在半導體層 21 的底面，不接觸於源極電極 24a 及汲極電極 24b 的部分與絕緣層 31 的頂面接觸。另外，如圖 1B 所示，有時半導體層 21 的頂面及絕緣層 32 的頂面與閘極絕緣層 22 接觸。另外，因為在開口 30 的底部不設置半導體層 21，所以閘極絕緣層 22 在開口 30 的底部與絕緣層 31 接觸。

【0051】在此，電晶體 20 中的通道長度 L 相當於設置在開口 30 的側壁的半導體層 21 的周長方向上的源極電極 24a 與汲極電極 24b 之間的距離。另一方面，電晶體 20 中的通道寬度 W 為沿著開口 30 的深度方向的半導體層 21 的寬度。因此，通道寬度 W 可以根據絕緣層 32 的厚度及開口 30 的深度控制，所以可以實現通道寬度極小的電晶體。例如，可以實現量產用曝光裝置不能實現的通道寬度極小的電晶體。此外，還可以不用最先進的 LSI 技術中使用的非常昂貴的曝光裝置實現通道寬度小於 10nm 的電晶體。

【0052】開口 30 的輪廓形狀（也稱為頂面形狀、平面形狀）越複雜，越可以增大通道長度 L。在此，開口 30 的輪廓形狀為帶圓角的長方形形狀，但是不侷限於此，也可以為各種形狀。例如，可以為圓形、橢圓形、帶圓角的四角形等。另外，也可以為如正三角形、正方形、正五角形等正多角形、除正多角形外的多角形。另外，在為星形多角形等其至少一個內角超過 180 度的多角形的凹多角形時，可以增大通道長度 L。另外，還可以採用帶圓角的多角形、組合直線和曲線的閉曲線等。

【0053】藉由採用這種結構，可以根據絕緣層 32 的厚度精密地控制電晶體的通道寬度 W，所以可以使通道寬度 W 的偏差極小。並且，可以實現通道寬度 W 極小的電晶體。

【0054】在此，作為示出電晶體的特性的指標，有時使用相對於通道長度 L 的通道寬度 W 之比（W/L 比）。在習知的電晶體中，通道長度及通道寬度的最小值依賴於曝光裝置的曝光極限，所以當想要減小 W/L 比時需要增大 L，而有電晶體的佔有面積增大的問題。然而，在本發明的一個實施方式的電晶體中，可以使通道寬度 W 小於曝光裝置的曝光極限，所以可以實現 W/L 比極小的電晶體而不增大電晶體的佔有面積。

【0055】圖 2A 及圖 2B 示出半導體層 21 不僅設置在開口 30 的側壁上而且設置在絕緣層 32 的頂面及絕緣層 31 的位於開口 30 內的頂面的例子。在此，圖 2B 是沿著圖 2A 中的切斷面 A-B 的剖面示意圖。在圖 2A 所示的結構中，電晶體的通道寬度 W 為半導體層 21 的位於開口 30 的側壁的部分的寬度、位於絕緣層 32 上的部分的寬度和位於絕緣層 31 的頂面的部分的寬度之和的長度。

【0056】在此，半導體層 21 覆蓋源極電極 24a 及汲極電極 24b 的突出到開口 30 的部分。由此，可以增大半導體層 21 與源極電極 24a 的接觸面積及半導體層 21 與汲極電極 24b 的接觸面積。由此，可以提高電晶體 20 的通態電流及場效移動率。此時，半導體層 21 的一部分與絕緣層 32 的頂面接觸，半導體層 21 的其他一部分在開口 30 的底部與絕緣層 31 的頂面接觸。

【0057】注意，雖然在圖 2A 及圖 2B 中示出半導體層 21 覆蓋源極電極 24a 及汲極電極 24b 的結構，但是本發明不侷限於此。例如，半導體層 21 也可以覆蓋源極電極 24a 和汲極電極 24b 中的任一個的突出到開口 30 的部分。另外，例如，半導體層 21 也可以不覆蓋源極電極 24a 和汲極電極 24b 中的一者或兩者的側端部而與源極電極 24a 和汲極電極 24b 中的一者或兩者的頂面接觸。

【0058】圖 3A 示出源極電極 24a 和汲極電極 24b 相鄰地設置的例子。圖 8B 示出俯視示意圖。藉由採用這種結構，可以在開口 30 的側壁的大部分設置半導體層 21。因此，可以使電晶體的通道長度 L 接近開口 30 的周長，從而可以實現通道長度 L 長的電晶體。例如，開口 30 的周長中的 70%以上、較佳為 80%以上、更佳為 90%以上為通道長度 L。

【0059】圖 3B 示出在一個開口 30 中配置兩個電晶體的情況的例子。在此，沿著開口 30 的側壁半導體層 21a 與半導體層 21b 彼此不接觸地設置。由此，包括半導體層 21a 的電晶體 20a 與包括半導體層 21b 的電晶體 20b 共同使

用一個開口 30。電晶體 20a 和電晶體 20b 的通道寬度 W 相等。注意，電晶體 20a 與電晶體 20b 的通道長度 L 也可以不同。注意，雖然在此示出在一個開口 30 中設置兩個電晶體的例子，但是也可以設置三個以上的電晶體。

【0060】圖 4A、圖 4B 示出使開口 30 的形狀與上述不同的情況的例子。

【0061】圖 4A 示出使開口 30 的輪廓的一部分具有波狀時的例子。由此，可以增大通道長度 L 而不增大開口 30 的佔有面積。

【0062】圖 4B 示出在開口 30 的整個側壁上設置環狀半導體層 21 時的例子。以與環狀半導體層 21 的一部分接觸的方式設置有源極電極 24a，以與其他的一部分接觸的方式設置有汲極電極 24b。此時，如圖 4B 所示，半導體層 21 具有連接源極電極 24a 和汲極電極 24b 的兩個路徑，其中一個的長度可以為通道長度 L1，另一個的長度可以為通道長度 L2。尤其是，較佳為以通道長度 L1 與通道長度 L2 相等的方式將源極電極 24a 和汲極電極 24b 相對於開口 30 對稱地配置。如圖 4B 所示，藉由使開口 30 為大致圓形且在其兩端設置源極電極 24a 及汲極電極 24b，可以較容易使通道長度 L1 與通道長度 L2 相等。

【0063】另外，在圖 4B 中，開口 30 的輪廓形狀大致為圓形，所以可以縮小電晶體的佔有面積。另外，由於開口 30 的形狀簡單，所以可以減少其形狀不均勻，從而可以抑制電晶體的電特性不均勻。

【0064】另外，在圖 4B 中，開口 30 的輪廓形狀為大致圓形，但是不侷限於此，也可以為上述各種形狀。例如，如圖 8C 所示，也可以使輪廓形狀為帶圓角的四角形。

【0065】

<結構例子 2>

圖 5A、圖 5B、圖 6A 及圖 6B 示出與結構例子 1 不同的結構例子。圖 5A 及圖 5B 是電晶體 20B 的立體示意圖，圖 6A 是電晶體 20B 的俯視示意圖。圖 6B 是沿著圖 5A、圖 5B 及圖 6A 所示的點劃線 A-B 的截斷面的剖面示意圖。注意，在圖 5A、圖 5B 及圖 6A 中，省略部分組件（閘極電極 23、閘極絕緣層 22 等）。另外，在圖 5B 中，以透視絕緣層 32 的方式示出半導體層 21、源極電極 24a 及汲極電極 24b。另外，在圖 5B 中，以虛線示出絕緣層 32 的輪廓。

【0066】如圖 5A、圖 5B 及圖 6A 所示，電晶體 20B 與結構例子 1 所示的電晶體 20 的主要不同之處在於開口 30 具有包括延伸部及彎曲部的輪廓形狀。在此，可以將組合延伸部與彎曲部形成的開口 30 的輪廓形狀稱為蜿蜒形狀、迂曲形狀、曲折形狀或彎曲形狀。

【0067】如圖 6A 所示，開口 30 包括延伸部 26a、延伸部 26b、延伸部 26c、彎曲部 28a 及彎曲部 28b。可以認為開口 30 的輪廓形狀為延伸部 26a 藉由彎曲部 28a 與延伸部 26b 連接且延伸部 26b 藉由彎曲部 28b 與延伸部 26c 連接的形狀。

【0068】如圖 6B 所示，半導體層 21 沿著開口 30 中的絕緣層 32 的側面設置。再者，半導體層 21 具有與源極電極 24a 接觸的區域及與汲極電極 24b 接觸的區域。另外，在開口 30 中半導體層 21 隔著閘極絕緣層 22 與閘極電極 23 相對地設置。

【0069】圖 6A 等示出半導體層 21 在延伸部 26a 中與源極電極 24a 接觸且在延伸部 26c 中與汲極電極 24b 接觸的例子。另外，也可以採用半導體層 21 在彎曲部中與源極電極 24a 或汲極電極 24b 接觸的結構。例如，也可以採用半導體層 21 在彎曲部 28a 中與源極電極 24a 接觸且在彎曲部 28b 中與汲極電極 24b 接觸的結構。

【0070】藉由由一個彎曲部連接兩個延伸部，可以在開口 30 中形成折疊結構。藉由形成一個或多個上述折疊形狀，可以使開口 30 的長度比源極電極 24a 和汲極電極 24b 的距離顯著大。因此，可以增大通道長度 L 而不增大電晶體的佔有面積。藉由增大通道長度 L，可以實現飽和性高的電晶體。此外，可以實現相對於通道長度 L 的通道寬度 W 之比（W/L 比）極小的電晶體。

【0071】注意，在本說明書等中，有時將電晶體的 Id-Vd 特性中的飽和區域的電流變化小的情況表現為“飽和性高”。

【0072】在圖 6A 等中示出開口 30 包括延伸部 26a、延伸部 26b、延伸部 26c、彎曲部 28a 及彎曲部 28b 的結構，但是本發明不侷限於此。開口 30 包括多個延伸部和至少一個以上的彎曲部即可。在此，彎曲部的個數較佳為比延伸部少一個。例如，如圖 8D 所示，開口 30 也可以具有兩個延伸部及一個彎曲部。此外，例如，開口 30 也可以具有四個以上的延伸部及三個以上的彎曲部。另外，如圖 8E 所示，開口 30 的輪廓形狀也可以為輥狀。

【0073】注意，在圖 6A 等中，開口 30 以彎曲部帶圓角的形狀示出，但是本發明的一個實施方式不侷限於此，也可以採用彎曲部的角部呈角形的形狀。此時，也可以將開口 30 的輪廓形狀稱為鋸齒形狀。

【0074】注意，在此示出的開口 30 的結構還可以用於其他結構例子。

【0075】圖 7A 及圖 7B 示出在開口 30 的側壁的一部分不設置半導體層 21 的結構例子。圖 7A 是電晶體 20B 的立體示意圖，圖 7B 是俯視示意圖。

【0076】圖 7A 及圖 7B 示出源極電極 24a 與汲極電極 24b 相鄰地設置且在源極電極 24a 與汲極電極 24b 之間開口 30 的側壁不設置半導體層 21 的結構例子。藉由採用這種結構，可以使電晶體的通道長度 L 接近開口 30 的周長，從而可以增大通道長度 L。

【0077】雖然圖 7A 等示出半導體層 21 在延伸部 26a 中與源極電極 24a 及汲極電極 24b 接觸的例子，但是本發明的一個實施方式不侷限於此。半導體層 21 也可以具有在彎曲部中與源極電極 24a 及汲極電極 24b 接觸的結構。或者，也可以採用半導體層 21 在彎曲部中與源極電極 24a 和汲極電極 24b 中的一個接觸且在延伸部中與源極電極 24a 和汲極電極 24b 中的另一個接觸的結構。

【0078】注意，在此示出的半導體層 21 的結構還可以用於其他結構例子。

【0079】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【0080】

實施方式 2

在本實施方式中，參照圖 9A 至圖 16B 說明本發明的一個實施方式的半導體裝置。

【0081】

<結構例子 1>

圖 9A 示出半導體裝置 10 的俯視圖（也稱為平面圖）。圖 9B 示出沿著圖 9A 所示的點劃線 A1-A2 的截斷面的剖面圖。注意，在圖 9A 中，省略半導體裝置 10 的部分組件（絕緣層等）。關於半導體裝置的俯視圖，與圖 9A 同樣地，後面的圖式中也省略部分組件。

【0082】半導體裝置 10 包括電晶體 100、電晶體 200 及絕緣層 110。電晶體 100、電晶體 200 及絕緣層 110 設置在基板 102 上。另外，也可以在基板 102 的上部設置將成為基底膜的絕緣層。在此情況下，電晶體 100、電晶體 200 及

絕緣層 110 形成在將成為基底膜的絕緣層上。因此，以下基板 102 的頂面還包括基板 102 的上部的將成為基底膜的絕緣層的頂面。

【0083】電晶體 100 及電晶體 200 具有不同的結構。另外，電晶體 100 及電晶體 200 可以共同使用一部分製程形成。注意，在將半導體裝置 10 應用於顯示裝置的情況下，較佳為將電晶體 100 用於像素的選擇電晶體，將電晶體 200 用於驅動電晶體。更明確而言，驅動電晶體的飽和性較佳為高，所以可以適當地使用通道長度長的電晶體 200。如此，在本發明的一個實施方式的半導體裝置中，發揮如下優異的效果：藉由利用絕緣層的厚度及圖案形成，可以在同一基板上自由地設計通道長度不同的電晶體。

【0084】注意，在本說明書等中，有時將電晶體的 Id-Vd 特性中的飽和區域的電流變化小的情況表現為“飽和性高”。

【0085】下面說明電晶體 200 的結構。在此，示出將上述電晶體 20 的結構用於電晶體 200 的例子。

【0086】電晶體 200 包括導電層 204、導電層 212a、導電層 212b、絕緣層 106 及半導體層 208。在電晶體 200 中，導電層 204 被用作閘極電極，絕緣層 106 的一部分被用作閘極絕緣層。導電層 212a 被用作源極電極和汲極電極中的一個，導電層 212b 被用作源極電極和汲極電極中的另一個。構成電晶體 200 的各層既可以具有單層結構，又可以具有疊層結構。導電層 204、導電層 212a、導電層 212b、絕緣層 106 及半導體層 208 可以參照上述閘極電極 23、源極電極 24a、汲極電極 24b、閘極絕緣層 22 及半導體層 21 的記載。

【0087】絕緣層 110 包括開口 145。在絕緣層 110 下設置導電層 212a 及導電層 212b。開口 145 以與導電層 212a 的一部分及導電層 212b 的一部分重疊的方式形成。也可以說導電層 212a 的側端部附近及導電層 212b 的側端部附近從

開口 145 的側壁（有時是指開口 145 的側面或開口 145 中的絕緣層 110 的側面）突出。導電層 212a 及導電層 212b 可以使用相同材料。另外，導電層 212a 可以藉由與導電層 212b 相同的製程形成。例如，藉由形成將成為導電層 212a 及導電層 212b 的膜加工該膜，可以形成導電層 212a 及導電層 212b。絕緣層 110 及開口 145 可以參照上述絕緣層 32 及開口 30 的記載。

【0088】半導體層 208 以與開口 145 的側面接觸的方式設置為側壁狀。半導體層 208 以與導電層 212a 的頂面的一部分及導電層 212b 的頂面的一部分接觸的方式設置。另外，如圖 9A 所示，在半導體層 208 的底面不與導電層 212a 及導電層 212b 接觸的部分與基板 102 的頂面接觸。注意，半導體層 208 不形成為在開口 145 的底部覆蓋基板 102。就是說，開口 145 的底部的至少一部分中設置有不形成半導體層 208 的區域，在該區域中基板 102 的頂面與絕緣層 106 接觸。

【0089】在半導體層 208 中，與導電層 212a 接觸的區域被用作源極區域和汲極區域中的一個，與導電層 212b 接觸的區域被用作源極區域和汲極區域中的另一個。在半導體層 208 中，在源極區域和汲極區域之間設置通道形成區域。

【0090】絕緣層 106 以覆蓋開口 145 的方式設置。絕緣層 106 設置在基板 102、半導體層 208、導電層 212a、導電層 212b 及絕緣層 110 上。絕緣層 106 具有與半導體層 208 的頂面及側面、導電層 212a 的側端部附近的頂面及側面、導電層 212b 的側端部附近的頂面及側面、絕緣層 110 的側面以及基板 102 的頂面接觸的區域。絕緣層 106 具有沿著半導體層 208 的頂面及側面、導電層 212a 的側端部附近的頂面及側面、導電層 212b 的側端部附近的頂面及側面、絕緣層 110 的側面以及基板 102 的頂面的形狀的形狀。

【0091】導電層 204 以與開口 145 重疊的方式設置在絕緣層 106 上，並具有與絕緣層 106 的頂面接觸的區域。導電層 204 包括隔著絕緣層 106 與半導體層 208 相對的區域。導電層 204 具有沿著絕緣層 106 的頂面及側面的形狀的形狀。

【0092】注意，雖然在圖 9B 等中示出半導體層 208 在開口 145 的側面以側壁狀設置的結構，但是本發明不侷限於此。例如，如圖 12A 所示，半導體層 208 的一部分也可以與絕緣層 110c 的頂面接觸，並且半導體層 208 的其他一部分也可以覆蓋與導電層 212a（導電層 212b）的開口 145 重疊的部分。此時，半導體層 208 與導電層 212a（導電層 212b）的側端部附近的頂面及側面接觸，並與基板 102 的頂面的一部分接觸。藉由採用這種結構，可以增大電晶體 200 中的半導體層 208 與導電層 212a（導電層 212b）的接觸面積。因此，可以提高電晶體 200 的通態電流及場效移動率。

【0093】下面說明電晶體 100 的結構。

【0094】電晶體 100 包括導電層 104、絕緣層 106、半導體層 108、導電層 112a 及導電層 112b。在電晶體 100 中，導電層 104 被用作閘極電極，絕緣層 106 的一部分被用作閘極絕緣層。導電層 112a 被用作源極電極和汲極電極中的一個，導電層 112b 被用作源極電極和汲極電極中的另一個。構成電晶體 100 的各層可以具有單層結構或疊層結構。

【0095】在基板 102 上設置導電層 112a，在導電層 112a 上設置絕緣層 110。絕緣層 110 可以以覆蓋導電層 112a 的頂面及側面的方式設置。絕緣層 110 在與導電層 112a 重疊的區域包括到達導電層 112a 的開口 141。也可以說在開口 141 中導電層 112a 露出。導電層 112a 可以使用與導電層 212a 及導電層 212b 相同的材料。此外，導電層 112a 可以藉由與導電層 212a 及導電層 212b

相同的製程形成。例如，藉由形成將成為導電層 112a、導電層 212a 及導電層 212b 的膜加工該膜，可以形成導電層 112a、導電層 212a 及導電層 212b。此時，導電層 112a、導電層 212a 及導電層 212b 的各側端部的錐形形狀有時相似。

【0096】在絕緣層 110 上設置導電層 112b。導電層 112b 包括隔著絕緣層 110 與導電層 112a 重疊的區域。導電層 112b 在與導電層 112a 重疊的區域包括開口 143。開口 143 設置在重疊於開口 141 的區域。

【0097】半導體層 108 以覆蓋開口 141 及開口 143 的方式設置。作為半導體層 108 可以使用與半導體層 208 相同的材料。半導體層 108 可以藉由與半導體層 208 相同的製程形成。例如，藉由形成將成為半導體層 108 及半導體層 208 的膜加工該膜，可以形成半導體層 108 及半導體層 208。

【0098】半導體層 108 包括與導電層 112b 的頂面及側面、絕緣層 110 的側面以及導電層 112a 的頂面接觸的區域。半導體層 108 藉由開口 141 及開口 143 與導電層 112a 電連接。半導體層 108 具有沿著導電層 112b 的頂面及側面、絕緣層 110 的側面以及導電層 112a 的頂面的形狀的形狀。半導體層 108 具有隔著絕緣層 110 與導電層 112a 重疊的區域。絕緣層 110 也可以說具有夾在導電層 112a 與半導體層 108 之間的區域。

【0099】在半導體層 108 中，與導電層 112a 接觸的區域被用作源極區域和汲極區域中的一個，與導電層 112b 接觸的區域被用作源極區域和汲極區域中的另一個。在半導體層 108 中，在源極區域與汲極區域之間設置通道形成區域。

【0100】絕緣層 106 以覆蓋開口 141 及開口 143 的方式設置。絕緣層 106 設置在半導體層 108、導電層 112b 及絕緣層 110 上。絕緣層 106 包括與半導體

層 108 的頂面及側面、導電層 112b 的頂面及側面以及絕緣層 110 的頂面接觸的區域。絕緣層 106 具有沿著半導體層 108 的頂面及側面、導電層 112b 的頂面及側面以及絕緣層 110 的頂面的形狀的形狀。

【0101】導電層 104 設置在絕緣層 106 上並具有與絕緣層 106 的頂面接觸的區域。導電層 104 包括隔著絕緣層 106 與半導體層 108 重疊的區域。導電層 104 具有沿著絕緣層 106 的頂面及側面的形狀的形狀。作為導電層 104 可以使用與導電層 204 相同的材料。此外，導電層 104 可以藉由與導電層 204 相同的製程形成。例如，藉由形成將成為導電層 104 及導電層 204 的膜加工該膜，可以形成導電層 104 及導電層 204。

【0102】電晶體 100 是在半導體層 108 的上方具有閘極電極的所謂頂閘極型電晶體。再者，由於半導體層 108 的底面與用作源極電極及汲極電極的導電層 112a 及導電層 112b 接觸，所以可以說是 TGBC（Top Gate Bottom Contact：頂閘極底接觸）型電晶體。此外，在電晶體 100 中源極電極與汲極電極的對於被形成面的基板 102 的表面的高度彼此不同，在垂直於或大致垂直於基板 102 的表面的方向上汲極電流流過。也可以說，在電晶體 100 中，在縱向方向或大致縱向方向上汲極電流流過。因此，本發明的一個實施方式的電晶體可以說是縱向通道型電晶體或 VFET（Vertical Field Effect Transistor：縱向場效應電晶體）。此外，由於電晶體 200 具有電流流過縱向方向和橫向方向的兩者的結構，因此可以說是 VLFET（Vertical Lateral Field Effect Transistor:縱向橫向場效應電晶體）。

【0103】電晶體 100 可以由設置在導電層 112a 與導電層 112b 之間的絕緣層 110（明確而言，絕緣層 110b）的厚度控制通道長度。因此，可以高精度地製造具有比用來製造電晶體的曝光裝置的極限解析度短的通道長度的電晶體。

此外，可以減少多個電晶體 100 間的特性不均勻。因此，包括電晶體 100 的半導體裝置的工作穩定，可以提高可靠性。此外，當特性不均勻減小時，電路設計彈性提升，還可以降低半導體裝置的工作電壓。由此，可以降低半導體裝置的功耗。

【0104】在電晶體 100 中，可以重疊設置源極電極、具有通道形成區域的層和汲極電極，所以與將具有通道形成區域的層配置為平面狀的所謂平面電晶體相比，可以大幅度縮小佔有面積。

【0105】導電層 112a、導電層 112b 及導電層 104 可以都被用作佈線，電晶體 100 可以設置在這些佈線重疊的區域。也就是說，在包括電晶體 100 及佈線的電路中，可以縮小電晶體 100 及佈線的佔有面積。因此，可以縮小電路的佔有面積來實現小型半導體裝置。

【0106】可以將通道長度短的電晶體 100 和通道長度長的電晶體 200 以一部分製程共同的方式形成在相同的基板上。例如，藉由將電晶體 100 用於被要求大通態電流的電晶體且將電晶體 200 用於被要求高飽和性的電晶體，可以實現高性能的半導體裝置。

【0107】用作電晶體 100 的源極電極及汲極電極的導電層 112a 及導電層 112b 設置在不同的面上。明確而言，導電層 112a 設置在基板 102 上，導電層 112b 設置在絕緣層 110 上，絕緣層 110 夾在導電層 112a 與導電層 112b 之間。另一方面，用作電晶體 200 的源極電極及汲極電極的導電層 212a 及導電層 212b 設置在同一面上。明確而言，導電層 212a 及導電層 212b 設置在基板 102 上。也可以說，電晶體 100 的源極電極和汲極電極中的一個設置在與電晶體 200 的源極電極和汲極電極不同的面上，電晶體 100 的源極電極和汲極電極中的另一個設置在與電晶體 200 的源極電極和汲極電極相同的面上。

【0108】例如，在本發明的一個實施方式的半導體裝置用於顯示裝置的像素電路時，可以縮小像素電路的佔有面積，可以實現高清晰顯示裝置。此外，例如，在將本發明的一個實施方式的半導體裝置用於顯示裝置的驅動電路（例如，閘極線驅動電路和源極線驅動電路中的一者或兩者）時，可以縮小驅動電路的佔有面積，因此可以實現窄邊框的顯示裝置。

【0109】以覆蓋電晶體 100 及電晶體 200 的方式設置有絕緣層 195。絕緣層 195 被用作電晶體 100 及電晶體 200 的保護層。

【0110】下面，說明電晶體 100 及電晶體 200 的詳細結構。

【0111】對用於半導體層 108 及半導體層 208 的半導體材料沒有特別的限制。例如，可以使用由單個元素構成的半導體或者化合物半導體。作為由單個元素構成的半導體例如可以舉出矽及鍺。作為化合物半導體例如可以舉出砷化鎵及矽鍺。除此之外，作為化合物半導體例如可以舉出有機半導體、氮化物半導體及氧化物半導體（OS：Oxide Semiconductor）。注意，這些半導體材料也可以包含雜質作為摻雜物。

【0112】對用於半導體層 108 及半導體層 208 的半導體材料的結晶性沒有特別的限制，可以使用非晶半導體、單晶半導體或具有單晶以外的結晶性的半導體（微晶半導體、多晶半導體或其一部分具有結晶區域的半導體）。當使用單晶半導體或具有結晶性的半導體時可以抑制電晶體的特性劣化，所以是較佳的。

【0113】半導體層 108 及半導體層 208 都可以使用矽。作為矽可以舉出單晶矽、多晶矽、微晶矽及非晶矽。作為多晶矽，例如可以舉出低溫多晶矽（LTPS：Low Temperature Poly Silicon）。作為通道形成區域使用非晶矽的電晶體可以形成在大型玻璃基板上，可以以低成本製造。在通道形成區域中使用

多晶矽的電晶體具有高場效移動率且能夠進行高速工作。另外，與使用非晶矽的電晶體相比，在通道形成區域中使用微晶矽的電晶體的場效移動率高且能夠高速地工作。

【0114】半導體層 108 及半導體層 208 較佳為都包含呈現半導體特性的金屬氧化物（也稱為氧化物半導體）。

【0115】用於半導體層 108 及半導體層 208 的金屬氧化物的能帶間隙較佳為都為 2.0eV 以上，更佳為 2.5eV 以上。

【0116】與使用非晶矽的電晶體相比，使用氧化物半導體的電晶體（以下記為 OS 電晶體）的場效移動率非常高。另外，OS 電晶體的關態電流極小，可以長期間保持與該電晶體串聯連接的電容器中儲存的電荷。此外，藉由使用 OS 電晶體，可以降低半導體裝置的功耗。

【0117】絕緣層 110 較佳為具有一層以上的無機絕緣膜。作為可用於無機絕緣膜的材料，例如可以舉出氧化物、氮化物、氧氮化物及氮氧化物。作為氧化物，例如可以舉出氧化矽、氧化鋁、氧化鎂、氧化鎵、氧化鍺、氧化釔、氧化鋯、氧化鑭、氧化釹、氧化鉿、氧化鉭、氧化鈰、鎵鋅氧化物及鋁酸鉿。作為氮化物，例如可以舉出氮化矽及氮化鋁。作為氧氮化物，例如可以舉出氧氮化矽、氧氮化鋁、氧氮化鎵、氧氮化釔及氧氮化鉿。作為氮氧化物，例如可以舉出氮氧化矽及氮氧化鋁。

【0118】注意，在本說明書等中，氧氮化物是指在其組成中氧含量多於氮含量的材料。氮氧化物是指在其組成中氮含量多於氧含量的材料。例如，在記載為“氧氮化矽”時是指在其組成中氧含量多於氮含量的材料。在記載為“氮氧化矽”時是指在其組成中氮含量多於氧含量的材料。

【0119】在電晶體 200 中，半導體層 208 的與絕緣層 110 接觸的區域被用作通道形成區域。在電晶體 100 中，半導體層 108 的與絕緣層 110 接觸的區域被用作通道形成區域。在將金屬氧化物用於半導體層 108 及半導體層 208 時，為了提高半導體層 108 與絕緣層 110 的介面特性及半導體層 208 與絕緣層 110 的介面特性，絕緣層 110 的與半導體層 108 接觸的區域的至少一部分及與半導體層 208 接觸的區域的至少一部分較佳為包含氧。明確而言，絕緣層 110 中的與半導體層 108 的通道形成區域接觸的區域及與半導體層 208 的通道形成區域接觸的區域較佳為包含氧。絕緣層 110 中的與半導體層 108 的通道形成區域接觸的區域及與半導體層 208 的通道形成區域接觸的區域可以適當地使用氧化物和氧氮化物中的一個以上。

【0120】絕緣層 110 較佳為具有疊層結構。在圖 9B 等中示出絕緣層 110 具有絕緣層 110a、絕緣層 110a 上的絕緣層 110b 及絕緣層 110b 上的絕緣層 110c 的例子。

【0121】圖 10A 及圖 10B 示出圖 9A 及圖 9B 所示的電晶體 200 的放大圖。圖 11A 及圖 11B 示出電晶體 100 的放大圖。

【0122】絕緣層 110b 較佳為包含氧，較佳為使用上述氧化物和氧氮化物中的任一個或多個。明確而言，絕緣層 110b 可以適當地使用氧化矽和氧氮化矽中的一個或兩個。由此，至少半導體層 208 的與絕緣層 110b 接觸的區域及半導體層 108 的與絕緣層 110b 接觸的區域都可以被用作通道形成區域。

【0123】絕緣層 110b 更佳為使用藉由加熱釋放氧的膜。由於在電晶體 100 的製程中施加的熱而絕緣層 110b 釋放氧，因此可以將氧供應到半導體層 108。藉由將氧從絕緣層 110b 供應到半導體層 108，尤其是半導體層 108 的通道形成區域，填補氧空位（V_O），由此可以減少氧空位（V_O）。再者，藉由供應氧，

可以減少氫進入氧空位（V_O）中的缺陷（以下，也記為 V_OH）。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0124】例如，藉由在含氧氛圍下進行加熱處理或者在含氧氛圍下進行電漿處理，可以將氧供應到絕緣層 110b。另外，也可以在含氧氛圍下利用濺射法在絕緣層 110b 的頂面形成氧化物膜來供應氧。然後，也可以去除該氧化物膜。在後述的實施方式 3 中，將示出形成金屬氧化物層 137 來將氧供應到絕緣層 110b 的例子。

【0125】絕緣層 110b 較佳為利用濺射法或電漿增強化學氣相沉積（PECVD：Plasma Enhanced Chemical Vapor Deposition）法等沉積方法形成。尤其是，藉由利用濺射法經不將含氫的氣體用於沉積氣體的沉積方法形成，可以形成含氫量極少的膜。由此，可以抑制對通道形成區域供應氫而實現電晶體 100 的電特性的穩定化。

【0126】在絕緣層 110b 中，較佳的是物質（例如，原子、分子及離子）容易擴散。也可以說，絕緣層 110b 中的物質的擴散係數較佳為大。尤其是，較佳為在絕緣層 110b 中氧容易擴散。換言之，絕緣層 110b 中的氧擴散係數較佳為大。包含在絕緣層 110b 中的氧擴散到絕緣層 110b 中，藉由絕緣層 110b 與半導體層 108 的介面供應給半導體層 108，同時藉由絕緣層 110b 與半導體層 208 的介面供應給半導體層 208。

【0127】在此，藉由將導電率高的材料用於半導體層 108 及半導體層 208，可以實現通態電流大的電晶體。但是，當使用導電率高的材料時容易形成氧空位（V_O），由於通道形成區域的氧空位（V_O）的增加而 V_OH 的增加，因此電晶體的臨界電壓漂移，有時閘極電壓為 0V 時流過的汲極電流（以下，也記載為截止電流）變大。例如，在 n 通道型電晶體中，有時臨界電壓向負一

側漂移而截止電流增大。藉由設置絕緣層 110b，氧至少供應到半導體層 108 的與絕緣層 110b 接觸的區域及半導體層 208 的與絕緣層 110b 接觸的區域，即電晶體 100 及電晶體 200 的通道形成區域，由此可以減少通道形成區域的氧空位（V_O）及 V_OH。由此，抑制臨界電壓的漂移，而可以得到同時實現小截止電流及大通態電流的電晶體。因此，可以實現具有低功耗及高性能的半導體裝置。

【0128】在半導體層 108 中，與導電層 112a 接觸的區域被用作電晶體 100 的源極區域和汲極區域中的一個，與導電層 112b 接觸的區域被用作源極區域和汲極區域中的另一個。源極區域及汲極區域是電阻比通道形成區域低的區域。源極區域及汲極區域也可以說是與通道形成區域相比載子濃度高的區域、氧空位密度高的區域。

【0129】絕緣層 110a 設置在絕緣層 110b 與導電層 112a 之間。絕緣層 110c 設置在絕緣層 110b 與導電層 112b 之間。絕緣層 110a 及絕緣層 110c 較佳為從其本身釋放的雜質（例如，氫及水）的量少且不容易使雜質透過。由此，可以抑制包含在絕緣層 110a 及絕緣層 110c 中的雜質擴散到通道形成區域。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0130】絕緣層 110a 及絕緣層 110c 較佳為使用不容易透過氧的膜。由此，可以抑制包含在絕緣層 110b 中的氧經過絕緣層 110a 擴散到導電層 112a。同樣地，可以抑制包含在絕緣層 110b 中的氧經過絕緣層 110c 擴散到導電層 112b。由此，可以抑制導電層 112a 及導電層 112b 被氧化而電阻變高。同時，抑制絕緣層 110b 所包含的氧擴散到絕緣層 110a 一側及絕緣層 110c 一側，由此從絕緣層 110b 供應到通道形成區域的氧量增多，可以減少通道形成區域的氧空位（V_O）及 V_OH。

【0131】藉由作為絕緣層 110a 及絕緣層 110c 都使用不容易擴散氧的膜，可以有效地從絕緣層 110b 對通道形成區域供應氧。此外，也可以不設置絕緣層 110a 和絕緣層 110c 中的一者或兩者。

【0132】絕緣層 110a 及絕緣層 110c 較佳為都包含氮，較佳為使用上述氮化物和氮氧化物中的任一個或多個。絕緣層 110a 及絕緣層 110c 例如都可以適當地使用氮化矽或氮氧化矽。或者，也可以將氧化物和氧氮化物中的任一個或多個用於絕緣層 110a 和絕緣層 110c 中的一者或兩者。絕緣層 110a 及絕緣層 110c 例如都可以適當地使用氧化鋁。注意，絕緣層 110a 可以使用與絕緣層 110c 相同的材料或不同材料。

【0133】注意，在本說明書等中，不同材料是指構成元素的一部分或全部不同的材料或者構成元素相同而組成不同的材料。

【0134】絕緣層 110a 的厚度 T110a 例如可以為 3nm 以上、5nm 以上、10nm 以上、20nm 以上、50nm 以上或 70nm 以上且小於 1μm、500nm 以下、400nm 以下、300nm 以下、200nm 以下、150nm 以下或 120nm 以下。如圖 11B 所示，厚度 T110a 可以為從剖面看時的絕緣層 110a 的被形成面（在此，導電層 112a 的頂面）與絕緣層 110b 的底面的最短距離。

【0135】在絕緣層 110a 的厚度 T110a 較厚時，有時從絕緣層 110a 釋放的雜質的量變多，擴散到通道形成區域的雜質的量變多。另一方面，在厚度 T110a 較薄時，有時包含在絕緣層 110b 中的氧經過絕緣層 110a 擴散到導電層 112a 一側，供應到通道形成區域的氧量減少。藉由將厚度 T110a 設定為上述範圍，可以減少通道形成區域的氧空位（V_O）及 V_OH。此外，可以抑制因包含在絕緣層 110b 中的氧導致導電層 112a 被氧化而導電層 112a 的電阻變高。

【0136】絕緣層 110c 的厚度 T110c 例如可以為 3nm 以上、5nm 以上、10nm 以上、15nm 以上或 20nm 以上且 1μm 以下、500nm 以下、300nm 以下、200nm 以下、150nm 以下、120nm 以下或 100nm 以下。如圖 11B 所示，厚度 T110c 可以為從剖面看時的絕緣層 110c 的被形成面（在此，絕緣層 110b 的頂面）與導電層 112b 的底面的最短距離。

【0137】在絕緣層 110c 的厚度 T110c 較厚時，有時從絕緣層 110c 釋放的雜質的量變多，擴散到通道形成區域的雜質的量變多。另一方面，在厚度 T110c 較薄時，有時包含在絕緣層 110b 中的氧經過絕緣層 110c 擴散到導電層 112b 一側，供應到通道形成區域的氧量減少。藉由將厚度 T110c 設定為上述範圍，可以減少通道形成區域的氧空位（V_O）及 V_OH。此外，可以抑制因包含在絕緣層 110b 中的氧導致導電層 112b 被氧化而導電層 112b 的電阻變高。

【0138】半導體層 108 的與絕緣層 110a 接觸的區域及與絕緣層 110c 接觸的區域中的至少一個也可以為與通道形成區域相比電阻低的區域（以下，也記為低電阻區域）。該區域也可以說是與通道形成區域相比載子濃度高的區域、氧空位密度高的區域。藉由將釋放雜質（例如，水及氫）的材料用於絕緣層 110a，可以將半導體層 108 的與絕緣層 110a 接觸的區域用作低電阻區域。半導體層 108 可以具有在與導電層 112a 接觸的區域（源極區域和汲極區域中的一個）與通道形成區域之間包括低電阻區域的結構。同樣地，藉由作為絕緣層 110c 使用釋放雜質的材料，可以使半導體層 108 的與絕緣層 110c 接觸的區域成為低電阻區域。半導體層 108 可以具有在與導電層 112b 接觸的區域（源極區域和汲極區域中的另一個）與通道形成區域之間包括低電阻區域的結構。低電阻區域可以被用作緩和汲極電場的緩衝區域。這些低電阻區域也可以被用作源極區域或汲極區域。

【0139】藉由在汲極區域與通道形成區域之間設置低電阻區域，在汲極區域附近不容易產生高電場，可以抑制熱載子的產生，而可以抑制電晶體的劣化。例如，在導電層 112a 被用作汲極電極且導電層 112b 被用作源極電極的情況下，藉由將半導體層 108 的與絕緣層 110a 接觸的區域設定為低電阻區域，在汲極區域附近不容易產生高電場，可以抑制熱載子的產生，而可以抑制電晶體的劣化。在導電層 112a 被用作源極電極且導電層 112b 被用作汲極電極的情況下，藉由將半導體層 108 的與絕緣層 110c 接觸的區域設定為低電阻區域，在汲極區域附近不容易產生高電場，可以抑制熱載子的產生，而可以抑制電晶體的劣化。

【0140】此外，與半導體層 108 同樣，半導體層 208 的與絕緣層 110a 接觸的區域的電阻也可以比通道形成區域低。該區域也可以說是與通道形成區域相比載子濃度高的區域、氧空位密度高的區域。藉由將釋放雜質（例如，水或氫）的材料用於絕緣層 110a，可以使與絕緣層 110a 接觸的區域為低電阻區域。半導體層 208 可以具有在與導電層 212a 接觸的區域（源極區域和汲極區域中的一個）與通道形成區域之間包括低電阻區域的結構。低電阻區域可以被用作緩和汲極電場的緩衝區域。低電阻區域也可以被用作源極區域或汲極區域。

【0141】如上所述，在從絕緣層 110a 及絕緣層 110c 釋放的雜質的量過多時，有雜質擴散到通道形成區域的擔憂。即使作為絕緣層 110a 及絕緣層 110c 使用釋放雜質的材料，釋放的雜質的量也較佳為少。

【0142】絕緣層 110 較佳為至少包括絕緣層 110b。例如，也可以不包括絕緣層 110a 和絕緣層 110c 中的一者或兩者。另外，絕緣層 110 可以具有兩層或四層以上的疊層結構或單層結構。

【0143】對開口 145、開口 141 及開口 143 的頂面形狀沒有限制，例如可以呈圓形、橢圓形、三角形、四角形（包括長方形、菱形、正方形）、五角形等多角形或者這些多角形的帶圓角的形狀。多角形也可以是凹多角形（至少一個內角超過 180 度的多角形）或凸多角形（內角都是 180 度以下的多角形）。如圖 9A 等所示，開口 141 及開口 143 的頂面形狀較佳為都呈圓形。藉由開口的頂面形狀呈圓形，可以提高形成開口時的加工精度，可以形成微細的開口。注意，在本說明書等中，圓形不侷限於正圓。

【0144】另外，在圖 9A 等中，開口 145 的頂面形狀為長方形的帶圓角的形狀，但是本發明不侷限於此，如上所述可以具有各種形狀。例如，如圖 4B 所示，也可以使開口 145 的頂面形狀為圓形。

【0145】在本說明書等中，開口 145 的頂面形狀是指絕緣層 110 的開口 145 一側的頂面端部的形狀。開口 141 的頂面形狀是指絕緣層 110 的開口 141 一側的頂面端部的形狀。此外，開口 143 的頂面形狀是指導電層 112b 的開口 143 一側的底面端部的形狀。

【0146】如圖 9A 等所示，可以使開口 141 的頂面形狀和開口 143 的頂面形狀一致或大致一致。此時，如圖 9B 等所示，導電層 112b 的開口 143 一側的底面端部與絕緣層 110 的開口 141 一側的頂面端部較佳為一致或大致一致。導電層 112b 的底面是指絕緣層 110 一側的面。絕緣層 110 的頂面是指導電層 112b 一側的面。

【0147】此外，開口 141 的頂面形狀與開口 143 的頂面形狀也可以不一致。另外，當開口 141 和開口 143 的頂面形狀呈圓形時，開口 141 和開口 143 既可以呈同心圓狀又可以不呈同心圓狀。

【0148】參照圖 11A 及圖 11B 說明電晶體 100 的通道長度及通道寬度。

【0149】圖 11B 中以虛線的雙箭頭表示電晶體 100 的通道長度 L100。電晶體 100 的通道長度 L100 相當於從剖面看時的絕緣層 110b 的開口 141 一側的側面的長度。也就是說，通道長度 L100 根據絕緣層 110b 的厚度 T110b 及絕緣層 110b 的開口 141 一側的側面與絕緣層 110b 的被形成面（這裡，絕緣層 110a 的頂面）所形成的角度 θ110 決定。因此，例如可以將通道長度 L100 設為比曝光裝置的極限解析度小的值，可以實現微細的電晶體。明確而言，可以實現傳統的平板顯示器的量產中使用的曝光裝置（例如，最小線寬為 2μm 或 1.5μm 左右）中無法實現的通道長度極小的電晶體。另外，在不使用最尖端的 LSI 技術中使用的非常昂貴的曝光裝置的狀態下，也可以實現通道長度小於 10nm 的電晶體。

【0150】通道長度 L100 例如可以為 5nm 以上、7nm 以上或 10nm 以上且比 3μm 小、為 2.5μm 以下、2μm 以下、1.5μm 以下、1.2μm 以下、1μm 以下、500nm 以下、300nm 以下、200nm 以下、100nm 以下、50nm 以下、30nm 以下或 20nm 以下。例如，可以將通道長度 L100 設定為 100nm 以上且 1μm 以下。

【0151】藉由縮小通道長度 L100，可以增大電晶體 100 的通態電流。藉由使用電晶體 100，可以製造能夠高速工作的電路。再者，可以縮小電路的佔有面積。因此，可以實現小型半導體裝置。例如，在本發明的一個實施方式的半導體裝置用於大型顯示裝置或高清晰的顯示裝置的情況下，在佈線數增加時也可以降低各佈線的信號延遲，由此可以抑制顯示不均勻。此外，由於可以縮小電路的佔有面積，所以可以縮小顯示裝置的邊框。

【0152】藉由調整絕緣層 110b 的厚度 T110b 及角度 θ110，可以控制通道長度 L100。在圖 11B 中，以點劃線的雙箭頭表示絕緣層 110b 的厚度 T110b。

【0153】絕緣層 110b 的厚度 T110b 例如可以為 5nm 以上、7nm 以上或 10nm 以上且比 3μm 小、為 2.5μm 以下、2μm 以下、1.5μm 以下、1.2μm 以下、1μm 以下、500nm 以下、300nm 以下、200nm 以下、100nm 以下、50nm 以下、30nm 以下或 20nm 以下。

【0154】圖 11B 等示出絕緣層 110 的開口 141 一側的側面具有垂直形狀的例子，但是如圖 12C 所示，絕緣層 110 的開口 141 一側的側面也可以具有錐形形狀。在絕緣層 110 的開口 141 一側的側面具有錐形形狀時，角度 θ110 較佳為 90 度以下。藉由減小角度 θ110，可以提高形成在絕緣層 110 上的層（例如，半導體層 108）的覆蓋性。另外，角度 θ110 越小，通道長度 L100 可以越大，並且角度 θ110 越大，通道長度 L100 可以越小。

【0155】角度 θ110 例如可以為 30 度以上、35 度以上、40 度以上、45 度以上、50 度以上、55 度以上、60 度以上、65 度以上或 70 度以上且為 90 度以下、85 度以下或 80 度以下。角度 θ110 也可以為 75 度以下、70 度以下、65 度以下或 60 度以下。

【0156】注意，在圖 11B 等中示出在剖面中絕緣層 110 的開口 141 一側的側面的形狀為直線的結構，但本發明的一個實施方式不侷限於此。從剖面看時，絕緣層 110 的開口 141 一側的側面的形狀也可以為曲線，也可以具有側面的形狀為直線的區域和曲線的區域的兩者。

【0157】在此，導電層 112b 較佳為沒有設置在開口 141 的內部。明確而言，導電層 112b 較佳為不具有與絕緣層 110 的開口 141 一側的側面接觸的區域。當將導電層 112b 還設置在開口 141 的內側時，電晶體 100 的通道長度 L100 比絕緣層 110b 的側面的長度短，因此有時通道長度 L100 的控制變得困

難。因此，較佳的是，開口 143 的頂面形狀與開口 141 的頂面形狀一致或者在俯視（也稱為平面）時開口 143 包括開口 141。

【0158】在圖 11A 及圖 11B 中以雙點劃線的雙箭頭表示開口 141 的寬度 D141。圖 11A 示出開口 141 的頂面形狀為圓形的例子。此時，寬度 D141 相當於該圓的直徑，電晶體 100 的通道寬度 W100 相當於該圓的圓周的長度。就是說，通道寬度 W100 為 π×D141。如此，在開口 141 的頂面形狀為圓形時，與其他形狀相比，可以實現通道寬度 W100 小的電晶體。

【0159】開口 141 的寬度 D141 有時在深度方向上變化。作為開口 141 的寬度 D141，例如可以使用剖面看時的絕緣層 110b（或絕緣層 110）的最高位置之徑、最低位置之徑和它們的中間點的位置之徑這三個的平均值。或者，作為開口 141 之徑，例如也可以使用從剖面看時的絕緣層 110b（或絕緣層 110）的最高位置之徑、最低位置之徑和它們的中間點的位置之徑中的任意徑。

【0160】在藉由光微影法形成開口 141 時，開口 141 的寬度 D141 為曝光裝置的極限解析度以上。寬度 D141 例如可以為 200nm 以上、300nm 以上、400nm 以上或 500nm 以上且小於 5μm、4.5μm 以下、4μm 以下、3.5μm 以下、3μm 以下、2.5μm 以下、2μm 以下、1.5μm 以下或 1μm 以下。

【0161】注意，在縮小電晶體 100 的通道長度 L100 時，絕緣層 110a 及絕緣層 110c 較佳為使用從其本身釋放的氫量更少的材料。當絕緣層 110a 及絕緣層 110c 使用少量也釋放氫的材料時，它們的厚度較佳為小。例如，在通道長度 L100 為 100nm 以下時，絕緣層 110a 的厚度 T110a 及絕緣層 110c 的厚度 T110c 分別較佳為 1nm 以上、3nm 以上或 5nm 以上，且為 50nm 以下、40nm 以下、30nm 以下、20nm 以下、15nm 以下或 10nm 以下。由此，可以減少擴散到通道

形成區域的雜質的量，從而可以實現在通道長度 L100 短的情況下也呈現良好的電特性且可靠性高的電晶體。

【0162】注意，在此以半導體層 108 的與絕緣層 110b 接觸的區域被用作通道形成區域的結構為例進行說明，但是本發明的一個實施方式不侷限於此。半導體層 108 的與絕緣層 110a 接觸的區域也可以被用作通道形成區域。同樣地，與絕緣層 110c 接觸的區域也可以被用作通道形成區域。

【0163】圖 9B 等示出在電晶體 100 中半導體層 108、絕緣層 106 及導電層 104 覆蓋開口 141 及開口 143 的例子，但本發明的一個實施方式不侷限於此，也可以採用由絕緣層 110 及導電層 112a 形成步階而沿著該步階設置半導體層 108、絕緣層 106 及導電層 104 的結構。

【0164】接著，參照圖 10A 及圖 10B 說明電晶體 200 的通道長度及通道寬度。

【0165】在圖 10A 中，以實線的雙箭頭表示電晶體 200 的通道長度 L200。通道長度 L200 相當於沿著設置在開口 145 的側壁的半導體層 208 的周長方向的導電層 212a 與導電層 212b 的距離。也就是說，電晶體 200 的通道長度 L200 可以根據開口 145 的頂面形狀及尺寸控制。因此，通道長度 L200 可以大於通道長度 L100。

【0166】在圖 10B 中，以虛線的雙箭頭表示電晶體 200 的通道寬度 W200。通道寬度 W200 為沿著開口 145 的深度方向的半導體層 208 的寬度。也就是說，電晶體 200 的通道寬度 W200 可以根據絕緣層 110 的厚度（尤其是絕緣層 110b 的厚度）控制。在此，由於電晶體 200 和電晶體 100 共同使用絕緣層 110，所以可以使電晶體 200 的通道寬度 W200 具有光微影的曝光極限以下的非常微細的結構。通道寬度 W200 例如可以為 5nm 以上、7nm 以上或 10nm 以上

且比 3μm 小、為 2.5μm 以下、2μm 以下、1.5μm 以下、1.2μm 以下、1μm 以下、500nm 以下、300nm 以下、200nm 以下、100nm 以下、50nm 以下、30nm 以下或 20nm 以下。

【0167】如上所述，在電晶體 200 中，可以增大通道長度 L200 且減小通道寬度 W200。由此，電晶體 200 可以是飽和性高的電晶體。

【0168】如上所述，可以使電晶體 100 的通道長度 L100 具有比曝光裝置的極限解析度小的值。另一方面，由於通道長度 L100 根據絕緣層 110b 的厚度而規定，所以當在同一面上以同一製程形成多個電晶體 100 時，所有電晶體 100 的通道長度相同。相對於此，電晶體 200 可以根據開口 145 的頂面形狀及尺寸控制通道長度 L200。並且，電晶體 200 可以與電晶體 100 共同使用一部分製程形成。因此，可以高生產率地在同一面上形成通道長度短的電晶體 100 和通道長度更長的電晶體 200。例如，藉由將電晶體 100 用於需要大通態電流的電晶體且將電晶體 200 用於需要高飽和性的電晶體，可以實現發揮各電晶體的優點的高性能的半導體裝置 10。例如，在將半導體裝置 10 用於顯示裝置的情況下，可以將電晶體 100 用於用作開關的電晶體，將電晶體 200 用於用來控制流過發光元件的電流的驅動電晶體。

【0169】可以共同使用一部分製程形成電晶體 100 和電晶體 200。明確而言，半導體層 108 及半導體層 208 可以藉由相同製程形成。絕緣層 106 的一部分被用作電晶體 100 的閘極絕緣層，絕緣層 106 的其他部分被用作電晶體 200 的閘極絕緣層。導電層 104 及導電層 204 可以藉由相同製程形成。導電層 112a、導電層 212a 及導電層 212b 可以藉由相同製程形成。因此，可以提高半導體裝置 10 的生產率並降低製造成本。

【0170】另外，在與電晶體 100 並行形成電晶體 200 時，有時絕緣層 110b 的開口 145 一側的側面與絕緣層 110b 的被形成面（在此，絕緣層 110a 的頂面）所形成的角度也與電晶體 100 同樣地與角度 θ110 一致或大致一致。注意，圖 10B 等示出絕緣層 110 的開口 145 一側的側面具有垂直形狀的例子，但是如圖 12B 所示，也可以使絕緣層 110 的開口 145 一側的側面具有錐形形狀。

【0171】

[半導體層 108、半導體層 208]

明確地說明可用於半導體層 108 及半導體層 208 的金屬氧化物。作為金屬氧化物，例如可以舉出銦氧化物、鎵氧化物及鋅氧化物。金屬氧化物較佳為至少包含銦或鋅。此外，金屬氧化物較佳為包含選自銦、元素 M 和鋅中的兩個或三個。注意，元素 M 為與氧的鍵合能量高的金屬元素或半金屬元素，例如為與氧的鍵合能量比銦高的金屬元素或半金屬元素。明確而言，作為元素 M，可以舉出鋁、鎵、錫、釔、鈦、釩、鉻、錳、鐵、鈷、鎳、鋯、鉬、鉿、鉭、鎢、鑭、鈰、釹、鎂、鈣、鍶、鋇、硼、矽、鍺及銻等。金屬氧化物所包含的元素 M 較佳為上述元素中的任一種或多種，更佳為選自鋁、鎵、錫和釔中的一種或多種，進一步較佳為鎵和錫中的一種或多種。注意，在本說明書等中，有時將金屬元素和半金屬元素統稱為“金屬元素”，本說明書等中記載的“金屬元素”有時包括半金屬元素。

【0172】半導體層 108 及半導體層 208 例如可以使用銦氧化物（In 氧化物）、銦鋅氧化物（In-Zn 氧化物）、銦錫氧化物（In-Sn 氧化物，也記為 ITO）、銦鈦氧化物（In-Ti 氧化物）、銦鎵氧化物（In-Ga 氧化物）、銦鎢氧化物（In-W 氧化物，也記為 IWO）、銦鎵鋁氧化物（In-Ga-Al 氧化物）、銦鎵錫氧化物（In-Ga-Sn 氧化物）、鎵鋅氧化物（Ga-Zn 氧化物，也記為

GZO）、鋁鋅氧化物（Al-Zn 氧化物，也記為 AZO）、銦鋁鋅氧化物（In-Al-Zn 氧化物，也記為 IAZO）、銦錫鋅氧化物（In-Sn-Zn 氧化物，也記為 ITZO（註冊商標））、銦鈦鋅氧化物（In-Ti-Zn 氧化物）、銦鎵鋅氧化物（In-Ga-Zn 氧化物，也記為 IGZO）、銦鎵錫鋅氧化物（In-Ga-Sn-Zn 氧化物，也記為 IGZTO）、銦鎵鋁鋅氧化物（In-Ga-Al-Zn 氧化物，也記為 IGAZO、IGZAO 或 IAGZO）等。或者，可以使用包含矽的銦錫氧化物（也記為 ITSO）、鎵錫氧化物（Ga-Sn 氧化物）、鋁錫氧化物（Al-Sn 氧化物）等。另外，以銦氧化物等為代表的不包含 Zn 的材料與 Si 製程的親和性高，所以是較佳的。另一方面，包含 Zn 的材料可以提高結晶性，所以是較佳的。

【0173】當提高金屬氧化物中的相對於所有金屬元素的原子數之和的銦的原子數之比例時，可以提高電晶體的場效移動率。另外，可以實現通態電流大的電晶體。

【0174】注意，金屬氧化物也可以代替銦或除了銦以外還包含一種或多種元素週期表中的週期數大的金屬元素。有如下傾向：金屬元素的軌域重疊越大，金屬氧化物中的載子傳導越大。因此，藉由包含週期數大的金屬元素，有時可以提高電晶體的場效移動率。作為週期數大的金屬元素，可以舉出屬於第 5 週期的金屬元素以及屬於第 6 週期的金屬元素等。作為該金屬元素，明確而言，可以舉出釔、鋯、銀、鎘、錫、銻、鋇、鉛、鉍、鑭、鈰、鐠、釹、鉅、釤及銪等。注意，鑭、鈰、鐠、釹、鉅、釤及銪被稱為輕稀土元素。

【0175】金屬氧化物也可以包含一種或多種非金屬元素。當金屬氧化物包含非金屬元素時，有時載子濃度增加或者能帶間隙變窄等而可以提高電晶體的場效移動率。作為非金屬元素，例如可以舉出碳、氮、磷、硫、硒、氟、氯、溴及氫等。

【0176】當提高金屬氧化物中的相對於所有的金屬元素的原子數之和的鋅的原子數之比例時，金屬氧化物具有高結晶性，可以抑制金屬氧化物中的雜質擴散。因此，電晶體的電特性的變動得到抑制而可以提高可靠性。

【0177】另外，當提高金屬氧化物中的相對於所有的金屬元素的原子數之和的元素 M 的原子數之比例時，可以抑制在金屬氧化物中形成氧空位（V_O）。因此，起因於氧空位（V_O）的載子生成得到抑制，可以形成關態電流小的電晶體。另外，電晶體的電特性的變動得到抑制而可以提高可靠性。

【0178】根據用於半導體層 108 及半導體層 208 的金屬氧化物的組成而電晶體的電特性及可靠性不同。因此，藉由根據電晶體所需的電特性及可靠性使金屬氧化物的組成不同，可以實現兼具優異的電特性及高可靠性的半導體裝置。

【0179】在金屬氧化物為 In-M-Zn 氧化物時，該 In-M-Zn 氧化物中的 In 的原子數比較佳為元素 M 的原子數比以上。作為這種 In-M-Zn 氧化物的金屬元素的原子數比，例如可以舉出 In：M：Zn=1：1：1、In：M：Zn=1：1：1.2、In：M：Zn=2：1：3、In：M：Zn=3：1：2、In：M：Zn=4：2：3、In：M：Zn=4：2：4.1、In：M：Zn=5：1：3、In：M：Zn=5：1：6、In：M：Zn=5：1：7、In：M：Zn=5：1：8、In：M：Zn=6：1：6、In：M：Zn=10：1：1、In：M：Zn=10：1：3、In：M：Zn=10：1：4、In：M：Zn=10：1：6、In：M：Zn=10：1：7、In：M：Zn=10：1：8、In：M：Zn=5：2：5、In：M：Zn=10：1：10、In：M：Zn=20：1：10、In：M：Zn=40：1：10 以及它們附近的組成等。此外，附近的組成包括所希望的原子數比的±30%的範圍。藉由增大金屬氧化物中的銦的原子數比，可以提高電晶體的通態電流或場效移動率等。

【0180】In-M-Zn 氧化物中的 In 的原子數比也可以小於元素 M 的原子數比。作為這種 In-M-Zn 氧化物的金屬元素的原子數比，例如可以舉出 In：M：Zn=1：3：2、In：M：Zn=1：3：3、In：M：Zn=1：3：4 以及它們附近的組成。藉由增高金屬氧化物中的 M 的原子個數的比例，可以抑制氧空位（V_O）的生成。

【0181】注意，在作為元素 M 包含多個金屬元素時，該金屬元素的原子數的比例的總計可以為元素 M 的原子數的比例。

【0182】在本說明書等中，相對於含有的所有金屬元素的原子數之和的銦的原子數之比例有時記載為銦的含有率。其他金屬元素也是同樣的。

【0183】藉由將銦含有率高的材料用於半導體層 108 及半導體層 208，可以提高電晶體的通態電流或場效移動率等。並且，藉由包含元素 M，可以抑制氧空位（V_O）的生成。元素 M 的含有率（相對於含有的所有金屬元素的原子數之和的元素 M 的原子數之比率）較佳為 0.1%以上且 3%以下，更佳為 0.1%以上且 2%以下。由此，可以實現電特性良好的電晶體。例如，較佳為使用 In:M:Zn=40:1:10 及其附近的金屬氧化物。元素 M 較佳為上述元素中的任一種或多種，更佳為選自鋁、鎵、錫和釔中的一種或多種。明確而言，可以適當地使用 In:Sn:Zn=40:1:10 及其附近的金屬氧化物。或者，可以適當地使用 In:Al:Zn=40:1:10 及其附近的金屬氧化物。

【0184】在此，當作為半導體層 108 及半導體層 208 使用多晶結構的金屬氧化物時，晶界成為再結合中心而載子被俘獲，由此有時電晶體的通態電流變小。在使用具有容易成為多晶結構的組成的金屬氧化物時，較佳為包含阻礙晶化的元素。例如，與銦錫氧化物（ITO）相比，包含矽的銦錫氧化物（ITSO）不容易具有多晶結構，所以可以適用於半導體層 108 及半導體層 208。在使用

ITSO的情況下，矽的含有率（相對於含有的所有金屬元素的原子數之和的矽的原子數之比率）較佳為1%以上且20%以下，更佳為3%以上且20%以下，進一步較佳為3%以上且15%以下，更進一步較佳為5%以上且15%以下。明確而言，可以適當地使用In:Sn:Si=45:5:4、In:Sn:Si=95:5:8及其附近的金屬氧化物。

【0185】半導體層108及半導體層208的組成的分析例如可以使用能量色散X射線分析法（EDX：Energy Dispersive X-ray Spectrometry）、X射線光電子能譜法（XPS：X-ray Photoelectron Spectrometry）、電感耦合電漿質譜分析法（ICP-MS：Inductively Coupled Plasma-Mass Spectrometry）或電感耦合電漿原子發射光譜法（ICP-AES：Inductively Coupled Plasma-Atomic Emission Spectrometry）。或者，也可以組合多個上述方法而分析。注意，含有率低的元素有時受分析精度的影響，實際上的含有率與分析所得的含有率不同。例如，當元素M的含有率低時，有時分析所得的元素M的含有率低於實際上的含有率。

【0186】金屬氧化物可以適當地利用濺射法或原子層沉積（ALD：Atomic Layer Deposition）法形成。注意，在利用濺射法形成金屬氧化物的情況下，形成後的金屬氧化物的組成有時與濺射靶材的組成不同。尤其是，形成後的金屬氧化物中的鋅的含有率有時減少到濺射靶材中的鋅的含有率的50%左右。

【0187】半導體層108及半導體層208也可以具有包括兩個以上的金屬氧化物層的疊層結構。半導體層108及半導體層208所包括的兩個以上的金屬氧化物層的組成也可以彼此相同或大致相同。藉由採用組成相同的金屬氧化物層的疊層結構，例如可以使用相同的濺射靶材形成，因此可以降低製造成本。

【0188】半導體層108及半導體層208所包括的兩個以上的金屬氧化物層的組成也可以彼此不同。例如，可以適當地使用具有In：M：Zn=1：3：4[原

子個數比]或其附近的組成的第一金屬氧化物層與設置在該第一金屬氧化物層上的具有 In：M：Zn=1：1：1[原子個數比]或其附近的組成的第二金屬氧化物層的疊層結構。此外，作為元素 M 特別較佳為使用鎵、鋁或錫。第一金屬氧化物層和第二金屬氧化物層中的元素 M 既可以相同又可以不同。例如，第一金屬氧化物層和第二金屬氧化物層也可以為組成互不相同的 IGZO 層。

【0189】例如，可以適當地使用具有 In：Zn=4：1[原子個數比]或其附近的組成的第一金屬氧化物層與設置在該第一金屬氧化物層上的具有 In：M：Zn=1：1：1[原子個數比]或其附近的組成的第二金屬氧化物層的疊層結構。

【0190】例如，可以使用選自銦氧化物、銦鎵氧化物和 IGZO 中的任一個及 IAZO、IAGZO 和 ITZO（註冊商標）中的任一個的疊層結構。

【0191】另外，在採用包含第一金屬氧化物的第一金屬氧化物層和包含第二金屬氧化物的第二金屬氧化物層的疊層結構且第一金屬氧化物的組成與第二金屬氧化物的組成相同或大致相同的情況下，有時不能明確地確認到第一金屬氧化物層與第二金屬氧化物層的邊界（介面）。

【0192】半導體層 108 及半導體層 208 較佳為使用具有結晶性的金屬氧化物。作為具有結晶性的金屬氧化物的結構，例如可以舉出 CAAC（c-axis aligned crystal）結構、多晶結構、微晶（nc：nano-crystal）結構。藉由將具有結晶性的金屬氧化物用於半導體層 108 及半導體層 208，可以降低半導體層 108 及半導體層 208 中的缺陷態密度，由此可以實現可靠性高的半導體裝置。

【0193】半導體層 108 及半導體層 208 較佳為使用 CAAC-OS 或 nc-OS。

【0194】CAAC-OS 具有多個層狀結晶。該結晶的 c 軸在被形成面的法線方向上配向。半導體層 108 及半導體層 208 較佳為分別具有平行於或大致平行於被形成面的層狀結晶。例如，半導體層 108 較佳為在與導電層 112b 的頂面接

觸的區域中具有平行於或大致平行於該頂面的層狀結晶，在與導電層 112b 的側面接觸的區域中具有平行於或大致平行於該側面的層狀結晶。尤其是，半導體層 108 較佳為在開口 141 中具有平行於或大致平行於作為被形成面的絕緣層 110 的側面的層狀結晶。藉由採用這種結構，半導體層 108 的層狀結晶大致平行於電晶體 100 的通道長度方向，所以可以增大電晶體的通態電流。同樣地，半導體層 208 較佳為具有平行於或大致平行於被形成面（在此，絕緣層 110 的側面、導電層 212a 的側面及導電層 212b 的側面）的層狀結晶。尤其是，半導體層 208 較佳為在與導電層 204 重疊的區域中具有平行於或大致平行於作為被形成面的絕緣層 110 的側面的層狀結晶。

【0195】藉由將結晶性高的金屬氧化物用於通道形成區域，可以降低通道形成區域中的缺陷態密度。另一方面，藉由使用結晶性低的金屬氧化物，可以實現能夠流過大電流的電晶體。

【0196】在利用濺射法形成金屬氧化物時，形成時的基板溫度越高，越可以形成結晶性高的金屬氧化物。在利用濺射法形成金屬氧化物時，形成時的基板溫度越高，越可以形成結晶性高的金屬氧化物。此外，相對於在形成時使用的沉積氣體整體的氧氣體的流量比率（以下，也稱為氧流量比）或處理室內的氧分壓越高，越可以形成結晶性高的金屬氧化物。

【0197】半導體層 108 及半導體層 208 的結晶性例如可以藉由 X 射線繞射（XRD：XRay Diffraction）、穿透式電子顯微鏡（TEM：Transmission Electron Microscope）或電子繞射（ED：Electron Diffraction）分析。或者，也可以組合多個上述方法而分析。

【0198】當作為半導體層 108 及半導體層 208 使用金屬氧化物時，較佳為儘量減少通道形成區域的 V_OH 以使其成為高純度本質或實質上高純度本質。如

此，為了得到 V_OH 被充分減少的金屬氧化物，重要的是：去除金屬氧化物中的水、氫等雜質（有時記載為脫水、脫氫化處理）；以及對金屬氧化物供氧來修復氧空位（V_O）。藉由將 V_OH 等雜質充分降低的金屬氧化物用於電晶體的通道形成區域，可以賦予穩定電特性。注意，有時將氧供應給金屬氧化物來修復氧空位（V_O）的處理記為加氧化處理。

【0199】當作為半導體層 108 及半導體層 208 使用金屬氧化物時，較佳為通道形成區域的載子濃度為 $1\times10^{18}cm^{-3}$ 以下，更佳為低於 $1\times10^{17}cm^{-3}$，進一步較佳為低於 $1\times10^{16}cm^{-3}$，更佳的是低於 $1\times10^{13}cm^{-3}$，進一步較佳的是低於 $1\times10^{12}cm^{-3}$。對通道形成區域的載子濃度的下限值沒有限定，例如，可以將其設定為 $1\times10^{-9}cm^{-3}$。

【0200】OS 電晶體的因被照射放射線而引起的電特性變動小，即對於放射線的耐受性高，因此可以在有可能入射放射線的環境下也適當地使用。OS 電晶體也可以說是對於放射線具有高可靠性。例如，可以適當地將 OS 電晶體用於 X 射線的平板探測器的像素電路。此外，OS 電晶體可以適當地用於在宇宙空間中使用的半導體裝置。作為放射線，可以舉出電磁輻射線（例如，X 射線及 γ 射線）及粒子放射線（例如，α 射線、β 射線、質子輻射及中子輻射）。

【0201】半導體層 108 及半導體層 208 也可以包含用作半導體的層狀物質。層狀物質是具有層狀晶體結構的材料群的總稱。層狀晶體結構是由共價鍵或離子鍵形成的層藉由如范德華鍵那樣的比共價鍵及離子鍵弱的鍵合層疊的結構。層狀物質在單位層中具有高導電性，亦即，具有高二維導電性。藉由將用作半導體並具有高二維導電性的材料用於通道形成區域，可以提供通態電流大的電晶體。

【0202】作為上述層狀物質，例如可以舉出石墨烯、矽烯、硫族化物等。硫族化物是包含氧族元素（屬於第 16 族元素）的化合物。此外，作為硫族化物，可以舉出過渡金屬硫族化物、第 13 族硫族化物等。作為能夠用作電晶體的通道形成區域的過渡金屬硫族化物，具體地可以舉出硫化鉬（典型的是 MoS_2）、硒化鉬（典型的是 $MoSe_2$）、碲化鉬（典型的是 $MoTe_2$）、硫化鎢（典型的是 WS_2）、硒化鎢（典型的是 WSe_2）、碲化鎢（典型的是 WTe_2）、硫化鉿（典型的是 HfS_2）、硒化鉿（典型的是 $HfSe_2$）、硫化鋯（典型的是 ZrS_2）、硒化鋯（典型的是 $ZrSe_2$）等。

【0203】

[導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a、導電層 212b]

導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b 既可以具有單層結構又可以具有兩層以上的疊層結構。作為可用於導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b 的材料，例如可以舉出鉻、銅、鋁、金、銀、鋅、鉭、鈦、鎢、錳、鎳、鐵、鈷、鉬和鈮中的一個或多個以及以上述金屬中的一個或多個為成分的合金。可以將包含銅、銀、金和鋁中的一個或多個的低電阻導電材料適當地用於導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b。其中，銅或鋁在量產性上尤其具有優勢，因此是較佳的。

【0204】導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b 可以使用具有導電性的金屬氧化物（氧化物導電體）。作為氧化物導電體（OC：Oxide Conductor），例如可以舉出氧化銦、氧化鋅、In-Sn 氧化物（ITO）、In-Zn 氧化物、In-W 氧化物、In-W-Zn 氧化物、In-Ti 氧

化物、In-Ti-Sn 氧化物、In-Sn-Si 氧化物（包含矽的 ITO，也稱為 ITSO）、添加有鎵的氧化鋅及 In-Ga-Zn 氧化物。尤其是，較佳為使用包含銦的氧化物導電體，因為其導電性高。

【0205】在具有半導體特性的金屬氧化物中形成氧空位，對該氧空位添加氫而在導帶附近形成施體能階。其結果，金屬氧化物的導電性增高，而成為導電體。將成為導電體的金屬氧化物可以被稱為氧化物導電體。

【0206】作為導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b，也可以採用含有上述氧化物導電體（金屬氧化物）的導電膜和含有金屬或合金的導電膜的疊層結構。藉由使用含有金屬或合金的導電膜，可以降低佈線電阻。

【0207】作為導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b，也可以應用 Cu-X 合金膜（X 為 Mn、Ni、Cr、Fe、Co、Mo、Ta 或 Ti）。藉由使用 Cu-X 合金膜，可以以濕蝕刻法進行加工，從而可以降低製造成本。

【0208】注意，導電層 112a、導電層 112b、導電層 104、導電層 204、導電層 212a 及導電層 212b 可以使用彼此相同的材料或不同的材料。例如，能夠藉由同一製程形成的導電層 112a、導電層 212a 及導電層 212b 較佳為使用彼此相同的材料。另外，能夠藉由同一製程形成的導電層 104 及導電層 204 較佳為使用彼此相同的材料。

【0209】導電層 112a 及導電層 112b 具有與半導體層 108 接觸的區域。導電層 212a 及導電層 212b 具有與半導體層 208 接觸的區域。在作為半導體層 108 使用金屬氧化物的情況下有如下擔憂：在作為導電層 112a 及導電層 112b 使用容易被氧化的金屬（例如，鋁）時，在導電層 112a 與半導體層 108 之間及

導電層 112b 與半導體層 108 之間形成絕緣氧化物（例如，氧化鋁），阻礙它們的導通。同樣地，在作為半導體層 208 使用金屬氧化物的情況下有如下擔憂：在作為導電層 212a 及導電層 212b 使用容易被氧化的金屬時，在導電層 212a 與半導體層 208 之間及導電層 212b 與半導體層 208 之間形成絕緣氧化物，阻礙它們的導通。因此，導電層 112a、導電層 112b、導電層 212a 及導電層 212b 較佳為使用不容易被氧化的導電材料、即使被氧化也保持低電阻的導電材料或氧化物導電體。

【0210】導電層 112a、導電層 112b、導電層 112a 及導電層 112b 例如較佳為使用鈦、氮化鉭、氮化鈦、包含鈦和鋁的氮化物、包含鉭和鋁的氮化物、釕、氧化釕、氮化釕、包含鍶和釕的氧化物、包含鑭和鎳的氧化物。由於這些材料為不容易被氧化的導電材料或即使被氧化也保持低電阻的材料，所以是較佳的。

【0211】導電層 112a、導電層 112b、導電層 212a 及導電層 212b 可以使用上述氧化物導電體。明確而言，可以使用氧化銦、氧化鋅、ITO、In-Zn 氧化物、In-W 氧化物、In-W-Zn 氧化物、In-Ti 氧化物、In-Ti-Sn 氧化物、包含矽的 In-Sn 氧化物、添加有鎵的氧化鋅等氧化物導電體。

【0212】導電層 112a、導電層 112b、導電層 212a 及導電層 212b 也可以都使用氮化物導電體。作為氮化物導電體例如可以舉出氮化鉭及氮化鈦。

【0213】導電層 112a、導電層 112b、導電層 104、導電層 212a、導電層 212b 及導電層 204 也可以都具有疊層結構。此時，至少與半導體層 108 或半導體層 208 接觸的區域較佳為使用不容易被氧化的導電材料、即使被氧化也保持低電阻的導電材料或氧化物導電體。此外，不與半導體層 108 或半導體層 208 接觸的區域較佳為使用電阻率低的材料。由此，可以降低導電層的電阻。例

如，可以將 In-Sn-Si 氧化物（ITSO）適當地用於與半導體層 108 或半導體層 208 接觸的區域，並且可以將銅或鎢適當地用於不與半導體層 108 或半導體層 208 接觸的區域。尤其是，與半導體層 108 或半導體層 208 接觸且形成在基板 102 上的平坦部的導電層 112a、導電層 212a 及導電層 212b 較佳為採用在銅層上設置 ITSO 層的疊層結構。導電層 112a、導電層 212a 及導電層 212b 形成在基板 102 上的平坦部，所以可以比較容易地引繞。另外，藉由採用上述疊層結構，可以減少低電阻的銅層的氧化，而可以將其用作電阻低的良好的佈線。

【0214】

[絕緣層 106]

絕緣層 106 可以具有單層結構或兩層以上的疊層結構。絕緣層 106 較佳為包括一層以上的無機絕緣膜。作為可用於無機絕緣膜的材料，例如可以舉出氧化物、氮化物、氧氮化物及氮氧化物。絕緣層 106 可以使用可用於絕緣層 110 的材料。

【0215】絕緣層 106 具有與半導體層 108 及半導體層 208 接觸的區域。在半導體層 108 及半導體層 208 使用金屬氧化物時，構成絕緣層 106 的膜中的至少與半導體層 108 及半導體層 208 接觸的膜較佳為使用上述氧化物和氧氮化物中的任意個。此外，絕緣層 106 更佳為使用藉由加熱釋放氧的膜。

【0216】明確而言，在絕緣層 106 具有單層結構時，絕緣層 106 較佳為使用氧化物或氧氮化物。明確而言，絕緣層 106 可以適當地使用氧化矽或氧氮化矽。

【0217】當絕緣層 106 具有疊層結構時，較佳的是，與半導體層 108 及半導體層 208 接觸一側的絕緣膜包含氧化物或氧氮化物，與導電層 104 及導電層 204 接觸一側的絕緣膜包含氮化物或氮氧化物。作為該氧化物或氧氮化物，例

如可以適當地使用氧化矽或氧氮化矽。作為該氮化物或氮氧化物，可以適當地使用氮化矽或氮氧化矽。

【0218】氮化矽及氮氧化矽具有本身釋放雜質（例如，水及氫）量很少且不容易使氧及氫透過的特徵，因此可以適當地用作絕緣層 106。由於從絕緣層 106 向半導體層 108 及半導體層 208 的雜質擴散得到抑制，可以實現良好的電晶體的電特性且提高可靠性。如此，絕緣層 106 較佳為被用作對氧、水和氫中的至少一個的阻擋膜。

【0219】注意，在本說明書等中阻擋膜是指具有阻擋性的膜。例如，可以將具有阻擋性的絕緣層稱為阻擋絕緣層。在本說明書等中，阻擋性是指抑制所對應的物質的擴散的功能（也可以說透過性低）和俘獲或固定（也被稱為吸雜）所對應的物質的功能中的一者或兩者。

【0220】注意，在微型電晶體中，在閘極絕緣層的厚度小時，有時洩漏電流增大。藉由閘極絕緣層使用相對介電常數高的材料（也稱為 high-k 材料），可以在保持物理厚度的同時實現電晶體工作時的低電壓化。作為可用於絕緣層 106 的 high-k 材料，例如可以舉出氧化鎵、氧化鉿、氧化鋯、含有鋁及鉿的氧化物、含有鋁及鉿的氧氮化物、含有矽及鉿的氧化物、含有矽及鉿的氧氮化物以及含有矽及鉿的氮化物。

【0221】

[絕緣層 195]

用作電晶體 100 及電晶體 200 的保護層的絕緣層 195 較佳為使用雜質不容易擴散的材料。藉由設置絕緣層 195，可以有效地抑制雜質從外部擴散到電晶體中，從而可以提高半導體裝置的可靠性。作為雜質例如可以舉出水及氫。

【0222】絕緣層 195 可以為包含無機材料的絕緣層或包含有機材料的絕緣層。絕緣層 195 例如可以適當地使用氧化物、氧氮化物、氮氧化物或氮化物的無機材料。更明確而言，可以使用氮化矽、氮氧化矽、氧氮化矽、氧化鋁、氧氮化鋁、氮化鋁、氧化鉿和鋁酸鉿中的一個或多個。作為有機材料例如可以使用丙烯酸樹脂和聚醯亞胺樹脂中的一個或多個。作為有機材料也可以使用感光性材料。此外，也可以層疊上述絕緣膜中的兩個以上。絕緣層 195 也可以具有包含無機材料的絕緣層及包含有機材料的絕緣層的疊層結構。

【0223】

[基板 102]

雖然對基板 102 的材料沒有特別的限制，但是至少需要具有能夠承受後續的加熱處理的耐熱性。例如，可以使用以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、矽鍺等化合物半導體基板、SOI 基板、玻璃基板、石英基板、藍寶石基板、陶瓷基板或有機樹脂基板作為基板 102。另外，基板 102 上也可以設置有半導體元件。注意，半導體基板及絕緣性基板的形狀可以為圓形或角形。

【0224】作為基板 102，也可以使用撓性基板，並且在撓性基板上直接形成電晶體 100 等。或者，也可以在基板 102 與電晶體 100 等之間設置剝離層。藉由設置剝離層，可以在剝離層上製造半導體裝置的一部分或全部之後將其從基板 102 分離並轉置到其他基板上。此時，也可以將電晶體 100 等轉置到耐熱性低的基板或撓性基板上。

【0225】作為基板 102，也可以在上述基板上作為基底膜層疊絕緣層。

【0226】下面說明其一部分的結構與上述結構例子 1 不同的半導體裝置的結構例子。下面，有時省略與上述結構例子 1 重複的部分的說明。此外，在以

下所示的圖式中，關於具有與上述結構例子 1 相同的功能的部分使用相同的陰影線，而有時不附加元件符號。

【0227】

<結構例子 2>

圖 13A 示出本發明的一個實施方式的半導體裝置 10A 的俯視圖。圖 13B 示出沿著圖 13A 所示的點劃線 A1-A2 的截斷面的剖面圖。

【0228】半導體裝置 10A 包括電晶體 100A、電晶體 200A 及絕緣層 110。電晶體 100A 與圖 9A 等所示的電晶體 100 的主要不同之處在於：包括絕緣層 147 及絕緣層 149；以及半導體層 108 不與導電層 112b 的側面接觸。電晶體 200A 與圖 9A 等所示的電晶體 200 的主要不同之處在於包括絕緣層 247 及絕緣層 249。

【0229】在電晶體 200A 中，絕緣層 247 及絕緣層 249 設置在絕緣層 110 與半導體層 208 之間。

【0230】絕緣層 247 與絕緣層 110 的側面、導電層 212a 的頂面及側面、導電層 212b 的頂面及側面、基板 102 的頂面、半導體層 208 的側面、絕緣層 249 的側面及底面以及絕緣層 106 的底面接觸。如圖 13B 所示，在剖面中，在絕緣層 247 的與導電層 212a 的頂面或導電層 212b 的頂面接觸的部分形成突出部。在突出部的端部，絕緣層 247 與半導體層 208 接觸。絕緣層 247 的突出部呈比其他部分向開口 145 的中央部突出的形狀。

【0231】絕緣層 247 較佳為對氫具有阻擋性，尤其較佳為抑制氫擴散的能力高。絕緣層 247 例如可以使用氧化鋁、氧化鎂、氧化鉿、氧化鎵、銦鎵鋅氧化物、氮化矽和氮氧化矽中的一種或多種。作為絕緣層 247，例如可以適當地

使用氮化矽。藉由設置絕緣層 247，可以抑制氫從電晶體 200A 的外部藉由絕緣層 247 擴散到半導體層 208。

【0232】絕緣層 249 與絕緣層 247 的側面及突出部的頂面以及半導體層 208 的側面及底面接觸。如圖 13B 所示，在剖面中，絕緣層 249 的側面有時與絕緣層 247 的突出部的側端部對齊。

【0233】絕緣層 249 較佳為對氫具有阻擋性，尤其較佳為俘獲或固定（也稱為吸雜）氫的能力高。作為絕緣層 249，例如可以使用包含鎂的氧化物和包含鋁和中的一者或兩者的氧化物中的一個或多個。另外，這些氧化物更佳為具有非晶結構。具有非晶結構的氧化物有時具有如下性質：氧原子具有懸空鍵而由該懸空鍵俘獲或固定氫。此外，這些金屬氧化物較佳為採用非晶結構，但其一部分也可以形成有結晶區域。作為絕緣層 249，例如可以適當地使用氧化鉿。藉由設置絕緣層 249，例如可以由絕緣層 249 俘獲或固定半導體層 208 或絕緣層 106 所包含的氫。如圖 13A 及圖 13B 所示，電晶體 200A 具有包括絕緣層 247 及絕緣層 249 的結構，所以在將氧化物半導體用於半導體層 208 時，可以去除有可能混入該氧化物半導體中的氫、水等，所以可以實現可靠性高的半導體裝置。

【0234】在電晶體 100A 中，絕緣層 147 及絕緣層 149 設置在絕緣層 110 與半導體層 108 之間及導電層 112b 與半導體層 108 之間。

【0235】絕緣層 147 與絕緣層 110 的側面、導電層 112b 的側面、導電層 112a 的頂面、半導體層 108 的側面及底面以及絕緣層 149 的側面及底面接觸。如圖 13B 所示，在剖面中，在絕緣層 147 的與導電層 112a 的頂面接觸的部分形成突出部。在突出部的端部，絕緣層 147 與半導體層 108 接觸。絕緣層 147 的突出部呈比其他部分向開口 141 的中央部突出的形狀。

【0236】作為絕緣層 147，可以使用可用於絕緣層 247 的材料。絕緣層 147 可以與絕緣層 247 在同一製程中形成。例如，可以形成將成為絕緣層 247 及絕緣層 147 的膜，並對其進行加工來形成絕緣層 247 及絕緣層 147。

【0237】絕緣層 149 與絕緣層 147 的側面及突出部的頂面以及半導體層 108 的側面及底面接觸。如圖 13B 所示，在剖面中，絕緣層 149 的側面有時與絕緣層 147 的突出部的側端部對齊。

【0238】絕緣層 149 可以使用可用於絕緣層 249 的材料。絕緣層 149 可以與絕緣層 249 在同一製程中形成。例如，可以形成將成為絕緣層 249 及絕緣層 149 的膜，並對其進行加工來形成絕緣層 249 及絕緣層 149。

【0239】注意，這裡示出的絕緣層 147、絕緣層 149、絕緣層 247、絕緣層 249、半導體層 108 及半導體層 208 的結構也可以應用於其他結構例子。

【0240】

<結構例子 3>

圖 14A 示出本發明的一個實施方式的電晶體 200B 的俯視圖。圖 14B 示出沿著圖 14A 所示的點劃線 A1-A2 的截斷面的剖面圖。

【0241】開口 145 的形狀為包括延伸部及彎曲部的形狀，這一點與圖 9A 等所示的電晶體 200 主要不同。在此，可以將組合延伸部和彎曲部而形成的開口 145 的頂面形狀稱為蜿蜒形狀、迂曲形狀、曲折形狀或彎曲形狀。

【0242】如圖 14A 所示，開口 145 包括延伸部 146a、延伸部 146b、延伸部 146c、彎曲部 148a 及彎曲部 148b。開口 145 的頂面形狀可以被視為延伸部 146a 與延伸部 146b 藉由彎曲部 148a 連接，延伸部 146b 與延伸部 146c 藉由彎曲部 148b 連接的形狀。以與開口 145 的側壁接觸的方式設置有半導體層 208。在開口 145 內，半導體層 208 隔著絕緣層 106 與導電層 204 相對地設置。在

此，半導體層 208 在延伸部 146a 中與導電層 212a 接觸，在延伸部 146b 中與導電層 212b 接觸。

【0243】延伸部 146a、延伸部 146b 及延伸部 146c 在俯視時具有在一個方向（圖 14A 中的垂直於點劃線 A1-A2 的方向）上延伸的形狀。相對於此，在俯視時，彎曲部 148a 及彎曲部 148b 以其一個端部相對於另一個端部彎曲的方式設置。

【0244】藉由由一個彎曲部連接兩個延伸部，可以在開口 145 中形成折疊結構。藉由形成一個或多個上述折疊形狀，可以使開口 145 的長度比導電層 212a 和導電層 212b 的距離顯著大。因此，可以顯著增大電晶體 200B 的通道長度，從而可以進一步提高電晶體 200B 的飽和性。

【0245】注意，以上示出用作源極電極或汲極電極的導電層在延伸部中與半導體層接觸的例子，但是本發明不侷限於此。用作源極電極或汲極電極的導電層也可以在彎曲部與半導體層接觸。例如，也可以採用半導體層 208 在彎曲部 148a 中與導電層 212a 接觸且在彎曲部 148b 中與導電層 212b 接觸的結構。

【0246】圖 14A 示出開口 145 包括延伸部 146a、延伸部 146b、延伸部 146c、彎曲部 148a 及彎曲部 148b 的結構，但是本發明不侷限於此。開口 145 具有多個延伸部和至少一個以上的彎曲部即可。在此，彎曲部的個數較佳為比延伸部少一個。例如，開口 145 也可以具有兩個延伸部及一個彎曲部。此外，例如，開口 145 也可以具有四個以上的延伸部以及三個以上的彎曲部。

【0247】另外，在圖 14A 中，開口 145 的頂面形狀為帶圓角的形狀，但是本發明不侷限於此，也可以為延伸部及彎曲部的角部呈角形的形狀。此時，也可以將開口 145 的頂面形狀稱為鋸齒形狀。

【0248】注意，雖然圖 14A 示出導電層 204 覆蓋開口 145 整體的結構，但是本發明不侷限於此。例如，如圖 15A 及圖 15B 所示，導電層 204 也可以與開口 145 的一部分重疊。

【0249】在此，如圖 15A 所示，連接導電層 212a 與導電層 212b 的半導體層 208 有以點劃線 C1-C2 表示的路徑及以點劃線 D1-D2 表示的路徑的兩種。在圖 15A 的電晶體中，以點劃線 C1-C2 表示的路徑被導電層 204 覆蓋，但是以點劃線 D1-D2 表示的路徑從導電層 204 露出。在沒有形成導電層 204 的區域中，絕緣層 195 與絕緣層 106 的頂面接觸。藉由採用這種結構，可以減少導電層 204 的佈局面積，並可以以高密度配置電晶體 200B。

【0250】另外，在圖 15A 所示的電晶體 200B 中，只有以點劃線 C1-C2 表示的路徑的半導體層 208 被用作通道形成區域。因此，與圖 14A 所示的電晶體 200B 相比，可以認為實質上的通道寬度大致一半。因此，在圖 15A 所示的電晶體 200B 中，通道寬度更小，所以可以進一步提高飽和性。

【0251】

<結構例子 4>

圖 16A 示出本發明的一個實施方式的電晶體 200C 的剖面圖。另外，圖 16B 示出本發明的一個實施方式的電晶體 100C 的剖面圖。

【0252】電晶體 200C 與電晶體 200 的主要不同之處在於：在導電層 212a 及導電層 212b 上包括導電層 216；以及絕緣層 110 具有六層結構。

【0253】絕緣層 110 包括導電層 212a 及導電層 212b 上的絕緣層 110a、絕緣層 110a 上的絕緣層 110b1、絕緣層 110b1 上的絕緣層 110d1、絕緣層 110d1 及導電層 216 上的絕緣層 110d2、絕緣層 110d2 上的絕緣層 110b2 以及絕緣層 110b2 上的絕緣層 110c。

【0254】導電層 216 被用作電晶體 200C 的背閘極電極（也可以稱為第二閘極電極）。導電層 216 較佳為位於絕緣層 110d1 上。導電層 212a、212b 與導電層 216 由絕緣層 110a、110b1、110d1 彼此電絕緣。導電層 216 較佳為設置有開口，該開口的內側較佳為設置有開口 145。

【0255】導電層 216 也可以與導電層 212a 或導電層 212b 電連接。例如，導電層 212a 與導電層 216 也可以藉由設置在絕緣層 110a、110b1、110d1 中的開口接觸。

【0256】導電層 216 既可以具有單層結構，又可以具有兩層以上的疊層結構。導電層 216 可以使用可用於導電層 212a、導電層 212b 及導電層 204 的材料。

【0257】注意，雖然在圖 16A 中例示出導電層 216 的剖面形狀具有錐形形狀的結構，但是不侷限於此。例如，導電層 216 的剖面形狀也可以配置為垂直。藉由採用該配置，導電層 216 的側面與接觸於絕緣層 110 的半導體層 208 的面平行。藉由採用上述配置，可以將供應到導電層 216 的電位高效地供應到半導體層 208，所以是較佳的。

【0258】絕緣層 110d2 覆蓋導電層 216 的頂面及側面。絕緣層 110d2 以覆蓋導電層 216 的開口的一部分的方式設置。絕緣層 110d2 較佳為藉由該開口與絕緣層 110d1 接觸。

【0259】絕緣層 110d1 及絕緣層 110d2 較佳為採用與絕緣層 110a、110c 同樣的結構。明確而言，絕緣層 110d1 及絕緣層 110d2 較佳為使用氧不容易擴散的膜。此外，絕緣層 110d1 及絕緣層 110d2 較佳為使用氫不容易擴散的膜。藉由設置這種絕緣層 110d1 及絕緣層 110d2，可以抑制導電層 216 的氧化。此外，可以抑制包含在導電層 216 中的氫擴散到半導體層 208。

【0260】注意，雖然圖 16A 示出絕緣層 110d1 的厚度無論其位置如何都均勻的例子，但是本發明不侷限於此。例如，絕緣層 110d1 的厚度有時在重疊於導電層 216 的區域與不重疊於導電層 216 的區域之間不同。例如，在加工將成為導電層 216 的膜時，有時絕緣層 110d1 的不與導電層 216 重疊的區域的一部分被去除，而其厚度減薄。

【0261】絕緣層 110b2 較佳為隔著絕緣層 110d2 覆蓋導電層 216 的頂面及側面。絕緣層 110b2 較佳為以隔著絕緣層 110d2 覆蓋導電層 216 的開口的一部分的方式設置。

【0262】絕緣層 110b1 及絕緣層 110b2 都可以使用與可用於絕緣層 110b 的結構同樣的結構。明確而言，絕緣層 110b1 及絕緣層 110b2 都較佳為使用含氧的層，較佳為具有與絕緣層 110a、110c、110d1 和 110d2 中的至少一個相比含氧量多的區域。

【0263】藉由採用這種結構，絕緣層 110 的結構可以為導電層 216 的上下對稱結構。此外，由於可以從絕緣層 110b1、110b2 這兩處向半導體層 208 供應氧，所以可以提高電晶體特性。

【0264】注意，本發明不侷限於上述結構，例如也可以採用不設置絕緣層 110b1 的結構。另外，也可以採用不設置絕緣層 110d1 及絕緣層 110d2 的結構。

【0265】在電晶體 200C 中，半導體層 208 具有隔著絕緣層 106 與導電層 204 重疊且隔著絕緣層 110 的一部分（尤其是，絕緣層 110b2 及絕緣層 110d2）與導電層 216 重疊的區域。換言之，半導體層 208 的至少一部分夾在導電層 204 的側面和導電層 216 的側面之間，半導體層 208 的至少一部分與導電層 204 的側面之間設置有絕緣層 110 的一部分（尤其是絕緣層 110b2 及絕緣層

110d2），半導體層 208 的至少一部分與導電層 216 的側面之間設置有絕緣層 106。在此，絕緣層 110 的一部分被用作電晶體 200C 的背閘極絕緣層（也可以稱為第二閘極絕緣層）。

【0266】藉由電晶體 200C 具有背閘極電極，可以固定半導體層 208 的背閘極一側（也稱為背通道）的電位。因此，可以進一步提高電晶體 200C 的 Id-Vd 特性中的飽和性。

【0267】此外，由於電晶體 200C 具有背閘極電極，所以可以使半導體層 208 的背通道電位固定，並可以抑制臨界電壓負向漂移。由此，可以實現常關閉特性（也就是說，臨界電壓為正值）的電晶體。

【0268】電晶體 200C 具有區域，其中在一個方向上依次層疊有導電層 216、絕緣層 110、半導體層 208、絕緣層 106 及導電層 204，其間不包括其他層。藉由擴大該區域可以更確實地控制半導體層 208 的背通道的電場。

【0269】注意，從剖面看時，有時絕緣層 110 的開口的左側和右側的導電層 216 與半導體層 208 間的最短距離不同。

【0270】此外，與電晶體 200C 同樣，也可以在電晶體 100 中設置背閘極。圖 16B 所示的電晶體 100C 與電晶體 100 的主要不同之處在於：在導電層 112a 上包括導電層 116；以及絕緣層 110 具有六層結構。

【0271】在此，導電層 116 對應於上述導電層 216，可以參照導電層 216 的記載。也就是說，導電層 116 被用作電晶體 100C 的背閘極電極。另外，絕緣層 110 具有與圖 16A 所示的絕緣層 110 同樣的結構。換言之，絕緣層 110 的一部分被用作電晶體 100C 的背閘極絕緣層。

【0272】因此，也在電晶體 100C 中，半導體層 108 具有隔著絕緣層 106 與導電層 104 重疊且隔著絕緣層 110 的一部分（尤其是，絕緣層 110b2 及絕緣

層 110d2）與導電層 116 重疊的區域。換言之，半導體層 108 的至少一部分夾在導電層 104 的側面和導電層 116 的側面之間，半導體層 108 的至少一部分與導電層 104 的側面之間設置有絕緣層 110 的一部分（尤其是絕緣層 110b2 及絕緣層 110d2），半導體層 108 的至少一部分與導電層 116 的側面之間設置有絕緣層 106。

【0273】藉由電晶體 100C 具有背閘極，可以固定半導體層 108 的背閘極一側（也稱為背通道）的電位。因此，可以提高電晶體 200C 的 Id-Vd 特性中的飽和性。

【0274】此外，由於電晶體 100C 具有背閘極電極，所以可以使半導體層 108 的背通道電位固定，並可以抑制臨界電壓負向漂移。由此，可以實現常關閉特性（也就是說，臨界電壓為正值）的電晶體。

【0275】本實施方式可以與其他實施方式適當地組合。此外，在本說明書中，在一個實施方式中示出多個結構例子的情況下，可以適當地組合該結構例子。

【0276】

實施方式 3

在本實施方式中，參照圖 17A 至圖 22B 對本發明的一個實施方式的顯示裝置的製造方法進行說明。注意，關於各組件的材料及形成方法，有時省略與上述實施方式 2 所說明的部分同樣的部分。

【0277】構成半導體裝置的薄膜（絕緣膜、半導體膜及導電膜等）可以利用濺射法、化學氣相沉積（CVD：Chemical Vapor Deposition）法、真空蒸鍍法、脈衝雷射沉積（PLD：Pulsed Laser Deposition）法、ALD 法、分子束磊晶

（MBE：Molecular Beam Epitaxy）法等形成。作為 CVD 法有 PECVD 法及熱 CVD 法等。此外，作為熱 CVD 法之一，有有機金屬化學氣相沉積（MOCVD：Metal Organic CVD）法。

【0278】構成半導體裝置的薄膜（絕緣膜、半導體膜及導電膜等）可以利用旋塗法、浸漬法、噴塗法、噴墨法、分配器法、網版印刷法、平板印刷法、刮刀（doctor knife）法、狹縫式塗佈法、輥塗法、簾式塗佈法或刮刀式塗佈法等濕法沉積方法形成。

【0279】當對構成半導體裝置的薄膜進行加工時，可以利用光微影法等。或者，可以利用奈米壓印法、噴砂法、剝離法等對薄膜進行加工。此外，可以藉由利用金屬遮罩等陰影遮罩的沉積方法直接形成島狀的薄膜。

【0280】光微影法典型地有如下兩種方法。一個是在要進行加工的薄膜上形成光阻遮罩，藉由蝕刻等對該薄膜進行加工，並去除光阻遮罩的方法。另一個是沉積具有感光性的薄膜之後進行曝光而顯影，將該薄膜加工為所希望的形狀的方法。

【0281】在光微影法中，作為用於曝光的光，例如可以使用 i 線（波長 365nm）、g 線（波長 436nm）、h 線（波長 405nm）或將這些光混合了的光。另外，還可以使用紫外光、KrF 雷射或 ArF 雷射等。此外，也可以利用液浸曝光技術進行曝光。此外，作為用於曝光的光，也可以使用極紫外（EUV：Extreme Ultra-violet）光或 X 射線。此外，代替用於曝光的光，也可以使用電子束。當使用極紫外光、X 射線或電子束時，可以進行極其微細的加工，所以是較佳的。注意，在藉由利用電子束等光束進行掃描而進行曝光時，不需要光罩。

【0282】作為薄膜的蝕刻方法，可以利用乾蝕刻法、濕蝕刻法和噴砂法中的一個或多個。

【0283】

<製造方法例子>

在此，參照圖 17A 至圖 22B 說明圖 9A 及圖 9B 所示的半導體裝置 10 的製造方法的一個例子。圖 17A 至圖 20B 示出沿著圖 9A 所示的點劃線 A1-A2 的剖面圖。圖 21A 至圖 22B 示出俯視圖。

【0284】首先，在基板 102 上形成將成為導電層 112a、導電層 212a 及導電層 212b 的膜，加工該膜來形成導電層 112a、導電層 212a 及導電層 212b。該膜可以適當地利用濺射法形成。此外，導電層 112a、導電層 212a 及導電層 212b 例如可以適當地利用濕蝕刻法形成。此外，在沉積該膜之前，也可以在基板 102 上層疊將成為基底膜的絕緣層。

【0285】例如，作為導電層 112a、導電層 212a 及導電層 212b 可以使用銅等導電性高的導電膜。較佳的是，作為導電層 112a、導電層 212a 及導電層 212b 可以使用包括銅層及銅層上的 ITSO 層的疊層膜。在本實施方式所示的半導體裝置中，由於基板 102 上的平坦部配置有導電層 112a、導電層 212a 及導電層 212b，所以即使使用銅等導電性高的導電膜，也可以比較容易引繞導電層 112a、導電層 212a 及導電層 212b。因此，可以將導電層 112a、導電層 212a 及導電層 212b 用作電阻低的佈線。

【0286】接著，在基板 102、導電層 112a、導電層 212a 及導電層 212b 上形成將成為絕緣層 110a 的絕緣膜 110af 及將成為絕緣層 110b 的絕緣膜 110bf（圖 17A）。電晶體 100 的通道長度 L100 及電晶體 200 的通道寬度 W200 依賴

於絕緣膜 110bf 的厚度。因此，根據電晶體 100 及電晶體 200 所需的電特性設定絕緣膜 110bf 的厚度即可。

【0287】當形成絕緣膜 110af 及絕緣膜 110bf 時，可以適當地利用濺射法或 PECVD 法。較佳為在形成絕緣膜 110af 之後以不使絕緣膜 110af 的表面暴露於大氣的方式在真空中連續形成絕緣膜 110bf。藉由連續形成絕緣膜 110af 及絕緣膜 110bf，可以抑制來源於大氣的雜質附著於絕緣膜 110af 的表面。作為該雜質，例如可以舉出水及有機物。

【0288】形成絕緣膜 110af 及絕緣膜 110bf 時的基板溫度都較佳為 180℃以上且 450℃以下，更佳為 200℃以上且 450℃以下，更佳為 250℃以上且 450℃以下，更佳為 300℃以上且 450℃以下，更佳為 300℃以上且 400℃以下，更佳為 350℃以上且 400℃以下。藉由使形成絕緣膜 110af 及絕緣膜 110bf 時的基板溫度在上述範圍內，可以減少從絕緣膜 110af 及絕緣膜 110bf 本身的雜質（例如，水及氫）的釋放，由此可以抑制雜質擴散到半導體層 108。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0289】注意，由於先形成絕緣膜 110af 及絕緣膜 110bf 然後形成半導體層 108 及半導體層 208，所以沒有因形成絕緣膜 110af 及絕緣膜 110bf 時施加的熱導致的氧從半導體層 108 及半導體層 208 脫離的擔憂。

【0290】在形成絕緣膜 110bf 之後，也可以對絕緣膜 110bf 供應氧。作為氧的供應方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術或電漿處理。作為電漿處理，可以適當地使用以高頻功率使氧氣體電漿化的裝置。作為以高頻功率使氣體電漿化的裝置，例如可以舉出 PECVD 裝置、電漿蝕刻裝置及電漿灰化裝置。電漿處理較佳為在含氧氛圍下進行。例如，較佳

為在含氧、一氧化二氮（N_2O）、二氧化氮（NO_2）、一氧化碳和二氧化碳中的一個以上的氛圍下進行電漿處理。

【0291】注意，也可以以不使絕緣膜 110bf 的表面暴露於大氣的方式在真空中連續進行該電漿處理。例如，在形成絕緣膜 110bf 時使用 PECVD 裝置的情況下，較佳為利用該 PECVD 裝置進行該電漿處理。由此可以提高生產率。明確而言，在利用 PECVD 裝置形成絕緣膜 110bf 之後，可以在真空中連續地進行 N_2O 等離子處理。

【0292】接著，較佳為在絕緣膜 110bf 上形成金屬氧化物層 137（圖 17B）。藉由形成金屬氧化物層 137，可以將氧供應到絕緣膜 110bf。

【0293】對金屬氧化物層 137 的導電性沒有限制。金屬氧化物層 137 可以使用絕緣膜、半導體膜和導電膜中的至少一種。金屬氧化物層 137 例如可以使用氧化鋁、氧化鉿、鋁酸鉿、銦氧化物、銦錫氧化物（ITO）或含矽的銦錫氧化物（ITSO）。

【0294】作為金屬氧化物層 137，較佳為使用包含一個以上的與半導體層 108 及半導體層 208 相同的元素的氧化物材料。尤其是，較佳為使用可應用於半導體層 108 及半導體層 208 的金屬氧化物材料。

【0295】當形成金屬氧化物層 137 時，引入到沉積裝置的處理室內的沉積氣體的氧流量比或處理室內的氧分壓越高，越可以增大供應給絕緣膜 110bf 中的氧量。氧流量比或氧分壓例如為 50%以上且 100%以下，較佳為 65%以上且 100%以下，更佳為 80%以上且 100%以下，進一步較佳為 90%以上且 100%以下。尤其是，較佳為將氧流量比設定為 100%，來使氧分壓儘量接近於 100%。

【0296】如此，藉由在含氧氛圍下利用濺射法形成金屬氧化物層 137，在形成金屬氧化物層 137 時可以在對絕緣膜 110bf 供氧的同時防止氧從絕緣膜

110bf 脫離。其結果是，可以將較多的氧封閉在絕緣膜 110bf 中。並且，可以藉由後面的加熱處理對半導體層 108 供應較多的氧。其結果是，可以減少半導體層 108 中的氧空位及 V_OH，而可以實現呈現良好的電特性且可靠性高的電晶體。

【0297】較佳為在形成金屬氧化物層 137 之後進行加熱處理。藉由在形成金屬氧化物層 137 之後進行加熱處理，可以有效地從金屬氧化物層 137 對絕緣膜 110bf 供氧。

【0298】加熱處理的溫度較佳為 150℃以上、200℃以上、230℃以上或 250℃以上且低於基板的應變點、450℃以下、400℃以下、350℃以下或 300℃以下。可以在包含高貴氣體、氮和氧中的一個以上的氛圍下進行加熱處理。作為含氮氛圍或含氧氛圍，也可以使用乾燥空氣（CDA：Clean Dry Air）。注意，該氛圍中氫或氧等的含量較佳為儘可能少。作為該氛圍，較佳為使用露點為-60℃以下，較佳為-100℃以下的高純度氣體。藉由使用氫、水等的含量儘可能少的氛圍，可以儘可能地防止氫、水等被絕緣膜 110af 及絕緣膜 110bf 等吸收。該加熱處理可以使用烘箱、快速熱退火（RTA：Rapid Thermal Annealing）裝置等。藉由使用 RTA 裝置，可以縮短加熱處理時間。

【0299】在形成金屬氧化物層 137 之後或在上述加熱處理之後也可以還將氧藉由金屬氧化物層 137 供應給絕緣膜 110bf。作為氧的供應方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術或電漿處理。關於電漿處理，可以參照上述記載，所以省略其詳細說明。

【0300】接著，去除金屬氧化物層 137。雖然對金屬氧化物層 137 的去除方法沒有特別的限制，但是可以適當地採用濕蝕刻法。藉由利用濕蝕刻法，可

以抑制去除金屬氧化物層 137 時絕緣膜 110bf 被蝕刻。因此，可以抑制絕緣膜 110bf 的厚度變小，並且可以使絕緣層 110b 的厚度均勻。

【0301】在去除金屬氧化物層 137 之後，還可以將氧供應到絕緣膜 110bf。關於供應氧的方法，可以參照上述記載。例如，如圖 17C 所示，在絕緣膜 110bf 上形成膜 139，也可以經過膜 139 對絕緣膜 110bf 供應氧。作為該處理，可以使用在含氧氛圍下的電漿處理。圖 17C 中以箭頭示意性地表示對絕緣膜 110bf 供應氧的情況。

【0302】膜 139 較佳為使用導電膜或半導體膜。膜 139 可以使用金屬氧化物膜、金屬膜或合金膜。作為膜 139 使用金屬氧化物，在含氧氛圍下藉由濺射法等形成時，在形成膜 139 時也可以將氧供應到絕緣膜 110bf，所以是較佳的。

【0303】膜 139 的厚度較佳為薄。明確而言，膜 139 的厚度較佳為 1nm 以上、2nm 以上或 3nm 以上且 20nm 以下、15nm 以下或 10nm 以下。典型的是，可以為 5nm 左右。

【0304】在形成膜 139 時的基板溫度較佳為 350℃以下，更佳為 340℃以下，更佳為 330℃以下，進一步較佳為 300℃以下。由此，可以增大供應到絕緣膜 110bf 的氧量。

【0305】藉由設置膜 139，當在供應氧的情況下對一對電極之間施加偏置電壓時，容易吸引離子化了的氧。因此，可以增大供應到絕緣膜 110bf 的氧量。

【0306】作為供應氧的處理裝置，可以適當地使用乾蝕刻裝置、灰化裝置、PECVD 裝置等。尤其是，較佳為使用灰化裝置。在處理裝置所包括的一對電極之間施加偏置電壓時，例如將偏置電壓設定為 10V 以上且 1kV 以下即

可。或者，例如將偏置電壓的功率密度設定為 1W/cm^2 以上且 5W/cm^2 以下即可。

【0307】接著，去除膜 139。膜 139 的去除可以適當地利用濕蝕刻法。

【0308】對絕緣膜 110bf 供氧處理不侷限於上述方法。例如，利用離子摻雜法、離子植入法或電漿處理對絕緣膜 110bf 供應氧自由基、氧原子、氧原子離子或氧分子離子。另外，也可以在絕緣膜 110bf 上形成抑制氧脫離的膜之後，經過該膜對絕緣膜 110bf 供應氧。較佳為在供應氧之後去除該膜。作為上述抑制氧脫離的膜，可以使用含有銦、鋅、鎵、錫、鋁、鉻、鉭、鈦、鉬、鎳、鐵、鈷或鎢的一種以上的導電膜或半導體膜。

【0309】接著，在絕緣膜 110bf 上形成將成為絕緣層 110c 的絕緣膜 110cf（圖 17D）。由於絕緣膜 110cf 的形成可以參照關於絕緣膜 110af 及絕緣膜 110bf 的形成的記載，所以省略詳細說明。

【0310】接著，在絕緣膜 110cf 上形成將成為導電層 112b 的導電膜 112bf（圖 17E）。導電膜 112bf 例如可以適當地利用濺射法形成。

【0311】接著，加工導電膜 112bf 形成導電層 112b（圖 18A）。此時，也可以同時形成導電層 112b 的開口 143。以開口 143 與導電層 112a 的至少一部分重疊的方式形成導電層 112b。導電層 112b 例如可以適當地利用濕蝕刻法形成。

【0312】接著，去除絕緣膜 110af、絕緣膜 110bf 及絕緣膜 110cf 的一部分，形成包括開口 141 及開口 145 的絕緣層 110（圖 18B）。開口 141 設置在重疊於開口 143 的區域。因此，藉由形成開口 141，導電層 112a 露出。開口 145 設置在與導電層 212a 的至少一部分及導電層 212b 的至少一部分重疊的區域。因此，藉由形成開口 145，導電層 212a、導電層 212b 及基板 102（或形成

在基板 102 表面的絕緣層）露出。絕緣層 110 例如可以適當地利用乾蝕刻法形成。

【0313】電晶體 100 的通道寬度 W100 取決於開口 141 的形狀及大小。因此，根據電晶體 100 所需的電特性設定開口 141 的形狀及大小即可。電晶體 200 的通道長度 L200 取決於開口 145 的形狀及大小。因此，根據電晶體 200 所需的電特性設定開口 145 的形狀及大小即可。

【0314】此外，也可以在形成開口 141 時或形成開口 141 之後去除與開口 141 重疊的區域的導電層 112a 的一部分。藉由使導電層 112a 的與半導體層 108 的底面接觸的區域的厚度比不與半導體層 108 接觸的區域的厚度薄，可以增強施加到導電層 112a 附近的通道形成區域的閘極電極的電場，由此可以增大電晶體的通態電流。注意，以上說明以與開口 143 重疊的方式形成開口 141 的例子，但是本發明不侷限於此。例如，也可以在根據圖 18A 的製程中不形成開口 143 而在根據圖 18B 的製程中同時形成開口 143 及開口 141。

【0315】另外，在形成開口 145 時或在形成開口 145 之後，有時與開口 145 重疊的區域的導電層 212a 的一部分、導電層 212b 的一部分被去除。也就是說，導電層 212a 及導電層 212b 的與開口 145 重疊的區域的厚度有時比不與開口 145 重疊的區域的厚度薄。

【0316】在此，也可以以覆蓋開口 141、開口 143 及開口 145 的方式沉積將成為絕緣層 147 及絕緣層 247 的絕緣膜，在該絕緣膜上形成將成為絕緣層 149 及絕緣層 249 的絕緣膜，並利用各向異性蝕刻對這些絕緣膜進行加工。藉由進行上述製程，如圖 13A 及圖 13B 所示，可以在開口 141 及開口 143 的側壁形成絕緣層 147 及絕緣層 149，並在開口 145 的側壁形成絕緣層 247 及絕緣層 249。

【0317】接著，以覆蓋開口 141、開口 143 及開口 145 的方式形成將成為半導體層 108 及半導體層 208 的金屬氧化物膜 108f（圖 18C）。金屬氧化物膜 108f 以與導電層 112b 的頂面及側面、絕緣層 110 的頂面及側面、導電層 112a 的頂面、導電層 212a 的一部分的頂面及側面、導電層 212b 的一部分的頂面及側面以及基板 102 的頂面接觸的方式設置。

【0318】金屬氧化物膜 108f 較佳為利用使用金屬氧化物靶材的濺射法形成。或者，金屬氧化物膜 108f 較佳為利用 ALD 法形成。因為覆蓋性高，因此在以覆蓋開口 141、開口 143 及開口 145 的方式設置的金屬氧化物膜 108f 的形成時也可以適當地利用 ALD 法。藉由利用 ALD 法，也可以在絕緣層 110 的側面覆蓋性高地形成金屬氧化物膜。此外，ALD 法容易控制沉積速度，因此可以良率高地形成厚度薄的膜。

【0319】金屬氧化物膜 108f 較佳為缺陷儘可能少的緻密的膜。此外，金屬氧化物膜 108f 較佳為高純度的膜，其中儘可能降低含氫元素的雜質。尤其是，作為金屬氧化物膜 108f 較佳為使用具有結晶性的金屬氧化物膜。

【0320】在形成金屬氧化物膜 108f 時，較佳為使用氧氣體。藉由使用氧氣體，可以適當地對絕緣層 110 中供應氧。例如，在絕緣層 110b 使用氧化物或氧氮化物時，可以適當地對絕緣層 110b 中供應氧。

【0321】藉由對絕緣層 110b 供應氧，在後面的製程中對半導體層 108 及半導體層 208 的通道形成區域供應氧，由此可以降低它們的通道形成區域中的氧空位及 V_OH。

【0322】在形成金屬氧化物膜 108f 時，也可以混合氧氣體和惰性氣體（例如，氦氣體、氬氣體、氙氣體等）。注意，在形成金屬氧化物膜時的沉積氣體整體中所佔的氧氣體的比例（氧流量比）或處理室內的氧分壓越高，金屬氧化

物膜的結晶性可以越高，可以實現可靠性高的電晶體。另一方面，氧流量比或氧分壓越低，可以實現結晶性越低且電導性高的金屬氧化物膜，因此可以實現通態電流大的電晶體。

【0323】在此，在氧流量比或氧分壓高時，金屬氧化物膜有時具有多晶結構。在具有多晶結構的金屬氧化物時，晶界成為再結合中心而俘獲載子，因此有時電晶體的通態電流變小。因此，較佳為調整氧流量比或氧分壓，以免金屬氧化物膜 108f 不具有多晶結構。因為根據金屬氧化物膜的組成容易具有多晶結構不同，根據金屬氧化物膜 108f 的組成調整氧流量比或氧分壓即可。

【0324】在形成金屬氧化物膜時的基板溫度較高時，可以形成結晶性更高且更緻密的金屬氧化物膜。另一方面，隨著基板溫度變低，可以形成結晶性更低且導電性更高的金屬氧化物膜。

【0325】形成金屬氧化物膜 108f 時的基板溫度較佳為室溫以上且 250℃以下，更佳為室溫以上且 200℃以下，進一步較佳為室溫以上且 140℃以下。例如，基板溫度較佳為室溫以上且 140℃以下，由此可以提高生產率。此外，藉由將基板溫度設定為室溫或不加熱基板的狀態下形成金屬氧化物膜 108f，可以降低結晶性。

【0326】在基板溫度高時，金屬氧化物膜有時具有多晶結構。因此，較佳為調整基板溫度，以免金屬氧化物膜 108f 不具有多晶結構。根據應用於金屬氧化物膜 108f 的組成調整基板溫度即可。

【0327】當利用 ALD 法時，較佳為利用熱 ALD 法或 PEALD（Plasma Enhanced ALD：電漿增強 ALD）等沉積方法。熱 ALD 法具有極高的覆蓋性，所以是較佳的。此外，PEALD 法不僅具有高覆蓋性而且可以進行低溫沉積，所以是較佳的。

【0328】金屬氧化物膜例如可以利用包含構成金屬元素的前驅體及氧化劑並利用 ALD 法形成。

【0329】例如，當形成 In-Ga-Zn 氧化物時，可以使用包含銦的前驅體、包含鎵的前驅體及包含鋅的前驅體的三種前驅體。或者，也可以使用包含銦的前驅體、包含鎵及鋅的前驅體的兩種前驅體。

【0330】作為包含銦的前驅體，例如可以舉出三乙基銦、三（2，2，6，6-四甲基-3，5-庚二酮酸）銦、環戊二烯基銦、氯化銦（III）以及（3-（二甲基胺基）丙基）二甲基銦。

【0331】作為包含鎵的前驅體，例如可以舉出三甲基鎵、三乙基鎵、三（二甲基醯胺）鎵（III）、乙醯丙酮鎵（III）、三（2，2，6，6-四甲基-3，5-庚二酮酸）鎵、二甲基氯鎵、二乙基氯鎵以及氯化鎵（III）。

【0332】作為包含鋅的前驅體，例如可以舉出二甲基鋅、二乙基鋅、雙（2，2，6，6-四甲基-3，5-庚二酮酸）鋅以及氯化鋅。

【0333】作為氧化劑，例如可以舉出臭氧、氧以及水。

【0334】作為控制所得到的膜的組成的方法，可以舉出源氣體的種類、源氣體的流量比、流過源氣體的時間和流過源氣體的順序中的一個或多個的調整。藉由調整它們，可以控制金屬氧化物膜 108f 的組成。此外，藉由調整它們，可以形成組成連續變化的膜。金屬氧化物膜 108f 的組成也可以連續變化。

【0335】在沉積金屬氧化物膜 108f 之前，較佳為進行用來使在絕緣層 110 的表面吸附的水、氫及有機物等脫離的處理和對絕緣層 110 供應氧的處理中的至少一個。例如，可以在減壓氛圍下以 70°C以上且 200°C以下的溫度進行加熱處理。或者，也可以進行含氧氛圍下的電漿處理。或者，藉由進行包含一氧化二氮（N_2O）等含氧化性氣體的氛圍下的電漿處理，也可以將氧供應給絕緣層

110。當進行包含一氧化二氮氣體的電漿處理時，可以適當地去除絕緣層 110 的表面的有機物且可以將氧供應給絕緣層 110。較佳的是，在這種處理之後，以不使絕緣層 110 的表面暴露於大氣的方式連續地沉積金屬氧化物膜 108f。

【0336】注意，在半導體層 108 及半導體層 208 具有疊層結構的情況下，較佳的是，在沉積下層的金屬氧化物膜之後，以不使其表面暴露於大氣的方式連續地沉積上層的金屬氧化物膜。

【0337】在半導體層 108 及半導體層 208 具有疊層結構的情況下，構成半導體層 108 及半導體層 208 的所有的層都可以利用相同的沉積方法（例如，濺射法或 ALD 法）而形成，也可以各層分別利用不同的沉積方法。例如，也可以利用濺射法沉積第一金屬氧化物層且利用 ALD 法沉積第二金屬氧化物層。

【0338】接著，在金屬氧化物膜 108f 上形成光阻遮罩 159（圖 18D 及圖 21A）。光阻遮罩 159 設置在形成半導體層 108 的區域中，以至少覆蓋開口 141 及開口 143 的方式設置。在圖 21A 中，對金屬氧化物膜 108f 及光阻遮罩 159 附上陰影線。另外，為了容易理解金屬氧化物膜 108f 的下側的結構，透視金屬氧化物膜 108f 的陰影線而示出。

【0339】接著，加工金屬氧化物膜 108f 形成島狀半導體層 108 及將成為半導體層 208 的半導體層 208A（圖 19A 及圖 21B）。半導體層 108 及半導體層 208A 可以適當地利用乾蝕刻法形成。半導體層 108 及半導體層 208A 尤其可以適當地利用各向異性乾蝕刻法形成。在金屬氧化物膜 108f 的被光阻遮罩 159 覆蓋的區域中形成半導體層 108，並且在與開口 145 的側壁接觸的區域中形成半導體層 208A。注意，在圖 21B 中，對半導體層 108 及半導體層 208A 附上陰影線。

【0340】藉由利用各向異性乾蝕刻法，在不被光阻遮罩 159 覆蓋的開口 145 的側壁附近也形成側壁狀的半導體層 208A。此時，半導體層 208A 的底面的至少一部分與導電層 212a 的頂面及導電層 212b 的頂面接觸。另外，半導體層 208A 的上端部的高度有時與絕緣層 110c 的頂面的高度相等。另外，根據各向異性乾蝕刻的條件以及露出在開口 145 中的導電層 212a（導電層 212b）的側端部的錐形形狀，有時在導電層 212a（導電層 212b）的側端部殘留金屬氧化物膜 108f 的一部分。

【0341】接著，去除光阻遮罩 159（圖 19B）。

【0342】接著，在半導體層 108、半導體層 208A、導電層 112b、導電層 212a、導電層 212b、絕緣層 110 及基板 102 上形成光阻遮罩 157（圖 19C 及圖 22A）。光阻遮罩 157 以至少覆蓋半導體層 108 及將成為半導體層 208 的區域的半導體層 208A 的方式設置。此時，如圖 22A 所示，使不設置半導體層 208 的區域的半導體層 208A 不被光阻遮罩 157 覆蓋而露出。注意，在圖 22A 中，對半導體層 108、半導體層 208A 及光阻遮罩 157 附上陰影線。另外，為了容易理解光阻遮罩 157 的下側的結構，透視光阻遮罩 157 的陰影線而示出。

【0343】接著，去除不被光阻遮罩 157 覆蓋的區域的半導體層 208A，形成半導體層 208。半導體層 208 可以利用濕蝕刻法和乾蝕刻法中的一者或兩者形成。尤其是，可以適當地利用乾蝕刻法。

【0344】接著，去除光阻遮罩 157（圖 19D 及圖 22B）。注意，在圖 22B 中，對半導體層 108 及半導體層 208 附加陰影線。

【0345】如上所述，藉由去除導電層 212a 與導電層 212b 的周長方向的距離短的區域的半導體層 208A，可以將導電層 212a 與導電層 212b 的周長方向的距離長的區域的半導體層 208A 用作通道形成區域。另外，如圖 4B 所示，當採

用通道長度 L1 與通道長度 L2 的距離相等的結構時，可以省略根據圖 19C、圖 19D、圖 22A 及圖 22B 的製程。

【0346】較佳為在沉積金屬氧化物膜 108f 之後或將金屬氧化物膜 108f 加工為半導體層 108 及半導體層 208 之後進行加熱處理。藉由加熱處理，可以去除包含在金屬氧化物膜 108f 或半導體層 108 及半導體層 208 中或吸附在金屬氧化物膜 108f 或半導體層 108 及半導體層 208 的表面的氫及水。此外，藉由加熱處理，有時金屬氧化物膜 108f 或半導體層 108 及半導體層 208 的膜質得到提高（例如，缺陷的降低或結晶性的提高等）。

【0347】藉由加熱處理，可以將氧從絕緣層 110b 供應給金屬氧化物膜 108f 或半導體層 108。由此，可以減少通道形成區域的氧空位（V_O）及 V_OH。此時，更佳為在將金屬氧化物膜 108f 加工為半導體層 108 及半導體層 208 之前進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。注意，不侷限於該加熱處理，也可以在形成金屬氧化物膜 108f 之後進行加熱的製程（例如，絕緣層 106 的形成製程）中對通道形成區域供應氧。

【0348】注意，並不一定需要進行該加熱處理。也可以在該製程中不進行加熱處理而將在後面的製程中進行的加熱處理用作在該製程中的加熱處理。有時，可以將在後面的製程中的高溫下的處理（例如，沉積製程）等用作該製程中的加熱處理。

【0349】接著，以覆蓋半導體層 108、半導體層 208、導電層 112b、導電層 212a、導電層 212b、絕緣層 110 及基板 102 的方式形成絕緣層 106（圖 20A）。在形成絕緣層 106 時，例如可以適當地利用 PECVD 法或 ALD 法。

【0350】在半導體層 108 及半導體層 208 使用金屬氧化物時，較佳為將絕緣層 106 用作抑制氧擴散的阻擋膜。藉由絕緣層 106 具有抑制氧擴散的功能，

可以抑制半導體層 108 及半導體層 208 所包含的氧擴散到絕緣層 106 的上側，從而可以抑制氧空位（V_O）在半導體層 108 及半導體層 208 中增加。其結果是，可以實現呈現良好的電特性且可靠性高的電晶體。

【0351】藉由提高用作閘極絕緣層的絕緣層 106 的形成時的溫度，可以形成缺陷少的絕緣層。但是，形成絕緣層 106 時的溫度較高時氧從半導體層 108 及半導體層 208 脫離，有時半導體層 108 及半導體層 208 中的氧空位（V_O）及 V_OH 增加。形成絕緣層 106 時的基板溫度較佳為 180℃以上且 450℃以下，更佳為 200℃以上且 450℃以下，更佳為 250℃以上且 450℃以下，更佳為 300℃以上且 450℃以下，更佳為 300℃以上且 400℃以下。藉由使形成絕緣層 106 時的基板溫度在上述範圍內，可以在減少絕緣層 106 的缺陷的同時抑制氧從半導體層 108 及半導體層 208 脫離。因此，可以實現呈現良好的電特性且可靠性高的電晶體。

【0352】在形成絕緣層 106 之前也可以對半導體層 108 及半導體層 208 的表面進行電漿處理。藉由該電漿處理，可以降低吸附在半導體層 108 及半導體層 208 的表面的水等雜質。因此，可以減少半導體層 108 與絕緣層 106 的介面及半導體層 208 與絕緣層 106 的介面中的雜質，所以可以實現可靠性高的電晶體。尤其是，從半導體層 108 及半導體層 208 的形成到絕緣層 106 的形成之間半導體層 108 及半導體層 208 的表面暴露於大氣的情況下，進行電漿處理是較佳的。電漿處理可以例如在氧、臭氧、氮、一氧化二氮、氬等氛圍下進行。電漿處理與絕緣層 106 的沉積較佳為以不暴露於大氣的方式連續地進行。

【0353】接著，在絕緣層 106 上形成將成為導電層 104 及導電層 204 的膜，對該膜進行加工來形成導電層 104 及導電層 204（圖 20B）。在此，導電層 104 的至少一部分在開口 141 及開口 143 中與半導體層 108 對置，導電層

204 的至少一部分在開口 145 中與半導體層 208 對置。該膜例如可以適當地利用濺射法、熱 CVD 法（包括 MOCVD 法）或 ALD 法形成。

【0354】接著，以覆蓋導電層 104、導電層 204 及絕緣層 106 的方式形成絕緣層 195（圖 9B）。絕緣層 195 可以適當地利用 PECVD 法形成。

【0355】也可以在形成絕緣層 195 之後進行加熱處理。注意，有時也可以不進行該加熱處理。另外，也可以在該製程中不進行加熱處理而將在後面的製程中進行的加熱處理用作該加熱處理。有時，也可以將在後面的製程中的高溫下的處理（例如，沉積製程）等用作該製程中的加熱處理。

【0356】藉由上述製程可以製造本發明的一個實施方式的半導體裝置。藉由使用上述方法，可以高生產率地在同一面上形成通道長度較短的電晶體 100 和通道長度更長的電晶體 200。例如，藉由將電晶體 100 用於需要大通態電流的電晶體且將電晶體 200 用於需要高飽和性的電晶體，可以實現發揮各電晶體的優點的高性能的半導體裝置 10。

【0357】本實施方式所示的結構例子及對應該結構例子的圖式等的至少一部分可以與其他結構例子或圖式等適當地組合。

【0358】

實施方式 4

在本實施方式中，參照圖 23 至圖 27 說明本發明的一個實施方式的顯示裝置。

【0359】本實施方式的顯示裝置可以為高解析度顯示裝置或大型顯示裝置。因此，例如可以將本實施方式的顯示裝置用作如下裝置的顯示部：具有較大的螢幕的電子裝置諸如電視機、桌上型或筆記本型電腦、用於電腦等的顯示

器、數位看板、彈珠機等大型遊戲機等；數位相機；數位攝影機；數位相框；行動電話機；可攜式遊戲機；可攜式資訊終端；音頻再生裝置。

【0360】本實施方式的顯示裝置可以為高清晰的顯示裝置。因此，例如可以將本實施方式的顯示裝置用作手錶型及手鐲型等資訊終端設備（可穿戴裝置）的顯示部以及頭戴顯示器（HMD）等 VR 用設備及眼鏡型 AR 用設備等可戴在頭上的可穿戴裝置的顯示部。

【0361】本發明的一個實施方式的半導體裝置可以用於顯示裝置或包括該顯示裝置的模組。作為包括該顯示裝置的模組，可以舉出該顯示裝置安裝有軟性印刷電路板（Flexible printed circuit，下面記為 FPC）或 TCP（Tape Carrier Package：捲帶式封裝）等連接器的模組、藉由 COG（Chip On Glass：晶粒玻璃接合）方式或 COF（Chip On Film：薄膜覆晶封裝）方式等安裝有積體電路（IC）的模組等。

【0362】本實施方式的顯示裝置也可以具有觸控面板的功能。例如，可以將能夠檢測出手指等檢測物件的接近或接觸的各種檢測元件（也可以稱為感測器元件）用於顯示裝置。

【0363】例如，作為感測器的方式，可以舉出靜電電容式、電阻膜式、表面聲波式、紅外線式、光學式及壓敏式。

【0364】作為靜電電容式，例如有表面型靜電電容式、投影型靜電電容式等。另外，作為投影型靜電電容式，例如有自電容式、互電容式等。較佳為使用互電容式，由此可以同時進行多點檢測。

【0365】作為觸控面板，例如可以舉出 Out-Cell 型、On-Cell 型及 In-Cell 型。注意，In-Cell 型觸控面板是指支撐顯示元件（也稱為顯示器件）的基板和相對基板中的一者或兩者設置有構成檢測元件的電極的結構。

【0366】

<結構例子 1>

圖 23A 示出顯示裝置 50A 的立體圖。

【0367】顯示裝置 50A 具有貼合基板 152 與基板 151 的結構。在圖 23A 中，以虛線表示基板 152。

【0368】顯示裝置 50A 包括顯示部 162、連接部 140、電路部 164、導電層 165 等。圖 23A 示出顯示裝置 50A 安裝有 IC173 及 FPC172 的例子。因此，也可以將圖 23A 所示的結構稱為包括顯示裝置 50A、IC 及 FPC 的顯示模組。

【0369】連接部 140 設置在顯示部 162 的外側。連接部 140 可以沿著顯示部 162 的一個邊或多個邊設置。連接部 140 也可以為一個或多個。圖 23A 示出以圍繞顯示部的四個邊的方式設置連接部 140 的例子。在連接部 140 中，顯示元件的共用電極與導電層電連接，可以對共用電極供應電位。

【0370】電路部 164 例如包括掃描線驅動電路（也稱為閘極驅動器）。另外，電路部 164 也可以包括掃描線驅動電路和信號線驅動電路（也稱為源極驅動器）的兩者。

【0371】導電層 165 具有對顯示部 162 及電路部 164 供應信號及電力的功能。該信號及電力從外部經由 FPC172 輸入到導電層 165 或者從 IC173 輸入到導電層 165。

【0372】圖 23A 示出藉由 COG 方式或 COF 方式等在基板 151 上設置 IC173 的例子。作為 IC173，例如可以使用包括掃描線驅動電路和信號線驅動電路中的一者或兩者的 IC。注意，顯示裝置 50A 及顯示模組不一定必須設置有 IC。另外，也可以將 IC 利用 COF 方式等安裝於 FPC。

【0373】本發明的一個實施方式的半導體裝置例如可以用於顯示裝置 50A 的顯示部 162 和電路部 164 中的一者或兩者。

【0374】例如，在將本發明的一個實施方式的半導體裝置用於顯示裝置的像素電路時，可以縮小像素電路的佔有面積而可以實現高清晰顯示裝置。此外，例如在將本發明的一個實施方式的半導體裝置用於顯示裝置的驅動電路（例如，閘極線驅動電路和源極線驅動電路中的一者或兩者）時，可以縮小驅動電路的佔有面積而可以實現窄邊框的顯示裝置。另外，本發明的一個實施方式的半導體裝置具有良好的電特性，藉由將該半導體裝置用於顯示裝置，可以提高顯示裝置的可靠性。

【0375】顯示部 162 是顯示裝置 50A 中的影像顯示區域，包括週期性地排列的多個像素 210。圖 23A 中示出一個像素 210 的放大圖。

【0376】對本實施方式的顯示裝置中的像素的排列沒有特別的限制，可以採用各種方法。作為像素的排列，例如可以舉出條紋排列、S 條紋排列、矩陣狀排列、Delta 排列、拜耳排列（Bayer arrangement）及 Pentile 排列。

【0377】圖 23A 所示的像素 210 包括呈現紅色光的子像素 230R、呈現綠色光的子像素 230G 及呈現藍色光的子像素 230B。藉由使用像素 230R、像素 230G 及像素 230B 構成一個像素 210，可以實現全彩色顯示。像素 230R、像素 230G 及像素 230B 都被用作子像素。另外，在圖 23A 所示的顯示裝置 50A 中，示出以條紋排列配置用作子像素的像素 230 的例子。構成一個像素 210 的子像素的數量不侷限於三個，也可以為四個以上。例如，也可以包括呈現 R、G、B、白色（W）的光的四個子像素。或者，也可以包括呈現 R、G、B、Y 的四種光的四個子像素。

【0378】像素 230R、像素 230G 及像素 230B 都包括顯示元件以及控制該顯示元件的驅動的電路。

【0379】作為顯示元件可以使用各種元件，例如可以舉出液晶元件（也稱為液晶器件）及發光器件。除此之外，還可以使用快門方式或光干涉方式的 MEMS（Micro Electro Mechanical Systems：微機電系統）元件、採用微囊方式、電泳方式、電潤濕方式或電子粉流體（註冊商標）方式等的顯示元件等。另外，也可以使用利用光源以及採用量子點材料的顏色轉換技術的 QLED（量子點 LED，Quantum-dot LED）。

【0380】作為使用液晶元件的顯示裝置，例如可以舉出透射型液晶顯示裝置、反射型液晶顯示裝置及半透射型液晶顯示裝置。

【0381】作為可用於使用液晶元件的顯示裝置的模式，例如，可以舉出垂直配向（VA：Vertical Alignment）模式、FFS（Fringe Field Switching：邊緣電場切換）模式、IPS（In-Plane-Switching：平面切換）模式、TN（Twisted Nematic：扭曲向列）模式、ASM（Axially Symmetric aligned Micro-cell：軸對稱排列微單元）模式、OCB（Optically Compensated Birefringence：光學補償彎曲）模式、FLC（Ferroelectric Liquid Crystal：鐵電性液晶）模式、AFLC（AntiFerroelectric Liquid Crystal：反鐵電液晶）模式、ECB（Electrically Controlled Birefringence：電控雙折射）模式及賓主模式。作為 VA 模式，例如可以舉出 MVA（Multi-Domain Vertical Alignment：多象限垂直配向）模式、PVA（Patterned Vertical Alignment：垂直配向構型）模式及 ASV（Advanced Super View：超視覺）模式。

【0382】作為可用於液晶元件的液晶材料，例如可以舉出熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDLC：Polymer Dispersed Liquid

Crystal：聚合物分散液晶）、高分子網路型液晶（PNLC：Polymer Network Liquid Crystal）、鐵電液晶及反鐵電液晶。這些液晶材料根據條件呈現出膽固醇相、層列相、立方相、手向列相、各向同性相、藍相等。另外，作為液晶材料，可以使用正型液晶和負型液晶中的任一種，可以根據所使用的模式或設計來選擇。

【0383】作為發光器件，例如可以舉出 LED（Light Emitting Diode）、OLED（Organic LED）、半導體雷射器等自發光性發光器件。作為 LED，例如可以使用小型 LED、微型 LED 等。

【0384】作為發光器件含有的發光物質，例如可以舉出發射螢光的物質（螢光材料）、發射磷光的物質（磷光材料）、呈現熱活化延遲螢光的物質（熱活化延遲螢光（Thermally activated delayed fluorescence：TADF）材料）及無機化合物（量子點材料等）。

【0385】發光器件的發光顏色可以為紅外、紅色、綠色、藍色、青色、洋紅色、黃色或白色等。此外，當發光器件具有微腔結構時，可以進一步提高顏色純度。

【0386】在發光器件所包括的一對電極中，一方的電極被用作陽極且另一方的電極被用作陰極。

【0387】本發明的一個實施方式的顯示裝置也可以採用如下結構中的任意個：向與形成有發光器件的基板相反的方向發射光的頂部發射（top emission）型、向形成有發光器件的基板一側發射光的底部發射（bottom emission）型、向雙面發射光的雙面發射（dual emission）型。

【0388】在本實施方式中，主要以作為顯示元件使用發光器件的情況為例進行說明。

【0389】圖 23B 是說明顯示裝置 50A 的方塊圖。顯示裝置 50A 包括顯示部 162 及電路部 164。顯示部 162 包括週期性地排列的多個像素 230（像素 230[1，1]至像素 230[m，n]、m 及 n 分別獨立為 2 以上的整數）。電路部 164 包括第一驅動電路部 231 及第二驅動電路部 232。

【0390】第一驅動電路部 231 所包括的電路例如被用作掃描線驅動電路。第二驅動電路部 232 所包括的電路例如被用作信號線驅動電路。注意，在隔著顯示部 162 與第一驅動電路部 231 相對的位置也可以設置某個電路。在隔著顯示部 162 與第二驅動電路部 232 相對的位置也可以設置某個電路。

【0391】作為電路部 164，可以使用移位暫存器電路、位準轉換器電路、反相器電路、閂鎖電路、類比開關電路、解複用電路及邏輯電路等各種電路。在電路部 164 中可以使用電晶體及電容元件等。也可以藉由與像素 230 所包括的電晶體相同製程形成電路部 164 所包括的電晶體。

【0392】顯示裝置 50A 包括大致平行地配置的佈線 236 及佈線 238，該佈線 236 的電位被第一驅動電路部 231 所包括的電路控制，該佈線 238 的電位被第二驅動電路部 232 所包括的電路控制。在圖 23B 中，示出佈線 236 和佈線 238 連接到像素 230 的例子。但是，佈線 236 和佈線 238 只是一個例子而已，連接到像素 230 的佈線不侷限於佈線 236 和佈線 238。

【0393】本發明的一個實施方式的半導體裝置可以共同使用部分製程形成具有次微米尺寸的通道長度且通態電流大的 VFET 及通道長度長且飽和性高的 VLFET。在這些電晶體的通道形成區域中可以適當地使用氧化物半導體（OS），而可以實現關態電流小的電晶體。本發明的一個實施方式的半導體裝置可以適當地用於顯示部 162 和電路部 164 中的一者或兩者。另外，也可以將本發明的一個實施方式的半導體裝置用於顯示部 162 及電路部 164 的兩者，即

顯示裝置所包括的所有電晶體都是 OS 電晶體。如此，藉由作為顯示裝置所包括的所有電晶體使用 OS 電晶體，發揮可以降低製造成本的效果。

【0394】

<結構例子 2>

作為可用於電路部 164 的電路，以閂鎖電路為例說明結構例子。

【0395】圖 24A 是示出閂鎖電路 LAT 的結構例子的電路圖。圖 24A 所示的閂鎖電路 LAT 包括電晶體 Tr31、電晶體 Tr33、電晶體 Tr35、電晶體 Tr36、電容元件 C31 及反相電路 INV1。在圖 24A 中，將電連接電晶體 Tr33 的源極和汲極中的一個、電晶體 Tr35 的閘極及電容元件 C31 的一個電極的節點稱為節點 N。此外，電容元件 C31 的另一個電極被供應 VSS。

【0396】在圖 24A 所示的閂鎖電路 LAT 中，當向端子 SMP 輸入高電位信號時，電晶體 Tr33 變為開啟狀態。因此，節點 N 的電位變為與端子 ROUT 的電位對應的電位，與從端子 ROUT 輸入到閂鎖電路 LAT 的信號對應的資料被寫入到閂鎖電路 LAT。在向閂鎖電路 LAT 寫入資料之後，藉由使端子 SMP 的電位變為低電位，電晶體 Tr33 變為關閉狀態。因此，節點 N 的電位被保持，寫入到閂鎖電路 LAT 的資料被保持。明確而言，例如在節點 N 的電位為低電位的情況下，閂鎖電路 LAT 可以保持“0”的資料，在節點 N 的電位為高電位的情況下，閂鎖電路 LAT 可以保持“1”的資料。

【0397】電晶體 Tr33 較佳為使用關態電流較小的電晶體。電晶體 Tr33 可以適當地使用 OS 電晶體。因此，閂鎖電路 LAT 可以長期間保持資料。因此，可以減少將資料再次寫入到閂鎖電路 LAT 的頻率。

【0398】在本說明書等中，有時將“向閂鎖電路 LAT 寫入使從端子 SP2 輸入的信號輸出到端子 LIN 的資料”簡稱為“向閂鎖電路 LAT 寫入資料”。就是

說，例如有時將“向閂鎖電路 LAT 寫入“1”的資料”簡稱為“向閂鎖電路 LAT 寫入資料”。

【0399】在閂鎖電路 LAT 中，可以適當地使用根據本發明的一個實施方式的半導體裝置。例如，作為電晶體 Tr31、電晶體 Tr33、電晶體 Tr35 和電晶體 Tr36 中的一個或多個可以使用圖 9B 等所示的電晶體 100 或電晶體 200。

【0400】圖 24B 示出反相器電路 INV 的結構例子。反相器電路 INV 包括電晶體 Tr41、電晶體 Tr43、電晶體 Tr45、電晶體 Tr47 及電容元件 C41。此外，電晶體 Tr43 的源極和汲極中的一個以及電晶體 Tr47 的源極和汲極中的一個被供應 VDD。另外，電晶體 Tr41 的源極和汲極中的一個以及電晶體 Tr45 的源極和汲極中的一個被供應 VSS。

【0401】當閂鎖電路 LAT 具有圖 24A 所示的結構且反相器電路 INV 具有圖 24B 所示的結構時，作為閂鎖電路 LAT 中的電晶體都採用極性同一的電晶體，例如為 n 通道型電晶體。由此，例如，除了電晶體 Tr33 以外，電晶體 Tr31、電晶體 Tr35、電晶體 Tr36、電晶體 Tr41、電晶體 Tr43、電晶體 Tr45 及電晶體 Tr47 也可以為 OS 電晶體。因此，可以藉由同一製程製造閂鎖電路 LAT 中的所有電晶體。

【0402】在反相器電路 INV 中，可以適當地使用根據本發明的一個實施方式的半導體裝置。例如，作為電晶體 Tr41、電晶體 Tr43、電晶體 Tr45 和電晶體 Tr47 中的一個或多個可以使用圖 9B 等所示的電晶體 100 或電晶體 200。

【0403】作為被要求高飽和性的電晶體，可以適當地使用電晶體 20、電晶體 200 和電晶體 200A 中的一種或多種。再者，藉由使用電晶體 100，可以縮小佔有面積，從而可以實現窄邊框的顯示裝置。此外，可以將電晶體 100 適當地用於需要大通態電流的電晶體。由此，可以實現高性能的顯示裝置。

【0404】

<結構例子 3>

圖 25A 示出像素 230 的結構例子。像素 230 包括像素電路 51 及發光器件 61。

【0405】圖 25A 所示的像素電路 51 是包括電晶體 52A、電晶體 52B 及電容元件 53 的 2Tr1C 型像素電路。注意，對可用於本發明的一個實施方式的像素電路沒有特別的限制。

【0406】發光器件 61 的陽極與電晶體 52B 的源極和汲極中的一個及電容元件 53 的一個電極電連接。電晶體 52B 的源極和汲極中的另一個與佈線 ANO 電連接。電晶體 52B 的閘極與電晶體 52A 的源極和汲極中的一個及電容元件 53 的另一個電極電連接。電晶體 52A 的源極和汲極中的另一個與佈線 GL 電連接。電晶體 52A 的閘極與佈線 GL 電連接。發光器件 61 的陰極與佈線 VCOM 電連接。

【0407】佈線 GL 相當於圖 23B 所示的佈線 236，佈線 SL 相當於圖 23B 所示的佈線 238。佈線 VCOM 是供應用來對發光器件 61 供應電流的電位的佈線。電晶體 52A 具有根據佈線 GL 的電位控制佈線 SL 和電晶體 52B 的閘極之間的導通狀態或非導通狀態的功能。例如，將 VDD 供應到佈線 ANO，將 VSS 供應到佈線 VCOM。

【0408】電晶體 52B 具有控制流過發光器件 61 的電流量的功能。電容元件 53 具有保持電晶體 52B 的閘極電位的功能。發光器件 61 所發射的光的強度根據供應到電晶體 52B 的閘極的影像信號而被控制。

【0409】像素電路 51 所包括的電晶體的一部分或全部也可以設置有背閘極。圖 25A 所示的像素電路 51 示出電晶體 52B 包括背閘極且該背閘極與電晶

體 52B 的源極和汲極中的一個電連接的結構。另外，電晶體 52B 的背閘極也可以與電晶體 52B 的閘極電連接。

【0410】可以將上述半導體裝置適用於像素電路 51。較佳的是，與用作控制像素 230 的選擇狀態的選擇電晶體的電晶體 52A 相比，用作控制流過發光器件 61 的電流的驅動電晶體的電晶體 52B 的飽和性更高。藉由作為電晶體 52B 使用通道長度長的電晶體 20、電晶體 200 及電晶體 200A 中的一種，可以提供可靠性高的顯示裝置。此外，藉由作為電晶體 52A 使用電晶體 100，可以縮小像素電路 51A 的佔有面積，由此可以實現高清晰顯示裝置。

【0411】注意，電晶體 52B 也可以使用電晶體 100。藉由作為電晶體 52B 使用通道長度短的電晶體，可以實現亮度高的顯示裝置。另外，可以縮小像素電路 51 的佔有面積，由此可以實現高清晰顯示裝置。

【0412】圖 25A 示出與圖 25B 所示的像素 230 不同的結構例子。像素 230 包括像素電路 51A 及發光器件 61。

【0413】圖 25B 所示的像素電路 51A 與圖 25A 所示的像素電路 51 的主要不同之處在於包括電晶體 52C。像素電路 51A 是包括電晶體 52A、電晶體 52B、電晶體 52C 及電容元件 53 的 3Tr1C 型像素電路。

【0414】電晶體 52C 的源極和汲極中的一個與電晶體 52B 的源極和汲極中的另一個電連接。電晶體 52C 的源極和汲極中的另一個與佈線 V0 電連接。例如，佈線 V0 被供應參考電位。電晶體 52C 的閘極與佈線 GL 電連接。

【0415】電晶體 52C 具有根據佈線 GL 的電位控制電晶體 52B 的源極和汲極中的一個和佈線 V0 之間的導通狀態或非導通狀態的功能。根據藉由電晶體 52C 供應的佈線 V0 的參考電位可以抑制電晶體 52B 的閘極-源極間電位的不均勻。

【0416】此外，可以使用佈線 V0 取得可用於像素參數的設定的電流值。明確而言，佈線 V0 可以被用作用來將流過電晶體 52B 的電流或流過發光器件 61 的電流輸出到外部的監視線。輸出到佈線 V0 的電流可以由源極隨耦電路等轉換為電壓並輸出到外部。或者，可以由 AD 轉換器等轉換為數位信號並輸出到外部。

【0417】可以將上述半導體裝置適用於像素電路 51A。藉由作為電晶體 52B 使用通道長度長的電晶體 20、電晶體 200 及電晶體 200A 中的一種，可以提供可靠性高的顯示裝置。此外，藉由作為電晶體 52A 及電晶體 52C 使用電晶體 100，可以縮小像素電路 51A 的佔有面積，由此可以實現高清晰顯示裝置。注意，電晶體 52B 也可以使用電晶體 100。

【0418】圖 25C 示出像素電路 51 的結構例子。圖 25C 是像素電路 51 的剖面圖。圖 25C 摘要示出電晶體 52A、電晶體 52B 及發光器件 61 所包括的像素電極。注意，省略電晶體 52A 與電晶體 52B 的電連接。

【0419】電晶體 52A 包括導電層 104、絕緣層 106、半導體層 108、導電層 112a 及導電層 112b。電晶體 52B 包括絕緣層 106、半導體層 208、導電層 204、導電層 212a 及導電層 212b。因為電晶體 52A 及電晶體 52B 可以參照上述記載，所以省略詳細說明。

【0420】電晶體 52A 及電晶體 52B 設置在基板 102 上。圖 25C 示出電晶體 52A 及電晶體 52B 與基板 102 之間設置有絕緣層 121 及絕緣層 123 的結構。

【0421】絕緣層 121 較佳為對氫具有阻擋性，尤其較佳為俘獲或固定（吸雜）氫的能力高。絕緣層 121 例如可以適當地使用可用於圖 13A 及圖 13B 所示的絕緣層 149 及絕緣層 249 的材料。絕緣層 121 例如可以適當地使用氧化鉿。

設置在絕緣層 121 上的絕緣層 123 例如可以適當地使用可用於絕緣層 110 的材料。絕緣層 123 例如可以適當地使用氧化矽。

【0422】以覆蓋電晶體 52A、電晶體 52B 及電容元件 53 的方式設置有絕緣層 195，以覆蓋絕緣層 195 的方式設置有絕緣層 233，以覆蓋絕緣層 233 的方式設置有絕緣層 235。在絕緣層 235 上可以設置發光器件 61。圖 25C 示出用作發光器件 61 的一個電極的像素電極 111。絕緣層 195、絕緣層 233、絕緣層 110a、絕緣層 110b 及絕緣層 110c 具有到達導電層 212b 的第一開口，以覆蓋第一開口的方式設置有導電層 234。導電層 234 藉由第一開口與導電層 212b 電連接。絕緣層 235 具有到達導電層 234 的第二開口，以覆蓋第二開口的方式設置有像素電極 111。像素電極 111 藉由第二開口與導電層 234 電連接。絕緣層 195 可以參照上述記載，因此省略詳細說明。絕緣層 233 及絕緣層 235 具有減小起因於電晶體 52A、電晶體 52B 及電晶體 52C 的凹凸來使發光器件 61 的被形成面更平坦的功能。另外，在本說明書等中，有時將絕緣層 233 及絕緣層 235 記作平坦化層。

【0423】絕緣層 233 及絕緣層 235 較佳為使用有機絕緣膜。作為能夠用於有機絕緣膜的材料，可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及這些樹脂的前驅物等。絕緣層 235 也可以採用有機絕緣膜及無機絕緣膜的疊層結構。絕緣層 235 較佳為具有有機絕緣膜及該有機絕緣膜上的無機絕緣膜的疊層結構。由此，無機絕緣膜可以被用作形成發光器件 61 時的蝕刻保護層。明確而言，可以抑制在形成像素電極 111 時絕緣層 235 的一部分被蝕刻而在絕緣層 235 中形成凹部。或者，也可以在形成像素電極 111 時在絕緣層 235 中設置凹部。同樣地，絕緣層 233 也可以採用有機絕緣膜及無機絕緣膜的疊層結構。

【0424】雖然圖 25C 示出將圖 9B 等所示的電晶體 200 用於電晶體 52B 的結構，但是本發明的一個實施方式不侷限於此。如圖 26 所示，也可以將圖 13B 等所示的電晶體 200A 用於電晶體 52B。

【0425】

<結構例子 4>

圖 27 示出與上述例子不同的結構例子。在顯示裝置 50B 中，基板 310 上設置有像素電路、驅動電路等。顯示裝置 50B 包括元件層 71、元件層 73、元件層 75 及佈線層 77。佈線層 77 是設置有佈線的層。

【0426】元件層 71 包括基板 310，基板 310 上形成有電晶體 300。此外，電晶體 300 的上方設置有佈線層 77，佈線層 77 設置有用來使電晶體 300、電晶體 MTCK、發光器件 130R、發光器件 130G 及發光器件 130B 電連接的佈線。此外，佈線層 77 的上方設置有元件層 73 及元件層 75，元件層 73 包括電晶體 MTCK 等。元件層 75 包括發光器件 130（圖 27 中的發光器件 130R、發光器件 130G 及發光器件 130B）等。

【0427】電晶體 300 可以為元件層 71 所包括的電晶體。另外，電晶體 MTCK 可以為元件層 73 所包括的電晶體。另外，發光器件 130 可以為元件層 75 所包括的發光器件。

【0428】作為基板 310，例如可以使用半導體基板（例如，以矽或鍺為材料的單晶基板）。此外，作為基板 310，除了半導體基板以外，例如還可以使用 SOI（Silicon On Insulator：絕緣層上覆矽）基板、玻璃基板、石英基板、塑膠基板、藍寶石玻璃基板、金屬基板、不鏽鋼基板、包含不鏽鋼箔的基板、鎢基板、包含鎢箔的基板、撓性基板、貼合薄膜、包含纖維狀材料的紙或基材薄膜。在本實施方式中，說明基板 310 是包含矽作為材料的半導體基板的情況。

因此，元件層 71 所包括的電晶體可以為包含矽的電晶體（也稱為 Si 電晶體）。

【0429】電晶體 300 包括元件分離層 312、導電層 316、絕緣層 315、絕緣層 317、由基板 310 的一部分構成的半導體區域 313、用作源極區域或汲極區域的低電阻區域 314a 以及低電阻區域 314b。因此，電晶體 300 使用 Si 電晶體。注意，圖 27 示出電晶體 300 的源極和汲極中的一方藉由後述的導電層 328 與後述的導電層 330、導電層 356 及導電層 514 電連接的結構，但是本發明的一個實施方式的半導體裝置的電連接結構不侷限於此。本發明的一個實施方式的顯示裝置例如也可以採用電晶體 300 的閘極藉由導電層 328 與導電層 514 電連接的結構。

【0430】電晶體 300 例如藉由採用半導體區域 313 的頂面及通道寬度方向的側面隔著用作閘極絕緣層的絕緣層 315 被導電層 316 覆蓋的結構而可以實現 Fin 型結構。藉由形成 Fin 型電晶體 300，可以增加實效上的通道寬度，所以可以提高電晶體 300 的通態特性。另外，由於可以增大閘極電極的電場的影響，所以能夠提高電晶體 300 的關態特性。例如，電晶體 300 也可以具有平面型結構而不具有 Fin 型結構。

【0431】電晶體 300 可以為 p 通道電晶體或 n 通道電晶體。此外，也可以設置多個電晶體 300，並可以使用 p 通道型電晶體和 n 通道型電晶體的兩者。

【0432】半導體區域 313 的通道形成區域、其附近的區域、用作源極區域或汲極區域的低電阻區域 314a 及低電阻區域 314b 較佳為包含矽類半導體，明確而言較佳為包含單晶矽。或者，上述各區域例如也可以使用鍺、矽鍺、砷化鎵、砷化鋁鎵或氮化鎵形成。可以使用對晶格施加應力，改變晶面間距而控制

有效質量的矽。另外，電晶體 300 例如也可以為使用砷化鎵及砷化鋁鎵的 HEMT（High Electron Mobility Transistor：高電子移動率電晶體）。

【0433】作為用作閘極電極的導電層 316，可以使用包含砷或磷等賦予 n 型導電性的元素或者硼或鋁等賦予 p 型導電性的元素的矽等半導體材料。或者，作為導電層 316，例如可以使用金屬材料、合金材料或金屬氧化物材料等導電材料。

【0434】此外，由於導電體的材料決定功函數，所以藉由選擇該導電體的材料，可以調整電晶體的臨界電壓。明確而言，作為導電體較佳為使用氮化鈦和氮化鉭中的一者或兩者的材料。為了兼具導電性和嵌入性，作為導電體較佳為使用鎢和鋁中的一者或兩者的金屬材料的疊層，尤其在耐熱性方面上較佳為使用鎢。

【0435】為了使形成在基板 310 上的多個電晶體彼此分離設置有元件分離層 312。元件分離層例如可以使用 LOCOS（Local Oxidation of Silicon：矽局部氧化）法、STI（Shallow Trench Isolation：淺溝槽隔離）法或檯面隔離法等形成。

【0436】圖 27 所示的電晶體 300 上從基板 310 一側依次層疊設置有絕緣層 320 及絕緣層 322。

【0437】作為絕緣層 320 及絕緣層 322，例如可以使用選自氧化矽、氧氮化矽、氮氧化矽、氮化矽、氧化鋁、氧氮化鋁、氮氧化鋁及氮化鋁中的一個以上。

【0438】絕緣層 322 也可以被用作使因被絕緣層 320 及絕緣層 322 覆蓋的電晶體 300 等而產生的步階平坦化的平坦化膜。例如，為了提高絕緣層 322 的

頂面的平坦性，也可以藉由利用化學機械拋光（CMP：Chemical Mechanical Polishing）法的平坦化處理實現平坦化。

【0439】在絕緣層 320 及絕緣層 322 中嵌入與設置在絕緣層 322 的上方的電晶體 MTCK 等連接的導電層 328。此外，導電層 328 具有插頭或佈線的功能。因此，導電層 328 可以使用可用於導電層 MPG 的材料。

【0440】在顯示裝置 50B 中，電晶體 300 上設置有佈線層 77。例如，佈線層 77 包括絕緣層 324、絕緣層 326、導電層 330、絕緣層 350、絕緣層 352、絕緣層 354 及導電層 356。

【0441】絕緣層 322 及導電層 328 上依次層疊設置有絕緣層 324 及絕緣層 326。另外，在與導電層 328 重疊的區域中，絕緣層 324 及絕緣層 326 中形成有開口。另外，該開口嵌入有導電層 330。

【0442】絕緣層 326 及導電層 330 上依次層疊設置有也可以絕緣層 350、絕緣層 352 及絕緣層 354。另外，在與導電層 330 重疊的區域中，絕緣層 350、絕緣層 352 及絕緣層 354 中形成有開口。另外，該開口嵌入有導電層 356。

【0443】導電層 330 及導電層 356 例如具有與電晶體 300 連接的插頭或佈線的功能。此外，導電層 330 及導電層 356 可以使用與上述導電層 328 或導電層 596 同樣的材料形成。

【0444】例如，與絕緣層 592 同樣，絕緣層 324 及絕緣層 350 較佳為使用對於氫、氧和水中的一個以上具有阻擋性的絕緣物。此外，與絕緣層 594 同樣，絕緣層 326、絕緣層 352 及絕緣層 354 較佳為使用相對介電常數較低的絕緣物以減少產生在佈線間的寄生電容。另外，絕緣層 326、絕緣層 352 及絕緣層 354 被用作層間絕緣膜及平坦化膜。另外，導電層 330 及導電層 356 較佳為包括對於選自氫、氧和水中的一個以上具有阻擋性的導電體。

【0445】注意，作為具有氫阻擋性的導電體，例如較佳為使用氮化鉭。另外，藉由層疊氮化鉭和導電性高的鎢，可以在保持作為佈線的導電性的狀態下抑制氫從電晶體 300 擴散。此時，對氫具有阻擋性的氮化鉭層較佳為與對氫具有阻擋性的絕緣層 350 接觸。

【0446】絕緣層 354 及導電層 356 的上方設置有絕緣層 512。此外，絕緣層 512 上設置有絕緣層 IS1。此外，絕緣層 IS1 及絕緣層 512 中嵌入有用作插頭或佈線的導電層 514。由此，電晶體 MTCK 的源極和汲極中的一個與電晶體 300 的源極和汲極中的一個電連接。此外，導電層 514 例如可以使用可用於導電層 MPG 的材料。

【0447】絕緣層 IS1 及導電層 514 上設置有電晶體 MTCK。電晶體 MTCK 的上方形成有絕緣層 IS3。另外，絕緣層 IS3 下形成有絕緣層 IS2。另外，絕緣層 IS3 上依次層疊有絕緣層 574 及絕緣層 581。此外，絕緣層 GI1、絕緣層 IS2、絕緣層 IS3、絕緣層 574 及絕緣層 581 中嵌入有用作插頭或佈線的導電層 MPG。關於電晶體 MTCK 的周圍的絕緣層、導電層及半導體層，參照實施方式 2。

【0448】絕緣層 574 較佳為具有抑制水及氫（例如，氫原子和氫分子中的一者或兩者）等雜質的擴散的功能。換言之，絕緣層 574 較佳為被用作抑制該雜質混入電晶體 MTCK 中的阻擋絕緣膜。此外，絕緣層 574 較佳為具有抑制氧（例如，氧原子和氧分子中的一者或兩者）的擴散的功能。例如，絕緣層 574 的氧透過性較佳為比絕緣層 IS2 及絕緣層 IS3 低。

【0449】因此，絕緣層 574 較佳為被用作抑制水及氫等雜質的擴散的阻擋絕緣膜。因此，絕緣層 574 較佳為使用具有抑制氫原子、氫分子、水分子、氮原子、氮分子、氧化氮分子（例如，N_2O、NO 及 NO_2）及銅原子等雜質的擴

散的功能（不容易使上述雜質透過）的絕緣材料。或者，較佳為使用具有抑制氧（例如，氧原子和氧分子中的一者或兩者）的擴散的功能（不容易使上述氧透過）的絕緣材料。

【0450】作為具有抑制水及氫等雜質及氧的透過的功能的絕緣物，例如可以使用包含選自硼、碳、氮、氧、氟、鎂、鋁、矽、磷、氯、氬、鎵、鍺、釔、鋯、鑭、鈰、鉿和鉭中的一個以上的絕緣物的單層或疊層。明確而言，作為具有抑制水及氫等雜質及氧的透過的功能的絕緣物，例如可以舉出氧化鋁、氧化鎂、氧化鎵、氧化鍺、氧化釔、氧化鋯、氧化鑭、氧化鈰、氧化鉿及氧化鉭等金屬氧化物。另外，作為具有抑制水及氫等雜質及氧的透過的功能的絕緣物，例如可以舉出包含鋁及鉿的氧化物（鋁酸鉿）。另外，作為抑制水及氫等雜質及氧的透過的功能的絕緣物，例如可以舉出氮化鋁、氮化鋁鈦、氮化鈦、氮氧化矽及氮化矽等金屬氮化物。

【0451】尤其較佳的是，作為絕緣層 574 使用氧化鋁或氮化矽。由此，可以抑制水及氫等雜質從絕緣層 574 的上方擴散到電晶體 MTCK。或者，可以抑制包含在絕緣層 IS3 等中的氧擴散到絕緣層 574 的上方。

【0452】絕緣層 581 較佳為被用作層間膜且其介電常數比絕緣層 574 低。藉由將介電常數低的材料用於層間膜，可以減少產生在佈線之間的寄生電容。例如，絕緣層 581 的相對介電常數較佳為低於 4，更佳為低於 3。例如，絕緣層 581 的相對介電常數較佳為絕緣層 574 的相對介電常數的 0.7 倍以下，更佳為 0.6 倍以下。藉由作為被用作層間膜的絕緣層 581 採用介電常數低的材料，可以減少產生在佈線之間的寄生電容。

【0453】絕緣層 581 中的水、氫等雜質的濃度較佳為得到降低。此時，作為絕緣層 581，例如可以使用氧化矽、氧氮化矽、氮氧化矽或氮化矽。另外，

作為絕緣層 581，例如可以使用添加有氟的氧化矽、添加有碳的氧化矽、添加有碳及氮的氧化矽或者具有空孔的氧化矽。尤其是，氧化矽及氧氮化矽具有熱穩定性，所以是較佳的。尤其是，因為氧化矽、氧氮化矽、具有空孔的氧化矽等材料容易形成包含藉由加熱脫離的氧的區域，所以是較佳的。另外，作為絕緣層 581，可以使用樹脂。另外，作為可用於絕緣層 581 的材料，也可以適當地組合上述材料。

【0454】絕緣層 574 及絕緣層 581 上依次層疊有絕緣層 592 及絕緣層 594。

【0455】絕緣層 592 較佳為使用防止水及氫等雜質從基板 310、電晶體 MTCK 向絕緣層 592 的上方的區域（例如，設置有發光器件 130R、發光器件 130G 及發光器件 130B 等的區域）擴散的阻擋絕緣膜（被稱為阻擋絕緣膜）。因此，絕緣層 592 較佳為使用具有抑制氫原子、氫分子及水分子等雜質的擴散的功能（不容易使上述雜質透過）的絕緣材料。另外，根據情況，絕緣層 592 較佳為使用具有抑制氮原子、氮分子、氧化氮分子（例如，N_2O、NO 及 NO_2）及銅原子等雜質的擴散的功能（不容易使上述氧透過）的絕緣材料。或者，較佳為具有抑制氧（例如，氧原子和氧分子中的一者或兩者）的擴散的功能。

【0456】作為對氫具有阻擋性的膜，例如可以使用藉由 CVD 法形成的氮化矽。

【0457】氫的脫離量例如可以利用熱脫附譜分析法（TDS：Thermal Desorption Spectrometry）進行分析。例如，在 TDS 中的膜表面溫度為 50℃至 500℃的範圍內，當將換算為氫原子的脫離量換算為絕緣層 324 的單位面積的

量時，絕緣層 324 中的氫的脫離量為 10×10^{15}atoms/cm^2 以下，較佳為 5×10^{15}atoms/cm^2 以下，即可。

【0458】與絕緣層 581 同樣，絕緣層 594 較佳為介電常數低的層間膜。因此，絕緣層 594 可以使用可用於絕緣層 581 的材料。

【0459】此外，絕緣層 594 的介電常數較佳為比絕緣層 592 低。例如，絕緣層 594 的相對介電常數較佳為低於 4，更佳為低於 3。另外，例如，絕緣層 594 的相對介電常數較佳為絕緣層 592 的相對介電常數的 0.7 倍以下，更佳為 0.6 倍以下。藉由作為絕緣層 594 採用介電常數低的材料的層間膜，可以減少產生在佈線之間的寄生電容。

【0460】絕緣層 GI1、絕緣層 IS2、絕緣層 IS3、絕緣層 574 及絕緣層 581 中嵌入有用作插頭或佈線的導電層 MPG，絕緣層 592 及絕緣層 594 中嵌入有用作插頭或佈線的導電層 596。尤其是，導電層 MPG 及導電層 596 與設置在絕緣層 594 上方的發光器件等電連接。注意，有時使用同一元件符號表示用作插頭或佈線的多個導電層。此外，在本說明書等中，佈線和與佈線連接的插頭也可以是一個組件。就是說，導電層的一部分有時被用作佈線，並且導電層的一部分有時被用作插頭。

【0461】作為各插頭及佈線（導電層 MPG 及導電層 596）的材料，可以使用選自金屬材料、合金材料、金屬氮化物材料和金屬氧化物材料中的一個以上的導電材料的單層或疊層。較佳為使用兼具耐熱性和導電性的鎢或鉬等高熔點材料，較佳為使用鎢。此外，較佳為使用鋁或銅等低電阻導電材料形成。藉由使用低電阻導電材料可以降低佈線電阻。

【0462】絕緣層 594 及導電層 596 上依次形成有絕緣層 598 及絕緣層 599。

【0463】與絕緣層 592 同樣，絕緣層 598 較佳為使用對於氫、氧和水中的一個以上具有阻擋性的絕緣物。此外，與絕緣層 594 同樣，絕緣層 599 較佳為使用相對介電常數較低的絕緣物以減少產生在佈線間的寄生電容。另外，絕緣層 599 被用作層間絕緣膜及平坦化膜。

【0464】絕緣層 599 上形成有發光器件 130 及連接部 140。

【0465】連接部 140 有時被稱為陰極接觸部，與發光器件 130R、發光器件 130G 及發光器件 130B 的每一個的陰極電極電連接。在圖 27 中，連接部 140 包括：選自將在後面說明的導電層 182a 至導電層 182c 中的一個以上的導電層；將在後面說明的導電層 126a 至導電層 126c 中的至少一個的導電層；選自將在後面說明的導電層 129a 至導電層 129c 中的一個以上的導電層；將在後面說明的共用層 114；以及將在後面說明的共用電極 115。

【0466】連接部 140 既可以從平面看時以圍繞顯示部的四個邊的方式設置，又可以設置在顯示部內（例如，相鄰發光器件 130 間）（未圖示）。

【0467】發光器件 130R 包括導電層 182a、導電層 182a 上的導電層 126a 以及導電層 126a 上的導電層 129a。可以將導電層 182a、導電層 126a、導電層 129a 都稱為像素電極，也可以將導電層 182a、導電層 126a、導電層 129a 中的一部分稱為像素電極。另外，發光器件 130G 包括導電層 182b、導電層 182b 上的導電層 126b 以及導電層 126b 上的導電層 129b。與發光器件 130R 同樣，可以將導電層 182b、導電層 126b 及導電層 129b 都稱為像素電極，也可以將導電層 182b、導電層 126b 及導電層 129b 中的一部分稱為像素電極。另外，發光器件 130B 包括導電層 182c、導電層 182c 上的導電層 126c 以及導電層 126c 上的導電層 129c。與發光器件 130R 及發光器件 130G 同樣，可以將導電層 182c、

導電層 126c 及導電層 129c 都稱為像素電極，也可以將導電層 182c、導電層 126c 及導電層 129c 中的一部分稱為像素電極。

【0468】作為導電層 182a 至導電層 182c 以及導電層 126a 至導電層 126c，例如可以使用用作反射電極的導電層。作為用作反射電極的導電層，例如可以使用銀、鋁、由銀（Ag）、鈀（Pd）以及銅（Cu）構成的合金膜（Ag-Pd-Cu（APC）膜）等對可見光具有高反射率的導電層。另外，導電層 182a 至導電層 182c 以及導電層 126a 至導電層 126c 例如可以使用由一對鈦夾持的鋁的疊層膜（依次層疊有 Ti、Al、Ti 的膜）、由一對銦錫氧化物夾持的銀的疊層膜（依次層疊有 ITO、Ag、ITO 的膜）。

【0469】例如，作為導電層 182a 至導電層 182c 也可以使用用作反射電極的導電層，作為導電層 126a 至導電層 126c 也可以使用透光性高的材料。作為透光性高的材料，例如可以舉出：銀和鎂的合金；以及銦錫氧化物（有時被稱為 ITO）。

【0470】作為導電層 129a 至導電層 129c，例如可以使用用作透明電極的導電層。作為用作透明電極的導電層，例如可以使用上述透光性高的導電層。

【0471】將在後面詳細說明的發光器件 130 也可以採用微腔結構（微小諧振器結構）。微腔結構是指以根據發光層所發射的光的顏色的波長的厚度為發光層底面和下部電極頂面之間的距離的結構。在此情況下，較佳的是，作為上部電極（共用電極）的導電層 129a 至導電層 129c 使用具有透光性及光反射性的導電材料，並且作為下部電極（像素電極）的導電層 182a 至導電層 182c 以及導電層 126a 至導電層 126c 使用具有光反射性的導電材料。

【0472】微腔結構是指將下部電極與發光層的光學距離調節為（2n-1）λ/4（注意，n 為 1 以上的整數，λ 為想要放大的發光的波長）的結構。因此，被下

部電極反射回來的光（反射光）與從發光層直接入射到上部電極的光（入射光）大幅產生干涉。由此，可以使波長λ的各反射光與入射光的相位一致，從而可以進一步放大從發光層發射的光。另一方面，在反射光及入射光為波長λ以外的情況下，相位不一致，這導致衰減而不發生諧振。

【0473】導電層 182a 藉由設置在絕緣層 599 中的開口與嵌入絕緣層 594 中的導電層 596 連接。另外，導電層 126a 的端部位於導電層 182a 的端部的外側。導電層 126a 的端部與導電層 129a 的端部對齊或大致對齊。

【0474】發光器件 130G 中的導電層 182b、導電層 126b、導電層 129b 以及發光器件 130B 中的導電層 182c、導電層 126c、導電層 129c 與發光器件 130R 中的導電層 182a、導電層 126a、導電層 129a 相同，所以省略詳細說明。

【0475】導電層 182a、導電層 182b 及導電層 182c 中形成有覆蓋設置在絕緣層 599 中的開口的凹部。另外，該凹部嵌入有層 128。

【0476】層 128 具有使導電層 182a 至導電層 182c 的凹部平坦化的功能。導電層 182a 至導電層 182c 以及層 128 上設置有與導電層 182a 至導電層 182c 電連接的導電層 126a 至導電層 126c。因此，與導電層 182a 至導電層 182c 的凹部重疊的區域也可以用作發光區域，由此可以提高像素的開口率。

【0477】層 128 可以為絕緣層或導電層。例如，作為層 128 可以使用各種無機絕緣材料、有機絕緣材料及導電材料。尤其是，層 128 較佳為使用絕緣材料形成。

【0478】作為層 128，可以適當地使用包含有機材料的絕緣層。例如，作為層 128 可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及上述樹脂的前驅

物。此外，作為層 128，可以使用感光樹脂。作為感光樹脂，可以舉出正型材料或負型材料。

【0479】藉由使用感光樹脂，可以僅藉由曝光及顯影製程製造層 128，可以降低乾蝕刻或濕蝕刻對導電層 182a、導電層 182b、導電層 182c 的表面帶來的影響。此外，藉由使用負型感光樹脂形成層 128，有時可以使用與用來形成絕緣層 599 的開口的光罩（曝光遮罩）同一的光罩形成層 128。

【0480】發光器件 130R 包括第一層 113a、第一層 113a 上的共用層 114 以及共用層 114 上的共用電極 115。另外，發光器件 130G 包括第二層 113b、第二層 113b 上的共用層 114 以及共用層 114 上的共用電極 115。另外，發光器件 130B 包括第三層 113c、第三層 113c 上的共用層 114 以及共用層 114 上的共用電極 115。

【0481】另外，第一層 113a 以覆蓋導電層 126a 的頂面及側面以及導電層 129a 的頂面及側面的方式形成。同樣地，第二層 113b 以覆蓋導電層 126b 的頂面及側面以及導電層 129b 的頂面及側面的方式形成。另外，同樣地，第三層 113c 以覆蓋導電層 126c 的頂面及側面以及導電層 129c 的頂面及側面的方式形成。因此，可以將設置有導電層 126a、導電層 126b 及導電層 126c 的區域整體用作發光器件 130R、發光器件 130G 及發光器件 130B 的發光區域，所以可以提高像素的開口率。

【0482】在發光器件 130R 中，可以將第一層 113a 及共用層 114 統稱為 EL 層。另外，同樣地，在發光器件 130G 中，可以將第二層 113b 及共用層 114 統稱為 EL 層。另外，同樣地，在發光器件 130B 中，可以將第三層 113c 及共用層 114 統稱為 EL 層。

【0483】對本實施方式的發光器件的結構沒有特別的限制，可以採用單結構或串聯結構。

【0484】第一層 113a、第二層 113b 及第三層 113c 藉由光微影法被加工為島狀。因此，第一層 113a、第二層 113b 及第三層 113c 在各端部處頂面與側面所形成的角度近於 90 度。另一方面，例如，使用 FMM（Fine Metal Mask）形成的有機膜的厚度有越接近端部越減薄的傾向，例如其頂面在 1μm 以上且 10μm 以下的範圍中形成為坡狀，因此難以區別頂面與側面。

【0485】在第一層 113a、第二層 113b 及第三層 113c 中，頂面與側面的區別明確。因此，在相鄰的第一層 113a 與第二層 113b 中，第一層 113a 的一個側面的和第二層 113b 的一個側面彼此對置。第一層 113a、第二層 113b 及第三層 113c 中的任何組合都與該情況同樣。

【0486】第一層 113a、第二層 113b 及第三層 113c 至少包括發光層。例如，較佳為具有第一層 113a、第二層 113b 及第三層 113c 分別包括發射紅色光的發光層、發射綠色光的發光層及發射藍色光的發光層的結構。另外，各發光層除了上述以外的顏色可以採用青色、洋紅色、黃色或白色。

【0487】第一層 113a、第二層 113b 及第三層 113c 較佳為包括發光層以及發光層上的載子傳輸層（電子傳輸層或電洞傳輸層）。因為第一層 113a、第二層 113b 及第三層 113c 的表面有時在顯示裝置的製程中露出，所以藉由在發光層上設置載子傳輸層，可以抑制發光層露出於最表面而降低發光層受到的損傷。由此，可以提高發光器件的可靠性。

【0488】共用層 114 例如包括電子注入層或電洞注入層。或者，共用層 114 既可以具有電子傳輸層與電子注入層的疊層，又可以具有電洞傳輸層與電

洞注入層的疊層。發光器件 130R、發光器件 130G、發光器件 130B 共同包括共用層 114。

【0489】發光器件 130R、發光器件 130G 及發光器件 130B 共同包括共用電極 115。另外，如圖 27 所示，多個發光器件共同包括的共用電極 115 與連接部 140 中的導電層電連接。

【0490】絕緣層 125 較佳為被用作對於水和氧中的一者或兩者的阻擋絕緣層。另外，絕緣層 125 較佳為具有抑制水和氧中的一者或兩者的擴散的功能。另外，絕緣層 125 較佳為具有俘獲或固定（也稱為吸雜）水和氧中的一者或兩者的功能。在絕緣層 125 被用作阻擋絕緣層或者具有吸雜功能時，可以具有抑制可能會從外部擴散到各發光器件的雜質（典型的是，水和氧中的一者或兩者）的進入的結構。藉由採用該結構，可以提供一種可靠性高的發光器件，並且可以提供一種可靠性高的顯示裝置。

【0491】絕緣層 125 的雜質濃度較佳為低。由此，可以抑制雜質從絕緣層 125 混入到 EL 層而 EL 層劣化。另外，藉由降低絕緣層 125 中的雜質濃度，可以提高對水和氧中的一者或兩者的阻擋性。例如，較佳的是，絕緣層 125 中的氫濃度和碳濃度中的一方充分低，較佳為氫濃度和碳濃度中的兩者較佳為充分低。

【0492】作為絕緣層 127，可以適當地使用包含有機材料的絕緣層。作為有機材料，較佳為使用感光有機樹脂，例如較佳為使用含有丙烯酸樹脂的感光樹脂組成物。此外，絕緣層 127 的材料的黏度為 1cP 以上且 1500cP 以下即可，較佳為 1cP 以上且 12cP 以下。藉由將絕緣層 127 的材料的黏度設定為上述範圍內，可以較容易形成後述的具有錐形形狀的絕緣層 127。注意，在本說明書等

中，丙烯酸樹脂不是僅指聚甲基丙烯酸酯或甲基丙烯酸樹脂，有時也指廣義上的丙烯酸類聚合物整體。

【0493】本說明書等中，錐形形狀是指組件的側面的至少一部分相對於基板面傾斜地設置的形狀。例如，較佳為具有傾斜的側面和基板面形成的角度（也稱為錐角）小於 90°的區域。

【0494】注意，如後面所述，絕緣層 127 在側面具有錐形形狀即可，能夠用於絕緣層 127 的有機材料不侷限於上述材料。例如，有時作為絕緣層 127 可以使用丙烯酸樹脂、聚醯亞胺樹脂、環氧樹脂、醯亞胺樹脂、聚醯胺樹脂、聚醯亞胺醯胺樹脂、矽酮樹脂、矽氧烷樹脂、苯并環丁烯類樹脂、酚醛樹脂及上述樹脂的前驅物。另外，作為絕緣層 127，有時可以使用聚乙烯醇（PVA）、聚乙烯醇縮丁醛（PVB）、聚乙烯吡咯烷酮、聚乙二醇、聚甘油、普魯蘭、水溶性纖維素或者醇可溶性聚醯胺樹脂等有機材料。此外，作為絕緣層 127，有時可以使用光阻劑作為感光樹脂。作為感光樹脂，可以舉出正型材料或負型材料。

【0495】作為絕緣層 127 也可以使用吸收可見光的材料。藉由絕緣層 127 吸收來自發光器件的發光，可以抑制光從發光器件經過絕緣層 127 洩漏到相鄰的發光器件（雜散光）。由此，可以提高顯示面板的顯示品質。另外，即使在顯示裝置中不使用偏光板也可以提高顯示品質，所以可以實現顯示裝置的輕量化及薄型化。

【0496】作為吸收可見光的材料，可以舉出包括黑色等的顏料的材料、包括染料的材料、包括光吸收性的樹脂材料（例如，聚醯亞胺）以及可用於濾色片的樹脂材料（濾色片材料）。尤其是，在使用混合或層疊兩種顏色或三種以上的顏色的濾色片材料而成的樹脂材料時可以提高遮蔽可見光的效果，所以是

較佳的。尤其是，藉由混合三種以上的顏色的濾色片材料，可以實現黑色或近似於黑色的樹脂層。

【0497】絕緣層 127 例如可以利用旋塗法、浸漬法、噴塗法、噴墨法、分配器法、網版印刷法、平板印刷法、刮刀法、狹縫式塗佈法、輥塗法、簾式塗佈法、刮刀式塗佈法等濕式沉積方法形成。尤其是，較佳為藉由旋塗法形成將成為絕緣層 127 的有機絕緣膜。

【0498】此外，絕緣層 127 在低於 EL 層的耐熱溫度的溫度下形成。形成絕緣層 127 時的基板溫度典型地為 200℃以下，較佳為 180℃以下，更佳為 160℃以下，進一步較佳為 150℃以下，更進一步較佳為 140℃以下。

【0499】以下，以發光器件 130R 與發光器件 130G 間的絕緣層 127 的結構為例說明絕緣層 127 等的結構。發光器件 130G 與發光器件 130B 間的絕緣層 127 以及發光器件 130B 與發光器件 130R 間的絕緣層 127 等也是同樣的。另外，以下，有時以第二層 113b 上的絕緣層 127 的端部為例進行說明，第一層 113a 上的絕緣層 127 的端部及第三層 113c 上的絕緣層 127 的端部也是同樣的。

【0500】較佳的是，在從剖面看顯示裝置時，絕緣層 127 在側面具有錐角 θ1 的錐形形狀。錐角 θ1 是絕緣層 127 的側面與基板面所形成的角度。注意，不侷限於基板面，錐角 θ1 也可以為絕緣層 125 的平坦部的頂面或第二層 113b 的平坦部的頂面與絕緣層 127 的側面所形成的角度。另外，藉由使絕緣層 127 的側面具有錐形形狀，絕緣層 125 的側面及遮罩層 118a 的側面也有時具有錐形形狀。

【0501】絕緣層 127 的錐角 θ1 小於 90°，較佳為 60°以下，更佳為 45°以下。藉由使絕緣層 127 的側面端部具有上述正錐形形狀，可以以設置在絕緣層

127 的側面端部上的共用層 114 及共用電極 115 中不產生斷開或局部性的薄膜化等的方式高覆蓋性地進行沉積。由此，可以提高共用層 114 及共用電極 115 的面內均勻性而提高顯示裝置的顯示品質。

【0502】在顯示裝置的剖面圖中，絕緣層 127 的頂面較佳為具有凸曲面形狀。絕緣層 127 的頂面的凸曲面形狀較佳為向中心平緩地突出的形狀。另外，較佳為絕緣層 127 的頂面的中心部的凸曲面部連續地連接於側面端部的錐形部的形狀。藉由作為絕緣層 127 採用上述形狀，可以將共用層 114 及共用電極 115 以高覆蓋性沉積在絕緣層 127 的整個頂面。

【0503】絕緣層 127 形成在兩個 EL 層間的區域（例如，第一層 113a 與第二層 113b 間的區域）。此時，絕緣層 127 的一部分夾在一個 EL 層（例如，第一層 113a）的側面端部與另一個 EL 層（例如，第二層 113b）的側面端部間。

【0504】較佳的是，絕緣層 127 的一方的端部與用作像素電極的導電層 126a 重疊，絕緣層 127 的另一方的端部與用作像素電極的導電層 126b 重疊。藉由採用上述結構，可以將絕緣層 127 的端部形成在第一層 113a（第二層 113b）的大致平坦的區域上。因此，如上所述那樣較容易地加工絕緣層 127 的錐形形狀。

【0505】如上所述，藉由設置絕緣層 127 等，可以防止從第一層 113a 的大致平坦的區域到第二層 113b 的大致平坦的區域的共用層 114 及共用電極 115 中產生斷開部分及厚度局部性地減薄的部分。因此，可以抑制因各發光器件間的共用層 114 及共用電極 115 中發生起因於斷開部分的連接不良以及起因於局部厚度較薄的部分的電阻上升。

【0506】在本實施方式的顯示裝置中，可以縮小發光器件間的距離。明確而言，可以使發光器件間的距離、EL 層間的距離或像素電極間的距離減小到

小於 10μm、8μm 以下、5μm 以下、3μm 以下、2μm 以下、1μm 以下、500nm 以下、200nm 以下、100nm 以下、90nm 以下、70nm 以下、50nm 以下、30nm 以下、20nm 以下、15nm 以下或 10nm 以下。換言之，本實施方式的顯示裝置具有相鄰的兩個島狀 EL 層的間隔為 1μm 以下的區域，較佳為具有該間隔為 0.5μm（500nm）以下的區域，更佳為具有該間隔為 100nm 以下的區域。藉由如上述那樣減小各發光器件間的距離，可以提供一種高清晰度及高開口率的顯示裝置。

【0507】發光器件 130 上設置有保護層 131。保護層 131 被用作保護發光器件 130 的鈍化膜。藉由形成覆蓋發光器件的保護層 131，可以抑制水及氧等雜質進入發光器件，由此可以提高發光器件 130 的可靠性。作為保護層 131，例如可以使用氧化鋁、氮化矽或氮氧化矽。

【0508】保護層 131 和基板 119 由黏合層 107 黏合。作為發光器件的密封可以採用固體密封結構或中空密封結構等。在圖 27 中，基板 310 與基板 119 之間的空間被黏合層 107 填充，即採用固體密封結構。或者，也可以採用使用非活性氣體（氮或氬等）填充該空間的中空密封結構。此時，黏合層 107 也可以以不與發光器件重疊的方式設置。另外，也可以使用與設置為框狀的黏合層 107 不同的樹脂填充該空間。

【0509】作為黏合層 107，可以使用紫外線硬化型黏合劑等光硬化型黏合劑、反應硬化型黏合劑、熱固性黏合劑或厭氧黏合劑等各種硬化型黏合劑。作為這些黏合劑，例如可以舉出環氧樹脂、丙烯酸樹脂、矽酮樹脂、酚醛樹脂、聚醯亞胺樹脂、醯亞胺樹脂、PVC（聚氯乙烯）樹脂、PVB（聚乙烯醇縮丁醛）樹脂、EVA（乙烯-醋酸乙烯酯）樹脂。尤其是，較佳為使用環氧樹脂的透

濕性低的材料。另外，也可以使用兩液混合型樹脂。此外，也可以使用黏合薄片。

【0510】顯示裝置 50B 具有頂部發射型結構。發光器件將光發射到基板 119 一側。因此，基板 119 較佳為使用對可見光的透射性高的材料。例如，作為基板 119，可以選擇可應用於基板 310 的基板中可見光透射性高的基板。像素電極包含反射可見光的材料，相對電極（共用電極 115）包含使可見光透射的材料。

【0511】注意，本發明的一個實施方式的顯示裝置也可以採用發光器件所發射的光射出到基板 310 一側的底部發射結構而不採用頂部發射結構。在此情況下，作為基板 310 選擇對可見光具有高透過性的基板即可。

【0512】藉由將上述的各結構例子之一應用於顯示裝置，有時可以實現具有高解析度及高清晰度顯示裝置。明確而言，例如，有時可以實現 HD（像素數為 1280×720）、FHD（像素數為 1920×1080）、WQHD（像素數為 2560×1440）、WQXGA（像素數為 2560×1600）、4K（像素數為 3840×2160）或 8K（像素數為 7680×4320）的解析度的顯示裝置。另外，明確而言，例如，有時可以實現 100ppi 以上、300ppi 以上、500ppi 以上、1000ppi 以上、2000ppi 以上、3000ppi 以上、5000ppi 以上或 6000ppi 以上的清晰度顯示裝置。

【0513】本實施方式所示的構成、結構、方法等可以與該本實施方式所示的構成、結構、方法等適當地組合而使用。另外，本實施方式所示的構成、結構、方法等可以與其他本實施方式等所示的構成、結構、方法等適當地組合而使用。

【0514】本實施方式所示的結構例子及對應該結構例子的圖式等的至少一部分可以與其他結構例子或圖式等適當地組合。

【0515】

實施方式 5

在本實施方式中，說明根據本發明的一個實施方式的電子裝置及顯示裝置等。本發明的一個實施方式例如適合用於 VR 或 AR 用途的可穿戴電子裝置。

【0516】

<電子裝置的結構例子>

作為可穿戴電子裝置的一個例子，圖 28A 示出眼鏡型電子裝置 150 的立體圖。在圖 28A 所示的電子裝置 150 中，一對顯示裝置 90（顯示裝置 90_L 及顯示裝置 90_R）、動作檢測部 101、視線檢測部 84、運算部 103 及通訊部 85 包括在外殼 105 內。

【0517】圖 28B 是圖 28A 的電子裝置 150 的方塊圖。與圖 28A 同樣，電子裝置 150 包括顯示裝置 90_L、顯示裝置 90_R、動作檢測部 101、視線檢測部 84、運算部 103 及通訊部 85，經過匯流排 BW 互相發送或接收各種信號。顯示裝置 90_L 及顯示裝置 90_R 各自包括多個像素 230、驅動電路 65 及功能電路 40。一個像素 230 包括一個發光器件 61 及一個像素電路 51。因此，顯示裝置 90_L 及顯示裝置 90_R 各自包括多個發光器件 61 及多個像素電路 51。

【0518】動作檢測部 101 具有檢測外殼 105 的動作，即穿戴電子裝置 150 的用戶的頭部動作的功能。作為動作檢測部 101，例如可以使用利用 MEMS 技術的運動感測器。作為運動感測器，可以使用三軸運動感測器或六軸運動感測器等。動作檢測部 101 所檢測的有關外殼 105 的動作的資訊有時被稱為第一資訊或動作資訊等。

【0519】視線檢測部 84 具有取得有關用戶的視線的資訊的功能。明確而言，具有檢測用戶的視線的功能。例如，利用瞳孔角膜反射（Pupil Center Corneal Reflection）法或亮/暗瞳效應（Bright/Dark Pupil Effect）法等視線測量（眼球追蹤）方法檢測用戶的視線即可。或者，也可以利用使用雷射或超聲波等的視線測量方法取得用戶的視線。

【0520】運算部 103 具有利用視線檢測部 84 的視線檢測結果算出用戶的注視點的功能。也就是說，可以知道用戶注視顯示在顯示裝置 90_L 及顯示裝置 90_R 上的影像中的哪個物體。另外，可以知道用戶是否注視螢幕以外的部分。注意，視線檢測部 84 所得的有關用戶的視線的資訊（視線檢測結果）有時被稱為第二資訊或視線資訊等。

【0521】運算部 103 具有進行根據外殼 105 的動作的繪圖處理（影像資料的運算處理）的功能。運算部 103 利用第一資訊及從外部經過通訊部 85 輸入的影像資料進行根據外殼 105 的動作的繪圖處理。作為該影像資料，例如可以使用 360 度全方位的影像資料。360 度全方位的影像資料例如可以是用全天球相機（全方位相機、360°相機）拍攝的影像資料，也可以是藉由電腦圖形學等生成的影像資料。運算部 103 具有根據第一資訊將 360 度全方位的影像資料轉換為能夠顯示在顯示裝置 90_L 及顯示裝置 90_R 上的影像資料的功能。

【0522】運算部 103 具有利用第二資訊決定對顯示裝置 90_L 及顯示裝置 90_R 各自的顯示部設定的多個區的尺寸及形狀的功能。明確而言，運算部 103 根據第二資訊算出顯示部上的注視點，並以該注視點為准對顯示部設定下述第一區 S1 至第三區 S3 等。

【0523】作為運算部 103，可以單獨或組合地使用中央處理器（CPU：Central Processing Unit）、DSP（Digital Signal Processor：數位信號處理器）或

GPU（Graphics Processing Unit：圖形處理器）等微處理器。另外，這些微處理器也可以由 FPGA（Field Programmable Gate Array：現場可程式邏輯閘陣列）或 FPAA（Field Programmable Analog Array：現場可程式類比陣列）等 PLD（Programmable Logic Device：可程式邏輯器件）來構成。

【0524】運算部 103 藉由由處理器解釋且執行來自各種程式的指令，進行各種資料處理及程式控制。可由處理器執行的程式可以儲存在處理器中的記憶體區，也可以儲存在另外設置的記憶部中。作為記憶部，例如也可以使用採用非揮發性記憶元件的記憶體裝置諸如快閃記憶體、MRAM（Magnetoresistive Random Access Memory：磁阻式隨機存取記憶體）、PRAM（Phase change RAM：相變隨機存取記憶體）、ReRAM（Resistive RAM：電阻隨機存取記憶體）、FeRAM（Ferroelectric RAM：鐵電隨機存取記憶體）等或者採用揮發性記憶元件的記憶體裝置如 DRAM（Dynamic RAM：動態隨機存取記憶體）及 SRAM（Static RAM：靜態隨機存取記憶體）等。

【0525】通訊部 85 具有為了取得影像資料等各種資料以無線或有線與外部設備進行通訊的功能。例如，在通訊部 85 中設置高頻電路（RF 電路）進行 RF 信號的發送和接收即可。高頻電路是用來將各國法制所規定的頻帶的電磁信號與電信號彼此變換且使用該電磁信號以無線方式與其他通訊設備進行通訊的電路。當進行無線通訊時，作為通訊協定或通訊技術可以使用：通訊標準諸如 LTE（Long Term Evolution：長期演進）、GSM（Global System for Mobile Communication：註冊商標：全球移動通訊系統）、EDGE（Enhanced Data Rates for GSM Evolution：GSM 增強資料率演進）、CDMA2000（Code Division Multiple Access 2000：碼分多址 2000）、WCDMA（Wideband Code Division Multiple Access：註冊商標：寬頻碼分多址）；或者由 IEEE（電氣電

子工程師學會）通訊標準化的規格諸如 Wi-Fi（Wireless Fidelity：註冊商標：無線保真）、Bluetooth（註冊商標：藍牙）、ZigBee（註冊商標）等。此外，可以使用國際電信聯盟（ITU）所決定的第三代移動通訊系統（3G）、第四代移動通訊系統（4G）或第五代移動通訊系統（5G）等。

【0526】通訊部 85 也可以包括 LAN（Local Area Network：區域網路）連接用端子、數位廣播接收用端子、連接 AC 轉接器的端子等外部埠。

【0527】顯示裝置 90_L 及顯示裝置 90_R 各自包括多個發光器件 61、多個像素電路 51、驅動電路 65 及功能電路 40。像素電路 51 具有控制發光器件 61 的發光的功能。驅動電路 65 具有控制像素電路 51 的功能。

【0528】運算部 103 所決定的顯示裝置的顯示部中的多個區的資訊用於在各區間有差異地設定解析度的驅動等。功能電路 40 具有如下功能：以在靠近注視點的區中進行高解析度顯示的方式控制驅動電路 65；以在遠離注視點的區中進行低解析度顯示的方式控制驅動電路 65。

【0529】例如，藉由每隔一個像素或每隔多個像素進行影像資料的改寫，可以實現解析度低的顯示。藉由減少要改寫影像資料的像素，可以降低顯示裝置的功耗。

【0530】另外，也可以在電子裝置 150 中設置感測器 97。感測器 97 具有取得用戶的視覺、聽覺、觸覺、味覺和嗅覺中的任一個或多個資訊的功能即可。更明確地說，感測器 97 具有檢測或測量力、位移、位置、速度、加速度、角速度、轉速、距離、光、磁、溫度、聲音、時間、電場、電流、電壓、電力、輻射線、濕度、傾斜度、振動、氣味和紅外線中的任一個或多個資訊的功能即可。電子裝置 150 也可以包括一個或多個感測器 97。

【0531】此外，也可以使用感測器 97 測量周圍的溫度、濕度、照度、臭氣等。另外，也可以使用感測器 97 例如取得用於利用指紋、掌紋、虹膜、視網膜、脈形狀（包括靜脈形狀、動脈形狀）或臉等的個人識別的資訊。另外，也可以使用感測器 97 測量用戶的眨眼次數、眼瞼動作、瞳孔大小、體溫、脈搏或血液中的氧飽和度等，以檢測用戶的疲勞度及健康狀態等。電子裝置 150 也可以檢測用戶的疲勞度及健康狀態等而在顯示裝置 90 上顯示警告等。

【0532】另外，也可以檢測用戶的視線及眼瞼的動作來控制電子裝置 150 的工作。用戶不需觸摸電子裝置 150 來進行操作，所以可以實現免提的狀態（雙手無拘束的狀態）下的輸入操作等。

【0533】另外，圖 29A 是示出電子裝置 150 的立體圖。在圖 29A 中，電子裝置 150 的外殼 105 除了一對顯示裝置 90_L、顯示裝置 90_R 及運算部 103 之外，例如還包括安裝部 86、緩衝構件 87、一對透鏡 88 等。一對顯示裝置 90_L 及顯示裝置 90_R 各自設置在外殼 105 內部的經過透鏡 88 可看到的位置上。

【0534】另外，圖 29A 所示的外殼 105 設置有輸入端子 109 及輸出端子 89。可以將供應來自視頻輸出設備等的影像信號（影像資料）或用於對設置在外殼 105 內的電池（未圖示）進行充電的電力等的電纜連線到輸入端子 109。輸出端子 89 例如被用作聲音輸出端子，可以與耳機或頭戴式耳機等連接。

【0535】另外，外殼 105 較佳為具有一種機構，其中能夠調整透鏡 88 及顯示裝置 90_L 和顯示裝置 90_R 的左右位置，以根據用戶的眼睛的位置使透鏡 88 及顯示裝置 90_L 和顯示裝置 90_R 位於最合適的位置上。此外，較佳為具有一種機構，其中藉由改變透鏡 88 與顯示裝置 90_L 及顯示裝置 90_R 之間的距離來調整焦點。

【0536】緩衝構件 87 是與用戶的臉（額頭或臉頰等）接觸的部分。藉由使緩衝構件 87 與用戶的臉密接，可以防止外光進入（漏光），從而可以進一步提高沉浸感。緩衝構件 87 較佳為使用柔軟的材料以在用戶裝上電子裝置 150 時與用戶的臉密接。在使用這種材料時，不僅讓用戶感覺親膚，而且當在較冷的季節等裝上的情況下不讓用戶感到寒意，所以是較佳的。在緩衝構件 87 或安裝部 86 等接觸於用戶的皮膚的構件採用可拆卸的結構時，容易進行清洗及交換，所以是較佳的。

【0537】本發明的一個實施方式的電子裝置也可以還包括耳機 99A。耳機 99A 包括通訊部（未圖示），並具有無線通訊功能。耳機 99A 可以藉由使用無線通訊功能輸出聲音資料。耳機 99A 也可以包括振動機構以被用作骨傳導耳機。

【0538】另外，如圖 29B 所示的耳機 99B 那樣，耳機 99A 可以與安裝部 86 直接連接或以有線連接。另外，耳機 99B 及安裝部 86 也可以包括磁鐵。由此，可以用磁力將耳機 99B 固定到安裝部 86，收納變得容易，所以是較佳的。

【0539】

<顯示裝置的結構例子>

參照圖 30A、圖 30B 及圖 31 說明可應用於圖 28A 及圖 28B 所示的顯示裝置 90_L 及顯示裝置 90_R 的顯示裝置 90A 的結構。

【0540】圖 30A 是可應用於圖 28A 及圖 28B 所示的顯示裝置 90_L 及顯示裝置 90_R 的顯示裝置 90A 的立體圖。

【0541】顯示裝置 90A 包括基板 91 及基板 92。顯示裝置 90A 包括設置在基板 91 與基板 92 之間的顯示部 93。顯示部 93 包括多個像素 230。像素 230 包括像素電路 51 及發光器件 61。顯示部 93 是顯示裝置 90A 中的顯示影像的區。

【0542】當將像素 230 配置為 1920×1080 個像素的矩陣狀時，可以實現以所謂全高清（也稱為“2K 解析度”、“2K1K”或“2K”等）的解析度能夠顯示的顯示部 93。另外，例如，當將像素 230 配置為 3840×2160 個像素的矩陣狀時，可以實現能夠以所謂超高清（也稱為“4K 解析度”、“4K2K”或“4K”等）的解析度進行顯示的顯示部 93。另外，例如，當將像素 230 配置為 7680×4320 個像素的矩陣狀時，可以實現能夠以所謂超高清（也稱為“8K 解析度”、“8K4K”或“8K”等）的解析度進行顯示的顯示部 93。藉由增加像素 230，也可以實現以 16K、甚至為 32K 的解析度進行顯示的顯示部 93。

【0543】另外，顯示部 93 的像素密度（清晰度）較佳為 1000ppi 以上且 10000ppi 以下。例如，可以為 2000ppi 以上且 6000ppi 以下，也可以為 3000ppi 以上且 5000ppi 以下。

【0544】注意，對顯示部 93 的螢幕比例（縱橫比）沒有特別的限制。顯示部 93 例如可以對應於 1：1（正方形）、4：3、16：9、16：10 等各種螢幕比例。

【0545】另外，在本說明書等中，有時可以將“元件”稱為“器件”。例如，例如可以將顯示元件、發光器件及液晶元件分別稱為顯示器件、發光器件及液晶器件。

【0546】顯示裝置 90A 可以從外部經過端子部 94 被輸入各種信號及電源電位而使用設置在顯示部 93 中的顯示元件進行影像顯示。作為顯示元件可以使用各種元件。典型的是，可以使用有機 EL 元件及 LED 元件等具有發射光的功能的發光器件、液晶元件或 MEMS 元件等。

【0547】基板 91 與基板 92 之間設置有多個層，各層中設置有用來進行電路工作的電晶體或發射光的顯示元件。多個層中設置有具有控制顯示元件的工

作的功能的像素電路、具有控制像素電路的功能的驅動電路、具有控制驅動電路的功能的功能電路等。

【0548】圖 30B 是示意性地示出設置在基板 91 與基板 92 之間的各層的結構的立體圖。

【0549】基板 91 上設置有層 62。層 62 包括驅動電路 65、功能電路 40 及輸入輸出電路 80。層 62 包括在通道形成區域 64 中包含矽的電晶體 63（也稱為 Si 電晶體）。基板 91 例如可以使用矽基板。矽基板的熱傳導性比玻璃基板高，所以是較佳的。藉由將驅動電路 65、功能電路 40 及輸入輸出電路 80 設置在同一層中，可以縮短電連接驅動電路 65、功能電路 40 與輸入輸出電路 80 的佈線。由此，用來使功能電路 40 控制驅動電路 65 的控制信號的充放電時間變短，而可以降低功耗。另外，輸入輸出電路 80 向功能電路 40 及驅動電路 65 供應信號所需的充放電時間變短，而可以降低功耗。

【0550】電晶體 63 例如可以為在通道形成區域中包含單晶矽的電晶體（也稱為“c-Si 電晶體”）。尤其是，當作為在層 62 中設置的電晶體使用在通道形成區域中包含單晶矽的電晶體時，可以增大該電晶體的通態電流。由此，可以高速地驅動層 62 所包括的電路，所以是較佳的。此外，因為 Si 電晶體可以藉由通道長度為 3nm 以上且 10nm 以下的微型加工來形成，所以可以實現顯示部與 CPU、GPU 等加速器、應用處理器等被設置為一體的顯示裝置 90A。

【0551】層 62 也可以設置有在通道形成區域中包含多晶矽的電晶體（也稱為“Poly-Si 電晶體”）。作為多晶矽也可以使用低溫多晶矽（LTPS：Low Temperature Poly Silicon）。在通道形成區域中包含 LTPS 的電晶體也被稱為“LTPS 電晶體”。另外，也可以根據需要在層 62 中設置 OS 電晶體。

【0552】作為驅動電路 65 可以使用移位暫存器、位準轉換器、反相器、閂鎖器、類比開關及邏輯電路等各種電路。驅動電路 65 例如包括閘極驅動電路、源極驅動電路等。此外，還可以包括運算電路、記憶體電路、電源電路等。由於可以以與顯示部 93 重疊的方式配置閘極驅動電路、源極驅動電路及其他電路，因此與排列地配置上述電路及顯示部 93 的情況相比，可以使顯示裝置 90A 的顯示部 93 的週邊的非顯示區（也稱為邊框）的寬度極小，而可以實現顯示裝置 90A 的小型化。

【0553】功能電路 40 例如具有作為應用處理器的功能，該應用處理器用來控制顯示裝置 90A 中的各電路並生成用於各電路的控制的信號。另外，功能電路 40 也可以包括用來校正 CPU、GPU 等加速器等的影像資料的電路。另外，功能電路 40 也可以包括具有作為介面的功能的 LVDS（Low Voltage Differential Signaling：低壓差動信號）電路、MIPI（Mobile Industry Processor Interface：移動產業處理器介面）電路及 D/A（Digital to Analog：類比數位）轉換電路等，該介面用來從顯示裝置 90A 的外部接收影像資料等資料。另外，功能電路 40 也可以包括用來壓縮、拉伸影像資料的電路及電源電路等。

【0554】層 62 上設置有層 83。層 83 包括具有多個像素電路 51 的像素電路群 55。層 83 也可以設置有 OS 電晶體。像素電路 51 也可以以包括 OS 電晶體的方式被構成。層 83 可以以層疊在層 62 上的方式設置。

【0555】層 83 也可以設置有 Si 電晶體。例如，像素電路 51 也可以以包括在通道形成區域中包含單晶矽或多晶矽的電晶體的方式被構成。作為多晶矽也可以使用 LTPS。例如，也可以在其他基板上形成層 83 來將其與層 62 貼合在一起。

【0556】例如，像素電路 51 也可以由使用不同的半導體材料的多種電晶體構成。在像素電路 51 由使用不同的半導體材料的多種電晶體構成的情況下，也可以按每個電晶體的種類將上述電晶體設置在彼此不同的層中。例如，在像素電路 51 由 Si 電晶體及 OS 電晶體構成的情況下，也可以以重疊的方式設置 Si 電晶體和 OS 電晶體。藉由以重疊的方式設置電晶體，像素電路 51 的佔有面積得到減小。因此，可以提高顯示裝置 90A 的清晰度。注意，有時將組合 LTPS 電晶體和 OS 電晶體的結構稱為 LTPO。

【0557】作為 OS 電晶體的電晶體 52，較佳為使用在通道形成區域 54 中包括包含銦、元素 M（元素 M 是鋁、鎵、釔或錫）和鋅中的至少一個的氧化物的電晶體。這種 OS 電晶體具有關態電流極低的特性。因此，尤其是在作為設置在像素電路中的電晶體使用 OS 電晶體時，可以長期間保持寫入到像素電路的類比資料，所以是較佳的。

【0558】層 83 上設置有層 81。層 81 上設置有基板 92。基板 92 較佳為由具有透光性的基板或具有透光性的材料構成的層。層 81 設置有多個發光器件 61。另外，層 81 可以以層疊在層 83 上的方式設置。作為發光器件 61，例如可以使用有機電致發光元件（也稱為“有機 EL 元件”）等。但是，發光器件 61 不限定於此，例如也可以使用由無機材料構成的無機 EL 元件。注意，有時將“有機 EL 元件”和“無機 EL 元件”統稱為“EL 元件”。發光器件 61 也可以包含量子點等無機化合物。例如，藉由將量子點用於發光層，可以將該量子點用作發光材料。

【0559】如圖 30B 所示，本發明的一個實施方式的顯示裝置 90A 可以具有層疊發光器件 61、像素電路 51 和驅動電路 65 及功能電路 40 的結構，所以可以大幅度地提高像素的開口率（有效顯示面積比）。例如，可以使像素的開口

率為 40%以上且小於 100%，較佳為 50%以上且 95%以下，更佳為 60%以上且 95%以下。此外，能夠極高密度地配置像素電路 51，由此可以使像素具有極高的清晰度。例如，顯示裝置 90A 的顯示部 93（層疊有像素電路 51 和發光器件 61 的區）可以以 20000ppi 以下或 30000ppi 以下且 2000ppi 以上、較佳為 3000ppi 以上、更佳為 5000ppi 以上、進一步較佳為 6000ppi 以上的清晰度配置像素。

【0560】這種顯示裝置 90A 清晰度極高，因此適合用於頭戴顯示器等 VR 用設備或眼鏡型 AR 用設備。例如，因為顯示裝置 90A 具有清晰度極高的顯示部，所以在透過透鏡等光學構件觀看顯示裝置 90A 的顯示部的結構中，即使用透鏡放大顯示部也用戶不能看到像素，由此可以實現具有高度沉浸感的顯示。

【0561】當將顯示裝置 90A 用作可穿戴 VR 用顯示裝置或 AR 用顯示裝置時，可以將顯示部 93 的對角線尺寸設定為 0.1 英寸以上且 5.0 英寸以下，較佳為 0.5 英寸以上且 2.0 英寸以下，更佳為 1 英寸以上且 1.7 英寸以下。例如，也可以將顯示部 93 的對角線尺寸設定為 1.5 英寸或 1.5 英寸附近。藉由將顯示部 93 的對角線尺寸設定為 2.0 英寸以下，可以以曝光裝置（典型的是掃描裝置）的一次曝光處理進行處理，所以可以提高製造程序的生產率。

【0562】根據本發明的一個實施方式的顯示裝置 90A 也可以應用於可穿戴電子裝置以外的設備。此時，顯示部 93 的對角尺寸也可以大於 2.0 英寸。另外，也可以根據顯示部 93 的對角尺寸適當地選擇用於像素電路 51 的電晶體的結構。例如，在將單晶 Si 電晶體用於像素電路 51 時，顯示部 93 的對角尺寸較佳為 0.1 英寸以上且 3 英寸以下。另外，在將 LTPS 電晶體用於像素電路 51 時，顯示部 93 的對角尺寸較佳為 0.1 英寸以上且 30 英寸以下，更佳為 1 英寸以上且 30 英寸以下。此外，在將 LTPO（組合 LTPS 電晶體和 OS 電晶體的結

構）用於像素電路 51 時，顯示部 93 的對角尺寸較佳為 0.1 英寸以上且 50 英寸以下，更佳為 1 英寸以上且 50 英寸以下。另外，在將 OS 電晶體用於像素電路 51 時，顯示部 93 的對角尺寸較佳為 0.1 英寸以上且 200 英寸以下，更佳為 50 英寸以上且 100 英寸以下。

【0563】在像素電路 51 等中使用單晶 Si 電晶體的顯示裝置由於單晶 Si 基板的尺寸而難以實現大型化。此外，在像素電路 51 等中使用 LTPS 電晶體的顯示裝置在製程中使用雷射晶化裝置，因此很難將其應用於大型化（典型的是對角線尺寸超過 30 英寸的螢幕尺寸）。另一方面，OS 電晶體在製程中沒有使用雷射晶化裝置等限制，另外可以以較低的製程溫度（典型的是 450℃以下）進行製造，因此可以將其應用到較大面積（典型的是對角線尺寸為 50 英寸以上且 100 英寸以下）的顯示裝置。另外，在採用 LTPO 時，可以將其適用於使用 LTPS 電晶體的情況與使用 OS 電晶體的情況之間的區的顯示部的對角尺寸（典型的是對角尺寸為 1 英寸以上且 50 英寸以下）。

【0564】參照圖 31 說明驅動電路 65 及功能電路 40 的具體結構例子。圖 31 是示出顯示裝置 90A 的結構的方塊圖，示出連接像素電路 51、驅動電路 65 及功能電路 40 的多個佈線以及顯示裝置 90A 內的匯流排等。

【0565】在圖 31 所示的顯示裝置 90A 中，多個像素電路 51 以矩陣狀配置在層 83 中。

【0566】另外，在圖 31 所示的顯示裝置 90A 中，層 62 配置有驅動電路 65、功能電路 40 及輸入輸出電路 80。驅動電路 65 例如包括源極驅動電路 66、數位類比轉換電路（DAC：Digital Analog Converter）67、閘極驅動電路 33、位準轉換器 34、放大電路 35、檢測電路 36、視頻生成電路 37 及視頻分配電路 38。功能電路 40 例如包括記憶體裝置 41、GPU42、EL 校正電路 43、時序控制

器 44、CPU45、感測器控制器 46、電源電路 47、溫度感測器 48 及亮度校正電路 49。功能電路 40 具有作為應用處理器的功能。有時將進行人工智慧的運算的 GPU 稱為 AI 加速器。

【0567】輸入輸出電路 80 對應於 LVDS（Low Voltage Differential Signaling）等傳輸方式，輸入輸出電路 80 具有將藉由端子部 94 被輸入的控制信號及影像資料等分配到驅動電路 65 及功能電路 40 的功能。另外，輸入輸出電路 80 具有藉由端子部 94 將顯示裝置 90A 的資訊輸出到外部的功能。

【0568】在圖 31 所示的顯示裝置 90A 中示出驅動電路 65 所包括的電路、功能電路 40 所包括的電路及輸入輸出電路 80 都與匯流排線 BSL 電連接的結構。

【0569】源極驅動電路 66 例如具有向像素 230 所包括的像素電路 51 發送影像資料的功能。因此，源極驅動電路 66 藉由佈線 SL 與像素電路 51 電連接。注意，也可以設置多個源極驅動電路 66。

【0570】數位類比轉換電路 67 例如具有將被後述 GPU、校正電路等進行數位處理的影像資料轉換為類比資料的功能。轉換為類比資料的影像資料被運算放大器等放大電路 35 放大，而藉由源極驅動電路 66 被發送到像素電路 51。注意，也可以向源極驅動電路 66、數位類比轉換電路 67 及像素電路 51 依次發送影像資料。另外，數位類比轉換電路 67 及放大電路 35 也可以包括在源極驅動電路 66 中。

【0571】閘極驅動電路 33 例如具有在顯示電路 51 中選擇影像資料的發送物件的像素電路的功能。因此，閘極驅動電路 33 藉由佈線 GL 與像素電路 51 電連接。注意，也可以以對應於源極驅動電路 66 的方式設置多個閘極驅動電路 33。

【0572】位準轉換器 34 例如具有將向源極驅動電路 66、數位類比轉換電路 67、閘極驅動電路 33 等輸入的信號轉換為適當的位準的功能。

【0573】記憶體裝置 41 例如具有儲存顯示在像素電路 51 上的影像資料的功能。注意，記憶體裝置 41 可以具有作為數位資料或類比資料儲存影像資料的結構。

【0574】當在記憶體裝置 41 中儲存影像資料時，較佳為作為記憶體裝置 41 使用非揮發性記憶體。此時，作為記憶體裝置 41 例如可以使用 NAND 型記憶體等。

【0575】當在記憶體裝置 41 中儲存 GPU42，EL 校正電路 43，CPU45 等所產生的暫時資料時，較佳為作為記憶體裝置 41 使用揮發性記憶體。此時，作為記憶體裝置 41 例如可以使用 SRAM（Static Random Access Memory）或 DRAM（Dynamic Random Access Memory）等。

【0576】GPU42 例如具有進行用來將從記憶體裝置 41 讀出的影像資料輸出到像素電路 51 的處理的功能。尤其是，由於 GPU42 具有進行並行管線處理的結構，所以能夠高速地處理輸出到像素電路 51 上的影像資料。另外，GPU42 還可以被用作用來對被編碼的影像進行複製的解碼器。

【0577】功能電路 40 也可以包括能夠提高顯示裝置 90A 的顯示品質的多個電路。作為該電路，例如也可以設置校正電路（調色、調光），其中檢測顯示裝置 90A 所顯示的影像的顏色不均勻，校正該顏色不均勻而實現最合適的影像。例如，在將使用有機 EL 的發光器件用作顯示元件時，也可以在功能電路 40 中設置根據該發光器件的特性校正影像資料的 EL 校正電路。功能電路 40 例如包括 EL 校正電路 43。

【0578】上述所說明的影像校正也可以利用人工智慧。例如，也可以對流過像素電路的電流（或施加到像素電路的電壓）進行監視及取得，由影像感測器等取得顯示的影像，將電流（或電壓）和影像用作人工智慧的運算（例如，人工神經網路等）的輸入資料，基於其輸出結果判斷該影像要不要校正。

【0579】人工智慧的運算可以不但應用於影像校正而且應用於提高影像資料的解析度的上轉換處理。作為一個例子，在圖 31 的 GPU42 中示出用來進行各種校正運算（顏色不均勻校正 42a、上轉換 42b 等）的方塊。

【0580】用於影像資料的上轉換處理的演算法可以選自 Nearest neighbor 法、Bilinear 法、Bicubic 法、RAISR（Rapid and Accurate Image Super-Resolution）法、ANR（Anchored Neighborhood Regression）法、A+法、SRCNN（Super-Resolution Convolutional Neural Network）法等中。

【0581】作為上轉換處理，也可以按每個根據注視點決定的區改變用於上轉換處理的演算法。例如，用雖處理速度慢但精度高的演算法進行注視點及注視點附近的區的上轉換處理，用雖處理速度快但精度低的演算法進行該區之外的區的上轉換處理，即可。藉由採用該結構，可以縮短上轉換處理所需的時間。另外，可以降低上轉換處理所需的功耗。

【0582】除了上轉換處理之外，也可以進行降低影像資料的解析度的下轉換處理。在影像資料的解析度高於顯示部 93 的解析度時，有時影像資料的一部分沒有顯示在顯示部 93 上。此時，藉由進行下轉換處理，可以將該影像資料整體顯示在顯示部 93 上。

【0583】時序控制器 44 例如具有控制顯示影像的驅動頻率（圖框頻率、圖框頻率或更新頻率等）的功能。例如，當在顯示裝置 90A 上顯示靜態影像時，藉由使用時序控制器 44 降低驅動頻率，可以降低顯示裝置 90A 的功耗。

【0584】CPU45 例如具有進行作業系統的執行、資料的控制、各種運算及程式的執行等通用處理的功能。CPU45 例如具有進行如下指令的功能，即記憶體裝置 41 中的影像資料的寫入工作或讀出工作、影像資料的校正工作、對於後述感測器的工作等的指令。另外，例如，CPU45 也可以具有向功能電路 40 所包括的電路中的至少一個發送控制信號的功能。

【0585】感測器控制器 46 例如具有控制感測器的功能。另外，在圖 31 中，作為用來與該感測器電連接的佈線，示出佈線 SNCL。

【0586】該感測器例如可以為能夠設置在顯示部中的觸控感測器。或者，該感測器例如可以為照度感測器。

【0587】電源電路 47 例如具有生成對像素電路 51、驅動電路 65 及功能電路 40 所包括的電路等供應的電壓的功能。注意，電源電路 47 也可以具有選擇要供應電壓的電路的功能。例如，在顯示靜態影像的期間，藉由使電源電路 47 停止向 CPU45、GPU42 等供應電壓，可以降低顯示裝置 90A 整體的功耗。

【0588】如上所述，根據本發明的一個實施方式的顯示裝置可以具有層疊顯示元件、像素電路、驅動電路和功能電路 40 的結構。由於可以以與像素電路重疊的方式配置作為週邊電路的驅動電路及功能電路並可以使邊框的寬度極小，因此可以實現顯示裝置的小型化。另外，本發明的一個實施方式的顯示裝置藉由採用層疊各電路的結構可以縮短連接各電路之間的佈線，因此可以實現顯示裝置的輕量化。另外，根據本發明的一個實施方式的顯示裝置可以包括像素的清晰度得到提高的顯示部，因此可以實現顯示品質優異的顯示裝置。

【0589】

<顯示模組的結構例子>

接著，說明包括顯示裝置 90A 的顯示模組的結構例子。

【0590】圖 32A 至圖 32C 是顯示模組 500 的立體圖。在顯示模組 500 中，顯示裝置 90A 的端子部 94 具有 FPC504（FPC：Flexible printed circuits）。FPC504 具有在由絕緣物構成的薄膜中包括佈線的結構。另外，FPC504 具有撓性。FPC504 被用作用來從外部將視頻信號、控制信號及電源電位等供應到顯示裝置 90A 的佈線。另外，也可以在 FPC504 上安裝 IC。

【0591】圖 32B 所示的顯示模組 500 具有在印刷電路板 501 上包括顯示裝置 90A 的結構。印刷電路板 501 具有在由絕緣物構成的基板的內部或表面或者內部和表面包括佈線的結構。

【0592】在圖 32B 所示的顯示模組 500 中，顯示裝置 90A 的端子部 94 藉由引線 503 與印刷電路板 501 的端子部 502 電連接。引線 503 可以藉由打線接合來形成。此外，打線接合可以使用球焊（ball bonding）或楔焊（wedge bonding）。

【0593】此外，也可以在形成引線 503 後以樹脂材料等覆蓋引線 503。注意，也可以以打線接合之外的方法使顯示裝置 90A 與印刷電路板 501 電連接。例如，也可以藉由各向異性導電黏合劑或凸塊等實現顯示裝置 90A 與印刷電路板 501 的電連接。

【0594】另外，在圖 32B 所示的顯示模組 500 中，印刷電路板 501 的端子部 502 與 FPC504 電連接。例如，在顯示裝置 90A 的端子部 94 所包括的電極的間距與 FPC504 所包括的電極的間距不同的情況下，也可以藉由印刷電路板 501 使端子部 94 與 FPC504 電連接。明確而言，可以使用形成在印刷電路板 501 中的佈線將端子部 94 所包括的多個電極的間隔（間距）改變為端子部 502 所包括的多個電極的間隔。也就是說，在端子部 94 所包括的電極的間距與 FPC504 所包括的電極的間距不同的情況下也可以實現兩者電極的電連接。

【0595】另外，也可以在印刷電路板 501 中設置電阻器、電容元件、半導體元件等各種元件。

【0596】另外，如圖 32C 所示的顯示模組 500 那樣，也可以使端子部 502 電連接於設置在印刷電路板 501 的底面（沒有設置顯示裝置 90A 一側的面）的連接部 505。例如，藉由作為連接部 505 採用插座方式連接部，可以容易進行顯示模組 500 與其他設備的裝卸。

【0597】

<像素電路的結構例子>

圖 33A 及圖 33B 示出像素電路 51 的結構例子及連接於像素電路 51 的發光器件 61。圖 33A 是示出各元件的連接的圖，圖 33B 是示意性地示出包括驅動電路的層 62、包括像素電路所包括的多個電晶體的層 83 和包括發光器件的層 81 的上下關係的圖。

【0598】在圖 33A 及圖 33B 中作為一個例子示出的像素電路 51 包括電晶體 52A、電晶體 52B、電晶體 52C 及電容元件 53。電晶體 52A、電晶體 52B、電晶體 52C 可以使用 OS 電晶體構成。電晶體 52A、電晶體 52B、電晶體 52C 的各 OS 電晶體較佳為包括背閘極電極，此時可以具有向背閘極電極供應與閘極電極相同的信號的結構或向背閘極電極供應與閘極電極不同的信號的結構。

【0599】電晶體 52B 包括與電晶體 52A 電連接的閘極電極、與發光器件 61 電連接的第一電極以及與佈線 ANO 電連接的第二電極。佈線 ANO 是用來供應電位的佈線，該電位用來給發光器件 61 提供電流。

【0600】電晶體 52A 包括與電晶體 52B 的閘極電極電連接的第一電極、與被用作源極線的佈線 SL 電連接的第二電極以及具有根據被用作閘極線的佈線 GL1 的電位控制導通狀態或非導通狀態的功能的閘極電極。

【0601】電晶體 52C 包括與佈線 V0 電連接的第一電極、與發光器件 61 電連接的第二電極以及具有根據被用作閘極線的佈線 GL2 的電位控制導通狀態或非導通狀態的功能的閘極電極。佈線 V0 是用來供應參考電位的佈線，並是用來將流過像素電路 51 的電流輸出到驅動電路 65 或功能電路 40 的佈線。

【0602】電容元件 53 包括與電晶體 52B 的閘極電極電連接的導電膜以及與電晶體 52C 的第二電極電連接的導電膜。

【0603】發光器件 61 包括與電晶體 52B 的第一電極電連接的第一電極以及與佈線 VCOM 電連接的第二電極。佈線 VCOM 是用來供應電位的佈線，該電位用來給發光器件 61 提供電流。

【0604】由此，可以根據供應到電晶體 52B 的閘極電極的影像信號而控制發光器件 61 發射的光的強度。此外，根據藉由電晶體 52C 供應的佈線 V0 的參考電位可以抑制電晶體 52B 的閘極-源極間電壓的不均勻。

【0605】此外，可以從佈線 V0 輸出可用於像素參數的設定的電流值。更明確而言，佈線 V0 可以被用作將流過電晶體 52B 的電流或流過發光器件 61 的電流輸出到外部的監控線。輸出到佈線 V0 的電流由源極隨耦電路等轉換為電壓並輸出到外部。或者，可以由 A/D 轉換器等轉換為數位信號並輸出到功能電路 40 等。

【0606】在本發明的一個實施方式中說明的發光器件是指有機 EL 元件（也稱為 OLED（Organic Light Emitting Diode））等自發光型顯示元件。另外，電連接到像素電路的發光器件可以為 LED（Light Emitting Diode：發光二極體）、微型 LED、QLED（Quantum-dot Light Emitting Diode：量子點發光二極體）、半導體雷射等自發光型發光器件。

【0607】在圖 33B 所例示的結構中，可以縮短電連接像素電路 51 和驅動電路 65 的佈線，所以可以減小該佈線的佈線電阻。因此，可以高速地進行資料寫入，所以顯示裝置 90A 可以高速地驅動。由此，即使增加顯示裝置 90A 中的像素電路 51 也可以確保充分的圖框期間，可以提高顯示裝置 90A 的像素密度。另外，藉由提高顯示裝置 90A 的像素密度，可以提高顯示在顯示裝置 90A 上的影像的清晰度。例如，可以使顯示裝置 90A 的像素密度為 1000ppi 以上、5000ppi 以上或者 7000ppi 以上。因此，顯示裝置 90A 例如可以為 AR 或 VR 用顯示裝置，可以將其適當地用於 HMD 等顯示部與用戶的距離近的電子裝置。

【0608】注意，圖 33A 及圖 33B 示出一共包括三個電晶體的像素電路 51 的例子，但是本發明的一個實施方式不侷限於此。以下，說明可用於像素電路 51 的像素電路的結構例子及驅動方法例子。

【0609】圖 34A 所示的像素電路 51A 包括電晶體 52A、電晶體 52B 及電容元件 53。另外，圖 34A 示出連接於像素電路 51A 的發光器件 61。另外，像素電路 51A 與佈線 SL、佈線 GL、佈線 ANO 及佈線 VCOM 電連接。像素電路 51A 具有從圖 33A 所示的像素電路 51 中去除電晶體 52C 並將佈線 GL1 及佈線 GL2 替換為佈線 GL 的結構。

【0610】在電晶體 52A 中，閘極與佈線 GL 電連接，源極和汲極中的一方與佈線 SL 電連接，另一方與電晶體 52B 的閘極及電容元件 53 的一方電極電連接。在電晶體 52B 中，源極和汲極中的一方與佈線 ANO 電連接，另一方與發光器件 61 的陽極電連接。電容元件 53 的另一方電極與發光器件 61 的陽極電連接。發光器件 61 的陰極與佈線 VCOM 電連接。

【0611】圖 34B 所示的像素電路 51B 是對像素電路 51A 追加電晶體 52C 的結構。另外，像素電路 51B 與佈線 V0 電連接。

【0612】圖 34C 所示的像素電路 51C 是上述像素電路 51A 的電晶體 52A 及電晶體 52B 採用一對閘極彼此電連接的電晶體時的例子。另外，圖 34D 所示的像素電路 51D 是在像素電路 51B 中採用該電晶體時的例子。因此，可以增大電晶體能夠流過的電流。注意，在此示出所有電晶體採用一對閘極電連接的電晶體，但是不侷限於此。另外，也可以採用包括一對閘極且該一對閘極分別與不同佈線電連接的電晶體。例如，藉由使用一方閘極與源極電連接的電晶體，可以提高可靠性。

【0613】圖 35A 所示的像素電路 51E 具有對上述像素電路 51B 追加電晶體 52D 的結構。另外，像素電路 51E 與被用作閘極線的佈線 GL1、佈線 GL2 及佈線 GL3 電連接。注意，在本實施方式等中，有時將佈線 GL1、佈線 GL2 及佈線 GL3 總稱為佈線 GL。因此，佈線 GL 不侷限為一個，有時為多個。

【0614】在電晶體 52D 中，閘極與佈線 GL3 電連接，源極和汲極中的一方與電晶體 52B 的閘極電連接，另一方與佈線 V0 電連接。另外，電晶體 52A 的閘極與佈線 GL1 電連接，電晶體 52C 的閘極與佈線 GL2 電連接。

【0615】藉由同時使電晶體 52C 及電晶體 52D 處於導通狀態，電晶體 52B 的源極及閘極成為相同電位，所以可以使電晶體 52B 處於非導通狀態。由此，可以強制性地遮斷流過發光器件 61 的電流。這種像素電路是在使用交替地設置顯示期間及關燈期間的顯示方法時較佳的。

【0616】圖 35B 所示的像素電路 51F 具有對上述像素電路 51E 追加電容元件 53A 時的例子。電容元件 53A 被用作儲存電容器。

【0617】圖 35C 所示的像素電路 51G 及圖 35D 所示的像素電路 51H 分別是上述像素電路 51E 或像素電路 51F 使用包括一對閘極的電晶體時的例子。電

晶體 52A、電晶體 52C、電晶體 52D 採用一對閘極彼此電連接的電晶體，電晶體 52B 採用一方閘極與源極電連接的電晶體。

【0618】

<變形例子 1>

圖 36A 及圖 36B 是作為顯示裝置 90A 的變形例子的顯示裝置 90B 的立體圖。圖 36B 是用來說明顯示裝置 90B 所包括的各層的結構的立體圖。為了避免重複說明，主要說明與顯示裝置 90A 不同之處。

【0619】顯示裝置 90B 層疊有包括多個像素電路 51 的像素電路群 55 和驅動電路 65。在顯示裝置 90B 中，像素電路群 55 被分割為多個區劃 59，驅動電路 65 被分割為多個區劃 39。多個區劃 39 都包括源極驅動電路 66 及閘極驅動電路 33。

【0620】圖 37A 示出顯示裝置 90B 所包括的像素電路群 55 的結構例子。圖 37B 示出顯示裝置 90B 所包括的驅動電路 65 的結構例子。區劃 59 及區劃 39 都被配置為 m 行 n 列（m 及 n 都為 1 以上的整數）的矩陣狀。在本說明書等中，將第 1 行第 1 列區劃 59 表示為區劃 59[1，1]，將第 m 行第 n 列區劃 59 表示為區劃 59[m，n]。同樣地，將第 1 行第 1 列區劃 39 表示為區劃 39[1，1]，將第 m 行第 n 列區劃 39 表示為區劃 39[m，n]。圖 37A 及圖 37B 示出 m 和 n 分別為 4 和 8 的情況。也就是說，像素電路群 55 及驅動電路 65 各自被分割為 32 個。

【0621】多個區劃 59 都包括多個像素電路 51、多個佈線 SL 及多個佈線 GL。在多個區劃 59 的每一個中，多個像素電路 51 中的一個與多個佈線 SL 中的至少一個及多個佈線 GL 中的至少一個電連接。

【0622】區劃 59 中的一個以與區劃 39 中的一個重疊的方式設置（參照圖 37C）。例如，區劃 59[i，j]（i 為 1 以上且 m 以下的整數，j 為 1 以上且 n 以下的整數）以與區劃 39[i，j]重疊的方式設置。區劃 39[i，j]所包括的源極驅動電路 66[i，j]與區劃 59[i，j]所包括的佈線 SL 電連接。區劃 39[i，j]所包括的閘極驅動電路 33[i，j]與區劃 59[i，j]所包括的佈線 GL 電連接。源極驅動電路 66[i，j]及閘極驅動電路 33[i，j]具有控制區劃 59[i，j]所包括的多個像素電路 51 的功能。

【0623】藉由以重疊的方式設置區劃 59[i，j]與區劃 39[i，j]，可以使區劃 59[i，j]所包括的像素電路 51 與區劃 39[i，j]所包括的源極驅動電路 66 及閘極驅動電路 33 的連接距離（佈線長度）極短。其結果是，佈線電阻及寄生電容得到減少，因此充放電所需的時間得到減少，而可以實現高速驅動。另外，可以降低功耗。另外，可以實現小型化及輕量化。

【0624】顯示裝置 90B 具有每個區劃 39 包括源極驅動電路 66 及閘極驅動電路 33 的結構。因此，可以按照對應於區劃 39 的每個區劃 59 分割顯示部 93 來改寫影像。例如，可以在顯示部 93 中僅改寫影像發生變化的區劃的影像資料而保持影像沒發生變化的區劃的影像資料，而可以實現功耗的降低。

【0625】在本實施方式等中，將按每個區劃 59 被分割的顯示部 93 中的一個稱為副顯示部 95。因此，副顯示部 95 也是按每個區劃 39 被分割的顯示部 93 中的一個。顯示部 93 具有多個副顯示部 95。也可以說顯示部 93 由多個副顯示部 95 構成。在參照圖 36 及圖 37 說明的顯示裝置 90B 中示出顯示部 93 被分割為 32 個副顯示部 95 的情況（參照圖 36A）。副顯示部 95 包括多個圖 33 等所示的像素 230。明確而言，一個副顯示部 95 包括具有多個像素電路 51 的區劃

59 中的一個以及多個發光器件 61。另外，一個區劃 39 具有控制一個副顯示部 95 所包括的多個像素 230 的功能。

【0626】另外，在顯示裝置 90B 中，可以藉由功能電路 40 所包括的時序控制器 44 對每個副顯示部 95 任意設定顯示影像時的驅動頻率。功能電路 40 具有控制多個區劃 39 及多個區劃 59 的每一個的工作的功能。也就是說，功能電路 40 具有控制被配置為矩陣狀的多個副顯示部 95 的每一個的驅動頻率及工作時序的功能。另外，功能電路 40 具有進行副顯示部之間的同步調整的功能。

【0627】另外，也可以在每個區劃 39 中設置時序控制器 441 及輸入輸出電路 442（參照圖 37D）。作為輸入輸出電路 442，例如可以使用 I2C（Inter-Integrated Circuit：積體電路匯流排）介面等。在圖 37C 及圖 37D 中，將區劃 39[i，j]所包括的時序控制器 441 表示為時序控制器 441[i，j]。另外，將區劃 39[i，j]所包括的輸入輸出電路 442 表示為輸入輸出電路 442[i，j]。

【0628】例如，功能電路 40 向輸入輸出電路 442[i，j]供應閘極驅動電路 33[i，j]的掃描方向及驅動頻率的設定信號以及降低解析度時的影像資料省略像素數（在改寫影像資料時不改寫的像素數）等工作參數。源極驅動電路 66[i，j]及閘極驅動電路 33[i，j]根據該工作參數工作。

【0629】在副顯示部 95 包括下述受光元件的情況下，輸入輸出電路 442 向功能電路 40 輸出被受光元件進行光電轉換的資訊。

【0630】在根據本發明的一個實施方式的電子裝置的顯示裝置 90B 中，藉由層疊像素電路 51 與驅動電路 65 並根據用戶的視線動作使每個副顯示部 95 的驅動頻率不同，可以實現低功耗化。

【0631】圖 38A 示出包括 4 行 8 列的副顯示部 95 的顯示部 93。另外，圖 38A 示出以注視點 G 為中心的第一區 S1 至第三區 S3。運算部 103 將多個副顯

示部 95 的每一個分配到重疊於第一區 S1 或第二區 S2 的第一區域 29A 和重疊於第三區 S3 的第二區域 29B 中的任一方。也就是說，運算部 103 將多個區劃 39 的每一個分配到第一區域 29A 或第二區域 29B。此時，重疊於第一區 S1 及第二區 S2 的第一區域 29A 包括與注視點 G 重疊的區。另外，第二區域 29B 包括位於第一區域 29A 的外側的副顯示部 95（參照圖 38B）。

【0632】多個區劃 39 的每一個所包括的驅動電路（源極驅動電路 66 及閘極驅動電路 33）的工作被功能電路 40 控制。例如，第二區域 29B 是與包括上述穩定注視視野、引導視野及輔助視野的第三區 S3 重疊的區域，即是用戶的識別能力低的區域。因此，即便在顯示影像時使第二區域 29B 在單位時間內的改寫影像資料的次數（以下也稱為“影像改寫次數”）少於第一區域 29A，用戶感覺到的實質上的顯示品質（以下也稱為“實質上的顯示品質”）也幾乎不降低。也就是說，即便使第二區域 29B 所包括的副顯示部 95 的驅動頻率（也稱為“第二驅動頻率”）低於第一區域 29A 所包括的副顯示部 95 的驅動頻率（也稱為“第一驅動頻率”），實質上的顯示品質也幾乎不降低。

【0633】在降低驅動頻率時，可以降低顯示裝置的功耗。另一方面，在降低驅動頻率時，顯示品質也下降。尤其是，顯示動態影像時的顯示品質下降。根據本發明的一個實施方式，藉由使第二驅動頻率低於第一驅動頻率，可以在降低用戶的可見度較低的區域的功耗的同時抑制實質上的顯示品質的下降。根據本發明的一個實施方式，可以同時實現顯示品質的維持和功耗的降低。

【0634】第一驅動頻率為 30Hz 以上且 500Hz 以下，較佳為 60Hz 以上且 500Hz 以下即可。第二驅動頻率較佳為第一驅動頻率以下，更佳為第一驅動頻率的 1/2 以下，進一步較佳為第一驅動頻率的 1/5 以下。

【0635】另外，也可以在與第三區 S3 重疊的副顯示部 95 中將第二區域 29B 的外側設為第三區域 29C（參照圖 38C），並也可以使第三區域 29C 所包括的副顯示部 95 的驅動頻率（也稱為“第三驅動頻率”）低於第二區域 29B。第三驅動頻率較佳為第二驅動頻率以下，更佳為第二驅動頻率的 1/2 以下，進一步較佳為第二驅動頻率的 1/5 以下。藉由使影像改寫次數極少，可以進一步降低功耗。另外，根據需要也可以停止改寫影像資料。藉由停止改寫影像資料，可以進一步降低功耗。

【0636】在利用這種驅動方法的情況下，較佳為將關態電流極低的電晶體用作構成像素電路 51 的電晶體。例如，較佳為將 OS 電晶體用作構成像素電路 51 的電晶體。OS 電晶體的關態電流極低，所以該 OS 電晶體可以以長期間保持被供應到像素電路 51 的影像資料。尤其是，較佳為將 OS 電晶體用作電晶體 52A。

【0637】有時其亮度、對比度或色調等與之前的影像大不相同的影像顯示在顯示部 93 上，諸如顯示在顯示部 93 上的視頻的場景變化。在這種情況下，影像轉換的時序在第一區域 29A 與其驅動頻率低於第一區域 29A 的區域之間發生偏差，因此這兩個區域間的亮度、對比度或色調等大不相同，而有可能降低實質上的顯示品質。在這樣視頻的場景變化的情況等下，首先以與第一區域 29A 相同的驅動頻率還改寫第一區域 29A 以外的區域的影像，然後降低第一區域 29A 以外的區域的驅動頻率，即可。

【0638】也可以在判斷為注視點 G 的變動量超過一定量時以第一區域 29A 相同的驅動頻率還改寫第一區域 29A 以外的區域的影像，並且在判斷為其變動量為一定量以下時降低第一區域 29A 以外的區域的驅動頻率。另外，在判斷為

注視點 G 的變動量較少時，也可以進一步降低第一區域 29A 以外的區域的驅動頻率。

【0639】在顯示裝置 90B 不包括作為暫時保持影像資料的記憶體裝置的圖框記憶體的情況或者包括對應於顯示部 93 整體的一個圖框記憶體的情況下，需要將第二驅動頻率及第三驅動頻率都設為第一驅動頻率的整數分之一。

【0640】藉由設置對應於多個副顯示部 95 的每一個的圖框記憶體，可以將第二驅動頻率及第三驅動頻率設為不侷限於第一驅動頻率的整數分之一的任意值。藉由將第二驅動頻率及第三驅動頻率設為任意值，可以提高驅動頻率的設定彈性。因此，可以減少實質上的顯示品質的降低。

【0641】注意，對顯示部 93 設定的區域不侷限於第一區域 29A、第二區域 29B 及第三區域 29C 這三個區域，也可以對顯示部 93 設定四個以上的區域。藉由對顯示部 93 設定多個區域並逐漸地降低驅動頻率，可以進一步減少實質上的顯示品質的降低。

【0642】另外，也可以對顯示在第一區域 29A 上的影像進行上述上轉換處理。藉由在第一區域 29A 上顯示被上轉換處理的影像，可以提高顯示品質。另外，也可以對顯示在第一區域 29A 以外的區域上的影像進行上述上轉換處理。藉由在第一區域 29A 以外的區域上顯示被上轉換處理的影像，可以進一步減少降低第一區域 29A 以外的區域的驅動頻率時的實質上的顯示品質的降低。

【0643】另外，也可以以高精度演算法對顯示在第一區域 29A 上的影像進行上轉換處理並以低精度演算法對顯示在第一區域 29A 以外的區域上的影像進行上轉換處理。在此情況下也可以進一步減少降低第一區域 29A 以外的區域的驅動頻率時的實質上的顯示品質的降低。

【0644】另外，也可以根據如影像資料的解析度高於顯示部 93 的解析度或者想要優先高速改寫和功耗降低等目的等對顯示在第一區域 29A 以外的區域上的影像進行下轉換處理。例如，藉由每隔幾行、幾列或幾個像素改寫顯示在第一區域 29A 以外的區域上的影像，可以實現高速改寫和功耗降低。

【0645】藉由使顯示在第一區域 29A 以外的區域上的影像的解析度低於顯示在包括注視點的第一區域 29A 上的影像的解析度，生成視頻信號（渲染）時的負載得到降低。這樣的處理也被稱為“注視點渲染（Foveated Rendering）”。藉由組合進行第一區域 29A 以外的區域的驅動頻率的降低和注視點渲染，可以在抑制顯示品質下降的同時進一步降低功耗。

【0646】藉由在改寫每個副顯示部 95 的影像資料時一齊改寫所有副顯示部 95 的影像資料，可以實現高速改寫。也就是說，藉由在改寫每個區劃 39 的影像資料時一齊改寫所有區劃 39 的影像資料，可以實現高速改寫。

【0647】一般而言，在採用線序驅動的情況下，源極驅動電路在閘極驅動電路選擇一行像素時對一行所有像素一齊寫入影像資料。例如，在顯示部 93 不被分割為副顯示部 95 並具有 4000×2000 個像素的解析度的情況下，源極驅動電路需要在閘極驅動電路選擇一行像素時對 4000 個像素寫入影像資料。在圖框頻率為 120Hz 的情況下，1 圖框時間約為 8.3msec。因此，閘極驅動器需要在約為 8.3msec 間選擇 2000 行，選擇一行閘極線的時間，即對每個像素寫入影像資料的時間約為 4.17μsec。也就是說，顯示部的解析度越高或圖框頻率越高，越難以確保足以改寫影像資料的時間。

【0648】在本實施方式所例示的顯示裝置 90B 中，顯示部 93 在行方向上被分割為四個。由此，對一個副顯示部 95 中的每個像素寫入影像資料所需的時間可以為不分割顯示部 93 的情況的四倍。根據本發明的一個實施方式，在

圖框頻率為 240Hz、甚至為 360Hz 的情況下也可以容易確保改寫影像資料的時間，因此可以實現顯示品質高的顯示裝置。

【0649】在本實施方式所例示的顯示裝置 90B 中，因為顯示部 93 在行方向上被分割為四個，所以電連接源極驅動電路與像素電路的佈線 SL 的長度變為四分之一。因此，佈線 SL 的電阻值及寄生電容都變為四分之一，可以縮短影像資料的寫入（改寫）所需的時間。

【0650】再者，在本實施方式所例示的顯示裝置 90B 中，因為顯示部 93 在列方向上被分割為八個，所以電連接閘極驅動電路與像素電路的佈線 GL 的長度變為八分之一。因此，佈線 GL 的電阻值及寄生電容都變為八分之一，信號的劣化及延遲得到改善，容易確保改寫影像資料的時間。

【0651】根據本發明的一個實施方式的顯示裝置 90B 容易確保足以寫入影像資料的時間，所以可以實現顯示影像的高速改寫。因此，可以實現顯示品質高的顯示裝置。尤其是，可以實現在顯示動態影像的方面優異的顯示裝置。

【0652】在此，說明根據本發明的一個實施方式的顯示裝置 90 的對於精簡型用戶端（thin client）的應用。近年來，精簡型用戶端備受矚目，其中伺服器一側執行主要的運算處理而客戶一側僅進行有限的處理。作為精簡型用戶端的執行方式，以提出了網路引導方式、基於伺服器計算方式、刀片式 PC 方式以及虛擬桌面基礎架構（VDI）方式等。

【0653】無論採用任何方式，在精簡型用戶端中從伺服器向客戶發送大量資料，因此發送資料時的功耗較大。藉由作為客戶使用包括根據本發明的一個實施方式的顯示裝置 90 的電子裝置，可以實現發送資料時的節電化。

【0654】在根據本發明的一個實施方式的顯示裝置 90B 中示出了將顯示部 93 分割為 32 個副顯示部 95 的情況。但是，根據本發明的一個實施方式的顯示

裝置 90B 並不需被分割為 32 個，也可以被分割為 16 個、64 個或 128 個等。在增大顯示部 93 的分割數時，可以進一步減少用戶感覺到的實質上的顯示品質的降低。

【0655】本實施方式所示的結構例子及對應該結構例子的圖式等的至少一部分可以與其他結構例子或圖式等適當地組合。

【0656】

實施方式 6

在本實施方式中，使用圖 39 及圖 40 對本發明的一個實施方式的電子裝置進行說明。

【0657】本實施方式的電子裝置在顯示部中包括本發明的一個實施方式的顯示裝置。本發明的一個實施方式的顯示裝置容易實現高清晰化及高解析度化。因此，可以用於各種電子裝置的顯示部。

【0658】另外，可以將本發明的一個實施方式的半導體裝置還用於電子裝置的顯示部以外。例如，藉由在電子裝置的控制部等中使用本發明的一個實施方式的半導體裝置可以實現低功耗，所以是較佳的。

【0659】作為電子裝置，例如除了電視機、桌上型或膝上型個人電腦、用於電腦等的顯示器、數位看板、彈珠機等大型遊戲機等具有較大的螢幕的電子裝置以外，還可以舉出數位相機、數位攝影機、數位相框、行動電話機、可攜式遊戲機、可攜式資訊終端、音頻再生裝置等。

【0660】特別是，因為本發明的一個實施方式的顯示裝置可以提高清晰度，所以可以適合用於包括較小的顯示部的電子裝置。作為這種電子裝置可以

舉出手錶型及手鐲型資訊終端設備（可穿戴裝置）、可戴在頭上的可穿戴裝置等諸如頭戴顯示器等 VR 用設備、眼鏡型 AR 用設備及 MR 用設備等。

【0661】本發明的一個實施方式的顯示裝置較佳為具有極高的解析度諸如 HD（像素數為 1280×720）、FHD（像素數為 1920×1080）、WQHD（像素數為 2560×1440）、WQXGA（像素數為 2560×1600）、4K（像素數為 3840×2160）、8K（像素數為 7680×4320）等。尤其是，較佳為設定為 4K、8K 或其以上的解析度。另外，本發明的一個實施方式的顯示裝置中的像素密度（清晰度）較佳為 100ppi 以上，較佳為 300ppi 以上，更佳為 500ppi 以上，進一步較佳為 1000ppi 以上，更進一步較佳為 2000ppi 以上，更進一步較佳為 3000ppi 以上，還進一步較佳為 5000ppi 以上，進一步較佳為 7000ppi 以上。藉由使用上述具有高解析度和高清晰度中的一者或兩者的顯示裝置，可以進一步提高真實感及縱深感等。此外，對本發明的一個實施方式的顯示裝置的螢幕比例（縱橫比）沒有特別的限制。例如，顯示裝置可以適應 1：1（正方形）、4：3、16：9、16：10 等各種螢幕比例。

【0662】本實施方式的電子裝置也可以包括感測器（該感測器具有檢測、檢出或測量如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）。

【0663】本實施方式的電子裝置可以具有各種功能。例如，可以具有如下功能：將各種資訊（靜態影像、動態影像、文字影像等）顯示在顯示部上的功能；觸控面板的功能；顯示日曆、日期或時間等的功能；執行各種軟體（程式）的功能；進行無線通訊的功能；讀出儲存在存儲介質中的程式或資料的功能；等。

【0664】圖 39A 所示的電子裝置 6500 是可以被用作智慧手機的可攜式資訊終端設備。

【0665】電子裝置 6500 包括外殼 6501、顯示部 6502、電源按鈕 6503、按鈕 6504、揚聲器 6505、麥克風 6506、照相機 6507 及光源 6508 等。顯示部 6502 具有觸控面板功能。

【0666】顯示部 6502 可以使用本發明的一個實施方式的顯示裝置。

【0667】圖 39B 是包括外殼 6501 的麥克風 6506 一側的端部的剖面示意圖。

【0668】外殼 6501 的顯示面一側設置有具有透光性的保護構件 6510，被外殼 6501 及保護構件 6510 包圍的空間內設置有顯示面板 6511、光學構件 6512、觸控感測器面板 6513、印刷電路板 6517、電池 6518 等。

【0669】顯示面板 6511、光學構件 6512 及觸控感測器面板 6513 使用黏合層（未圖示）固定到保護構件 6510。

【0670】在顯示部 6502 的外側的區域中，顯示面板 6511 的一部分疊回，且該疊回部分連接有 FPC6515。FPC6515 安裝有 IC6516。FPC6515 與設置於印刷電路板 6517 的端子連接。

【0671】顯示面板 6511 可以使用本發明的一個實施方式的撓性顯示器。由此，可以實現極輕量的電子裝置。此外，由於顯示面板 6511 極薄，所以可以在抑制電子裝置的厚度的情況下安裝大容量的電池 6518。此外，藉由折疊顯示面板 6511 的一部分以在像素部的背面設置與 FPC6515 的連接部，可以實現窄邊框的電子裝置。

【0672】圖 39C 示出電視機的一個例子。在電視機 7100 中，外殼 7101 中組裝有顯示部 7000。在此示出利用支架 7103 支撐外殼 7101 的結構。

【0673】可以對顯示部 7000 適用本發明的一個實施方式的顯示裝置。

【0674】可以藉由利用外殼 7101 所具備的操作開關以及另外提供的遙控器 7111 進行圖 39C 所示的電視機 7100 的操作。另外，也可以在顯示部 7000 中具備觸控感測器，也可以藉由用指頭等觸摸顯示部 7000 進行電視機 7100 的操作。另外，也可以在遙控器 7111 中具備顯示從該遙控器 7111 輸出的資訊的顯示部。藉由利用遙控器 7111 所具備的操作鍵或觸控面板，可以進行頻道及音量的操作，並可以對顯示在顯示部 7000 上的影像進行操作。

【0675】另外，電視機 7100 具備接收機及數據機等。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通訊網路，從而進行單向（從發送者到接收者）或雙向（發送者和接收者之間或接收者之間等）的資訊通訊。

【0676】圖 39D 示出膝上型個人電腦的一個例子。膝上型個人電腦 7200 包括外殼 7211、鍵盤 7212、指向裝置 7213、外部連接埠 7214 等。在外殼 7211 中組裝有顯示部 7000。

【0677】可以對顯示部 7000 適用本發明的一個實施方式的顯示裝置。

【0678】圖 39E 和圖 39F 示出數位看板的一個例子。

【0679】圖 39E 所示的數位看板 7300 包括外殼 7301、顯示部 7000 及揚聲器 7303 等。此外，還可以包括 LED 燈、操作鍵（包括電源開關或操作開關）、連接端子、各種感測器、麥克風等。

【0680】圖 39F 示出設置於圓柱狀柱子 7401 上的數位看板 7400。數位看板 7400 包括沿著柱子 7401 的曲面設置的顯示部 7000。

【0681】在圖 39E 和圖 39F 中，可以將本發明的一個實施方式的顯示裝置用於顯示部 7000。

【0682】顯示部 7000 越大，一次能夠提供的資訊量越多。顯示部 7000 越大，越容易吸引人的注意，例如可以提高廣告宣傳效果。

【0683】藉由將觸控面板用於顯示部 7000，不僅可以在顯示部 7000 上顯示靜態影像或動態影像，使用者還能夠直覺性地進行操作，所以是較佳的。另外，在用於提供路線資訊或交通資訊等資訊的用途時，可以藉由直覺性的操作提高易用性。

【0684】如圖 39E 和圖 39F 所示，數位看板 7300 或數位看板 7400 較佳為可以藉由無線通訊與使用者所攜帶的智慧手機等資訊終端設備 7311 或資訊終端設備 7411 聯動。例如，顯示在顯示部 7000 上的廣告資訊可以顯示在資訊終端設備 7311 或資訊終端設備 7411 的螢幕上。此外，藉由操作資訊終端設備 7311 或資訊終端設備 7411，可以切換顯示部 7000 的顯示。

【0685】可以在數位看板 7300 或數位看板 7400 上以資訊終端設備 7311 或資訊終端設備 7411 的螢幕為操作單元（控制器）執行遊戲。由此，不特定多個使用者可以同時參加遊戲，享受遊戲的樂趣。

【0686】圖 40A 至圖 40G 所示的電子裝置包括外殼 9000、顯示部 9001、揚聲器 9003、操作鍵 9005（包括電源開關或操作開關）、連接端子 9006、感測器 9007（該感測器具有檢測、檢出或測量如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）、麥克風 9008 等。

【0687】在圖 40A 至圖 40G 中，可以將本發明的一個實施方式的顯示裝置用於顯示部 9001。

【0688】圖 40A 至圖 40G 所示的電子裝置具有各種功能。例如，可以具有如下功能：將各種資訊（靜態影像、動態影像及文字影像等）顯示在顯示部上的功能；觸控面板的功能；顯示日曆、日期或時間等的功能；藉由利用各種軟體（程式）控制處理的功能；進行無線通訊的功能；讀出儲存在存儲介質中的程式或資料並進行處理的功能；等。注意，電子裝置的功能不侷限於上述功能，而可以具有各種功能。電子裝置也可以包括多個顯示部。另外，也可以在電子裝置中設置照相機等而使其具有如下功能：拍攝靜態影像或動態影像，且將所拍攝的影像儲存在存儲介質（外部存儲介質或內置於照相機的存儲介質）中的功能；將所拍攝的影像顯示在顯示部上的功能；等。

【0689】下面，詳細地說明圖 40A 至圖 40G 所示的電子裝置。

【0690】圖 40A 是示出可攜式資訊終端 9101 的立體圖。可以將可攜式資訊終端 9101 例如用作智慧手機。注意，在可攜式資訊終端 9101 中，也可以設置揚聲器 9003、連接端子 9006、感測器 9007 等。另外，作為可攜式資訊終端 9101，可以將文字或影像資訊顯示在其多個面上。在圖 40A 中示出顯示三個圖示 9050 的例子。另外，可以將以虛線的矩形示出的資訊 9051 顯示在顯示部 9001 的其他面上。作為資訊 9051 的一個例子，可以舉出提示收到電子郵件、SNS 或電話等的資訊；電子郵件或 SNS 等的標題；電子郵件或 SNS 等的發送者姓名；日期；時間；電池餘量；以及電波強度等。或者，可以在顯示有資訊 9051 的位置上顯示圖示 9050 等。

【0691】圖 40B 是示出可攜式資訊終端 9102 的立體圖。可攜式資訊終端 9102 具有將資訊顯示在顯示部 9001 的三個以上的面上的功能。在此，示出資訊 9052、資訊 9053、資訊 9054 分別顯示於不同的面上的例子。例如，在將可攜式資訊終端 9102 放在上衣口袋裡的狀態下，使用者能夠確認顯示在從可攜

式資訊終端 9102 的上方看到的位置上的資訊 9053。例如，使用者可以確認到該顯示而無需從口袋裡拿出可攜式資訊終端 9102，由此能夠判斷是否接電話。

【0692】圖 40C 是示出平板終端 9103 的立體圖。平板終端 9103 例如可以執行行動電話、電子郵件及文章的閱讀和編輯、播放音樂、網路通訊、電腦遊戲等各種應用軟體。平板終端 9103 在外殼 9000 的正面包括顯示部 9001、照相機 9002、麥克風 9008 及揚聲器 9003，在外殼 9000 的側面包括被用作用於操作的按鈕的操作鍵 9005，在底面包括連接端子 9006。

【0693】圖 40D 是示出手錶型可攜式資訊終端 9200 的立體圖。可以將可攜式資訊終端 9200 例如用作智慧手錶（註冊商標）。另外，顯示部 9001 的顯示面彎曲，可沿著其彎曲的顯示面進行顯示。此外，可攜式資訊終端 9200 例如藉由與可進行無線通訊的耳麥相互通訊可以進行免提通話。此外，藉由利用連接端子 9006，可攜式資訊終端 9200 可以與其他資訊終端進行資料傳輸及進行充電。充電也可以藉由無線供電進行。

【0694】圖 40E 至圖 40G 是示出可以折疊的可攜式資訊終端 9201 的立體圖。另外，圖 40E 是將可攜式資訊終端 9201 展開的狀態的立體圖，圖 40G 是折疊的狀態的立體圖，圖 40F 是從圖 40E 的狀態和圖 40G 的狀態中的一個轉換成另一個時中途的狀態的立體圖。可攜式資訊終端 9201 在折疊狀態下可攜性好，而在展開狀態下因為具有無縫拼接較大的顯示區域所以顯示的瀏覽性強。可攜式資訊終端 9201 所包括的顯示部 9001 被由鉸鏈 9055 連結的三個外殼 9000 支撐。顯示部 9001 例如可以在曲率半徑 0.1mm 以上且 150mm 以下的範圍彎曲。

【0695】本實施方式可以與其他實施方式適當地組合。

【0696】

實施方式 7

在本實施方式中，說明包括被配置為 p 行 q 列（p 及 q 都是 2 以上的整數）的矩陣狀的多個像素 230 的副顯示部 95 的結構例子。圖 41A 是說明副顯示部 95 的方塊圖。副顯示部 95 與設置在區劃 39 中的源極驅動電路 66 及閘極驅動電路 33 電連接。

【0697】在圖 41A 中，將第 p 行第 1 列像素 230 表示為像素 230[p，1]，將第 1 行第 q 列像素 230 表示為像素 230[1，q]，並且將第 p 行第 q 列像素 230 表示為像素 230[p，q]。

【0698】閘極驅動電路 33 中的電路例如被用作掃描線驅動電路。源極驅動電路 66 中的電路例如被用作信號線驅動電路。

【0699】例如，也可以將 OS 電晶體用作構成像素 230 的電晶體並將 Si 電晶體用作構成驅動電路的電晶體。OS 電晶體的關態電流小，所以可以降低功耗。另外，Si 電晶體的工作速度比 OS 電晶體快，所以適合用於驅動電路。另外，根據顯示裝置的方式也可以將 OS 電晶體用作構成像素 230 的電晶體和構成驅動電路的電晶體。另外，根據顯示裝置的方式也可以將 Si 電晶體用作構成像素 230 的電晶體和構成驅動電路的電晶體的兩者。另外，根據顯示裝置的方式也可以將 Si 電晶體用作構成像素 230 的電晶體並將 OS 電晶體用作構成驅動電路的電晶體。

【0700】另外，也可以將 Si 電晶體和 OS 電晶體的兩者用作構成像素 230 的電晶體。另外，也可以將 Si 電晶體和 OS 電晶體的兩者用作構成驅動電路的電晶體。

【0701】在圖 41A 中示出以彼此大致為平行的方式配置且其電位被閘極驅動電路 33 控制的 p 個佈線 GL 以及以彼此大致為平行的方式配置且其電位被源極驅動電路 66 控制的 q 個佈線 SL。例如，配置在第 r 行（r 表示任意數，在本實施方式等中為 1 以上且 p 以下的整數）上的像素 230 藉由第 r 行佈線 GL 與閘極驅動電路 33 電連接。另外，配置在第 s 列（s 表示任意數，在本實施方式等中為 1 以上且 q 以下的整數）上的像素 230 藉由第 s 列佈線 SL 與源極驅動電路 66 電連接。在圖 41A 中，將第 r 行第 s 列的像素 230 表示為像素 230[r，s]。

【0702】注意，與一行上的像素 230 電連接的佈線 GL 不侷限於一個。另外，與一列上的像素 230 電連接的佈線 SL 不侷限於一個。另外，佈線 GL 及佈線 SL 僅是一個例子，與像素 230 電連接的佈線不侷限於佈線 GL 及佈線 SL。

【0703】藉由將控制紅色光的像素 230、控制綠色光的像素 230 以及控制藍色光的像素 230 配置為矩陣狀並總用作一個像素 240，並且控制每個像素 230 的發光量（發光亮度），能夠實現全彩色顯示。換言之，該三個像素 230 被用作子像素。也就是說，三個子像素分別控制紅色光、綠色光或藍色光的發光量等（參照圖 41B1）。此外，三個子像素分別控制的光的顏色不侷限於紅色（R）、綠色（G）、藍色（B）的組合，也可以是青色（C）、洋紅色（M）、黃色（Y）的組合（參照圖 41B2）。

【0704】在將像素 240 配置為 1920×1080 的矩陣狀時，可以實現能夠以所謂 2K 解析度進行全彩色顯示的顯示部 93。另外，例如在將像素 240 配置為 3840×2160 的矩陣狀時，可以實現能夠以所謂 4K 解析度進行全彩色顯示的顯示部 93。另外，例如在將像素 240 配置為 7680×4320 的矩陣狀時，可以實現能夠以 8K 解析度進行全彩色顯示的顯示部 93。藉由增加像素 240，還可以實現能夠以 16K 或 32K 的解析度進行全彩色顯示的顯示部 93。

【0705】作為構成一個像素 240 的三個像素 230 的配置方式，也可以採用 Delta 配置（參照圖 41B3）。明確而言，也可以以使構成一個像素 240 的三個像素 230 的每一個的中心點連接的線形成三角形的方式配置像素 230。注意，像素 230 的配置方式不侷限於條紋配置及 Delta 配置。作為像素 230 的配置方式，也可以採用 Zigzag 配置、S 條紋配置、拜耳配置或 Pentile 配置。

【0706】三個子像素（像素 230）的面積也可以不同。當根據發光顏色而發光效率及可靠性等不同時，也可以按發光顏色改變子像素的面積（參照圖 41B4）。

【0707】另外，也可以將四個子像素總用作一個像素。例如，也可以對分別控制紅色光、綠色光、藍色光的三個子像素追加控制白色光的子像素（參照圖 41B5）。藉由追加控制白色光的子像素，能夠提高顯示區的亮度。此外，也可以對分別控制紅色光、綠色光、藍色光的三個子像素添加控制黃色光的子像素（參照圖 41B6）。另外，也可以對分別控制青色光、洋紅色光、黃色光的三個子像素添加控制白色光的子像素（參照圖 41B7）。

【0708】藉由增加用作一個像素的子像素的數量可以適當地組合控制紅色、綠色、藍色、青色、洋紅色及黃色等的光的子像素而使用，由此可以提高半色調的再現性。因此，可以提高顯示品質。

【0709】本發明的一個實施方式的顯示裝置可以再現各種規格的色域。例如，可以再現如下規格的色域等：在電視廣播中使用的 PAL（Phase Alternating Line：逐行倒相）規格及 NTSC（National Television System Committee：美國國家電視標準委員會）規格；在用於個人電腦、數位相機、印表機等電子裝置的顯示裝置中廣泛使用的 sRGB（standard RGB：標準 RGB）規格及 Adobe RGB 規格；在 HDTV（High Definition Television，也被稱為高清）中使用的

ITU-R BT.709（International Telecommunication Union Radiocommunication Sector Broadcasting Service（Television） 709：國際電信聯盟無線電通信部門廣播服務（電視）709）規格；在數位電影放映中使用的 DCI-P3（Digital Cinema Initiatives P3：數位電影宣導聯盟 P3）規格；以及在 UHDTV（Ultra High Definition Television，也被稱為超高清）中使用的 ITU-R BT.2020（REC.2020（Recommendation 2020：建議 2020））規格等。

【0710】另外，也可以在一個像素 240 中設置具有受光元件的像素 237。在圖 42A 所示的像素 240 中，呈現綠色光的像素 230（G）、呈現藍色光的像素 230（B）、呈現紅色光的像素 230（R）及具有受光元件的像素 237（S）被配置為條紋狀。注意，在本說明書等中像素 237 也被稱為“攝像像素”。

【0711】像素 237 所包括的受光元件較佳為檢測可見光的元件，較佳為檢測藍色、紫色、藍紫色、綠色、黃綠色、黃色、橙色、紅色等顏色中的一個或多個的元件。另外，像素 237 所包括的受光元件也可以為檢測紅外光的元件。

【0712】圖 42A 所示的像素 240 採用條紋配置。另外，當用具有受光元件的像素 237 檢測規定顏色的光時，較佳為與像素 237 相鄰地配置呈現該顏色的光的像素 230，由此可以提高檢測精度。

【0713】在圖 42B 所示的像素 240 中，三個像素 230 及一個像素 237 被配置為矩陣狀。圖 42B 示出呈現紅色光的像素 230 與具有受光元件的像素 237 在行方向上相鄰且呈現藍色光的像素 230 與呈現綠色光的像素 230 在行方向上相鄰的例子，但不侷限於此。

【0714】圖 42C 所示的像素 240 具有對 S 條紋配置追加像素 237 的結構。圖 42C 的像素 240 包括一個縱長形像素 230、兩個橫長形像素 230 及一個橫長

形像素 237。注意，縱長形像素 230 也可以為 R、G 或 S，對橫長形子像素的排列順序也沒有限制。

【0715】圖 42D 示出交替地配置像素 240a 及像素 240b 的例子。像素 240a 包括呈現藍色光的像素 230、呈現綠色光的像素 230 及具有受光元件的像素 237。另外，像素 240b 包括呈現紅色光的像素 230、呈現綠色光的像素 230 及具有受光元件的像素 237。將像素 240a 和像素 240b 總用作一個像素 240。在圖 42D 中，像素 240a 和像素 240b 的兩者都包括呈現綠色光的像素 230 及像素 237，但不侷限於此。藉由像素 240a 和像素 240b 的兩者都包括像素 237，可以提高攝像像素的清晰度。

【0716】藉由採用圖 42E 所示的佈局，可以提高各子像素的開口率，所以是較佳的。另外，圖 42F 示出像素 230 及像素 237 的頂面形狀為六角形的例子。

【0717】圖 42F 所示的像素 240 是橫列上配置有像素 230 且其下配置有像素 237 的例子。

【0718】圖 42G 所示的像素 240 是橫列上配置有像素 230 及像素 230X 且其下配置有像素 237 的例子。

【0719】作為像素 230X，例如可以使用呈現紅外光（IR）的像素 230。也就是說，像素 230X 包括呈現紅外光（IR）的發光器件 61。在此情況下，像素 237 較佳為包括檢測紅外光的受光元件。例如，可以在以發射可見光的像素 230 顯示影像的同時以像素 237 檢測子像素 X 所發的紅外光的反射光。

【0720】另外，也可以在一個像素 240 中設置多個像素 237。此時，多個像素 237 所檢測的光的波長區域可以相同，也可以不同。例如，也可以以多個像素 237 的一部分檢測可見光並以其他一部分檢測紅外光。

【0721】另外，像素 237 可以不設置在所有像素 240 中，也可以按規定像素數設置包括像素 237 的像素 240。

【0722】可以使用像素 237 或者像素 237 及上述感測器 97 例如檢測用於利用指紋、掌紋、虹膜、視網膜、脈形狀（包括靜脈形狀、動脈形狀）或臉等的個人識別的資訊。另外，可以使用像素 237 或者像素 237 及感測器 97 測量用戶的眨眼次數、眼瞼動作、瞳孔大小、體溫、脈搏、血液中的氧飽和度等，以檢測用戶的疲勞度及健康狀態等。

【0723】可以利用用戶的視線動作、眨眼次數及眨眼節奏等實現電子裝置的操作。明確而言，使用像素 237 或者像素 237 及感測器 97 檢測用戶的視線動作、眨眼次數及眨眼節奏等的資訊，將上述資訊中的一個或上述資訊的組合用作電子裝置的操作信號，即可。例如，也可以採用眨眼代替滑鼠的點選工作。藉由檢測視線動作及眨眼，用戶可以在免提的狀態下進行電子裝置的輸入操作。由此，可以提高電子裝置的操作性。

【0724】例如，藉由在實施方式 5 所記載的眼鏡型電子裝置 150 的顯示裝置 90 中設置多個攝像像素（像素 237），可以將該多個攝像像素用作視線檢測部 84。因此，可以減少電子裝置的構件數。由此，可以實現電子裝置的輕量化、生產率的提高及成本的降低等。

【0725】

<發光器件的結構例子>

對可用於根據本發明的一個實施方式的顯示裝置的發光器件 61 進行說明。

【0726】如圖 43A 所示，發光器件 61 在一對電極（導電層 171 和導電層 177）間包括 EL 層 175。EL 層 175 可以由層 4420、發光層 4411、層 4430 等的

多個層構成。層 4420 例如可以包括含有電子注入性高的物質的層（電子注入層）及含有電子傳輸性高的物質的層（電子傳輸層）等。發光層 4411 例如包含發光化合物。層 4430 例如可以包括含有電洞注入性高的物質的層（電洞注入層）及含有電洞傳輸性高的物質的層（電洞傳輸層）。

【0727】包括設置在一對電極間的層 4420、發光層 4411 及層 4430 的結構可以用作單一的發光單元，在本說明書等中將圖 43A 的結構稱為單結構。

【0728】圖 43B 是圖 43A 所示的發光器件 61 所包括的 EL 層 175 的變形例子。明確而言，圖 43B 所示的發光器件 61 包括導電層 171 上的層 4430-1、層 4430-1 上的層 4430-2、層 4430-2 上的發光層 4411、發光層 4411 上的層 4420-1、層 4420-1 上的層 4420-2 以及層 4420-2 上的導電層 177。例如，在將導電層 171 及導電層 177 分別用作陽極及陰極時，層 4430-1 被用作電洞注入層，層 4430-2 被用作電洞傳輸層，層 4420-1 被用作電子傳輸層，層 4420-2 被用作電子注入層。或者，在將導電層 171 及導電層 177 分別用作陰極及陽極時，層 4430-1 被用作電子注入層，層 4430-2 被用作電子傳輸層，層 4420-1 被用作電洞傳輸層，層 4420-2 被用作電洞注入層。藉由採用這種層結構，能夠向發光層 4411 有效地注入載子，而提高發光層 4411 內的載子的再結合效率。

【0729】此外，如圖 43C 所示，層 4420 與層 4430 之間設置有多個發光層（發光層 4411、發光層 4412、發光層 4413）的結構也是單結構的變形例子。

【0730】如圖 43D 所示，多個發光單元（EL 層 175a、EL 層 175b）隔著中間層（電荷產生層）4440 串聯連接的結構在本說明書中被稱為串聯結構或疊層結構。藉由採用串聯結構，可以實現能夠進行高亮度發光的發光器件。

【0731】當發光器件 61 具有圖 43D 所示的串聯結構時，可以使 EL 層 175a 和 EL 層 175b 的發光顏色相同。例如，EL 層 175a 及 EL 層 175b 的發光顏色也可以都是綠色。

【0732】另外，藉由將發射紅色光（R）的發光器件 61、發射綠色光（G）的發光器件 61 及發射藍色光（B）的發光器件 61 都用作子像素而由這三個子像素構成一個像素，可以實現全彩色顯示。當顯示部 93 包括 R、G、B 這三種子像素時，各發光器件也可以具有串聯結構。明確而言，R 的子像素的 EL 層 175a 及 EL 層 175b 都包含能夠發射紅色光的材料，G 的子像素的 EL 層 175a 及 EL 層 175b 都包含能夠發射綠色光的材料，B 的子像素的 EL 層 175a 及 EL 層 175b 都包含能夠發射藍色光的材料。換言之，發光層 4411 和發光層 4412 的材料也可以相同。藉由使 EL 層 175a 和 EL 層 175b 的發光顏色相同，可以降低單位發光亮度的電流密度。因此，可以提高發光器件 61 的可靠性。

【0733】發光器件的發光顏色可以根據構成 EL 層 175 的材料為紅色、綠色、藍色、青色、洋紅色、黃色或白色等。另外，藉由使發光器件具有微腔結構，可以進一步提高色純度。

【0734】發光層也可以包含每個發光呈現 R（紅）、G（綠）、B（藍）、Y（黃）、O（橙）等的兩種以上的發光物質。白色發光器件較佳為具有發光層包含兩種以上的發光物質的結構。為了得到白色發光，選擇藉由混合兩種以上的發光物質的各發光而得到白色的發光物質即可。例如，藉由使第一發光層的發光顏色與第二發光層的發光顏色處於補色關係，可以得到在發光器件整體上以白色發光的發光器件。此外，包括三個以上的發光層的發光器件也是同樣的。

【0735】發光層較佳為包含每個發光呈現R（紅）、G（綠）、B（藍）、Y（黃）、O（橙）等的兩種以上的發光物質。或者，較佳為包含每個發光包含R、G、B中的兩種以上的光譜成分的兩種以上的發光物質。此外，作為發光物質，也可以使用發射近紅外光的物質。

【0736】作為發光物質，可以舉出發射螢光的物質（螢光材料）、發射磷光的物質（磷光材料）、呈現熱活化延遲螢光的物質（熱活化延遲螢光（Thermally Activated Delayed Fluorescence：TADF）材料）等。作為發光物質，除了有機化合物之外還可以使用無機化合物（量子點材料等）。

【0737】本實施方式所示的結構例子及對應該結構例子的圖式等的至少一部分可以與其他結構例子或圖式等適當地組合。

【符號說明】

【0738】

ANO：佈線、BSL：匯流排線、BW：匯流排、C31：電容元件、C41：電容元件、GL：佈線、INV：反相器電路、LAT：閂鎖電路、LIN：端子、MPG：導電層、MTCK：電晶體、ROUT：端子、SL：佈線、SMP：端子、SNCL：佈線、Tr31：電晶體、Tr33：電晶體、Tr35：電晶體、Tr36：電晶體、Tr41：電晶體、Tr43：電晶體、Tr45：電晶體、Tr47：電晶體、VCOM：佈線、10A：半導體裝置、10：半導體裝置、20a：電晶體、20b：電晶體、20B：電晶體、20：電晶體、21a：半導體層、21b：半導體層、21：半導體層、22：閘極絕緣層、23：閘極電極、24a：源極電極、24b：汲極電極、26a：延伸部、26b：延伸部、26c：延伸部、28a：彎曲部、28b：彎曲部、29A：第一區域、29B：第二區域、29C：第三區域、30：開口、31：絕緣層、32：絕緣層、33：閘極驅動器電路、34：位準轉換器、35：放大電路、36：檢測電路、37：視頻

生成電路、38：視頻分配電路、39：區劃、40：功能電路、41：記憶體裝置、42a：顏色不均勻校正、42b：上轉換、42：GPU、43：EL 校正電路、44：時序控制器、45：CPU、46：感測器控制器、47：電源電路、48：溫度感測器、49：亮度校正電路、50A：顯示裝置、50B：顯示裝置、51A：像素電路、51B：像素電路、51C：像素電路、51D：像素電路、51E：像素電路、51F：像素電路、51G：像素電路、51H：像素電路、51：像素電路、52A：電晶體、52B：電晶體、52C：電晶體、52D：電晶體、52：電晶體、53A：電容元件、53：電容元件、54：通道形成區域、55：像素電路群、59：區劃、61：發光器件、62：層、63：電晶體、64：通道形成區域、65：驅動電路、66：源極驅動器電路、67：數位類比轉換電路、71：元件層、73：元件層、75：元件層、77：佈線層、80：輸入輸出電路、81：層、83：層、84：視線檢測部、85：通訊部、86：穿戴部、87：緩衝構件、88：透鏡、89：輸出端子、90_L：顯示裝置、90_R：顯示裝置、90A：顯示裝置、90B：顯示裝置、90：顯示裝置、91：基板、92：基板、93：顯示部、94：端子部、95：副顯示部、97：感測器、99A：耳機、99B：耳機、100A：電晶體、100C：電晶體、100：電晶體、101：動作檢測部、102：基板、103：運算部、104：導電層、105：外殼、106：絕緣層、107：黏合層、108f：金屬氧化物膜、108：半導體層、109：輸入端子、110a：絕緣層、110af：絕緣膜、110b：絕緣層、110b1：絕緣層、110b2：絕緣層、110bf：絕緣膜、110c：絕緣層、110cf：絕緣膜、110d1：絕緣層、110d2：絕緣層、110：絕緣層、111：像素電極、112a：導電層、112b：導電層、112bf：導電膜、113a：第一層、113b：第二層、113c：第三層、114：共用層、115：共用電極、116：導電層、118a：遮罩層、119：基板、121：絕緣層、123：絕緣層、125：絕緣層、126a：導電層、126b：導電

層、126c：導電層、127：絕緣層、128：層、129a：導電層、129b：導電層、129c：導電層、130B：發光器件、130G：發光器件、130R：發光器件、130：發光器件、131：保護層、137：金屬氧化物層、139：膜、140：連接部、141：開口、143：開口、145：開口、146a：延伸部、146b：延伸部、146c：延伸部、148a：彎曲部、148b：彎曲部、147：絕緣層、149：絕緣層、150：電子裝置、151：基板、152：基板、157：光阻遮罩、159：光阻遮罩、162：顯示部、164：電路部、165：導電層、171：導電層、172：FPC、173：IC、175a：EL 層、175b：EL 層、175：EL 層、177：導電層、182a：導電層、182b：導電層、182c：導電層、195：絕緣層、200A：電晶體、200B：電晶體、200C：電晶體、200：電晶體、204：導電層、208A：半導體層、208：半導體層、210：像素、212a：導電層、212b：導電層、216：導電層、230B：像素、230G：像素、230R：像素、230X：像素、230：像素、231：第一驅動電路部、232：第二驅動電路部、233：絕緣層、234：導電層、235：絕緣層、236：佈線、237：像素、238：佈線、240a：像素、240b：像素、240：像素、247：絕緣層、249：絕緣層、300：電晶體、310：基板、312：元件分離層、313：半導體區域、314a：低電阻區域、314b：低電阻區域、315：絕緣層、316：導電層、317：絕緣層、320：絕緣層、322：絕緣層、324：絕緣層、326：絕緣層、328：導電層、330：導電層、350：絕緣層、352：絕緣層、354：絕緣層、356：導電層、441：時序控制器、442：輸入輸出電路、500：顯示模組、501：印刷電路板、502：端子部、503：引線、504：FPC、505：連接部、512：絕緣層、514：導電層、574：絕緣層、581：絕緣層、592：絕緣層、594：絕緣層、596：導電層、598：絕緣層、599：絕緣層、4411：發光層、4412：發光層、4413：發光層、4420：層、4430：層、6500：電子裝置、

6501：外殼、6502：顯示部、6503：電源按鈕、6504：按鈕、6505：揚聲器、6506：麥克風、6507：照相機、6508：光源、6510：保護構件、6511：顯示面板、6512：光學構件、6513：觸控感測器面板、6515：FPC、6516：IC、6517：印刷電路板、6518：電池、7000：顯示部、7100：電視機、7101：外殼、7103：支架、7111：遙控器、7200：筆記型個人電腦、7211：外殼、7212：鍵盤、7213：指向裝置、7214：外部連接埠、7300：數位看板、7301：外殼、7303：揚聲器、7311：資訊終端設備、7400：數位看板、7401：柱子、7411：資訊終端設備、9000：外殼、9001：顯示部、9002：照相機、9003：揚聲器、9005：操作鍵、9006：連接端子、9007：感測器、9008：麥克風、9050：圖示、9051：資訊、9052：資訊、9053：資訊、9054：資訊、9055：鉸鏈、9101：可攜式資訊終端、9102：可攜式資訊終端、9103：平板終端、9200：可攜式資訊終端、9201：可攜式資訊終端

【發明申請專利範圍】

【請求項 1】一種半導體裝置，包括：

第一絕緣層；

第二絕緣層；以及

電晶體，

其中，該電晶體包括半導體層、閘極絕緣層、第一閘極電極、源極電極及汲極電極，

該源極電極及該汲極電極設置於該第一絕緣層上，

該第二絕緣層具有到達該第一絕緣層且與該源極電極的一部分及該汲極電極的一部分重疊的開口，

該半導體層以與該第二絕緣層的該開口中的側面、該第一絕緣層的該開口中的頂面、該源極電極的頂面及該汲極電極的頂面接觸的方式設置，

該閘極絕緣層位於該半導體層、該源極電極及該汲極電極上，

並且，該第一閘極電極與該開口重疊且位於該閘極絕緣層上。

【請求項 2】如請求項 1 之半導體裝置，

其中該半導體層在該開口中覆蓋該源極電極和該汲極電極中的一者或兩者。

【請求項 3】如請求項 1 之半導體裝置，

其中該第一絕緣層與該閘極絕緣層具有在該開口的底部接觸的部分。

【請求項 4】如請求項 1 之半導體裝置，

其中該半導體層的頂面及該第二絕緣層的頂面與該閘極絕緣層接觸。

【請求項 5】如請求項 1 之半導體裝置，還包括第二閘極電極，

其中該第二閘極電極被該第二絕緣層覆蓋，

並且該第二絕緣層的一部分位於該第二閘極電極的側面與該半導體層之間。

【請求項 6】如請求項 5 之半導體裝置，

其中在該源極電極及該汲極電極與該第二閘極電極之間包括第三絕緣層。

【請求項 7】如請求項 1 之半導體裝置，

其中該開口的輪廓形狀為圓形、橢圓形、帶圓角的四角形、正多角形、正多角形以外的多角形、凹多角形、帶圓角的多角形或組合直線與曲線的閉曲線中的任意個。

【請求項 8】如請求項 1 之半導體裝置，

其中該開口包括多個延伸部及至少一個以上的彎曲部，

該延伸部具有在俯視時延伸在一個方向上的形狀，

並且該延伸部的一個與該延伸部的另一個藉由該彎曲部連接。

【請求項 9】一種半導體裝置，包括：

第一絕緣層；

第二絕緣層；

第一電晶體；以及

第二電晶體，

其中，該第一電晶體包括第一半導體層、第一閘極絕緣層、第一閘極電極、第一源極電極及第一汲極電極，

該第一源極電極及該第一汲極電極設置於該第一絕緣層上，

該第二絕緣層具有到達該第一絕緣層且與該第一源極電極的一部分及該第一汲極電極的一部分重疊的第一開口，

該第一半導體層以與該第二絕緣層的該第一開口中的側面、該第一絕緣層的該第一開口中的頂面以及該第一源極電極的頂面及該第一汲極電極的頂面接觸的方式設置，

該第一閘極絕緣層位於該第一半導體層、該第一源極電極及該第一汲極電極上，

該第一閘極電極與該第一開口重疊且位於該第一閘極絕緣層上，

該第二電晶體包括第二半導體層、該第一閘極絕緣層、第二閘極電極、第二源極電極及第二汲極電極，

該第二源極電極的高度與該第二汲極電極的高度不同，

該第二絕緣層具有到達該第二源極電極和該第二汲極電極中的一個的第二開口，

該第二源極電極和該第二汲極電極中的另一個設置於該第二絕緣層上，

該第二半導體層以與該第二絕緣層的該第二開口中的側面、該第二源極電極和該第二汲極電極中的一個的頂面以及該第二源極電極和該第二汲極電極中的另一個的側面接觸的方式設置，

該第一閘極絕緣層位於該第二半導體層、該第二源極電極及該第二汲極電極上，

並且，該第二閘極電極與該第二開口重疊且位於該第一閘極絕緣層上。

【請求項 10】如請求項 9 之半導體裝置，

其中該第一半導體層在該第一開口中覆蓋該第一源極電極且覆蓋該第一汲極電極。

【請求項 11】如請求項 9 之半導體裝置，

其中該第一絕緣層與該第一閘極絕緣層具有在該第一開口的底部接觸的部分。

【請求項 12】如請求項 9 之半導體裝置，

其中該第一半導體層的頂面及該第二絕緣層的頂面與該第一閘極絕緣層接觸。

【請求項 13】如請求項 9 之半導體裝置，

其中該第一開口的輪廓形狀為圓形、橢圓形、帶圓角的四角形、正多角形、正多角形以外的多角形、凹多角形、帶圓角的多角形或組合直線與曲線的閉曲線中的任意個。

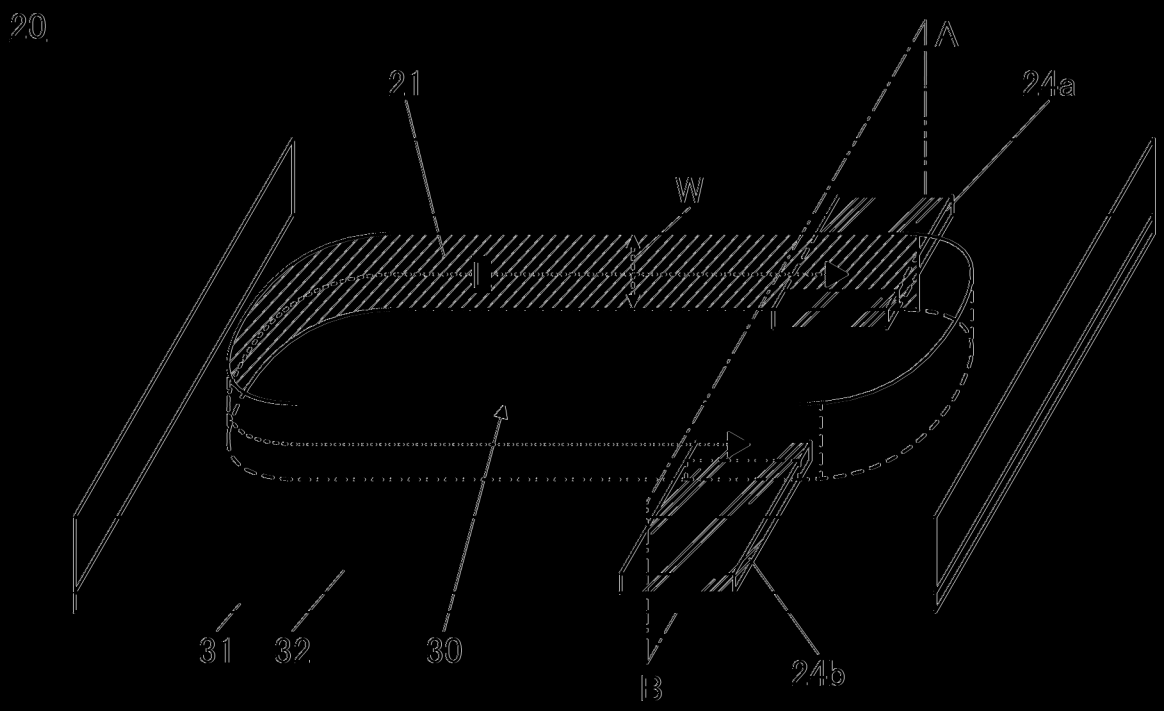
【請求項 14】如請求項 9 之半導體裝置，

其中該第一開口包括多個延伸部及至少一個以上的彎曲部，

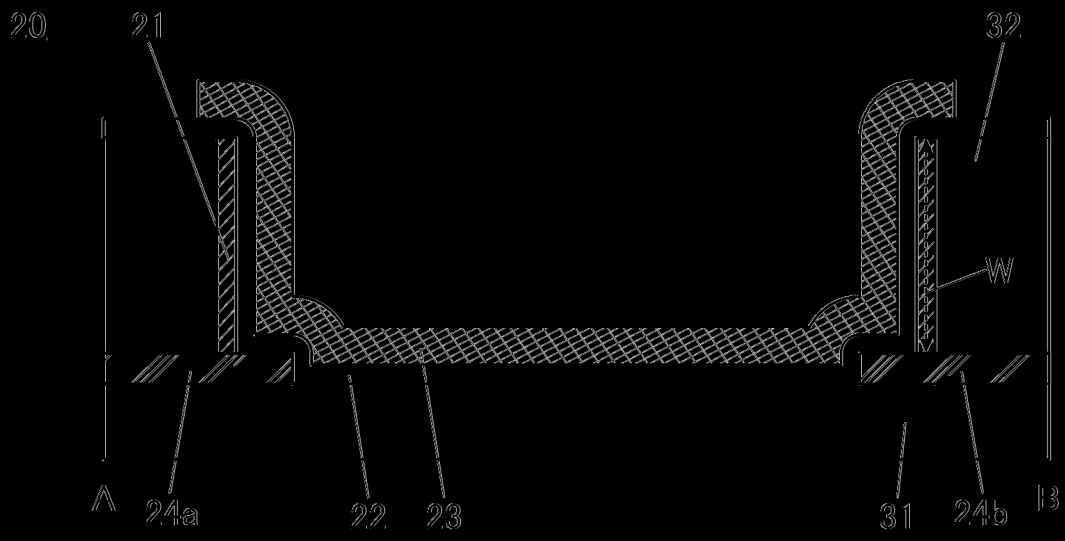
該延伸部具有在俯視時延伸在一個方向上的形狀，

並且該延伸部的一個與該延伸部的另一個藉由該彎曲部連接。

【發明圖式】



【圖1A】



【圖1B】

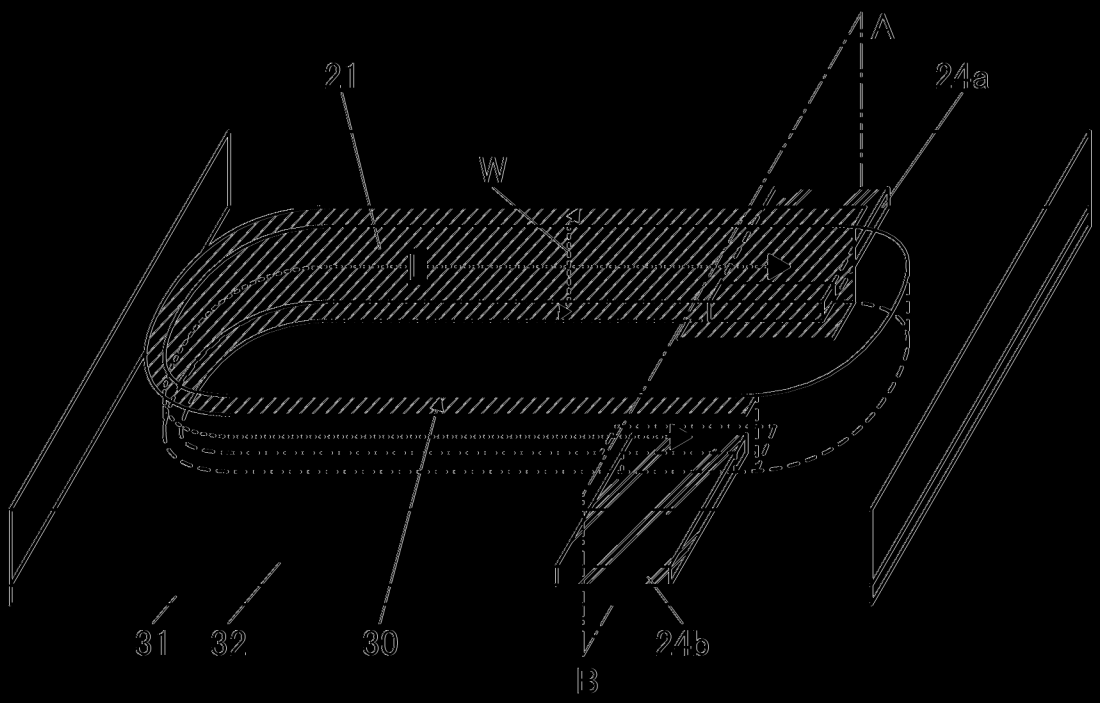


圖 2A

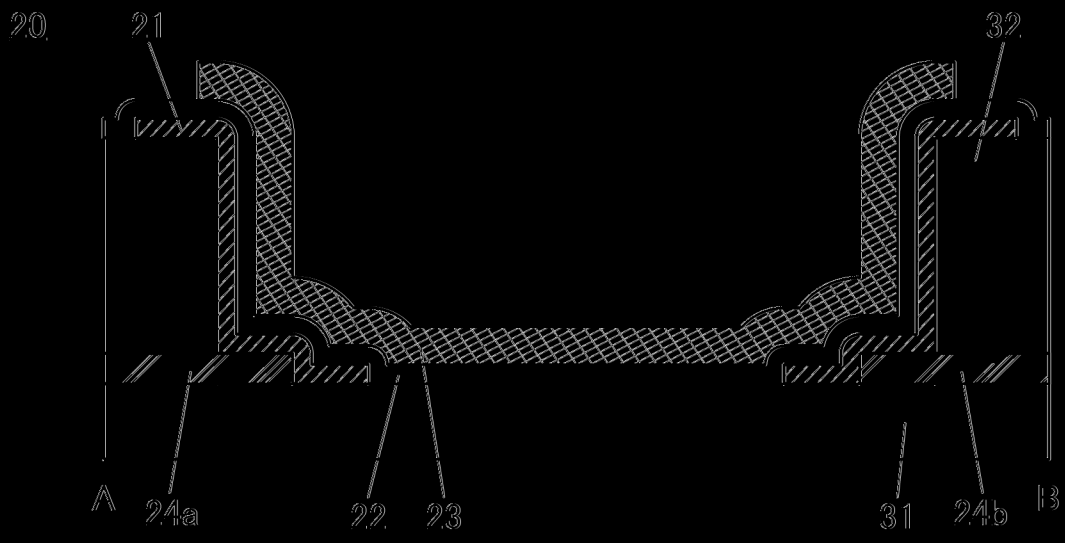


圖 2B

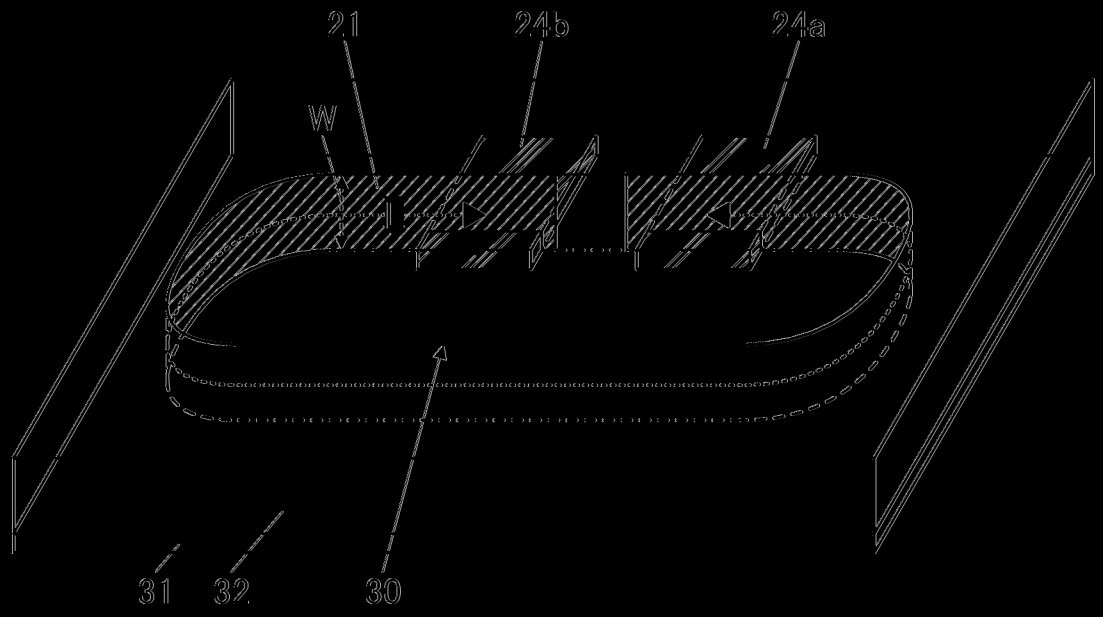


圖 3A

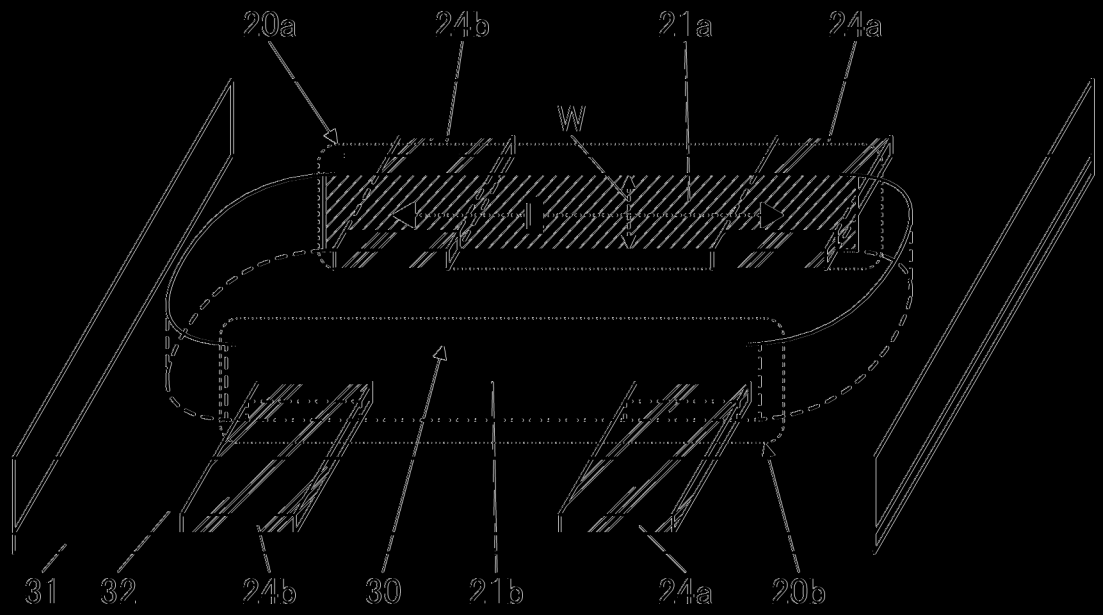


圖 3B

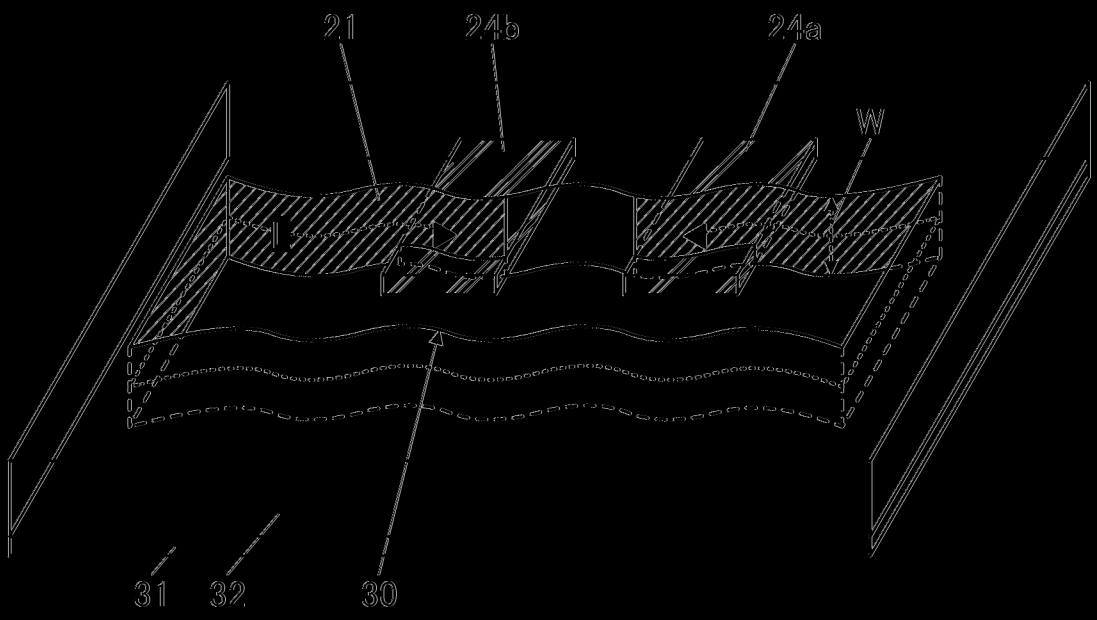


圖4A

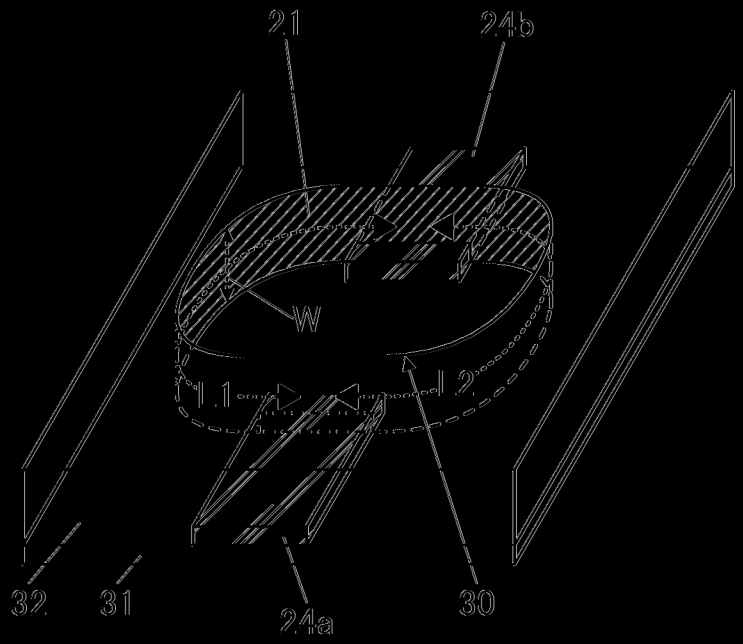


圖4B

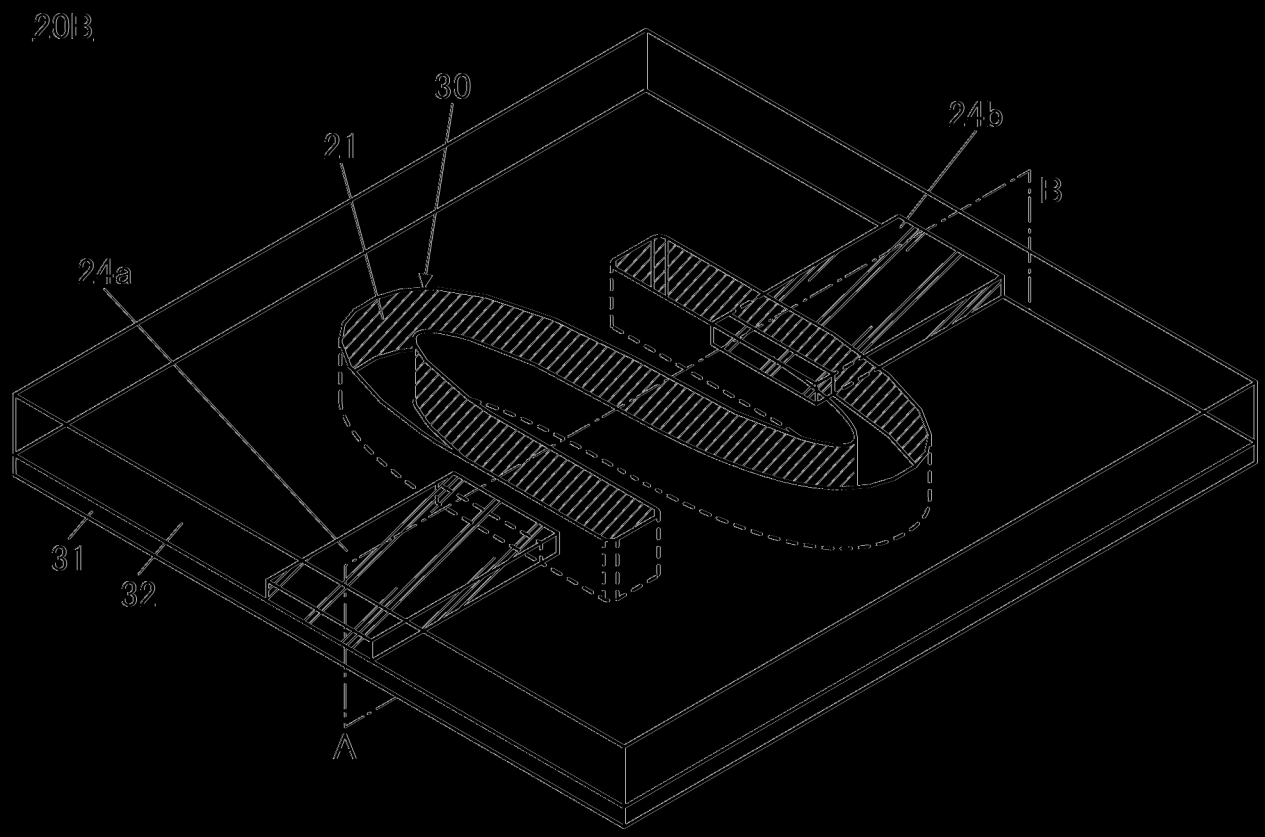


圖 5A

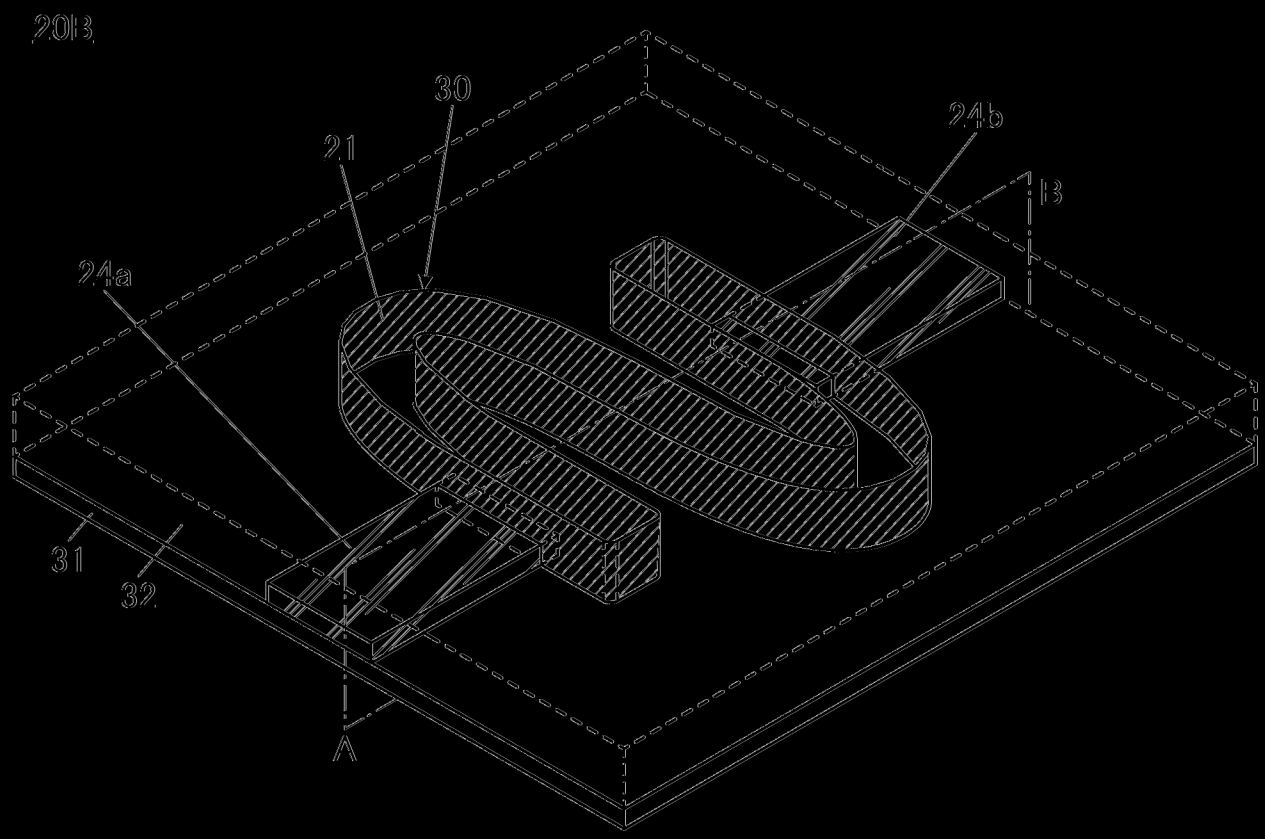


圖 5B

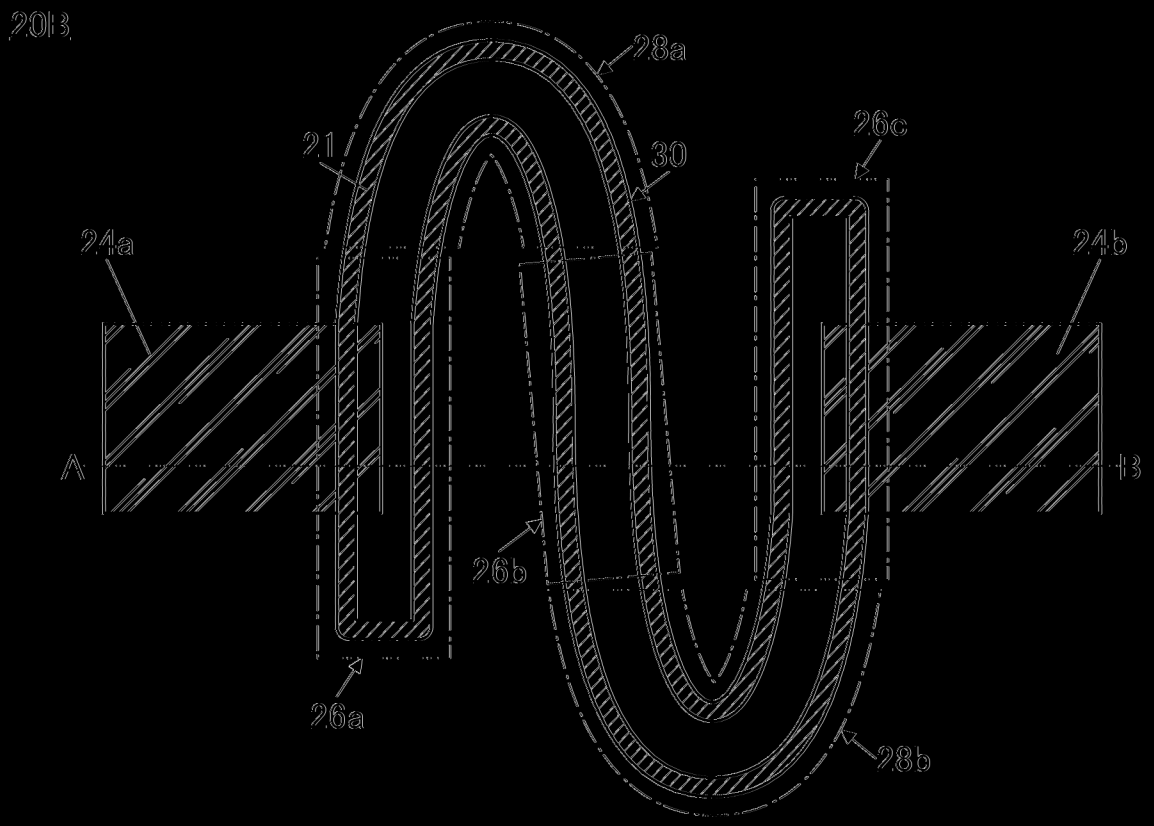

20B
28a
21
30
26c
24a
24b
A
B
26b
26a
28b

圖6A

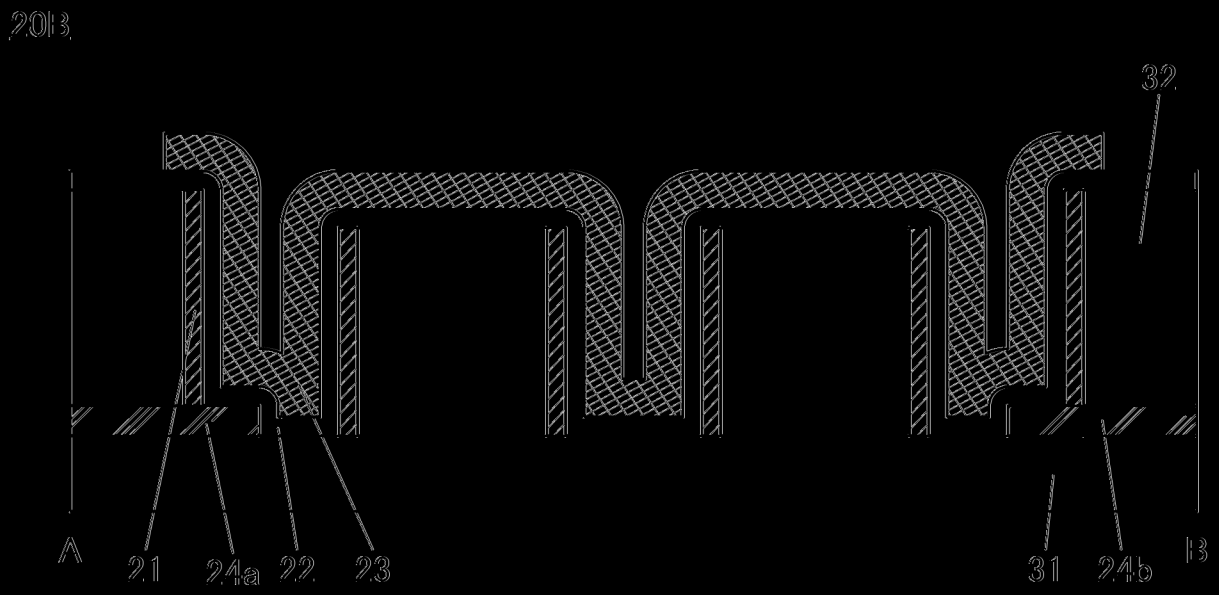

20B
32
A
21
24a
22
23
31
24b
B

圖6B

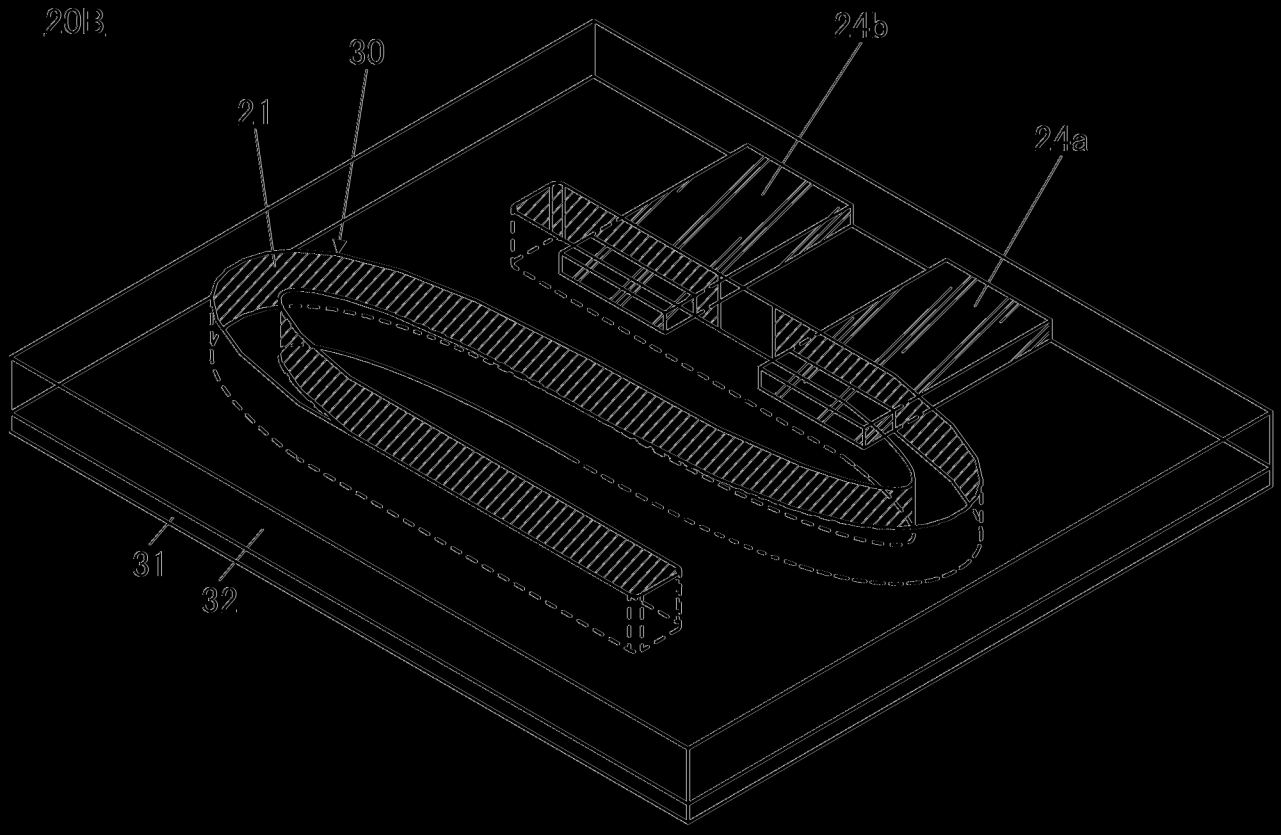


圖7A

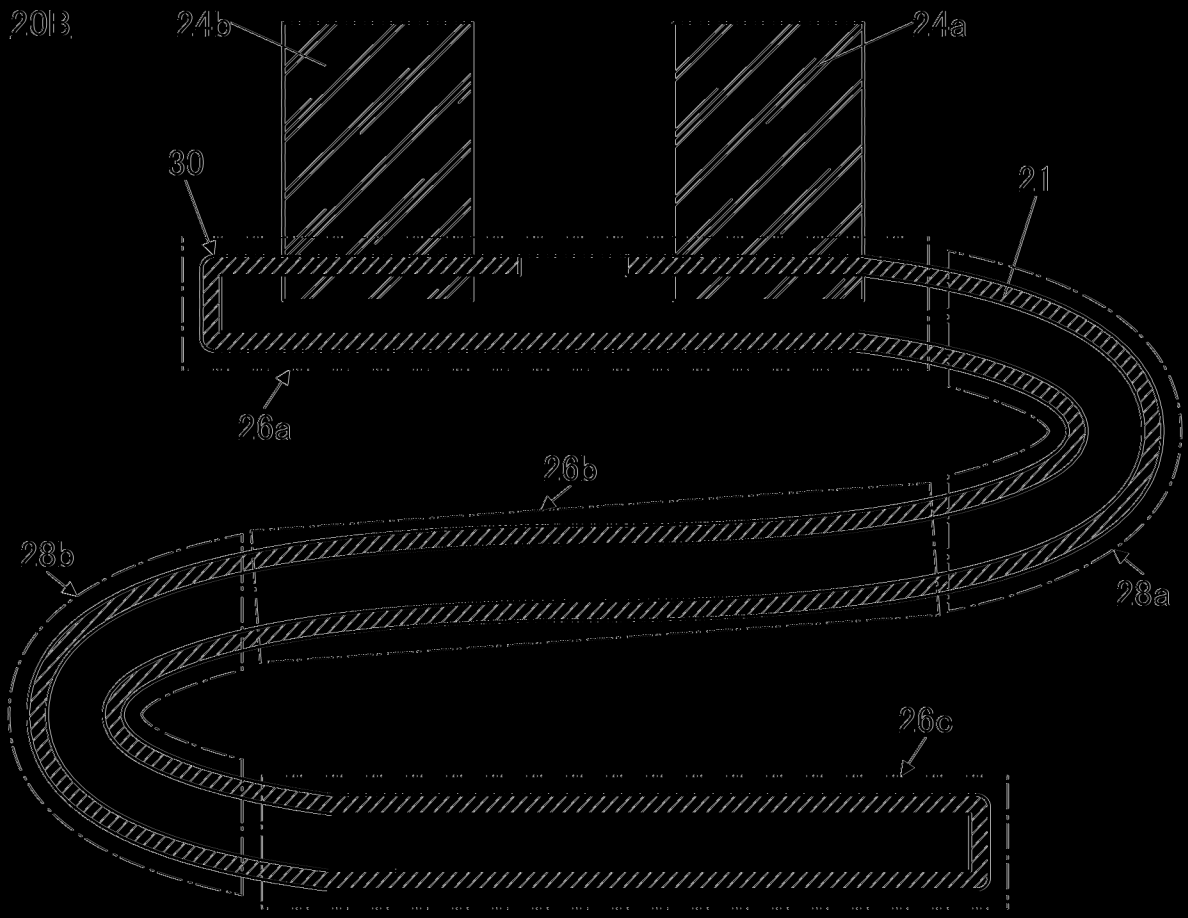


圖7B

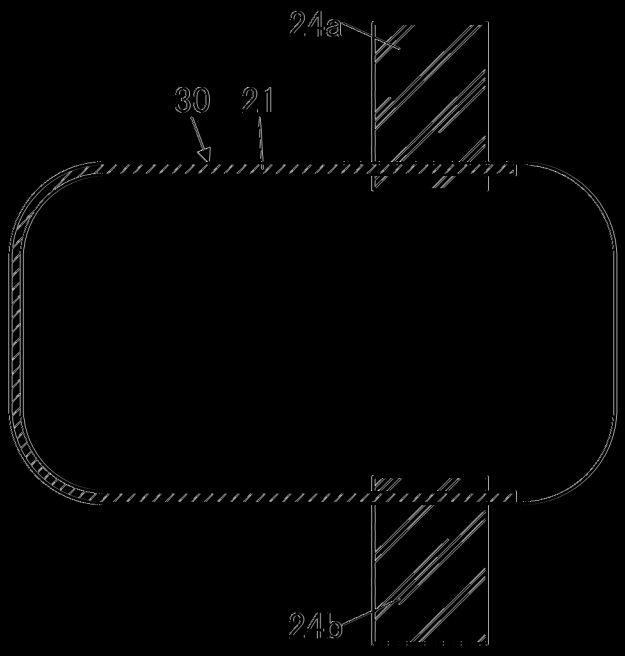


圖8A

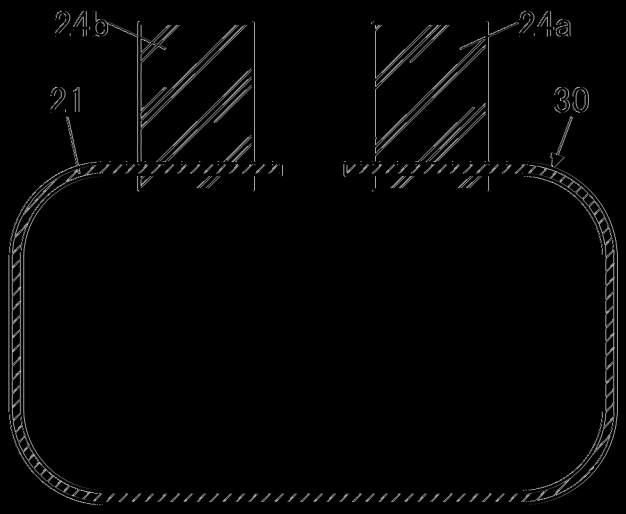


圖8B

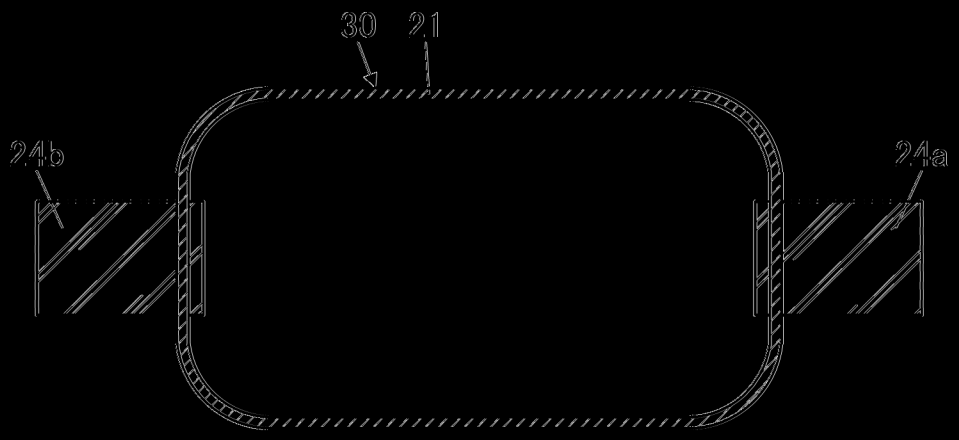


圖8C

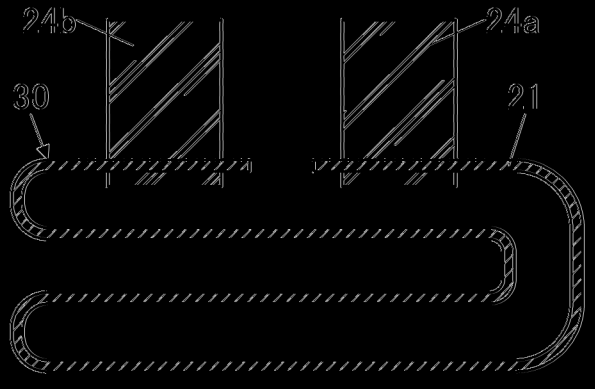


圖8D

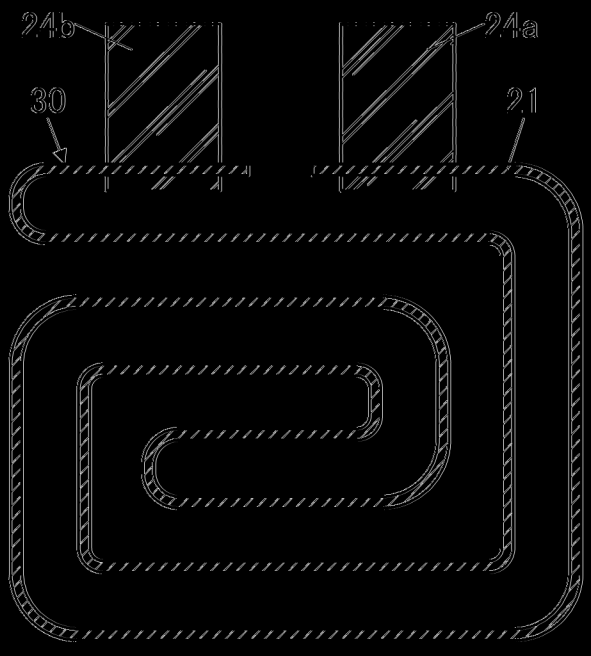


圖8E

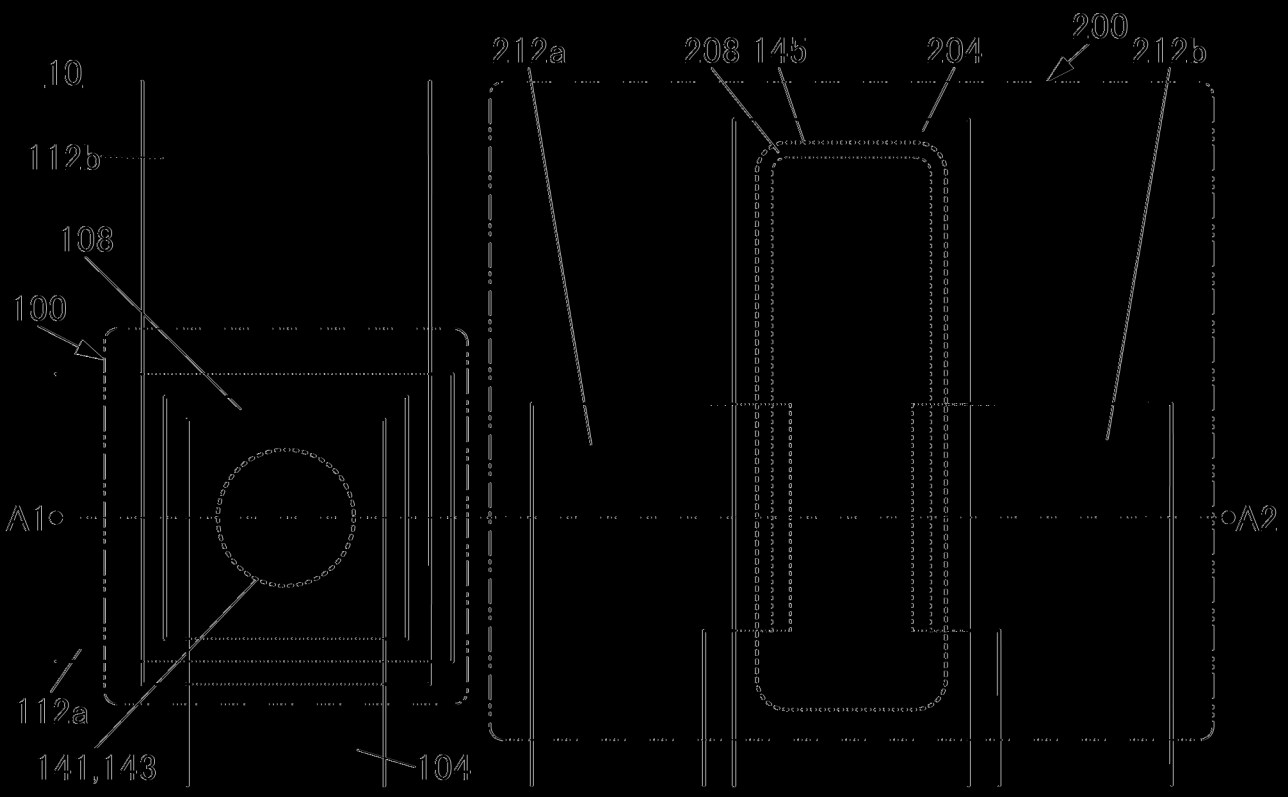

10
112b
108
100
A1
112a
141,143
104
212a
208
145
204
200
212b
A2

圖9A

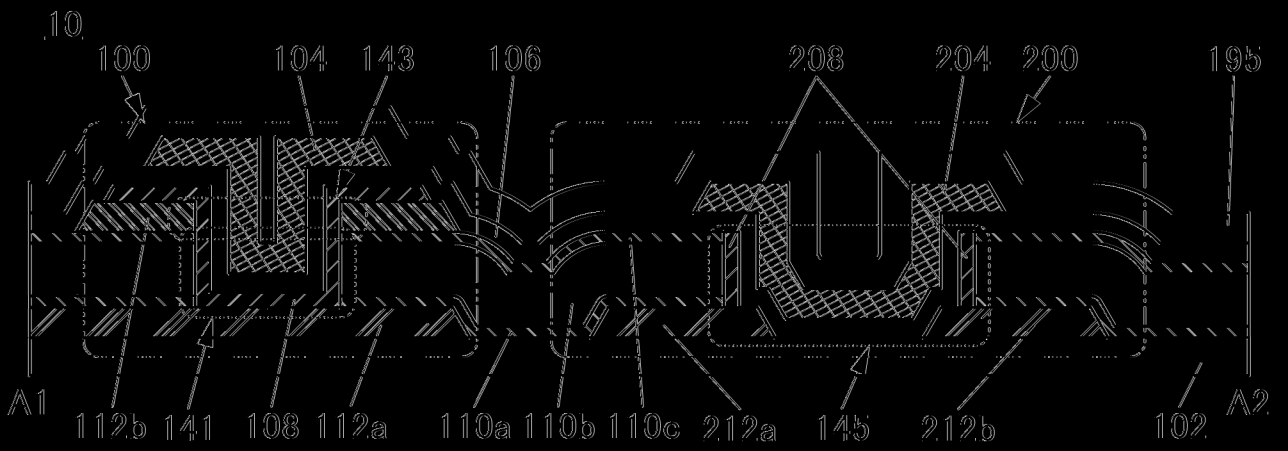

10
100
104
143
106
208
204
200
195
A1
112b
141
108
112a
110a
110b
110c
212a
145
212b
102
A2

圖9B

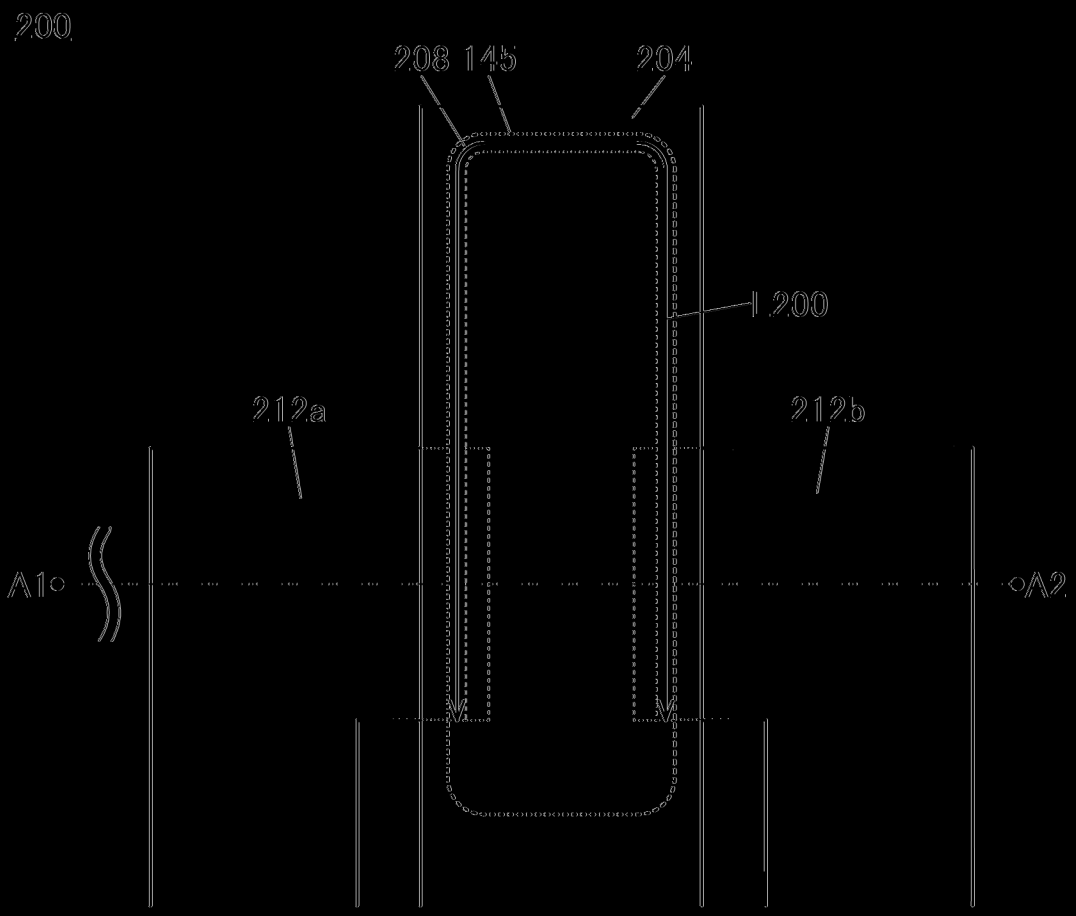

200
208
145
204
1200
212a
212b
A1
A2
W

圖 10A

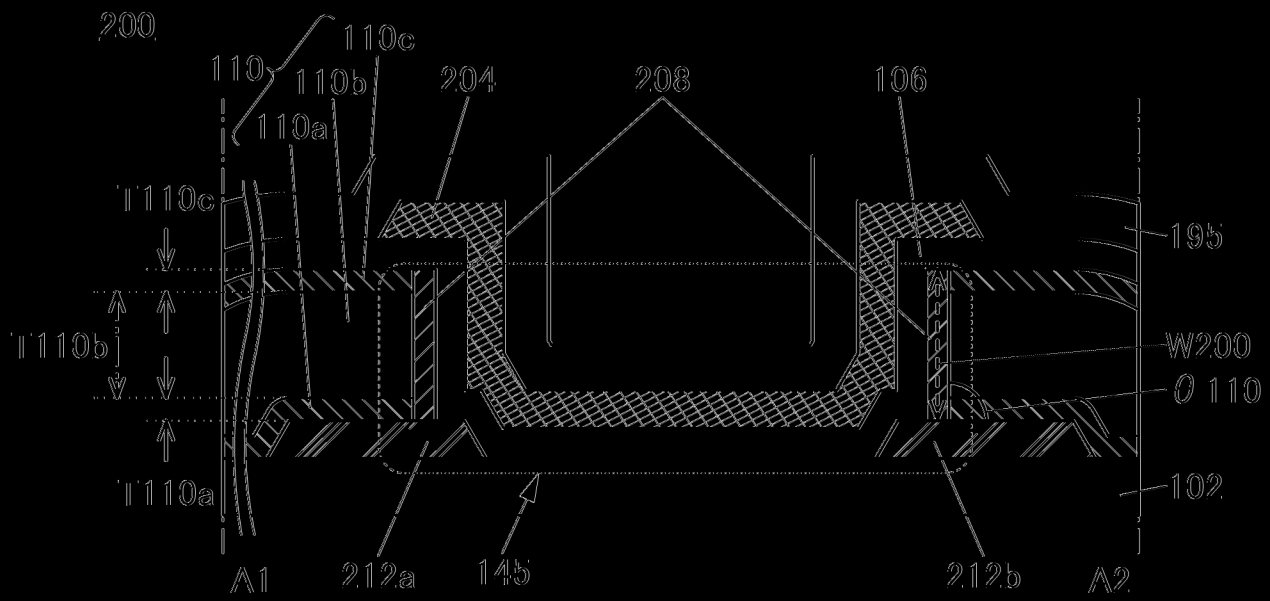

200
110
110c
110b
110a
204
208
106
195
W200
O 110
102
T110c
T110b
T110a
A1
212a
145
212b
A2

圖 10B

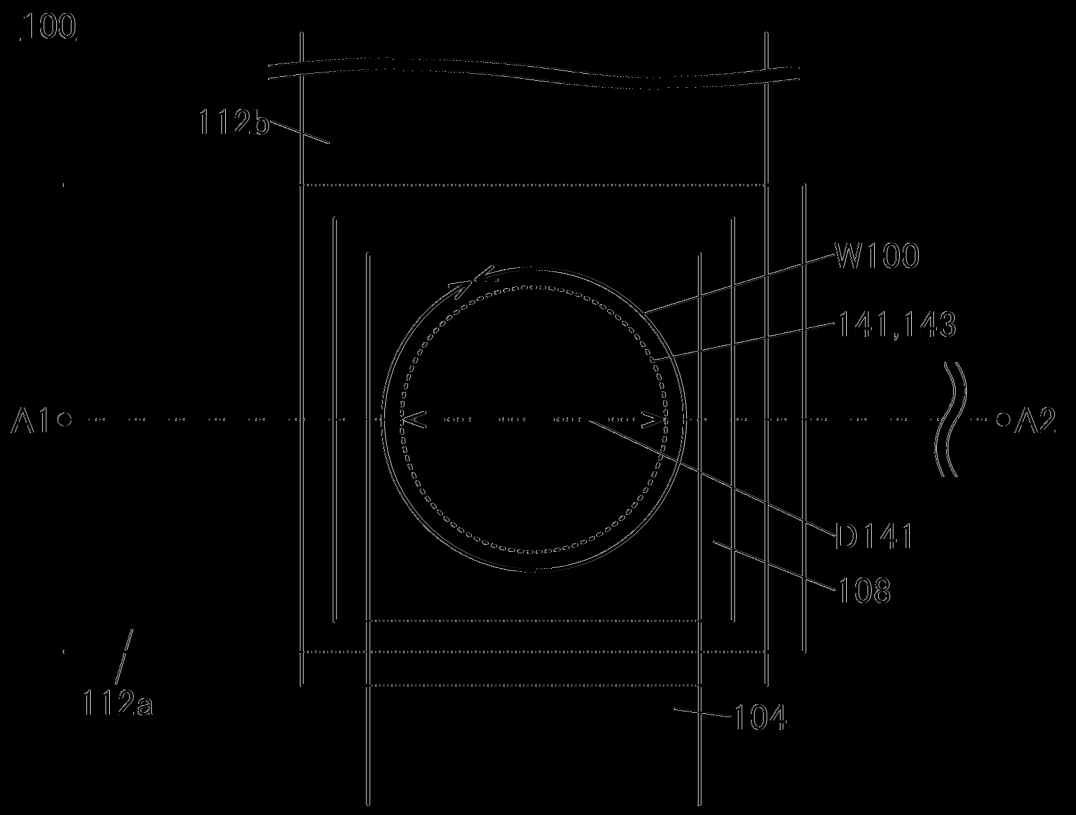

100
112b
W100
141,143
A1
A2
D141
108
112a
104

圖 11A

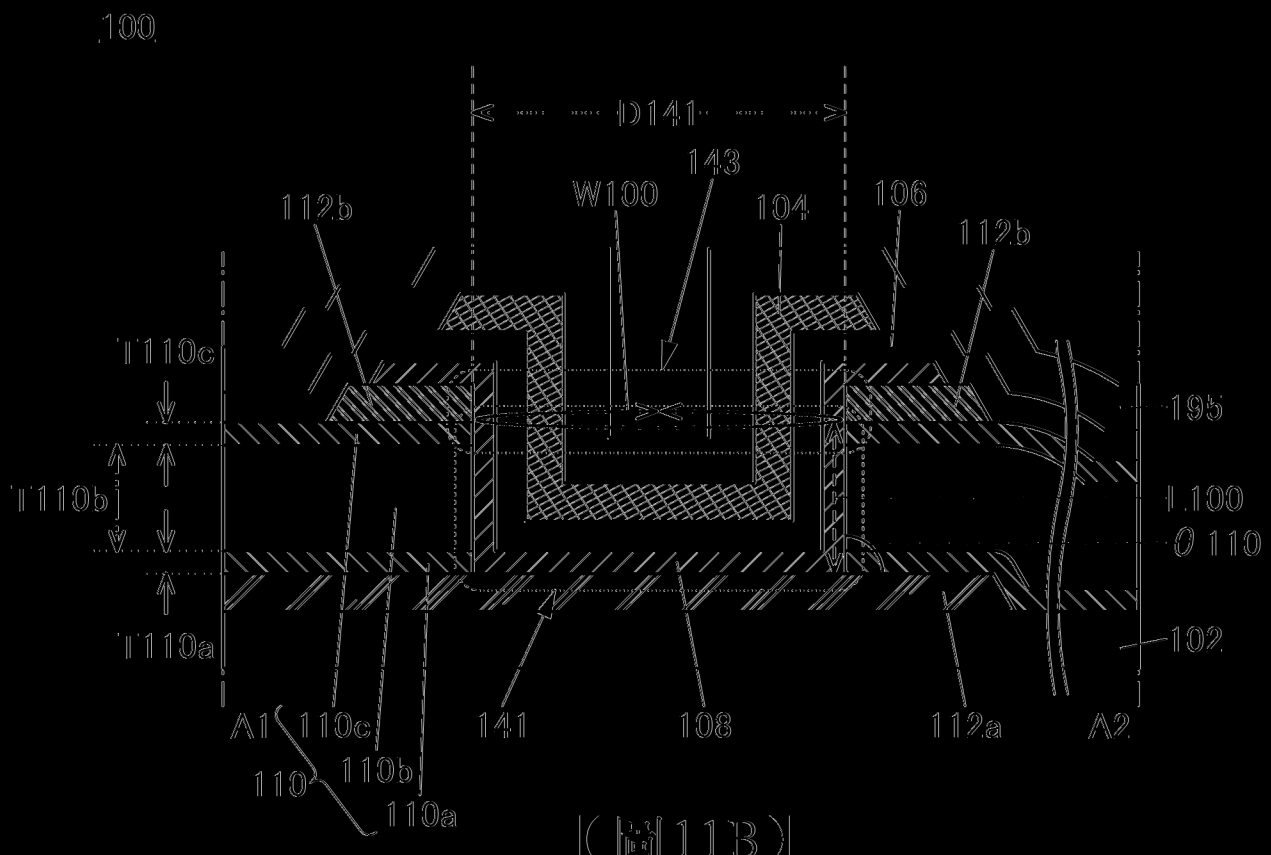

100
D141
143
112b
W100
104
106
112b
T110c
T110b
T110a
195
T100
O 110
102
A1
110c
141
108
112a
A2
110
110b
110a

圖 11B

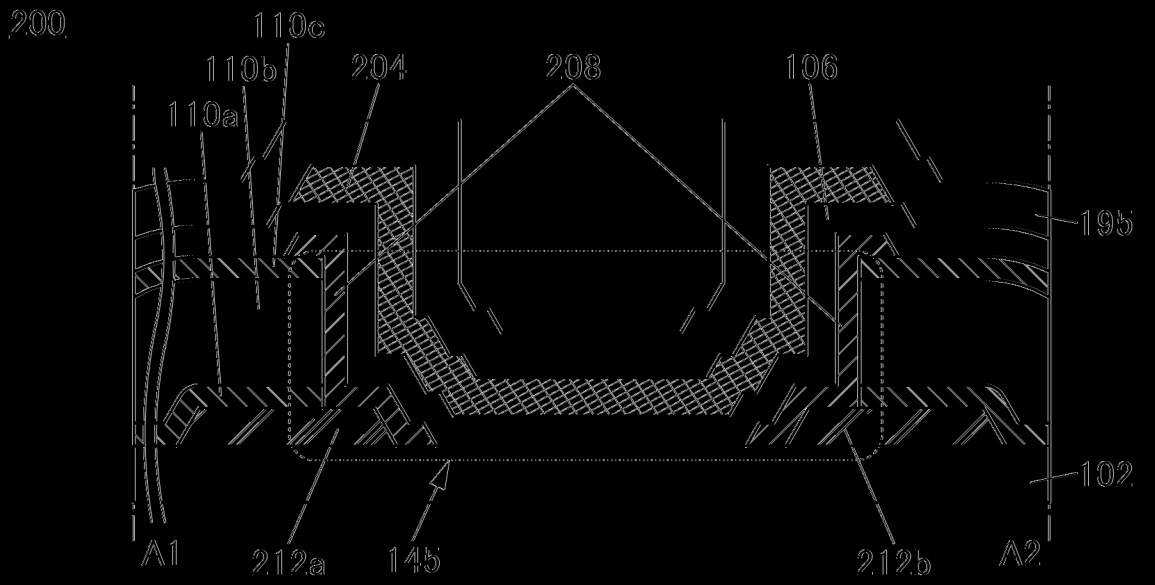


圖 12A

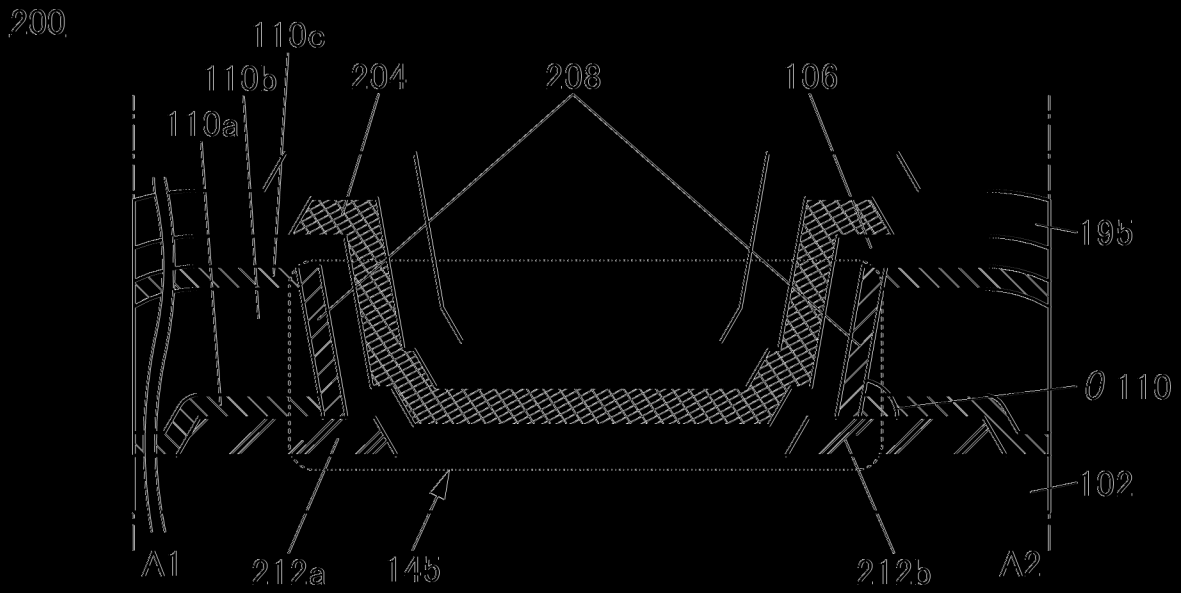


圖 12B

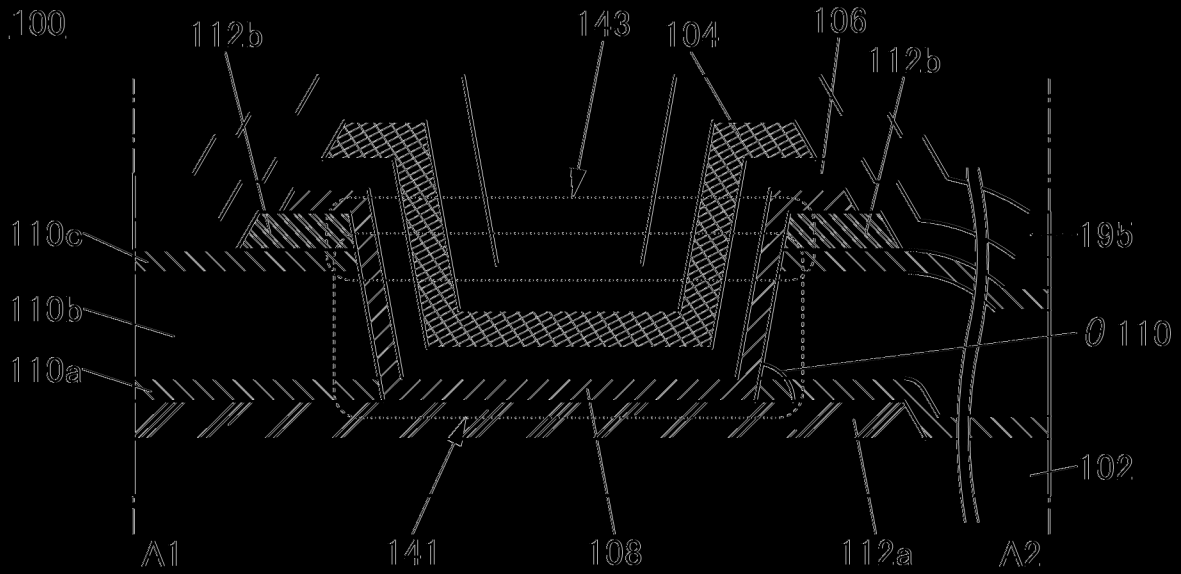


圖 12C

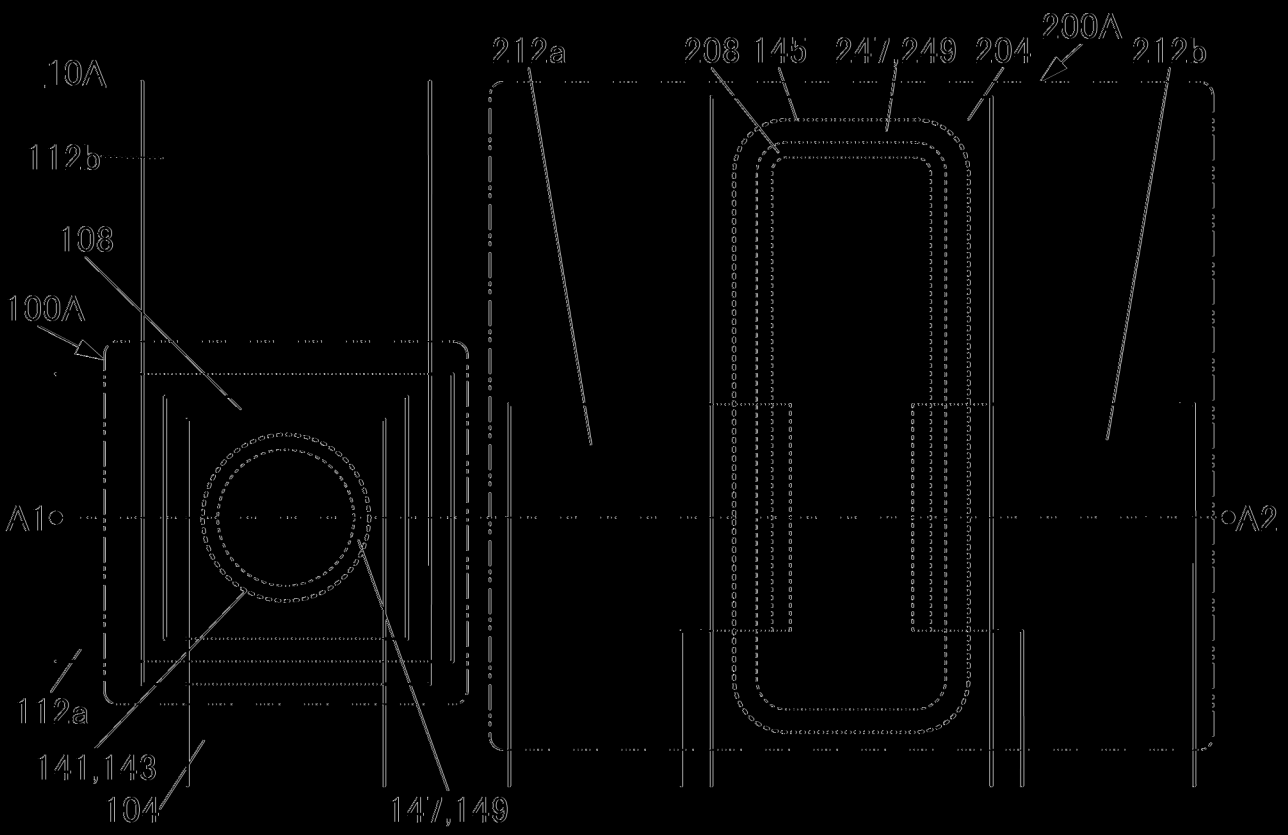

10A
112b
108
100A
A1
112a
141,143
104
147,149
212a
208
145
247,249
204
200A
212b
A2

圖 13A

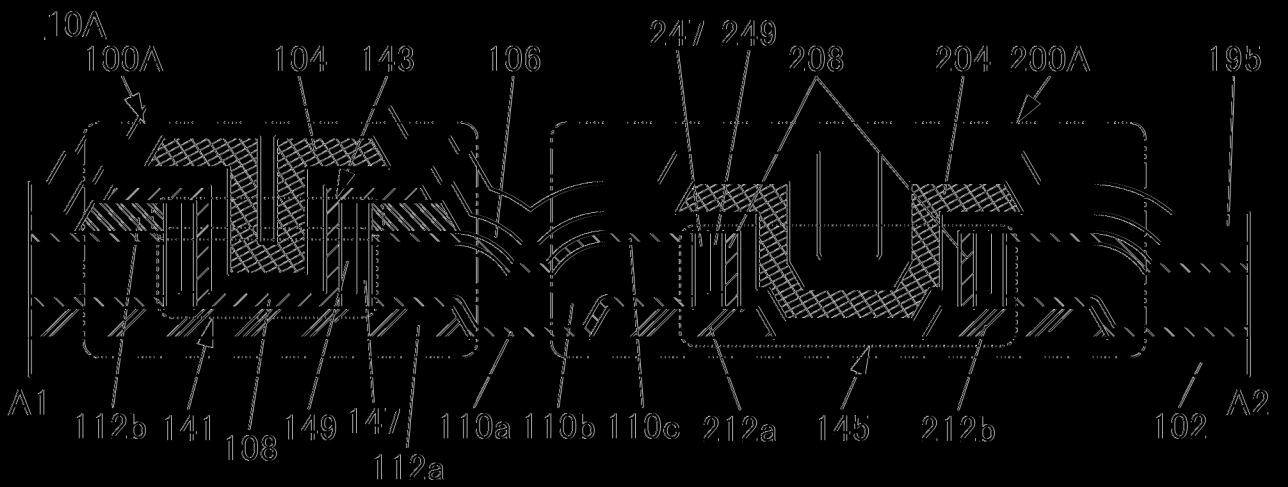

10A
100A
104
143
106
247
249
208
204
200A
195
A1
112b
141
108
149
147
112a
110a
110b
110c
212a
145
212b
102
A2

圖 13B

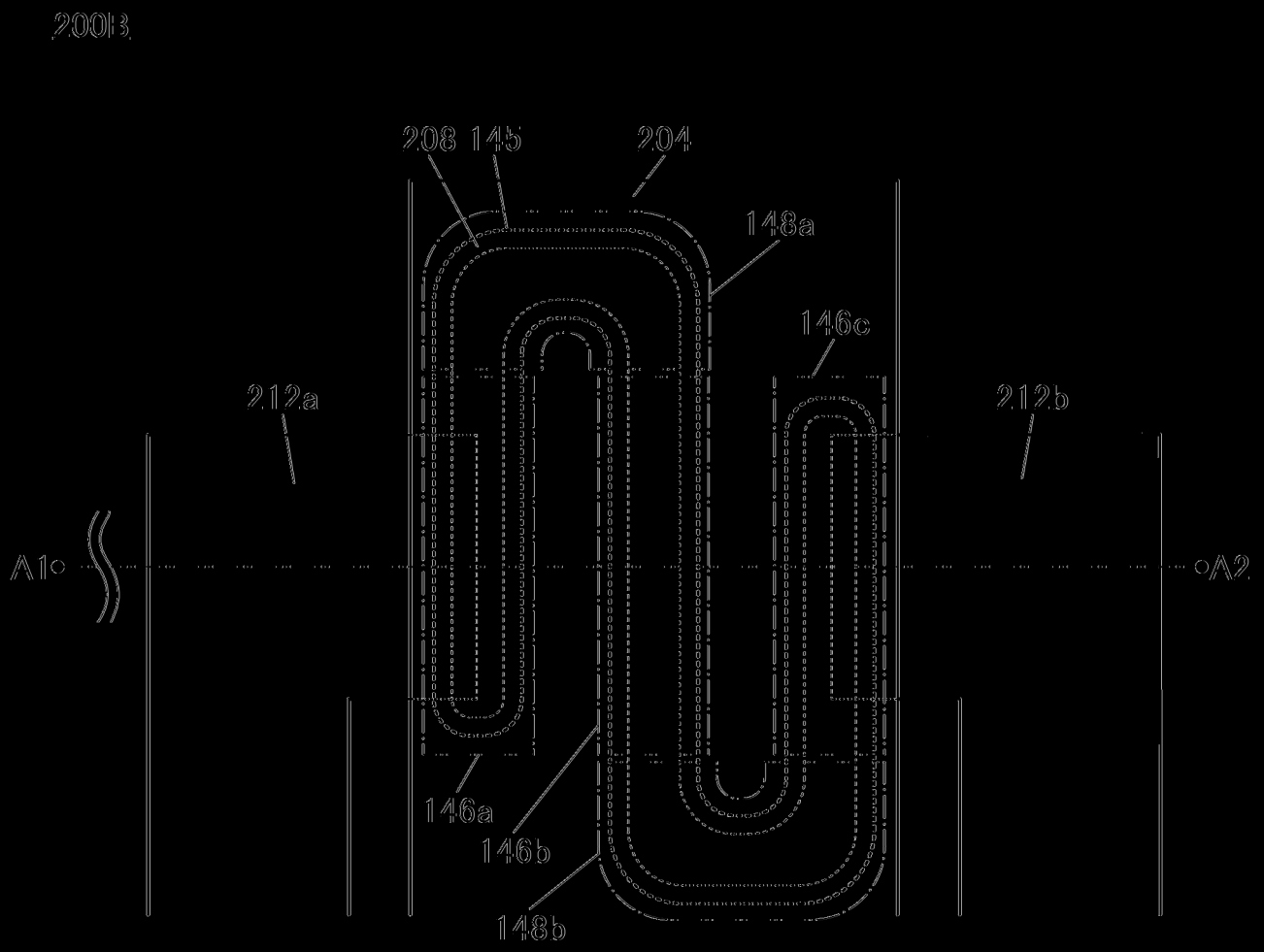

200B
208
145
204
148a
146c
212a
212b
A1
A2
146a
146b
148b

圖 14A

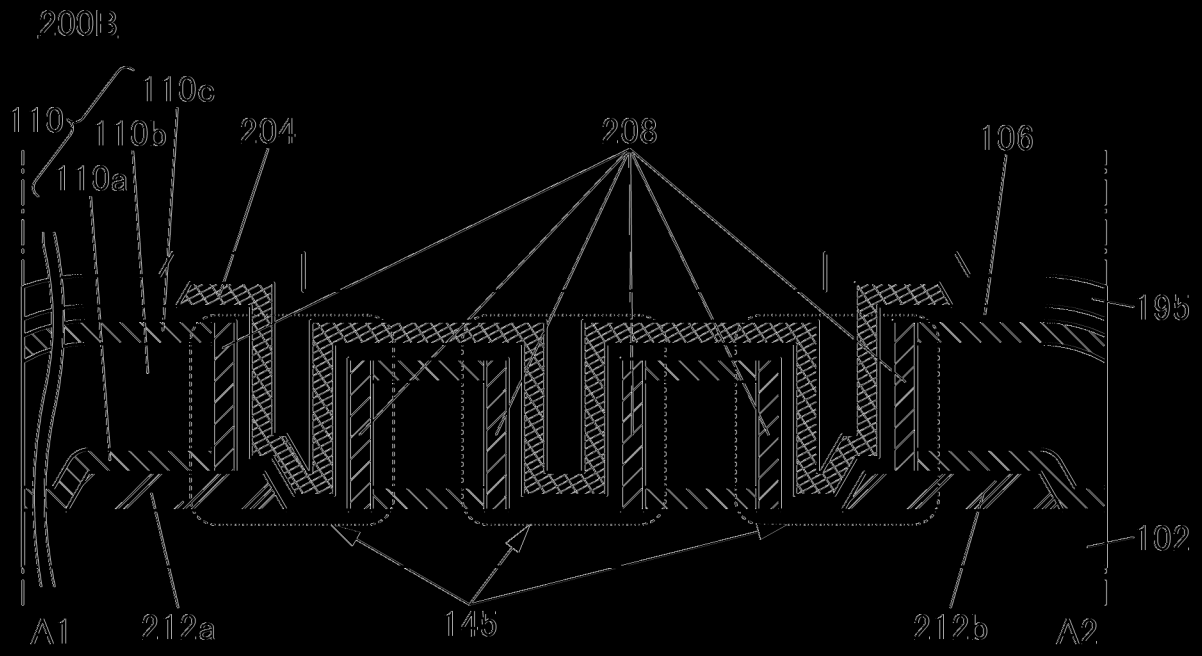

200B
110c
110
110b
204
208
106
110a
195
102
A1
212a
145
212b
A2

圖 14B

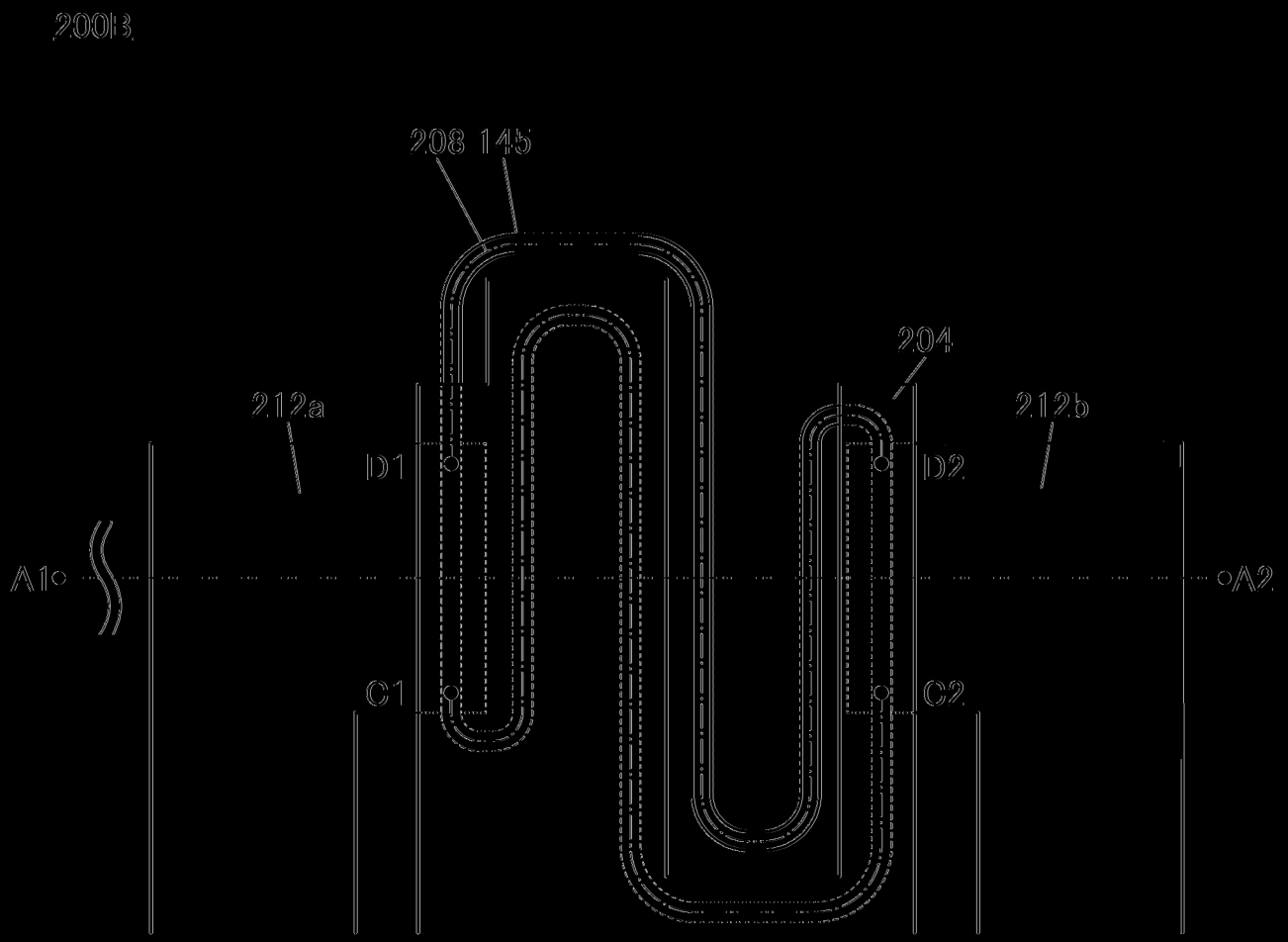

200B
208
145
204
212a
212b
D1
D2
A1
A2
C1
C2

圖 15A

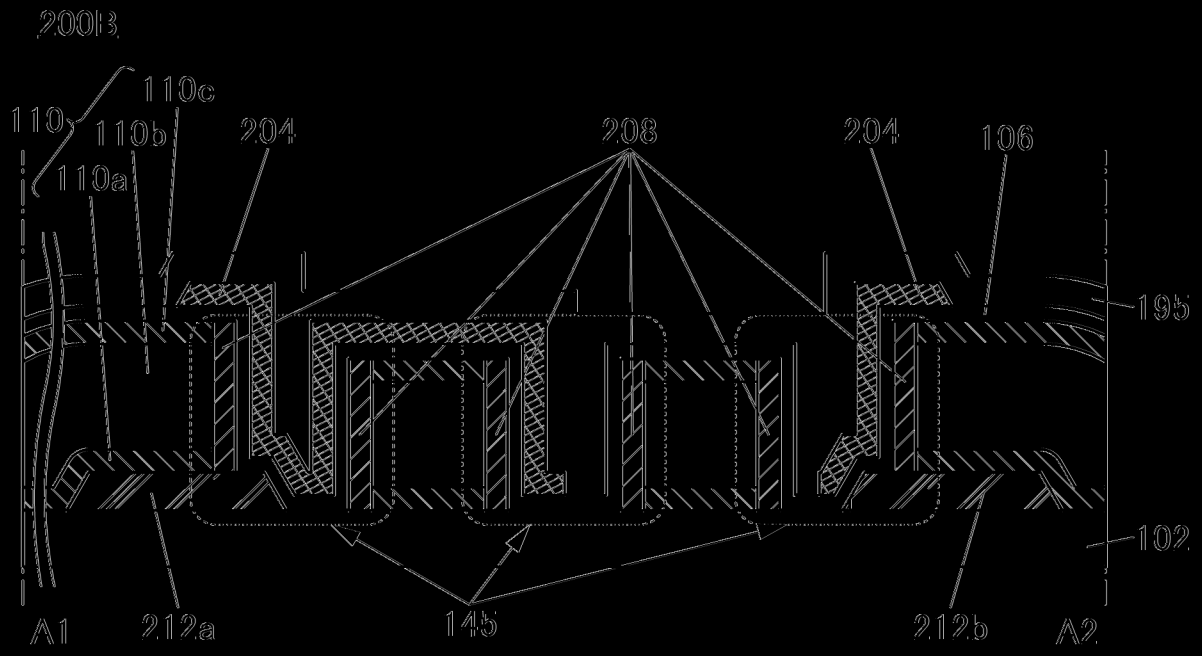

200B
110
110c
110b
110a
204
208
204
106
195
102
A1
212a
145
212b
A2

圖 15B

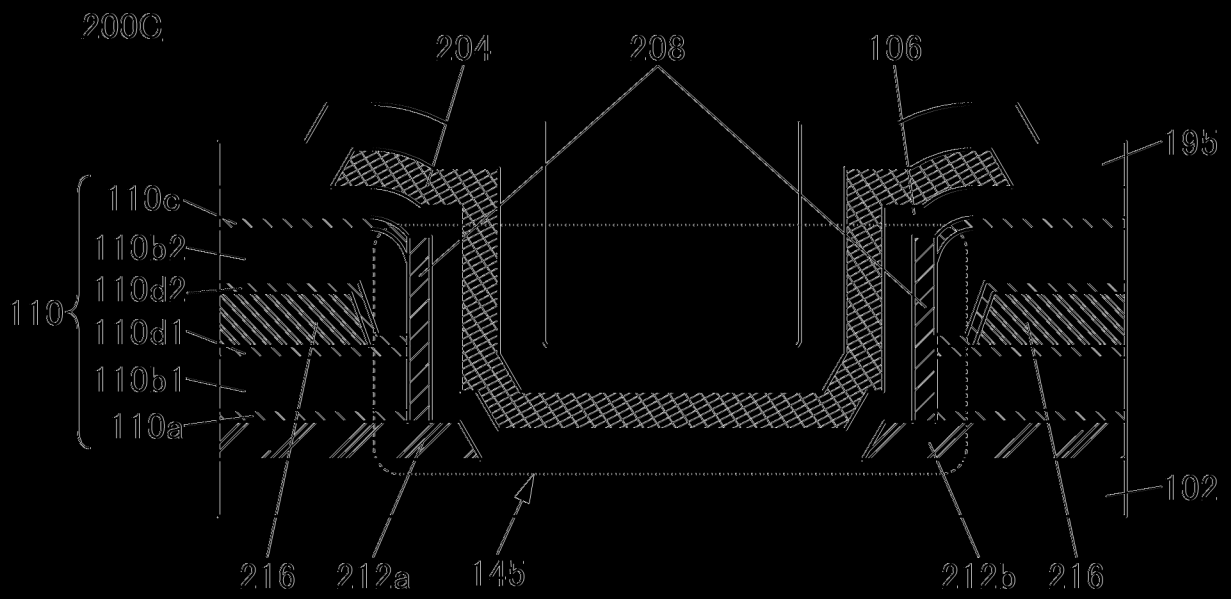

200C
204
208
106
195
110c
110b2
110d2
110
110d1
110b1
110a
102
216
212a
145
212b
216

圖 16A

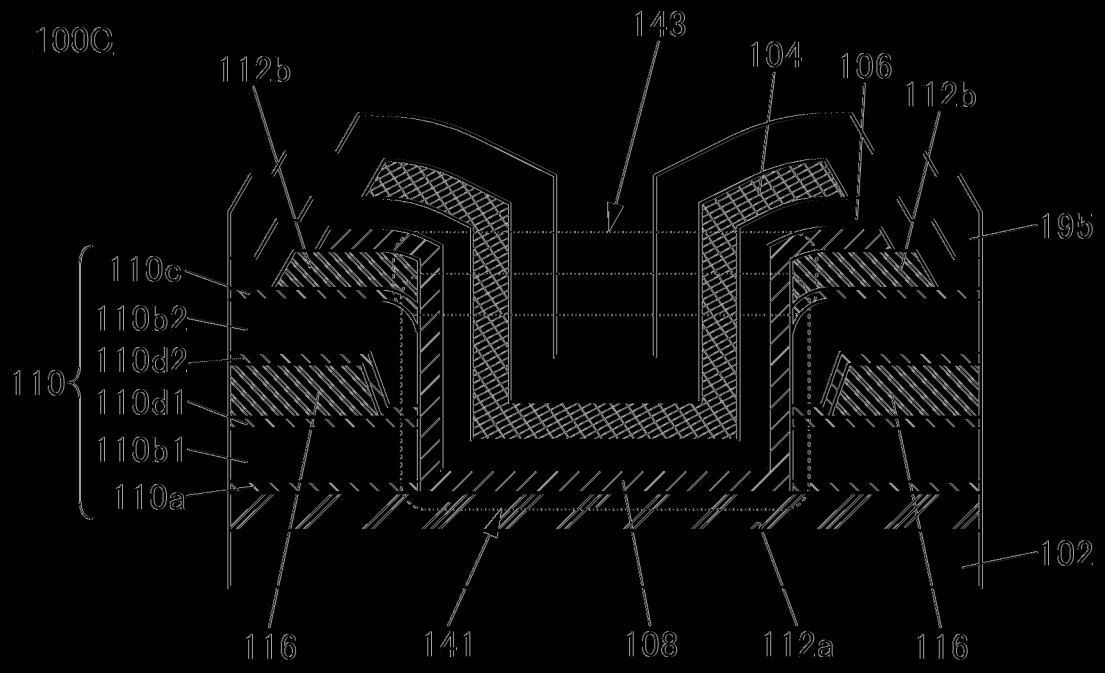

100C
143
112b
104
106
112b
195
110c
110b2
110d2
110
110d1
110b1
110a
102
116
141
108
112a
116

圖 16B

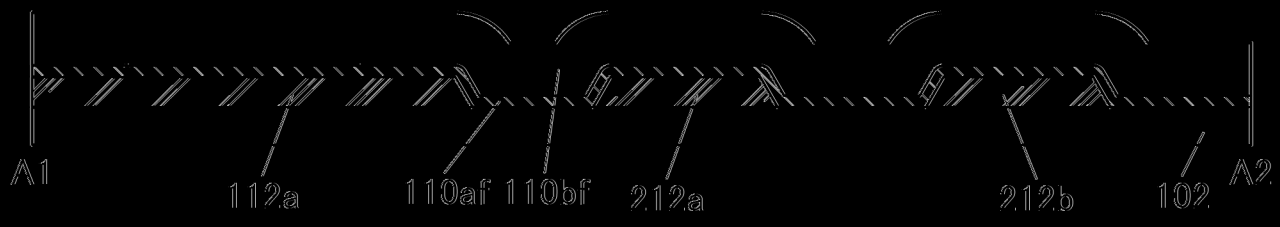


圖17A

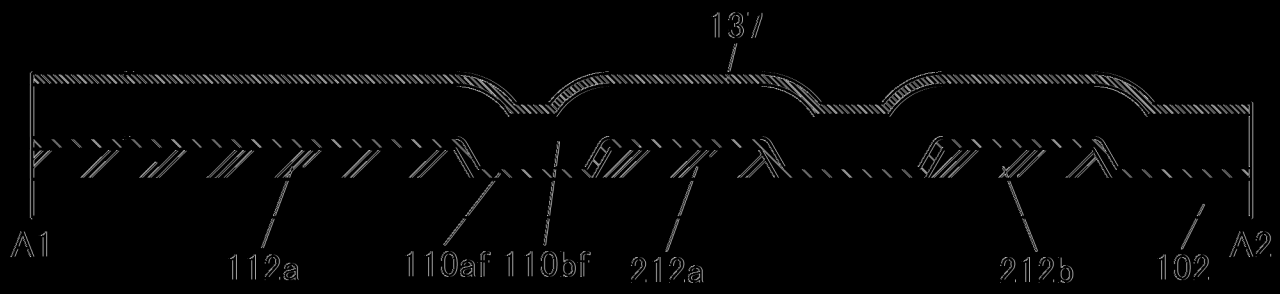


圖17B

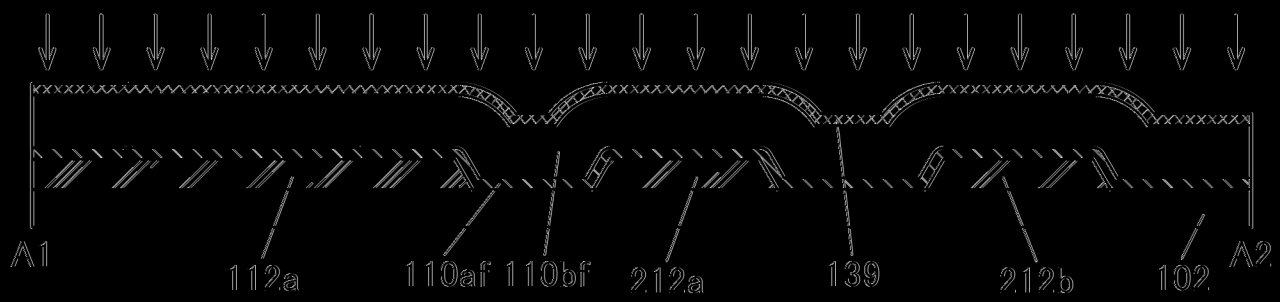


圖17C

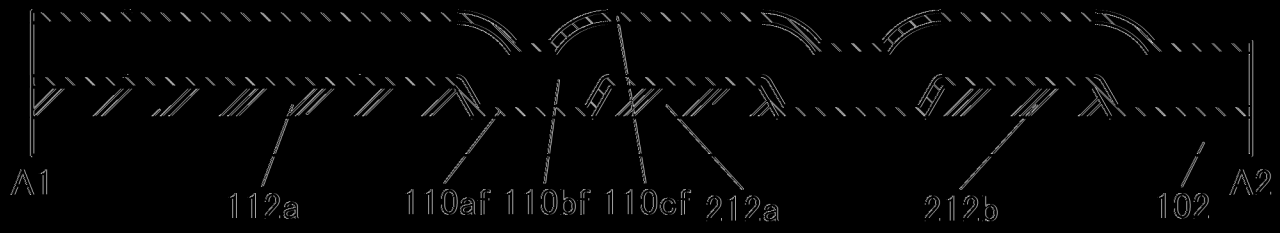


圖17D

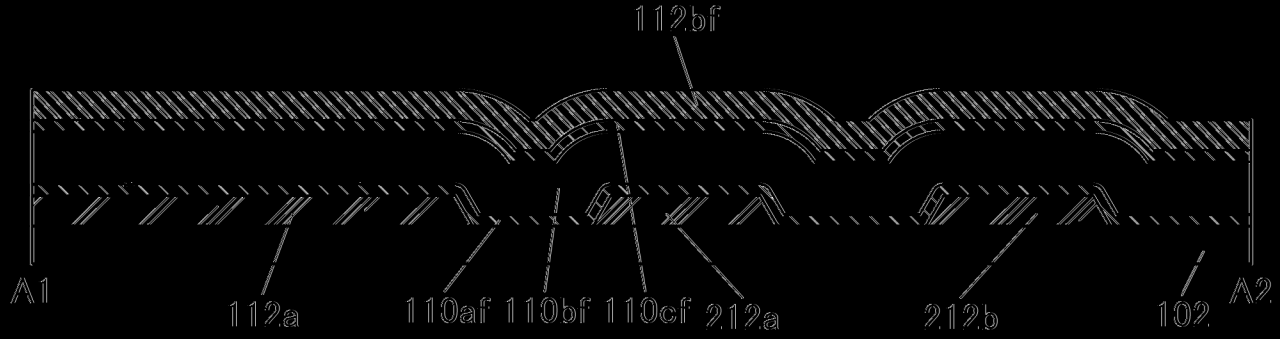


圖17E



圖 18A

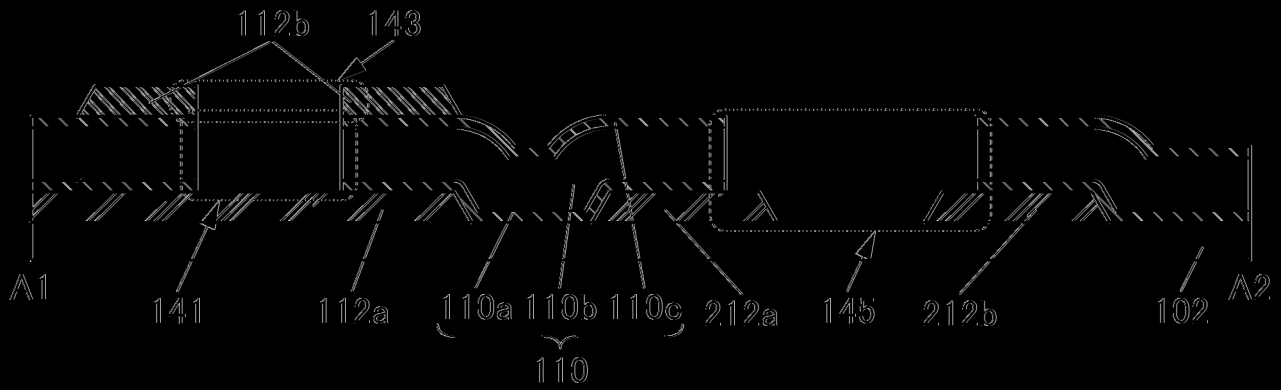


圖 18B



圖 18C

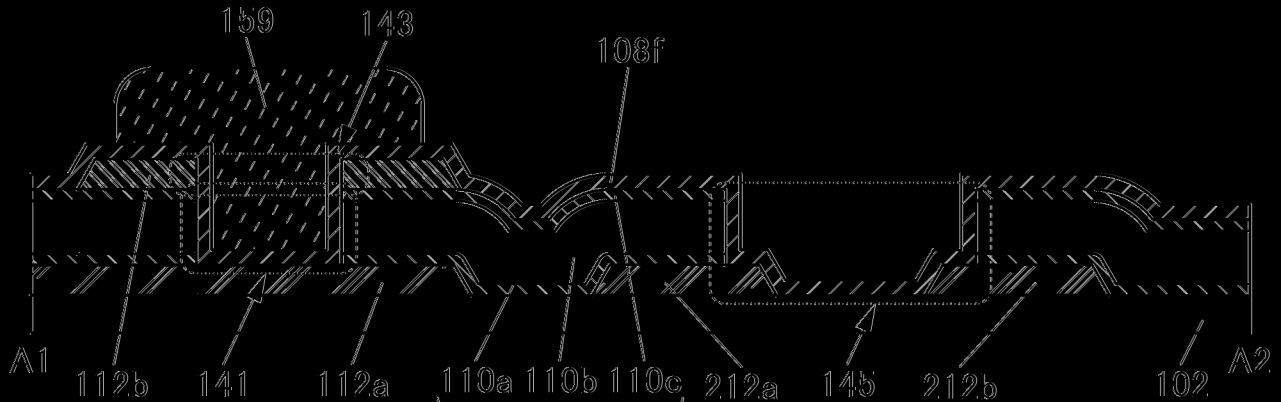


圖 18D

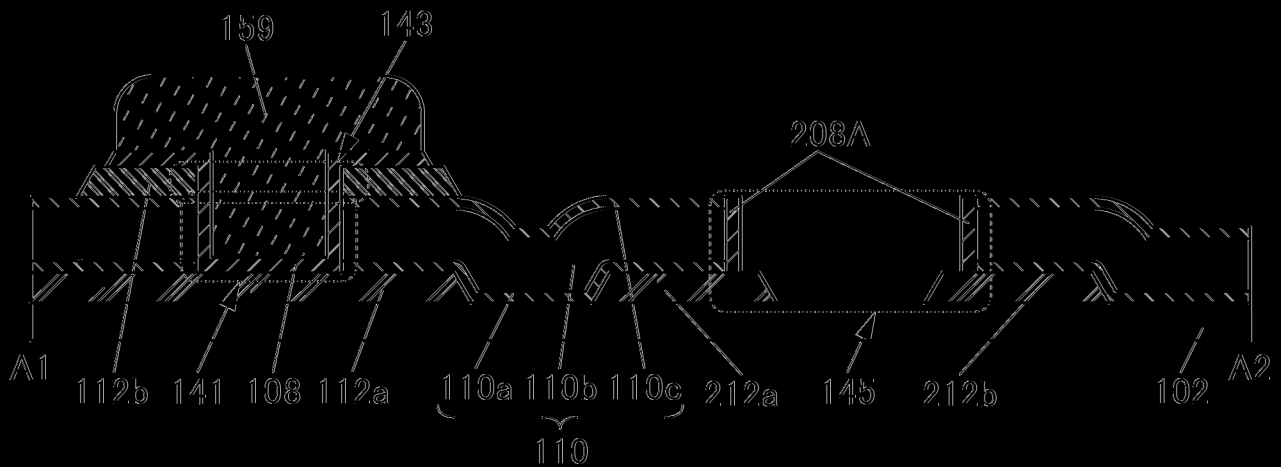


圖 19A

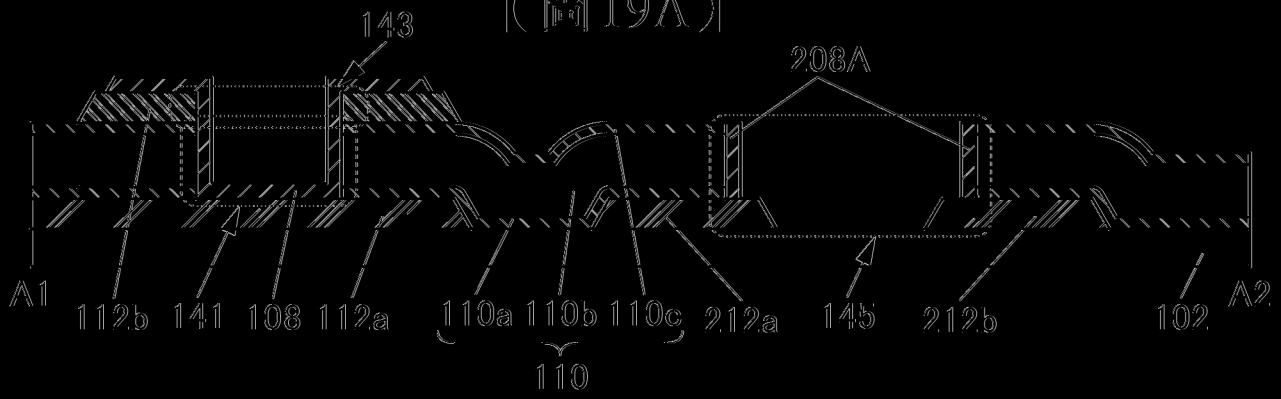


圖 19B

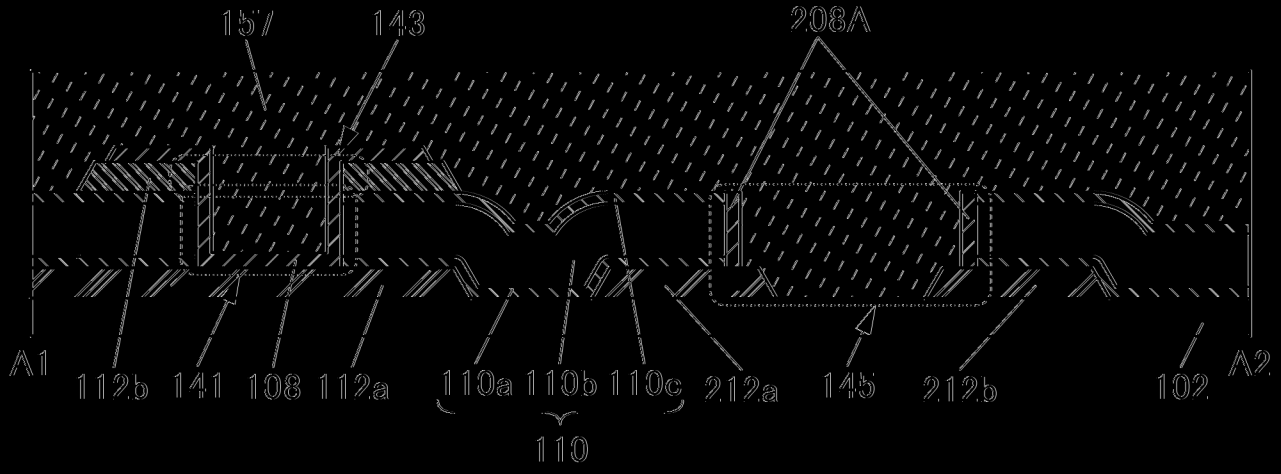


圖 19C



圖 19D

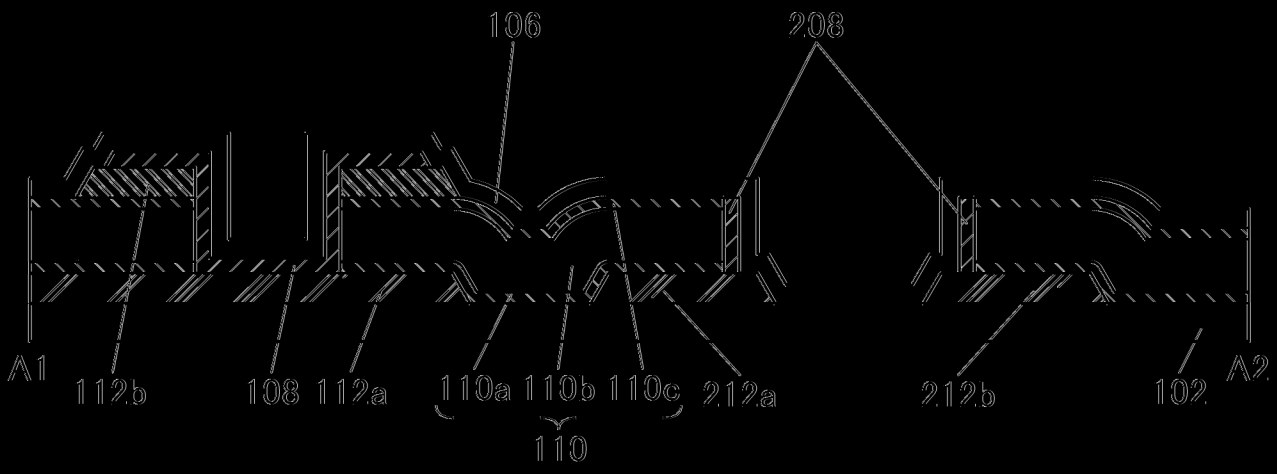

106
208
A1
112b
108
112a
110a
110b
110c
212a
212b
102
A2
110

圖 20A

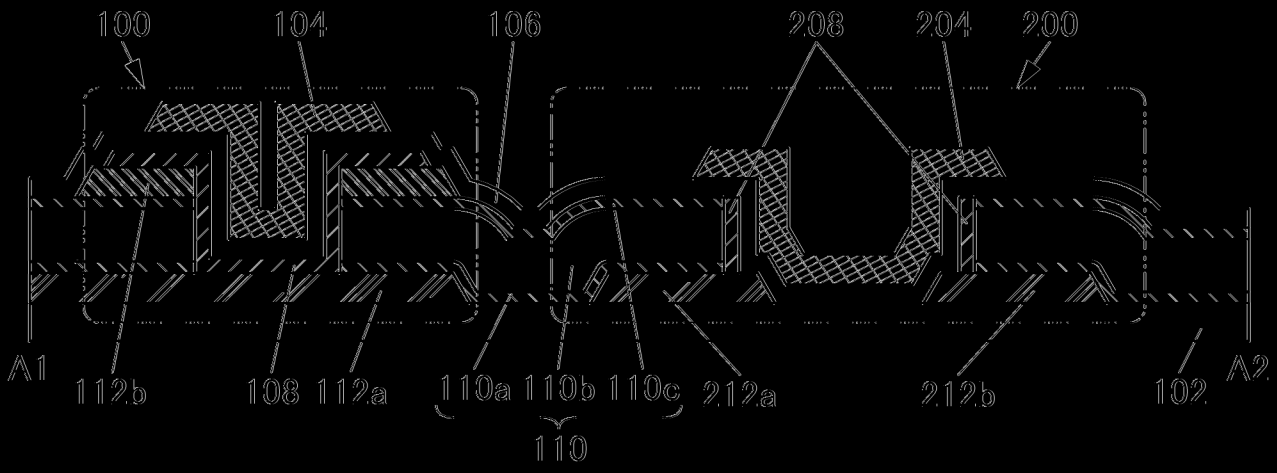

100
104
106
208
204
200
A1
112b
108
112a
110a
110b
110c
212a
212b
102
A2
110

圖 20B

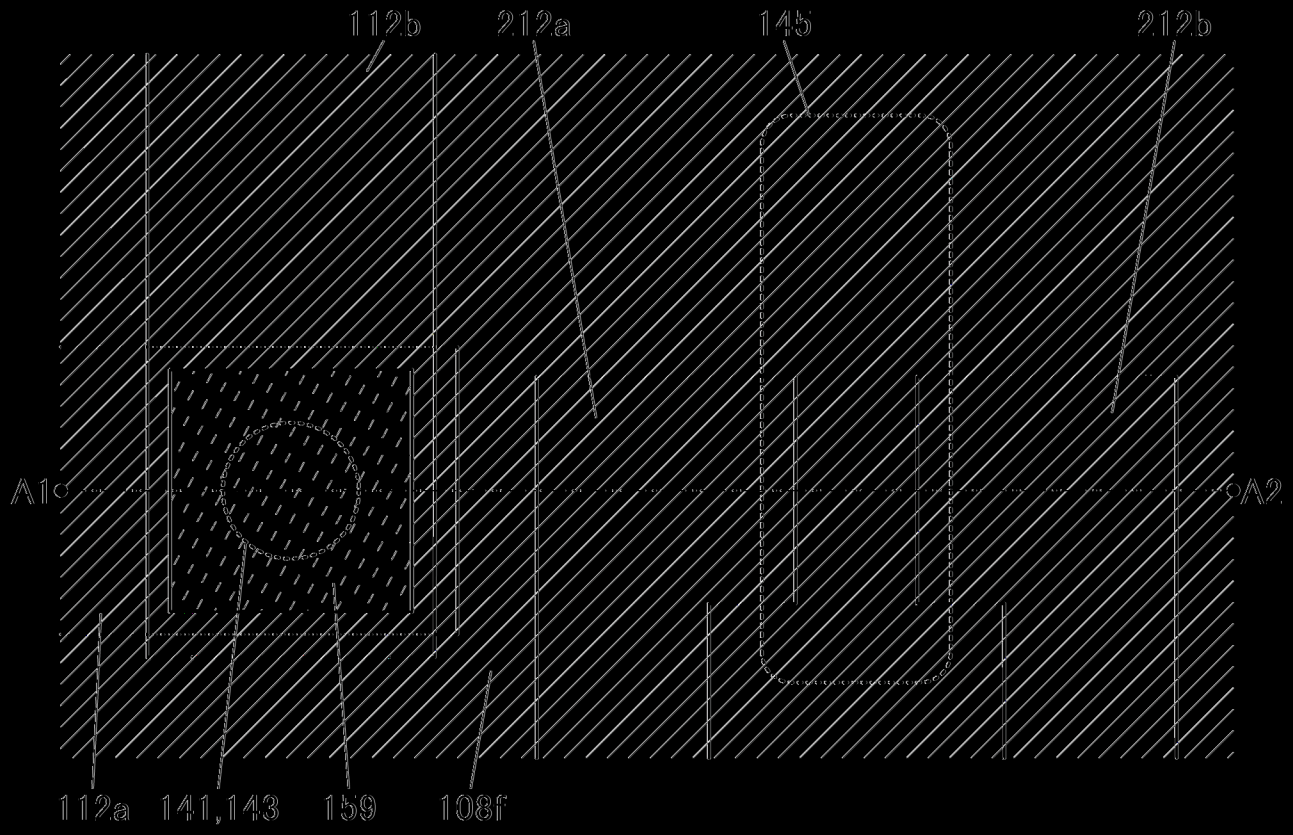

112b
212a
145
212b
A1
A2
112a
141,143
159
108f

圖21A

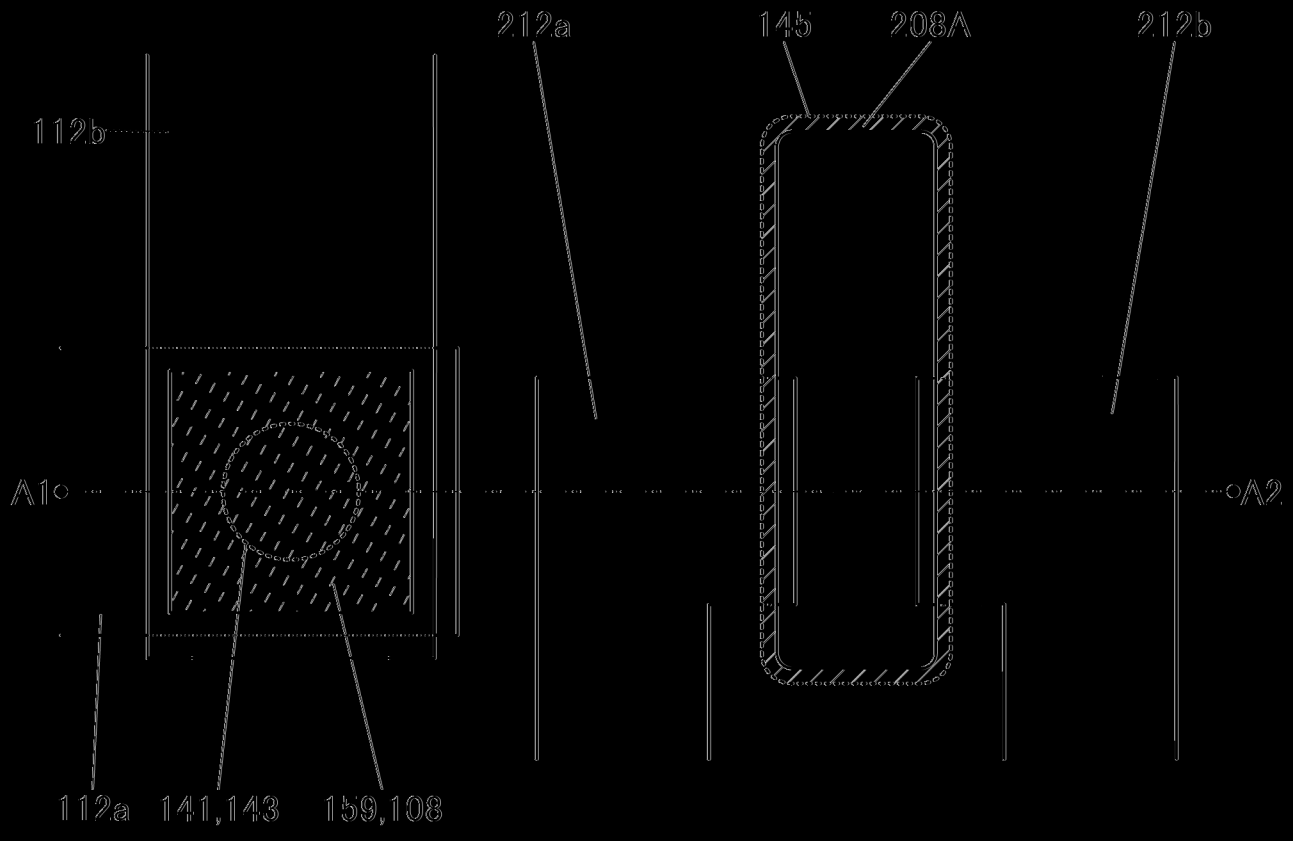

212a
145
208A
212b
112b
A1
A2
112a
141,143
159,108

圖21B

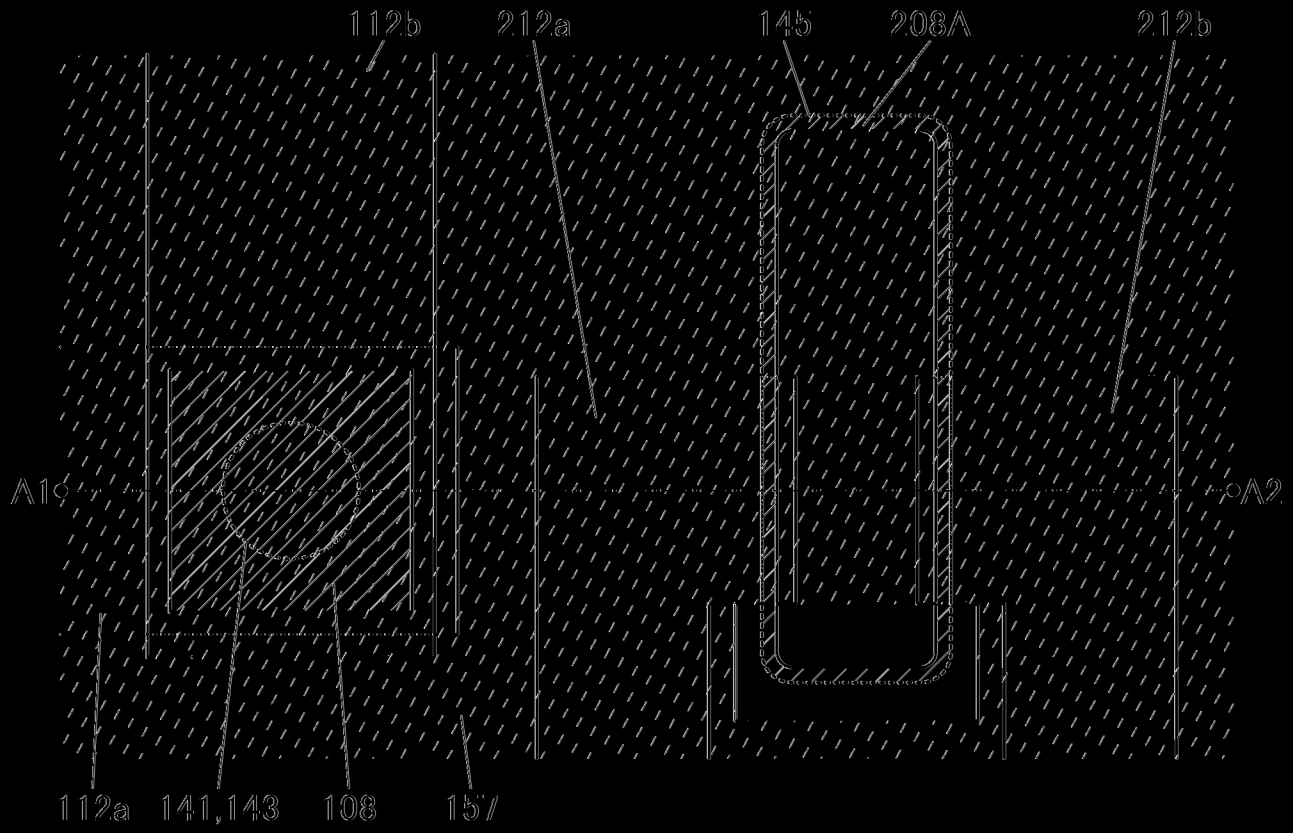

112b
212a
145
208A
212b
A1
A2
112a
141,143
108
157

圖22A

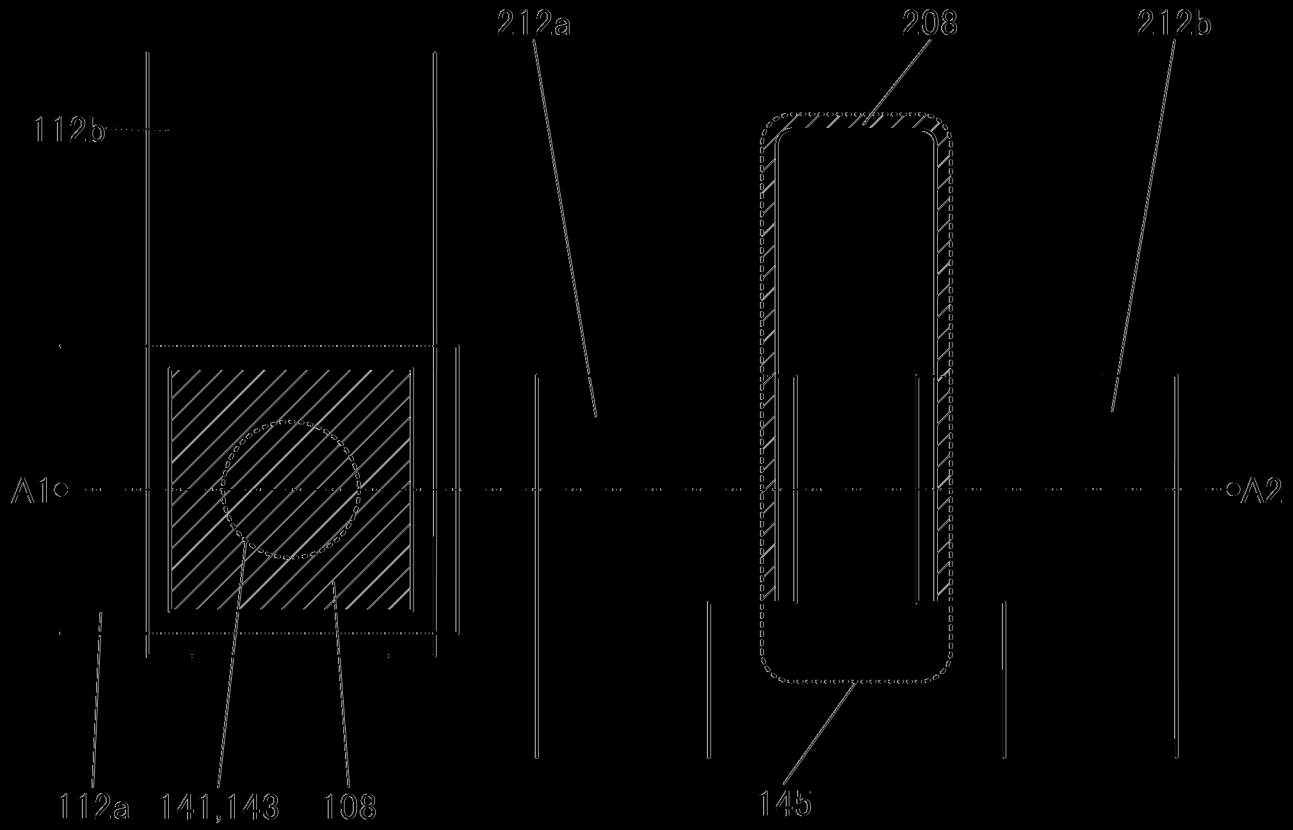

212a
208
212b
112b
A1
A2
112a
141,143
108
145

圖22B

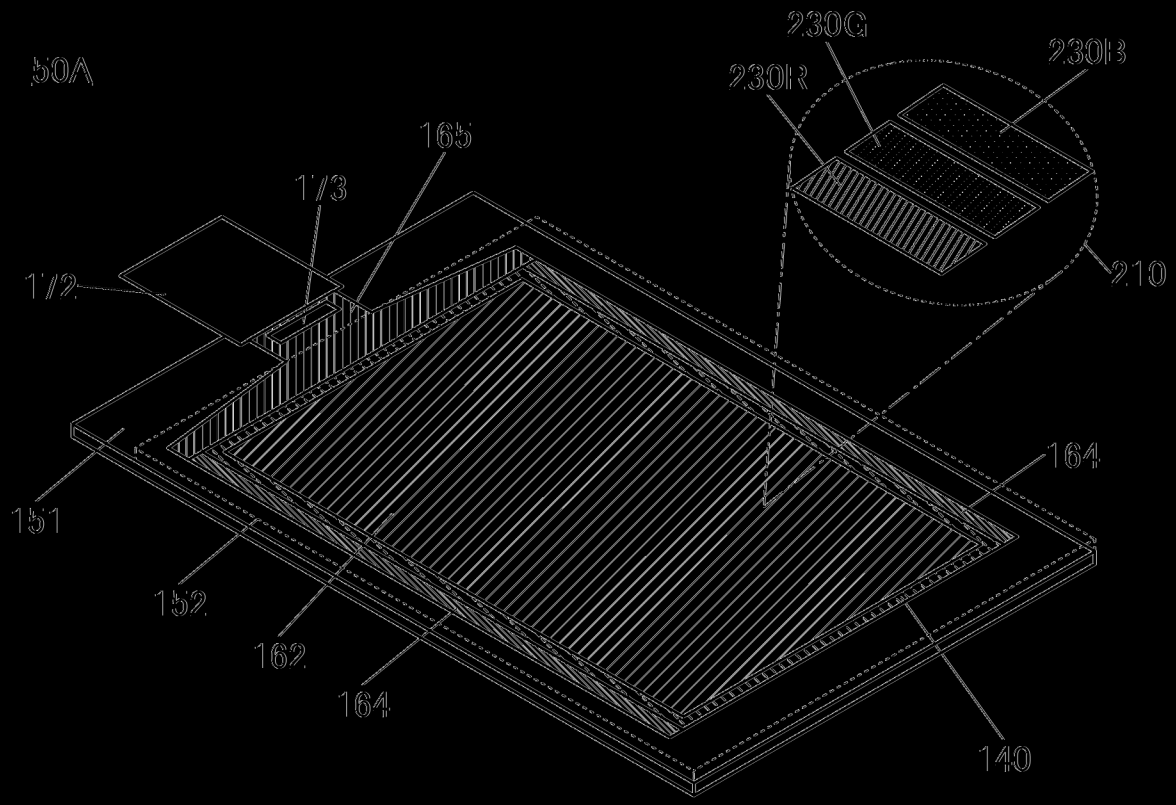

50A
230G
230B
230R
165
173
172
210
164
151
152
162
164
140

圖23A

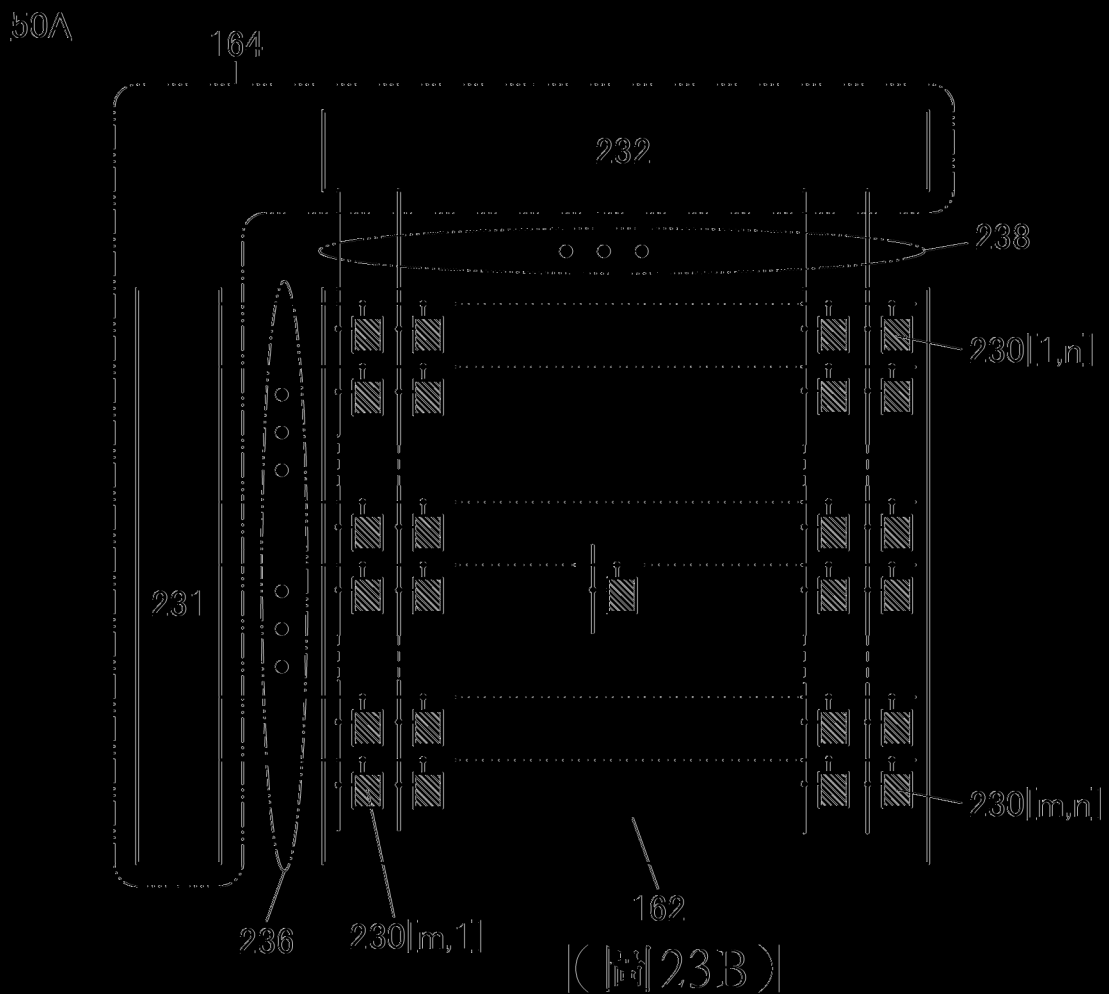
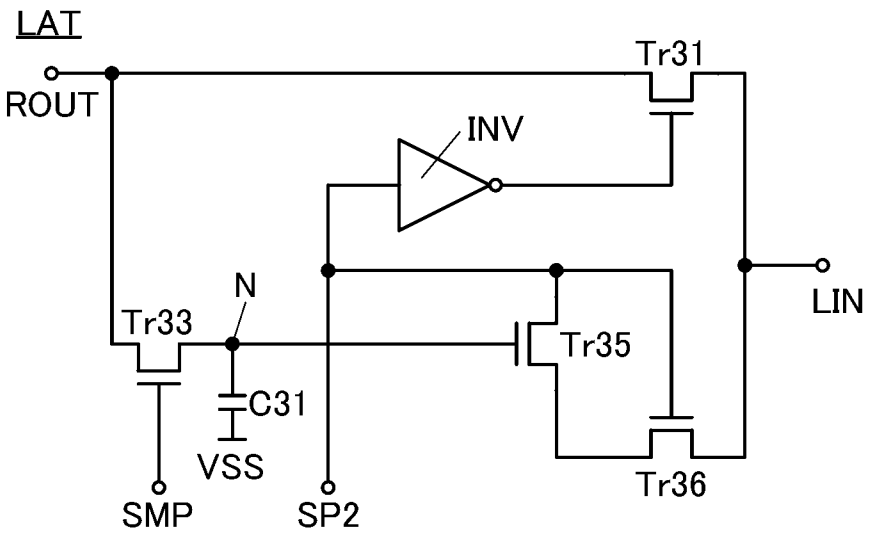
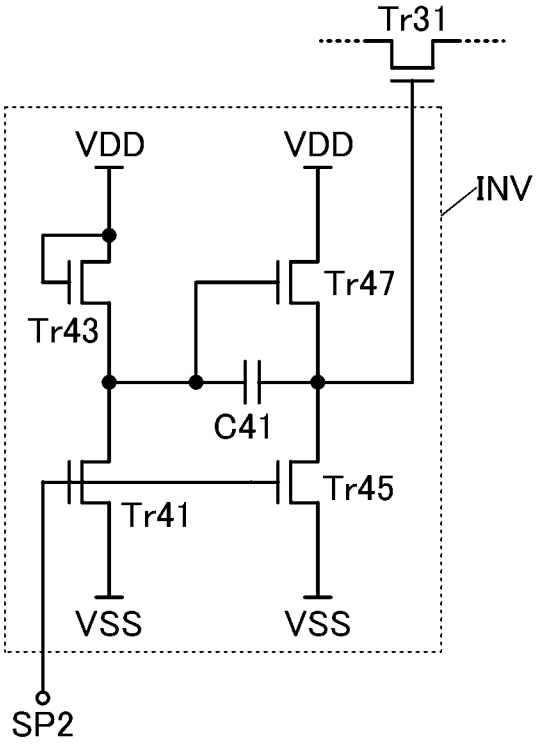

50A
164
232
238
230[1,n]
231
230[m,n]
236
230[m,1]
162

圖23B


LAT
ROUT
Tr31
INV
N
Tr33
Tr35
LIN
C31
VSS
Tr36
SMP
SP2

【圖24A】


Tr31
VDD
VDD
INV
Tr47
Tr43
C41
Tr45
Tr41
VSS
VSS
SP2

【圖24B】

S
A\O
V0
G
52A
53
523
520
230
6'
∇t1
VCOV
5'A
(圖25A)
(圖25B)
(圖25C)
d
22
23
24
25
26
27
28
29
30
31
32
33
34
35

235
234
233
232
231
230
220
210
523
522
521
520
510
500
410
400
300
200
100
52A

第 2(C) 圖

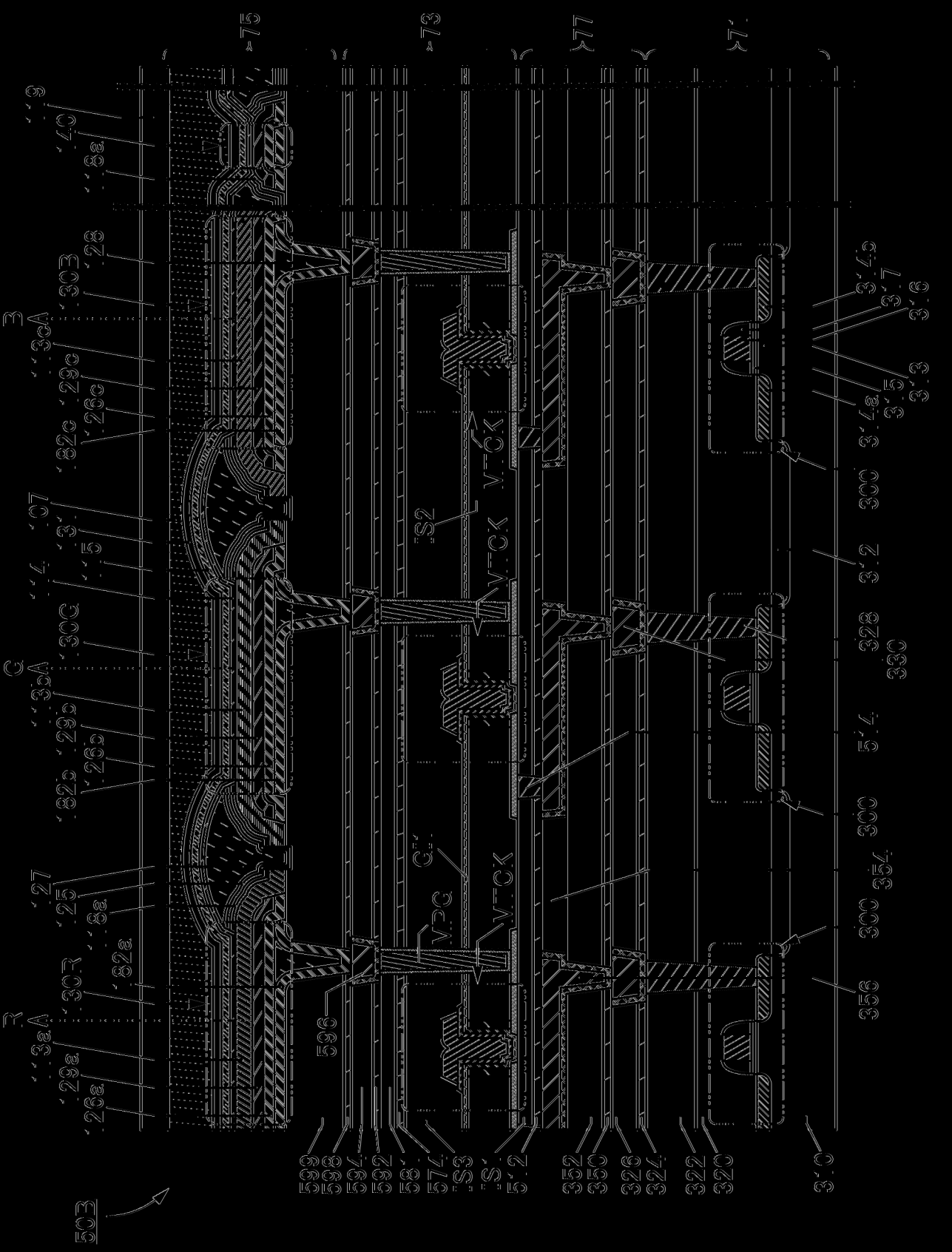


圖 27

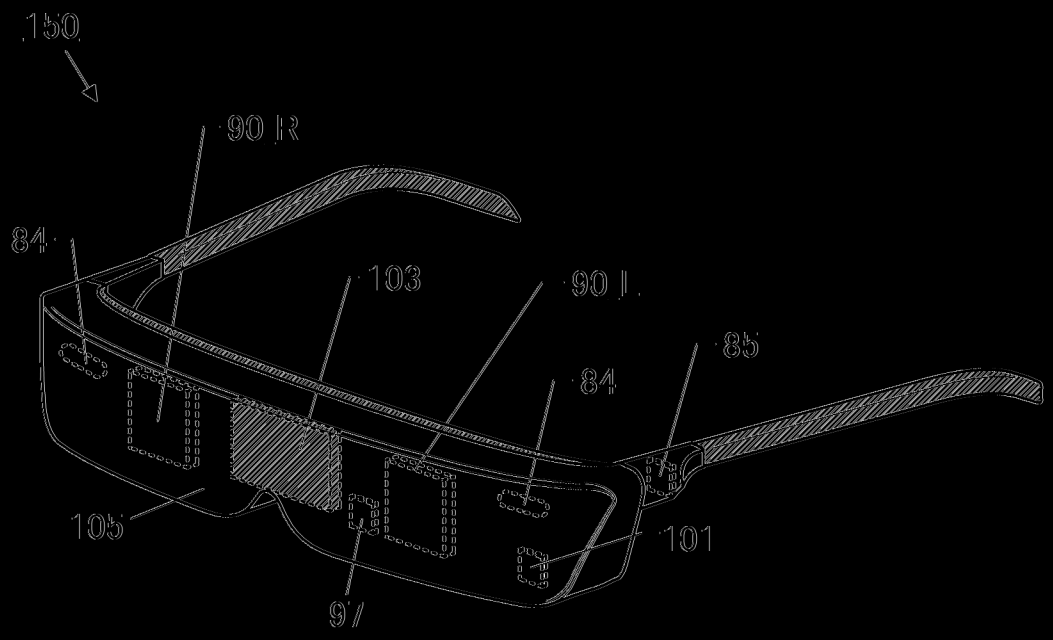

150
90 R
84
103
90 L
85
84
105
101
97

圖 28A

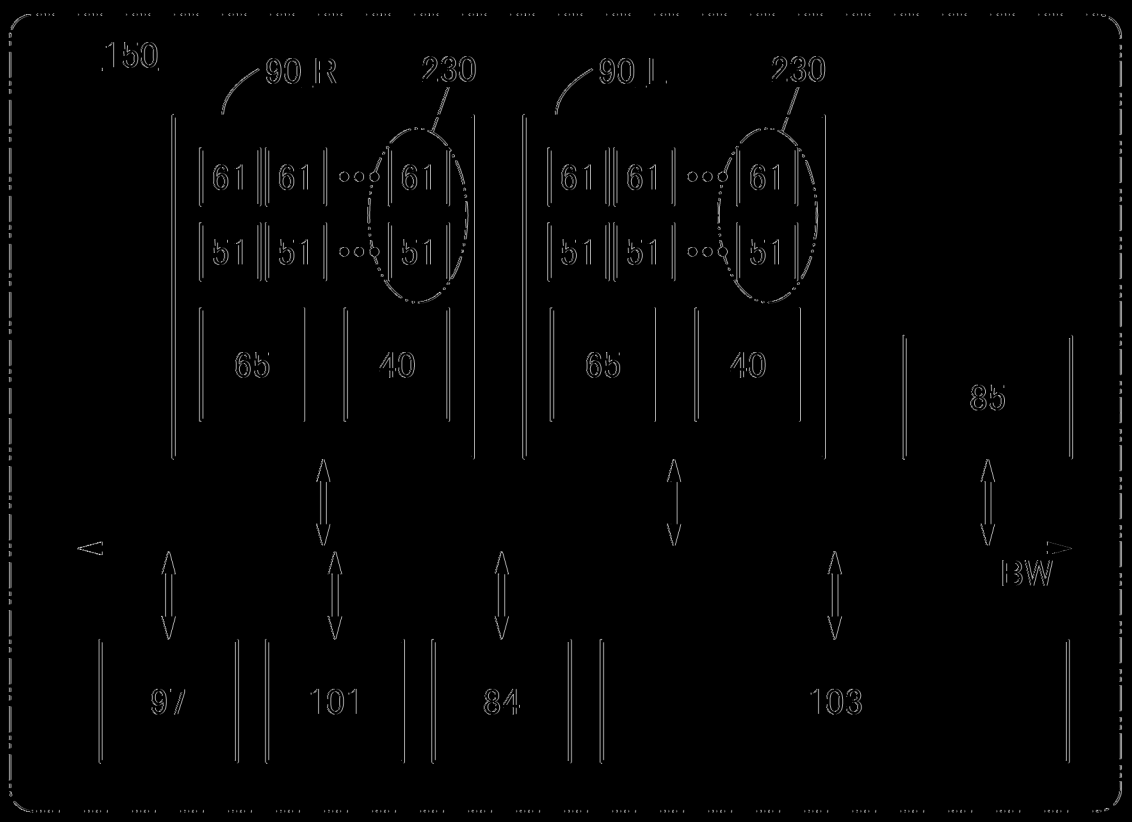

150
90 R
230
90 L
230
61
51
65
40
85
BW
97
101
84
103

圖 28B

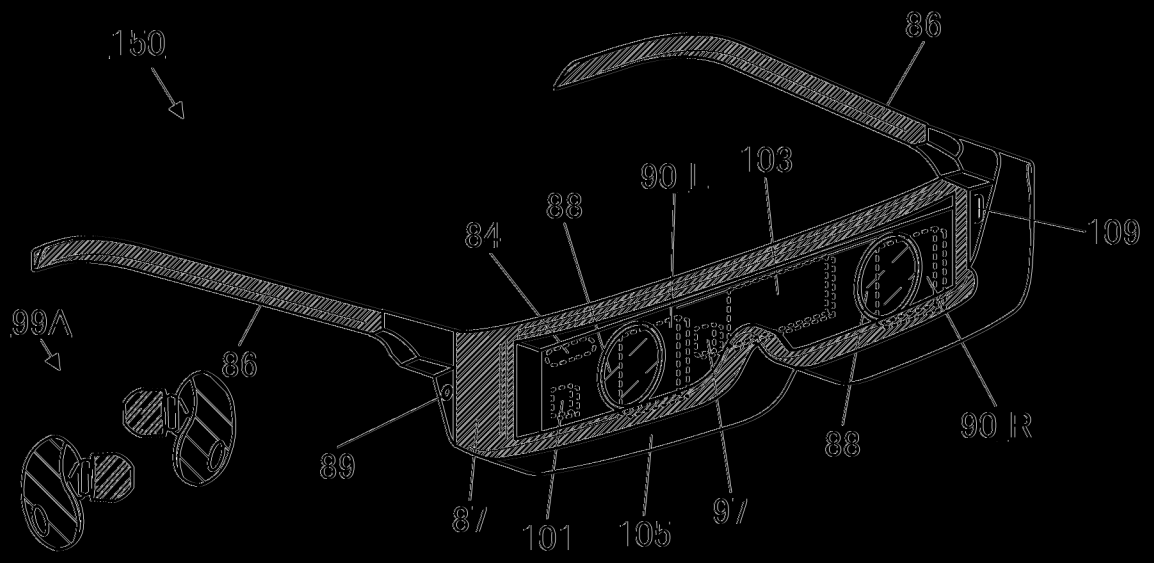

150
86
90L
103
88
84
109
99A
86
89
88
90R
87
101
105
97

圖 29A

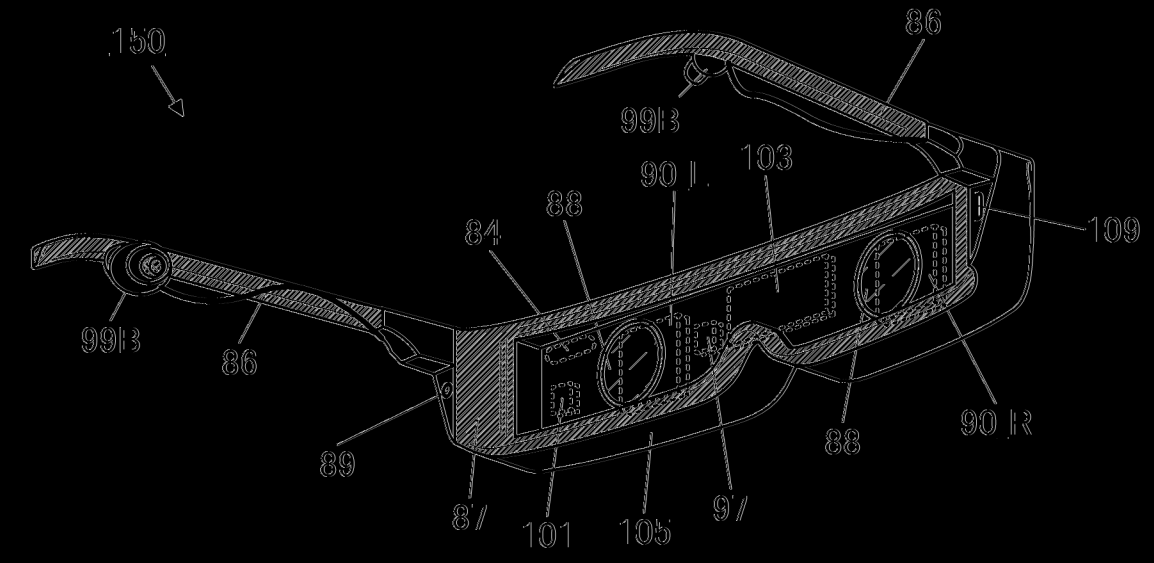

150
86
99B
90L
103
88
84
109
99B
86
89
88
90R
87
101
105
97

圖 29B

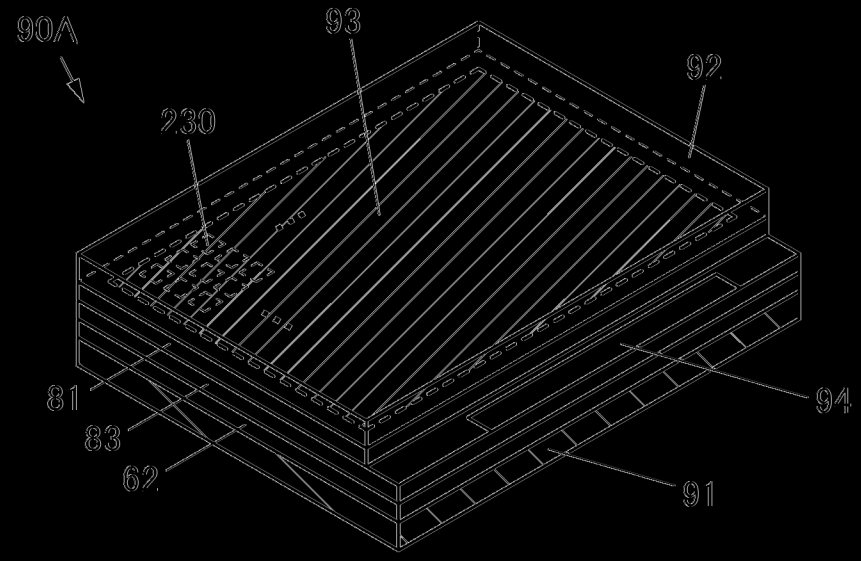

90A
93
92
230
81
83
62
94
91

圖30A

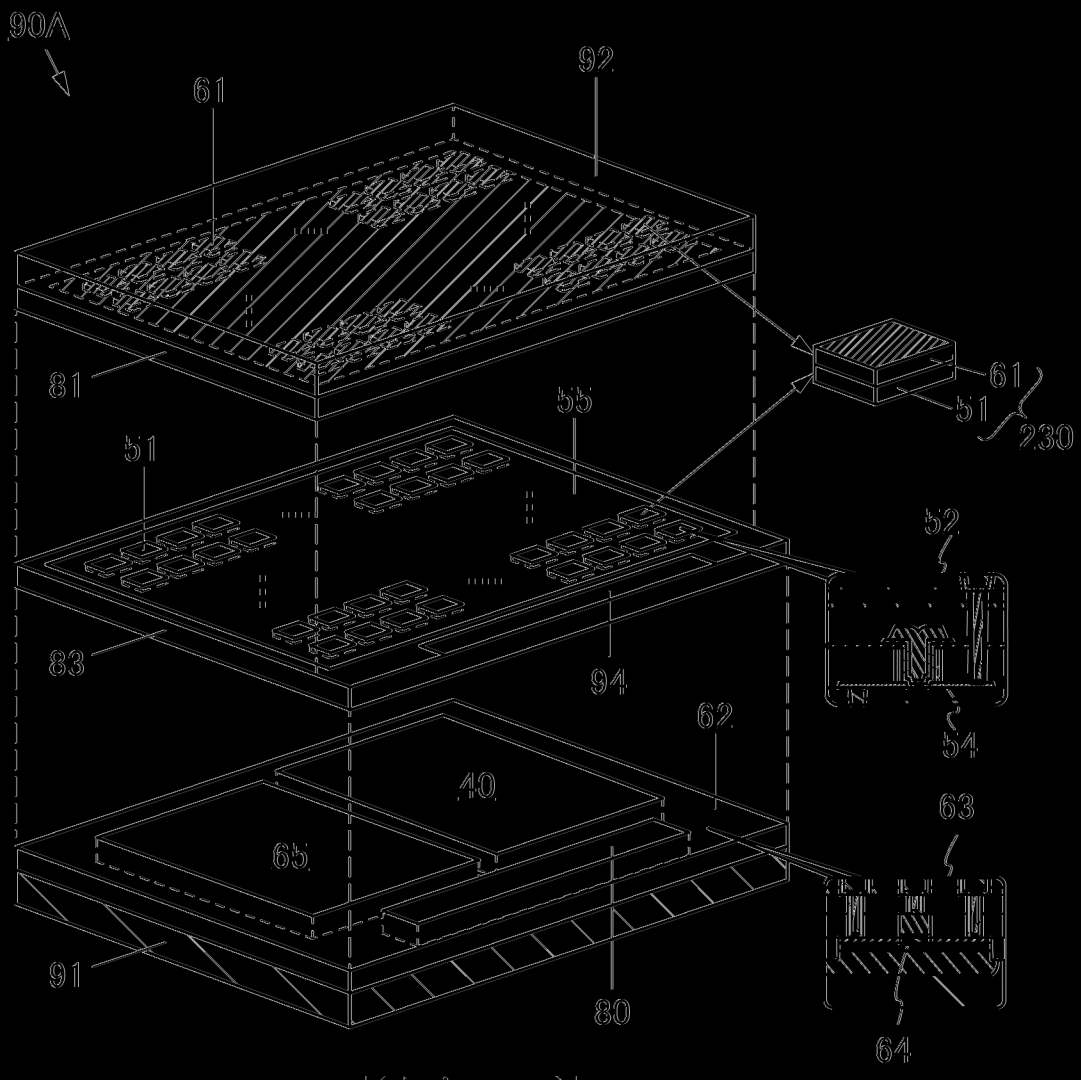

90A
92
61
81
61
51
230
55
51
52
83
94
54
62
40
63
65
91
80
64

圖30B

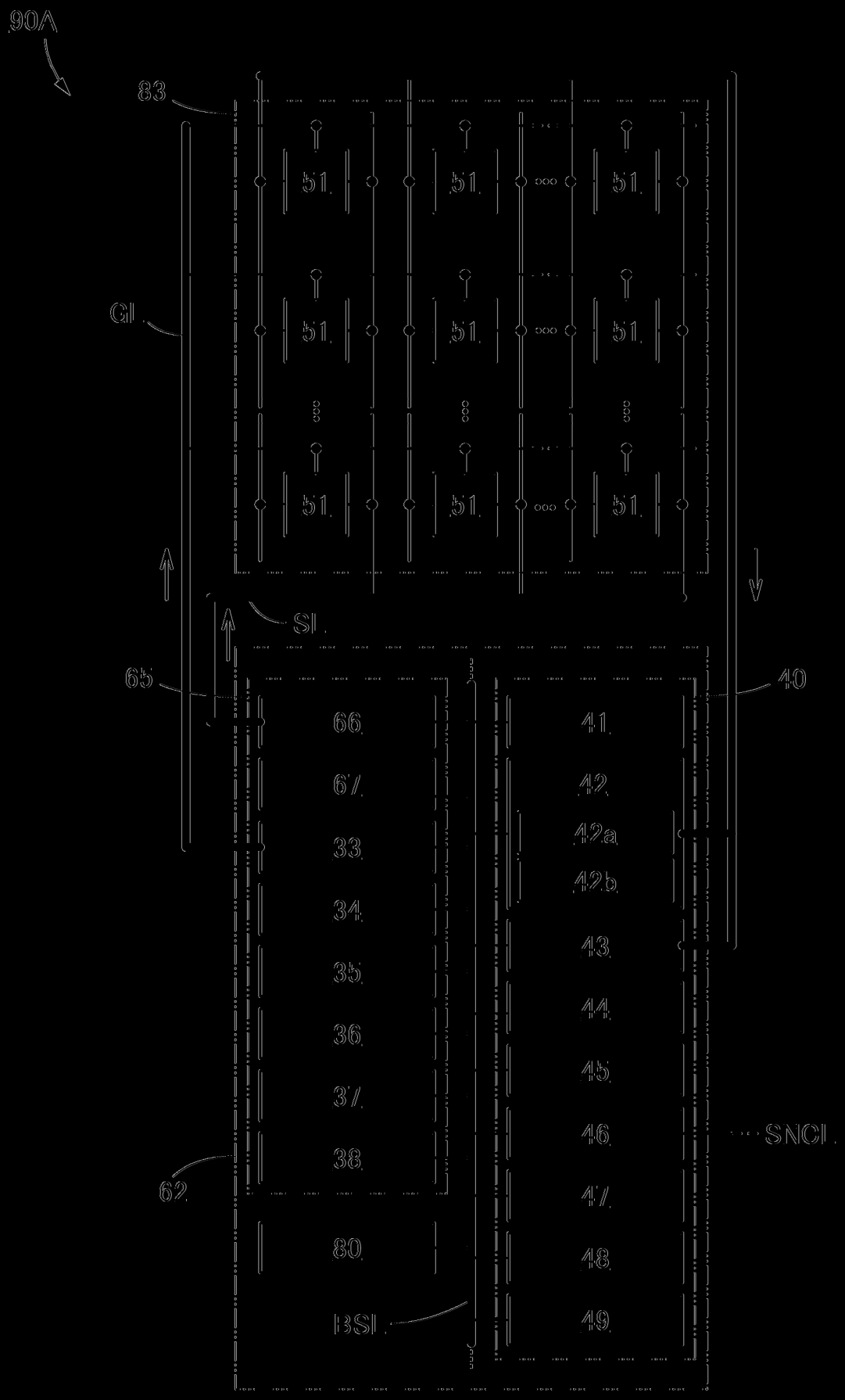

90A
83
51
GI
SI
65
40
66
67
33
34
35
36
37
38
80
BSI
41
42
42a
42b
43
44
45
46
47
48
49
SNCI
62

圖31

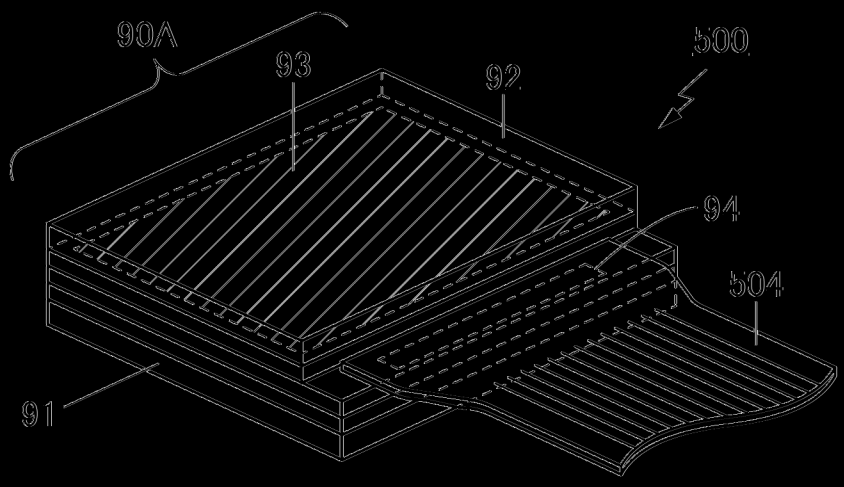


圖 32A

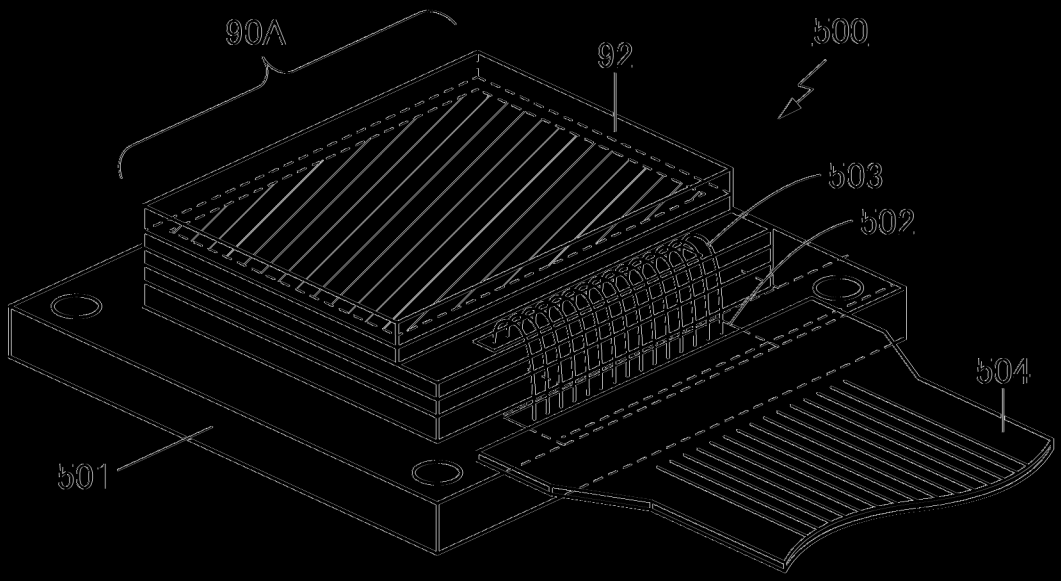


圖 32B

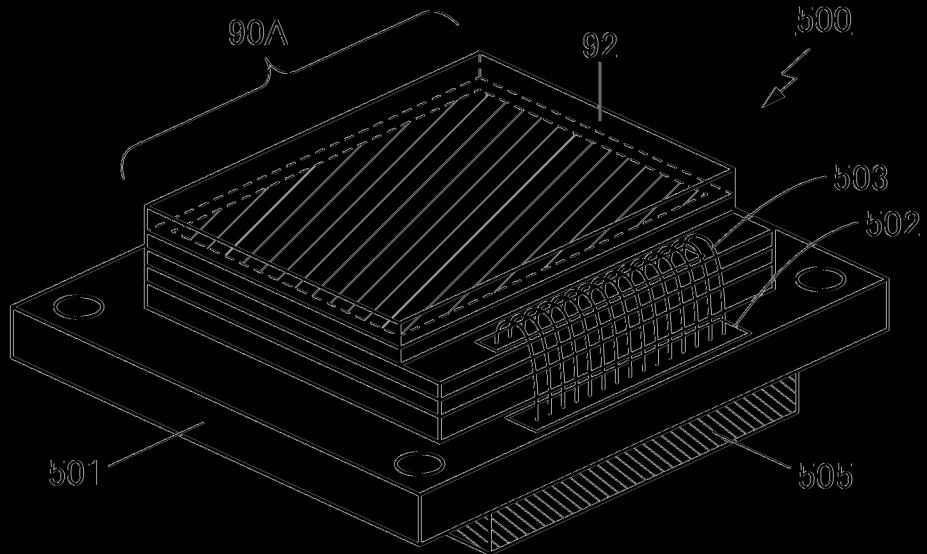


圖 32C

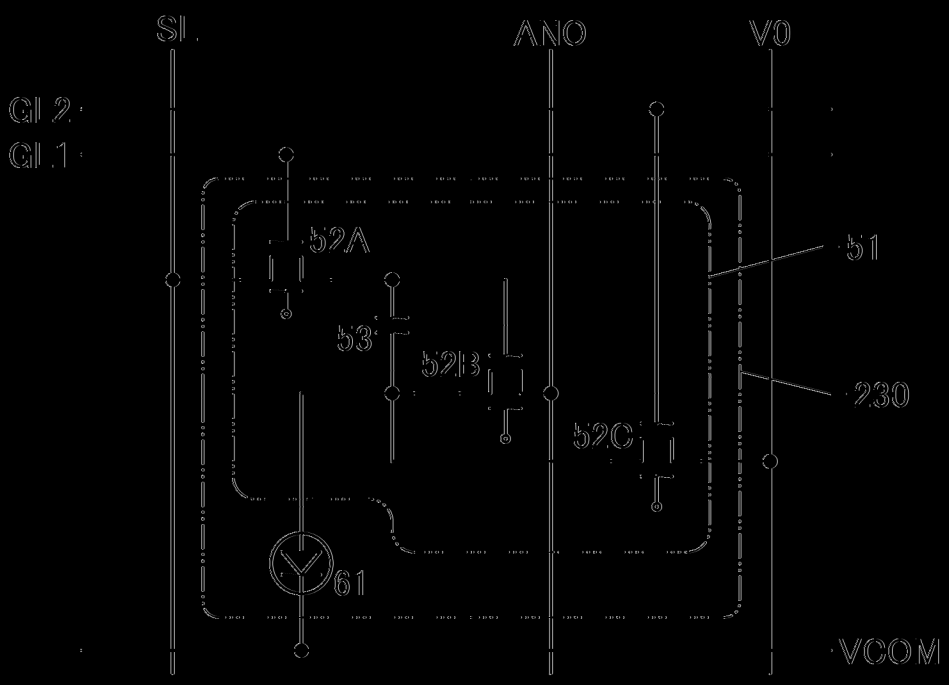

SL
ANO
VO
GL2
GL1
52A
51
53
52B
230
52C
61
VCOM

圖33A

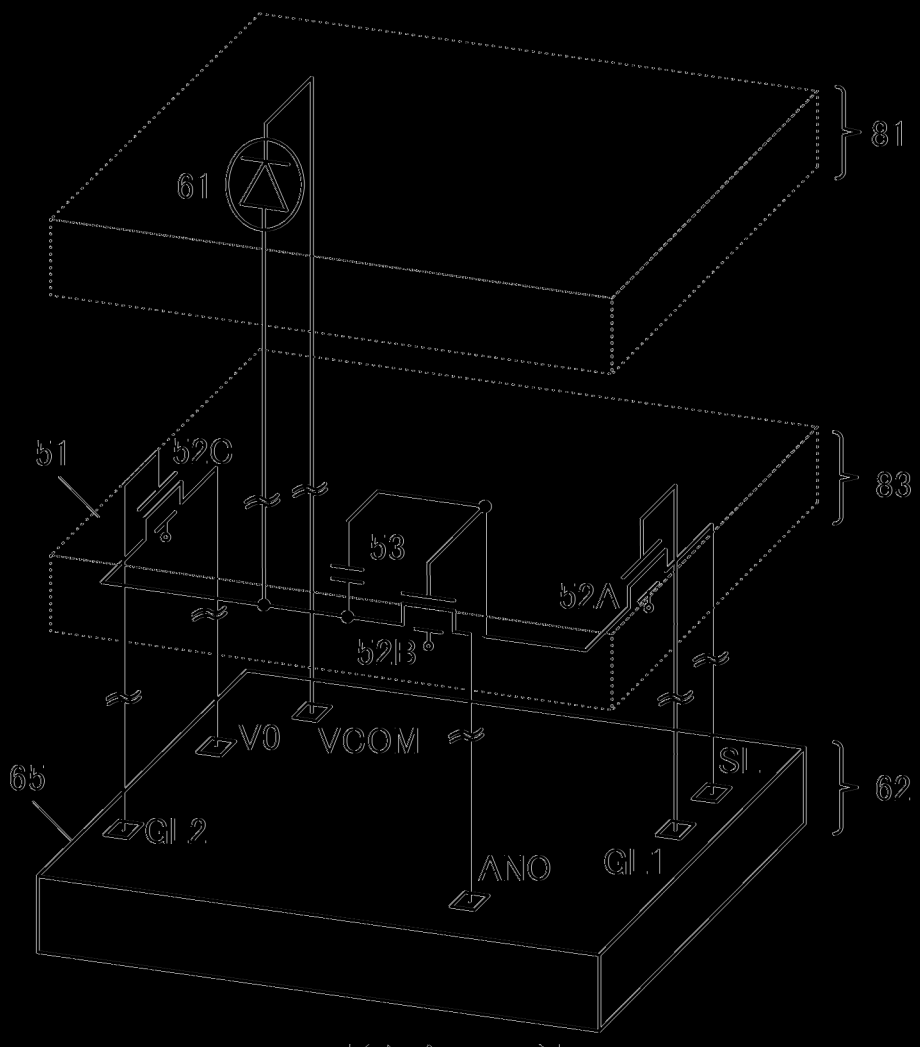

81
61
51
52C
83
53
52A
52B
VO
VCOM
SL
65
62
GL2
ANO
GL1

圖33B

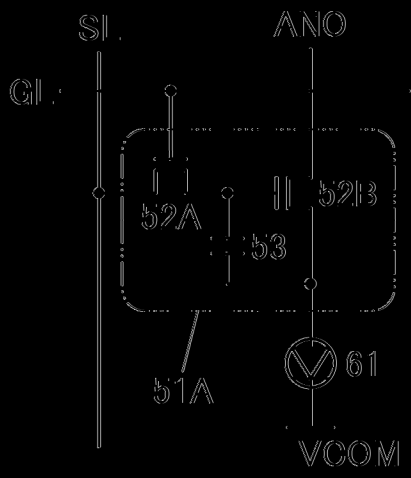


圖34A

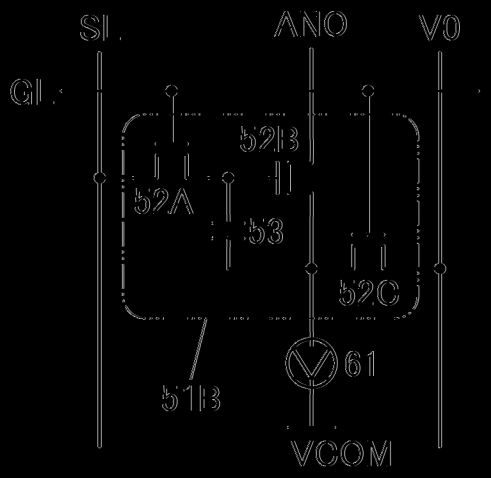


圖34B

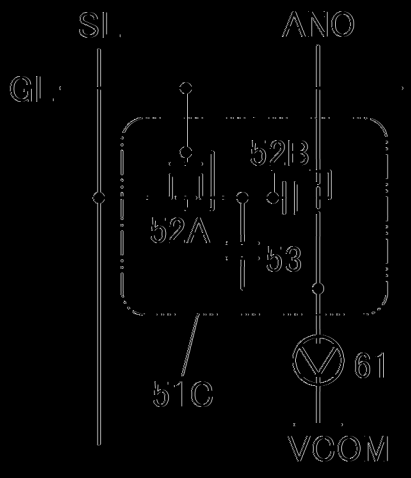


圖34C

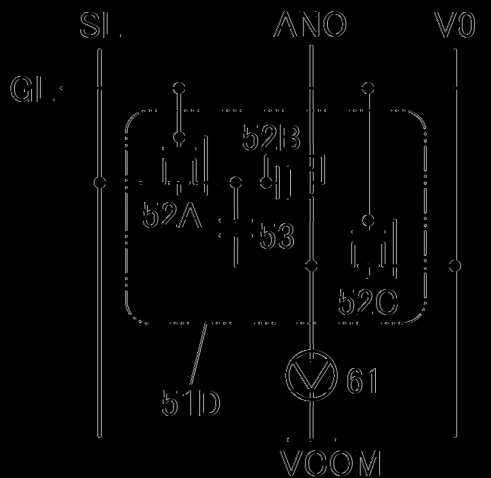
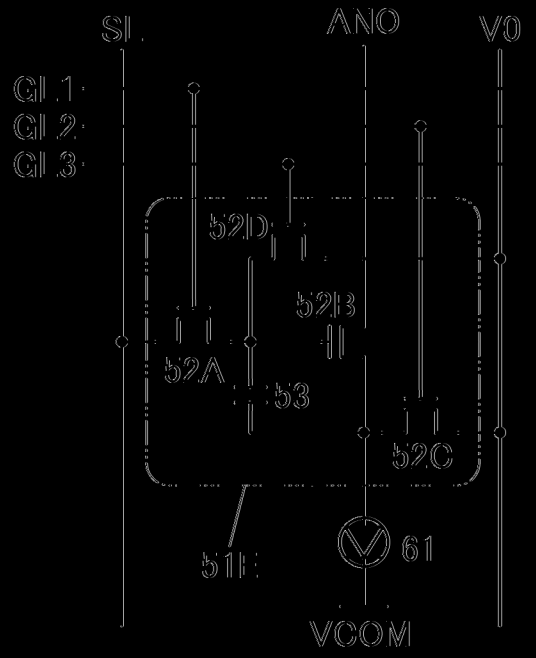
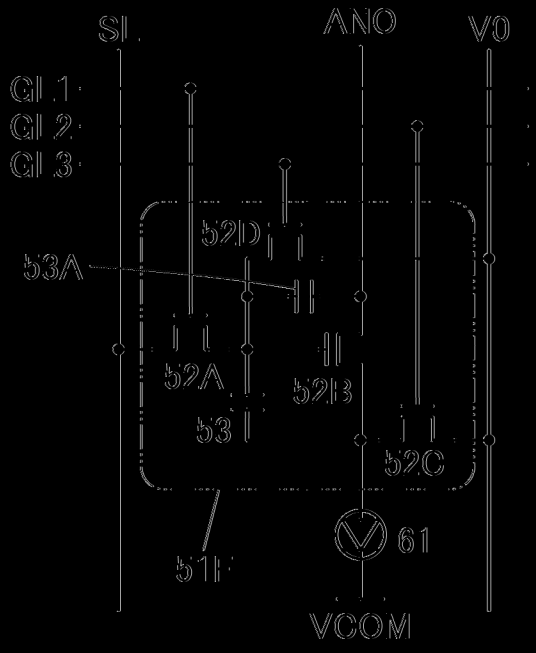


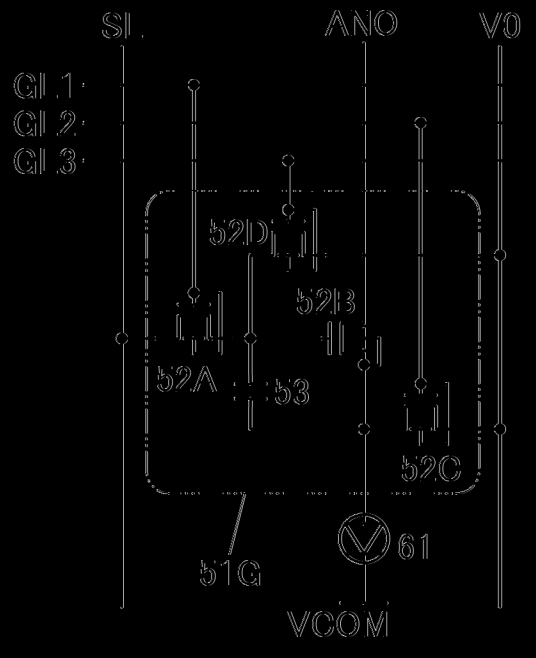
圖34D



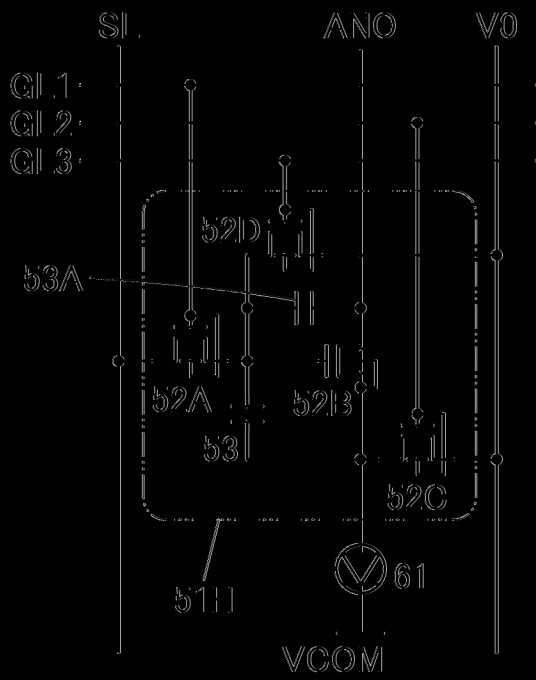
（圖35A）



（圖35B）



（圖35C）



（圖35D）

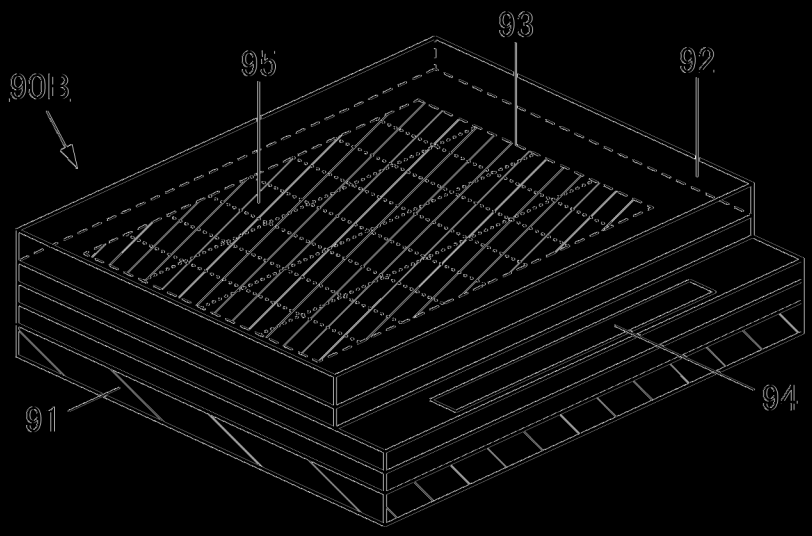


圖36A

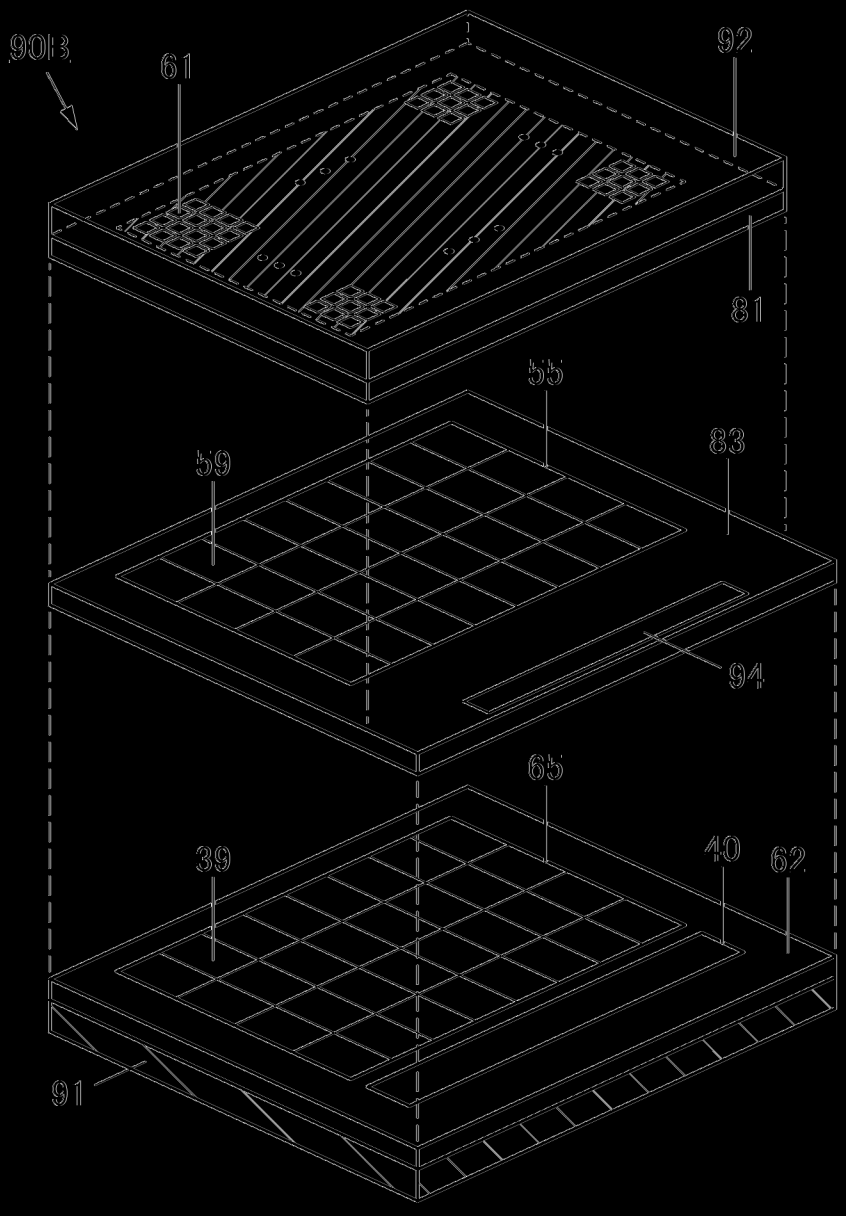


圖36B

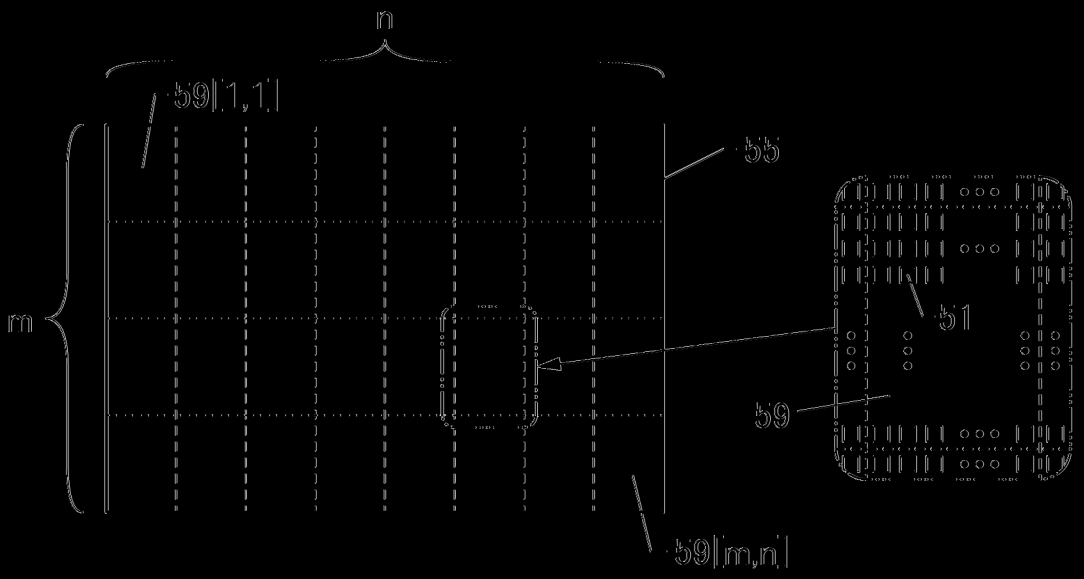


圖3'A

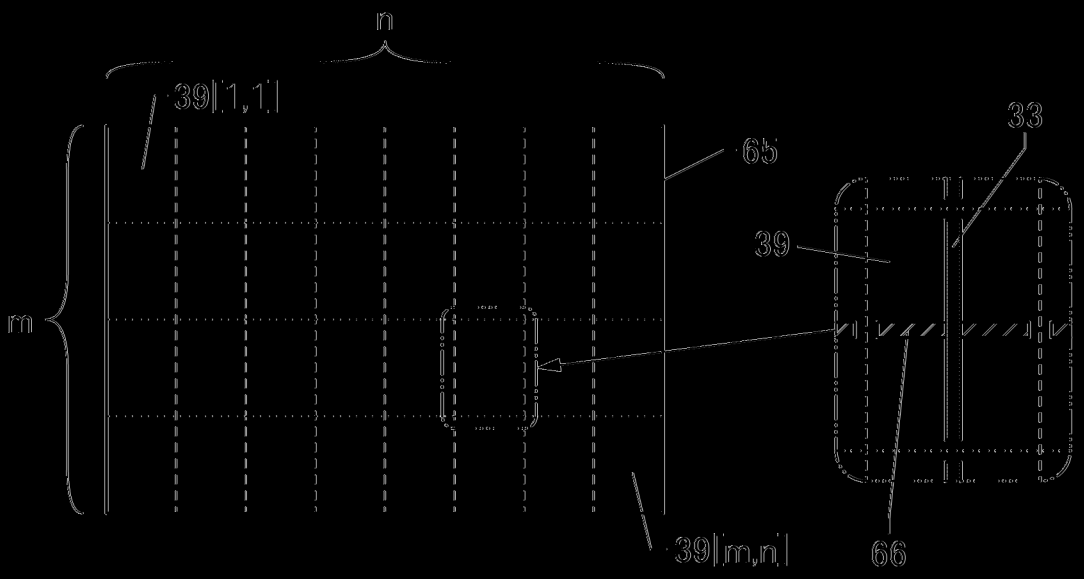


圖3'B

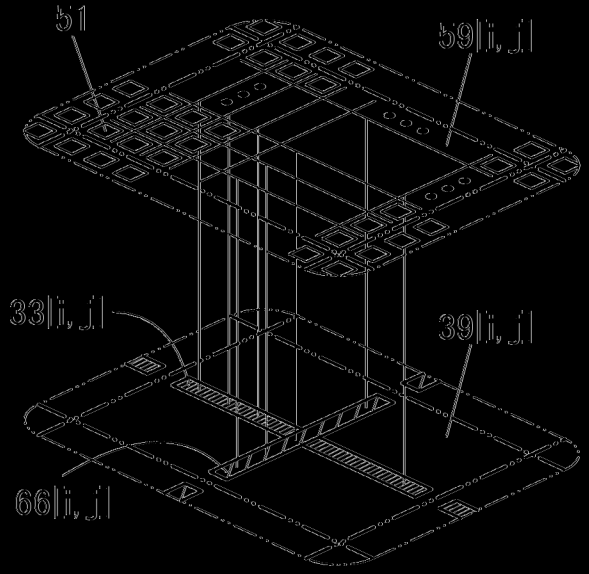


圖3'C

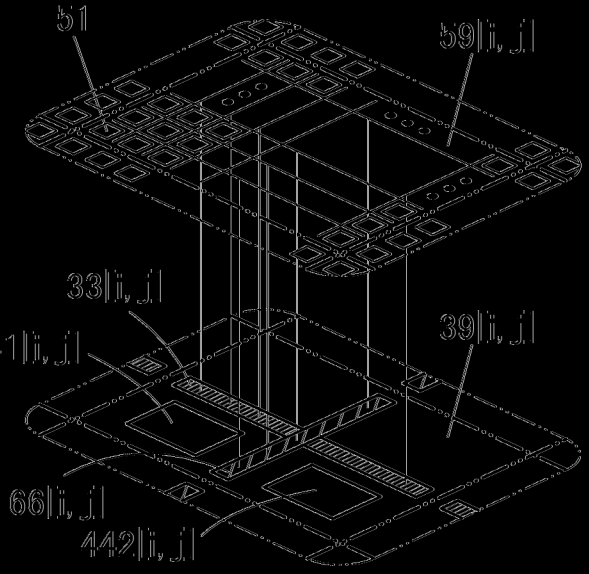


圖3'D

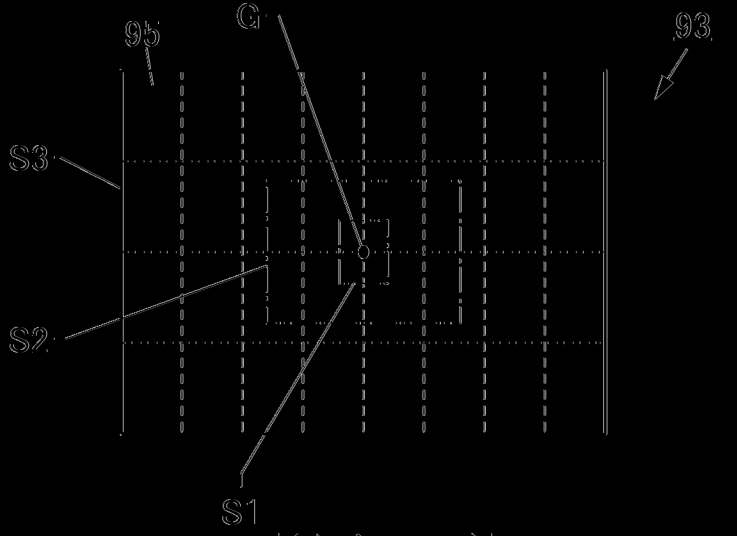


圖38A

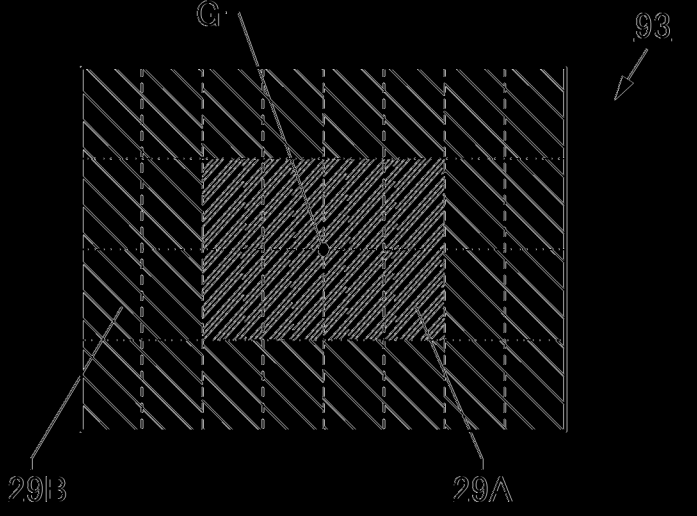


圖38B

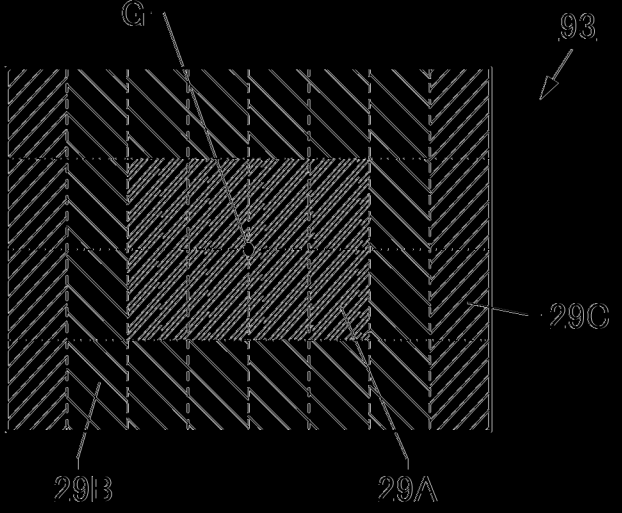


圖38C

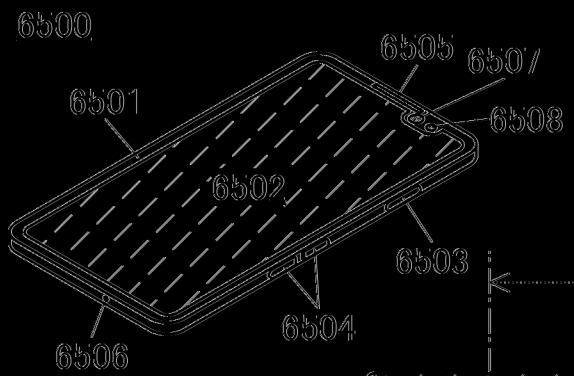


圖39A

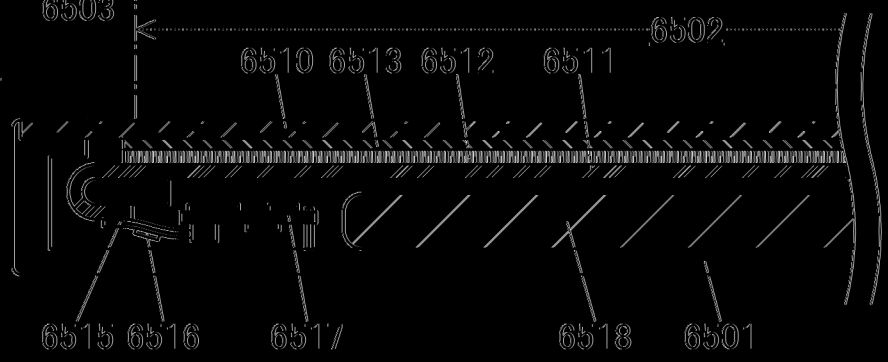


圖39B

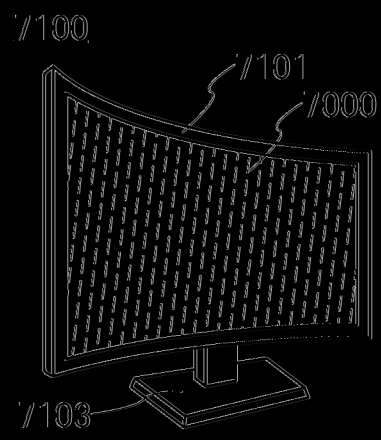


圖39C



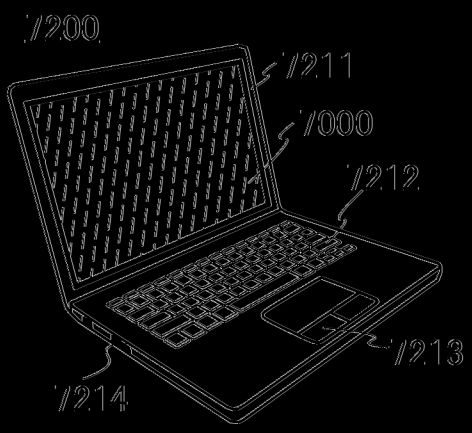


圖39D

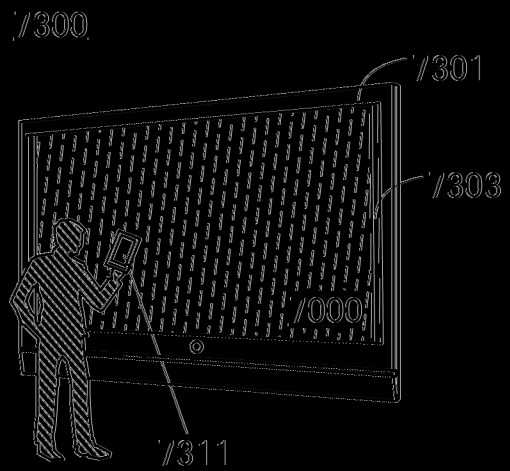


圖39E

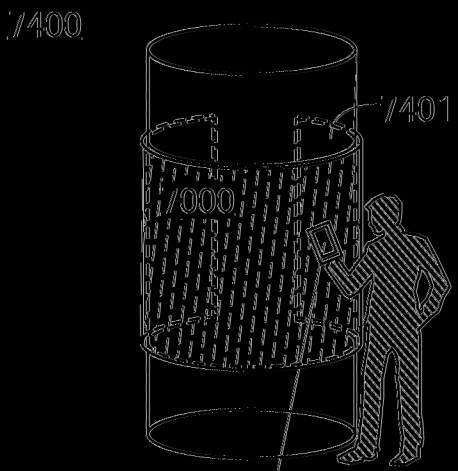


圖39F

第391頁，共431頁(發明專利)
TW202427765
TW202427765
TW202427765

9101

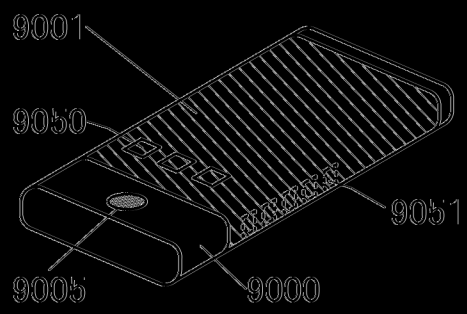


圖 40A

9200

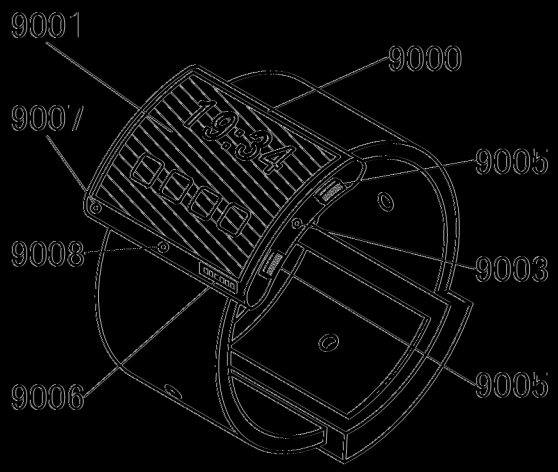


圖 40D

9102

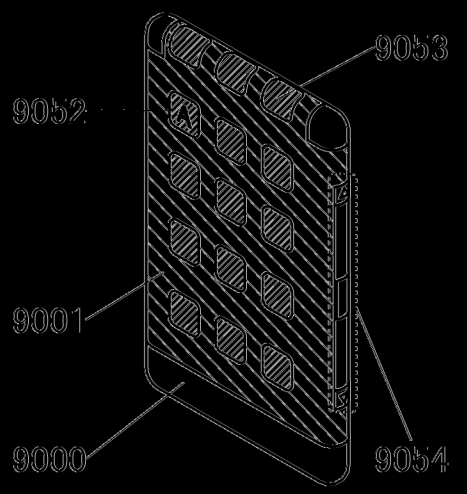


圖 40B

9201

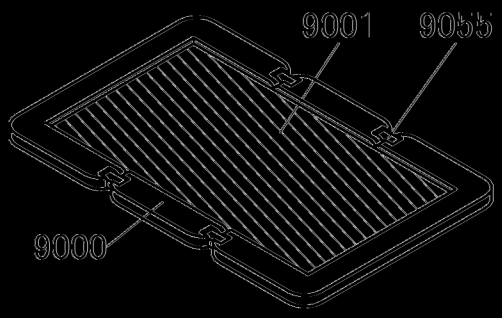


圖 40E

9201

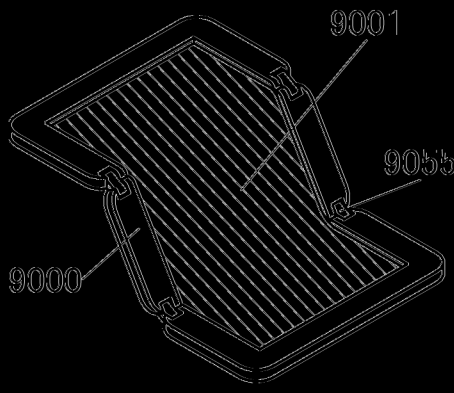


圖 40F

9103

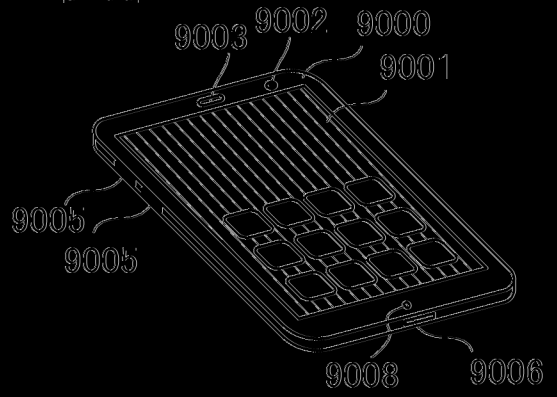


圖 40C

9201

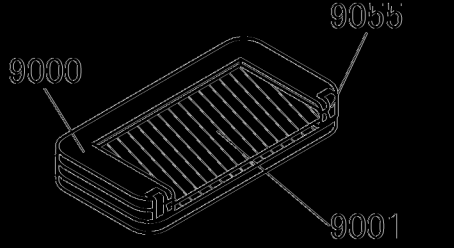


圖 40G

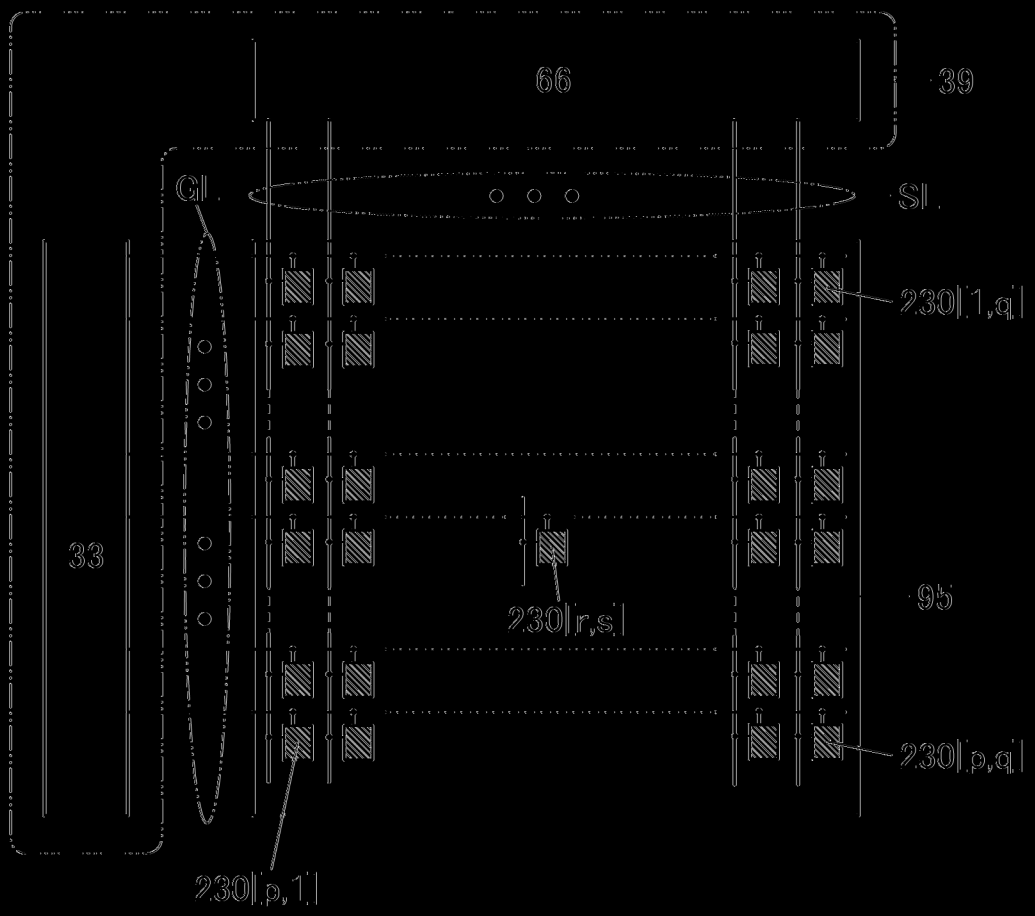


圖41A



圖41B1



圖41B2

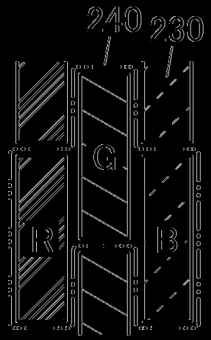


圖41B3

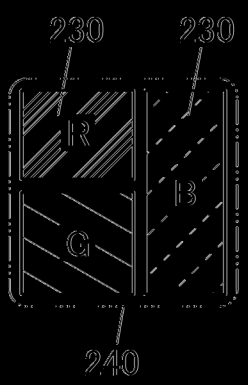


圖41B4

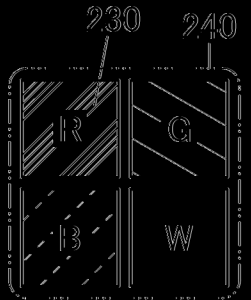


圖41B5

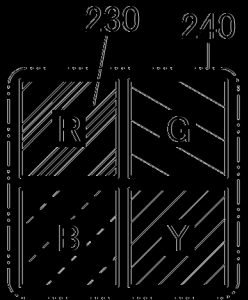


圖41B6

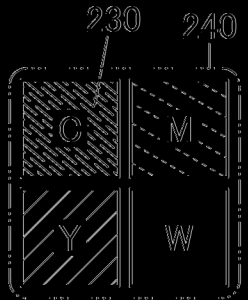


圖41B7

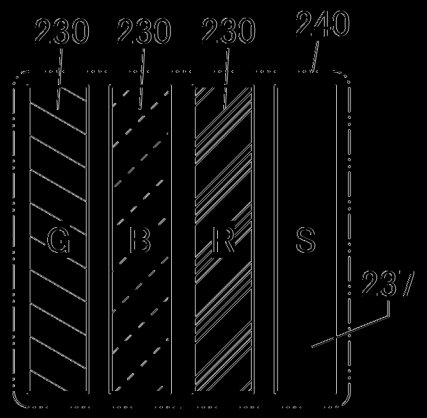


圖 42A

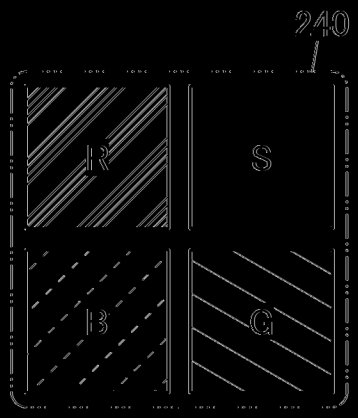


圖 42B

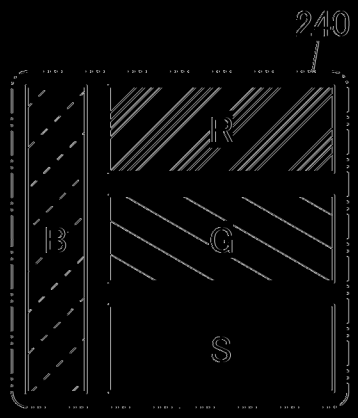


圖 42C



圖 42D

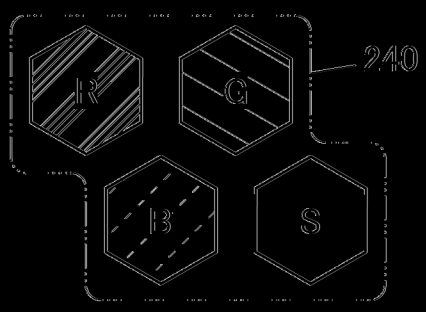


圖 42E

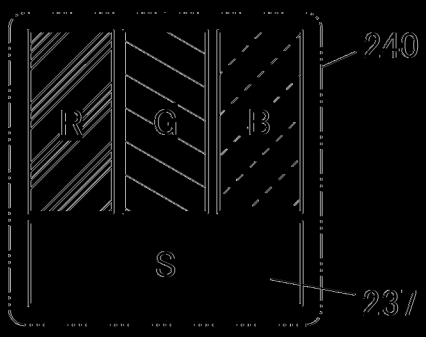


圖 42F

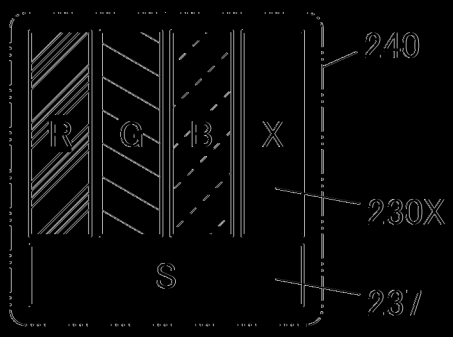


圖 42G

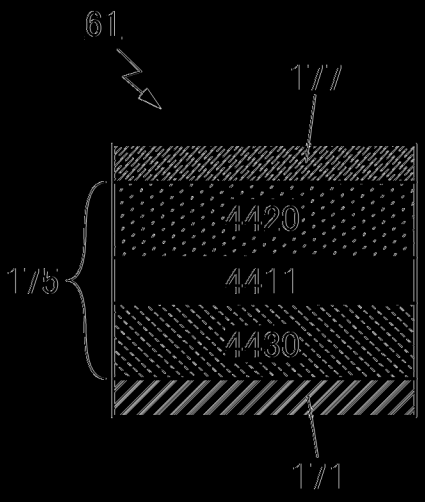


圖43A

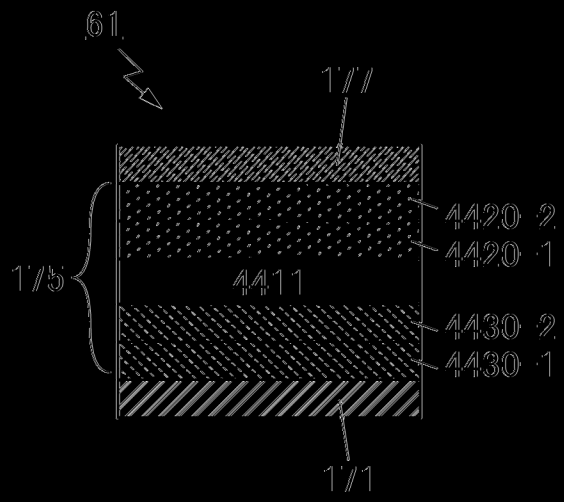


圖43B

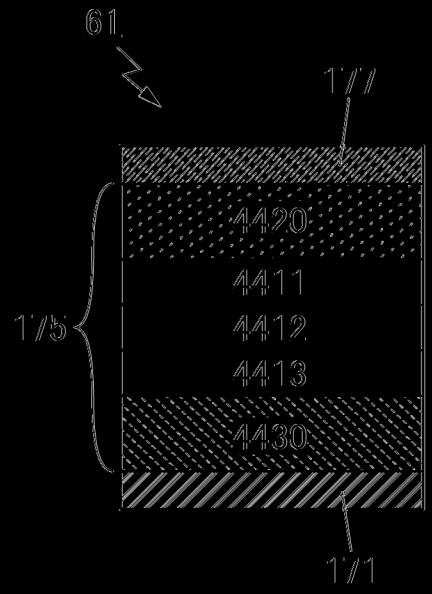


圖43C

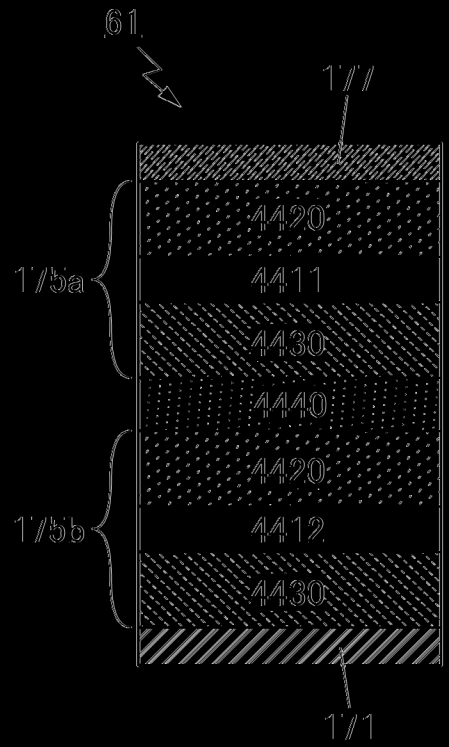


圖43D