

[19] 中华人民共和国国家知识产权局



# [12] 发明专利说明书

专利号 ZL 03810896.8

[51] Int. Cl.

H01L 45/00 (2006.01)

G11C 11/34 (2006.01)

H01L 27/24 (2006.01)

[45] 授权公告日 2009 年 7 月 22 日

[11] 授权公告号 CN 100517791C

[22] 申请日 2003.3.12 [21] 申请号 03810896.8

[30] 优先权

[32] 2002.3.14 [33] US [31] 10/100,450

[86] 国际申请 PCT/US2003/008148 2003.3.12

[87] 国际公布 WO2003/079443 英 2003.9.25

[85] 进入国家阶段日期 2004.11.15

[73] 专利权人 微米技术有限公司

地址 美国爱达荷州

[72] 发明人 K·A·坎贝尔

[56] 参考文献

US5363329A 1994.11.8

US4115872 1978.9.19

US5952671A 1999.9.14

US5825046A 1998.10.20

US4203123 1980.5.13

US5920788A 1999.7.6

审查员 林委之

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张雪梅 梁永

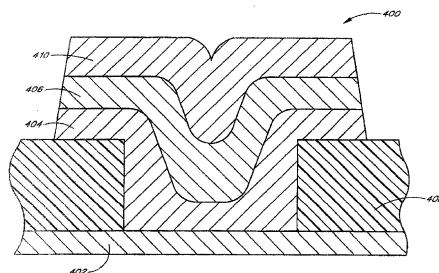
权利要求书 4 页 说明书 11 页 附图 6 页

[54] 发明名称

制造电阻可变材料单元的方法和装置

[57] 摘要

本发明涉及用于制造具有改进的数据保持特性和更高的转换速度的存储单元(400)或电阻可变材料的方法和装置。在根据本发明的一个实施例的存储单元(400)中,在有源层中结合硒化银(406)和诸如硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )的硫族化物玻璃(404),在电极(402, 410)之间施加电势时该有源层支持导电通道的形成。可以有利地在相对大的硒化银(406)和玻璃层(404)的厚度范围内制造本发明的实施例。



1、一种存储单元，包括：

沉积在衬底体上的第一电极；

第二电极，第一电极和第二电极提供对该存储单元的访问；

置于第一电极和第二电极之间的硫族化银第一层，该第一层形成存储单元体的第一部分；以及

形成该存储单元体的第二部分的硫族化物玻璃的第二层，该第二层也置于第一电极和第二电极之间，该硫族化物玻璃允许响应于施加在第一电极和第二电极之间的电势在第一电极和第二电极之间形成导电通路。

2、权利要求1的存储单元，其中硫族化银第一层直接形成在第一电极上。

3、权利要求1的存储单元，其中硫族化物玻璃的第二层直接形成在第一电极上。

4、权利要求1的存储单元，其中硫族化银包括硒化银。

5、权利要求1的存储单元，其中硫族化银包括硫化银。

6、权利要求1的存储单元，其中硫族化银包括碲化银。

7、权利要求1的存储单元，其中硫族化银包括氧化银。

8、权利要求1的存储单元，其中硫族化物玻璃包括硒化锗。

9、权利要求1的存储单元，其中硫族化物玻璃包括硒化砷。

10、权利要求1的存储单元，其中硫族化物玻璃包括硫化锗。

11、权利要求1的存储单元，其中硫族化物玻璃从包含硒、能够掺杂银并且能够在用银掺杂后保持为非晶材料的硫族化物玻璃的组中选取。

12、权利要求1的存储单元，还包括形成该存储单元体的第三部分的银的第三层，该第三层也位于第一电极和第二电极之间，其中第一层、第二层和第三层的布置使得硫族化物玻璃的第二层置于硫族化银第一层和银第三层之间。

13、权利要求1的存储单元，其中第一电极和第二电极中的至少一个包含钨。

14、一种存储单元，包括：

第一电极；

第二电极, 该第一电极和该第二电极提供对该存储单元的访问;  
以及

置于该第一电极和第二电极之间的存储单元体, 其中该存储单元体包括一层混合的硒化银和  $\text{Ge}_x\text{Se}_{(1-x)}$ , 其中  $0 < x < 1$ , 其中该  $\text{Ge}_x\text{Se}_{(1-x)}$  没有引入银。

15、权利要求 14 的存储单元, 其中  $x$  为  $0.2 \sim 0.43$ 。

16、权利要求 14 的存储单元, 其中  $\text{Ge}_x\text{Se}_{(1-x)}$  是  $\text{Ge}_{0.40}\text{Se}_{0.60}$ 。

17、权利要求 14 的存储单元, 其中  $\text{Ge}_x\text{Se}_{(1-x)}$  是  $\text{Ge}_{0.25}\text{Se}_{0.75}$ 。

18、一种在衬底组件中制造存储器结构的工艺, 该工艺包括:

形成与在衬底组件中的导电区域接触的底电极;

在该底电极上形成有源层, 其中该有源层包括硫族化银和含硒的玻璃, 该有源层的形成不使用紫外光掺杂步骤并且不使用热掺杂步骤;  
以及

形成顶电极层以便施加在顶电极层和底电极层之间的电压在该有源层中产生电场。

19、权利要求 18 的工艺, 其中含硒的玻璃是  $\text{Ge}_x\text{Se}_{(1-x)}$ , 其中  $x$  为  $0.2 \sim 0.43$ 。

20、权利要求 18 的工艺, 其中硫族化银包括硒化银。

21、一种在存储单元中制备有源层的物理气相沉积工艺, 该工艺包括:

形成与半导体基底材料中的导电区域接触的底电极;

在该底电极上同时沉积硫族化银和硫族化物玻璃; 以及

形成顶电极层, 其中施加到该顶电极层和该底电极层上的电压在该有源层中产生电场。

22、权利要求 21 的工艺, 其中沉积硫族化银和硫族化物玻璃进一步包括:

蒸发硒化银作为硫族化银;

蒸发  $\text{Ge}_x\text{Se}_{(1-x)}$ , 其中  $0 < x < 1$  作为硫族化物玻璃;

在沉积室内部引入气化的硒化银和气化的  $\text{Ge}_x\text{Se}_{(1-x)}$ ; 以及

同时在底电极上沉积气化的硒化银和气化的  $\text{Ge}_x\text{Se}_{(1-x)}$  以形成有源层。

23、权利要求 21 的工艺, 其中  $x$  为  $0.2 \sim 0.43$ 。

24、权利要求 21 的工艺,其中沉积有源层使得在有源层中作为硫族化银的硒化银与作为硫族化物玻璃的  $\text{Ge}_x\text{Se}_{(1-x)}$  体积比为 1:1 ~ 5:1。

25、制造集成电路的至少一部分的沉积工艺,该工艺包括:

形成与半导体基底材料中导电区域接触的底电极;

形成硫族化物玻璃层;

形成硫族化银层,其中硫族化物玻璃层和硫族化银层彼此相邻并形成有源层,该有源层在有电场的情况下能够支持导电通路的形成;以及

形成顶电极层,使得硫族化物玻璃层和硫族化银层位于顶电极层和底电极层之间,其中施加在顶电极层和底电极层之间的电势在该有源层内产生电场。

26、权利要求 25 的工艺,其中硫族化物玻璃层是硒化锗,并且该工艺形成的该硫族化物玻璃层的厚度为  $200\text{\AA} \sim 1000\text{\AA}$ 。

27、权利要求 25 的工艺,其中硫族化物玻璃包括硒化锗。

28、权利要求 25 的工艺,其中硫族化物玻璃包括硒化砷。

29、权利要求 25 的工艺,其中硫族化物玻璃包括硫化锗。

30、权利要求 25 的工艺,其中硫族化银包括硒化银。

31、权利要求 25 的工艺,其中硫族化银包括硫化银。

32、权利要求 25 的工艺,其中硫族化银包括碲化银。

33、权利要求 25 的工艺,其中硫族化银包括氧化银。

34、权利要求 25 的工艺,其中该工艺使用蒸发沉积形成硫族化物玻璃层和硫族化银层。

35、权利要求 25 的工艺,其中该工艺使用溅射沉积形成硫族化物玻璃层和硫族化银层。

36、一种在衬底组件中形成有源层的工艺,在向电极施加电势时该有源层能够支持导电通路的形成,该工艺包括:

提供第一量的硒化锗和第二量的银;

沉积该第一量的硒化锗和该第二量的银;

提供第三量的硒化银;以及

沉积该第三量的硒化银。

37、权利要求 36 的工艺,其中所沉积的第一量的硒化锗和第二量的银形成厚度总计  $250\text{\AA} \sim 1000\text{\AA}$  的层。

38、权利要求 36 的工艺，其中第三量的硒化银厚  $300\text{\AA} \sim 1000\text{\AA}$ 。

39、权利要求 36 的工艺，其中第一量的硒化锗和第二量的银是分别沉积的，并且沉积第一量的硒化锗使得所沉积的硒化锗位于所沉积的银和所沉积的硒化银之间。

40、一种在衬底组件中形成有源层的工艺，在有电场时该有源层能够支持导电通路的形成，该工艺包括：

提供硒化银并且不提供其它银源；

提供  $\text{Ge}_x\text{Se}_{(1-x)}$ ，其中  $0 < x < 1$ ；以及

通过结合该硒化银和该  $\text{Ge}_x\text{Se}_{(1-x)}$  形成所述有源层。

41、权利要求 40 的工艺，其中  $x$  为  $0.2 \sim 0.43$ 。

42、权利要求 40 的工艺，其中该工艺通过结合硒化银和  $\text{Ge}_x\text{Se}_{(1-x)}$  使得硒化银和  $\text{Ge}_x\text{Se}_{(1-x)}$  的体积比为  $1:1 \sim 5:1$  形成所述有源层。

## 制造电阻可变材料单元的方法和装置

### 技术领域

本发明总体涉及存储器技术。具体地，本发明涉及使用硫族化物玻璃形成的存储器器件。

### 背景技术

计算机以及其它数字系统使用存储器存储程序和数据。存储器的一种通常形式是随机存取存储器（RAM）。很多存储器件，诸如动态随机存取存储器件（DRAM）和静态随机存取存储器件（SRAM）都是易失性存储器。当移去电源时，易失性存储器会丢失其数据。此外，某些易失性存储器，诸如 DRAM 器件甚至在持续供电时仍需要周期性更新循环以保持其数据。

相对于易失性存储器件可能会遇到数据丢失，非易失性存储器件在移去电源时仍能保持数据。非易失性存储器件的例子包括只读存储器（ROM）、可编程只读存储器（PROM），可擦除可编程只读存储器（EPROM）、电可擦除可编程只读存储器（EEPROM）等。

Kozicki 等在名为“Programmable metallization cell structure and method of making same”的美国专利 No. 6,084,796 中公开了被称为可编程导体存储单元或可编程金属化单元（PMC）的另一种类型的非易失性存储器件。这种存储单元可以集成在存储器件中，这种存储器件被称为可编程导体随机存取存储器（PCRAM）。可编程金属化单元另外的应用包括用作可编程电阻和可编程电容。

制造可编程导体存储单元的一种传统技术是向诸如硒化锗（ $\text{Ge}_x\text{Se}_{(1-x)}$ ）的硫族化物玻璃中光掺杂银（Ag）。正如 Mitkova 等在“Dual Chemical Role of Ag as an Additive in Chalcogenide Glasses”, Physical Review Letters, Vol. 83, no. 19 (Nov. 8, 1999), pp. 3848-3851 中报道的 Ag 只能光掺杂掺入形成硒化银和新的玻璃化学计量主链的特殊化学计量的玻璃中。此外，能够采用银（Ag）掺杂的玻璃是“软”的，并且相对于刚性玻璃转换相对慢。Boolchand 等在 Onset of Rigidity in steps in Chalcogenide Glass, Properties and Applications of Amorphous Materials, pp. 97-132, (2001)

中，观察到当  $x = 0.23$  时  $\text{Ge}_x\text{Se}_{(1-x)}$  玻璃从软到刚性转变，其中  $x$  对应于锗的摩尔浓度。

此外，Mitkova 等发现在 Mitkova 的参考文献的图 1 中区域 II 定义的化学计量范围内的玻璃在掺入银 (Ag) 时不会形成硒化银。例如，诸如硒化锗 ( $\text{Ge}_{0.40}\text{Se}_{0.60}$ ) 的刚性玻璃当使用银 (Ag) 光掺杂时不会形成硒化银，因此不能用作存储开关。

在使用银 (Ag) 光掺杂的  $\text{Ge}_x\text{Se}_{1-x}$  玻璃中出现硒化银使得这种玻璃可以用作存储开关。用于通过光掺杂引入银 (Ag) 的玻璃是软的，并且相对于刚性玻璃，其电开关更慢且具有更差的存储保持力。当使用银 (Ag) 光掺杂时，优选的刚性玻璃例如  $\text{Ge}_{0.40}\text{Se}_{0.60}$  不形成硒化银。然而，在引入硒化银的系统中以及诸如  $\text{Ge}_{0.40}\text{Se}_{0.60}$  的刚性玻璃中有相对快的开关时间和相对好的存储保持力。所需要的是制备这种类型的存储器的技术。

#### 发明内容

本发明的实施例克服了现有技术的缺点。本发明的实施例包括可以有利地以相对高的速率和相对高的产量制造电阻可变材料存储单元的工艺。所述电阻可变存储单元的特征还在于相对于传统可编程导体存储单元可以有利地提高开关速度、改善转换一致性以及改善数据保持力和工作温度范围。

有利地是，本发明的实施例可以在相对宽的硫族化银和玻璃层的厚度范围内制造。因此，可以不用相对精确地控制银和玻璃厚度来制造存储单元，而精确控制在传统光掺杂工艺中为保持玻璃中适量的银 (Ag) 而不在存储单元中引入结晶化是必须的。此外，本发明的实施例可以有利地在诸如  $\text{Ge}_{0.40}\text{Se}_{0.60}$  的刚性玻璃上形成存储单元，而正常地在所述玻璃主链中引入银 (Ag) 使得难以获得存储转换。这些玻璃另外的优点在于具有较高的玻璃转变温度。

在一个实施例中，银 (Ag) 不直接加入硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ， $0 < x < 1$ ) 中。因此，有利地是不用考虑银 (Ag) 层与硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层的粘附。

根据本发明的一个实施例包括具有硫族化银层和诸如硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 的硫族化物玻璃层的存储单元。硫族化银层和硫族化物玻璃层形成在两个电极之间，这两个电极也是制备而成的。这些电极

可以由诸如钨(W)、氮化钨(WN)、钛(Ti)等制成。硫族化银可以对应于多种材料,例如硒化银、硫化银、碲化银和氧化银。硫族化物玻璃可以对应于多种材料,例如硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )、硫化锗( $\text{Ge}_x\text{S}_{(1-x)}$ ),其中  $0 < x < 1$  和硒化砷( $\text{As}_x\text{Se}_y$ ),其中  $0 < x < 1$ ,  $0 < y < 1$ 。

根据本发明的另一实施例包括在两个电极之间放置银(Ag)层、诸如硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )的硫族化物玻璃层和硒化银层。在一个实施例中,这些层的排列使得硫族化物玻璃放置在银(Ag)层和硒化银层之间。硫族化物玻璃可以从诸如  $\text{Ge}_{0.40}\text{Se}_{0.60}$  和  $\text{Ge}_{0.25}\text{Se}_{0.75}$  的各种玻璃中选择。在一个实施例中,硒化银层含银略少并且银(Ag)在银(Ag)层中的出现允许存储单元按要求工作。

根据本发明的另一实施例包括具有共沉积的硒化银和硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )的存储单元。该存储单元可以对应于非易失性存储器或易失性存储器。

根据本发明的一个实施例是制造存储器的工艺。该工艺在底电极上形成有源层。该工艺基本不使用紫外(UV)光掺杂步骤,形成包括诸如硒化银的硫族化银和诸如硒化锗的含硒玻璃的有源层。该工艺也形成顶电极层使得施加在顶电极层和底电极层之间的电压在这两个电极之间产生导电通路,或者使已经连接这两个电极的导电通路中断。

根据本发明的另一个实施例包括在存储单元中制造有源层的物理气相沉积(PVD)工艺。该PVD工艺通过基本同时在底电极上共沉积诸如硒化银的硫族化银和诸如硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )的硫族化物玻璃制造有源层。该工艺在该有源层上形成顶电极使得施加在顶电极层和底电极之间的电压或电势差能够在该有源层中形成或中断导电通路。

根据本发明的另一个实施例包括通过形成硫族化物玻璃层和形成硒化银层而在衬底组件中形成有源层的沉积工艺。这些层放置在顶电极层和底电极层之间。在一个实施例中,硫族化物玻璃是硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ ),并且除了硒化银之外没有其它的银(Ag)源。在另一实施例中,硫族化物玻璃是硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )并且所述电极中的至少一个是银(Ag)。

根据本发明的另一实施例包括通过形成硒化锗( $\text{Ge}_x\text{Se}_{(1-x)}$ )和银(Ag)的层以及形成硒化银层而制备存储单元的有源层的工艺。

附图说明



现在将参照下述附图描述本发明的这些和其它特征。这些附图和相关的描述只是为了说明本发明的优选实施例，并不意图限制本发明的范围。

图 1 示出了根据本发明的一个实施例的工艺，该工艺通过形成硒化银和硫族化物玻璃层而形成有源层。

图 2 示出了根据本发明的一个实施例的工艺，该工艺通过共沉积硒化银和硫族化物玻璃而形成有源层。

图 3 示出了根据本发明的一个实施例的工艺，该工艺通过沉积硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的层以及硒化银层而形成有源层。

图 4 示出了一个存储单元，其有源层通过形成硒化银和硫族化物玻璃层而形成。

图 5 示出了一个存储单元，其有源层通过共沉积硒化银和硫族化物玻璃形成。

图 6 示出了一个存储单元，其有源层通过形成银 (Ag) 层、形成硫族化物玻璃层和形成硒化银层而形成。

#### 具体实施方式

虽然本发明将根据特定的优选实施例进行描述，但是对于本领域的技术人员显而易见的其它实施例，包括那些不具备此处描述的所有优点和特征的实施例也都在本发明的范围内。因此本发明的范围仅由所附权利要求定义。

虽然说明书中使用硒化银和硒化锗为例说明，但是本领域的技术人员将能够理解此处所描述的原理和优点也适用于其它类型的银的硫族化物和硫族化物玻璃。例如，其它银的硫族化物包括硫化银、碲化银和氧化银。另一种硫族化物玻璃包括硒化砷 ( $\text{As}_x\text{Se}_y$ )。

本申请人已经发现在硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 内的硒化银区域是电阻可変材料存储单元中的银 (Ag) 紫外 (UV) 光掺杂硒化锗玻璃的存储开关特征的来源。Mitkova 等使用调制差示扫描量热法 (MDSC) 实验观察到玻璃形成区域 I (富硒玻璃) 的硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 玻璃的银 (Ag) 光掺杂会导致硒化银的相分离以及新化学计量的硒化锗 ( $\text{Ge}_y\text{Se}_{(1-y)}$ )，其中  $0 < y < 1$  主链。

图 1 示出了根据本发明的一个实施例的工艺 100，该工艺 100 通过形成硒化银层和硫族化物玻璃层来制备存储单元的有源层。此处所使

用的术语“硒化银”包括化学计量的硒化银 ( $\text{Ag}_2\text{Se}$ )、富银的硒化银 ( $\text{Ag}_{2+x}\text{Se}$ ) 以及含银少的硒化银 ( $\text{Ag}_{2-x}\text{Se}$ )。此处所使用的术语“硫族化物玻璃”，包括具有元素周期表的 VIA 族 (或 16 族) 元素的玻璃。VIA 族元素包括硫 (S)、硒 (Se)、碲 (Te)、钋 (Po) 和氧 (O)。在一个实施例中，该工艺有利地消除了 UV 光掺杂步骤。

该工艺可应用于相当多种的衬底组件。有利地，电阻可变材料单元的许多结构，诸如 Kozicki 等在美国专利 No. 6, 084, 796 中所描述的“PROM 构造的 MDM”，不需要局部晶体管 (local transistor) 作为存储元件的部件，因此可以在各种衬底上形成而不只是在半导体上形成。例如，电阻可变材料单元可以在诸如塑料衬底的其它材料上形成。衬底组件应当是电绝缘的以便施加在电极之间的电势差在所述单元中形成或中断导电通路。当衬底组件并不本征绝缘时，该工艺也可以形成绝缘层，例如氧化硅层 ( $\text{SiO}_2$ )，以电绝缘该电阻可变材料单元。在一个实施例中，衬底组件是硅以便于将制成的存储单元与诸如开关或晶体管的电子器件集成。

该工艺在衬底组件上形成 110 导电膜以形成存储单元的第一电极。用于形成导电膜的材料可以从多种导电材料中选取。在一个实施例中，该工艺沉积钨 (W) 作为第一电极。该工艺在形成 110 第一电极后形成 120 硒化银层。

该工艺在第一电极上形成 120 硒化银薄膜或层。在图 1 所示的工艺中，该工艺首先形成 120 硒化银层，然后形成 130 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层。本领域的普通技术人员可以理解在另一个实施例中，该工艺首先形成 130 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层，然后形成 120 硒化银层。可以使用多种工艺形成 120 硒化银层。优选使用物理气相沉积 (PVD) 技术，例如蒸发沉积和溅射，形成 120 硒化银层。也可以使用其它技术，例如化学气相沉积 (CVD)、共蒸发以及在银 (Ag) 层上沉积硒 (Se) 层来形成硒化银。

直接沉积硒化银是有利的，因此消除了使用 UV 辐射对衬底光掺杂的需要。当然，仍然可以使用 UV 光掺杂。当仍然使用 UV 光掺杂时，直接形成硒化银层仍能够有利地减少所施加的 UV 辐射的强度和/或持续时间。此外有利的是，由于光不需要照在硒化银层上，可以如图 1 所示在形成 130 硫族化物层之前形成 120 硒化银层。该工艺从形成 120

硒化银层前进到形成 130 硫族化物层。

该工艺形成 130 硫族化物玻璃层。例如，硫族化物玻璃可以是硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ )、硒化砷 ( $\text{As}_2\text{Se}_3$ ) 等。优选形成的硫族化物玻璃是硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ )。在一个实施例中， $x$  的范围是约 0.2 ~ 约 0.43。典型的硫族化物玻璃是  $\text{Ge}_{0.40}\text{Se}_{0.60}$ 。

优选该工艺形成 120 硒化银层，以及该工艺形成 130 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层，使得硒化银层的厚度为约 300 埃 ~ 1000 埃 ( $\text{\AA}$ )，且硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层的厚度为约 200 ~ 1000  $\text{\AA}$ 。在一个实施例中，硒化银层的厚度约为 400  $\text{\AA}$ ，且硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层是厚度约为 250  $\text{\AA}$  的  $\text{Ge}_{0.40}\text{Se}_{0.60}$  层。

该工艺形成 140 电阻可变材料单元的第二电极，并且工艺结束。本领域的普通技术人员可以理解第一电极和第二电极可以分别对应于，例如顶电极和底电极，或对应于侧电极。由该工艺形成的硒化银层 120 和由该工艺形成 130 的硫族化物玻璃层置于第一电极和第二电极之间。当在第一电极和第二电极之间施加电势时，在硒化银层和硫族化物玻璃层中形成或中断导电通路。

导电通路的形成降低了电极之间的电阻。在除去所施加的电势后所述导电通路保持。这种性质允许电阻可变材料单元的一些实施例以非易失的方式保持信息。

图 2 示出了根据本发明的实施例的形成存储单元的有源层的另一个工艺 200。在所示的工艺中，通过基本在单个步骤中沉积硒化银和硫族化物玻璃来形成有源层。在一个实施例中，该工艺有利地消除了 UV 光掺杂步骤。

图 2 所示的工艺也可以广泛地应用于早前结合图 1 所述的各种衬底组件。该工艺在衬底组件上形成 210 导电膜以形成存储单元的第一电极。用于形成所述导电膜的材料可以从结合图 1 所述的多种导电材料中选取。该工艺从形成 210 第一电极前进到形成 220 有源层。

该工艺形成 220 有源层，在该有源层中形成导电通路或导电通路被中断。所示的工艺共沉积 220 硒化银和硫族化物玻璃以形成 220 有源层。在一个实施例中，使用诸如蒸发沉积、溅射等的物理气相沉积 (PVD) 技术形成 220 有源层。硫族化物玻璃包括诸如硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ )、砷的硒化物 ( $\text{As}_2\text{Se}_3$ ) 等的材料。在一个实施例中，硫族化物

玻璃是硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ )，其中  $x$  为约 0.2 ~ 约 0.43。

由该工艺形成的有源层的厚度可以在相对宽的范围内变化。优选该工艺形成 220 厚度为约 500 Å ~ 约 2000 Å 的有源层。更优选该工艺形成 220 厚度为约 500 Å ~ 约 700 Å 的有源层。在一个实例中，形成 220 厚度约为 500 埃 (Å) 的有源层。

有利地，所示的工艺可以不使用 UV 辐射光掺杂银 Ag 来形成有源层。在另一个实施例中，仍然使用 UV 光掺杂。该工艺从形成 220 有源层前进到形成 230 第二电极。

该工艺在衬底组件上形成 230 导电膜以形成存储单元的第二电极，并且该工艺结束。形成 220 的有源层布置在第一电极和第二电极之间。当在第一电极和第二电极之间施加电势时，根据所施加的电势的极性形成或中断导电通路。导电通路的形成和/或中断是稳定的并且可以作为阻抗的变化探测出。

图 3 示出了根据本发明的一个实施例的工艺 300，在该工艺中通过沉积硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的层以及硒化银层形成存储单元的有源层。在一个实施例中， $x$  为约 0.2 ~ 约 0.43。

该工艺在衬底组件上形成 310 导电膜以形成存储单元的第一电极。用于形成导电膜的材料可以从多种导电材料中选取。在一个实施例中，该工艺沉积钨 (W) 作为第一电极。该工艺从形成 310 第一电极前进到形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的层或薄膜。

该工艺在第一电极上形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层。该工艺可以形成一层硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的层或者分别形成硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层和银 (Ag) 层分开的层。在一个实施例中，该工艺共沉积硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 以形成 320 层。在另一个实施例中，该工艺通过分别沉积硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层和银 (Ag) 层形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层。根据本发明的一个实施例，形成相对薄的银 (Ag) 层，然后形成硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层。在一个实施例中，相对薄的银 (Ag) 层的厚度大约为 50 Å。硒化银层不应当邻近该相对薄的银 (Ag) 层形成。优选该工艺形成 320 的硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的膜或层的厚度为约 250 Å ~ 约 1000 Å。

在图 3 所示的工艺中，该工艺先形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和

银 (Ag) 的 (多) 层, 然后形成 330 硒化银层。优选该工艺形成 330 硒化银层的厚度为约 300Å ~ 约 1000Å。对于本领域的普通技术人员, 可以理解在另一实施例中该工艺先形成 330 硒化银层, 然后形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层。此外, 沉积相对薄的银 (Ag) 膜有利地允许形成含银稍少的硒化银层, 这是因为对于该存储单元有额外量的银可以利用。

可以使用多种工艺形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层。优选使用诸如蒸发沉积和溅射的物理气相沉积 (PVD) 技术来形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的层。也可以使用诸如化学气相沉积 (CVD) 和共蒸发的其它技术。该工艺从形成 320 硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层前进到形成 330 硒化银层。

该工艺形成 330 硒化银层。该硒化银层应当在硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层上或在共沉积的银 (Ag) 和硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 层上形成, 而不直接在银 (Ag) 层上形成。有利的是, 硒化银是直接沉积的并且不需要 UV 光掺杂步骤。

该工艺形成 340 存储单元的第二电极并且工艺结束。对于本领域的一个普通技术人员, 可以理解第一电极和第二电极可以分别对应于例如顶电极和底电极, 或者对应于侧电极。通过该工艺形成 320 的硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层和通过该工艺形成 330 的硒化银层夹在第一电极和第二电极之间。当在第一电极和第二电极之间施加电势时, 在硒化银层和硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 和银 (Ag) 的 (多) 层中形成或中断导电通路。

存储的信息可对应于可编程的电阻以及对应于二进制数据存储。在一个实施例中, 该存储单元存储二进制数据, 第一状态对应于电极间相对低的电阻, 第二状态对应于电极间相对高的电阻。此外, 电极的极性可以被反向以改变该导电通路, 因而允许该存储单元被擦除以及被再次编程。

图 4 示出根据本发明的一个实施例的存储单元 400, 其具有通过形成硒化银和硫族化物玻璃层而制成的有源层。所示的存储单元 400 包括第一电极 402、第一体层 404、第二体层 406、绝缘体 408 和第二电极 410。

第一电极形成在衬底组件上并与其接触。在一个实施例中, 该衬

底组件是硅，第一电极 402 连接到诸如交叉点的导体上以便存储单元 400 能被编程和读取。本领域的技术人员将会理解存储单元 400 可以在多种衬底材料上形成，并不仅限于例如硅的半导体。例如，存储单元 400 可以在塑料衬底上形成。第一电极 402 可以由多种材料以及由多种材料的组合制成。例如，第一电极 402 可以由钨 (W)、氮化钨 (WN)、多晶硅等制成。

当制成存储单元 400 后，第一体层 404 和第二体层 406 形成该存储单元 400 的体。第一体层 404 在第一电极 402 上形成，第二体层 406 在第一体层 404 上形成。

在所示的实施例中，第一体层 404 是硒化银层，第二体层是诸如硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 的硫族化物玻璃的层。在另一实施例中，第一体层 404 是硫族化物玻璃层而第二体层 406 是硒化银层。

在所示的实施例中，绝缘体 408 包围由第一体层 404 和第二体层 406 形成的体。绝缘体 408 使该体与其它存储单元的体绝缘，同时防止有源材料不希望的扩散。绝缘体 408 可以用多种材料形成，例如氮化硅 ( $\text{Si}_3\text{N}_4$ )。当然，可以在多个步骤中形成绝缘体 408 并可以包含多个结构。

第二电极 410 在第二体层 406 上和绝缘体 408 上形成。第二电极 410 可以由多种材料形成，例如银 (Ag)、钛 (Ti)、钨 (W)、氮化钨 (WN) 等。第一电极 402 和第二电极 410 之间施加的电压使得在存储单元 400 的体内形成导电通路或使形成的导电通路变化。

图 5 示出了根据本发明的一个实施例的存储单元 500，其具有通过共沉积硒化银和硫族化物玻璃形成的有源层。所示的存储单元 500 包括第一电极 502、有源层 506、绝缘体 508 和第二电极 510。

第一电极 502 形成在衬底组件上。该衬底组件可以对应于多种材料，包括塑料和硅。优选第一电极 502 与诸如交叉点的导体连接以便对存储单元 500 编程和读取。第一电极可以由多种材料以及由多种材料的组合形成。

有源层 506 在第一电极 502 上形成。在所示的实施例中，有源层 506 是共沉积的硒化银和例如硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 的硫族化物玻璃的层。

在所示的实施例中，绝缘体 508 围绕有源层 506。绝缘体 508 使有

源层 506 与其它存储单元绝缘并同时防止有源材料不希望的扩散。绝缘体 508 可以用多种材料形成, 例如氮化硅 ( $\text{Si}_3\text{N}_4$ )。

第二电极 510 形成在有源层 506 上和绝缘体 508 上。第二电极 510 可以用多种材料形成, 例如银 (Ag)、钛 (Ti)、钨 (W)、氮化钨 (WN) 等。施加在第一电极 502 和第二电极 510 之间的电势使得有源层 506 中的导电通路响应于该施加的电势形成或中断。

图 6 示出了根据本发明的一个实施例的存储单元 600, 其具有通过形成银层、硫族化物玻璃层和硒化银层而形成的有源层。所示的存储单元 600 包括第一电极 602、第一体层 603、第二体层 604、第三体层 606、绝缘体 608 和第二电极 610。

第一电极 602 在衬底组件上形成并与其接触。在一个实施例中, 该衬底组件是硅, 并且第一电极 602 连接到诸如交叉点的导体上以便存储单元 600 可以被编程和读取。第一电极可以由多种材料以及由多种材料的组合形成, 例如钨 (W)、氮化钨 (WN)、钛 (Ti) 等。

当制备存储单元 600 时, 第一体层 603、第二体层 604 以及第三体层 606 形成存储单元 600 的体。第一体层 603 形成在第一电极 602 上, 第二体层 604 形成在第一体层 603 上, 第三体层 606 形成在第二体层 604 上。

在所示的实施例中, 第一体层 603 是银 (Ag) 层, 第二体层 604 是诸如硒化锗 ( $\text{Ge}_x\text{Se}_{(1-x)}$ ) 的硫族化物玻璃的层, 第三体层 606 是硒化银层。在另一个实施例中, 第一体层 603 是硒化银层, 第二体层 604 是硫族化物玻璃层, 第三体层 606 是银 (Ag) 层。

在所示的实施例中, 绝缘体 608 围绕由第一体层 603、第二体层 604 和第三体层 606 形成的体。绝缘体 608 使该体与其它存储单元的体绝缘并且同时阻止有源材料不希望的扩散。绝缘体 608 可以由多种材料形成, 例如氮化硅 ( $\text{Si}_3\text{N}_4$ )。当然, 绝缘体 608 可以在多个步骤中形成并且可以包括多个结构。

第二电极 610 形成在第三体层 606 上和绝缘体 608 上。第二电极 610 可以由多种材料形成, 例如钨 (W)。施加在第一电极 602 和第二电极 610 之间的电势引起在存储单元 600 内体的导电通路的形成或变换。

上面描述了本发明的各种不同实施例。虽然参照这些具体的实施

例描述了本发明，但这些描述只是对本发明的说明并不意图限制本发明。本领域的技术人员可以在不脱离本发明的真正实质和范围的情况下作出各种修改和应用，本发明的范围由所附权利要求定义。



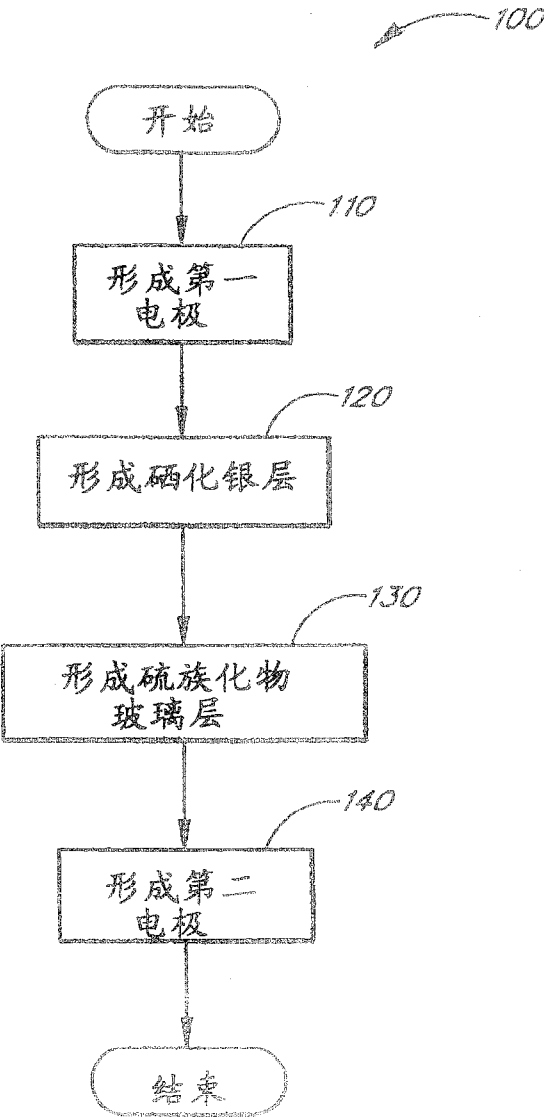


图 1

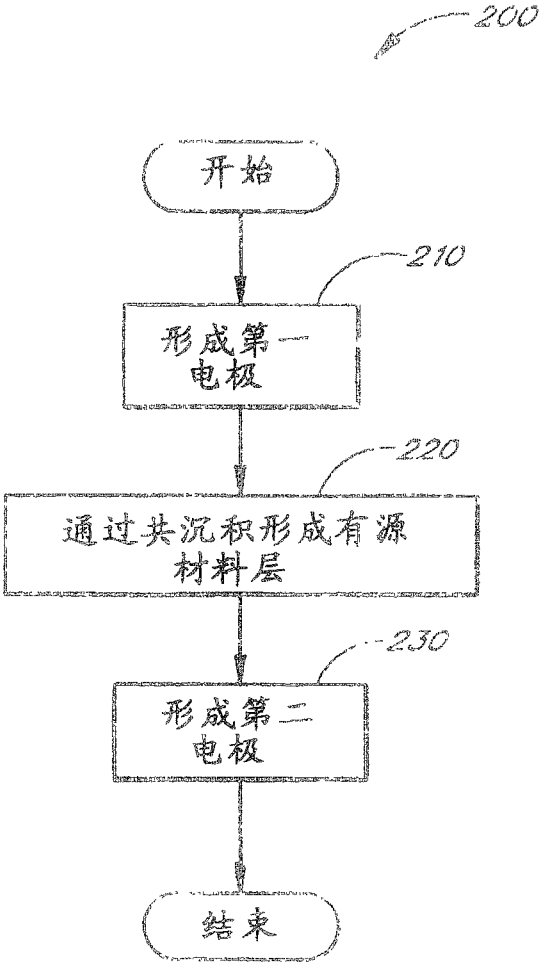


图 2

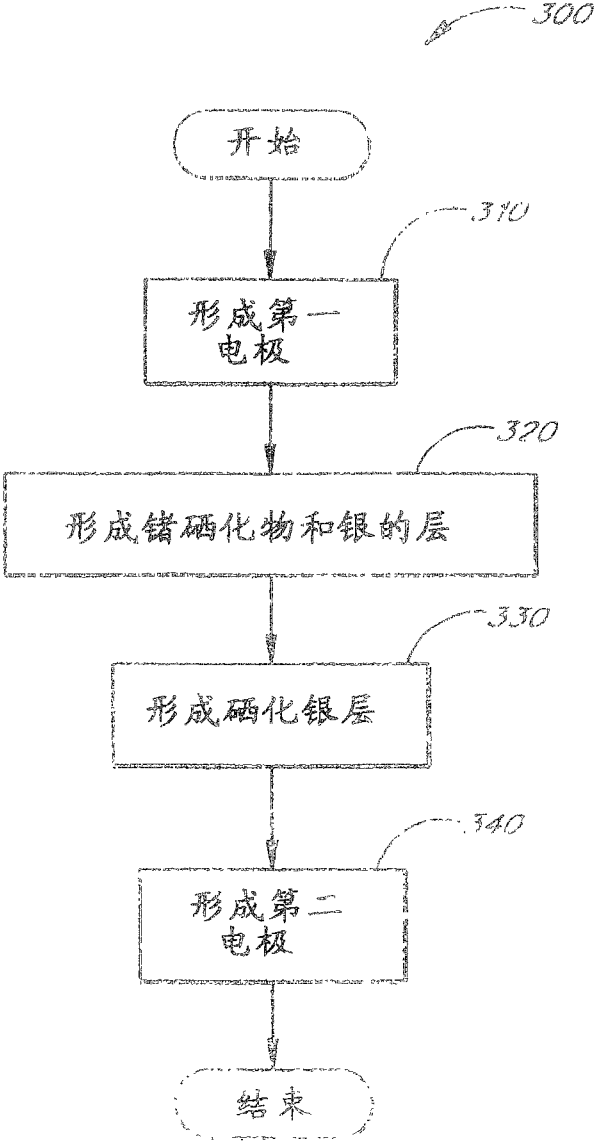


图 3

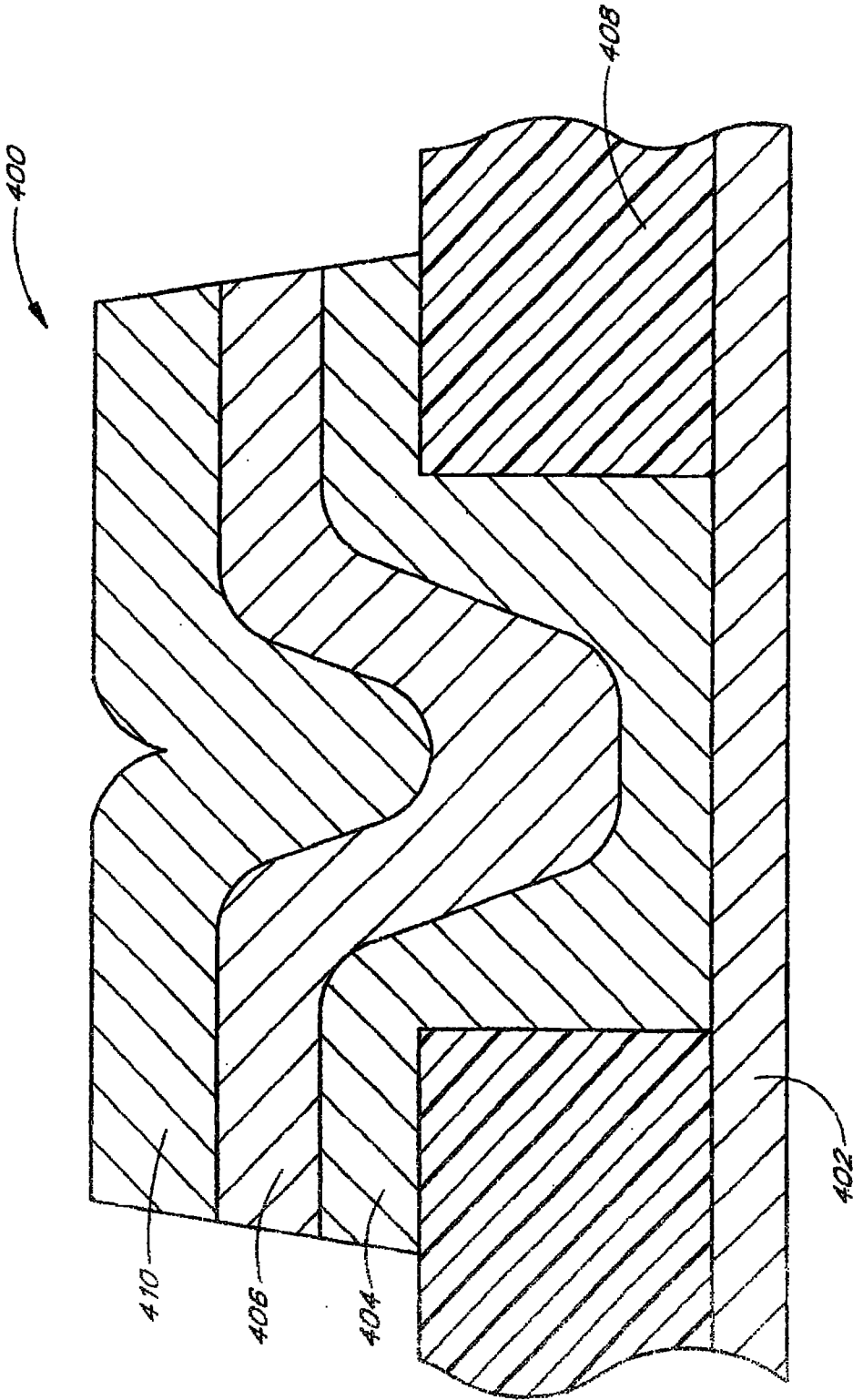


图 4

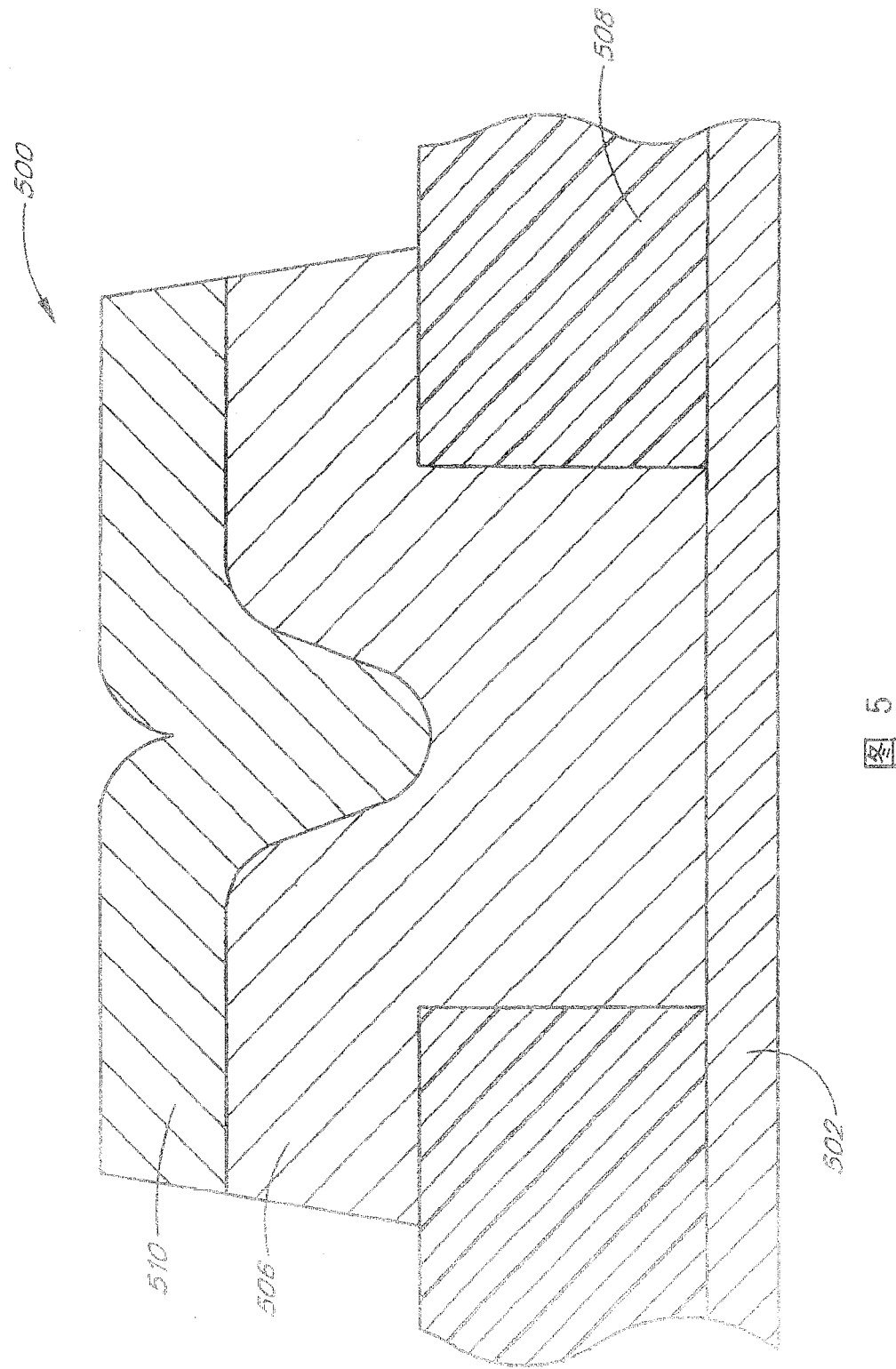


图 5

