

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-223125

(P2005-223125A)

(43) 公開日 平成17年8月18日(2005.8.18)

(51) Int. Cl.⁷

H01F 30/00

H01F 27/28

F I

H01F 31/00

H01F 27/28

H01F 31/00

H01F 31/00

テーマコード(参考)

5E043

審査請求 未請求 請求項の数 6 O L (全 16 頁)

(21) 出願番号 特願2004-29122(P2004-29122)

(22) 出願日 平成16年2月5日(2004.2.5)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市東神足1丁目10番1号

(74) 代理人 100064746

弁理士 深見 久郎

(74) 代理人 100085132

弁理士 森田 俊雄

(74) 代理人 100083703

弁理士 仲村 義平

(74) 代理人 100096781

弁理士 堀井 豊

(74) 代理人 100098316

弁理士 野田 久登

(74) 代理人 100109162

弁理士 酒井 将行

最終頁に続く

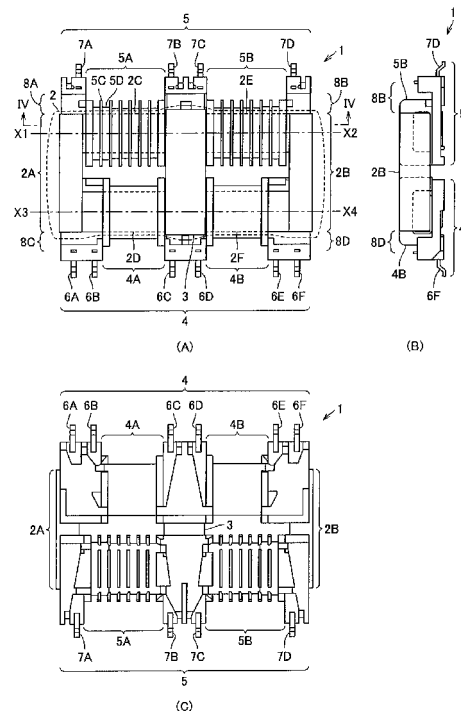
(54) 【発明の名称】 昇圧トランス

(57) 【要約】

【課題】 2次巻線の絶縁性を確保しながら実装における低背化を可能にし、かつ組立が容易な昇圧トランスを提供する。

【解決手段】 磁脚2C~2Fに巻かれる1次巻線および2次巻線の巻軸方向が実装面に平行となるので昇圧トランス1は低背化される。2次巻線は1次巻線と独立な磁脚に巻かれるので分割巻きに必要な長さが確保される。主コア2にはU型やI型のような単純形状のコアが利用可能であり、主コア2に巻かれる1次巻線には細い線材が利用可能であるので組立作業が容易になる。また、2次側の出力においてI型コア3の下部が低電位側となるのでI型コア3の下部にも配線が可能となり、基板における配線の自由度を高くすることができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 の閉磁路と前記第 1 の閉磁路の一部と一部が重なる第 2 の閉磁路とを実装面に平行な平面に形成するコアを備え、

前記コアは、

前記第 1 の閉磁路を形成する第 1 の磁脚と、

前記第 1 の閉磁路を形成し前記第 1 の磁脚に平行な第 2 の磁脚と、

前記第 2 の閉磁路を形成し前記第 1 の磁脚の中心軸と同軸上に配置される第 3 の磁脚と

、前記第 2 の閉磁路を形成し前記第 2 の磁脚の中心軸と同軸上に配置される第 4 の磁脚と 10

、前記第 1 の閉磁路と前記第 2 の閉磁路の重なる部分を形成する中央磁脚とを含み、

前記第 1 の閉磁路が貫通するよう前記コアに装着される第 1 の巻線部をさらに備え、

前記第 1 の巻線部は、

前記第 1 の磁脚に巻かれる第 1 の 1 次巻線部と、

前記第 2 の磁脚に巻かれる第 1 の 2 次巻線部とを含み、

前記第 2 の閉磁路が貫通するよう前記コアに装着される第 2 の巻線部をさらに備え、

前記第 2 の巻線部は、

前記第 3 の磁脚に巻かれる第 2 の 1 次巻線部と、

前記第 4 の磁脚に巻かれる第 2 の 2 次巻線部とを含む、昇圧トランス。 20

【請求項 2】

前記第 1 の 2 次巻線部は、前記中央磁脚側に低電位が与えられる端子を有し、

前記第 2 の 2 次巻線部は、前記中央磁脚側に低電位が与えられる端子を有する、請求項 1 に記載の昇圧トランス。

【請求項 3】

前記第 1 の 2 次巻線部は、前記第 1 の 2 次巻線部を分割する仕切部を有する第 1 のボビンを有し、

前記第 2 の 2 次巻線部は、前記第 2 の 2 次巻線部を分割する仕切部を有する第 2 のボビンを有する、請求項 1 に記載の昇圧トランス。

【請求項 4】

前記コアは、開口部が対向する 1 対の U 型コアと前記 1 対の U 型コアに挟まれる I 型コアである、請求項 1 に記載の昇圧トランス。 30

【請求項 5】

前記コアは、

一端部が前記中央磁脚と対向した空間に漏れ磁束を生じさせて前記第 1 の磁脚と前記第 2 の磁脚の間の磁気的な結合を低下させる第 1 の補助磁脚と、

一端部が前記中央磁脚と対向した空間に漏れ磁束を生じさせて前記第 3 の磁脚と前記第 4 の磁脚の間の磁気的な結合を低下させる第 2 の補助磁脚とを含む、請求項 1 に記載の昇圧トランス。

【請求項 6】

前記第 1 の 1 次巻線部は、第 1 の向きに磁束を生じさせる第 1 の 1 次巻線を有し、

前記第 2 の 1 次巻線部は、前記第 1 の向きと逆の第 2 の向きに磁束を生じさせる第 2 の 1 次巻線を有する、請求項 1 に記載の昇圧トランス。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は昇圧トランスに関するものであり、より特定的には多出力が可能な昇圧トランスに関するものである。

【背景技術】

【0002】

近年、ディスプレイ装置としてバックライト付液晶表示装置が多く用いられる。液晶表示装置の光源であるバックライトには冷陰極管が用いられる。冷陰極管を駆動させるには冷陰極管に高圧の交流電圧を印加する必要がある。冷陰極管に高圧の交流電圧を印加するために、入力電源から供給される低電圧の直流電圧を高圧の交流電圧に変換するインバータ(DC/AC変換器)が必要となる。インバータを構成する電子部品の1つに、冷陰極管に印加する高電圧を出力する昇圧トランスがある。

【0003】

表示装置の大型化に伴い、複数の冷陰極管に同時に高電圧を印加して冷陰極管を同時に点灯させる必要がある。冷陰極管ごとに昇圧トランスを設けると回路基板の面積が増大するので、多出力が可能な昇圧トランスが採用される。多出力が可能な昇圧トランスの例として、特開2001-126937号公報(特許文献1)では、コア上に2次巻線用の磁脚を2つ備え、各々の磁脚に巻かれた2次巻線から高電圧が取出される昇圧トランスの例が開示される。

10

【特許文献1】特開2001-126937号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

ディスプレイ装置の薄型化に伴い、回路基板に実装される電子部品には低背化が求められる。2次巻線から高電圧が出力されるので、2次巻線内における高圧部と低圧部との間の電気絶縁性を確保する必要がある。電気絶縁性を確保する方法として、仕切部を介して2次巻線を複数の巻線部に分割して巻線部間の距離をできるだけ大きくする方法がある。このような巻線方法を以後において分割巻きと称する。

20

【0005】

なお、分割巻き以外の巻線方法によって2次巻線の電気絶縁性を確保することも可能であるが、この場合の巻線方法は分割巻きよりも複雑になる。複雑な巻線方法は作業性を低下させる要因となる。よって、分割巻きは電気絶縁性の確保の点および巻線作業の点の両方において優れる。

【0006】

2次巻線を分割巻きするためのポピンは巻線を区切る仕切部を備える必要がある。ポピンの仕切部は電気絶縁性を確保するよう厚みが設定されるとともに、巻線部間の電位差をできるだけ小さくするよう個数が設定される。ポピンに仕切部を備えることでポピンが長くなるので、ポピンが装着される磁脚もポピンの長さに応じて長くする必要がある。したがって特許文献1に開示される昇圧トランスは、分割巻きを採用すれば低背化への対応が困難であるという課題を有する。

30

【0007】

また、特許文献1に開示される昇圧トランスは、2つの2次巻線に対応する1次巻線を1つ備える。2つの2次巻線に電力を供給するため、1次巻線には多くの電流が流れるよう線径の太い線材が用いられる。しかし、線径が太くなると巻線作業が困難となり生産性が低下する。

【0008】

さらに、特許文献1に開示される昇圧トランスは複雑な形状のコアを備えている。低背化や小型化に対応するため、コアには肉厚の薄い部分が生じる。よって特許文献1に開示される昇圧トランスは熱衝撃時の応力や機械的な応力に弱いという課題を有する。またコアの形状が複雑なため生産性が低下する。

40

【0009】

さらに、特許文献1に開示される昇圧トランスでは、コアが基板実装面に近接あるいは接触する。コア下部に基板配線が通る配線パターンの場合、動作時に高電位となるコアとコア下部の配線との間で放電が生じる可能性がある。したがって特許文献1に開示される昇圧トランスではコア下部に基板配線を通せないで、基板面積が増加する。

【課題を解決するための手段】

50

【0010】

本発明は、要約すれば昇圧トランスであって、第1の閉磁路と第1の閉磁路の一部と一部が重なる第2の閉磁路とを実装面に平行な平面に形成するコアを備える。

【0011】

コアは、第1の閉磁路を形成する第1の磁脚と、第1の閉磁路を形成し第1の磁脚に平行な第2の磁脚と、第2の閉磁路を形成し第1の磁脚の中心軸と同軸上に配置される第3の磁脚と、第2の閉磁路を形成し第2の磁脚の中心軸と同軸上に配置される第4の磁脚と、第1の閉磁路と第2の閉磁路の重なる部分を形成する中央磁脚とを含む。

【0012】

昇圧トランスは、第1の閉磁路が貫通するようコアに装着される第1の巻線部をさらに備える。第1の巻線部は、第1の磁脚に巻かれる第1の1次巻線部と、第2の磁脚に巻かれる第1の2次巻線部とを含む。

10

【0013】

昇圧トランスは、第2の閉磁路が貫通するようコアに装着される第2の巻線部をさらに備える。第2の巻線部は、第3の磁脚に巻かれる第2の1次巻線部と、第4の磁脚に巻かれる第2の2次巻線部とを含む。

【0014】

好ましくは、第1の2次巻線部は、中央磁脚側に低電位が与えられる端子を有し、第2の2次巻線部は、中央磁脚側に低電位が与えられる端子を有する。

【0015】

好ましくは、第1の2次巻線部は、第1の2次巻線部を分割する仕切部を有する第1のボビンを有し、第2の2次巻線部は、第2の2次巻線部を分割する仕切部を有する第2のボビンを有する。

20

【0016】

好ましくは、コアは、開口部が対向する1対のU型コアと1対のU型コアに挟まれるI型コアである。

【0017】

好ましくは、コアは、一端部が中央磁脚と対向した空間に漏れ磁束を生じさせて第1の磁脚と第2の磁脚の間の磁気的な結合を低下させる第1の補助磁脚と、一端部が中央磁脚と対向した空間に漏れ磁束を生じさせて第3の磁脚と第4の磁脚の間の磁気的な結合を低下させる第2の補助磁脚とを含む。

30

【0018】

好ましくは、第1の1次巻線部は、第1の向きに磁束を生じさせる第1の1次巻線を有し、第2の1次巻線部は、第1の向きと逆の第2の向きに磁束を生じさせる第2の1次巻線を有する。

【発明の効果】

【0019】

本発明の昇圧トランスは2次巻線の絶縁性を確保しながら実装での低背化を可能とする。また、本発明の昇圧トランスは組立を容易とすることを可能とする。さらに、本発明の昇圧トランスは回路基板における配線の自由度を高めることを可能とする。

40

【発明を実施するための最良の形態】

【0020】

以下において、本発明の実施の形態について図面を参照して詳しく説明する。なお、図中同一符号は同一または相当部分を示す。

【0021】

[実施の形態1]

図1は、実施の形態1の昇圧トランスの三面図である。図1(A)は昇圧トランス1の平面図である。また、図1(B)は昇圧トランス1の右側面図である。また、図1(C)は昇圧トランス1の底面図である。

【0022】

50

図 2 は、図 1 における主コア 2 の平面と正面を示す図である。図 2 (A) は主コア 2 の平面を示す図であり、図 2 (B) は主コア 2 の正面を示す図である。

【 0 0 2 3 】

主コア 2 は U 型コア 2 A , 2 B と、 I 型コア 3 とを含む。 U 型コア 2 A , 2 B は I 型コア 3 の両側面に接合されて接着剤やワニスなどで固定される。

【 0 0 2 4 】

図 3 は、 U 型コア 2 A を図 2 の X 方向と Y 方向から見た図である。図 3 (A) は図 2 の X 方向から見た U 型コア 2 A を示す。また、図 3 (B) は図 2 の Y 方向から見た U 型コア 2 A を示す。

【 0 0 2 5 】

図 1 に示されるように、昇圧トランス 1 は主コア 2 を備える。主コア 2 は、第 1 の閉磁路の主要部を形成する U 型コア 2 A と、第 2 の閉磁路の主要部を形成する U 型コア 2 B と、第 1 の閉磁路と第 2 の閉磁路との重なり部分を形成する I 型コア 3 とを含む。

【 0 0 2 6 】

U 型コア 2 A と U 型コア 2 B とは開口部を対向し、 I 型コア 3 を挟むように配置される。 U 型コア 2 A と I 型コア 3 とによって第 1 の閉磁路が形成され、 U 型コア 2 B と I 型コア 3 とによって第 2 の閉磁路が形成される。

【 0 0 2 7 】

U 型コア 2 A は、 2 次巻線が巻かれる磁脚 2 C と、 1 次巻線が巻かれる磁脚 2 D とを含む。磁脚 2 C は 2 次巻線が分割巻きされるのに十分な長さを有する。

【 0 0 2 8 】

また、昇圧トランス 1 が駆動された場合に、 1 次巻線と 2 次巻線との電気的な絶縁を確保する必要がある。よって磁脚 2 C と磁脚 2 D とは互いに平行となるように配置される。

【 0 0 2 9 】

U 型コア 2 B は、 2 次巻線が巻かれる磁脚 2 E と、 1 次巻線が巻かれる磁脚 2 F とを含む。磁脚 2 E は 2 次巻線が分割巻きされるのに十分な長さを有する。

【 0 0 3 0 】

また、磁脚 2 C , 磁脚 2 D と同様に、昇圧トランス 1 が駆動された場合に、 1 次巻線と 2 次巻線との電気的な絶縁を確保する必要があるので、磁脚 2 E と磁脚 2 F とは互いに平行となるように配置される。

【 0 0 3 1 】

U 型コア 2 A において、磁脚 2 C と磁脚 2 E とは図 1 中の X 1 - X 2 軸上に配置される。また、 U 型コア 2 B において、磁脚 2 D と磁脚 2 F とは図 1 中の X 3 - X 4 軸上に配置される。

【 0 0 3 2 】

昇圧トランス 1 は、さらに、主コア 2 に装着されて 1 次巻線が巻かれる 1 次側ボビン 4 と、主コア 2 に装着されて 2 次巻線が巻かれる 2 次側ボビン 5 とを備える。

【 0 0 3 3 】

1 次側ボビン 4 は、磁脚 2 D 上に装着される第 1 の 1 次巻線ボビン 4 A と、磁脚 2 F 上に装着される第 2 の 1 次巻線ボビン 4 B とを含む。

【 0 0 3 4 】

2 次側ボビン 5 は、磁脚 2 C 上に装着される第 1 の 2 次巻線ボビン 5 A と、磁脚 2 E 上に装着される第 2 の 2 次巻線ボビン 5 B と、 2 次巻線を分割巻きするための仕切部 5 C とを含む。

【 0 0 3 5 】

なお、第 1 の 1 次巻線ボビン 4 A に巻かれる第 1 の 1 次巻線と第 1 の 2 次巻線ボビン 5 A に巻かれる第 1 の 2 次巻線によって、 1 つの昇圧トランスが構成される。同様に、第 2 の 1 次巻線ボビン 4 B に巻かれる第 2 の 1 次巻線と第 2 の 2 次巻線ボビン 5 B に巻かれる第 2 の 2 次巻線によって、もう 1 つの昇圧トランスが構成される。

10

20

30

40

50

【0036】

説明の便宜上、以後では第1の1次巻線ポピン4Aと、第1の1次巻線と、第1の2次巻線ポピン5Aと、第1の2次巻線とを合わせて第1の巻線部と称する。また、第2の1次巻線ポピン4Bと、第2の1次巻線と、第2の2次巻線ポピン5Bと、第2の2次巻線とを合わせて第2の巻線部と称する。

【0037】

1次側ポピン4は、さらに、1次側端子6A～6Fを含む。1次巻線の巻き方に応じて1次側端子6A～6Fから巻線に接続される端子が選択される。たとえば、巻き始めと巻き終わりの位置を同じにする場合であれば、第1の巻線部では1次側端子6A, 6Bが第1の1次巻線に接続され、第2の巻線部では1次側端子6E, 6Fが第2の1次巻線に接続される。また、巻き始めと巻き終わりの位置を異ならせる場合であれば、第1の巻線部では1次側端子6B, 6Cが第1の1次巻線に接続され、第2の巻線部では1次側端子6E, 6Dが第2の1次巻線に接続される。

10

【0038】

なお、実装の安定性を強化するため、巻き始めと巻き終わりの位置によらず1次側端子6A～6Fはすべて回路基板にはんだ付けされる。

【0039】

2次側ポピン5は、さらに、2次側端子7A～7Dを含む。2次側端子7Aは第1の巻線部から取出される2次電圧の高電位側の端子であり、2次側端子7Bは第1の巻線部から取出される2次電圧の低電位側の端子である。同様に、2次側端子7Dは第2の巻線部から取出される2次電圧の高電位側の端子であり、2次側端子7Cは第2の巻線部から取出される2次電圧の低電位側の端子である。

20

【0040】

なお、「高電位側」とは2次電圧の絶対値が高い側、すなわち2次電圧が振幅する側を示す。また、「低電位側」とは2次電圧の絶対値が低い側、すなわち2次電圧の振幅の基準となる側を示す。

【0041】

昇圧トランス1には、2次側端子7Aとコア2Aとの間の放電を防ぐための間隙8Aが設けられる。同様に、昇圧トランス1には、2次側端子7Dとコア2Bとの間の放電を防ぐ間隙8Bと、1次側端子6Aとコア2Aとの間の放電を防ぐための間隙8Cと、1次側端子6Fとコア2Bとの間の放電を防ぐ間隙8Dが設けられる。

30

【0042】

実施の形態1の昇圧トランスについてより詳細に説明する。磁脚2C～2Fに巻かれる1次巻線および2次巻線の巻軸方向が実装面に平行となるので昇圧トランス1は低背化される。2次巻線は1次巻線と独立な磁脚に巻かれるので分割巻きに必要な長さが確保される。主コア2にはU型やI型のような単純形状のコアが利用可能であり、主コア2に巻かれる1次巻線には細い線材が利用可能であるので組立作業が容易になる。また、2次側の出力においてI型コア3の下部が低電位側となるのでI型コア3の下部にも配線が可能となり、基板における配線の自由度を高くすることができる。

【0043】

さらに、実施の形態1の昇圧トランスでは、2つの1次巻線によって互いに反対向きの同期した磁束を発生させることで、2つの2次巻線と交錯する磁束同士の干渉を解消することが可能である。干渉が解消されることで第1の巻線部および第2の巻線部は相互に影響を及ぼしあわずに高電圧を出力することができる。

40

【0044】

さらに、実施の形態1の昇圧トランスでは、1次側ポピン4と2次側ポピン5の各々に端子が設けられる。1つのポピンにすべての端子が設けられる場合と比較すると、実装において端子と配線との位置決め精度がより緩やかになるので、実装作業が容易となる。

【0045】

図2ではU型コア2A, 2BとI型コア3が主コア2の例として示される。ただし、主

50

コア 2 は図 2 に示した構成に限定されるものではない。たとえば、図示しないが、主コア 2 は 1 つの E 型コアと 1 つの I 型コアとを含んでも良い。この場合、E 型コアの開口部と I 型コアの側面部とが接合される。

【0046】

図 2 と図 3 とに示されるように、U 型コア 2 A は磁脚 2 C , 2 D とを備える。磁脚 2 C は曲面加工された周辺部 2 G ~ 2 J を含む。

【0047】

磁脚 2 C には、2 次側ボビン 5 を介して 2 次巻線が巻かれる。2 次巻線に電流が流れると 2 次巻線に高圧部と低圧部が生じる。コアの電位は浮遊状態にあるので、巻線の高圧部とコアとの間で放電が生じる可能性がある。特に磁脚が尖端部を有する場合、尖端部に電界が集中して放電が生じやすくなる。よって、周辺部 2 G ~ 2 J には放電を防ぐための曲面加工が施される。なお、周辺部 2 G ~ 2 J の曲率半径は、一例として 0.5 ~ 0.7 ミリメートルに設定される。

10

【0048】

磁脚 2 D には 1 次側ボビン 5 を介して 1 次巻線が巻かれる。1 次巻線に電流が流れると 2 次巻線と同様に 1 次巻線にも高圧部が生じるが、2 次巻線の高圧部より電圧は低いいためコアとの間での放電は生じにくい。周辺部 2 K ~ 2 N には必要に応じて曲面加工が施される。

【0049】

なお、U 型コア 2 B の磁脚 2 E , 2 F においても U 型コア 2 A と同様の曲面加工が施される。

20

【0050】

図 4 は、図 1 の昇圧トランス 1 の I V - I V 間の断面図である。2 次側ボビン 5 は、U 型コア 2 A , 2 B と I 型コア 3 に装着される。U 型コア 2 A と 2 次側ボビン 5 との間には間隙 8 E , 8 F が設けられる。また、U 型コア 2 B と 2 次側ボビン 5 との間には間隙 8 G , 8 H が設けられる。間隙 8 E ~ 8 H は、間隙 8 A ~ 8 D と同様に 2 次巻線と主コア 2 との間での放電を防ぐために設けられる。

【0051】

図 5 は、主コア 2 に生じる磁束を示す模式図である。主コア 2 には、1 次巻線 9 A によって磁束 10 A が生じ、1 次巻線 9 B によって磁束 10 B が生じる。磁束 10 A の電磁誘導によって 2 次巻線 9 C に誘導起電力が生じ、磁束 10 B の電磁誘導によって 2 次巻線 9 D に誘導起電力が生じる。

30

【0052】

1 次巻線 9 A に流れる電流の向き（図中、A 1 から A 2 の向き）と、1 次巻線 9 B に流れる電流の向き（図中、B 1 から B 2 の向き）とは互いに逆の向きとなる。よって、磁束 10 A と磁束 10 B は磁脚 2 D , 2 F の部分において互いに逆の向きとなる。磁束 10 A , 10 B の一部は漏れ磁束となって主コア 2 から漏れ出すが、残りの磁束は I 型コア 3 を通過し、それぞれ磁脚 2 C , 2 E を通過して戻る。したがって、2 次巻線 9 C , 9 D から取出される出力は安定する。

【0053】

なお、干渉を解消する効果が最も発揮されるよう、磁脚 2 C と磁脚 2 E とは同軸上に配置され、磁脚 2 D と磁脚 2 F とは同軸上に配置される。

40

【0054】

また、図 5 において、2 次巻線 9 C , 9 D の両方とも I 型コア 3 側が低電位になる。よって I 型コアの下部に基板配線があってもコアと配線の間で放電が生じにくいので I 型コアの下部に基板配線を通すことが可能となり、配線の自由度が増す。

【0055】

[実施の形態 2]

図 6 は、実施の形態 2 の昇圧トランスの三面図である。図 6 (A) は昇圧トランス 1 1 の平面図である。また、図 6 (B) は昇圧トランス 1 1 の右側面図である。また、図 6 (

50

C) は昇圧トランス 11 の底面図である。

【0056】

昇圧トランス 11 は主コア 12 を備える。主コア 12 は、第 1 の閉磁路の主要部を形成する U 型コア 12 A と、第 2 の閉磁路の主要部を形成する U 型コア 12 B と、第 1 の閉磁路と第 2 の閉磁路との重なり部分を形成する I 型コア 13 とを含む。

【0057】

U 型コア 12 A は、2 次巻線が巻かれる磁脚 12 C と、1 次巻線が巻かれる磁脚 12 D とを含む。磁脚 12 C は 2 次巻線が分割巻きされるのに十分な長さを有する。

【0058】

昇圧トランス 11 が駆動された場合に、1 次巻線と 2 次巻線との電気的な絶縁を確保する必要がある。よって磁脚 12 C と磁脚 12 D とは互いに平行となるように配置される。

【0059】

U 型コア 12 B は、2 次巻線が巻かれる磁脚 12 E と、1 次巻線が巻かれる磁脚 12 F とを含む。磁脚 12 E は 2 次巻線が分割巻きされるのに十分な長さを有する。

【0060】

磁脚 12 C, 磁脚 12 D と同様に、昇圧トランス 11 が駆動された場合に、1 次巻線と 2 次巻線との電気的な絶縁を確保する必要があるので、磁脚 12 E と磁脚 12 F とは互いに平行となるように配置される。

【0061】

U 型コア 12 A において、磁脚 12 C と磁脚 12 E とは図 6 中の X1 - X2 軸上に配置される。また、U 型コア 12 B において、磁脚 12 D と磁脚 12 F とは図 6 中の X3 - X4 軸上に配置される。

【0062】

昇圧トランス 11 は、さらに、主コア 12 に装着されて 1 次巻線が巻かれる 1 次側ボビン 14 と、主コア 12 に装着されて 2 次巻線が巻かれる 2 次側ボビン 15 とを備える。

【0063】

1 次側ボビン 14 と 2 次側ボビン 15 とは嵌合部 20 A ~ 20 C によって嵌合され、互いの位置が固定される。

【0064】

1 次側ボビン 14 は、磁脚 12 D 上に装着される第 1 の 1 次巻線ボビン 14 A と、磁脚 12 F 上に装着される第 2 の 1 次巻線ボビン 14 B とを含む。

【0065】

1 次側ボビン 14 は、さらに、1 次側端子 16 A ~ 16 F を含む。1 次側端子 16 A ~ 16 F は図 1 における 1 次側端子 6 A ~ 6 F と同様に、1 次巻線の巻き方に応じて巻線に接続される端子が選択される。

【0066】

2 次側ボビン 15 は、磁脚 12 C 上に装着される第 1 の 2 次巻線ボビン 15 A と、磁脚 12 E 上に装着される第 2 の 2 次巻線ボビン 15 B と、2 次巻線を分割巻きするための仕切部 15 C とを含む。

【0067】

2 次側ボビン 15 は、さらに、2 次側端子 17 A ~ 17 D を含む。図 1 における 2 次側端子 7 A ~ 7 D と同様に、2 次側端子 17 A, 17 D が高電位側の端子に設定され、2 次側端子 17 B, 17 C が低電位側の端子に設定される。

【0068】

昇圧トランス 11 には、さらに、間隙 18 A ~ 18 D が設けられる。間隙 18 A ~ 18 D は図 1 における間隙 8 A ~ 8 D と同様に、2 次側端子 17 A, 17 D または 1 次側端子 16 A, 16 F と、U 型コア 12 A, 12 B との間の放電を防ぐために設けられる。

【0069】

実施の形態 2 の昇圧トランスについてより詳細に説明する。図 1 の昇圧トランス 1 にお

10

20

30

40

50

いては、1次側ボビン4および2次側ボビン5に主コア2が嵌め込まれ、さらに1次側ボビン4、2次側ボビン5、主コア2との間の隙間に接着剤が注入されることによって、1次側ボビン4と2次側ボビン5の位置関係が決定される。ただし、1次側ボビン4と2次側ボビン5の位置関係は精密に決定されず、端子間の位置関係がずれる可能性がある。

【0070】

一方、実施の形態2の昇圧トランス11において、別体として構成されている1次側ボビン14と2次側ボビン15とは互いに嵌合される。したがって、主コア12が嵌め込まれていなくとも1次側ボビン14と2次側ボビン15との位置関係が安定する。各ボビンに設けられる端子の位置関係は安定し、実装の点において昇圧トランス1よりも優れる。また、1次側ボビン14と2次側ボビン15とが一体化されるので、コアが受ける機械的

10

【0071】

[実施の形態3]

図7は、実施の形態3の昇圧トランスの三面図である。図7(A)は昇圧トランス21の平面図である。また、図7(B)は昇圧トランス21の右側面図である。また、図7(C)は昇圧トランス21の底面図である。

【0072】

昇圧トランス21は主コア22を備える。主コア22は、第1の閉磁路の主要部を形成するU型コア22Aと、第2の閉磁路の主要部を形成するU型コア22Bと、第1の閉磁路と第2の閉磁路との重なり部分を形成するI型コア23とを含む。

20

【0073】

後に詳細に説明するように、I型コア23には主コア22を固定するための接着剤を効果的に注入するよう、I型コア3よりも大きな面取加工がなされる。

【0074】

U型コア22Aは、2次巻線が巻かれる磁脚22Cと、1次巻線が巻かれる磁脚22Dとを含む。磁脚22Cは2次巻線が分割巻きされるのに十分な長さを有する。

【0075】

昇圧トランス21が駆動された場合に、1次巻線と2次巻線との電気的な絶縁を確保する必要がある。よって磁脚22Cと磁脚22Dとは互いに平行となるように配置される。

30

【0076】

U型コア22Bは、2次巻線が巻かれる磁脚22Eと、1次巻線が巻かれる磁脚22Fとを含む。磁脚22Eは2次巻線が分割巻きされるのに十分な長さを有する。

【0077】

磁脚22C、磁脚22Dと同様に、昇圧トランス21が駆動された場合に、1次巻線と2次巻線との電気的な絶縁を確保する必要があるので、磁脚22Eと磁脚22Fとは互いに平行となるように配置される。

【0078】

U型コア22Aにおいて、磁脚22Cと磁脚22Eとは図7中のX1-X2軸上に配置される。また、U型コア22Bにおいて、磁脚22Dと磁脚22Fとは図7中のX3-X

40

【0079】

昇圧トランス21は、さらに、主コア22に装着されて1次巻線が巻かれる1次側ボビン24と、主コア22に装着されて2次巻線が巻かれる2次側ボビン25とを備える。

【0080】

1次側ボビン24は、磁脚22D上に装着される第1の1次巻線ボビン24Aと、磁脚22F上に装着される第2の1次巻線ボビン24Bとを含む。

【0081】

1次側ボビン24は、さらに、1次側端子26A~26Fを含む。1次側端子26A~26Fは図1における1次側端子6A~6Fと同様に、1次巻線の巻き方に応じて巻線に

50

接続される端子が選択される。

【0082】

2次側ボビン25は、磁脚22C上に装着される第1の2次巻線ボビン25Aと、磁脚22E上に装着される第2の2次巻線ボビン25Bと、2次巻線を分割巻きするための仕切部25Cとを含む。

【0083】

2次側ボビン25は、さらに、2次側端子27A～27Dを含む。図1における2次側端子27A～27Dと同様に、2次側端子27A, 27Dが高電位側の端子に設定され、2次側端子27B, 27Cが低電位側の端子に設定される。

【0084】

昇圧トランス21には、さらに、間隙28A～28Dが設けられる。間隙28A～28Dは図1における間隙8A～8Dと同様に、2次側端子27A, 27Dまたは1次側端子26A, 26FとU型コア22A, 22Bとの間の放電を防ぐために設けられる。

【0085】

実施の形態3の昇圧トランスについてより詳細に説明する。主コア22と1次側ボビン24と2次側ボビン25とを固定する場合、これらを組立てた後に、I型コア23と1次側ボビン24との隙間、およびI型コア23と2次側ボビン25との隙間に接着剤が注入される。特に、U型コア22A, 22BとI型コア23とは確実に接合されるので接合面の導通が確保される。接合面の導通が確保されることでU型コア22A, 22BとI型コア23の電位が同一となり、接合面での放電が防止される。

【0086】

図8は、I型コア23の平面と正面を示す図である。図8(A)はI型コア23の平面を示す図であり、図8(B)はI型コア23の正面を示す図である。

【0087】

I型コア23は、斜めに面取加工(C面処理)された周辺部23A, 23Bを含む。なお、周辺部23A, 23Bは主コア22と1次側ボビン24と2次側ボビン25とを固定するのに十分な量の接着剤が注入されるだけの隙間が生じるように面取加工がなされる。

【0088】

図9は、図7の昇圧トランス21のIX-IX間の断面図である。I型コア23の周辺部23A, 23Bおよび2次側ボビン25によって生じる隙間から接着剤が注入される。接着剤によってU型コア22A, 22BとI型コア23と2次側ボビン25とが固定される。

【0089】

[実施の形態4]

図10は、実施の形態4の昇圧トランスの平面と右側面を示す図である。図10を参照して、図10(A)は昇圧トランス31の平面図である。また、図10(B)は昇圧トランス31の右側面図である。

【0090】

図11は、主コア32の平面図である。主コア32は、E型コア32Aと、E型コア32Bと、I型コア33とを含む。E型コア32Aは補助磁脚32Gを含む。同様にE型コア32Bは補助磁脚32Hを含む。

【0091】

図12は、E型コア32Aを図11のX方向とY方向から見た図である。図12(A)は図12のX方向から見たE型コア32Aを示す。また、図12(B)は図12のY方向から見たE型コア32Aを示す。

【0092】

補助磁脚32Gは磁脚32C, 32Dよりも上下方向に高く設けられる。補助磁脚32Gから漏れる磁束の量は補助磁脚32Gの断面積に依存する。したがって、補助磁脚32Gを幅の方向に広げようとする実装面積の増加につながるため、補助磁脚32Gは上下方向に伸ばされる。ただし、低背化のため、補助磁脚32Gの高さはE型コア32Aの高

10

20

30

40

50

さ以下になる。

【0093】

図10に示されるように、昇圧トランス31は主コア32を備える。主コア32は、第1の閉磁路の主要部を形成するE型コア32Aと、第2の閉磁路の主要部を形成するE型コア32Bと、第1の閉磁路と第2の閉磁路との重なり部分を形成するI型コア33とを含む。

【0094】

E型コア32Aは、2次巻線が巻かれる磁脚32Cと、1次巻線が巻かれる磁脚32Dと、一端部がI型コア33の略中央部と対向し、一端部とI型コア33との間に漏れ磁束を発生するための補助磁脚32Gとを含む。磁脚32Cは2次巻線が分割巻きされるのに十分な長さを有する。 10

【0095】

昇圧トランス31が駆動された場合に、1次巻線と2次巻線との電気的な絶縁を確保する必要がある。よって磁脚32Cと磁脚32Dとは互いに平行となるように配置される。

【0096】

E型コア32Aは補助磁脚32Gを含む点で図1に示されるU型コア2Aと相違する。なお、I型コア33との間に漏れ磁束を発生させるため、補助磁脚32Gの長さはI型コア33と接合しない長さ、すなわち磁脚32C、32Dよりも短い長さとなる。

【0097】

E型コア32Bは、2次巻線が巻かれる磁脚32Eと、1次巻線が巻かれる磁脚32Fと、一端部がI型コア33の略中央部と対向し、一端部とI型コア33との間に漏れ磁束を発生するための補助磁脚32Hとを含む。磁脚32Eは2次巻線が分割巻きされるのに十分な長さを有する。 20

【0098】

磁脚32C、磁脚32Dと同様に、昇圧トランス31が駆動された場合に、1次巻線と2次巻線との電気的な絶縁を確保する必要があるので、磁脚32Eと磁脚32Fとは互いに平行となるように配置される。

【0099】

また、補助磁脚32Gと同様に、I型コア33と接合しないよう補助磁脚32Hの長さは磁脚32E、32Fよりも短い長さとなる。 30

【0100】

E型コア32Aにおいて、磁脚32Cと磁脚32Eとは図10中のX1-X2軸上に配置される。また、U型コア32Bにおいて、磁脚32Dと磁脚32Fとは図10中のX3-X4軸上に配置される。

【0101】

昇圧トランス31は、さらに、主コア32に装着されて1次巻線が巻かれる1次側ボビン34と、主コア32に装着されて2次巻線が巻かれる2次側ボビン35とを備える。

【0102】

1次側ボビン34は、磁脚32D上に装着される第1の1次巻線ボビン34Aと、磁脚32F上に装着される第2の1次巻線ボビン34Bとを含む。 40

【0103】

1次側ボビン34は、さらに、1次側端子36A~36Fを含む。1次側端子36A~36Fは図1における1次側端子6A~6Fと同様に、1次巻線の巻き方に応じて巻線に接続される端子が選択される。

【0104】

2次側ボビン35は、磁脚32C上に装着される第1の2次巻線ボビン35Aと、磁脚32E上に装着される第2の2次巻線ボビン35Bと、2次巻線を分割巻きするための仕切部35Cとを含む。

【0105】

2次側ボビン35は、さらに、2次側端子37A～37Dを含む。図1における2次側端子7A～7Dと同様に、2次側端子37A、37Dが高電位側の端子に設定され、2次側端子37B、37Cが低電位側の端子に設定される。

【0106】

昇圧トランス31には、さらに、間隙38A～38Dが設けられる。間隙38A～38Dは図1における間隙8A～8Dと同様に、2次側端子37A、37Dまたは1次側端子36A、36FとE型コア32A、32Bとの間の放電を防ぐために設けられる。

【0107】

実施の形態4の昇圧トランスについてより詳細に説明する。1次巻線ボビン34Aによって生じる磁束の一部は、補助磁脚32GとI型コア33との間から漏れ出る。同様に1次巻線ボビン34Bによって生じる磁束の一部は、補助磁脚32HとI型コア33との間から漏れ出る。この漏れ出る磁束すなわち漏れ磁束の量は、補助磁脚32G、32Hの断面積や補助磁脚32GとI型コア33との隙間の大きさによって調整が可能となる。リーケージインダクタンスは漏れ磁束量と密接に関係し、漏れ磁束量を増加させることでリーケージインダクタンスを大きくすることができる。したがって、リーケージインダクタンスを大きくするために、必要以上に巻き線の巻き数を増加させる必要がない。

【0108】

図13は、本発明の昇圧トランスが応用される回路例の図である。図13を参照して、点灯回路40は、昇圧トランス41と、直流電圧を交流電圧に変換するインバータ42と、冷陰極管43A、43Bと、冷陰極管43Aと組み合わせさせて共振回路を構成するコンデンサ44Aと、冷陰極管43Bと組み合わせさせて共振回路を構成するコンデンサ44Bと、昇圧トランス41とインバータ42とを結合する端子45A～45Dと、昇圧トランス41と冷陰極管43A、43Bとを結合する端子46A～46Dとを含む。なお、昇圧トランス41は上述の昇圧トランス1、11、21、31のいずれでもよい。

【0109】

冷陰極管43Aに印加される電圧は、端子46A側が高電位となり、端子46B側が低電位となる。同様に冷陰極管43Bに印加される電圧は、端子46D側が高電位となり、端子46C側が低電位となる。

【0110】

一般的な冷陰極管の点灯動作では、冷陰極管43A、43Bに同位相の交流電圧が与えられる。ただし、近年の冷陰極管製造技術の進展に伴い、U字型やW字型の冷陰極管が提案されている。U字型やW字型の冷陰極管を点灯させる場合、冷陰極管の一方の電極ともう一方の電極にそれぞれ逆位相の電圧を与えることが多い。逆位相となる電圧を印加する方法としては、たとえば昇圧トランス41の2次巻線の巻線の向きを互いに逆向きにする方法がある。

【0111】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【0112】

【図1】実施の形態1の昇圧トランスの三面図である。

【図2】主コア2の平面と正面を示す図である。

【図3】U型コア2Aを図2のX方向とY方向から見た図である。

【図4】図1の昇圧トランス1のIV-IV間の断面図である。

【図5】主コア2に流れる磁束を示す模式図である。

【図6】実施の形態2の昇圧トランスの三面図である。

【図7】実施の形態3の昇圧トランスの三面図である。

【図8】I型コア23の平面と正面を示す図である。

10

20

30

40

50

【図9】図7の昇圧トランス21のIX-IX間の断面図である。

【図10】実施の形態4の昇圧トランスの平面と右側面を示す図である。

【図11】主コア32の平面図である。

【図12】E型コア32Aを図11のX方向とY方向から見た図である。

【図13】本発明の昇圧トランスが応用される回路例の図である。

【符号の説明】

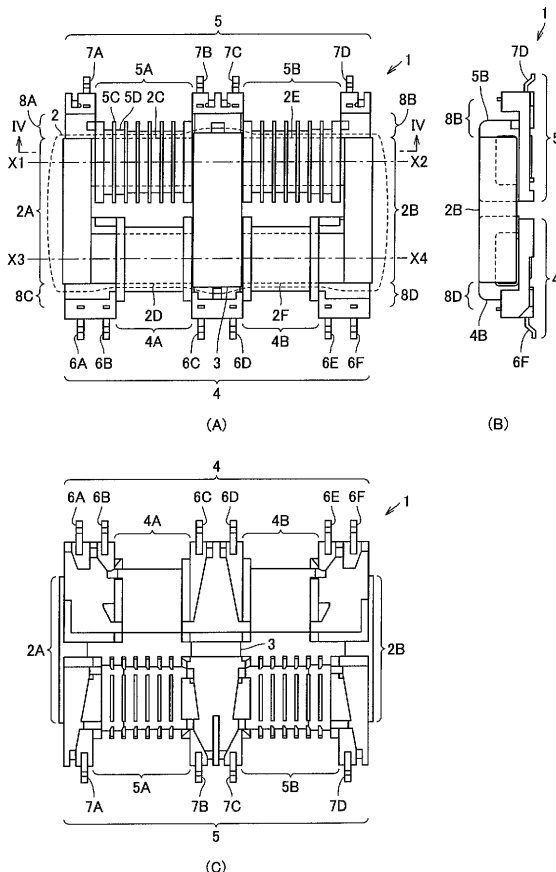
【0113】

1, 11, 21, 31 昇圧トランス、2, 12, 22, 32 主コア、2A, 2B, 12A, 12B, 22A, 22B U型コア、2C~2F, 12C~12F, 22C~22F, 32C~32F 磁脚、2G~2N, 23A, 23B 周辺部、3, 13, 23, 33 I型コア、4, 14, 24, 34 1次側ボビン、4A, 14A, 24A, 34A 第1の1次巻線ボビン、4B, 14B, 24B, 34B 第2の1次巻線ボビン、5, 15, 25, 35 2次側ボビン、5A, 15A, 25A, 35A 第1の2次巻線ボビン、5B, 15B, 25B, 35B 第2の2次巻線ボビン、5C, 15C, 25C, 35C 仕切部、6A~6F, 16A~16F, 26A~26F, 36A~36F 1次側端子、7A~7D, 17A~17D, 27A~27D, 37A~37D 2次側端子、8A~8H, 18A~18D, 28A~28D, 38A~38D 間隙、9A, 9B 1次巻線、9C, 9D 2次巻線、10A, 10B 磁束、20A~20C 嵌合部、32A, 32B E型コア、32G, 32H 補助磁脚、40 点灯回路、42 インバータ、43A, 43B 冷陰極管、44A, 44B コンデンサ、45A~45D, 46A~46D 端子。

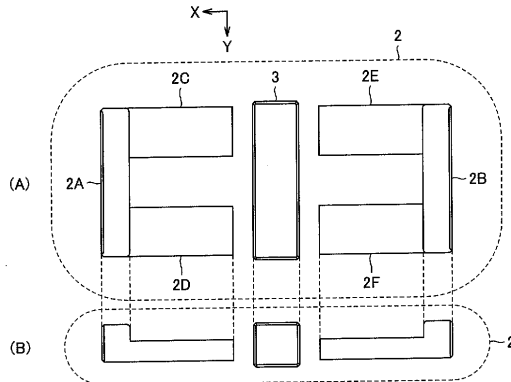
10

20

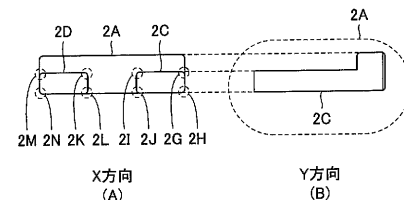
【図1】



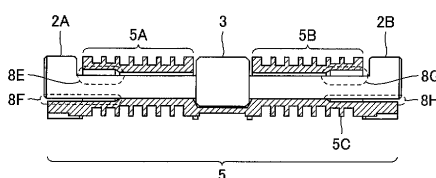
【図2】



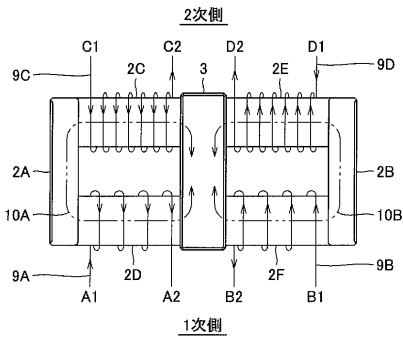
【図3】



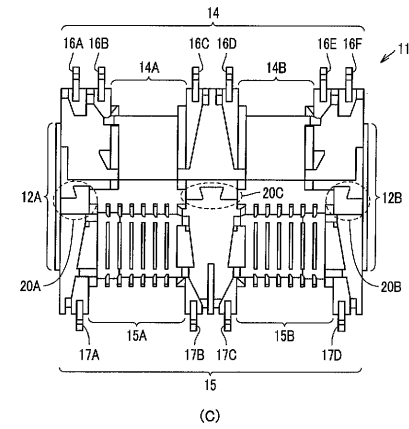
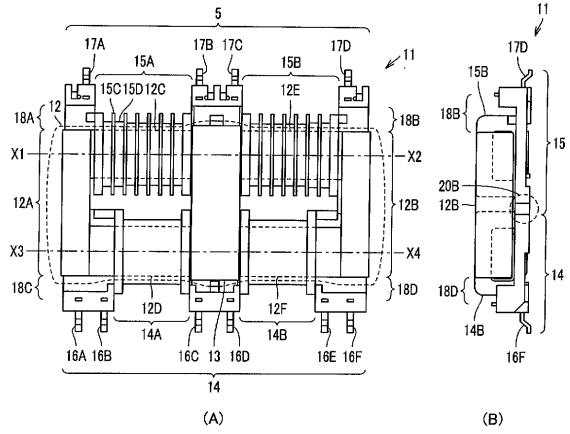
【図4】



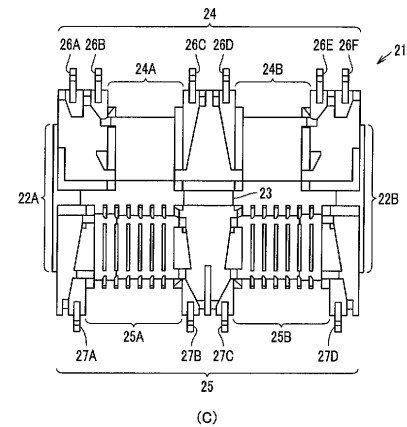
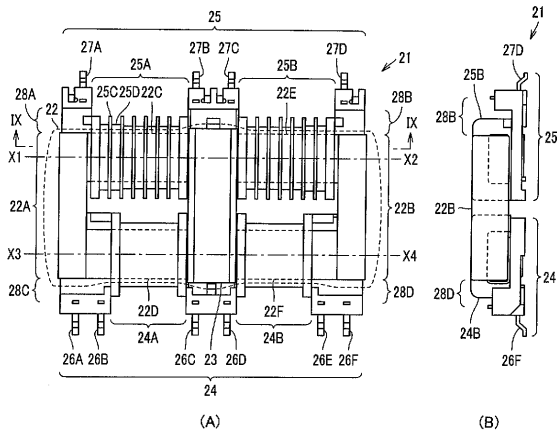
【 図 5 】



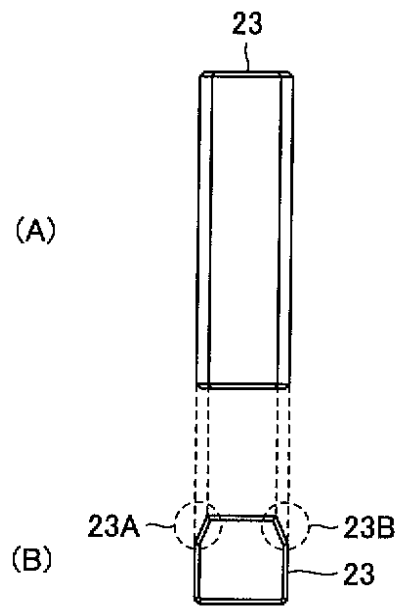
【 図 6 】



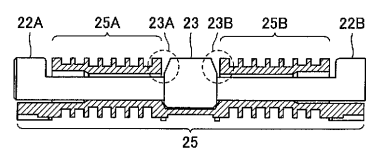
【 図 7 】



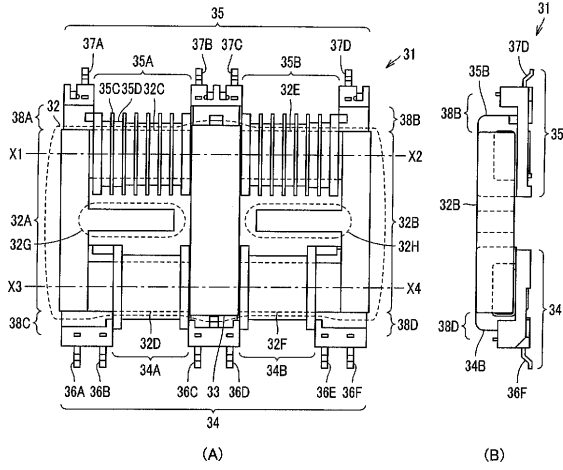
【 図 8 】



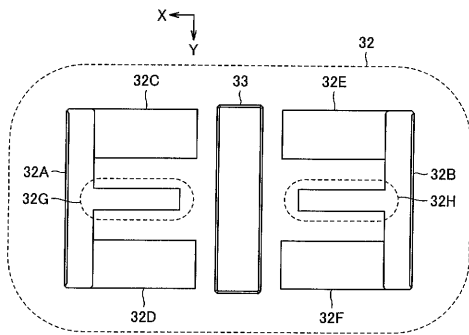
【 図 9 】



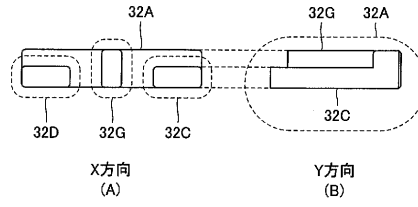
【 図 1 0 】



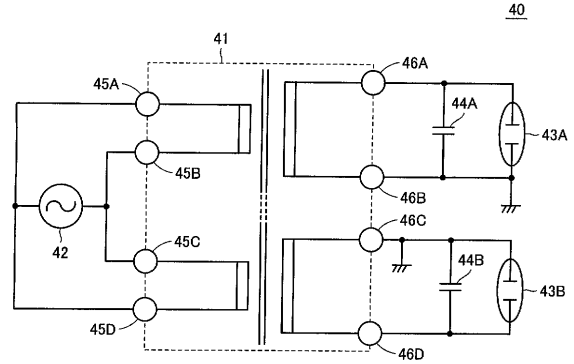
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(72)発明者 平松 聖士

京都府長岡京市天神二丁目2番10号 株式会社村田製作所内

(72)発明者 荒井 繁

京都府長岡京市天神二丁目2番10号 株式会社村田製作所内

Fターム(参考) 5E043 BA02