

⑫ **DEMANDE DE BREVET D'INVENTION**

A1

②② Date de dépôt : 19.02.92.

③③ Priorité :

④③ Date de la mise à disposition du public de la demande : 20.08.93 Bulletin 93/33.

⑤⑥ Liste des documents cités dans le rapport de recherche : *Se reporter à la fin du présent fascicule.*

⑥③ Références à d'autres documents nationaux apparentés :

⑦① Demandeur(s) : *PHILIPS COMPOSANTS Société Anonyme — FR.*

⑦② Inventeur(s) : *Perraud Jean-Claude — Société Civile S.P.I.D.*

⑦③ Titulaire(s) :

⑦④ Mandataire : *Pinchon Pierre Société Civile S.P.I.D.*

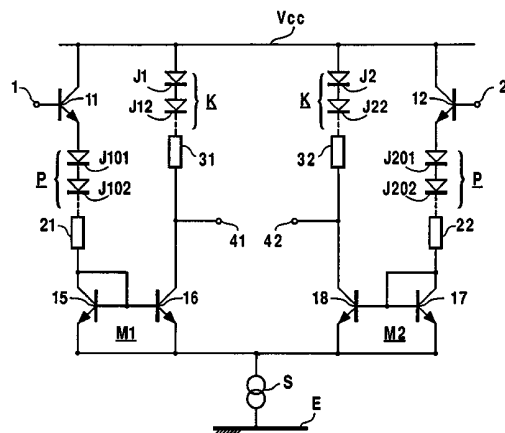
⑤④ **Circuit différentiel à haute linéarité.**

⑤⑦ - Circuit différentiel à gain en tension prédéfini, de l'ordre de l'unité et à haute linéarité comportant une paire différentielle de transistors d'entrée (11), (12), alimentée par une source de courant constant (S) à travers une résistance d'émetteur (21), (22), de valeur R.

- Selon l'invention, dans le trajet émetteur de chacun des transistors d'entrée (11), (12) vers la source de courant (S) sont insérés un nombre p de jonctions en direct (J₁₀₁, J₁₀₂...), J₂₀₁, J₂₀₂...) et une branche de commande (15), (17) d'un miroir de courant (M1), (M2), tandis que la branche de sortie (16) (17) de ce miroir de courant alimente une résistance de sortie (31), (32) en série avec un nombre k de jonctions en direct.

Un gain en tension de $k/(2+p)$ est obtenu lorsque la valeur des résistances de sortie (31), (32) est choisie égale à $k.R/(2+p)$, et les défauts de linéarité des transistors d'entrée sont compensés.

- Application: amplificateurs linéaires intégrés.



CIRCUIT DIFFERENTIEL A HAUTE LINEARITE

DESCRIPTION

La présente invention concerne circuit différentiel à haute linéarité comportant une source de courant constant alimentant, à partir d'une borne de référence de tension d'alimentation, le trajet émetteur-collecteur d'une paire différentielle de transistors

5 d'entrée, chacun de ces transistors d'entrée ayant son collecteur alimenté à partir d'une autre borne de la tension d'alimentation, sa base recevant un signal de tension d'entrée et son émetteur relié à la source de courant constant via une résistance de charge d'émetteur de valeur R , pratiquement identique pour chacun des transistors d'entrée.

10 Un tel circuit différentiel est à la base de la plupart des étages d'entrée d'amplificateurs différentiels connus, où un signal de sortie de cet étage peut être prélevé soit sur les résistances de charge d'émetteur soit encore sur des impédances appairées insérées dans la liaison des collecteurs des transistors de

15 la paire différentielle vers ladite autre borne d'alimentation.

L'invention vise plus particulièrement à procurer un circuit différentiel intégrable dont le gain proche de (ou inférieur à) l'unité, soit bien défini et reproductible, et dont la linéarité du signal de sortie par rapport au signal d'entrée soit respectée à mieux

20 que 1%.

Un circuit de ce genre est en effet recherché dans des applications de mesure d'un signal analogique et entre-autres dans des convertisseurs analogiques-numériques.

25 Une autre manière connue d'obtenir le résultat recherché consiste à utiliser un amplificateur opérationnel auquel on applique une contre-réaction élevée de manière à fixer le gain recherché, mais cette solution n'est pas pleinement satisfaisante en ce qui concerne la limitation de bande passante et/ou la consommation de courant et également du point de vue de la complexité du circuit, donc de la

30 surface de semiconducteur nécessaire et, par voie de conséquence, de son prix relativement élevé.

Un des buts de l'invention est donc de procurer un circuit différentiel à haute linéarité qui soit d'une structure moins complexe que celle mettant en oeuvre un amplificateur opérationnel et

35 dont les performances de bande passante et de consommation soient plus

satisfaisantes.

Un autre but de l'invention est d'améliorer la linéarité d'un circuit différentiel comportant une paire de transistors d'entrée, et particulièrement pour des signaux d'entrée ayant une excursion de tension élevée, de l'ordre du Volt ou plus, tout en conservant une bande passante élevée et une consommation en courant relativement faible.

De tels buts sont atteints, selon l'invention, par un circuit conforme au paragraphe introductif, caractérisé en ce qu'entre l'émetteur de chaque transistor d'entrée et la source de courant constant est insérée une branche de commande d'un miroir de courant dont la branche de sortie est reliée à ladite autre borne d'alimentation via une résistance de charge de sortie en série avec un nombre non nul k de jonctions polarisées en direct, et en ce que la valeur de chacune des résistances de charge de sortie est choisie pratiquement égale à $k.R/2$ de manière à fournir sur lesdites résistances de charge de sortie, en série avec les k jonctions, un signal de tension différentielle présentant par rapport au signal d'entrée, un gain égal à $k/2$.

Le gain en tension d'un tel circuit peut être choisi parmi les valeurs : $1/2$, 1 , $1\frac{1}{2}$... selon que le nombre k de jonctions utilisées est respectivement égal à 1 , 2 , 3 ... les applications les plus intéressantes étant pour un choix de gain égal à $\frac{1}{2}$ ou 1 pour lequel l'excursion en tension du signal de sortie n'est que peu limitée par l'insertion des jonctions et le saut de tension correspondant.

D'autres valeurs discrètes de gain peuvent également être obtenues dans un mode de mise en oeuvre similaire de l'invention caractérisé en ce qu'entre l'émetteur de chaque transistor d'entrée et la source de courant constant est inséré un nombre p de jonctions polarisées en direct, en série avec une branche de commande d'un miroir de courant dont la branche de sortie est reliée à ladite autre borne d'alimentation via une résistance de charge de sortie, en série avec un nombre non nul k de jonctions polarisées en direct, et en ce que la valeur de chacune des résistances de charge de sortie est choisie pratiquement égale à $k.R/(2+p)$ de manière à obtenir en sortie un gain en tension égal à $k/(2+p)$.

C'est ainsi que l'on peut obtenir par exemple un gain de $1/3$ ou $2/3$ en choisissant $p=1$ et $k=1$ ou $k=2$.

Dans tous les cas, la linéarité du signal de sortie est assurée du fait que le courant émetteur de chaque transistor d'entrée, affecté d'une composante non linéaire par rapport à la tension d'entrée, est recopié dans la branche de sortie de chaque miroir de courant où il produit une tension de sortie sur la résistance de charge de sortie augmentée de la tension des k jonctions en direct, ces éléments étant convenablement proportionnés pour procurer une compensation en tension de la composante non linéaire de courant.

Le circuit selon l'invention offre l'avantage, grâce à l'utilisation des miroirs de courant, d'une possibilité d'excursion de tension de sortie plus élevée que celle d'un circuit dans lequel la sortie serait prélevée sur une charge de collecteur des transistors de la paire de transistors d'entrée.

Le circuit selon l'invention conserve une structure très simple, facile à intégrer et il peut être alimenté avec un courant relativement faible tout en conservant une bande passante élevée, essentiellement déterminée par la fréquence de coupure des transistors utilisés.

Pour conserver la possibilité d'une excursion de tension élevée à l'entrée, le circuit selon l'invention utilise de préférence des miroirs de courant dans leur structure connue la plus simple c'est-à-dire comportant uniquement deux transistors à base interconnectés. Dans les miroirs de courants de ce type, une petite erreur de copie du courant de commande est produite du fait que la valeur d'un courant de base de l'un des transistors du miroir de courant n'est pas recopié dans la branche de sortie.

Une correction partielle de cette petite erreur, qui est connue en soi, peut être appliquée dans le circuit selon l'invention dans un mode de mise en oeuvre caractérisé en ce que dans chacun des miroirs de courant ladite branche de commande comprenant un transistor de commande connecté en diode, l'émetteur de ce transistor de commande est relié à la source de courant constant à travers une résistance de compensation de courant tandis que la branche de sortie du miroir de courant comporte un transistor dont l'émetteur est directement connecté à la source de courant constant.

La valeur de la résistance de compensation est déterminée par un calcul simple en tenant compte de l'excursion de tension d'entrée maximale prévue pour le circuit.

5 On a observé en pratique, dans un exemple d'application où le gain était prévu à $1/2$, que la linéarité du signal de sortie était assurée à $1/1000$ près pour un signal d'entrée de 1 Volt appliqué de manière symétrique. Toutefois pour un signal d'entrée non symétrique, la linéarité était un peu moins bonne et assurée seulement à $5/1000$ près.

10 Cette différence de performances selon le mode d'application du signal d'entrée provient principalement de l'effet Early présenté par les transistors de la paire différentielle d'entrée.

15 Cette petite erreur peut encore être pratiquement éliminée selon un autre mode de mise en oeuvre de l'invention caractérisé en ce que dans chacun des miroirs de courant, ladite branche de sortie comporte un étage cascode constitué par un transistor additionnel dont la base est polarisée à l'aide d'un décalage de tension déterminé par rapport au noeud constitué par la
20 source de courant constant et les miroirs de courant, dont le collecteur alimente la résistance de charge de sortie en série avec le nombre déterminé k de jonctions, et dont l'émetteur est connecté au collecteur du transistor de la branche de sortie du miroir de courant.

25 Selon ce mode de mise en oeuvre, l'insertion d'une tension de déchet supplémentaire dans la branche de sortie des miroirs de courant n'est pas un inconvénient dans tous les cas où le gain recherché est voisin de l'unité, ou inférieur.

L'expérience a montré que dans ce cas, la linéarité du signal de sortie était alors assurée à $1/1000$ près, ou mieux, même
30 pour un signal d'entrée de 1 Volt appliqué de manière non symétrique.

La description qui va suivre en regard des dessins annexés, donnés à titre d'exemples non limitatifs, fera bien comprendre en quoi consiste l'invention et comment elle peut être réalisée.

35 La figure 1 représente le schéma électrique d'un circuit différentiel selon le mode le plus simple de mise en oeuvre de l'invention, dans lequel le gain en tension est égal à $1/2$,

la figure 2 indique le schéma électrique d'un circuit selon un mode de mise en oeuvre de l'invention où le gain peut être choisi parmi plusieurs valeurs discrètes,

la figure 3 montre le schéma d'un circuit selon l'invention comportant plusieurs moyens additionnels de compensation des erreurs résiduelles de linéarité.

Le schéma électrique d'un premier exemple des circuits différentiels à haute linéarité conforme à l'invention est représenté à la figure 1.

Une source de courant constant S alimente à partir d'une borne de référence de tension d'alimentation E le trajet émetteur-collecteur d'une paire différentielle de transistors d'entrée respectivement 11 et 12. Chacun de ces transistors 11 et 12 a son collecteur directement connecté à une autre borne V_{cc} de la tension d'alimentation, sa base reçoit un signal de tension d'entrée respectivement V_{i1} et V_{i2} sur des bornes d'entrée respectives 1 et 2 et a son émetteur relié à la source de courant constant S via une résistance de charge d'émetteur 21 respectivement 22 de même valeur R .

Conformément à l'invention, entre l'émetteur de chaque transistor d'entrée 11, 12 et la source de courant constant S est insérée une branche de commande d'un miroir de courant M_1 , M_2 , dont la branche de sortie est reliée à ladite autre borne d'alimentation V_{cc} via une résistance de charge de sortie 31 respectivement 32 qui est connectée en série avec une jonction J_1 , J_2 polarisée en direct. Chacun des miroirs de courant M_1 , M_2 est simplement constitué d'un transistor d'entrée 15, 17 connecté en diode, couplé par sa base à un transistor de sortie 16, 18 dont les branches de sortie de ces miroirs fournissent un courant très sensiblement égal au courant de commande à l'entrée de ces miroirs.

Un signal de tension différentielle de sortie V_{o1} , V_{o2} est prélevé sur des bornes respectivement 41 et 42 reliées aux noeuds respectifs formés entre les collecteurs des transistors de sortie des miroirs M_1 et M_2 et leurs charges respectives formées par le branchement-série des résistances de charge de sortie 31, 32 et des jonctions J_1 , J_2 .

Ce montage permet d'obtenir un gain en tension de sortie

par rapport à la tension d'entrée très sensiblement égal à $1/2$ lorsque la valeur des résistances 31 et 32 est choisie égale à $R/2$.

Dans ces conditions la linéarité en tension du signal de sortie est assurée du fait que dans chacune des voies du circuit différentiel, le courant d'émetteur de chacun des transistors d'entrée est déterminé de manière différentielle à partir de la tension d'entrée d'une part par la résistance de charge d'émetteur de valeur R et d'autre part par les impédances non linéaires de deux jonctions, la jonction base-émetteur du transistor d'entrée 11, 12 et la jonction de la branche de commande des miroirs de courant M_1, M_2 (transistors 15, 17). Ce courant d'émetteur est recopié dans la branche de sortie de chacun des miroirs de courant M_1, M_2 et développe une tension par rapport à la tension d'alimentation V_{cc} qui est déterminée d'une part par les résistances de charge de sortie 31, 32 et d'autre part par les impédances non linéaires des jonctions J_1 et J_2 . La somme des impédances de sortie étant égale exactement à la moitié de l'impédance d'entrée, le gain est alors égal à $1/2$ et l'effet des impédances non linéaires se trouve essentiellement éliminé.

L'invention ne se limite pas à un circuit différentiel de gain $1/2$ mais permet au contraire de choisir différentes valeurs discrètes de gain en tension en appliquant la même idée de base.

La figure 2 indique que le schéma d'un circuit différentiel selon l'invention pour lequel le gain peut être choisi parmi plusieurs valeurs discrètes. Sur cette figure les éléments ayant une même fonction que dans la figure 1 sont affectés des mêmes signes de référence. Par rapport au circuit décrit à la figure 1, le circuit de la figure 2 se distingue par l'insertion de jonctions supplémentaires toutes polarisées dans le sens direct, soit dans les branches de commande des miroirs de courant M_1 et M_2 en tant que charges d'entrées supplémentaires, soit dans les branches de sortie des mêmes miroirs, soit encore dans les deux branches. Plus précisément, lorsqu'on insère k jonctions tels que $J_1, J_{12} \dots, J_2, J_{22} \dots$, on choisit alors une valeur de résistance de charge de sortie 31, 32 égale à $kR/2$ et le gain en sortie est fourni alors par la valeur $k/2$. D'autre part si l'on insère un nombre p de jonctions supplémentaires, polarisées en direct, en série avec la branche de

commande des miroirs de courant M_1 et M_2 telles que $J_{101}, J_{102}, \dots, J_{201}, J_{202}, \dots$, la valeur de chaque résistance de charge de sortie 31, 32 est alors choisie égale à $k.R/(2+p)$ et le gain en tension du circuit devient égal à $k/(2+p)$. Par exemple, si une jonction J_{101}, J_{201} est
 5 insérée dans la branche de commande des miroirs de courant M_1, M_2 , ($p = 1$) tandis que deux jonctions sont insérées dans chacune des branches de sortie des miroirs de courant, J_1, J_{12}, J_2, J_{22} , ($k = 2$) un gain de $2/3$ est obtenu avec compensation des impédances non linéaires lorsque les résistances de charge de sortie 31 et 32 ont pour valeurs
 10 $2R/3$.

Il est clair que dans le cas où la tension d'alimentation V_{cc} est relativement peu importante (5 Volts), le circuit différentiel tel que représenté à la figure 2 est particulièrement intéressant pour des nombres p et k de jonctions
 15 insérées restant faibles de manière à ne pas limiter exagérément la tension d'excursion des signaux d'entrée et de sortie par la tension d'insertion des jonctions insérées de manière supplémentaire par rapport au circuit représenté à la figure 1.

Les circuits présentés aux figures 1 et 2 présentent une
 20 excellente linéarité de tension de sortie particulièrement lorsque la tension d'entrée est appliquée de manière symétrique et ce, jusqu'à une tension d'entrée de 1 Volt crête. En mode d'attaque non symétrique un tel circuit est un peu moins performant et fait apparaître un défaut de linéarité de l'ordre de $5/1000$. De petites erreurs
 25 résiduelles peuvent être compensées de manière simple dans un mode de mise en oeuvre de l'invention représenté à la figure 3.

La figure 3 présente le schéma d'un circuit différentiel de gain $1/2$ similaire de celui représenté à la figure 1 et où les éléments de même fonction ont été affectés par des mêmes signes de
 30 référence. Par rapport au schéma de la figure 1 des erreurs résiduelles de linéarité ont été compensées par l'insertion de quelques éléments additionnels. Les miroirs de courant M_1 et M_2 de la figure 1, dans leur forme la plus simple présentent une petite erreur de recopie du courant d'entrée, du fait que le courant de base des
 35 transistors 16 et 18 est prélevé dans la branche de commande sans être recopié dans la branche de sortie. Cette erreur est d'autant plus

faible que le gain des transistors utilisé est élevé et elle peut être au moins partiellement compensée, d'une manière connue en soi, qui consiste à insérer des résistances de compensation de courant 51 et 52 entre les émetteurs des transistors de commande 15 et 17, connectés en diodes, et la borne de la source de courant constant S qui est opposée à la borne de référence de tension d'alimentation E. Dans les miroirs de courant M_1 et M_2 , les transistors de sortie 16 et 18 ont leurs émetteurs directement connectés à la source de courant S. D'autres solutions sont également possibles pour améliorer l'exactitude de recopie du courant d'entrée de ces miroirs mais la solution indiquée permet de minimiser la tension d'insertion supplémentaire introduite dans la branche de commande de ces miroirs.

La valeur des résistances de compensation de courant 51 et 52 est aisément déterminée en fonction de l'excursion de tension maximale prévue pour le circuit différentiel considéré. Comme on le sait, une telle compensation n'est pas parfaite du fait qu'elle n'applique pas un supplément de courant de sortie exactement proportionnel au courant de commande. On choisira donc une valeur de résistance 51 et 52 calculée pour procurer une compensation exacte au voisinage du courant maximal pouvant circuler dans les miroirs, c'est-à-dire le courant débité par la source de courant constant S, puisque c'est pour ces valeurs que l'erreur, en valeur absolue, est la plus importante.

L'analyse détaillée du fonctionnement du circuit simple représenté à la figure 1 montre encore qu'une petite dégradation de la linéarité de la tension de sortie provient de l'effet Early des transistors de sortie 16, 18 des miroirs de courant M_1 et M_2 . Cette erreur résiduelle est compensée dans le circuit représenté à la figure 3 au moyen d'un étage cascode constitué par les transistors additionnels 111 et 112 dont les bases sont polarisées à l'aide d'un décalage de tension, par rapport à la source de courant S, produit par deux transistors montés en diodes 61 et 62, en série, qui sont alimentées à partir de la tension d'alimentation V_{cc} par un courant déterminé limité par exemple par une résistance 63. Les collecteurs des transistors 111 et 112 alimentent les charges de sortie constituées par les résistances 31, 32 et les jonctions J_1 et J_2 et produisent les tensions de sortie V_{01} et V_{02} sur les bornes de sortie

41 et 42. Enfin les émetteurs des transistors 111 et 112 sont reliés respectivement aux collecteurs des transistors 16 et 18 de la sortie des miroirs de courant M_1 et M_2 . Ainsi, ces transistors 16 et 18 fonctionnent à tension V_{ce} pratiquement constante pour la compensation de l'effet Early. En raison des gains limités des transistors 111 et 112, les courants dans les charges de sortie 31, J_1 , 32, J_2 sont réduits de la valeur de courant de base desdits transistors. Cette très petite erreur peut encore être compensée par une légère augmentation des résistance de compensation de courant 51 et 52. Les performances du circuit différentiel décrit à la figure 3 sont améliorées par rapport à celui décrit à la figure 1 puisque l'expérience révèle une linéarité meilleure que 1/1000 du signal de sortie même lorsque l'attaque en tension à l'entrée du circuit est faite en mode non symétrique.

15 Les circuits décrits à titre d'exemple présentent une haute linéarité telle qu'elle est souhaitable dans une application de mesure de tension et notamment dans la conversion de signaux analogiques en signaux numériques. De structure simple, ces circuits peuvent être alimentés avec des courants relativement faibles, par exemple 100 μ A, tout en conservant de très bonnes propriétés de bande passante. Bien que les exemples fournis sur les figures présentent des transistors de type NPN, de tels circuits peuvent également être constitués de transistor PNP, en inversant le signe de la tension d'alimentation.

25 Il doit être entendu que des variantes de réalisation peuvent encore être apportées aux exemples décrits sans sortir pour autant du cadre de l'invention revendiquée ci-après.

REVENDEICATIONS :

1. Circuit différentiel à haute linéarité comportant une source de courant constant alimentant, à partir d'une borne de référence de tension d'alimentation, le trajet émetteur-collecteur d'une paire différentielle de transistors d'entrée, chacun de ces
5 transistors d'entrée ayant son collecteur alimenté à partir d'une autre borne de la tension d'alimentation, sa base recevant un signal de tension d'entrée et son émetteur relié à la source de courant constant via une résistance de charge d'émetteur de valeur R , pratiquement identique pour chacun des transistors d'entrée
10 caractérisé en ce qu'entre l'émetteur de chaque transistor d'entrée et la source de courant constant est insérée une branche de commande d'un miroir de courant dont la branche de sortie est reliée à ladite autre borne d'alimentation via une résistance de charge de sortie en série avec un nombre non nul k de jonctions polarisées en direct, et en ce
15 que la valeur de chacune des résistances de charge de sortie est choisie pratiquement égale à $k.R/2$ de manière à fournir sur lesdites résistances de charge de sortie, en série avec les k jonctions, un signal de tension différentielle présentant par rapport au signal d'entrée, un gain égal à $k/2$.
- 20 2. Circuit différentiel à haute linéarité comportant une source de courant constant alimentant, à partir d'une borne de référence de tension d'alimentation, le trajet émetteur-collecteur d'une paire différentielle de transistors d'entrée, chacun de ces
25 transistors d'entrée ayant son collecteur alimenté à partir d'une autre borne de la tension d'alimentation, sa base recevant un signal de tension d'entrée et son émetteur relié à la source de courant constant via une résistance de charge d'émetteur de valeur R , pratiquement identique pour chacun des transistors d'entrée,
30 caractérisé en ce qu'entre l'émetteur de chaque transistor d'entrée et la source de courant constant est inséré un nombre p de jonctions polarisées en direct, en série avec une branche de commande d'un miroir de courant dont la branche de sortie est reliée à ladite autre
borne d'alimentation via une résistance de charge de sortie, en série avec un nombre non nul k de jonctions polarisées en direct, et en ce
35 que la valeur de chacune des résistances de charge de sortie est

choisie pratiquement égale à $k.R/(2+p)$ de manière à obtenir en sortie un gain en tension égal à $k/(2+p)$.

3. Circuit différentiel selon l'une des revendications 1 ou 2, caractérisé en ce que dans chacun des miroirs de courant ladite
5 branche de commande comprenant un transistor de commande connecté en diode, l'émetteur de ce transistor de commande est relié à la source de courant constant à travers une résistance de compensation de courant tandis que la branche de sortie du miroir de courant comporte un transistor dont l'émetteur est directement connecté à la source de
10 courant constant.

4. Circuit différentiel selon l'une des revendications 1 à 3, caractérisé en ce que dans chacun des miroirs de courant, ladite
15 branche de sortie comporte un étage cascode constitué par un transistor additionnel dont la base est polarisée à l'aide d'un décalage de tension déterminé par rapport au noeud constitué par la source de courant constant et les miroirs de courant, dont le collecteur alimente la résistance de charge de sortie en série avec le nombre déterminé k de jonctions, et dont l'émetteur est connecté au
20 collecteur du transistor de la branche de sortie du miroir de courant.

1/2

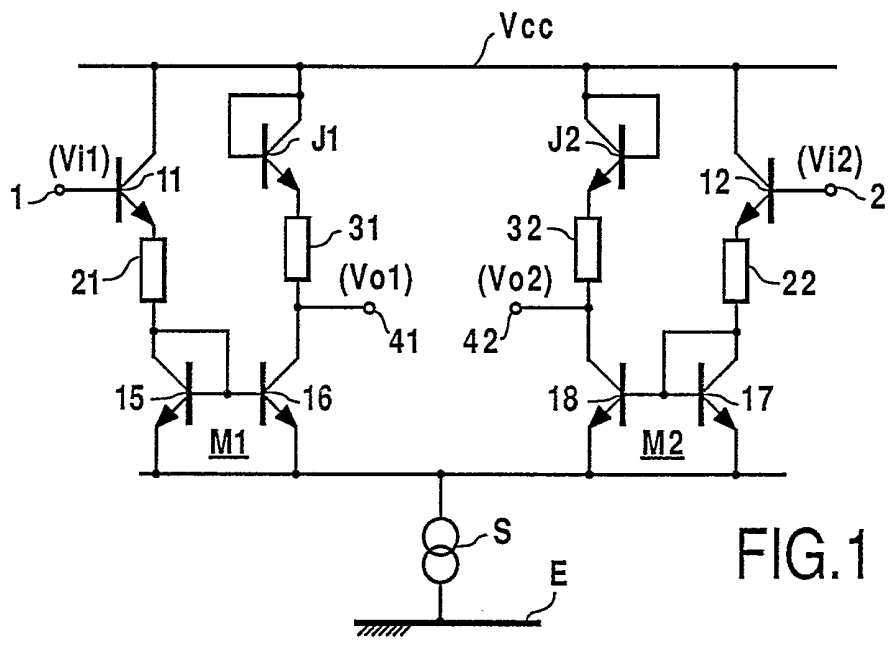


FIG. 1

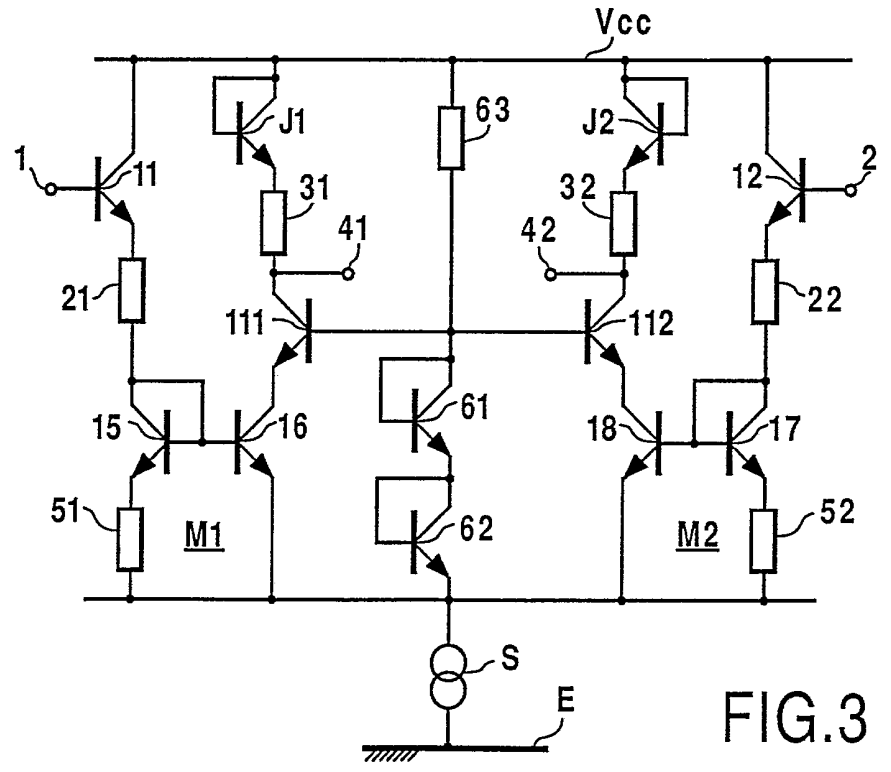


FIG. 3

2/2

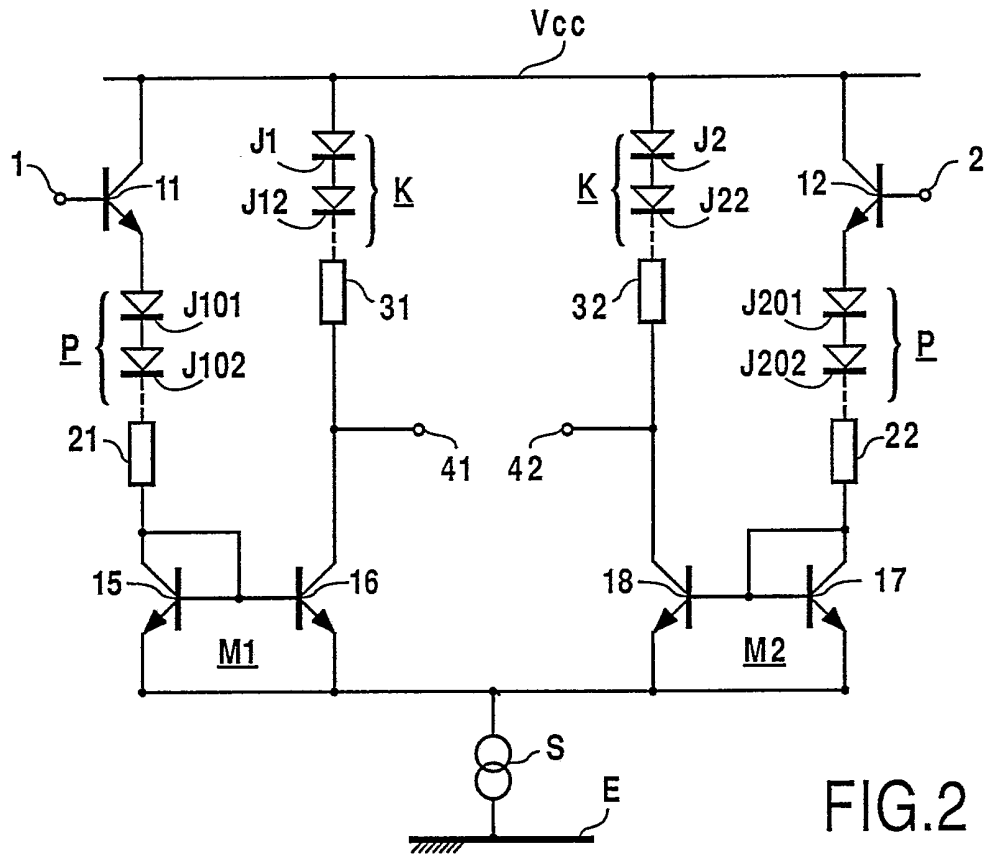


FIG.2

INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
établi sur la base des dernières revendications
déposées avant le commencement de la recherche

N° d'enregistrement
national

FR 9201884
FA 471200

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
A	US-A-4 156 283 (B. GILBERT) * colonne 10, ligne 20 - colonne 18, ligne 12; figures 14,15,21-23 * ---	1-3
A	US-A-4 605 906 (A. MILLER) * le document en entier * ---	1-4
A	FREQUENZ vol. 42, no. 4, Avril 1988, BERLIN DE pages 117 - 120 P. HARZ 'A LINEARIZED DIFFERENTIAL AMPLIFIER' * page 117; figure 1 * -----	1-3
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		H03F
Date d'achèvement de la recherche 29 SEPTEMBRE 1992		Examineur TYBERGHIEN G.M.
<p>CATEGORIE DES DOCUMENTS CITES</p> <p>X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire</p> <p>T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant</p>		

1