



⑫ A **Terinzagelegging** ⑪ **8204855**

Nederland

⑲ NL

- ⑤4 **Veldeffekttransistor met geïsoleerde stuelektrode en werkwijze ter vervaardiging daarvan.**
- ⑤1 Int.Cl.³: H01L 29/78, H01L 21/265, H01L 21/68.
- ⑦1 Aanvrager: N.V. Philips' Gloeilampenfabrieken te Eindhoven.
- ⑦4 Gem.: Ir. R.A. Bijl c.s.
Internationaal Octrooibureau B.V.
Prof. Holstlaan 6
5656 AA Eindhoven.

-
- ②1 Aanvraag Nr. 8204855.
- ②2 Ingediend 16 december 1982.
- ③2 --
- ③3 --
- ③1 --
- ⑥2 --

-
- ④3 Ter inzage gelegd 16 juli 1984.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

N.V. Philips' Gloeilampenfabrieken te Eindhoven

"Veldeffekttransistor met geïsoleerde stuur-elektrode en werkwijze ter vervaardiging daarvan"

De uitvinding heeft betrekking op een halfgeleiderinrichting met een halfgeleiderlichaam bevattende ten minste een veldeffekttransistor met geïsoleerde stuur-elektrode met een aan het oppervlak grenzend eerste gebied van een bepaald geleidingstype, een aan het oppervlak grenzend en althans lateraal door het eerste gebied omgeven kanaalgebied van een eerste geleidingstype, een aan het oppervlak grenzende, binnen het halfgeleiderlichaam althans ten dele door het kanaalgebied omgeven aanvoerzone van het tweede, tegengestelde geleidingstype, een tot het kanaalgebied behorende, aan het oppervlak grenzende, tussen de aanvoerzone en het eerste gebied liggende kanaalzone, een afvoerzone van het tweede geleidingstype die door een deel van het eerste gebied, het driftgebied, van het kanaalgebied is gescheiden en een hogere doteringsconcentratie heeft dan het eerste gebied, een althans op de kanaalzone gelegen elektrisch isolerende laag, en een op de isolerende laag boven de kanaalzone gelegen stuur-elektrode.

De uitvinding betreft verder een werkwijze ter vervaardiging van de inrichting.

Een halfgeleiderinrichting van de hierboven beschreven soort is bekend uit het US-PS 3.926.694.

Bij de toepassing van veldeffekttransistors met geïsoleerde stuur-elektrode, vaak kortweg MOS-transistor genoemd, is van doorslaggevend belang de steilheid of transconductantie

$$g_m = \left(\frac{\partial I_D}{\partial V_g} \right)_{V_{DS}}$$
, waar I_D de afvoerstroom, V_g de stuurspanning en V_{DS} de spanning tussen aan- en afvoerzone is.

Voor dergelijke veldeffekttransistors is het in vele gevallen gewenst dat zij toepasbaar zijn bij hoge tot zeer hoge frequenties, doch bovendien dat zij reeds bij kleine stromen een hoge ^{stc}steilheid g_m vertonen alsmede een goede lineariteit, dat wil zeggen een zo klein mogelijke variatie van g_m bij variërende V_g .

Het is bekend dat een conventionele hoogfrequentveldeffekttransistor met geïsoleerde stuur-elektrode niet alleen een beter hoogfrequentgedrag, maar ook een hogere steilheid en een betere lineariteit

8204855

vertoont naarmate het kanaal korter is. Voor het verkrijgen van de voor veel toepassingen gewenste hoge waarde van g_m is een kanaallengte van ten hoogste $1\text{ }\mu\text{m}$ gewenst.

Dergelijke zeer korte kanaallengten zijn in de praktijk het
5 gemakkelijkst te bereiken met veldeffekttransistors met geïsoleerde
stuurelektrode van het zogenaamde DMOST-type. Daarbij vinden de dotering
van de aanvoerzone en van het kanaalgebied door hetzelfde venster heen
plaats. De laterale afmeting van het kanaalgebied wordt daarbij bepaald
door het verschil in laterale diffusie van de aanvoerzone en van het
10 kanaalgebied. Een dergelijke veldeffekttransistor is beschreven in het
eerder genoemde US-PS 3.926.694.

Bij DMOS-transistors treedt echter een complicatie op, doordat
de g_m - V_g karakteristiek niet alleen bepaald wordt door de vorming van
een door het signaal gestuurd "kort" kanaal in het smalle gediffundeerde
15 kanaalgebied, maar tevens door de vorming, onder invloed van de stuur-
elektrode, van een daarachter gelegen bestuurd "lang" kanaal in het
tussen het kanaalgebied en de afvoerzone gelegen "driftgebied". Tenge-
volge daarvan treedt bij een bepaalde waarde V_{go} van de stuurspanning
een locale maximumwaarde g_{mo} van de steilheid op; bij verdere toename
20 van de stuurspanning daalt de steilheid weer, om vervolgens weer lang-
zaam te stijgen. Dit hangt samen met het feit dat bij stuurspanningen
boven V_{go} de stroom behalve door het "korte", ook door het "lange"
kanaal wordt bepaald, doordat het "korte" kanaal van de afgeknepen in
de niet-afgeknepen toestand komt. Er treedt dus een onregelmatigheid op
25 in de vorm van een "piek" in de g_m - V_g karakteristiek, en de steilheid
 g_m blijft aanmerkelijk kleiner dan bij een conventionele MOS-transistor
met dezelfde stuurelektrodestructuur en een kanaallengte overeenkomend
met het "korte" kanaal van de DMOST.

Door verandering in de verhouding van de lengten van het korte
30 en het lange kanaal kunnen de hoogte van de genoemde piek en de stuur-
spanning waarbij deze optreedt worden veranderd. Het blijkt, dat bij
gelijkblijvende totale lengte van het korte en het lange kanaal, de
hoogte van de piek afneemt en dus de lineariteit voor stuurspanningen
groter dan V_{go} verbetert naarmate de lengten van het korte en het lange
35 kanaal elkaar naderen. Deze lineariteit, die zelfs beter is dan bij een
conventionele MOS-transistor met vergelijkbaar kort kanaal, treedt echter
eerst op bij relatief hoge waarden van de stuurspanning V_g , en voor een
relatief lage waarde van de steilheid g_m .

8204855

De uitvinding beoogt onder meer een veldeffekttransistor van het DMOST-type te verschaffen waarbij bij relatief lage stuurspanning V_g een zeer goede lineariteit kan worden verkregen bij een hoge waarde van de steilheid g_m .

5 Volgens de uitvinding kan dit doel worden bereikt in een halfgeleiderinrichting van de in de aanhef beschreven soort, welke daardoor is gekenmerkt, dat op de isolerende laag boven de kanaalzone achter de eerste, aan de zijde van de aanvoerzone gelegen stuur-
elektrode een aan de zijde van de afvoerzone gelegen, van de eerste
10 stuuzelektrode gescheiden tweede stuuzelektrode aanwezig is waarbij, gezien in de richting van aanvoerzone naar afvoerzone, de lengte van het boven de kanaalzone gelegen deel van de tweede stuuzelektrode ten minste gelijk is aan die van het boven de kanaalzone gelegen
deel van de eerste stuuzelektrode.

15 De uitvinding berust onder meer op het inzicht, dat de besproken onregelmatigheid in de $g_m - V_g$ karakteristiek van een DMOST met voordeel kan worden aangewend voor het bereiken van de gewenste $g_m - V_g$ karakteristiek met hoge lineariteit bij hoge waarde van g_m en relatief lage stuurspanning V_g , door de genoemde achter elkaar
20 liggende, door het signaal bestuurde kanalen beide zeer kort te maken, en bij voorkeur zo kort dat zij zich beide praktisch slechts in het gediffundeerde kanaalgebied, en niet daarbuiten in het driftgebied uitstrekken. Dit wordt volgens de uitvinding bereikt door boven het korte gediffundeerde kanaalgebied, gezien in de richting van aanvoer-
25 naar afvoerzone, twee onderling gescheiden stuuzelektroden achter elkaar aan te brengen.

Door de zeer geringe onderlinge afstand van de beide op het smalle kanaalgebied aangebrachte stuuzelektroden wordt een signaalspanning, aangelegd aan de eerste, naast de aanvoerzone gelegen
30 stuuzelektrode, tevens capaciteef gekoppeld met de tweede, aan de zijde van de afvoerzone gelegen stuuzelektrode. Beide kanalen in het gediffundeerde kanaalgebied worden dus door het signaal bestuurd. Door nu op de beide stuuzelektroden een verschillende gelijk(voor)-spanning te zetten kan de $g_m - V_g$ karakteristiek binnen zekere grenzen
35 worden gevarieerd en kan een karakteristiek worden verkregen waarbij reeds bij relatief lage stuurspanning een relatief hoge steilheid en een zeer goede lineariteit wordt bereikt.

Bij voorkeur worden daarbij maatregelen getroffen zodanig

8204855

dat in het driftgebied, tussen de afvoerzone en het gediffundeerde kanaalgebied, nagenoeg geen beïnvloeding van de stroom door de erboven gelegen tweede stuurelektrode plaats heeft. Dit kan met voordeel geschieden door als tweede stuurelektrode een siliciumlaag te gebruiken die in de bedrijfstoestand onder invloed van de heersende spanningen boven het kanaalgebied niet, en boven het driftgebied althans gedeeltelijk gedepleerd is. Daartoe heeft deze siliciumlaag bij voorkeur een zodanige doteringsconcentratie (in atomen per cm^3) en een zodanige dikte (in cm) dat het produkt daarvan gelegen is tussen ongeveer $0,5 \times 10^{12}$ en $1,5 \times 10^{12}$ atomen per cm^2 .

De verhouding tussen de lengte L_1 van het "korte" kanaal en de lengte L_2 van het "lange" kanaal wordt met voordeel zo gekozen dat $1 \leq \frac{L_2}{L_1} \leq 4$. Binnen dit gebied worden de voor de verschillende toepassingen meest gewenste $g_m - V_g$ karakteristieken verkregen. Volgens een verdere voorkeursuitvoering is $1 \leq \frac{L_2}{L_1} \leq 1,5$.

De uitvinding betreft eveneens een werkwijze met behulp waarvan de halfgeleiderinrichting technologisch op relatief eenvoudige wijze kan worden gerealiseerd. Deze werkwijze is daardoor gekenmerkt, dat wordt uitgegaan van een halfgeleidersubstraat van een eerste geleidingstype, welk substraat aan een zijde wordt voorzien van een laag van het tweede, tegengestelde geleidingstype, dat op het oppervlak hiervan een oxydelaag en daarop een anti-oxydatielaag wordt aangebracht, dat op de anti-oxydatielaag een eerste siliciumlaag wordt neergeslagen en in de vorm van een stuurelektrode wordt gebracht, dat vervolgens deze stuurelektrode wordt geoxydeerd en ter plaatse van de aan te brengen afvoerzone een de stuurelektrode gedeeltelijk overlappend fotolakmasker wordt aangebracht, dat door ionenimplantatie onder de niet bedekte delen van de oxydelaag en de anti-oxydatielaag een zone van het eerste geleidingstype wordt gevormd, dat het fotolakmasker wordt verwijderd en door verhitting de zone van het eerste geleidingstype tot in het substraat en tot onder de stuurelektrode wordt gediffundeerd ter vorming van het kanaalgebied waarna door ionenimplantatie aan- en afvoerzones van het tweede geleidingstype worden gevormd onder toepassing van de geoxydeerde stuurelektrode als masker, dat de oxydelaag van de stuurelektrode wordt verwijderd, dat de stuurelektrode opnieuw licht wordt geoxydeerd, dat daarna de onbedekte delen van de anti-oxydatielaag worden weggeëetst, en dat vervolgens een verdere, goed geleidende stuurelektrode naast en in

gedeeltelijke overlapping met de eerder aangebrachte, geoxydeerde stuur elektrode boven het kanaalgebied wordt aangebracht.

De uitvinding zal nu nader worden toegelicht aan de hand van de tekening, waarin

5 Fig. 1 gedeeltelijk in perspektief en gedeeltelijk schematisch in dwarsdoorsnede een DMOS-transistor met conventionele structuur weergeeft;

Fig. 2 de g_m - V_g karakteristieken van de transistor volgens figuur 1 voor verschillende waarden van $\frac{I_2}{I_1}$ weergeeft;

10 Fig. 3 schematisch in dwarsdoorsnede een deel van een halfgeleiderinrichting met een DMOST volgens de uitvinding toont;

Fig. 4 de g_m - V_g karakteristieken van de inrichting volgens figuur 3 weergeeft voor twee verschillende waarden van het gelijkspanningsverschil $\Delta \bar{V}_g$ tussen de stuur elektroden;

15 Fig. 5 tot en met 9 de vervaardiging van de halfgeleiderinrichting van figuur 3 tonen in opeenvolgende stadia van vervaardiging;

Fig. 10 een variant van de inrichting volgens Fig. 3 toont; en

Fig. 11 een andere variant van de halfgeleiderinrichting volgens figuur 3 weergeeft.

20 De figuren zijn zuiver schematisch, en niet op schaal getekend. Dit geldt in het bijzonder voor de afmetingen in de dikterichting.

Figuur 1 toont gedeeltelijk in dwarsdoorsnede en gedeeltelijk in perspektief een halfgeleiderinrichting met een bekende veldeffekt-transistor met geïsoleerde stuur elektrode van het DMOS-type. De transistor omvat een halfgeleiderlichaam 1, in dit voorbeeld van silicium, met een aan het oppervlak 2 grenzend eerste gebied 3 van een bepaald geleidingstype, in dit voorbeeld een n-type laag die grenst aan een p-type substraat 10. Verder bevat de inrichting een aan het oppervlak 2 grenzend kanaalgebied 4 van een eerste geleidingstype, hier het p-type, 25 welk kanaalgebied 4 lateraal door het eerste gebied 3 is omgeven en aansluit op het substraat 10. Een aan het oppervlak 2 grenzende aanvoerzone 5 van het tweede, tegengestelde (hier dus n-) geleidingstype is binnen het halfgeleiderlichaam althans ten dele, in dit voorbeeld geheel, door het kanaalgebied 4 omgeven. Tussen de aanvoerzone 5 en het eerste gebied 3 ligt de tot het kanaalgebied 4 behorende, aan het oppervlak 2 grenzende kanaalzone 6. Een afvoerzone 7 van het tweede (hier n-) geleidingstype is door een deel van het eerste gebied 3, ook wel het drift- 35 gebied genoemd, van het kanaalgebied 4 gescheiden en heeft een hogere

doteringsconcentratie dan het eerste gebied 3. Verder is op de kanaalzone 6 en ook elders op het oppervlak 2 een elektrisch isolerende laag 8 aanwezig, terwijl op deze isolerende laag boven de kanaalzone 6 een stuur-elektrode 9 is gelegen. De aan- en afvoerzones 5 en 6 zijn met
 5 aan- en afvoerelektroden respectievelijk aansluitingen S en D, en de stuur-elektrode 9 ^{is} met de stuur-elektrode-aansluiting G verbonden. Een veldeffekttransistor als tot hiertoe beschreven is bekend uit het US-PS 3.926.694.

In deze veldeffekttransistor kunnen bij voldoende hoge stuurspanning V_g twee, door de stuur-elektrode 9 bestuurde, kanalen worden gevormd. Het eerste, "korte" kanaal heeft maximaal een lengte l_1 , en bevindt zich binnen het kanaalgebied 4, in de kanaalzone 6. Het tweede, "lange" kanaal heeft maximaal een lengte l_2 en bevindt zich in het driftgebied 3 onder de stuur-elektrode 9. Tengevolge hiervan treedt in
 15 de g_m - V_g karakteristiek een onregelmatigheid op, zoals aan de hand van figuur 2 zal worden beschreven.

Figuur 2 geeft de g_m - V_g karakteristieken voor een DMOS-transistor waarbij $l_1 + l_2 = 5 \mu\text{m}$, voor drie verschillende waarden van $\frac{l_2}{l_1}$. De afstand ^{is} (zie figuur 1) tussen de aanvoerzone 5 en de afvoerzone 7
 20 is de kleinste door fotolithografie bepaalde afstand bij de vervaardiging van de halfgeleiderstructuur van de DMOS-transistor, en is nagenoeg gelijk aan $l_1 + l_2$.

De in figuur 2 weergegeven karakteristieken gelden (bij een veldeffekttransistor van overigens gelijke afmetingen) voor drie verschillende waarden van $\frac{l_2}{l_1}$, zoals in de figuur aangegeven. Voor de kurve waarvoor $\frac{l_2}{l_1} = 9$ is dus $l_1 = 0,5 \mu\text{m}$ en $l_2 = 4,5 \mu\text{m}$, voor $\frac{l_2}{l_1} = 4$ geldt $l_1 = 1 \mu\text{m}$ en $l_2 = 4 \mu\text{m}$, terwijl voor $\frac{l_2}{l_1} = \frac{3}{2}$ geldt $l_1 = 2 \mu\text{m}$ en $l_2 = 3 \mu\text{m}$.
 30 V_g is de effectieve stuurspanning, dat wil zeggen de stuur-elektrode-spanning verminderd met de drempelspanning in Volts; g_m is uitgedrukt in mA per Volt.

Het blijkt dat in alle gevallen de steilheid kwalitatief hetzelfde gedrag vertoont. Bij toenemende V_g stijgt g_m tot een (voor iedere waarde van $\frac{l_2}{l_1}$ verschillende) maximumwaarde g_{m0} bij $V_g = V_{g0}$ (alleen voor
 35 de kurve $\frac{l_2}{l_1} = 9$ aangegeven). Bij verdere verhoging van de stuurspanning V_g daalt de steilheid weer, om vervolgens via een minimumwaarde langzaam

toe te nemen.

Uit figuur 2 blijkt, dat bij afnemende verhouding $\frac{l_2}{l_1}$ het verschil tussen de maximum- en minimumwaarden van g_m kleiner wordt, en vanaf de stuurspanning V_{go} de versterking van de transistor dus meer lineair wordt, doch dat tevens de bereikte maximumwaarde van g_m daalt, en eerst bij een hogere stuurspanning V_g wordt bereikt.

Het beschreven gedrag kan worden verklaard door in aanmerking te nemen, dat de DMOS transistor kan worden beschouwd als twee MOS-transistors (die met het "korte" en die met het "lange" kanaal) in serie, met verschillende drempelspanning en hetzelfde signaal op de stuu-elektrode. Voor $V_g < V_{go}$ werken, bij voldoende hoge drainspanning, beide MOS-transistors in het penthode-gebied, en de steilheid van de DMOST in zijn geheel is gelijk aan die van de "korte kanaal" MOST op zichzelf. Voor $V_g > V_{go}$ echter werkt de "korte kanaal" MOST in het triodegebied, en wordt de steilheid van de gehele DMOST voornamelijk bepaald door de "lange kanaal" MOST. Boven V_{go} treedt dus een overgang op van de karakteristiek van de "korte kanaal" MOST met kanaallengte l_1 naar die van de "totale" MOST met kanaallengte $l_1 + l_2$.

Om nu tóch te bereiken, dat bij relatief lage stuurspanning V_g een goede lineariteit en een relatief hoge steilheid g_m worden verkregen, wordt volgens de uitvinding een transistorstructuur van bijvoorbeeld de opbouw als in figuur 3 toegepast. Daarbij is op de isolerende laag 8 boven de kanaalzone 6 achter de eerste, aan de zijde van de aanvoerzone 5 gelegen stuu-elektrode 9 een aan de zijde van de afvoerzone 7 gelegen, van de eerste stuu-elektrode 9 gescheiden tweede stuu-elektrode 11 aanwezig waarbij, gezien in de richting van aanvoerzone 5 naar afvoerzone 7, de lengte (L_2) van het boven de kanaalzone 6 gelegen deel van de tweede stuu-elektrode 11 ten minste gelijk is aan die (L_1) van het boven de kanaalzone 6 gelegen deel van de eerste stuu-elektrode 9.

Figuur 3 toont slechts een deel van de DMOS-transistor, die verder geheel op de wijze volgens figuur 1 is opgebouwd.

Met de DMOS-transistor volgens de uitvinding kan een $g_m - V_g$ karakteristiek worden verkregen die, evenals de karakteristieken van figuur 2, een piek vertoont doch waarbij het deel van de kurve waar g_m nagenoeg konstant is bij lagere waarde van V_g wordt bereikt, terwijl tevens de bereikte g_m -waarde hoger is. Dit is een gevolg van het feit dat, bij het aanleggen van geschikte (gelijke) voorspanningen aan de

stuurelektroden, zowel het "korte" kanaaldeel L_1 als het "lange" kanaaldeel L_2 zich binnen het kanaalgebied 4 bevinden, zodat de totale kanaalbreedte L_1+L_2 veel kleiner is wat tot hogere g_m waarden en een snellere stijging van g_m met V_g leidt. Aangezien in de inrichting volgens de uitvinding de stuurelektroden 9 en 11 gescheiden zijn, kunnen op de beide stuurelektroden verschillende gelijkspanningen $\bar{V}_g$ worden gezet. Door deze gelijkspanningen kunnen de ladingen in de kanaaldelen L_1 en L_2 onafhankelijk worden beïnvloed. Door het aanleggen van een geschikte gelijkspanning aan de stuurelektrode 11 kan worden voorkomen dat zich in het driftgebied 3 een door het ingangssignaal bestuurd stroomkanaal vormt, en door het verschil $\Delta\bar{V}_g$ tussen de stuurgelijkspanningen te variëren kan de karakteristiek binnen zekere grenzen worden gewijzigd.

In figuur 4 zijn voor een DMOS-transistor volgens de uitvinding de g_m - V_g karakteristieken uitgezet (voor een willekeurig voorbeeld waarbij $L_1 = 0,3 \mu\text{m}$ en $L_2 = 0,7 \mu\text{m}$) voor een potentiaalverschil $\Delta\bar{V}_g$ van 1V respektievelijk 2V tussen de gelijkspanningen van de eerste en tweede stuurelektrode. Op de assen zijn dezelfde eenheden gebruikt als in figuur 2. Het signaal U wordt op de eerste stuurelektrode 9 gezet, en is kapacitief gekoppeld met de tweede stuurelektrode 11 via de dunne isolerende laag 12, zie figuur 3.

Ofschoon het beoogde doel (grote lineariteit bij hoge g_m -waarde) kan worden bereikt door beide stuurelektroden als metaalelektroden uit te voeren en de gewenste karakteristiek door middel van de gelijkspanningen op de stuurelektroden in te stellen, worden bij voorkeur stuurelektroden van polykristallijn silicium toegepast. In dat geval wordt met voordeel de eerste stuurelektrode 9 hoog gedoteerd, terwijl de tweede stuurelektrode een zo geringe doteringsconcentratie heeft dat zij in de bedrijfstoestand boven het driftgebied 3 althans gedeeltelijk gedepleerd, en boven het kanaalgebied 4 niet gedepleerd is. Zo heeft in het voorbeeld van figuur 3, waar beide stuurelektroden van polykristallijn silicium zijn, de tweede stuurelektrode 11 een zo lage dotering dat, wanneer de aan deze stuurelektrode aangelegde (gelijk-)spanning lager is dan de potentiaal van het driftgebied 3, de stuurelektrode 11 boven het driftgebied 3 althans ten dele gedepleerd is. Boven het kanaalgebied 4 echter treedt geen depletie op, evenmin als in de hoger gedoteerde eerste stuurelektrode 9. Daardoor wordt, wegens de aanwezigheid van het (niet gearceerde) depletiegebied 13 in de stuurelektrode 11, de geleiding in het driftgebied 3 weinig of niet beïnvloed door het ingangssignaal,

terwijl de kanaalgeleiding in het gehele kanaalgebied 4 door het ingangssignaal wordt bestuurd, hetgeen voor het verkrijgen van de beoogde karakteristiek gewenst is.

De DMOS-transistor volgens figuur 3 kan op geschikte wijze
5 worden vervaardigd zoals hieronder beschreven aan de hand van de figuren 5 tot en met 9.

Uitgegaan wordt (zie figuur 5) van een substraat 10, in dit geval een p-type geleidend siliciumsubstraat met een soortelijke weerstand van bijvoorbeeld 15 Ohm.cm. Hierin wordt door implantatie van
10 arseen ionen een n-type laag 3, met een dikte van bijvoorbeeld $0,5\text{ }\mu\text{m}$ en een dotering van $3 \cdot 10^{16}$ atomen per cm^3 gevormd. In plaats daarvan kan ook een p-type substraat met een daarop aangegroeide n-type geleidende epitaxiale laag worden toegepast. Daarna wordt op het oppervlak 2 een thermische oxydelaag 8, en daarop een siliciumnitridelaag 20 aange-
15 bracht op in de halfgeleidertechniek gebruikelijke wijze. Dit kan ook een anti-oxydatielaag van andere samenstelling, bijvoorbeeld een laag van siliciumoxynitride zijn. Op de nitridelaag 20 wordt een polykristallijne siliciumlaag 11 neergeslagen, met een dikte van ongeveer $0,6\text{ }\mu\text{m}$ en een effectieve p-type dotering van 10^{16} atomen per cm^3 , die met be-
20 hulp van bekende fotolithografische etstechnieken in de vorm van de tweede stuur elektrode wordt gebracht. Onder "effectieve" dotering wordt verstaan de, na het uitvoeren van alle processtappen, uiteindelijk in de voltooide inrichting aanwezige dotering.

Vervolgens wordt (zie figuur 6) de stuur elektrode 11 thermisch
25 geoxydeerd waarbij een siliciumoxydelaag 21 met een dikte van ongeveer $0,4\text{ }\mu\text{m}$ wordt gevormd. Een fotolakmasker 22 wordt aangebracht aan de zijde waar de afvoerelektrode moet worden gevormd, waarna boorionen (23) via de onbedekte delen van de nitridelaag 20, door het oxyde 8 heen in het silicium worden geïmplanteerd. Zo vormt zich een geïmplanteerde
30 p-type laag 4.

Na verwijdering van het fotolakmasker 22 wordt door verhitting de laag 4 verder in het silicium gediffundeerd, tot onder de siliciumlaag 11 en tot in het substraat 10, waarna door implantatie van arseenionen de aanvoerzone 5 en de afvoerzone 7 worden gevormd, zie figuur 7.
35 Hierbij dient de geoxydeerde laag (11,21) als masker.

Dan wordt de oxydelaag 21 weggeëtst, en een nieuwe oxydelaag 12 met een dikte van bijvoorbeeld ongeveer 30 nm wordt thermisch aangegroeid. Daarna wordt selektief de nitridelaag 20 verwijderd, bijvoor-

beeld in heet fosforzuur, zodat de structuur van figuur 8 ontstaat. Het produkt van de doteringsconcentratie en de uiteindelijke dikte van de stuuerelektrode 11 bedraagt ongeveer $0,6 \times 10^{12}$ atomen per cm^2 .

5 Een nieuwe, hooggedoteerde n-type geleidende laag 9 van polykristallijn silicium wordt nu aangebracht, en langs fotolithografische weg wordt hieruit de eerste stuuerelektrode geëetst, die de geoxydeerde tweede stuuerelektrode 11 gedeeltelijk overlapt. De stuuerelektrode 9 wordt vervolgens licht geoxydeerd ter vorming van de oxydelaag 24, waarna de structuur volgens figuur 9 is verkregen.

10 Vervolgens worden (in de figuren niet nader aangegeven) in de oxydelagen 8, 12 en 24 de benodigde kontaktvensters geëetst, en worden de aanvoer-, afvoer- en stuuerelektroden aangebracht.

In het bovenstaande is een werkwijze beschreven waarmee de halfgeleiderinrichting volgens de uitvinding onder toepassing van een
15 zo gering mogelijk aantal maskerings- en uitrichtstappen kan worden vervaardigd. Daarbij wordt van de kritische afmetingen alleen de afstand tussen de aan- en afvoorzones 5 en 7 in hoofdzaak door een fotolithografisch procédé (namelijk voor het vormen van de laag 11 in figuur 5) bepaald. Voor geen van de volgende processtappen is een nauwkeurige
20 maskerings- en uitrichtstap nodig. De "korte" kanaallengte L_1 wordt bepaald door de oxydatiestap ter verkrijging van de oxydelaag 21 (figuur 6).

In dit procédé kunnen vele variaties worden aangebracht. Zo kan de eerste stuuerelektrode 9 in plaats van uit hooggedoteerd P-type
25 silicium ook uit hooggedoteerd N-type silicium of uit metaal, of een metaalsilicide bestaan. Verder kunnen in figuur 3 alle geleidingstypen door hun tegengestelde worden vervangen.

Afhankelijk van de toepassing in de schakeling kan de tweede stuuerelektrode 11 in plaats van zwak p-gedoteerd zwak n-gedoteerd zijn.
30 Ook is de uitvinding met hetzelfde voordeel van toepassing bij andere D-MOST structuren. Voorbeelden van zulke andere structuren zijn weergegeven in de figuren 10 en 11. Daarbij toont figuur 10 een laterale D-MOST volgens de uitvinding met een p-type driftgebied, terwijl figuur 11 een voorbeeld geeft van een verticale D-MOST volgens de uitvinding.
35 In alle gevallen kan door het aanleggen van een geschikte gelijkspanning aan de tweede stuuerelektrode 11 althans gedeeltelijke depletie van deze stuuerelektrode boven het driftgebied 3 worden bereikt en het voor het verkrijgen van de gewenste g_m - V_g karakteristiek gewenste verschil in

drempelspanning tussen de "korte kanaal" MOST en de "lange kanaal" MOST worden ingesteld.

De uitvinding is voorts niet beperkt tot de in de uitvoerings-
voorbeelden genoemde materialen en doteringen. Zo kunnen de halfgelei-
5 dermaterialen (met inbegrip van de stuuerelektroden) in plaats van uit
silicium uit andere elementaire of verbindingshalfgeleiders, bijvoor-
beeld Ge of GaAs enz. bestaan, terwijl ook de doteringsconcentraties
kunnen worden gevarieerd.

10

15

20

25

30

35

8204855

CONCLUSIES:

1. Halfgeleiderinrichting met een halfgeleiderlichaam bevattende ten minste een veldeffekttransistor met geïsoleerde stuur-elektrode met een aan het oppervlak grenzend eerste gebied van een bepaald geleidingstype, een aan het oppervlak grenzend en althans lateraal door het
5 eerste gebied omgeven kanaalgebied van een eerste geleidingstype, een aan het oppervlak grenzende, binnen het halfgeleiderlichaam althans ten dele door het kanaalgebied omgeven aanvoerzone van het tweede, tegengestelde geleidingstype, een tot het kanaalgebied behorende, aan het oppervlak grenzende, tussen de aanvoerzone en het eerste gebied liggende kanaal-
10 zone, een afvoerzone van het tweede geleidingstype die door een deel van het eerste gebied, het driftgebied, van het kanaalgebied is gescheiden en een hogere doteringsconcentratie heeft dan het eerste gebied, een althans op de kanaalzone gelegen elektrisch isolerende laag, en een op de isolerende laag boven de kanaalzone gelegen stuur-elektrode, met het
15 kenmerk, dat op de isolerende laag boven de kanaalzone achter de eerste, aan de zijde van de aanvoerzone gelegen stuur-elektrode een aan de zijde van de afvoerzone gelegen, van de eerste stuur-elektrode gescheiden tweede stuur-elektrode aanwezig is waarbij, gezien in de richting van aanvoerzone naar afvoerzone, de lengte (L_2) van het boven de kanaalzone
20 gelegen deel van de tweede stuur-elektrode ten minste gelijk is aan die (L_1) van het boven de kanaalzone gelegen deel van de eerste stuur-elektrode.
2. Halfgeleiderinrichting volgens conclusie 1, met het kenmerk, dat de stuur-elektroden bestaan uit polykristallijn silicium.
- 25 3. Halfgeleiderinrichting volgens conclusie 2, met het kenmerk, dat de eerste stuur-elektrode hooggedoteerd is en dat de tweede stuur-elektrode een zodanige doteringsconcentratie heeft dat zij in de bedrijfs-toestand boven het driftgebied althans gedeeltelijk gedepleerd, en boven het kanaalgebied niet gedepleerd is.
- 30 4. Halfgeleiderinrichting volgens conclusie 3, met het kenmerk, dat het produkt van de doteringsconcentratie in atomen per cm^3 en de dikte in cm van de tweede stuur-elektrode gelegen is tussen ongeveer $0,5 \times 10^{12}$ en $1,5 \times 10^{12}$ atomen per cm^2 .
5. Halfgeleiderinrichting volgens een der voorgaande conclusies,
35 met het kenmerk, dat de lengte L_2 ten hoogste gelijk is aan vier maal de lengte L_1 .
6. Halfgeleiderinrichting volgens een der voorgaande conclusies, met het kenmerk, dat de lengte L_2 ten hoogste gelijk is aan 1,5 maal de

8204855

lengte L_1 .

7. Halfgeleiderinrichting volgens een der voorgaande conclusies, met het kenmerk, dat de eerste stuuarelektrode de tweede stuuarelektrode gedeeltelijk overlapt en daarvan door een dunne isolerende laag is
5 gescheiden.

8. Halfgeleiderinrichting volgens conclusie 7, met het kenmerk, dat de dunne isolerende laag een thermische oxydelaag op de tweede stuuarelektrode is.

9. Werkwijze ter vervaardiging van een halfgeleiderinrichting
10 volgens een der voorgaande conclusies, met het kenmerk, dat wordt uitge-
gaan van een halfgeleidersubstraat van een eerste geleidingstype, welk
substraat aan een zijde wordt voorzien van een laag van het tweede, tegen-
gestelde geleidingstype, dat op het oppervlak hiervan een oxydelaag en
daarop een anti-oxydatielaag wordt aangebracht, dat op de anti-oxydatie-
15 laag een eerste siliciumlaag wordt neergeslagen en in de vorm van een
stuuarelektrode wordt gebracht, dat vervolgens deze stuuarelektrode wordt
geoxydeerd en ter plaatse van de aan te brengen afvoerzone een de stuur-
elektrode gedeeltelijk overlappend fotolakmasker wordt aangebracht,
dat door ionenimplantatie onder de niet bedekte delen van de oxydelaag
20 en de anti-oxydatielaag een zone van het eerste geleidingstype wordt ge-
vormd, dat het fotolakmasker wordt verwijderd en door verhitting de zone
van het eerste geleidingstype tot in het substraat en tot onder de
stuuarelektrode wordt gediffundeerd ter vorming van het kanaalgebied
waarna door ionenimplantatie aan- en afvoerzones van het tweede geleidings-
25 type worden gevormd onder toepassing van de geoxydeerde stuuarelektrode
als masker, dat de oxydelaag van de stuuarelektrode wordt verwijderd, dat
de stuuarelektrode opnieuw licht wordt geoxydeerd, dat daarna de onbedekte
delen van de anti-oxydatielaag worden weggeëtst, en dat vervolgens een
verdere, goed geleidende stuuarelektrode naast en in gedeeltelijke over-
30 lapping met de eerder aangebrachte, geoxydeerde stuuarelektrode boven het
kanaalgebied wordt aangebracht.

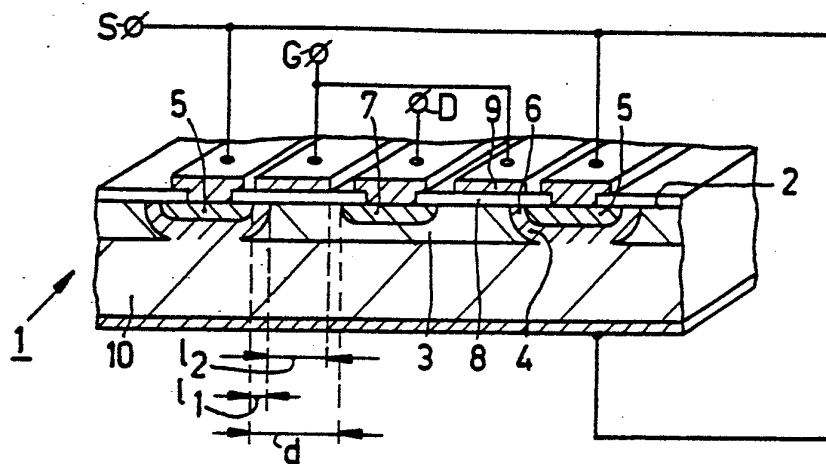


FIG. 1

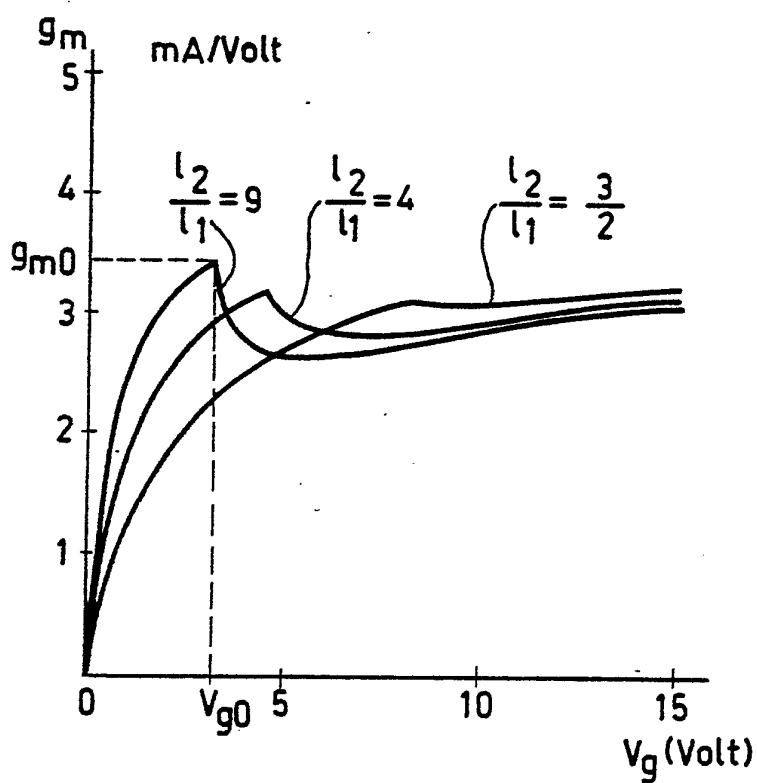


FIG. 2

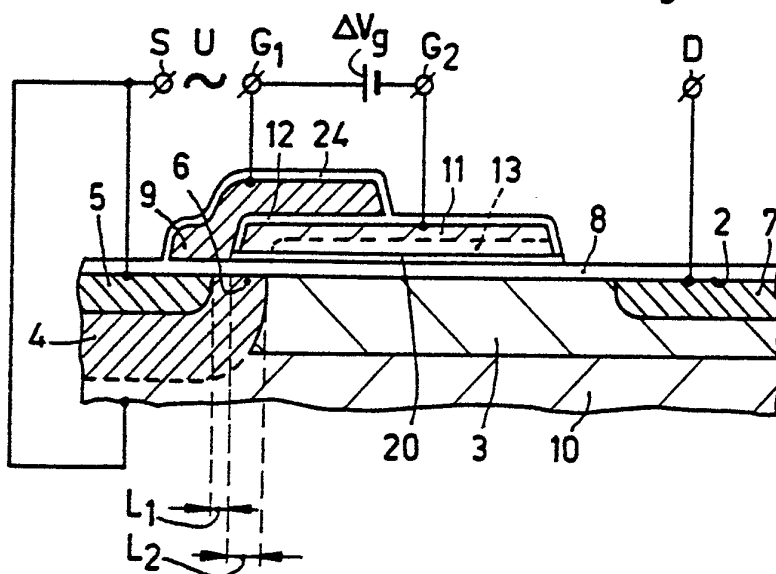


FIG. 3

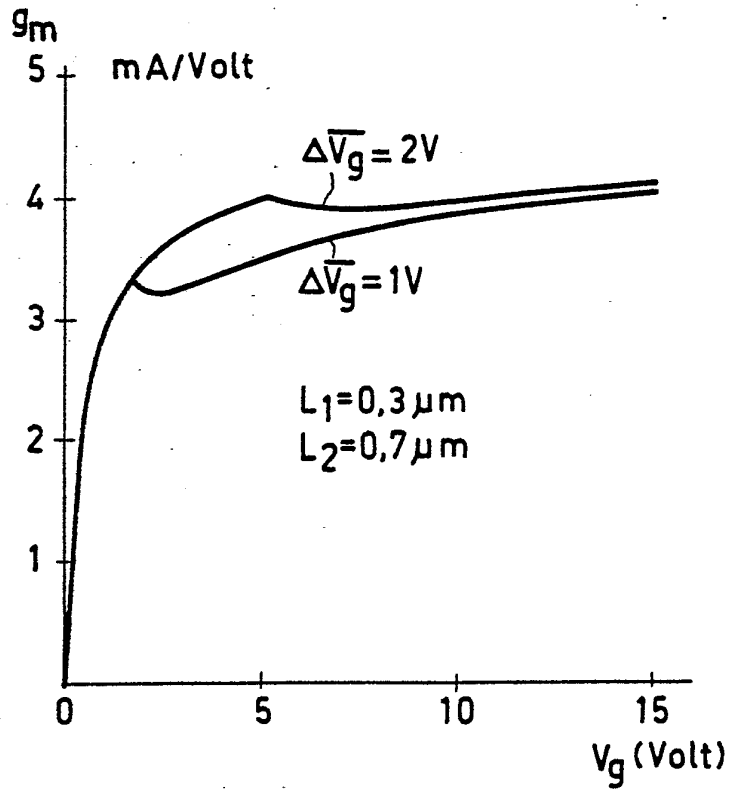


FIG.4

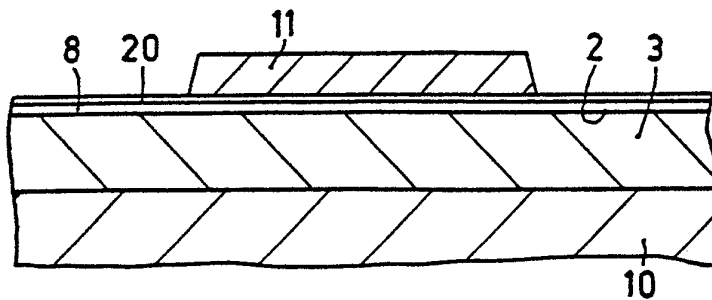


FIG.5

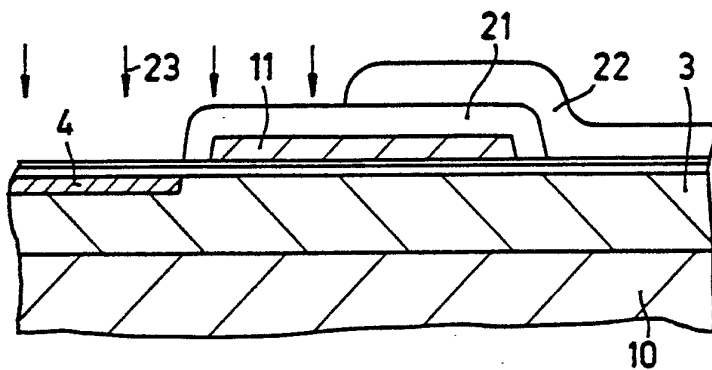


FIG.6

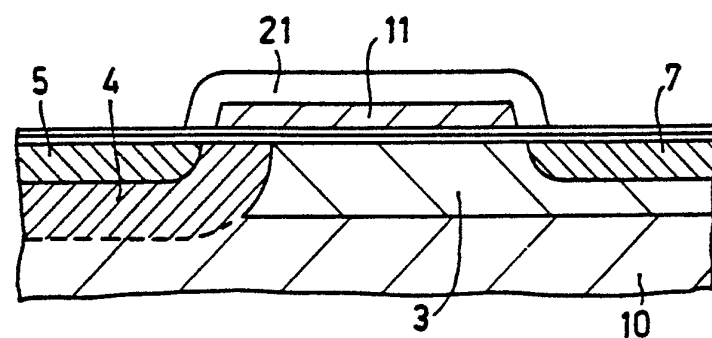


FIG.7

3/3

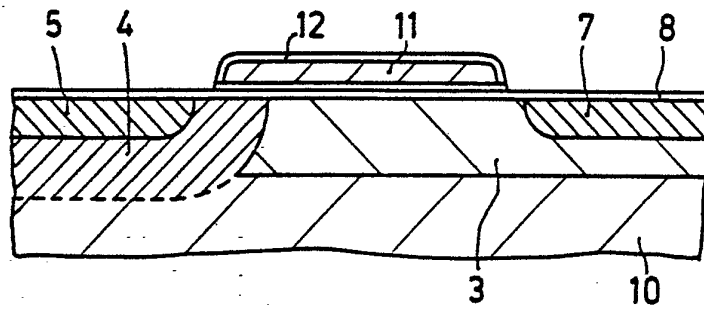


FIG. 8

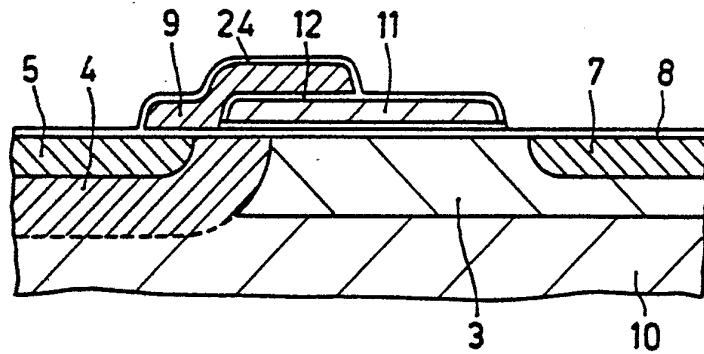


FIG. 9

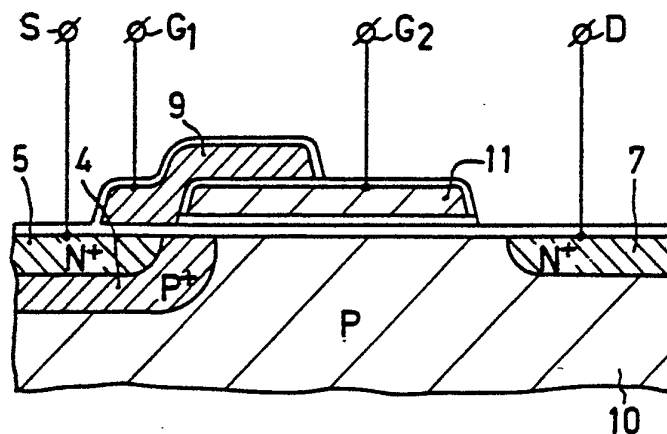


FIG. 10

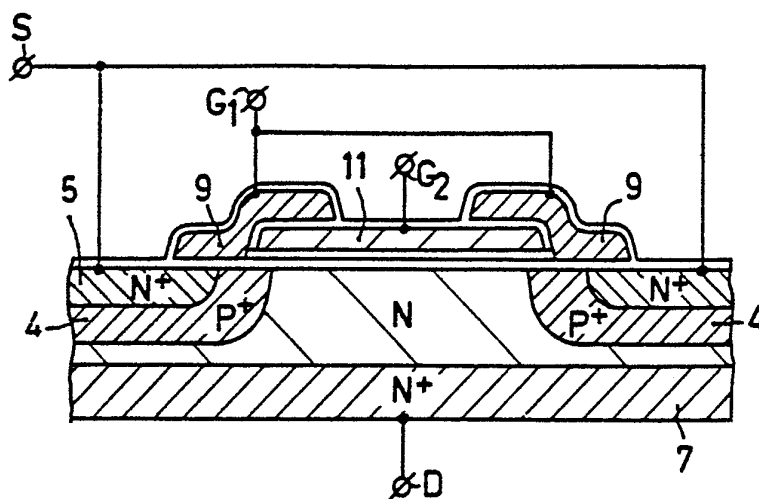


FIG. 11