

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(21) 출원번호	10-2000-7012311	(65) 공개번호	10-2001-0106109
(22) 출원일자	2000년11월04일	(43) 공개일자	2001년11월29일
변역문 제출일자	2000년11월04일		
(86) 국제출원번호	PCT/US1998/009099	(87) 국제공개번호	WO 1999/57724
국제출원일자	1998년05월06일	국제공개일자	1999년11월11일

AP ARIPO특허 : 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르키즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크맨,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 리히텐슈타인, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀란드, 사이프러스.

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우.

(73) 특히권자 톰슨 라이센싱
프랑스 세데 볼로뉴 깨아 르 갈로 46

윌리스, 도날드, 헨리
미국, 인디애나주 46250, 인디애나폴리스, 이스트 세븐티포쓰 플레이스
5175

자이,지안레이
미국,인디애나주46033,카멜,스토니베이씨클11852

배론, 스티븐, 안쓰니

미국, 인디애나주 46038, 퍼셔스, 록크본 플레이스 13023

캔필드, 버쓰, 엘런

미국, 인디애나주 46236, 인디애나폴리스, 인디언레이크 블루버드 노쓰
10421

헤이그, 존, 엘런

미국, 인디애나주 46220, 인디애나폴리스, 스트리트 브로드웨이 5770

(74) 대리인

문경진
조현석

심사관 : 변성철

(54) 비트스트림 처리 장치 및 방법, 및 플레이어

요약

장치는 디스크로부터 비트스트림을 재생하고, 상기 비트스트림은 단지 요청된 비트스트림만이 MPEG 디코딩을 위해 연결되는 것을 보장하도록 제어된다. 변환기는 선행하는 MPEG 화상 디코딩의 완성에 앞서 요청된 비트스트림 데이터를 획득하기 위해서 재위치된다. 비트스트림 데이터는 필요한 데이터를 저장하기 위해 선택하고 불필요한 데이터는 버리기 위해 버퍼 저장에 앞서 판독된다. 버퍼 저장은 트릭 플레이 동작을 위해 재할당되고, 트릭 플레이 화상 선택을 용이하게 하기 위해서 랜덤 액세스된다. MPEG 화상의 디코딩 및 저장은 한 필드 기간 내에 프레임 디코딩을 용이하게 하기 위해서 제어된다. 디코딩된 화상은 하나의 필드 기간 내에 저장되고 실질적으로 동시에 판독출력(read out)된다.

대표도

도 4

명세서

기술분야

본 발명은 매체로부터의 디지털적으로 엔코딩된 신호에 대한 재생에 관한 것으로서, 특히 다양한 형태로 리플레이 데이터를 확인 및 처리하는 것에 관한 것이다.

배경기술

일례로 MPEG 압축 프로토콜을 사용하여 디지털적으로 압축된 오디오 및 비디오 신호가 레코딩된 디스크의 도래(introduction)는 원음 및 원본(original material)과 실질적으로 구별 가능하지 않은 음질과 화질을 소비자에게 제공한다. 그러나, 소비자는 그러한 디지털 비디오 디스크, 즉 DVD가 그들이 가지고 있는 아날로그 비디오 카세트 레코더, 즉 VCR의 특징과 동일한 특징을 제공하기를 바랄 것이다. 일례로, VCR은 레코딩된 속도와 다른 속도로 순방향 또는 역방향으로 재생할 수 있다. 그러한 비표준 속도의 플레이백(playback) 특징은 트릭 플레이 모드로서 또한 공지되어 있다. 화상을 가변적인 압축도를 갖는 그룹으로 형성하는 계층적인 압축 특성으로 인해, 트릭 플레이 특징을 갖는 장치에는 MPEG 엔코딩된 비디오 신호가 덜 수월하게 제공된다. 이러한 그룹은 화상 그룹, 즉 GOP로 지칭되고, 차례대로 디코딩을 필요로 한다. MPEG2 표준에 대한 상세한 설명은 ISO/IEC 표준 13818-2에 공개되어 있다. 그러나, 간단히 말해서, MPEG2 신호 스트림은 가변적인 컨텐트 압축도를 갖는 세 가지 유형의 화상을 포함할 수 있다. 내부-코딩된 프레임, 즉 I 프레임은 세 유형에 대해 최소한의 압축도를 갖고 임의의 다른 프레임에 상관없이 디코딩될 수 있다. 예측된 프레임, 즉 P 프레임은 선형 I 또는 P 프레임과 관련하여 압축되고, 내부-코딩된 프레임보다 더 큰 압축도를 달성한다. 양방향 코딩 프레임, 즉 B 프레임으로 지칭되는 제 3 유형의 MPEG 프레임은 선형 프레임 및/또는 후속 프레임으로부터의 예측에 기초하여 압축될 수 있다. 양방향으로 코딩되는 프레임은 가장 큰 압축도를 갖는다. 세 유형의 MPEG 프레임은 화상 그룹, 즉 GOP로 배열된다.

GOP는 일예로 도 1a에 도시된 바와 같이 배열된 12 개의 프레임을 포함할 수 있다. 내부-코딩된 프레임만이 임의의 다른 프레임에 상관없이 디코딩 가능하기 때문에, 각각의 GOP는 단지 I 프레임의 디코딩 후에 디코딩될 수 있다. 제 1 예측된 프레임, 즉 P 프레임은 디코딩될 수 있고 저장되어 있는 선행 I 프레임의 변경에 기초하여 저장될 수 있다. 후속하는 P 프레임은 저장되어 있는 선행 P 프레임으로부터 예측될 수 있다. P 프레임의 예측은 도 1a에서 곡선으로된 실선 화살표(solid arrow head line)로 표시되어 있다. 마지막으로, 양방향 코딩 프레임인 B 프레임은 일예로 저장되어 있는 I 및 P 프레임과 같은 선행 프레임 및/또는 후속 프레임으로부터의 예측을 통해 디코딩될 수 있다. 인접한 저장되어 있는 프레임으로부터의 예측을 통한 B 프레임의 디코딩은 도 1a에서 곡선으로된 점선 화살표로 표시되어 있다.

특허 출원(EP-A-0 696 798호)에서는 데이터를 레코딩하기 위한 방법 및 장치, 데이터 매체, 및 데이터를 재생하기 위한 방법 및 장치가 개시되어 있다. 출원(EP-A-0 696 798호)에서는 여러 유형의 디스크 매체 상에 MPEG 신호를 레코딩하는 방법을 가르치고, 또한 레코딩된 매체의 각 섹터에 데이터로부터 개별적으로 레코딩된 추가적인 정보를 서브 코드로서 구비하는 레코딩 포맷을 개시하고 있다. 이러한 서브 코드는 일예로 각 섹터에 있는 페이로드(payload) 데이터에 관련한 화상 유형과 같은 정보를 제공하고, 데이터 재생을 제어하기 위해서 플레이백 동안에 사용될 수 있다. 미국 특허(제 5,535,008호)에서는, MPEG 레코딩된 데이터의 "점프 모드" 재생이 일예로 CD-ROM을 사용하여 개시되어 있다. 미국 특허(제 5,535,008호)는 사전 결정된 간격으로 배열된 다수의 데이터의 재생을 가르치고, 따라서 다음 재생될 데이터는 "사전 결정된 간격의 정수배(integer fold)로부터 제 1 고정된 값을 공제하는 방법"을 통해 위치지정될 수 있다. 미국 특허(제 5,535,008호)는 빠른 횡단(traverse)이나 빠른 역 재생을 위해 변환기를 어드레싱하도록 I 프레임 사이에 평균 거리를 사용한다. EPO 출원(제 A-737 975호)에는 광 디스크에 대한 MPEG 레코딩 방법이 개시되어 있다. 레코딩된 포맷은 프로그램 데이터가 계층적인 구조를 갖는 프로그램 영역 및 관리 영역을 포함한다. 개시된 포맷은 디지털 범용 디스크, 즉 DVD에 사용되는 포맷과 어느 정도의 유사점을 갖는다. 디지털적으로 처리된 사진 화상의 재생을 위한 디지털 플레이백 장치가 미국 특허(제 5,543,925호)에 개시되어 있다. 디지털화된 화상은 사전에 레코딩된 시퀀스나 또는 사용자 정의된 표현(presentation)을 나타내는 저장된 데이터에 따라서 스크린 상에 표현하기 위해 광 컴팩트 디스크에 기록된다. 미국 특허(제 5,543,925호)는, 모든 디지털화된 저장되어 있는 화상에 대해서, 상기 화상 파일은 다수의 서브 파일을 포함하고, 상기 서브 파일은 다른 해상도로 주사된 동일한 화상을 정의한다는 것을 가르친다. 동일한 화상의 이러한 다중 해상도 버전이 화상 표현을 위한 대기 시간을 유리하게 감소시킨다는 것을 언급한다. 디지털적으로 엔코딩된 화상을 고속으로 플레이백 하는 것은 EPO 출원(0651 391호)에 개시되어 있다. 특히 EPO A 0651 391호는 "프레임 복귀 재생(frame return reproduction)" 동안에 사용하기 위한 여러 GOP를 저장하는 2 개 및 3 개의 프레임 메모리 모두의 사용을 개시한다. 출력 신호 선택은 디코딩된 화상 메모리 사이에서 번갈아 일어난다. 메모리 선택 및 출력 화상 홀딩 시간은 디코딩된 화상의 이용 가능성과 다음의 필요한 화상을 검색하기 위한 시간에 따라 변한다(responsive).

MPEG 화상 그룹을 포함하는 코딩된 프레임의 계층 특성은 각 GOP의 I 및 P 프레임이 순방향으로 디코딩되는 것을 필요로 한다. 따라서, 이전의, 즉 선행하는 I 프레임에 효과적으로 역으로 점프하고 그런 후에 상기 GOP에 전체에 걸쳐 순방향으로 디코딩함으로써 역 모드 특징이 제공될 수 있다. 상기 디코딩된 프레임은 원하는 역(inverse) 프로그램 시퀀스를 달성하기 위해서 후속하는 역방향의 판독을 위해 프레임 버퍼 메모리에 저장된다. 도 1b는 시간(t0) 보다 이전의 어느 시간에서의 정상 속도로의 순방향 플레이백을 도시하고 있고, 역방향 3배속 모드인 트릭 플레이 모드(trick play mode)가 선택된다. 트릭 플레이 모드는 I-프레임{I(25)}이 디코딩되어 디스플레이되는 시간(t0)에 개시된다. 디코딩에 필요한 다음 프레임은 I-프레임{I(13)}이고, 따라서 변환기(transducer)가 프레임{I(13)}을 획득하기 위해서 화살표(J1)로 표시된 바와 같이 재위치된다. I-프레임{I(13)}을 복구하고 디코딩한 후에, 변환기는 프레임{P(16)}을 획득하고 디코딩하기 위해서 화살표(J2)로 표시된 바와 같이 따라간다. 화살표(J3, J4)로 표시된 바와 같이 처리과정(process)이 반복된다. 프레임{P(22)}의 획득 및 디코딩에 이어서, 변환기는 프레임{I(1)}을 복구하기 위해서 화살표(Jn)로 표시된 바와 같이 이동된다. 화면의 움직임을 원활하게 묘사하기 위해서 I, P, 및 가능하면 B-프레임의 디코딩 및 디스플레이가 필요하다. 점프 및 플레이 처리과정이 선행 GOP에 대해 반복됨으로써, 레코드에 대해 불완전하게 거꾸로 진행하는 반면 비디오 출력에서 역 시퀀스로 프로그램 자료를 원활하게 묘사한다.

트릭 모드 재생 동안에 시각적으로 원활한 재생을 제공하기 위해서는 적시의 디스크 검색 및 메모리로부터 특정 화상으로의 액세스를 필요로 한다. 비록 각각의 디지털 디스크가 각 비디오 객체 유닛 내에 화상 액세스 포인트를 제공하는 네비게이션 데이터로 엔코딩될 지라도, 상기 화상 액세스 포인트는 숫자로 제한되고, 본질적으로 일시적으로 에일리어스되는 (aliased) 영상 움직임에 기여할 수 있다. 일시적으로 원활한 트릭 모드 재생을 달성하기 위해서, 순방향 및 역방향의 여러 속도로 모든 엔코딩된 화상에 대한 액세스와 디코딩이 필요하다. 비록 그러한 성능이 저장 용량의 대가를 치러야(at the cost of storage capacity) 이루어질 수 있더라도, 비트스트림 분석과 버퍼 저장 매체에 대한 선택은 효율적인 메모리 사용을 통한 개선된 트릭 모드 재생의 기회를 제공한다.

발명의 상세한 설명

장치는 디스크로부터 비트스트림 신호를 재생한다. 비트스트림은 단지 요청된 비트스트림 데이터만이 MPEG 디코딩을 위해 연결되는 것을 보장하도록 제어된다. 변환기는 선행하는 MPEG 화상 디코딩의 완성에 앞서 요청된 비트스트림 데이터를 얻기 위해서 재위치된다. 비트스트림 데이터는 저장을 위한 필요한 데이터를 선택하고 불필요한 데이터를 버리기 위해서 버퍼 저장에 앞서 판독된다. 버퍼 저장은 트릭 플레이 동작을 위해 재할당되고, 트릭 플레이 화상 선택을 용이하게 하기 위해서 임의적으로 엑세스된다. MPEG 화상 디코딩 및 저장은 한 필드 기간 내에 프레임 디코딩을 용이하게 하도록 제어된다. 디코딩된 화상은 한 필드 기간 내에 거의 동시적으로 저장되고 판독출력(read out)된다.

본 발명의 구성(inventive arrangement)에 있어서, 장치는 매체로부터 디지털적으로 엔코딩된 신호를 재생한다. 그 장치는 디지털적으로 엔코딩된 신호를 변환하고 또한 상기 신호로부터 비트스트림을 생성하기 위한 변환기와, 비트스트림을 제어 가능하게 처리하기 위해서 상기 비트스트림을 수신하도록 연결되는 처리기와, 처리된 비트스트림 정보를 저장하기 위해 처리기에 연결되는 메모리와, 비트스트림 내의 정보에 대한 확인을 제어하기 위해서 메모리와 처리기를 제어하도록 연결되는 제어기를 포함하는데, 여기서 상기 제어기는 비트스트림의 특정 섹터 유형을 확인하고 상기 특정 섹터 확인에 반응하기 위해서 처리기를 제어하고, 또한 상기 제어기는 확인된 특정 섹터를 저장하기 위한 메모리를 제어한다.

본 발명의 방법에서, 하나의 시작 코드는 디지털 디스크 장치를 통한 재생 동안에 변환된 다수의 섹터에 배열된 데이터 스트림에 있는 다수의 시작 코드로부터 획득된다. 상기 방법은 다수의 섹터에 특정 섹터 유형을 위치 지정하기 위해 데이터 스트림을 검색하는 단계와, 다수의 시작 코드로부터 하나의 시작 코드를 위치시키기 위해서 상기 특정 섹터 유형을 검색하는 단계와, 미완성되었는지를 결정하기 위해서 시작 코드를 테스트하는 단계와, 다수의 섹터에서 특정 섹터 유형의 제 2 섹터를 위치 지정하기 위해서 데이터 스트림을 검색하는 단계와, 다수의 시작 코드로부터 시작 코드 유형의 제 2 시작 코드를 위치시키기 위해서 특정 섹터의 제 2 섹터를 검색하는 단계와, 제 2 시작 코드가 미완성 시작 코드의 잔여물(residue) 인지를 결정하는 단계와, 완성된 시작 코드를 형성하기 위해서 미완성 시작 코드 값과 잔여 시작 코드 값을 조합하는 단계를 포함한다.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 다른 본 발명의 장치는 디지털적으로 엔코딩된 신호를 변환하고 상기 신호로부터 비트스트림을 생성하기 위한 변환기를 포함한다. 제 1 메모리는 비트스트림을 저장하기 위해 변환기에 연결된다. 제 2 메모리는 데이터를 저장하기 위해서 제 1 메모리로부터 제어 가능하게 연결된다. 제어기는 비트스트림 내의 정보에 대한 확인을 제어하기 위해서 제 1 및 제 2 메모리를 제어하도록 연결되고, 여기서 상기 제어기는 제 1 메모리의 특정 섹터 어드레스로부터 비트스트림을 출력하기 위해 제 1 메모리를 제어하고, 또한 상기 제어기는 특정 섹터 어드레스로부터 출력된 비트스트림의 제 1 부분을 저장하기 위해서 제 2 메모리를 제어한다.

또 다른 본 발명의 장치에서, 디지털적으로 엔코딩된 신호가 매체로부터 재생된다. 상기 장치는 디지털적으로 엔코딩된 신호를 변환하고 상기 신호로부터 비트스트림을 생성하기 위해 변환기를 포함한다. 메모리는 비트스트림을 저장하기 위해 변환기에 연결된다. 처리기는 저장된 비트스트림에 포함된 MPEG 시작 코드를 확인하기 위해, 상기 저장된 비트스트림을 처리하도록 메모리에 연결된다. 처리기는 저장된 비트스트림에 있는 MPEG 시작 코드를 확인하고 상기 MPEG 시작 코드 확인에 반응하기 위해서 상기 저장된 비트스트림을 검색하고, 또한 상기 처리기는 확인을 나타내고 상기 확인된 MPEG 시작 코드의 섹터 어드레스를 저장한다.

디지털 디스크로부터의 재생을 위한 장치에서 화상을 디코딩하고 디스플레이하기 위한 다른 방법은 디스크로부터 디지털적으로 엔코딩된 신호를 변환하는 단계와, 디지털적으로 엔코딩된 신호를 제 1 메모리에 저장하는 단계와, 화상을 생성하기 위해서 디지털적으로 엔코딩된 신호를 디코딩하는 단계와, 상기 화상을 제 2 메모리에 저장하는 단계와, 디스플레이를 위해 제 2 메모리로부터의 화상을 연결하는 단계와, 제 2 메모리로의 저장과 디스플레이를 위한 연결이 거의 동시적으로 발생하도록 제어하는 단계를 포함한다.

또 다른 본 발명의 방법에 있어서, 화상의 한 필드가 제 2 메모리의 제 1 필드에 저장되고, 이전 화상은 디스플레이를 위해서 제 2 메모리의 제 2 필드로부터 연결된다.

또 다른 본 발명의 방법에 있어서, 화상의 한 필드가 제 2 메모리의 제 1 필드에 저장되고, 이전 화상은 디스플레이를 위해 제 2 메모리의 제 1 필드로부터 연결된다. 제 2 메모리에 있는 제 1 필드로의 저장과 디스플레이를 위한 연결은 한 필드 기간 내에 연속적으로(sequentially) 발생하도록 제어된다.

다른 본 발명의 구성에 있어서, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치는 디지털적으로 엔코딩된 신호를 변환하는 변환기와, 디지털적으로 엔코딩된 신호를 저장하기 위해 변환기에 연결되는 메모리와, 디지털적으로 엔코딩된 신호에 반응하여 상기 엔코딩된 신호로부터의 화상을 디코딩하는 디코더와, 메모리를 위한 제어기를 포함

하며, 여기서 제 1 동작 모드에서 제어기는 제 1 시퀀스에 반응하여 저장된 디지털적으로 엔코딩된 신호를 메모리로부터 판독하기 위해 메모리를 제어하고, 제 2 동작 모드에서 제어기는 제 2 시퀀스에 따라 저장된 디지털적으로 엔코딩된 신호를 메모리로부터 판독하기 위해 메모리를 제어한다.

또 다른 본 발명의 구성에 있어서, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치는 디지털적으로 엔코딩된 신호를 나타내는 비트스트림의 소스와, 비트스트림에 표시된 적어도 제 1 및 제 2 데이터 유형을 추출하기 위해 비트스트림을 처리하도록 비트스트림에 연결되는 처리기와, 제 1 및 제 2 데이터 유형 중 하나를 저장하기 위해서 제어가능하게 처리기에 연결되는 메모리와, 메모리의 할당을 제어하기 위해 연결되는 제어기를 포함하며, 여기서 제 1 재생 모드에서 상기 제어기는 제 1 데이터 유형을 저장하기 위한 메모리를 할당하고, 제 2 재생 모드에서 상기 제어기는 제 2 데이터 유형을 저장하기 위한 메모리를 할당한다.

또 다른 본 발명의 구성에 있어서, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치는 디지털적으로 엔코딩된 신호를 변환하기 위한 변환기와, 디지털적으로 엔코딩된 신호를 수신하여, 상기 엔코딩된 신호로부터의 화상을 처리하고 생성하도록 연결된 처리기와, 화상을 저장하기 위해 처리기에 연결되는 메모리와, 메모리와 처리기를 제어하기 위해 연결되는 제어기를 포함하며, 여기서 제 1 모드에서 화상은 메모리에 저장되고, 제 2 모드에서 화상은 메모리에 서브-샘플링(sub-sampled)되어 저장된다.

또 다른 본 발명의 구성에 있어서, 불필요한 섹터 데이터의 필요 없는 처리과정은 회피된다. 광학적인 판독출력(read out)을 사용하는 디스크 플레이어를 통해 섹터에 있는 재생된 데이터를 제어하기 위한 방법은 처리를 위해 필요한 섹터와 처리를 위해 불필요한 섹터를 포함하는 섹터 그룹을 변환하는 단계와, 불필요한 섹터를 배제한 필요한 섹터를 처리를 위한 데이터 처리기에 공급하는 단계와, 필요한 데이터 섹터에서 비디오 정보를 나타내는 데이터를 추출하기 위해 필요한 데이터 섹터를 처리하는 단계를 포함한다.

또한 다른 본 발명의 구성에 있어서, 변환된 비트스트림 경로에서의 지연은 변환기 위치를 제어하기 위한 처리를 통해 실질적으로 방지된다. 디지털 디스크 장치에서의 리플레이 동안에, 방법은 리플레이된 어드레스에 반응하여 변환기 위치를 제어하기 위해 제 1 및 제 2 변환기 어드레스를 수신하는 단계와, 지연된 어드레스와 제 1 변환기 어드레스 사이의 동일성을 검출하기 위해서 지연된 어드레스와 상기 지연된 어드레스와 상기 제 1 변환기 어드레스를 비교하는 단계와, 검출된 동일성에 반응하여, 제 2 변환기 어드레스로 결정된 새로운 위치로 변환기를 이동시키는 단계를 포함한다.

도면의 간단한 설명

도 1a는 MPEG2 화상 그룹을 도시하는 도면.

도 1b는 리플레이 및 이의 3 배의 속도인 역 트랙 플레이 동안에 레코딩된 화상 그룹을 도시하는 도면.

도 2는 본 발명의 구성(arrangement)을 포함하는 예시적인 디지털 디스크 플레이어의 블록도.

도 3은 도 2에 대한 더 상세한 부분으로 본 발명의 여러 구성을 나타내는 도면.

도 4는 도 2의 구성에 더하여 다른 유리한 구성을 구비하는 도 2의 디지털 디스크 플레이어를 나타내는 도면.

도 5a 및 5b는 트랙 버퍼링 이전의 예시적인 비트스트림을 나타내는 도면.

도 5c 내지 도 5d는 버퍼 메모리에 있는 예시적인 데이터를 나타내는 도면.

도 6은 섹터 경계를 따라 분포된 시작 코드의 복구를 위한 본 발명의 구성을 도시하는 흐름도.

도 7은 3 배의 플레이 속도(3X)인 역 트랙 플레이 모드에 대한 본 발명의 시퀀스를 나타내는 도표.

실시예

도 2는 디지털 비디오 디스크 플레이어의 예시적인 블록도를 나타낸다. 블록(10)에서, 모터(12)를 통한 회전을 위해 디지털적으로 레코딩된 디스크(14)를 수용할 수 있는 덱(deck)가 도시되어 있다. 디지털 신호는 각각의 신호 데이터 비트에 반응하여 8/16 벤조 코딩에 의해 결정되는 각각의 피트 길이(pit length)를 갖는 피트를 구비하고 있는 나선형 트랙과 같은

디스크(14) 상에 레코딩된다. 디스크(14) 상의 레코딩된 신호(the record)는 레이저로부터 반사된 조명(illumination)을 수집하는 광업(15)에 의해 판독된다. 반사된 레이저 빛은 포토 검출기(photo detector)나 광 광업 장치(geo pick-up device)를 통해 수집된다. 일 예로 변환기 광업(transducer pick-up)(15) 부분을 형성하는 렌즈나 거울과 같은 영상 장치는 서보 제어되고, 레코딩된 트랙을 따라가기 위해서 모터(11)에 의해 구동된다. 레코드 매체의 다른 부분은 영상 장치를 빠르게 재위치시킴으로써 액세스될 수 있다. 서보 제어된 모터(11 및 12)는 집적 회로 구동 증폭기(20)를 통해 구동된다. 광업(15)은 레이저 조명기를 위한 구동 회로와 광 광업 장치로부터 출력된 반사 신호에 대한 증폭 및 등화를 제공하는 전자 증폭기를 구비하는 광 전자증폭기, 즉 블록(30)에 연결된다. 광 전자증폭기(30)로부터의 증폭되고 등화된 리플레이 신호는 채널 IC(40)에 연결되는데, 상기 채널 IC에서는 위상동기루프를 동기시키기 위해 리플레이 신호가 사용되고, 상기 위상동기루프는 레코딩을 위해 사용된 8:16 변조를 복조하기 위해서 사용된다.

MPEG 엔코딩된 비트스트림은 16 개의 섹터로 된 블록에 적용되는 리드 솔로몬 프로덕트 코딩(Reed Solomon product coding)을 통한 에러 검출 및 정정을 위해 엔코딩되고, 여기서 각각의 섹터는 2048 바이트의 페이로드 데이터(payload data)를 포함한다. 따라서, 8:16의 복조 후에, 리플레이 데이터 스트림은 도 4의 ECC 버퍼 메모리(45 및 46)에 구현된 리드 솔로몬 프로덕트 정정을 통해 디인터리빙(de-interleaved)되거나 뒤섞임해제(unshuffled)되고 에러 정정된다. 각각의 버퍼는 디인터리빙을 용이하게 하고 필요한 행 및 열 프로덕트 처리과정을 인에이블시키기 위해서 어레이로 배열된 리플레이 데이터 스트림의 16개 섹터를 저장한다. 종속접속된(cascaded) ECC 버퍼 메모리는 재생된 직렬 비트스트림에 대해 거의 $(2*16*1.4)\text{ms}$ 의 지연을 유도하는데, 여기서 2는 ECC 버퍼 쌍을 나타내고, 16은 정정이 적용되는 섹터를 나타내며, 1.4ms 는 1X 회전 속도에서의 섹터 기간을 나타낸다. 따라서 재생된 직렬 비트스트림은 최소한 거의 45ms 만큼 지연된다. 상기 1X 회전 속도는 실질적으로 초당 11.08 밀리언 비트(million bit)의 기준 속도로 사용자 데이터 비트 전송속도를 발생시키는데, 상기 값 11.08은 DVD 포럼에서 규정된 북 버전(Book ver.) 1.0에 의한다.

에러 정정된 신호 비트스트림(41)은 링크 처리기를 통해 비트스트림이나 기계적인 트랙 버퍼 메모리(60A)에 연결된다. DRAM 메모리 유형을 포함하고 많은 양의 리플레이된 데이터를 저장하기 위해서 트랙 버퍼가 사용됨으로써, 변환기나 광업(15)이 재위치되는 동안에 데이터 손실은 디코딩될 때 임의의 가시적인 결함을 발생시키지 않을 것이다. 따라서 최종 출력 영상 스트림은 시청자에게 연속적이거나 이은 데가 없이 보여질 것이다. 비트스트림 버퍼 메모리(60A)는 예시적인 16 메가비트 DRAM 메모리의 일부분이다. 다른 예시적인 16 메가비트 SDRAM 메모리 블록은 적어도 두 개의 디코딩된 영상 프레임의 저장을 제공하는 프레임 버퍼(60C 및 60D)와, 디코딩에 앞서 압축된 비디오 비트스트림 저장을 위한 버퍼(60B), 오디오 비트스트림 버퍼(60E) 및 다른 저장을 위한 버퍼(60F, G 및 H)로 분할된다. 채널 IC(40)는 링크(505)를 통한 비트스트림 버퍼(60A)로의 기록을 제어하는 타이밍 제어 회로를 또한 구비한다. 데이터는, 일 예로 "관리자 차단(Directors cut)", 부모의 지도 선택(parental guidance selection), 또는 심지어 사용자 선택 가능한 대안적인 슈트 각도(shot angle)와 같은 사용자 정의된 리플레이 비디오 컨텐트로 인한 리플레이 트랙 어드레스 변화에 따라 비트스트림 버퍼에 간헐적으로 기록될 수 있다. 레코딩된 신호의 더 빠른 액세스와 복구를 용이하게 하기 위해서, 디스크(14)는 증가된 속도로 회전될 수 있어서, 그 결과 변환된 비트스트림이 더 높은 비트 전송속도와 간헐적인 전달을 갖도록 한다.

설명된 바와 같이, 레코딩된 데이터 스트림은 16개의 섹터의 ECC 블록으로 배열된다. 각각의 섹터는 도 4의 ECC 블록(47)에 의해 처리된 에러 정정 비트를 통해 보호되는 고유 섹터 확인 어드레스를 갖는다. 그러나, 섹터 어드레스는 짧고 섹터에 특정하기 때문에, 에러 정정 처리 블록(47)으로부터의 섹터 어드레스 신호(42)에 대한 어떠한 지연도 중요하지 않다. 섹터 어드레스 신호(42)는 위치 정보를 제공하기 위해서 서보 IC(50)에 연결된다. 서보 IC(50)는 서보 모터(11 및 12)를 위한 구동 및 제어 신호를 제공한다. 모터(12)는 디스크(14)를 회전시키고, 다양한 속도로 서보 제어된 회전을 제공한다. 광 광업 또는 변환기(15)는 섹터 어드레스 신호(42)에 반응하여 모터(11)에 의해 재위치되고 서보 제어되며, 또한 도 4의 소자(54)를 통해 연결되고 I²C 제어 버스(514)에 의해 전송된 섹터 어드레스 요청에 반응하여 다른 섹터 어드레스, 즉 디스크 표면의 다른 위치로 빠르게 재위치 또는 점프하도록 제어될 수 있다.

디지털 비디오 디스크 플레이어는 중앙 처리 유닛, 즉 CPU인 블록(500)의 소자(510)에 의해 제어되는데, 상기 CPU는 채널 IC(40)로부터 재생된 비트스트림과 에러 플래그를 받아들이고, 서보 IC(50)에 제어 명령을 제공한다. 또한 CPU(510)는 사용자 인터페이스(90)로부터 사용자 제어 명령을 받아들이고, 또한 블록(500)의 MPEG 디코더 소자(530)로부터 MPEG 디코더 제어 기능을 받아들인다. 시스템 버퍼 메모리(80)는 CPU(510)에 의해 어드레싱되고, 또한 CPU(510)에 데이터를 제공한다. 일 예로, 버퍼(80)는 RAM 및 PROM 메모리 위치 모두를 포함할 수 있다. RAM은 CPU(510)를 통해 비트스트림(41)으로부터 추출된 다양한 데이터를 저장하기 위해 사용될 수 있는데, 일 예로 그러한 데이터는 디스크램블링 또는 암호해독 정보, 비트스트림 및 프레임 버퍼 메모리 관리 데이터, 및 네비게이션 데이터를 포함할 수 있다. PROM은, 일 예로 순방향 또는 역방향의 속도에 대한 선택시 트릭 모드 동작을 용이하게 하는 유리한 변환기 점프 알고리듬을 포함할 수 있다.

MPEG 엔코딩된 비트스트림은 도 3에서 링크 처리기(505)에 연결되는데, 상기 링크 처리기(505)는 DVD 포맷팅된 비트스트림으로부터 MPEG 엔코딩된 오디오, 비디오 및 제어 정보를 분리하기 위해서 하드웨어 디멀티플렉서로 기능을 할 수 있다. 대안적으로, 비트스트림 디멀티플렉싱은 도 3의 CPU(510)로부터의 버퍼(60A)에 대한 직접 메모리 액세스, 즉 DMA의 소프트웨어 제어를 통해 달성될 수 있다. 트랙 버퍼(60A)에 들어가기 전에 또는 그 안에서 엔코딩된 비트스트림은 헤더를 위치 지정하고 판독하며 네비게이션 데이터를 추출하기 위해 CPU(510)를 통해 검색된다. 유리한 비트스트림 검색은 도 6을 참조하여 논의될 것이다.

CPU(510)는 트릭 플레이 시퀀스에 의해 필요하게 되는 다음 섹터를 획득하기 위해서 변환기의 재위치 지정(repositioning)을 제어하거나 요청하도록 I²C 제어 버스 신호(514)를 통해 프론트 엔드(front end)에 연결된다. 변환기의 위치 지정은 유리한 저장 시퀀스, 또는 점프 플레이 패턴을 통해 제어될 수 있는데, 상기 점프 플레이 패턴은 리플레이된 섹터 어드레스와 각각의 비디오 객체 유닛, 즉 VOBU에 포함되어 있는 네비게이션 팩 데이터(navigation pack data)로부터 판독된 GOP 섹터 어드레스를 참조하여 색인된다(indexed). 예시적인 섹터 어드레스와 VOBU 네비게이션 팩이 도 5a에 도시되어 있다. 그러나, 변환기의 재위치 지정에 이어서, 프론트 엔드로부터 처음에 검색된 섹터는 예시적인 CPU(510)를 통해서 점프 명령에 의해 요청된 섹터가 아닌 것으로서 확인될 수 있다. 따라서, CPU(510)는 이러한 불필요한 데이터를 트랙 버퍼(60A)에 유리하게 덮어쓰고, 또한 단지 요청된 데이터만이 버퍼에 존재하는 것을 보장한다.

섹터 어드레스나 헤더를 확인한 후에, CPU(510)는 버퍼(60A)의 직접 메모리 액세스를 제어하는데, 버퍼(60A)는 버퍼에 저장되어 있는 다른 DVD 포맷팅된 데이터로부터 MPEG 데이터를 효과적으로 분리한다. 따라서, 비디오 DMA(515)는 예시적인 비디오 비트 버퍼(60B)로의 저장을 위해 연결되어 있는 압축된 비디오 비트를 분리한다. 마찬가지로, 압축된 오디오 비트는 버퍼(60A)로부터 판독되어 오디오 버퍼(60E)에 저장된다. 서브-화상 데이터(sub-picture data)가 DMA를 통해 트랙 버퍼(60A)로부터 또한 검색되어 버퍼(60F)에 저장된다.

비디오 비트 버퍼(60B)에 있는 압축된 비디오 비트스트림은 시작 코드 검출기(520)를 통해 화상 또는 더 높은 레벨의 시작 코드를 위치 지정시키기 위해서 검색된다. 검출된 시작 코드 신호(512)는 CPU(510)에 연결되고, 다음으로 상기 CPU(510)는 다음 화상 유형과 양자화기 설정을 통보하고 디코딩을 개시하기 위해서 신호(511)를 통해 MPEG 디코더(530)와 통신한다. 디코더 상태 신호(513)는 디코딩의 종료 및 그 화상 데이터가 디스플레이이나 저장을 위해 이용 가능하다는 것을 통보하기 위해서 CPU(510)에 역으로 연결된다. 압축된 비디오 비트 버퍼(60B)는, FIFO 즉, 저장된 비트스트림이 MPEG 디코딩을 위해 연속적으로 액세스되는 원형 버퍼와 같이 가능하도록 고려될 수 있지만, 트릭 모드 동작은 나중에 설명되는 바와 같이 버퍼(60B)의 랜덤 액세스를 통해 유리하게 용이해질 수 있다.

MPEG 디코더(530) 내에서, 비디오 비트스트림은 슬라이스 및 매크로-블록 시작 코드(slice and macro-block start code)를 위치 지정하기 위해서 비트스트림을 검색하는 가변 길이 디코더(531)를 통해 처리된다. 각 화상 그룹으로부터의 어떤 디코딩된 화상은 일례로 GOP의 P 및 B 화상과 같은 다른 화상을 유도하거나 구성할 때 예측자로서의 후속적인 사용을 위해 프레임 버퍼(60C 및 60D)에 기록된다. 프레임 버퍼(60C 및 60D)는 적어도 두 비디오 프레임의 저장 용량을 갖는다. 분리된 오디오 패킷은 블록(110)에서의 오디오 디코딩을 위해 판독출력(read out)되고 연결되는 오디오 비트 버퍼(60E)에 저장된다. MPEG 또는 AC3 오디오 디코딩에 이어서, 다양한 기저대역 오디오 신호 출력의 디지털-아날로그 변환 및 생성을 위해 오디오 포스트 처리기(130)에 연결되는 디지털화된 오디오 신호가 생긴다. 디지털 비디오 출력 신호는 기준 프레임 버퍼(60C/D)로부터 판독된 디코딩된 블록으로부터 디스플레이 버퍼(580)에 의한 래스터 주사 포맷(raster scan format)으로 변형된다. 그러나, 트릭 모드 동작 동안에, 출력 신호 소스는 트릭 모드 동작 동안에 사용되지 않는 메모리로부터 유리하게 재구성된 필드 메모리일 수 있다. 따라서 디스플레이 버퍼(580) 내에서의 래스터 주사 변환을 위한 블록은 트릭 모드 동작에 반응하여 유리하게 제어될 수 있다. 디스플레이 버퍼는 엔코더(590)에 연결되는데, 상기 엔코더(590)는 디지털-아날로그 신호 변환을 제공하고 기저대역 비디오 성분과 엔코딩된 비디오 신호를 생성한다.

도 2에 도시된 예시적인 비디오 플레이어의 동작은 순방향 플레이와 역방향 트릭 플레이 시퀀스를 도시하는 도 1b를 참조하여 고려될 수 있다. 앞서 설명된 바와 같이, 각각의 GOP 내에 존재하는 코딩된 상호관계(coded relationship)는, 각각의 화상 그룹이 I-프레임 즉 화상으로부터 시작하여 순방향으로 디코딩되는 것을 필요로 한다. 따라서, 역 모드 특징은 이전의, 또는 선행하는 I 화상을 변환하기 위해 효과적으로 역으로 점핑하고, 그런 후에 상기 GOP에 걸쳐 순방향으로 디코딩함으로써 제공될 수 있다. 디코딩된 화상은 역순으로의 후속적인 판독출력(read out)을 위해 프레임 버퍼 메모리에 저장된다. 그러나, B 화상을 포함하는 시퀀스는 나중에 설명될 다른 유리한 특징을 사용할 수 있다. 도 1b에서는, 시간(t0) 보다 어느 정도 이전의 시간, 즉 일례로 I-화상{I(1)}에서, 예시적인 비디오 플레이어는 사용자 명령에 반응하여 순방향 플레이 상태를 취한다는 것이 가정될 것이다. 각각의 화상 그룹은 I, B 및 P 프레임을 연결하는 화살표를 통해 도 1a에 도시된 바와 같이 순방향으로 디코딩된다. 시간(t0) 보다 이전의 시간에, 플레이 속도의 3 배인 역 트릭 모드가 선택되고, I-화상{I

(25)}이 디코딩되고 디스플레이되는 시간(t0)에 개시된다. 앞서 설명된 바와 같이, 역 트릭 플레이 디코딩을 위해 필요한 다음 화상은 I-화상{I(13)}이고, 따라서 변환기는 화상{I(13)}을 획득하기 위해서 화살표(J1)를 통해 지시되는 바와 같이 이동된다. 다음으로, 신호 복구 및 디코딩은 I(13)를 획득하기 위해서 화살표(J1), P(16)를 획득하기 위해서 화살표(J2), P(19)를 획득하기 위해서 화살표(J3), P(22)를 획득하기 위해서 화살표(J4) ... 화살표 J(n)를 통해 도 1b에 지시된 플레이 시퀀스를 따른다. 도 1b에 도시된 개재용(intervening) B 화상은 변환되지만, 일례로 각각의 트릭 플레이 모드에 필요한 특징과 같은, 덮어쓰기나 디코더 제지(inhibit)를 통해 버퍼에서 제거될 수 있다. 앞서 설명된 추가적인 역 모드 비디오 버퍼링을 위한 필요조건을 회피하기 위해서, MPEG 디코더, 버퍼 메모리 제어 및 할당을 위한 여러 유리한 방법이 사용된다.

화상 데이터의 결정은 비트스트림(41)이나 트랙 버퍼(60A)에 관련된 섹터의 유닛에서 수행될 수 있다. 그러나, MPEG 화상의 시작 코드는 DVD 데이터 포맷팅 내에 묻혀 있고 부득이하게 섹터 경계와 부합하여 시작하지는 않기 때문에, 그 결과 섹터의 유닛에 있는 화상 시작 코드의 위치는 선행하는, 가능하게는 비-비디오 섹터의 프래그먼트(fragment)를 불가피하게 포함할 수 있다. 도 5a는 오디오 비디오 및 서브-화상 데이터 섹터를 포함하는 비디오 객체 유닛을 포함하고 있는 예시적인 비트스트림(41)의 일부를 나타내고 있다. 각각의 섹터는 섹터 경계에서 음영으로 표시된 섹터 어드레스를 갖는 2048 페이로드 바이트를 포함한다. 도 5b에서, 비디오 화상(A)은 섹터(54)에서 끝나는 것으로 도시되어 있고, 비디오 화상(B)에 대한 시작 코드가 바로 뒤에 수반된다. 그러나, 잔여 비디오 화상(B) 시작 코드는 섹터(65)에서 발생하고, 개재 섹터(55 내지 64)는 서브-화상과 오디오 데이터를 포함한다. 섹터 유닛에서의 화상 데이터/비디오 섹터의 결정이나 위치가 도 5c에 도시되어 있고, 여기서 예시적인 화상(A)의 시작 코드가 섹터(2)에 나타나 있고, 다음 화상(B)의 시작 코드는 섹터(9)에서 발생한다. 수학식 1은 섹터 카운트를 통한 화상 데이터 위치를 나타내는데, 화상(A)은 섹터(2)에서 시작해서 섹터(9)에서 끝나기 때문에, 화상(A)은 8 섹터의 지속기간을 갖는다. 불필요한 데이터 프래그먼트가 도 5c에 도시되어 있는데, 여기서 비디오 데이터는 (비디오)섹터 번호를 인용하여 도시되고 있다. 그러나, 그러한 비디오 섹터 번호 메김은 재생된 비트스트림에서의 섹터 번호나 어드레스에 직접적으로 관련될 수 있다. 도 5c에서, 비디오 비트스트림은 비디오 섹터(2)의 바이트 1000에서 개시되는 화상 시작 코드와 함께 도시된 예시적인 화상(A)으로 도시되어 있다. 명확하게, 선행하는 섹터(2)의 999 바이트는 선행 화상으로부터의 데이터에 대응한다. 화상 데이터가 바이트 단위로 위치 지정되는 더욱 상세한 처리과정을 사용하는 것이 가능하다. 바이트가 정밀한 처리과정(Byte accurate processing)은 섹터 레벨 정확도에 필요한 복잡도보다 더 큰 메모리 제어의 복잡도를 필요로 할 수 있다. 그러나 만약 바이트가 정밀한 처리과정이 사용되면, 단지 완전한 화상 데이터만이 비디오 비트 버퍼에 저장되어, 프래그먼트는 제거되고 MPEG 디코더(530)의 장애(hang up)가 회피된다. 바이트가 정밀한 화상의 결정(Byte accurate picture determination)은 예시적인 화상(A)에 대한 도 5c에서 나타내고 있는데, 여기서 화상 시작 코드는 비디오 섹터(2)의 바이트 1000에서 시작하고, 화상(B)의 시작 코드는 섹터(9)의 바이트 500에서 시작한다. 그러므로, 화상(A)의 크기는 수학식 2를 사용하여 13,835 바이트로서 계산될 수 있다. 따라서 바이트가 정밀한 화상의 어드레스는 CPU(510)로 하여금 도 3의 가변 길이 디코더(VLD)(531)가 디코딩을 시작하게 되는 예시적인 비디오 비트 버퍼(60B)의 특정 바이트로 포인팅하도록 허용한다.

만약 화상 데이터가 섹터 단위로 결정된다면, 비디오 비트 버퍼로부터 화상을 판독하는 MPEG 디코더는 필요한 화상이 디코딩되기 이전 또는 이후에 발생하는 제거된 화상의 프래그먼트로 인한 장애(hang up)가 방지되어야 한다. 그러한 화상 프래그먼트는 P 및 B 화상을 포함하는 다중 섹터를 나타내는 도 5d의 예시적인 비디오 비트 버퍼에 도시되어 있는데, 여기서 사전 또는 후속하는 화상으로부터의 불필요한 데이터는 대각선의 음영으로 도시되어 있다. 각각의 비디오 객체 블록 유닛, 즉 VOBU는 상기 VOBU의 제 1 GOP에 있는 제 1 I 화상의 마지막 섹터 어드레스와 두 개의 후속하는 기준 화상 즉 P 화상에 대한 마지막 섹터 어드레스를 확인하는 네비게이션 데이터를 포함한다. 또한 네비게이션 데이터는 선행 및 후속하는 VOBU에 있는 I-화상의 섹터 어드레스를 포함하고, 따라서 I-화상에 대한 트릭 모드만이 수월하게 제공될 수 있다. 그러나, 필요한 화상의 마지막 바이트가 확인될 수 있다면, 화상 프래그먼트로 인해 발생하는 문제점은 회피될 수 있다. CPU(510/A), 일례로 유형 ST20은 하드웨어 검색 엔진으로서 유리하게 구성되는데, 상기 검색 엔진은 버퍼(60A)에 저장되어 있는 마지막 섹터 내의 I-화상에 대한 마지막 바이트를 위치 지정하기 위해서 트랙 버퍼에 저장되어 있는 데이터를 검색한다. 따라서, I-화상을 확인함으로써, 단지 I-화상만이 비디오 비트 버퍼(60B)에 로딩될 수 있고, 따라서 디코더 롤업(lockup)의 문제점을 야기할 수 있는 부분 화상의 저장을 회피한다. 예시적인 CPU(510/A)는 마지막 섹터가 네비게이션 데이터로부터 인지되어 있기 때문에 I-화상 유일 모드에서 시작 코드를 찾기 위해 사용될 수 있다. 그러나, P, B 또는 여러 I-화상에 대해서, 예시적인 마이크로프로세서는 테스팅(testing)이 비트스트림의 모든 데이터 바이트에 대해 수행되어야 하기 때문에 실용적인 해결책을 제공할 수 없고, 이는 동작 중에 CPU(510)의 집약적인 사용을 나타낸다.

디코딩에 앞서 시작 코드의 위치 지정 및 결정은 트랙 버퍼(60A)에 들어가기 이전에 비트스트림에 있는 시작 코드를 검색하기 위해 도 3의 링크 인터페이스 블록(505)을 사용하는 구성(arrangement)을 통해 용이해질 수 있다. 그러한 링크 인터페이스(505)를 사용함으로서 CPU(510)에 보내질 수 있는(signaled) 화상 및/또는 오디오 헤더에 대한 사전-처리 또는 분석(parsing)을 유리하게 먼저 제공한다. 따라서, 트랙 버퍼에 들어가기 이전에 인입 비트스트림에 있는 헤더를 확인한 후에, 특정 트릭 모드에 필요한 화상과 오디오는 덮어쓰기를 통해 불필요한 화상 및/또는 다른 데이터를 버퍼에서 지우면서 예시적인 트랙 버퍼(60A)에 저장될 수 있다.

제 1 구성(arrangement)에 있어서, 시작 코드는 기계적인/트랙 버퍼(60A)나 비디오 비트 버퍼(60B) 중 어느 하나에 있는 비트스트림을 검색하는 시작 코드 검출기(520)를 사용함으로써 위치 지정된다. 비록 이러한 방법은, MPEG 시작 코드 검출기의 설계가 공지되어 있다는 장점을 갖지만, 그러나 검출기는 연속 데이터를 필요로 한다. 따라서, 단지 전달 데이터 구조 및 DVD의 스트리핑된(stripped) 비디오 비트 버퍼에 있는 데이터만이 검색될 수 있다. 따라서, 기계적인/트랙 버퍼 내의 MPEG 데이터에 대한 검색은 용이해지기 어려울 수 있고, 최상적으로 메모리를 사용할 수 없으며, 예시적인 CPU(510)는 인터럽트로 인해 로딩되기 어려울 수 있기 때문에, 특히 시작 코드 검출을 구현하기 위해서 일예로 510A와 같은 제 2 CPU의 추가를 필요로 한다.

유리한 구성에 있어서, 시작 코드 검출은 트랙 버퍼(60A)에 들어가기 이전에, 또는 그 내부에서 MPEG 시작 코드에 대해 비트스트림을 독점적으로 검색하는 시작 코드 검출기를 통해 용이해진다. 따라서, 비트스트림 내에 있는 MPEG 비디오 헤더에 대한 초기 분석을 유리하게 제공함으로써, 트릭 플레이 화상 필요조건은 예상될 수 있고, 트릭 플레이 동작에 특정한 메모리 조정이 수행될 수 있다. 유리한 동일 분석이 트릭 모드 동작 동안에 비디오 비트 버퍼에 들어가기 이전에 비디오 패킷 스트림에 적용될 수 있다. 일예로, 역 리플레이 모드에 있어서, 그러한 사전-처리과정은 화상 사이의 트릭 플레이 특정 선택이 디코딩을 위해 버퍼링되도록 하고, 그러한 불필요한 화상이 저장 전에 제거되도록 한다. 일예로 B-프레임을 제거하는 것과 같은 그러한 화상 선택은 트릭 플레이 동작 동안에 예시적인 비디오 비트 버퍼(60B)에 저장되어 있는 I 및 P 화상의 수 보다 거의 두 배일 수 있다. 따라서, 불필요한 데이터로부터의 필요한 데이터에 대한 확인은 비디오 비트 버퍼(60B)에 단지 필요한, 즉 트릭 플레이 특정 화상이 저장되도록 하는 버퍼 저장에 앞서 사전-처리과정이나 분석에 대한 직접적인 결과이다. 그러므로 더 많은 트릭 플레이 특정 비디오 개체 유닛, 즉 VOBU가 부드러운 트릭 플레이 움직임 표현을 용이하게 하기 위해 저장될 수 있다.

유리한 구성에 있어서, 트랙 버퍼(60A)와 비디오 비트 버퍼(60B)의 저장 용량은 다음에 사용될 저장 데이터를 단지 선택함으로써 트릭 플레이 모드 동안에 증가된다. 일예로, 예시적인 트릭 플레이 모드에서, B 프레임은 디코딩되지 않을 수 있고, 따라서 트랙 또는 비디오 비트 버퍼에 저장될 필요가 없다. 따라서, 단지 필요한 화상만이 저장되고, 불필요한 화상이나 다른 데이터는 제거된다. 필요한 화상과 불필요한 화상 사이의 이런 유리한 선택을 용이하게 하기 위해서는, 비트스트림이나 비디오 패킷 스트림이 저장에 앞서 시퀀스_헤더(sequence_header), 화상_그룹_헤더(group_of_picture_header) 또는 화상_헤더(picture_header)를 위치 지정하기 위해서 사전-처리되고, 분석되거나 또는 검색되는 것을 필요로 한다. 따라서, 압축된 비트스트림의 분석 또는 사전-처리는 각각의 화상 그룹 즉 GOP에 대한 타임_코드(time_code), 차단된 GOP(closed_GOP), 및 깨어진_링크 데이터(broken_link data)와 같은 MPEG 파라미터의 결정을 허용한다. 또한, 패킷 스트림을 사전-처리함으로써, 화상_시작_코드가 위치 지정될 수 있게 되어, 화상_헤더의 처리를 허용하고, 이것은 다시 일예로 시간적인_기준, 화상_코딩_유형(I, P 및 B)에 대한 결정을 차례로 허용한다. 그러나, 그런 유리한 MPEG 분석은, DVD가 MPEG같은 데이터를 2048 바이트의 섹터로 분할하기 때문에, 설명된 바와 같이 어렵다. 또한, MPEG 시작 코드(4바이트)는 섹터 정렬되지 않기 때문에, 예시적인 화상 시작 코드는 섹터 경계를 따라 분포될 수 있다. 도 5b는 트랙 버퍼(60A)에 들어가기 이전의 비트스트림을 도시하는데, 여기서 비디오 화상(A)은 섹터(54)에서 종료하고 바로 다음에 비디오 화상(B)에 대한 시작 코드가 수반된다. 그러나, 비디오 화상(B)의 잔여 시작 코드는 섹터(65)에서 발생하고, 개재 섹터(55 내지 64)에는 서브-화상과 오디오 데이터가 포함된다. 도 5c는 비디오 비트 버퍼(60B)에 들어가기 이전의 디멀티플렉스된 비디오 섹터 비트스트림을 도시하는데, 여기서 예시적인 화상(A)에 대한 시작 코드는 섹터(2)에 도시되어 있고, 다음 화상(B)의 시작 코드는 섹터(9)에서 발생한다. 분포된 시작 코드는 섹터(12)의 바이트 2046에서 시작하는 화상(C)에 대해 발생하고 섹터(13)에서 지속한다. 그러므로, 시작 코드의 일부는 하나의 비디오 섹터에 위치하고, 나머지는 다음 비디오 섹터에 위치한다.

분포된 시작 코드를 갖는 비트스트림이 분석될 수 있도록 하기 위해서, 본 발명의 예시적인 방법이 도 6에 나타나 있다. 예시적인 방법은 섹터 유형과 어드레스를 확인 및 저장하고, 또한 필요한 시작 코드를 확인 및 저장한다. 분포된 또는 일부 시작 코드는 발생을 나타내는 본 발명의 일부 시작 코드 플래그를 사용함으로써 확인된 후 저장된다. 다음 비디오 섹터에서 발생하는 잔여 시작 코드는 시작 코드를 완성하기 위해서 확인되고 복구된다. 도 6의 본 발명의 방법은 트랙 버퍼링에 앞서 비트스트림(41)에 적용되는 검색 및 MPEG 분석을 나타내고 있다. 비트스트림은 일예로 비디오 섹터와 같은 필요한 섹터에 대해 검색되고, 그런 후에 분포된 시작 코드에 대해 검색된다. 분포된 시작 코드는, 일예로 오디오, 서브-화상, 네비게이션 데이터 등을 포함하는 다른 비-비디오 섹터에 의해 분리될 수 있다. 따라서, 비트스트림은 검색되고, 후속하는 비디오 섹터는 확인되어 처리되는 한편, 일예로 특정 트릭 모드 동안에 현재 필요하지 않은 개재용 비-비디오 섹터는 처리되지 않고 저장에 앞서 제거될 수 있거나 또는 예시적인 트랙 버퍼(60A)에 덮어 씌워질 수 있다. 따라서, 다음 비디오 섹터를 확인한 후에, 패킷 데이터는 다음 시작 코드를 위치 지정하기 위해서 검색된다. 그러나, 일부 시작 코드 플래그가 셋팅되기 때문에, 일부 잔여 시작 코드는 검색되고, 시작 코드의 발생과 함께 잔여 시작 코드는 시작 코드를 완성하기 위해서 선행하는 비디오 섹터의 시작 코드와 조합된다.

도 6에 있는 예시적인 도표는 필요한 섹터 어드레스, 화상 유형 및 어드레스를 확인하기 위한 비트스트림 검색하고, 분포된 시작 코드를 검출하여 다시 맞추기 위해 사용되는 본 발명의 방법을 도시한다. 상기 방법은, 네비게이션, 오디오 비디오 섹터, 서브-화상 데이터 섹터를 포함하는 다수의 섹터로부터 특정의 필요한 섹터를 위치시키기 위해 여러 정정된 비트스트림이 검색되는 단계(10)에서 시작한다. 비디오 섹터는 단계(100)에서 검출되는데, 여기서는 "아니오" 결과가 해당 비트스트림 검색을 계속하는 루프를 형성한다. 마찬가지로, 오디오 섹터는 단계(105)에서 검색될 수 있고 그에 따라 상기 오디오 섹터 어드레스는 저장될 수 있다. 단계(100)의 결과가 "예"라면, 비디오 섹터가 검출되고, 섹터 어드레스는 단계(101)에서 저장된다. 검출된 비디오 섹터는 상기 비디오 섹터 내의 시작 코드를 검출하기 위해 단계(200)에서 다른 테스트를 시작한다. 단계(200)는 화상 시작 코드를 나타내지만, 그러나 여러 시작 코드가 제공될 수 있고, 일례로 시퀀스-헤더, GOP 헤더 또는 화상-헤더는 모두 비디오 섹터 내에 존재할 수 있기 때문에, 어떤 것은 섹터 경계를 따라 분포할 수 있다. 단계(200)에서의 "아니오"는 비디오 섹터 내의 시작 코드를 계속 검색하는 루프를 형성한다. 단계(200)에서의 "예"는 단계(250)에서 일부 시작 코드를 검출하기 위해서 다른 테스트를 시작시키는 시작 코드의 검출을 나타낸다. 단계(200 및 250)에 도시된 일부 시작 코드와 완전한 시작 코드 사이의 결정은 동시적 및 연속적으로 모두 발생하는 것으로서 고려될 수 있는데, 그 이유는 임의의 시작 코드가, 도 5b 및 5c에 도시된 바와 같이, 섹터 경계 및 섹터 어드레스의 발생을 통해 중단될 때 부분적으로 또는 미완성으로 되기 때문이다. 단계(250)에서의 "아니오"는 부분적인 시작 코드가 발생하기를 기다리기 위해서 루프를 형성한다. 또한, 단계(250)에서의 "아니오"는 완전한 시작 코드의 검출을 또한 나타내는데, 상기 시작 코드는 필요한 유형인지 여부를 결정하기 위해서 단계(255)에서 테스트된다. 필요한 시작 코드에 대한 평가가 단계(255)에서 "예"라면, 이는 단계(260)에서 섹터 어드레스 내에 유형 및 바이트 위치의 저장을 유발한다.

일부 시작 코드의 검출이 단계(250)에서 "예"라면, 이는 시퀀스가 단계(100)로의 역 루핑을 통해 다음 비디오 섹터를 위치 지정하기 위해서 비트스트림의 검색을 다시 시작하도록 한다. 또한 단계(250)에서의 "예"는 일부 시작 코드 플래그가 설정되었는지를 결정하기 위해서 단계(300)에서의 테스트를 개시한다. 일부 시작 코드 플래그는 제 1 분포된 시작 코드나 일부 시작 코드가 검출될 때까지 설정되지 않는다. 따라서, 단계(300)에서의 "아니오"는 단계(350)에서 일부 시작 코드 플래그를 설정하고, 또한 단계(400)에서 일부 시작 코드의 값을 저장한다. 단계(300)에서의 "예"는 잔여, 즉 분포된 잔여 시작 코드의 검출을 나타내고, 단계(500)에서 일부 시작 코드 플래그를 리셋팅한다. 단계(300)에서의 "예"는 또한 단계(450)에서 검출된 잔여 시작 코드를 저장한다. 단계(550)에서는, 분포된 시작 코드를 재형성하기 위해 단계(400)로부터의 일부 시작 코드의 값과 단계(450)로부터의 잔여 시작 코드의 값이 조합된다. 마지막으로, 단계(575)에서는 재형성된 시작 코드 유형, 바이트 및 섹터 어드레스가 저장된다. 그러므로, 설명된 본 발명의 방법은 특정 섹터 유형과 어드레스를 확인 및 저장하고, 섹터 내의 바이트 어드레스와 시작 코드 유형을 확인 및 저장하며, 분포된 시작 코드 프래그먼트를 확인 및 다시 맞춘다. 따라서, DVD 포맷 비트 스트림은 버퍼로의 저장에 앞서 일례로 특정 MPEG 코딩된 화상 유형을 결정하기 위해서 분석될 수 있다.

화상이 비디오 비트 버퍼에서 시작하고 정지하는 곳에 대한 인지에 기초하여 MPEG 화상 디코딩 순서를 제어하는 것이 유리하다. 따라서, 일례로 도 5c에 도시되거나 도 6의 비트스트림 검색을 통해 결정되어지는 바와 같이, 비디오 비트 버퍼(60B)에서 화상 위치에 대한 인지는 가변 길이 검출기(531) 및 시작 코드 검출기(520)에서의 메모리 시작 포인터가, 일례로 트릭 모드 동작 동안에, 필요에 따라 랜덤적으로 엑세스 화상에 유리하게 향하도록 허용한다. 플레이 속도 및/또는 느린 움직임 플레이백으로의 역동작은 B-프레임의 재생을 필요로 한다. 그러한 역 모드 동작은 인접한 B 화상이 디코딩되는 순서를 역행함으로써 버퍼 메모리 필요조건에 관해서 유리하게 간단해질 수 있다. 이러한 디코딩 순서의 역행은 트릭 모드에 필요한 화상의 디코딩을 인에이블시키기 위해서 메모리 시작 포인터를 설정함으로써 유리하게 달성된다. 또한, 버퍼 메모리 크기 및 제어는 특정 트릭 플레이 알고리듬에 의한 필요에 따라 비디오 비트 버퍼에 있는 화상을 유리하게 건너뛰거나 판독하지 않음으로써 트릭 플레이 동작 동안에 간단해질 수 있다. 메모리 크기 및 제어는 트릭 플레이 알고리듬에 의한 즉각적으로 또는 특별히 필요에 따라 화상의 다중 디코딩을 유리하게 인에이블시킴으로써 트릭 플레이 버퍼 동안에 더욱 최적화될 수 있다. 이러한 유리한 특정의 제공은 판독/기록 기능과 그것들 사이의 동기에 대한 신중한 제어를 필요로 한다.

트릭 모드 동작 동안에, 그리고 특별히 역 플레이 속도로의 동작 동안에, 최대화된 화상 버퍼 용량은 역순으로 판독출력되도록 화상 그룹이 저장될 필요가 있다. 그러한 트릭 모드 동안에, 특정 플레이어 기능이나 특징은 필요하지 않을 수 있고, 유용하지 않거나 이용가능하지 않을 수 있다. 그러한 기능이나 특징은 오디오, 다중 언어, 서브-화상 및 온 스크린 디스플레이를 포함하고, 이러한 모든 것들은 버퍼 메모리 용량을 사용한다. 따라서, 이러한 기능이나 특징에 의해 사용되지 않는 버퍼 메모리 용량은 추가적인 화상 저장을 제공하기 위해서 트릭 모드 동작 동안에 재할당될 수 있다. 그러나, 일례로 고속 플레이 모드와 같은 특정 트릭 모드 동안에는, 수반하는 오디오가 화면 위치 지정에 도움을 주기 위해서 정정된 페치와 높은 속도로 재생되는 것에 대한 유리한 필요조건이 존재할 수 있다. 또한 제한된 온 스크린 디스플레이가 트릭 플레이 속도 및 방향을 나타내기 위해서 필요할 수 있다. 따라서 사용되지 않는 버퍼 메모리 용량은 압축된 화상, 디코딩된 프레임 예측자, 및 비디오 디스플레이 필드에 대한 트릭 모드 버퍼링을 유리하게 용이하도록 하기 위해서 다이내믹하게 재구성될 수 있다.

본 발명의 구성에 있어서, SDRAM 버퍼 메모리(60E 내지 H)는 순방향으로의 동작과 트릭 플레이 모드 사이에 기능적으로 재할당된다. 순방향 플레이 모드 동안에 오디오(60E), 서브-화상(60G)에 할당된 메모리 용량은, 트릭 플레이 동안에, 추가적인 압축된 화상을 제공하고, 비디오 비트 버퍼(60B)를 증대시키며, 디코딩을 위해 추가적인 예측자 프레임을 제공하기 위해 사용될 수 있다. 마찬가지로, 버퍼 메모리는 일예로 특정 트릭 플레이 모드에 대해서 재할당될 수 있고, 여분의 압축된 화상에 대한 저장은 필요하지 않을 수 있으며, 따라서 사용되지 않거나 필요하지 않은 버퍼 메모리 용량은 도 3에서 60H로 도시된 출력 디스플레이 버퍼 메모리를 제공하기 위해서 재구성된다. 출력 디스플레이 버퍼 메모리는 디스플레이를 위한 비디오 데이터 필드나 프레임을 저장할 수 있다. 이러한 다이내믹하게 할당된 메모리는 출력 화상 유도를 용이하게 하고, 예측자로서 사용되지 않으며, 따라서 트릭 모드 동작 동안에 메모리 관리를 단순하게 한다. 메모리 재할당은 사용자 선택을 통해 개시될 수 있지만, 다이내믹한 할당은, 설명되어진 바와 같이, 유리한 저장된 트릭 플레이 시퀀스 필요 조건 및/또는 압축된 화상 유형의 비트스트림 분석된 확인으로부터 유도되는 유리한 화상 예측의 사용을 통해 결정될 수 있다.

다른 유리한 구성에 있어서, 프레임 버퍼 메모리 용량은 버퍼 저장에 앞서 디코딩된 화상 데이터를 수평적으로 서브-샘플링함으로써, 트릭 플레이 동작 동안에, 효과적으로 두 배로 될 수 있다. 일예로 예시적인 블록(62)에 의해 구현되는 수평적인 서브-샘플링은 CPU(510)로부터의 트릭 모드 제어 명령에 반응하여 수평적으로 인접한 픽셀 쌍 값을 평균한다. 도 3에서, 신호(S1)는 신호(S2)로 표시된 샘플링된 출력 데이터를 갖는 서브-샘플러(62)에 연결된 완전한 대역폭 데이터를 나타낸다. 따라서, 서브-샘플링된 화상은 처음 픽셀 수의 거의 반을 포함하고, 그러므로 화상, 또는 비디오 프레임이 필드 용량에 저장되도록 허용하기 위해 메모리 용량의 반을 필요로 한다. 따라서, 트릭 플레이 동작 동안에, 수평적으로 서브-샘플링함으로써, 추가적인 프레임 버퍼 저장이 트릭 플레이 알고리듬에 의한 필요에 따라 이용가능하게 된다. 트릭 모드 메모리 용량을 증가시키는 것 외에도, 본 발명의 서브-샘플링 사용은, 트릭 모드 메모리 엑세스 동안에, 메모리 관리자를 통해 데이터 및 어드레스 버스 제어를 유리하게 감소시킨다. 일예로, 단지 상기 데이터의 절반만이 상기 시간의 절반 동안에 전달되고, 따라서 메모리 제어와 관리를 간단하게 한다.

수평적으로 서브-샘플링된 화상은 메모리, 일예로 60C, D로부터 판독되거나, 또는 서브-샘플러(62)를 통해 복구되도록 버퍼(H)에 독창적으로 재할당된다. 도 3에서, 신호(S3)는 픽셀 카운트 복구를 위해 메모리로부터 판독된 서브-샘플링된 관련 화상 데이터를 나타낸다. 서브-샘플러(62)는 각각의 서브-샘플링된 메모리 위치를 두 번 어드레싱할 수 있지만, 이러한 액션은 저장 처리과정 동안에 유리하게 감소된 데이터 및 어드레스 버스의 사용을 두 배로 만든다. 그러므로, 서브-샘플링된 화상은 각각의 픽셀 값을 두 배로 함으로써 복구되고, MPEG 디코딩에 앞서 직접적으로 MPEG 디코더(530)에 연결하기 위한 신호(S4)로서 출력된다. 비록 상기 방법이 버퍼 용량을 두 배로 만들고, 데이터와 어드레스 버스 모두의 사용을 감소시키더라도, 수평 공간 해상도는 감소된다. 그러나, 이러한 수평 해상도의 감소는 트릭 플레이 동작 동안에 발생하고, 증가된 영상 움직임 속도를 통해, 인간의 정신-시각적인 인식이 상기 감소를 감지할 수 없도록 할 수 있다.

도 4의 블록도는 도 2에 도시된 기능부 및 소자와 동일한 번호가 매겨진 기능부 및 소자를 도시하지만, 도 4는 설명될 추가적인 본 발명의 구성을 포함한다.

도 2, 3 및 4에 도시되어 있는 예시적인 디지털 비디오 디스크 플레이어는 두 부분, 즉 프론트 엔드(front end)와 백 엔드(back end)를 포함하는 것으로 간주될 수 있다. 프론트 엔드는 디스크와 변환기를 제어하고, 백 엔드는 MPEG 디코딩과 전체적인 제어를 제공한다. 그러한 기능에 따른 분할은 일관된 안정 상태의 MPEG 디코딩에 대한 명확한 해결책을 나타낼 수 있다. 그러나, 그러한 백 엔드에서의 처리와 제어의 분할을 통해, CPU는, 일예로 트릭 모드 동작 동안과 특별히 역방향으로의 플레이가 이루어질 때, 오버로딩될 수 있다.

설명된 바와 같이, CPU(510)는 프론트 엔드로부터 수신된 인입 비트스트림(41)을 관리하고 불필요한 데이터로부터 필요한 데이터를 확인하기 위해서 필요하다. 제 1 유리한 구성에 있어서, 비트스트림(41)은 프론트 엔드와 백 엔드 사이에 제어 가능하게 연결된다. 도 2의 예시적인 플레이어에 있어서, 광-픽업 즉 변환기(15)는, 설명된 바와 같이, 재위치될 수 있다.

백 엔드에서 유도된 섹터 어드레스는 변환기(15)를 재위치시키기 위해서 I² 제어 버스(514)를 통해 프론트 엔드 서보 IC(50)에 보내진다. 그러나, 광-픽업 또는 변환기(15)는 최하위 디지트(digit)를 제거하기 위해서 절단된(truncate) 섹터 어드레스에 반응하여 서보 제어된다. 이러한 어드레스 절단은 16개의 섹터 그룹 또는 블록으로의 섹터 획득을 허용한다. 이러한 그룹화는 리드 솔로몬 프로덕트 코딩과, 레코딩 동안 16 개의 섹터에 적용되는 페이로드 데이터 인터리빙을 통해 에러 정정(ECC)을 용이하게 하기 위해 필요하다. 따라서 정보는 디스크로부터 16 개의 섹터로 된 ECC 그룹으로 획득되고, 일반적으로, 필요한 섹터 어드레스를 포함하고 있는 검색된 데이터는 백 엔드 처리에 의해 요청되는 섹터 어드레스보다 앞서거나 선행한다. 또한, 변환기는 필요한 섹터 어드레스나 어드레스들이 위치하는 ECC 섹터 블록을 포함하는 트랙을 획득하기 위해서 반지름 방향 또는 접선 방향 중 하나의 방향으로 회전용 디스크에 관해 이동시킨다. 따라서, 재위치 동작에 이

어서, 변환기는 다시 초점을 맞추고, 섹터는 디스크가 요청되거나 필요한 섹터 어드레스를 포함하는 ECC 섹터 블록을 향하여 회전하면서 변환된다. 그러므로, 변환기와 필요한 섹터 어드레스가 가장 나쁜 위치에 있는 경우가 고려된다면, 수 백 개의 불필요한 섹터가 변환될 수 있다. 섹터의 수는 디스크 반경이 증가함에 따라 증가하기 때문에, 너무 많은 수의 불필요한 섹터가 재생될 것이다. 또한, 이전 또는 선행하는 어드레스의 획득은 어쩌면 불필요한 섹터의 재생을 유발하면서 완전한 디스크 회전을 필요로 할 수 있다. 따라서 매우 상당한 양의 불필요한 데이터가 필요한 섹터 어드레스의 발생 이전에 생성된다. 이러한 비트스트림은 도 4에서 신호(44)로 도시되어 있고, 여러 정정을 위해 ECC 블록(45 및 46)에 연결되는 필요한 데이터와 불필요한 데이터 모두를 포함한다. 여러 정정된 비트스트림은 신호(41)로서 ECC 처리로부터 출력되는데, 상기 신호(41)는 CPU(510)가 불필요한 데이터로부터 필요한 데이터를 확인하는 백 엔드에 연결된다.

본 발명의 구성이 도 4에 도시되어 있는데, 여기서 데이터 신호(44)는 8:16 코드 복조기로부터 출력되고, 제어 소자(45A), 즉 일 예로 전송 케이트, 또는 논리 기능부를 통해 리드 솔로몬에러 정정 블록(45 및 46)에 연결된다. 제어 소자(45A)는 소자(43)에 의해 제어되는데, 상기 소자(43)는 복구되어 블록(47)에서 여러 정정되고 어드레스 신호(42)로서 출력된 현재의 리플레이 섹터 어드레스와, 백 엔드로부터 유도되고 다음의 필요한 데이터, 일 예로 화상 유형을 나타내는 섹터 어드레스(53A)를 비교하는 기능을 한다. 상기 비교는 비교기나 논리 기능부를 통해 용이해질 수 있다. 따라서, 리플레이 섹터 어드레스(42)가 백 엔드에 의해 요청된 어드레스(53A)와 동일할 때, 복조된 데이터 출력은 여러 정정 버퍼 블록(ECC 45 및 46)에 연결하기 위해 신호(43A)를 통해 인에이블된다. 여러 정정은 16 개의 섹터 그룹에 적용되기 때문에, 필요한 섹터를 포함하는 섹터의 ECC 블록이 리드 솔로몬 정정에 대해서 인에이블되도록 하기 위해서, 요청된 어드레스와 실제 어드레스의 비교가 수행된다. 일 예로, 섹터 어드레스 비교는 최하위 비트(least significant bit)가 절단된 어드레스를 통해 용이해질 수 있다.

일 예로, B 유형의 MPEG 화상은 3 개의 섹터를 점유할 수는 것에 반하여 I 유형의 MPEG 화상은 30 개의 섹터나 또는 그 이상의 섹터를 필요로 할 수 있기 때문에, 요청된 섹터 어드레스는 필요한 화상 유형의 초기 데이터 섹터를 나타낸다. 또한 필요한 섹터 어드레스와 리플레이 섹터 어드레스 사이의 실질적인 동일성을 나타내는 신호(43A)는, 필요한 어드레스가 변경될 때까지, 즉 다른 변환기 점프가 요청될 때까지, 논리적인 상태가 계속되는 래치 기능부를 나타내는 것으로 간주될 수 있다. 새로운 섹터 어드레스의 수신은 신호(43A)의 상태를 변경시키는데, 상기 신호(43A)는 새로운 필요한 어드레스가 리플레이 신호에서 발생하고 비교기(43)를 통해 검출될 때까지 재생된 데이터를 제지한다. 다르게 설명하자면, 신호(44)는 여러 정정을 위해 계속해서 인에이블되고, ECC 블록(45 및 46)은 인에이블되며, 출력 신호(41)는 지속된다, 즉 간단히 말하자면, 디스크는 다른 변환기 위치가 요청될 때까지 계속해서 플레이된다.

필요한 섹터의 검출된 리플레이 발생은, 여러 정정 버퍼(45 및 46)가 RS 정정을 위해 필요한 개수의 섹터로 채워지는 것을 보장하기 위해서 절단된 섹터 어드레스와의 비교를 통해 수행될 수 있다. 다른 실시예에서, 동일한 검출된 리플레이 발생은 여러 정정 버퍼 메모리(45 및 46)의 동작을 제어하거나 인에이블시키기 위해서 신호(45B)를 사용하여 이용될 수 있다. 대안적인 본 발명의 구성에 있어서, 단지 요청된 섹터만이 출력 제어 소자(46A)를 통해 인에이블된다. 소자(46A)를 통한 선택은, 요청된 섹터를 포함하는 ECC 블록을 인에이블시키는 소자(45A 및 45B)를 통해 제공되는 제어와 다른데, 그 이유는 인터리빙되거나, 또는 뒤섞인 데이터 포맷 때문이다. 필요한 리플레이 섹터의 검출은 실제 리플레이 섹터 어드레스와 요청되거나 필요한 어드레스의 비교를 통해 수행될 수 있다. 그러나, 이러한 제어 기능은 본질적으로 여러 정정과 버퍼 메모리를 사용하는 디인터리빙(de-interleaving)에 이어 수행되기 때문에, 그 결과 발생하는 출력 신호(41)는 적어도 하나의 ECC 블록 시간 기간만큼 지연된다. 그러므로 여러 정정된 출력 데이터는 ECC 버퍼 입력에 제공될 때 확인되는 필요한 데이터(어드레스)에 앞서서 변환된 섹터 그룹에 대응한다. 명확하게, 버퍼 지연은 공지되어 있기 때문에, 상기 지연은, 일 예로 t로 표시된 지연 방법을 사용함으로써, 소자(46A)로의 신호(43A) 연결을 제어함으로써 보상될 수 있다. 제어 소자(46A)는 백 엔드로의 비트스트림 공급을 인에이블링 또는 디스에이블링시킬 수 있는 직렬 스위치 소자로서 도시되어 있다. 따라서, 처리 및 버퍼 지연을 보상하기 위해서 적절하게 시간에 맞추어서, 신호(43A)는 처리 블록(500)으로의 디인터리빙 비트스트림(41) 전송을 선택적으로 인에이블시키기 위해서 적용될 수 있다. 선행하는 본 발명의 실시예를 사용함으로써 단지 요청된 섹터로부터의 변환된 데이터만이 저장과 디코딩을 위해 백 엔드에 연결되도록 허용하여, CPU(510)의 작업량을 감소시킨다.

설명되어진 바와 같이, 변환된 신호(31)는 8:16 변조를 제거하고, 출력 신호(44 및 44A)를 발생시키기 위해 채널 IC(40)에서 복조된다. 신호(44)는 디인터리빙과 여러 정정을 위해 연결되고, 신호(44A)는 리플레이 섹터 어드레스를 발생시키기 위해서 별도로 여러 정정된다. 디인터리빙 및 여러 정정은 도 4의 ECC 버퍼 메모리(45 및 46)에서 수행된다. 각각의 버퍼는 디인터리빙을 용이하게 하고 필요한 행 및 열 프로덕트 처리를 인에이블시키기 위해서 어레이로 배열된 리플레이 데이터 스트림의 16 개의 섹터를 저장한다. 종속접속된 ECC 버퍼 메모리는, 1X의 회전 속도에서, 재생된 일련의 비트스트림에 대해 지연을 발생시키는데, 상기 지연은 다음의 계산 값, 즉 $2 * 16 * 1.4 \text{ ms}$ 에 거의 가까울 수 있고, 여기서 2는 ECC 버퍼(45 및 46)를 나타내고, 16은 정정이 적용되는 섹터를 나타내며, 1.4 ms 는 1X의 회전 속도에서의 섹터 기간을 나타낸다. 따라서 재생된 일련의 비트스트림은 최소한 거의 45 ms 만큼 지연된다.

비트스트림(44A)은 섹터 확인 어드레스를 에러 정정하기 위해서 ECC 블록(47)에서 처리된다. 그러나, 섹터 어드레스는 짧고 섹터를 지정하기 때문에, 에러 정정 블록(47)은 리플레이 섹터 어드레스 신호(42)에 대해 중요하지 않은 지연을 발생시킨다.

이미 설명된 바와 같이, 에러 정정된 비트스트림은 에러 정정 지연의 영향을 받는다(is subject to an error correction delay). 비트스트림(41)은 여러 MPEG 패킷이 DVD 데이터로부터 분리되는 백 엔드에서 수신된다. 비디오 패킷은 MPEG 디코더(530)에 의한 디코딩을 위해 예시적인 버퍼(60B)에 저장된다. 앞서 설명된 바와 같이, 디코더(530)는 각 디코딩된 화상의 완성을 나타내기 위해서 신호(513)를 CPU(510)에 보내고, 그 결과 디코딩될 다음 화상을 차례로 획득한다. 그러므로, 특정 화상, 일예로 도 5a에서 A로 표시된 비디오 섹터에 포함된 화상의 종단에서, 신호(513)가 디코더에 의해 생성된다. 디코딩에 필요한 예시적인 다음 화상은 디스크로부터 복구되어야 하고, 따라서 변환기(15)는 필요한 화상을 포함하는 섹터 어드레스에 재위치되어야 한다. 도 5a는 비디오, 오디오, 서브-화상 및 네비게이션 데이터를 각각 포함하는 여러 섹터로 구성된 비디오 객체 유닛을 포함하고, 버퍼(60A)에 연결된 비트스트림(41)의 일부를 나타낸다. 섹터(A)의 종단은 다음 섹터 어드레스의 발생, 또는 다음의 신호(513)에 의해 표시되는 MPEG 디코딩에 의해 트랙 버퍼(60A)의 내부 또는 그 앞에서 유리하게 결정될 수 있다. 그러므로, 도 5a에서 "NEXT"로 표시된 화살표는 CPU(510)로부터 프런트 엔드로의 다음 섹터 어드레스 요청에 대한 거의 시간이 정확한 발생을 나타낸다. 이러한 어드레스 및 점프 요청은 I²C 제어 버스를 통해 전송되는데, 상기 I²C 제어 버스는 차단(interrupt) 우선순위에 따라 필요한 섹터 요청의 발행(issuance)을 지연시킨다.

다른 유리한 구성에 있어서, CPU(510)의 차단 우선순위는 동작중인 모드 사이에 다시 순위가 매겨진다. 일예로, 순방향 플레이 모드에 있어서, 메모리 어드레싱 및 제어 필요조건은 트릭 모드로의 동작 동안, 및 특별히 플레이 속도에서 역방향으로의 동작 동안에 필요한 필요조건과는 다르다. 트릭 모드 동작 동안에, 특정 특징 및 그에 따른 트릭 모드의 메모리와 MPEG 디코더 제어는 필요하지 않다. 일예로, 오디오 디코딩, 및 서브-화상 처리는 트릭 모드 동작 동안에는 필요하지 않고, 따라서 어드레스, 데이터 및 제어 버스 차단 우선순위는 더 낮은 우선순위로 할당되고, 트랙 및 비디오 버퍼로부터의 화상 액세스에는 더 높은 우선순위가 할당된다.

요청된 섹터의 시기적절한 획득은 트릭 모드 동작 동안에 특히 중요하다. 그러나, 백 엔드 처리에 반응하여 필요한 섹터를 획득하는 실행은 설명된 바와 같이 여러 지연 소자를 갖는 제어 루프를 형성한다. 본 발명의 구성이 도 4에 도시되어 있는데, 상기 구성은 간단하게 설명하여 섹터 획득에 있어서 지연을 감소시키고, 미리 수신된 새로운 섹터 어드레스로 변환기를 이동시키기 위해, 마지막 필요한 섹터의 검출된 리플레이 발생을 허용한다. 도 5a는 리플레이된 비트스트림(41), 또는 트랙 버퍼(60A)와 본 발명의 다음/종단 섹터 어드레스의 서보에 대한 발행(issuance) 사이의 대략적인 시간 상호관계를 나타내기 위해 위치된 화살표(B)를 나타낸다. 도 5a에서, 화살표(B)는, 음영으로 표시된 네비게이션 팩이 비트스트림으로부터 판독된 다음에 바로 발생하는 것으로 도시되어 있다. 화상(A)에서, 화살표(NEXT)는, 거의 7 개의 섹터 이후에, (디코딩이 완성된)신호(513)의 발생을 설명하기 위해 도시되어 있다. 그러나, 실질적으로, I 및 P 유형의 화상은 도 5a에 도시된 섹터 보다 상당히 더 많은 섹터를 포함하고, 따라서 어드레스 및 점프 요청의 발행에 대응하는 화살표(NEXT)가 도시된 것 보다 상당히 나중에 발생한다. 따라서, 본 발명의 다음/종단 섹터 어드레스는 네비게이션 팩 획득 및/또는 유리한 화상/섹터 어드레스 결정 및 테이블 구성에 이어 CPU(510)에 의해 생성된다. 다음/종단 섹터 어드레스의 사용은, 필요한 섹터 어드레스가 점프하기 위해서 변환기 명령으로부터 시간적으로 분리될 수 있다는 것을 분간한다. 다음/종단 섹터 어드레스는 제 1 불필요한 섹터 어드레스의 재생에 반응하여 실행되는 변환기 점프를 통해 변환기 서보 시스템에 효과적으로 사전-로딩된다. 섹터 어드레스는 비트스트림(41)의 긴 ECC 지연에 영향을 받지 않기 때문에, 변환기는 마지막의 필요한 섹터가 ECC 블록(45 및 46)으로부터 발생하기 전에 이동된다.

도 4에서, 제어 데이터는 I²C 제어 버스(514)를 통해 전송되는데, 상기 제어 버스는 다음의 필요한 리플레이 섹터 어드레스를 서보 IC(50)에 전달한다. 다음의 필요한 리플레이 섹터 어드레스는 CPU(510)에 의해 생성되는데, 상기 CPU(510)는 저장된 트릭 플레이, 속도 특정 시퀀스, 리플레이되고 저장되어 있는 네비게이션 데이터, 또는 유리하게 결정되어 리플레이되는 화상 데이터로부터 기인하는(originating) 어드레스 데이터를 처리한다. 다음 어드레스는 I²C 버스로부터 판독되어 소자(53)에 저장된다. I²C 데이터는 본 발명의 종단/마지막 섹터 어드레스, 즉 제 1 불필요한 섹터 어드레스를 또한 포함한다. 종단/마지막(end/last) 섹터 어드레스는 복구되어 저장된 네비게이션 데이터로부터 획득될 수 있지만, 이는 단지 제한된 수의 사전 결정된 화상 어드레스를 제공하고, 따라서 트릭 모드에 대해서는 유리하게 결정된 화상 섹터 어드레스의 종단이 사용된다. 종단/마지막 섹터 어드레스는 I²C 버스로부터 판독되어 소자(52)에 저장된다. 마지막 섹터 어드레스는, 필요한 섹터의 유실을 방지하기 위해, 일예로 섹터 어드레스에 하나의 유닛 카운트를 추가함으로써, 버스 전송 이전에 또는 수신하자마자 변경될 수 있고, 따라서 제 1 불필요한 섹터의 어드레싱 및 검출을 보장한다. 마지막 섹터 어드레스, 또는 변

경된 어드레스(52A)는 예시적인 비교기(51)에서 리플레이 섹터 어드레스 신호(42)와 비교되기 위해 연결된다. 따라서, 리플레이 섹터 어드레스(42)가 어드레스(52A)와 동일할 때, 제 1 불필요한 섹터는 바로 변환되고, 비교기(51)는 제어 신호(51A)를 생성한다. 제어 신호(51A)는, 일예로 저장된 어드레스 데이터를 서보에 로딩하거나 이동시킴으로써, 또는 도시된 것처럼 다음 섹터 어드레스를 서보 시스템에 연결하는 예시적인 선택기 스위치(54)를 통해, 소자(53)로부터의 연결을 인에이블시키고, 변환기(15)의 재위치 지정을 개시한다. 설명된 바와 같이, 변환기는 다음의 필요한 화상을 포함하는 트랙으로 이동되고, 데이터 출력 신호(41)는 필요한 화상이 재생될 때 소자(43)에 의해 유리하게 인에이블된다.

변환기는 백 엔드에 의해 처리되는 필요한 섹터를 재생하는 트랙을 계속해서 따라간다. 이러한 섹터로부터 복구된 데이터에 응답하여, 다음 섹터 어드레스와 종단 섹터 어드레스의 새로운 쌍이 생성되고 I²C 버스를 통해 전송된다. 이러한 새로운 어드레스는 수신되어 이전처럼 소자(52 및 53)에 저장된다. 그러나, 새로운 종단 섹터 어드레스가 리플레이되고 소자(51)에 의해 검출되기 이전에 변환기 점프를 개시하는 것을 회피하기 위해서, 예시적인 선택기(54)는 새로운 섹터 어드레스의 너무 이른 개시와 획득을 방지하도록 리셋되거나 오픈된다.

상술된 본 발명의 변환기 제어 시퀀스는 본질적으로 지연되지 않은 리플레이 섹터 어드레스와 사전-로딩된 필요한 섹터 어드레스간의 비교를 통해 변환기의 움직임을 개시하고, 따라서 새로운 리플레이 비트스트림의 획득에 있어서의 지연은 미연에 방지되고, 항상된 트릭 모드 동작을 용이하게 한다.

MPEG 화상의 디코딩 순서는, 널리 공지되어 있는 바와 같이, 엔코딩된 화상 계층에 의해 결정되고, 따라서 순방향 모드 동작은 디코딩 시퀀스 이후에 온다. 그러나, 트릭 플레이 동작은, 사전 결정된 트릭 플레이 알고리듬과 화상이 비디오 비트 버퍼의 어디에서 시작하고 정지하는지에 대한 인식을 통해, 필요한 화상 시퀀스에 기초하여 MPEG 화상 디코딩 순서를 제어함으로써 유리하게 용이해질 수 있다. 따라서, 일예로 도 5c에서 계산되어지는 바에 따라, 또는 도 6의 비트스트림 검색을 통해 결정되는 바에 따른 비디오 비트 버퍼(60B)에서의 화상 위치에 대한 인식은 시작 코드 검출기(520)와 가변 길이 검출기(531)에 있는 메모리 시작 포인터로 하여금, 일예로 트릭 모드 동작 동안에, 필요한 랜덤적인 액세스 화상으로 유리하게 향하도록 한다. 앞서 설명된 바와 같은 화상 프래그먼트를 포함하는 예시적인 비디오 비트 버퍼는 도 5d에 도시되어 있다. 시작 코드 검출기 메모리 포인터는 MPEG 시작 코드를 위치시키기 위해서 예시적인 비디오 비트 버퍼를 검색하는 화살표(SCD)로 도시되어 있다. 그러나, 제 1 P 화상의 제 3 섹터에서, 시작 코드 검출기 메모리 포인터(SCD1)는 비록 다음 화상이지만 불필요한 화상으로부터의 시작 코드 검출을 나타낸다. 따라서, 시작 코드 메모리 포인터를 공지된 바이트가 정밀한 메모리 위치로 유리하게 향하도록 함으로써, 불필요한 화상과 바람직하지 않은 디코더의 장애(hang up)가 도 5d에서 화살표(SCD2)로 표시된 것과 같이 회피된다.

다른 유리한 트릭 모드 구성에 있어서, 이전 화상으로부터의 불필요한 데이터는 입력 및 출력 FIFO, 즉 시작 코드 디코더(SCD)(520)와 가변 길이 디코더(VLD)(531)에 있는 선입선출 레지스터로부터 클리어된다. 도 3에 도시된 신호(521/532)는 이전 디코드 동작으로부터 남아 있는 데이터를 제거하기 위해서 각각의 FIFO를 클리어시키거나 리셋시킨다. 그러한 FIFO의 클리어런스(clearance) 또는 소거(fushing)는 SCD 및 VLD가 예시적인 비트 버퍼(60B)로부터의 새로운 데이터를 통한 다음의 새로운 디코드 동작을 시작하는 것을 보장하고, 따라서 이전의 잔여 데이터로부터 발생하는 디코더의 잘못된 동작에 대한 다른 원인을 제거하는 것을 보장한다.

플레이 속도로의 역방향 동작은 B-프레임의 재생을 필요로 하고, 다른 트릭 모드 최적화에 있어서 역 모드 동작은 인접한 B 화상이 디코딩되는 순서를 거꾸로 함으로써 버퍼 메모리 필요조건에 관해 유리하게 간단해진다. 이러한 유리한 디코딩 순서의 반전은 트릭 모드에 필요한 특정 화상의 디코딩을 인에이블하기 위해서 메모리 시작 포인터를 세팅 또는 제어함으로써 달성된다. 또 다른 트릭 모드 최적화에 있어서, 버퍼 메모리의 크기와 제어는, 특정 트릭 플레이 알고리듬에 따른 필요에 따라, 어드레스 조정을 통해 비디오 비트 버퍼에 있는 화상을 유리하게 건너뛰거나 판독하지 않음으로써 트릭 플레이 동작 동안에 간단해 진다. 메모리의 크기와 제어는 트릭 플레이 알고리듬에 따라 즉시 필요하거나 특별히 필요한 여러 화상의 디코딩을 유리하게 인에이블시킴으로써, 트릭 플레이 동안에, 더욱 최적화 될 수 있다. 이러한 유리한 특징을 제공하는 것은 판독/기록 기능과 상기 기능 사이의 동기에 대한 신중한 제어를 필요로 한다.

또 다른 트릭 모드 최적화에 있어서, 화상의 디코딩을 건너뜀으로써 오디오 비디오 동기나 립-싱킹(lip-syncing)을 용이하게 하는 디코더의 제어 성능은 제어 범위에 있어 유리하게 증가되고, 트릭 모드 동작 동안에 2 개에서 적어도 6 개 사이의 선택 가능한 수의 화상이 건너뛰거나 디코딩되지 않도록 하기 위해 사용된다. 그러한 유리한 화상의 조정은 각각의 GOP 내에 있는 B-화상을 건너뜀으로써 6 배의 플레이 속도로 트릭 플레이 동작을 용이하게 한다.

트릭 모드 동작을 위한 메모리 제어 및 할당의 필요조건 외에도, MPEG 디코딩은, 일예로 I 또는 P 화상의 디코딩 동작과 필드 기간 내에 디스플레이 및/또는 메모리 저장을 위해 상기 디코딩된 결과를 기록하는 동작을 본질적으로 동시발생적으

로 함으로써 유리하게 최적화될 수 있다. 버퍼 메모리를 사용하지 않고 B 유형의 화상을 디코딩하는 능력이 가정된다. 그러한 B 유형의 화상에 대한 디코딩은 B 프레임-온-더-플라이(BOF : B frames-on-the-fly)로 공지되어 있다. 또한, 트릭 플레이 동작은 디코딩된 필드를 메모리에 기록하고 동일한 메모리 내의 비월된(interlaced) 위치로부터 디스플레이 필드를 동시발생적으로 판독함으로써 유리하게 향상될 수 있다. 디스플레이 필드는 시간적으로 분리된 화상으로부터 기인할 수 있다. 그러한 실질적으로 동시에 일어나는 판독/기록 동작은 디스플레이 필드 기간 내에 이루어질 수 있다. 그러나, 디코딩된 필드는 판독출력된 디스플레이와 겹쳐지거나(overwrite) 간섭하지 않아야 한다. 이러한 비월된 판독/기록 동작은 버퍼로의 저장없이도 디코딩하는 능력으로 인해 B 화상에 대해서는 필요로 하지 않는다.

역방향의 트릭 플레이 디코딩을 갖는 예시적인 플레이어에 있어서, 비트스트림이나 트랙 버퍼(60A)가 매체로부터 복구된 압축된 MPEG 비디오 비트스트림을 저장하기 위해서 사용된다. 트랙 버퍼(60A)나 압축된 비디오 비트 버퍼(60B)는 개별적인 MPEG 화상의 다중 엑세스를 용이하게 하기 위해서 사용될 수 있다. 디코딩된 트릭 플레이 출력 신호는 정상적인 TV 수상기를 통한 디스플레이를 인에이블시키기 위해서 TV 신호 표준을 따라야 한다. 다음의 예는 DVD 플레이어에서의 MPEG 디코딩을 위한 본 발명의 제어 시퀀스를 도시하고 있다. 도 7은 비디오 플레이어에서 3배의 플레이 속도(3X)인 역트릭 플레이 모드에 대한 본 발명의 구성을 도시하는 도표이다. 이러한 예시적인 도표는 화상 그룹, 즉 GOP A, B, C 및 D를 포함하는 MPEG 코딩된 I 화상과 P 화상을 나타내는 열을 구비한다. 각각의 GOP는 하나의 퀄룸 소스로부터 유도되지 않는 12 개의 화상을 포함한다.

이러한 예시적인 트릭 플레이 시퀀스에 있어서, 역방향으로의 디코딩은 디코딩과 상기 디코딩된 비디오의 디스플레이 모두를 역순으로 제공하는 2 개의 프레임 버퍼와 MPEG 디코더의 유리한 구성을 통해 용이해질 수 있다. 이 예에서, 단지 I 화상과 P 화상만이 디코딩되고, 따라서 단지 이 화상들만이 도표화되었다. 도 7은 37 개의 엔코딩된 화상의 시퀀스를 도시하고 있고, 상기 화상의 번호는 괄호안에 표시되었다. 가장 오른쪽의 열은 "출력 필드#"로 표시되어 있고, 필드 기간 단위로 증가되는 시간 축을 나타낸다. 제 1 필드인 출력 필드(#1)는 트릭 플레이 재생의 시작을 나타낸다. 도표의 각 행은 각각의 필드 기간 내에 발생하는 본 발명의 처리과정을 나타낸다. 다음과 같은 약어(abbreviation)가 도 7에서 사용된다. 프레임 버퍼는 1과 2로 번호가 매겨진다. 대문자 "D"는 특정 열의 상단에 표시된 화상/프레임에 대한 디코딩을 의미한다. 화상을 디코딩하고 그 결과를 저장하는 처리가 "D>1"로 묘사되어 있고, 여기서 숫자는 목적 프레임 버퍼의 번호, 즉 1을 나타낸다. 소문자 "d"는 상기 열에 특정한 프레임으로부터의 필드 하나에 대한 디스플레이를 나타낸다. 출력 필드는 출력 신호 비월 시퀀스를 보호하기 위해 선택될 수 있다. 연속적인 출력 필드를 제공하기 위해서 시퀀스는 도표에서의 각 행이 하나의 필드 디스플레이 명령 "d"를 포함하는 것을 확실하게 필요로 한다.

도 7에 도시된 시퀀스는 출력 필드(#1)에서 시작하는데, 여기서 I-화상{I(37)}이 디코딩되어 프레임 버퍼(1), 즉 60C에 저장된다. I 화상(37)의 디코딩과 동시발생적으로, 하나의 필드, 일예로 I-프레임(37)의 상단 필드가 디스플레이된다. 유리한 디코더(530)가 디코딩과 상기 디코딩된 비디오 신호의 동시발생적인 디스플레이를 용이하게 하기 위해서 사용된다. 출력 필드(#2) 동안에는, MPEG 화상{I(25)}이 비트스트림 버퍼(60B)로부터 검색되고, 디코딩되어 프레임 버퍼(2), 즉 60D에 저장된다. 동일한 시간에, 다른 필드, 일예로 I(37)의 하단 필드가 프레임 버퍼(1), 즉 60C로부터 판독되고 디스플레이된다.

출력 필드 기간(#3) 동안에, 본 발명의 양상을 예증하는 액션이 이루어진다. 필드(#3) 동안에, 예시적인 I(37)의 상단 필드가 프레임 버퍼(1), 즉 60C로부터 판독됨으로써 반복된다. 반복되는 I(37)의 상단 필드의 판독출력과 동시발생적으로, 예측된 화상{P(28)}이 I(25)를 참조하여 디코딩되어 프레임 버퍼(1), 즉 60C에 저장된다. 동기되는 정확한 시간에, 디코딩된 프레임{P(28)}은 프레임 버퍼(1), 즉 60C에 기록된다. 이러한 동시발생적인 동작은 화상{I(37)}의 디스플레이 필드에 대한 판독출력에 이어서 라인마다에 기초하여 연속적으로 화상{P(28)}을 디코딩함으로써 달성된다. 프레임 버퍼(1)의 연속적인 판독 및 기록은 이러한 예시적인 디코더와 메모리 관리 시스템을 통해 제공되는 더욱 유리한 성능이다.

출력 필드(#3)의 종단에서, GOP C의 화상{I(25)와 P(28)}이 프레임 버퍼{1(60C) 및 2(60D)}에 각각 저장된다. 그러나, 이러한 프레임은 시간적으로 더 이른 이벤트를 나타내고 후속적으로 발생하는 프레임, 일예로 프레임{P(31)와 P(34)}의 디코딩을 인에이블시키기 위해서 필요하다. 메모리(2)(60D)에 내재하는(resident) 내부-코딩된 화상{P(25)}은 프레임{P(28)}을 디코딩하기 위해 사용되었고, 현재는 필요하지 않다. 따라서, 출력 필드(#4)에 대한 디스플레이를 제공하기 위해서, 프레임 메모리(2)에는 프레임{I(37)}이 덮어 씌워지고, 그 프레임{I(37)}은 비디오 버퍼(60B)로부터 다시 판독되어 디코딩된다. 비월된 필드 시퀀스 출력을 지속시키기 위해서, 적절한 프레임{I(37)}의 필드가 디스플레이를 위해 프레임 버퍼(2)로부터 엑세스된다. 출력 필드(#5)에서는, 필드(#3)에서 수행되는 유리한 동시발생적인 처리과정이 반복된다. 출력 필드(#5)가 프레임 버퍼(2)로부터 화상{I(37)}의 필드를 판독함으로써 유도된다. 동시에, 화상{P(31)}이 프레임 메모리(1)로부터 화상{P(28)}을 참조하여 디코딩되고, 상기 디코딩된 결과가 버퍼(2)에 저장된다. 따라서, 이러한 예시적인 3 배의

역방향 리플레이에 대한 처음 5 개의 출력 필드는 정지한, 또는 고정된 I-화상(37)의 영상을 포함한다. 그러나, 프레임 버퍼(1 및 2)에 각각 저장된 화상{I(28)} 및 P(31)}를 갖는 출력 필드(#5)의 종단에서는, 트릭 플레이 출력 신호의 생성이 시작된다.

출력 필드(#6)에서, 예측된 화상{P(34)}은 비트스트림 버퍼(60A)나 비디오 비트 버퍼(60B)로부터 판독되어 디코딩되고, 적절한 필드가 저장되지 않고 디스플레이된다. 따라서, 필드(#6)는 3 배의 속도로의 역 움직임 디스플레이를 개시한다. 출력 필드(#7)에서, 화상{P(34)}은 다시 검색되어 디코딩되고, 다른 필드가 디스플레이를 위해 선택된다. 이전에 디코딩되어 프레임 버퍼(2)에 저장된 화상{P31)}이 판독되어, 출력 필드(#8 및 #9)에 각각 제공된다.

출력 필드(#9)의 종단에서는 화상{P(31)}을 저장하기 위한 다른 필요조건이 존재하지 않고, 따라서 다음 선행하는 GOP B의 내부-코딩된 화상{I(13)}이 획득되고 디코딩되어 프레임 버퍼(2)에 저장된다. 출력 필드(#10 및 #11)가 예측된 화상{P(28)}을 포함하는 프레임 버퍼(1)로부터 판독된다. 필드(#11)의 판독출력과 동시발생적으로, 예측된 화상{P(16)}이 비트스트림 버퍼(60B)로부터 획득되고, 디코딩되어 프레임 버퍼(1)에 연속적으로 저장된다. 두 프레임 버퍼가 다음의 선행하는 GOP B의 앵커 프레임(anchor frame)을 포함하기 때문에, 출력 필드(#12 및 #13)가 출력 필드(#6 및 #7)와 동일한 방식으로 유도된다. 예측된 화상{P(25)}은 비트스트림 버퍼(60B)로부터 판독되어 디코딩되고, 적절한 필드가 저장되지 않고 디스플레이된다.

따라서, 화상{I(13), P(16), P(19) 및 P(22)}를 포함하는 다음의 선행하는 GOP B가 GOP C에 대해 설명된 바와 같이 처리된다.

산업상 이용 가능성

전술한 관점에서 볼 때, 첨부된 청구 범위에 의해 정의된 바와 같이 본 발명의 사상과 범주를 벗어나지 않으면서 다양한 변형이 이루어질 수 있으며, 따라서 본 발명은 제공된 실시예들로 한정되지는 않는다는 것이 당업자들에게 자명할 것이다.

(57) 청구의 범위

청구항 1.

디지털 디스크 장치에 의한 재생 동안에 변환된 다수의 섹터에 배열되어 있는 데이터 스트림 내의 다수의 시작 코드로부터 하나의 시작 코드를 획득하기 위한 방법에 있어서,

- 상기 다수의 섹터 중에서 하나의 특정 섹터 유형을 위치 지정하기 위해 상기 데이터 스트림을 검색하는 단계와,
- 상기 다수의 시작 코드로부터 하나의 시작 코드를 위치 지정하기 위해 상기 특정 섹터 유형을 검색하는 단계와,
- 상기 시작 코드가 미완성되었는지를 결정하는 단계와,
- 상기 다수의 섹터에서 상기 특정 섹터 유형의 제 2 섹터를 위치 지정하기 위해 상기 데이터 스트림을 검색하는 단계와,
- 상기 다수의 시작 코드로부터 상기 시작 코드 유형의 제 2 시작 코드를 위치 지정하기 위해서 상기 특정 섹터 유형의 상기 제 2 섹터를 검색하는 단계와,
- 상기 제 2 시작 코드가 상기 미완성 시작 코드의 잔여(residue)인지를 결정하는 단계와,
- 완성된 시작 코드를 형성하기 위해서, 상기 미완성 시작 코드 값과 상기 잔여 시작 코드 값을 조합하는 단계를 포함하는, 다수의 시작 코드로부터 하나의 시작 코드를 획득하기 위한 방법.

청구항 2.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 변환(transduce)하고, 상기 신호로부터 비트스트림을 생성하기 위한 변환기와,

상기 비트스트림을 제어가능하게 처리하기 위해 상기 비트스트림을 수신하도록 연결된 처리기와,

처리된 비트스트림 정보를 저장하기 위해서 상기 처리기에 연결된 메모리와,

상기 비트스트림 내에 있는 정보의 확인(identification of information)을 제어하기 위해서 상기 메모리와 상기 처리기를 제어하도록 연결된 제어기를 포함하며,

상기 제어기는 상기 비트스트림 내의 특정 섹터 유형을 확인하도록 상기 처리기를 제어하고, 또한 상기 특정 섹터의 확인에 반응하여 상기 확인된 특정 섹터를 저장하기 위해 상기 메모리를 제어하는, 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 3.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 변환하고, 상기 신호로부터 비트스트림을 생성하기 위한 변환기와,

상기 비트스트림을 저장하기 위해서 상기 변환기에 연결되는 제 1 메모리와,

상기 제 1 메모리로부터 제어가능하게 연결되는 데이터를 저장하기 위한 제 2 메모리와,

상기 비트스트림 내에 있는 정보의 확인을 제어하기 위해서, 상기 제 1 및 제 2 메모리를 제어하도록 연결되는 제어기를 포함하며,

상기 제어기는 상기 제 1 메모리 내의 특정 섹터 어드레스로부터 상기 비트스트림을 출력하기 위해서 상기 제 1 메모리를 제어하고, 또한 상기 제어기는 상기 특정 섹터 어드레스로부터 출력된 상기 비트스트림의 제 1 부분을 저장하기 위해서 상기 제 2 메모리를 제어하는, 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 4.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

디지털적으로 엔코딩된 신호를 변환하고, 상기 신호로부터 비트스트림을 생성하기 위한 변환기와,

상기 비트스트림을 저장하기 위해 상기 변환기에 연결되는 메모리와,

상기 저장된 비트스트림에 포함된 MPEG 시작 코드를 확인하기 위해, 상기 저장된 비트스트림을 처리하도록 상기 메모리에 연결되는 처리기를 포함하며,

상기 처리기는 상기 MPEG 시작 코드를 확인하기 위해 상기 저장된 비트스트림을 검색하고, 또한 상기 MPEG 시작 코드의 확인에 반응하여 상기 확인을 나타내고 상기 확인된 MPEG 시작 코드의 섹터 어드레스를 저장하는, 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 5.

디지털 디스크 장치에서의 리플레이(replay) 동안에 변환기의 위치를 제어하기 위한 방법에 있어서,

리플레이된 어드레스에 반응하여 상기 변환기의 위치를 제어하도록 제 1 및 제 2 변환기 어드레스를 수신하는 단계와,

상기 리플레이된 어드레스와 상기 제 1 변환기 어드레스 사이의 동일성을 검출하기 위해서, 상기 리플레이된 어드레스와 상기 제 1 변환기 어드레스를 비교하는 단계와,

상기 검출된 동일성에 반응하여, 상기 변환기를 상기 제 2 변환기 어드레스를 통해 결정된 새로운 위치로 이동시키는 단계를 포함하는, 디지털 디스크 장치에서의 리플레이 동안에 변환기의 위치를 제어하기 위한 방법.

청구항 6.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 변환하기 위해 위치적으로 제어되는 변환기와,

상기 디지털적으로 엔코딩된 신호와 상기 신호에 연결된 어드레스 사이에 매칭이 존재하는지 여부에 반응하여, 상기 변환기의 위치를 제어하도록 상기 변환기에 연결되는 제어기를 포함하되,

상기 디지털적으로 엔코딩된 신호와 상기 어드레스 사이에 존재하는 매칭에 반응하여, 상기 제어기는 상기 변환기를 제 2 어드레스에 의해 결정되는 제 2 위치로 제어하고,

상기 디지털적으로 엔코딩된 신호와 상기 어드레스 사이에 존재하지 않는 매칭에 반응하여, 상기 제어기는 상기 변환기를 제 2 위치로 제어하지 않는 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 7.

매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 변환하기 위해 위치적으로 제어되는 변환기와,

상기 디지털적으로 엔코딩된 신호와 상기 신호에 연결된 어드레스에 반응하여, 상기 변환기의 위치를 제어하도록 상기 변환기에 연결되는 제 1 제어기와,

상기 디지털적으로 엔코딩된 신호와 제 1 어드레스를 비교하여, 상기 변환기의 위치를 바꾸도록 상기 제어기에 연결되는 비교기를 포함하며,

상기 디지털적으로 엔코딩된 신호와 상기 제 1 어드레스가 동일하게 되는 것에 반응하여, 상기 비교기는 제 2 어드레스에 의해 결정되는 제 2 위치로 상기 변환기를 변동시키며, 상기 어드레스는 필요한 특정 섹터를 위치시키기 위한 비트스트림 검색 과정에서 저장되는, 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 8.

광학적인 판독출력(read out)을 사용하는 디스크 플레이어를 통해, 섹터에 재생된 데이터를 제어하기 위한 방법에 있어서,

처리에 필요 한(wanted for processing) 하나의 섹터와 처리에 불필요한(unwanted for processing) 섹터들을 포함하는 섹터 그룹을 변환하는 단계와,

상기 불필요한 섹터들을 제외한 상기 필요한 섹터를 처리하기 위해서 데이터 처리기에 제공하는 단계와,

비디오 정보를 나타내는 상기 필요한 섹터 내의 데이터를 추출하기 위해서 상기 필요한 섹터를 처리하는 단계를 포함하는, 섹터에 재생된 데이터를 제어하기 위한 방법.

청구항 9.

섹터에 재생된 MPEG 데이터를 제어하기 위한 방법에 있어서,

처리에 요구되는 MPEG 데이터를 구비한 하나의 요청된 섹터와, 처리에 요구되지 않은 MPEG 데이터를 구비한 요청되지 않은 섹터들을 포함하는 섹터 그룹을 변환하는 단계와,

상기 요청되지 않은 섹터들을 제외한 상기 요청된 섹터를 처리하기 위해 데이터 처리기에 전송하는 단계와,

비디오 정보를 나타내는 상기 필요한 MPEG 데이터를 추출하기 위해서 상기 요청된 섹터를 처리하는 단계를 포함하는, 섹터에 재생된 MPEG 데이터를 제어하기 위한 방법.

청구항 10.

MPEG 데이터를 포함하는 섹터를 재생하기 위한 디지털 디스크 플레이어에 있어서,

처리에 요구되는 MPEG 데이터를 구비한 하나의 요청된 섹터와, 처리에 요구되지 않은 MPEG 데이터를 구비한 요청되지 않은 섹터들을 포함하는 섹터 그룹을 디스크로부터 변환하기 위한 변환기와,

처리에 요구되지 않은 MPEG 데이터를 구비한 상기 요청되지 않은 섹터들을 제외하고 MPEG 데이터를 구비한 상기 요청된 섹터를 처리 및 연결하기 위해 상기 변환기에 연결되는 제 1 데이터 처리기와,

상기 요청된 데이터 섹터를 수신하고, 비디오 정보를 나타내는 상기 필요한 MPEG 데이터를 추출하기 위해 상기 제 1 처리기에 연결되는 제 2 처리기를 포함하는, MPEG 데이터를 포함하는 섹터를 재생하기 위한 디지털 디스크 플레이어.

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 나타내는 비트스트림의 소스와,

상기 비트스트림에 표시된 적어도 제 1 및 제 2 데이터 유형을 상기 비트스트림을 해독하여 추출하기 위해서, 상기 비트스트림을 처리하기 위해 상기 비트스트림에 연결되는 처리기와,

상기 제 1 및 제 2 데이터 유형 중 하나를 저장하기 위해, 상기 처리기에 제어가능하게 연결되는 메모리와,

상기 메모리의 할당을 제어하기 위해 연결되는 제어기를 포함하며,

제 1 재생 모드에서 상기 제어기는 상기 제 1 데이터 유형을 저장하기 위해 상기 메모리를 할당하고, 제 2 재생 모드에서 상기 제어기는 상기 제 2 데이터 유형을 저장하기 위해 상기 메모리를 할당하는, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 14.

디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 변환하는 변환기와,

상기 디지털적으로 엔코딩된 신호를 수신하기 위해 연결되어, 상기 디지털적으로 엔코딩된 신호를 처리하고 그로부터 화상을 생성하기 위한, 처리기와,

상기 화상을 저장하기 위해 상기 처리기에 연결된 메모리와,

상기 메모리와 상기 처리기를 제어하기 위해 연결되는 제어기를 포함하며,

제 1 모드에서 상기 화상은 상기 메모리에 저장되고, 제 2 모드에서 상기 화상은 서브-샘플링되어 상기 메모리에 저장되는, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 15.

디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치에 있어서,

상기 디지털적으로 엔코딩된 신호를 나타내는 비트스트림의 소스와,

상기 비트스트림에 표시된 제 1 및 제 2 데이터 유형을 추출하기 위해서, 상기 비트스트림을 처리하도록 상기 비트스트림에 연결되는 처리기와,

상기 비트스트림과 상기 제 1 및 제 2 데이터 유형을 저장하기 위해서, 상기 소스와 상기 처리기에 제어가능하게 연결되는 메모리와,

상기 메모리의 할당을 제어하기 위해 연결되는 제어기를 포함하며,

제 1 재생 모드에서 상기 제어기는 상기 비트스트림과 상기 제 1 및 제 2 데이터 유형을 저장하기 위해 상기 메모리를 할당하고, 제 2 재생 모드에서 상기 제어기는 상기 비트스트림과 상기 제 1 데이터 유형을 저장하기 위해 상기 메모리를 할당하는, 디스크 매체로부터 디지털적으로 엔코딩된 신호를 재생하기 위한 장치.

청구항 16.

삭제

청구항 17.

삭제

청구항 18.

디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 방법에 있어서,

상기 디스크로부터 디지털적으로 엔코딩된 신호를 변환하는 단계와,

상기 변환된 신호를 저장 가능한 제 1 메모리에 저장하는 단계와,

화상을 생성하기 위해 상기 저장된 신호를 디코딩하는 단계와,

상기 화상을 저장 가능한 제 2 메모리에 저장하는 단계와,

디스플레이를 위해 상기 제 2 메모리로부터 상기 화상을 검색하는 단계와,

제 1 모드에서, 정해진 필드 기간 내에, 상기 저장된 신호를 디코딩하는 단계와 상기 제 2 메모리에 상기 화상을 저장하는 단계를 구현하고, 후속하는 필드 기간 동안에 상기 화상을 검색하는 단계를 구현함으로써 선택적으로 동작시키는 단계와,

제 2 모드에서, 상기 저장된 신호를 디코딩하는 단계와, 상기 화상을 상기 제 2 메모리에 저장하는 단계, 및 이전에 저장된 화상을 상기 제 2 메모리로부터 검색하는 단계를 상기 정해진 필드 기간 내에 실질적으로 동시에 구현함으로써 선택적으로 동작시키는 단계를 포함하는, 디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 방법.

청구항 19.

디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 방법에 있어서,

상기 디스크로부터 디지털적으로 엔코딩된 신호를 변환하는 단계와,

상기 변환된 신호를 저장 가능한 제 1 메모리에 저장하는 단계와,

화상을 생성하기 위해서 상기 저장된 신호를 디코딩하는 단계와,

상기 화상 모두를 저장 가능한 제 2 메모리에 저장하는 단계와,

디스플레이를 위해 상기 제 2 메모리로부터 상기 화상 필드를 검색하는 단계와,

상기 화상 모두를 상기 제 2 메모리에 저장하는 단계와 상기 제 2 메모리로부터 상기 필드를 검색하는 단계를 정해진 필드 기간 내에 실질적으로 동시에 구현하는 단계를 포함하는, 디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 방법.

청구항 20.

디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 장치에 있어서,

상기 디스크로부터의 디지털적으로 엔코딩된 신호를 변환하기 위한 변환기와,

상기 변환된 신호를 저장하기 위한 제 1 메모리와,

화상을 생성하기 위해서 상기 저장된 신호를 디코딩하기 위한 수단과,

상기 화상을 저장하기 위한 제 2 메모리와,

디스플레이를 위해 상기 제 2 메모리로부터 상기 화상을 검색하기 위한 수단과,

제 1 및 제 2 동작 모드 중에서 하나의 모드를 구현하기 위한 수단을 포함하며,

상기 제 1 동작 모드에서, 정해진 필드 기간 내에 상기 저장된 신호는 디코딩되고 상기 화상은 상기 제 2 메모리에 저장되며, 하나의 상기 화상 필드가 후속하는 필드 기간 동안에 검색되고,

상기 제 2 동작 모드에서, 상기 정해진 필드 기간 내에, 상기 저장된 신호는 디코딩되고, 상기 화상은 상기 제 2 메모리에 저장되며, 하나의 상기 화상 필드가 검색되는, 디지털적으로 레코딩된 디스크로부터 화상을 재생하기 위한 장치.

청구항 21.

광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어에 있어서, 처리를 위해 실질적으로 일정한 데이터 전송 속도(data rate)를 제공하는 속도로 상기 디스크를 회전시키기 위한 모터와, 상기 데이터 전송속도로 상기 디스크로부터 상기 디지털 데이터를 광학적으로 판독하기 위한 수단과, 상기 트릭 플레이 모드 동안에, 상기 디지털 데이터를 디스플레이를 위한 상기 비디오 영상으로 처리하기 위한 수단을 포함하며, 상기 회전 모터에 의해 제공되는 상기 데이터 전송속도는 1X 회전 속도로 생성되는 데이터 전송속도보다 더 크게 되는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 22.

삭제

청구항 23.

제 21항에 있어서, 상기 회전 수단에 의해 제공되는 상기 데이터 전송속도는 정상 플레이 모드와 상기 트릭 플레이 모드에 대해서 실질적으로 동일한 데이터 전송속도인, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 24.

제 21항에 있어서, 상기 회전 수단에 의해 제공되는 상기 데이터 전송속도는 정상 플레이 모드와 상기 트릭 플레이 모드에 대해서 다른 데이터 전송속도인, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 25.

제 24항에 있어서, 상기 회전 수단은 상기 다른 데이터 전송속도를 제공하기 위해서, 상기 정상 플레이 모드와 상기 트릭 플레이 모드간의 상기 광 디스크에 대한 회전 속도를 변경시키기 위한 수단을 포함하는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 26.

제 21항에 있어서, 상기 광 디스크로부터 판독된 상기 디지털 데이터는 MPEG 엔코딩된 신호를 나타내는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 27.

제 21항에 있어서, 상기 광 디스크로부터 판독된 상기 디지털 데이터는 비디오 객체 유닛(VOBU : Video Object Unit)을 나타내는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 28.

제 26항에 있어서, 상기 디지털 데이터는 상기 트릭 플레이 모드 동안에 디코딩됨으로써, 출력 디스플레이 영상이 내부 코딩(I)된(intracoded) 데이터와 예측적으로 코딩(P)된(predictively) 데이터로부터 형성되도록 하는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 29.

제 28항에 있어서, 상기 출력된 디스플레이 영상은 실질적으로 동일한 시간 간격을 가지는 I 및 P 코딩된 데이터로 형성되는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 30.

제 21항에 있어서, 상기 디지털 데이터는 순방향 정상 플레이 속도 모드로 처리되는 영상에 관하여 역순으로 디스플레이 영상을 생성하도록 처리하기 위해 선택되는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 31.

제 30항에 있어서, 상기 역순을 갖는 상기 디스플레이 영상은 정상적인 플레이 속도로 발생하고, 순방향 플레이 속도 모드 동안에 디스플레이된 모든 영상들을 포함하는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상을 생성하기 위한 플레이어.

청구항 32.

광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법에 있어서,

일정한 데이터 전송속도를 제공하기 위해서 상기 광 디스크를 회전 속도로 회전시키는 단계와,

광 픽업(optical pickup)을 통해 상기 데이터 전송속도로 상기 광 디스크로부터 상기 디지털 데이터를 판독하는 단계와,

상기 광 픽업에 의해 판독된 상기 디지털 데이터를 처리기에 전송하는 단계와,

상기 트릭 플레이 모드 동안에, 출력 비디오 영상을 생성하기 위해서 선택된 디지털 데이터를 처리하는 단계를 포함하며,

상기 회전 단계에 의해 제공되는 상기 데이터 전송속도는 1X 회전 속도로 발생되는 데이터 전송속도보다 더 크게 되며, 정상 플레이 모드와 상기 트릭 플레이 모드에 대해 실질적으로 동일한 상기 데이터 전송속도인, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법.

청구항 33.

삭제

청구항 34.

삭제

청구항 35.

제 32항에 있어서, 상기 회전 단계에 의해 제공되는 상기 데이터 전송속도는 정상 플레이 모드와 상기 트릭 플레이 모드에 대해 다른 데이터 전송속도인, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법.

청구항 36.

제 35항에 있어서, 상기 회전 단계는 상기 다른 데이터 전송속도를 제공하기 위해서, 상기 정상 플레이 모드와 상기 트릭 플레이 모드간의 상기 광 디스크에 대한 회전 속도를 변경시키는 단계를 포함하는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법.

청구항 37.

삭제

청구항 38.

삭제

청구항 39.

삭제

청구항 40.

삭제

청구항 41.

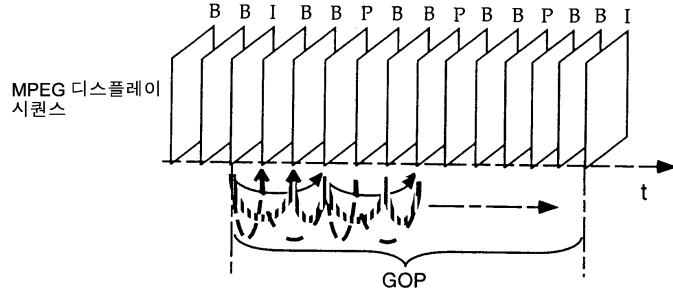
제 32항에 있어서, 상기 디지털 데이터는 순방향 정상 플레이 속도 모드로 처리되는 영상에 관하여 역순으로 디스플레이 영상을 생성하도록 처리하기 위해 선택되는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법.

청구항 42.

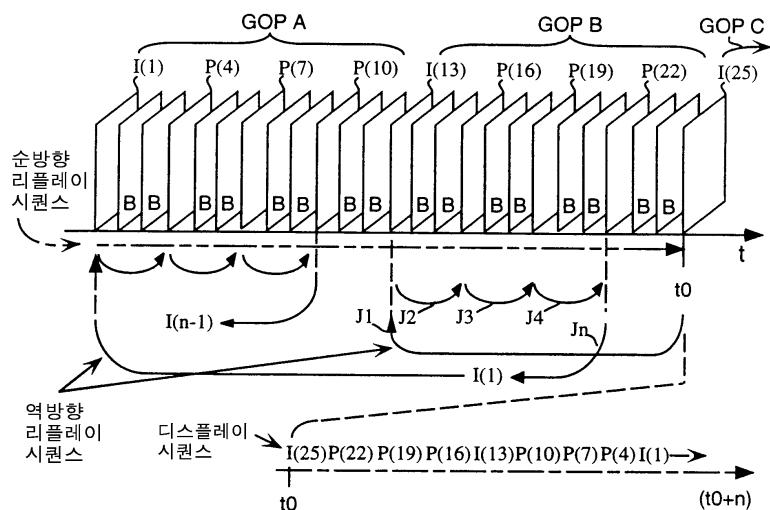
제 41항에 있어서, 상기 역순을 갖는 상기 디스플레이 영상은 정상적인 플레이 속도로 발생하고, 순방향 플레이 속도 모드 동안에 디스플레이된 모든 영상들을 포함하는, 광 디스크에 저장된 디지털 데이터로부터 트릭 플레이 모드 비디오 영상의 생성을 용이하게 하기 위한 방법.

도면

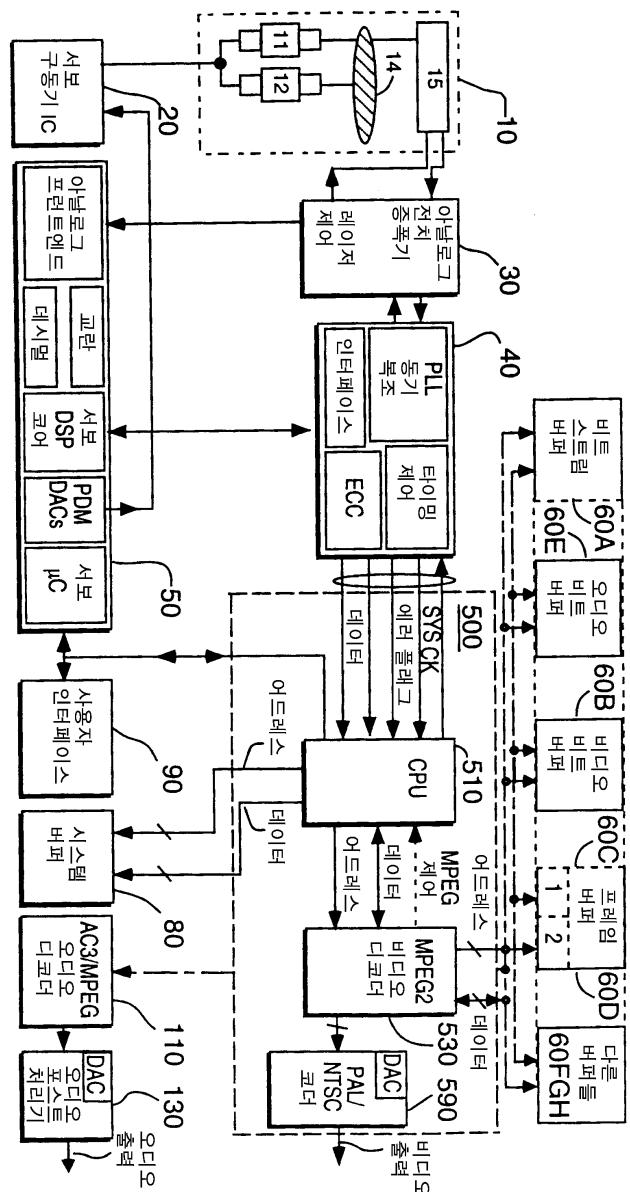
도면1a



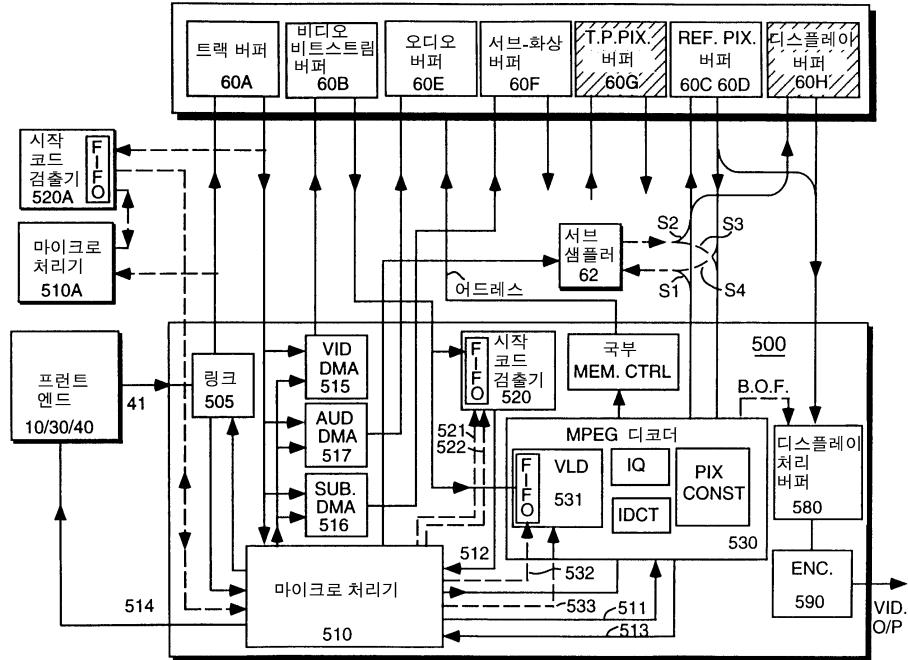
도면1b



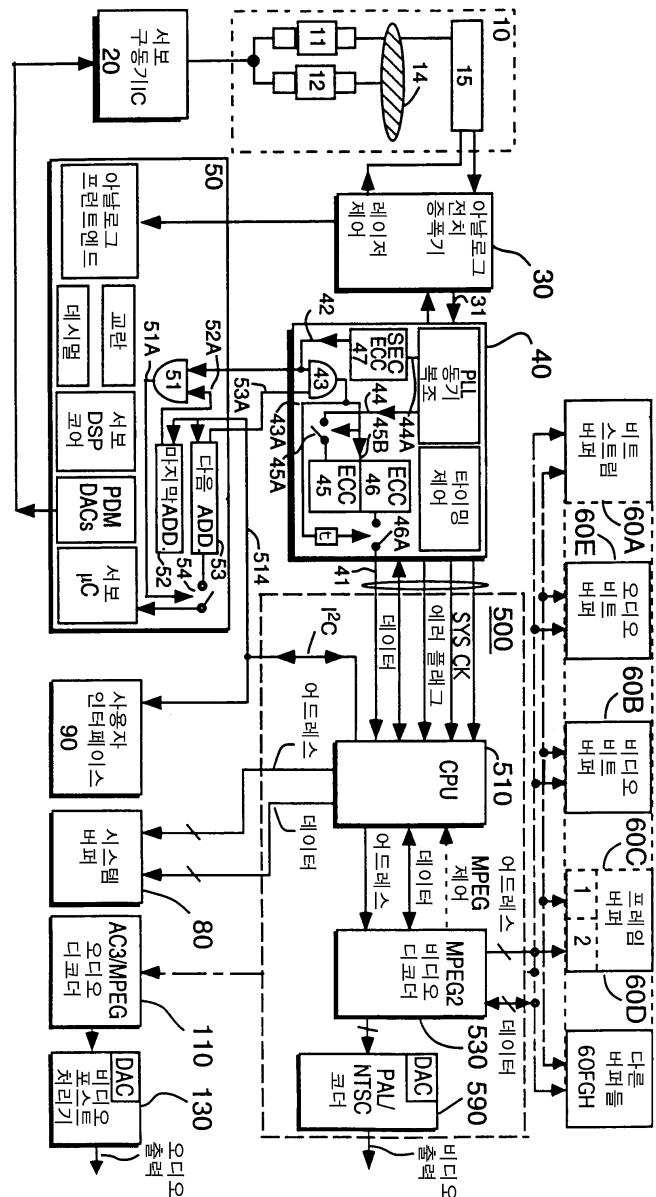
도면2



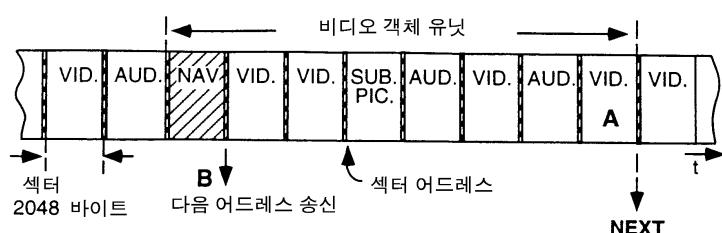
도면3



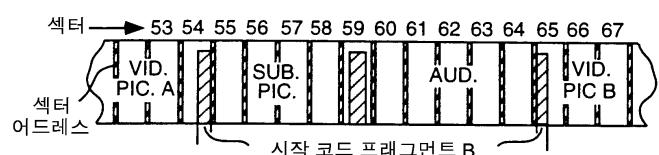
도면4



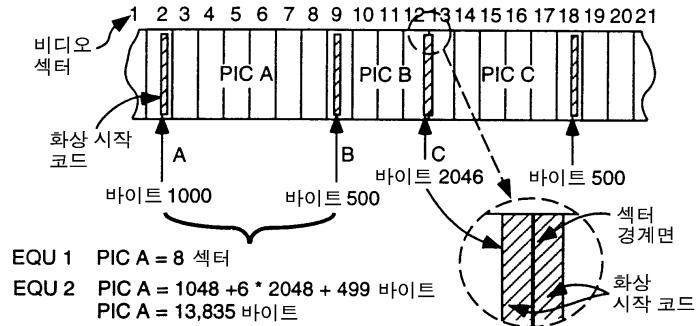
동명5a



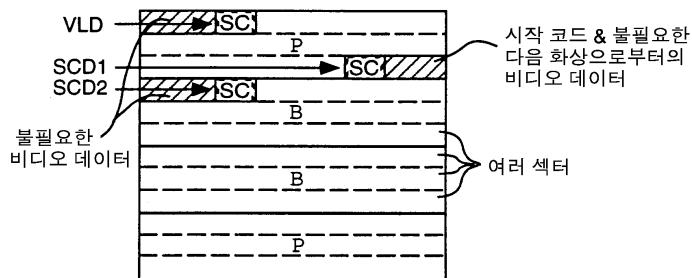
도면 5b



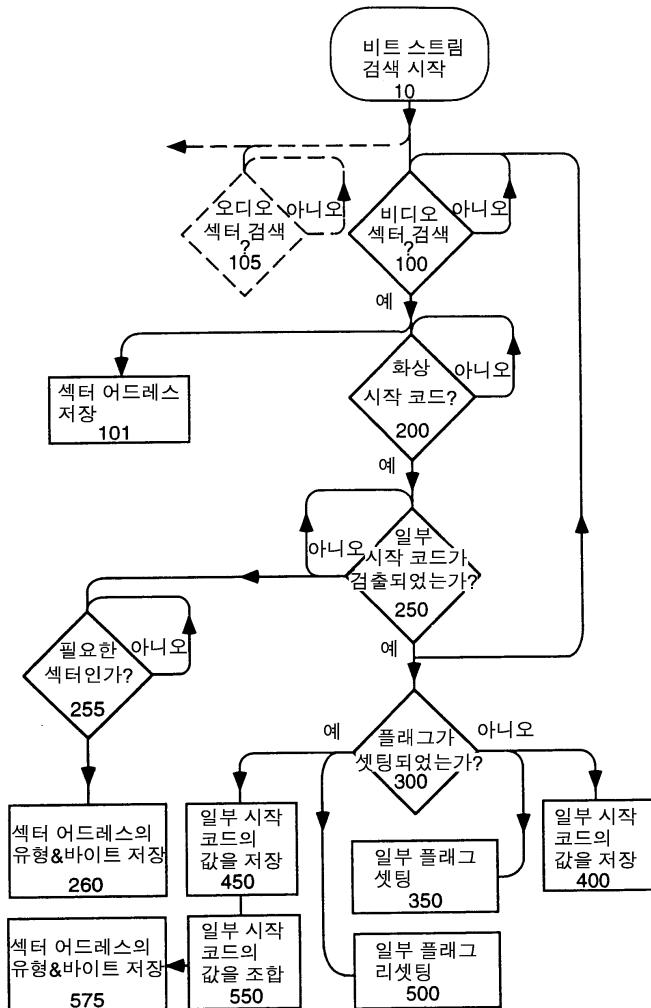
도면5c



도면5d



도면6



도면7

역 트릭 모드, 3X 속도, 두 프레임 버퍼												필드 #	
I(1)	P(4)	P(7)	P(10)	I(13)	P(16)	P(19)	P(22)	I(25)	P(28)	P(31)	P(34)	I(37)	
I d D,d	d	d											29
1	1	2	Dd										28
1	1	2	Dd										27
1	2	Dd											26
1	2	Dd											25
1	2	Dd											24
1	2	Dd											23
1	2	Dd											22
1	D>2		d										21
1	D>2		D>2,d										20
2	D>1			d									19
2	D>1			d									18
D>2				1	d								17
D>2				1	d								16
D>2				1	2	Dd							15
D>2				1	2	Dd							14
D>2				1	D>2		d						13
D>2				1	D>2		D>2,d						12
D>2				2	D>1			d					11
D>2				2	D>1			d					10
D>2				D>2				1	d				9
D>2				D>2				1	d				8
D>2				D>2				1	2	Dd			7
D>2				D>2				1	2	Dd			6
D>2				D>2				1	D>2				5
D>2				D>2				2	D>1				4
D>2				D>2				D>2					3
D>2				D>2				D>2					2
D>2				D>2				D>2					1