

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6423586号  
(P6423586)

(45) 発行日 平成30年11月14日(2018.11.14)

(24) 登録日 平成30年10月26日(2018.10.26)

(51) Int.Cl.	F 1
G02F 1/133 (2006.01)	GO2F 1/133 550
G02F 1/139 (2006.01)	GO2F 1/139
G02F 1/1337 (2006.01)	GO2F 1/1337
G02F 1/13357 (2006.01)	GO2F 1/13357
G02F 1/1368 (2006.01)	GO2F 1/1368

請求項の数 6 (全 61 頁)

(21) 出願番号	特願2013-233605 (P2013-233605)
(22) 出願日	平成25年11月12日 (2013.11.12)
(65) 公開番号	特開2015-43054 (P2015-43054A)
(43) 公開日	平成27年3月5日 (2015.3.5)
審査請求日	平成28年9月27日 (2016.9.27)
(31) 優先権主張番号	特願2012-251653 (P2012-251653)
(32) 優先日	平成24年11月15日 (2012.11.15)
(33) 優先権主張国	日本国 (JP)
(31) 優先権主張番号	特願2012-260839 (P2012-260839)
(32) 優先日	平成24年11月29日 (2012.11.29)
(33) 優先権主張国	日本国 (JP)
(31) 優先権主張番号	特願2013-44848 (P2013-44848)
(32) 優先日	平成25年3月7日 (2013.3.7)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	久保田 大介 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	平形 吉晴 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	初見 亮 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
審査官	岩村 貴

最終頁に続く

(54) 【発明の名称】 液晶表示装置

## (57) 【特許請求の範囲】

## 【請求項 1】

フレーム周波数を 60 Hz 以上で駆動する第 1 のモードと、フレーム周波数を 1 Hz 以下として駆動する第 2 のモードと、を有し、ページめくり動作の際、前記第 2 のモードから前記第 1 のモードへ切り替えて表示を行う機能を有する画素を有し、

前記画素は、複数の配向膜の間に挟まれた液晶層を有し、

前記液晶層は、誘電率の異方性が 2 以上 5 以下であり、

前記複数の配向膜の抵抗率はそれぞれ、下記式(1)を満たすように前記液晶層の抵抗率と近い値をとり、

$$\varepsilon_{LC} \cdot \rho_{LC} = \varepsilon_{AL} \cdot \rho_{AL} \quad (1)$$

10

(式(1)において  $\varepsilon_{LC}$  は液晶層の誘電率、 $\rho_{LC}$  は液晶層の抵抗率、 $\varepsilon_{AL}$  は配向膜の誘電率、 $\rho_{AL}$  は配向膜の抵抗率を表している。)

前記第 2 のモードで表示される同一静止画像における階調値のずれは、表示する最大階調数の 1.2 % 以内であり、

前記第 2 のモードで表示される静止画像は、420 nm より長い波長の光を発するバックライトを用いて表示されることを特徴とする液晶表示装置。

## 【請求項 2】

20

フレーム周波数を 60 Hz 以上で駆動する第 1 のモードと、フレーム周波数を 1 Hz 以下として駆動する第 2 のモードと、を有し、

ページめくり動作の際、前記第 2 のモードから前記第 1 のモードへ切り替えて表示を行う機能を有する画素を有し、

前記画素は、複数の配向膜の間に挟まれた液晶層を有し、

前記液晶層は、誘電率の異方性が 2 以上 5 以下であり、

前記第 2 のモードで表示される同一静止画像における階調値のずれは、表示する最大階調数の 1 . 2 % 以内であり、

前記第 2 のモードで表示される静止画像は、420 nm より長い波長の光を発するバックライトを用いて表示されることを特徴とする液晶表示装置。

10

### 【請求項 3】

フレーム周波数を 60 Hz 以上で駆動する第 1 のモードと、フレーム周波数を 1 Hz 以下として駆動する第 2 のモードと、を有し、

ページめくり動作の際、前記第 2 のモードから前記第 1 のモードへ切り替えて表示を行う機能を有する画素を有し、

前記画素は、トランジスタと、前記トランジスタと電気的に接続され、複数の配向膜の間に挟まれた液晶層を有し、

前記液晶層は、誘電率の異方性が 2 以上 5 以下であり、

前記第 2 のモードで表示される同一静止画像における階調値のずれは、表示する最大階調数の 1 . 2 % 以内であり、

20

前記第 2 のモードで表示される静止画像は、420 nm より長い波長の光を発するバックライトを用いて表示されることを特徴とする液晶表示装置。

### 【請求項 4】

フレーム周波数を 60 Hz 以上で駆動する第 1 のモードと、フレーム周波数を 1 Hz 以下として駆動する第 2 のモードと、を有し、

ページめくり動作の際、前記第 2 のモードから前記第 1 のモードへ切り替えて表示を行う機能を有する画素を有し、

前記画素は、酸化物半導体を有するトランジスタと、前記トランジスタと電気的に接続され、複数の配向膜の間に挟まれた液晶層を有し、

前記液晶層は、誘電率の異方性が 2 以上 5 以下であり、

30

前記第 2 のモードで表示される同一静止画像における階調値のずれは、表示する最大階調数の 1 . 2 % 以内であり、

前記第 2 のモードで表示される静止画像は、420 nm より長い波長の光を発するバックライトを用いて表示されることを特徴とする液晶表示装置。

### 【請求項 5】

請求項 1 乃至 4 のいずれか一において、

前記誘電率の異方性が 3 以上 3 . 8 以下である液晶層を有することを特徴とする液晶表示装置。

### 【請求項 6】

請求項 1 乃至 5 のいずれか一において、

40

前記第 2 のモードのフレーム周波数は、0 . 2 Hz 以下であることを特徴とする液晶表示装置。

### 【発明の詳細な説明】

#### 【技術分野】

#### 【0001】

本発明は、液晶表示装置に関する。

#### 【0002】

なお、液晶表示装置とは、液晶素子を有する装置のことをいう。なお、液晶表示装置は、複数の画素を駆動させる駆動回路等を含む。なお、液晶表示装置は、別の基板上に配置された制御回路、電源回路、信号生成回路等を含む。

50

**【背景技術】****【0003】**

液晶表示装置は、近年の技術革新の結果、コモディティ化が進んでいる。今後は、より付加価値の高い製品が求められており、未だ技術開発が活発である。

**【0004】**

液晶表示装置に求められる付加価値としては、モバイル機器等における使用時間の延長を図ることを目的として、消費電力の低減が注目されている。

**【0005】**

例えば特許文献1には、同一画像（静止画像）を連続して表示する場合、同一画像の信号を書き込む回数（リフレッシュするともいう）を低減することで、消費電力の低減を図る表示装置の構成について開示している。10

**【0006】**

また、リフレッシュ動作の前後に生じる画像の変化が、使用者に弁別されないように、リフレッシュを行う必要がある。なお、リフレッシュを行う頻度をリフレッシュレートという。

**【先行技術文献】****【特許文献】****【0007】****【特許文献1】特開2011-237760号公報****【発明の概要】****【発明が解決しようとする課題】****【0008】**

リフレッシュレートを低減する表示装置の駆動では、静止画像の経時的な変化が使用者に認識されないようにする必要がある。

**【0009】**

しかしながら画素に書き込んだ信号に対応する電圧は、経時に変化する。一旦画素に書き込んだ電圧の変化が、同一静止画像における階調値のずれとして許容できる範囲よりも大きくなると、視認者が画像のちらつき（フリッカー）を知覚してしまい、結果として表示品位の低下を招くこととなる。

**【0010】**

そこで、本発明の一態様では、表示品位を損なうことのない、新規な液晶表示装置を提供することを課題とする。

**【課題を解決するための手段】****【0011】**

本発明の一態様は、フレーム周波数を1Hz以下として静止画像を表示する画素を有し、画素は誘電率の異方性が2以上5以下の液晶層を有することを特徴とする液晶表示装置である。

**【0012】**

本発明の一態様は、フレーム周波数を1Hz以下として静止画像を表示する画素を有し、画素は、トランジスタと、液晶層を有する液晶素子とを有し、液晶層は、誘電率の異方性が2以上5以下のことを特徴とする液晶表示装置である。40

**【0013】**

本発明の一態様において、トランジスタは、半導体層を有し、半導体層は、酸化物半導体を有することを特徴とする液晶表示装置が好ましい。

**【0014】**

本発明の一態様において、誘電率の異方性が2.6以上4.4以下の液晶層を有することを特徴とする液晶表示装置が好ましい。

**【0015】**

本発明の一態様において、誘電率の異方性が3以上3.8以下の液晶層を有することを特徴とする液晶表示装置が好ましい。50

## 【0016】

本発明の一態様において、フレーム周波数は、0.2Hz以下であることを特徴とする液晶表示装置が好ましい。

## 【発明の効果】

## 【0017】

本発明の一態様により、一旦画素に書き込んだ電圧の変化を、同一画像における階調値のずれとして許容できる範囲に収めることができる。そのため、リフレッシュレートを低減した場合のフリッカーを抑制することができ、表示品位の向上を図ることができる。

## 【図面の簡単な説明】

## 【0018】

10

【図1】液晶層の電流 電圧特性を示すグラフ。

【図2】液晶層の透過率 電圧特性を示すグラフ、及び液晶層の断面模式図。

【図3】液晶層の透過率を観察するための液晶層の断面模式図。

【図4】液晶層の透過率の時間変化について示すグラフ(1Hz)。

【図5】液晶層の透過率の時間変化について示すグラフ(0.2Hz)。

【図6】液晶層の誘電率の異方性に対する階調値のずれ量を表すグラフ。

【図7】本発明の一態様に係る表示機能を有する液晶表示装置の構成を説明するブロック図。

【図8】本発明の一態様に係る表示機能を有する液晶表示装置の表示部の構成を説明する図。

20

【図9】本発明の一態様に係る表示機能を有する液晶表示装置の表示部の構成を説明する図。

【図10】本発明の一態様に係る表示機能を有する液晶表示装置を説明する回路図。

【図11】本発明の一態様に係る表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図。

【図12】本発明の一態様に係る表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャート。

【図13】本発明の一態様に係る表示装置の構成を説明する図。

【図14】タッチパネルを説明する図。

【図15】タッチパネルを説明する図。

30

【図16】本発明の一態様に係る、トランジスタの構成例を説明する図。

【図17】本発明の一態様に係る、トランジスタの作製方法例を説明する図。

【図18】本発明の一態様に係る、トランジスタの構成例を説明する図。

【図19】本発明の一態様に係る、トランジスタの構成例を説明する図。

【図20】本発明の一態様に係る、電子機器を説明する図。

【図21】本発明の一態様に係る表示を説明するための図。

【図22】本発明の一態様に係る表示を説明するための図。

【図23】本発明の一態様の表示装置の構成例を説明する図。

【図24】バックライトの発光スペクトルを示す図。

【図25】誘電率の異方性の違いによる残留DCの変化を示す図。

40

【図26】液晶表示装置の透過率の時間変化について示すグラフ。

【図27】液晶表示装置の表示を表す図。

【図28】誘電率の異方性の違いによる電圧保持率の変化を示すグラフ。

【図29】配向膜材料により残留DC変化を示すグラフ。

【図30】配向膜材料による電圧保持率の変化を示すグラフ。

【図31】リフレッシュレートの違いによる透過率の変動を示すグラフ。

## 【発明を実施するための形態】

## 【0019】

以下、実施の形態について図面を参照しながら説明する。但し、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及

50

び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

#### 【0020】

また、図面において、大きさ、層の厚さ、又は領域は、明瞭化のために誇張されている場合がある。よって、必ずしもそのスケールに限定されない。なお図面は、理想的な例を模式的に示したものであり、図面に示す形状又は値などに限定されない。例えば、ノイズによる信号、電圧、若しくは電流のばらつき、又は、タイミングのずれによる信号、電圧、若しくは電流のばらつきなどを含むことが可能である。

#### 【0021】

また本明細書等において、トランジスタとは、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。そして、ドレイン（ドレイン端子、ドレイン領域またはドレイン電極）とソース（ソース端子、ソース領域またはソース電極）の間にチャネル領域を有しており、ドレインとチャネル領域とソースとを介して電流を流すことができるものである。10

#### 【0022】

ここで、ソースとドレインとは、トランジスタの構造又は動作条件等によって変わるために、いずれがソースまたはドレインであるかを限定することが困難である。そこで、ソースとして機能する部分、及びドレインとして機能する部分を、ソース又はドレインと呼ばず、ソースとドレインとの一方を第1電極と表記し、ソースとドレインとの他方を第2電極と表記する場合がある。20

#### 【0023】

なお本明細書にて用いる「第1」、「第2」、「第3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではないことを付記する。

#### 【0024】

なお本明細書において、AとBとが接続されている、とは、AとBとが直接接続されているものの他、電気的に接続されているものを含むものとする。ここで、AとBとが電気的に接続されているとは、AとBとの間で、何らかの電気的作用を有する対象物が存在するとき、AとBとの電気信号の授受を可能とするものをいう。

#### 【0025】

なお本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士の位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士の位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。30

#### 【0026】

なお図面におけるブロック図の各回路ブロックの配置は、説明のため位置関係を特定するものであり、異なる回路ブロックで別々の機能を実現するよう示していても、実際の回路や領域では、同じ回路や同じ領域内で別々の機能を実現しうるよう設けられている場合もある。また図面におけるブロック図の各回路ブロックの機能は、説明のため機能を特定するものであり、一つの回路ブロックとして示していても、実際の回路や領域では、一つの回路ブロックで行う処理を複数の回路ブロックで行うよう設けられている場合もある。40

#### 【0027】

なお、画素とは、一つの色要素（例えばR（赤）G（緑）B（青）のいずれか1つ）の明るさを制御できる表示単位に相当するものとする。従って、カラー表示装置の場合には、カラー画像の最小表示単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。ただし、カラー画像を表示するための色要素は、三色に限定されず、三色以上を用いても良いし、RGB以外の色を用いても良い。

#### 【0028】

なお以下では、本発明の実施の形態、及び実施例について図面を参考しながら説明する。なお各実施の形態、及び実施例での説明は、以下の順序で行う。

- 2 . 実施の形態 2 ( 液晶表示装置の構成 )  
 3 . 実施の形態 3 ( 駆動方法の一例 )  
 4 . 実施の形態 4 ( その他の駆動方法の一例について )  
 5 . 実施の形態 5 ( その他の駆動方法の一例について )  
 6 . 実施の形態 6 ( パネルモジュールの構成 )  
 7 . 実施の形態 7 ( タッチパネル機能付きパネルモジュールの構成 )  
 8 . 実施の形態 8 ( トランジスタの構成 )  
 9 . 実施の形態 9 ( 半導体膜の構成 )  
 10 . 実施の形態 10 ( 電子機器 )  
 11 . 実施の形態 11 ( リフレッシュレートを低減する意義について ) 10  
 12 . 実施例 ( パネルにした際の透過率の時間変化について )

**【 0 0 2 9 】**

( 実施の形態 1 )

本実施の形態では、本発明の一態様に係る基本構成について説明する。本発明の一態様による基本的な作用については、図 1 乃至図 6 に示すグラフ及び模式図をもって説明することができる。

**【 0 0 3 0 】**

本発明の一態様の液晶表示装置は、フレーム周波数を 1 Hz 以下として静止画像を表示する画素を有し、該画素が有する液晶層の誘電率の異方性 ( ) が 2 以上 5 以下であることを特徴とするものである。 20

**【 0 0 3 1 】**

まずは液晶層の誘電率の異方性を 2 以上 5 以下とすることによる作用について説明する。図 1 に示すグラフは、誘電率の異方性を 2 以上 5 以下とする液晶層の一例として、誘電率の異方性が 3 . 8 での電圧 - 電流特性を示している。また図 1 に示すグラフは、比較のため、誘電率の異方性が 5 を越えた液晶層の一例として、誘電率の異方性が 5 . 2 、及び 9 . 9 での電圧 - 電流特性を示している。

**【 0 0 3 2 】**

なお誘電率の異方性が 3 . 8 の液晶層の液晶材料としては、TN モードの液晶 ( メルク製 MLC7030 ) を用いている。また誘電率の異方性が 5 . 2 の液晶層の液晶材料としては、TN モードの液晶 ( メルク製 MLC4792 ) を用いている。また誘電率の異方性が 9 . 9 の液晶層の液晶材料としては、TN モードの液晶 ( メルク製 MLC3019 ) を用いている。 30

**【 0 0 3 3 】**

なお誘電率の異方性が 3 . 8 の液晶層の液晶材料は、抵抗率が  $4 . 9 \times 10^{-4}$  ( Ω · cm ) である。また、誘電率の異方性が 5 . 2 の液晶層の液晶材料は、抵抗率が  $8 . 1 \times 10^{-3}$  ( Ω · cm ) である。また、誘電率の異方性が 9 . 9 の液晶層の液晶材料は、抵抗率が  $2 . 9 \times 10^{-3}$  ( Ω · cm ) である。

**【 0 0 3 4 】**

図 1 に示す誘電率の異方性が 3 . 8 のグラフでは、電圧の上昇に伴って電流が急峻 ( 図 1 中、領域 10 ) に変化した後に、定常状態となる。同様に誘電率の異方性が 5 . 2 、 9 . 9 のグラフでは、電圧の上昇に伴って電流が急峻 ( 図 1 中、領域 10 ) に変化した後に、定常状態となる。 40

**【 0 0 3 5 】**

図 1 に示す誘電率の異方性の異なるグラフを比較すると、誘電率の異方性が大きい液晶層のほうが、電流の急峻な変化が大きいことがわかる。この電流の急峻な変化は、誘電率の異方性が大きいことで、液晶層に含まれる不純物 ( 例えば、イオン性の不純物 ) の割合が大きくなり、抵抗率が小さくなることに起因する。

**【 0 0 3 6 】**

ここで、誘電率の異方性について説明する。誘電率の異方性は、誘電異方性ということもある。動画を表示するためには、誘電異方性は高い方がよい。

10

20

30

40

50

**【 0 0 3 7 】**

液晶層の誘電率の異方性が高いと、電界との相互作用が大きく、液晶層の挙動が速くなるため、液晶表示装置の高速動作が可能である。

**【 0 0 3 8 】**

しかしながら、上述したように液晶層の誘電率の異方性が 5 を超えると、液晶層に含まれる不純物の影響が顕著になる。液晶層中の不純物の精製は、液晶層の誘電率の異方性が 5 を超える場合、特に難しい。この不純物が液晶層に残留することで、液晶層の導電率が増大してしまい、リフレッシュレートを低減する場合に画素に書き込んだ電圧を保持することが困難になる。

**【 0 0 3 9 】**

あるいは、誘電率の異方性は低い方がよいとする考え方もある。

**【 0 0 4 0 】**

液晶層の誘電率の異方性が低いと、液晶層中の不純物の量を低減することができるため、液晶層の導電率を低減できる。そのため、液晶層の誘電率の異方性が低い方が、リフレッシュレートを低減する場合に画素に書き込んだ電圧をより長く保持することができる点で有利である。

**【 0 0 4 1 】**

しかしながら液晶層の誘電率の異方性が 2 未満であると、電界との相互作用が小さく、液晶層の挙動が遅いため、高速動作を促すために駆動電圧を高く設定する必要がある。そのために消費電力の低減を目的として、リフレッシュレートを低減する液晶層の構成としては、不適である。特に、リフレッシュレートを低減する駆動から動画表示を行うためにリフレッシュレートを増大する方に切り替えた場合に、駆動電圧が大きいと液晶表示装置全体で消費電力の増加が著しくなり、好ましくない。

**【 0 0 4 2 】**

従って本実施の形態における一態様として、液晶層の誘電率の異方性を 2 以上 5 以下とする構成が好適である。液晶層の誘電率の異方性を 2 以上 5 以下とする構成は、液晶層に含まれる不純物の割合を低減できるとともに、動画表示を行う際の消費電力の増大を伴うことなく、液晶層の駆動電圧を好ましい範囲に設定することが可能である。

**【 0 0 4 3 】**

なお液晶層の誘電率の異方性を 2 以上 5 以下とする場合、消費電力の増大を伴わない範囲において、液晶層の駆動電圧を高く設定することが好適である。液晶層の駆動電圧が高いと、階調値のずれに対する許容範囲が増える。つまり駆動電圧が高い分、電圧変化分に対する階調値のずれが少ない分だけフリッカーを低減できる。

**【 0 0 4 4 】**

なお液晶層の誘電率の異方性は、2 以上 5 以下とする構成について説明したが、好ましくは、2 . 2 以上 4 . 8 以下である。また、より好ましくは 2 . 4 以上 4 . 6 以下である。また、より好ましくは 2 . 6 以上 4 . 4 以下である。また、より好ましくは 2 . 8 以上 4 . 2 以下である。より好ましくは 3 以上 4 以下である。また、より好ましくは 3 以上 3 . 8 以下である。

**【 0 0 4 5 】**

なお本実施の形態で示す液晶層の説明は、一例として TN (Twisted Nematic) モードの液晶層に基づく説明するが、他のモードであってもよい。

**【 0 0 4 6 】**

液晶層の TN モード以外の動作モードとして、IPS (In-Plane-Switching) モード、MVA (Multi-domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、

10

20

30

40

50

AFLC (Anti Ferroelectric Liquid Crystal)などを用いることができる。なお液晶表示装置の各画素における画素電極は、各表示モードに従って、電極の構造等を適宜変更可能である。

#### 【0047】

以上説明したように、液晶層の誘電率の異方性を2以上5以下とする構成とすることで、同一静止画像における階調値のずれとして許容できる範囲に収めることができ、フリッカーを抑制することができる。その結果、表示品位の向上を図ることができる。

#### 【0048】

なお同一静止画像における階調値のずれとして許容できる範囲とは、例えば、256段階の透過率を制御して画像を表示する場合、0階調以上3階調以下のずれをいう。同一静止画像における階調値のずれとして0階調以上3階調以下の階調値のずれであれば、視認者がフリッカーを知覚しづらいものとなる。また別の例としては、1024段階と透過率を制御して画像を表示する場合、0階調以上12階調以下のずれをいう。すなわち、同一静止画像における階調値のずれとして許容できる範囲は、表示する最大階調数の1%乃至1.2%以内が好適である。10

#### 【0049】

なお本発明の一形態である、液晶層の誘電率の異方性を2以上5以下とする構成に、リフレッシュレートを切り替えて動画表示及び静止画表示を切り替える駆動を組み合わせることが特に好適である。リフレッシュレートを切り替えて駆動を行う液晶表示装置は、動画表示から静止画表示に切り替える際、フレーム周波数60Hzから、1Hz以下好ましくは0.2Hz以下に切り替えて、消費電力を低減する。すなわち、静止画表示時において、リフレッシュレートを低減する構成において、本実施の形態の構成は特に好適である。20

#### 【0050】

リフレッシュレートを切り替えて表示を行う液晶表示装置では、動画表示時及び静止画表示時において消費電力の低減及び表示品位の低下を防ぐことが望ましい。静止画表示時においてリフレッシュレートを低減すると、画素に電圧を書き込む間隔が開くことになる。言い換えば、静止画表示時においてリフレッシュレートを低減すると、一定期間、画素に電圧を書き込まれない期間が存在することとなる。

#### 【0051】

そのため、静止画表示時におけるリフレッシュレートを低減する駆動の場合、一旦画素に書き込んだ電圧を一定の値で保持できるかが重要となる。加えて、動画表示時におけるリフレッシュレートを高くして駆動する場合、フレーム周波数が高くなることを考慮して、駆動電圧を低く設定し、消費電力の低減を図ることが重要となる。30

#### 【0052】

上述したように本発明の一態様では、液晶層の誘電率の異方性が5を超えるものに比べて、液晶層に含まれる不純物を低減する構成としている。そのため、液晶層に含まれる不純物に起因したリーク電流が小さく、リフレッシュレートを低減する場合に画素に書き込んだ電圧を保持することができる。

#### 【0053】

また、本発明の一態様では、液晶層の誘電率の異方性が2未満であるものに比べて、駆動電圧を小さく設定することができる。駆動電圧を低減して動作する構成とすることで、動画表示に切り替えた際にフレーム周波数が高くなった際の、消費電力の増大を抑制することができる。40

#### 【0054】

また本発明の一態様は、液晶層に含まれる不純物に起因したリーク電流が小さくできるため、画素の保持容量を予め大きくすることなく、フリッカーを低減する構成とすることができます。そのため、フリッckerを低減するために、保持容量を大きくして設計する必要がない。そのため、保持容量を小さくして設計することができ、画素の高精細化を図ることができます。画素を高精細化してリフレッシュレートを低減することで、目の疲労を軽減することができる。50

**【0055】**

なお本実施の形態の構成のように、リフレッシュレートを1Hz以下として静止画表示を行う場合には、以下の要件を有することで目に優しい液晶表示装置とすることができる。具体的な要件としては、静止画像を視認する際、液晶層を透過して視認者側に射出する光を、該光に含まれる波長が420nmより長い波長、好ましくは440nmより長い波長を有する光とし、且つ画素の精細度を150ppi以上、好ましくは200ppi以上の表示部を用いて表示される画像とすることである。

**【0056】**

また、液晶層の誘電率の異方性を2以上5以下とすることによる、残留DCの時間変化について説明する。図25に示すグラフは、液晶層を挟持する電極に対して1時間、5Vの電圧を印加し、その後電極間を1秒間短絡してから該電極間を開放した状態における電圧の時間変化を示している。なお図25におけるグラフでは、電極間を開放状態としてからの残留DCの時間変化について示している。10

**【0057】**

なお残留DCとは、液晶層に電圧を印加することに伴い、電極間に滞留する電荷に起因した電圧のことをいう。この電圧によって、液晶層に電圧を印加する期間では、本来印加した電圧とは別に余分な電圧が電極間に印加されることになる。また液晶層に電圧を印加しない期間であっても、液晶層に滞留する電荷によって、電極間に電圧が残ることになる。なお液晶材料を電極で挟持する構成において電極上に配向膜を形成する場合、電極間とは配向膜間のことをいう。20

**【0058】**

図25に示すグラフでは、誘電率の異方性を2以上5以下とする液晶層の一例として、誘電率の異方性が3.8の液晶層を示し、比較例として誘電率の異方性が5.2、及び9.9の液晶層を併せて示している。各液晶層の液晶材料としては、図1で用いた液晶材料と同じである。

**【0059】**

図25に示す誘電率の異方性が3.8のグラフでは、電極間を開放状態直後に電圧の上昇が見られるものの、時間の経過に伴い、液晶層に含まれる不純物に起因して残留する電圧が減少することがわかる。一方で、誘電率の異方性が5.2、9.9のグラフでは、電極間を開放状態直後に電圧の上昇が非常に大きく、時間の経過に伴い、液晶層に含まれる不純物に起因して残留する電圧が減少するものの、時間の経過を経ても残ることがわかる。30

**【0060】**

図25に示す誘電率の異方性の異なるグラフを比較すると、誘電率の異方性が大きい液晶層のほうが、電極間を開放状態とした直後の電圧が大きいことがわかる。この液晶材料による電圧の差は、誘電率の異方性が大きいことで、液晶層に含まれる不純物の割合が大きくなることに起因する。そのため、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を2以上5以下とする構成の方が、電極間を開放後の残留DCの影響を低減できる。

**【0061】**

次いで、図28に液晶層の誘電率の異方性の異なる液晶層( $\epsilon_{parallel} = 3.8, 5.2, 9.9$ )について、30における電圧保持率(Voltage Holding Ratio: VHR)の時間変化のグラフを示す。図28に示すグラフは、液晶層を挟持する電極に対して電圧を印加し、開放後の電圧変化の様子を測定している。測定の結果、抵抗率の増加に伴って電圧保持率が増加することが分かった。液晶層に電圧を印加しない期間であっても、階調値のずれを抑えるためには、電圧保持率が大きいことが好ましい。40

**【0062】**

次いで図2乃至図6では、図1で説明した液晶層の誘電率の異方性を2以上5以下することにより、画素に書き込まれる電圧の変化に応じた階調数のずれを許容できる範囲に収めることができる構成について説明をする。

**【0063】**1020304050

まず図2では、後に説明する図3乃至図6において液晶層の具体例を説明するための液晶層の特性について説明する。

【0064】

図2(A)は、液晶層に用いるTNモードの電圧-透過率についてのグラフである。

【0065】

図2(A)に示すグラフは、所謂ノーマリーホワイト液晶素子のカーブを示すものである。液晶層は、液晶層を挟持する電極に印加される電圧に応じた電界により、液晶層を構成する液晶分子の配向の様子が変化し、偏向された光の透過量を制御する。図2(A)において、電圧 $V_{max}$ は、液晶層を通過する光の透過率を0とするための電圧である。また電圧 $V_{min}$ は、液晶層を通過する光の透過率を最大にするための電圧である。また電圧 $V_{mid}$ は、液晶層を通過する光の透過率を半分(50%)とするための電圧である。10

【0066】

また図2(B)に示すグラフは、液晶層に印加する電圧と、階調についてのグラフである。図2(B)で、例えば白か黒の画像を表示する場合は、電圧 $V_{max}$ 又は $V_{min}$ を印加することで、光の透過率が変化するため、階調値も $G_{max}$ と0と切り替えて表示を行うことができる。

【0067】

また図2(B)で、色の濃淡を表すために多階調で画像を表示する場合は、電圧 $V_{max}$ 、 $V_{mid}$ 、 $V_{min}$ といった複数の電圧を印加することで、光の透過率が変化し、階調値も $G_{max}$ 、 $G_{mid}$ 、0と切り替えて表示を行うことができる。つまりさらに多くの階調を表示するには、電圧 $V_{max}$ と電圧 $V_{min}$ との間で複数の電圧レベルを設定し、その電圧レベルに応じて透過率が変化することを利用して、複数の階調値を表示可能な液晶表示装置を実現している。20

【0068】

この場合、液晶層に印加する電圧値が変化しなければ、光の透過率も変化しないため、所望の階調が得られることになる。一方で、アクティブマトリクス型の液晶表示装置における、画素の液晶層では該液晶層を流れる電流によって、液晶層に印加する電圧値が経時的に変化する。具体的には、一定期間経過することで、電圧値がVだけ変化すると、階調値もGだけ変化することになる。一旦画素に書き込んだ電圧値の変化が、同一静止画像における階調値のずれとして許容できる範囲よりも大きくなると、視認者がフリッカーを知覚してしまい、結果として表示品位の低下を招くこととなる。30

【0069】

次いで、図2(C)には、液晶層を挟持する電極についての断面模式図である。図2(C)では、図2(A)で説明した電圧 $V_{min}$ とする際の液晶層の配向の様子(初期配向状態)、及び電圧 $V_{max}$ とする際の液晶層の配向の様子(飽和配向状態)を表している。

【0070】

なお初期配向状態は、電圧が印加されていない状態での液晶分子の状態を表すものであり、TN液晶でいえば、電極間で90°ねじれた関係の液晶の状態となる。また飽和配向状態は、電圧が印加されることで液晶分子が傾伏または立ち上がりの挙動がこれ以上電圧を印加してもほとんど挙動しない限界の状態である。40

【0071】

図2(C)では、第1の電極11、第2の電極12、配向膜13、配向膜14、及び液晶分子15の断面模式図を示している。なお第1の電極11は、画素電極に相当する電極である。第2の電極12は、対向電極に相当する電極である。

【0072】

また初期配向状態の誘電率を $\epsilon_1$ 、飽和配向状態の誘電率を $\epsilon_2$ とする。初期配向状態の誘電率 $\epsilon_1$ と飽和配向状態の誘電率 $\epsilon_2$ の差が、上述した誘電率の異方性(△)として表すことができる。

【0073】

また図3は、図2(C)で示した液晶層を挟持する電極に電圧 $V_{mid}$ を印加した場合に50

おける透過率の変化を観察するための構成の模式図である。

**【0074】**

図3では、図2(A)で説明した電圧Vmidとする際の液晶層の配向の様子(中間配向状態)を表している。また図3では、図2(C)で説明した第1の電極11、第2の電極12、配向膜13、配向膜14及び液晶分子15に加えて、偏光板21、偏光板22、光検出器23を示している。また、図3中、矢印は光を表しており、矢印24は液晶層に入射する光、矢印25は液晶層を透過する光を表している。なお矢印24による光は、液晶表示装置におけるバックライトに相当する光である。なお図3に示す、第1の電極11、第2の電極12、配向膜13、配向膜14、液晶分子15、偏光板21及び偏光板22を含む構成を液晶素子ということもある。

10

**【0075】**

また図3における各構成の詳細は以下の通りである。第1の電極11及び第2の電極12は、インジウムスズ酸化物(ITO)を110nmの膜厚として設けている。配向膜13及び配向膜14は、ポリイミド膜(日産化学工業株式会社製SE-7492)を70nmの膜厚として設けている。液晶分子15としては、2種類の誘電率の異なるTNモードの液晶材料(メルク製ZLI4792、メルク製MLC7030)を設けている。配向膜13と配向膜14の間のセルギャップの距離は、4μmとしている。また液晶層に電圧を印加して光の透過率を制御することで表示する階調数は、256階調として測定をおこなっている。

20

**【0076】**

図4(A)は、図1で説明した誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子に対して電圧を印加した際の透過率の時間変化について示したものである。第1の電極11には、フレーム周波数として1Hzの駆動電圧波形(図4(A)中、上側の矩形波)により電圧を印加する。第2の電極12には、0Vの電圧を印加する。そして液晶層に電圧Vmidとなる電圧+2.5Vまたは-2.5Vを交互に印加する場合の、透過率の時間変化(図4(A)中、下側の鋸波形)について表したものである。

30

**【0077】**

図4(B)に示す図は、図4(A)と同様にして得られる、誘電率の異方性が3.8のTNモードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化(図4(B)中、上側の鋸波形)について示したものである。また図4(B)に示す図は、図4(A)と同様にして得られる、誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化(図4(B)中、下側の鋸波形)について示したものである。

**【0078】**

誘電率の異方性が3.8のTNモードの液晶層を有する液晶素子において、階調数のずれが最大で1.1階調分(透過率:0.35%)のずれであるのに対して、誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子は、階調数のずれが最大で1.7階調(透過率:0.43%)のずれであると見積もられる。

40

**【0079】**

図4(B)に示す鋸波形は、上述した液晶層に含まれる不純物に起因する残留DCによるものである。従って、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を2以上5以下とする構成の方が、残留DCによる透過率の揺らぎを低減することができる。

40

**【0080】**

つまり、誘電率の異方性は、本発明の一態様の範囲に入る、誘電率の異方性が3.8の方が階調数のずれを低減できることがわかる。

**【0081】**

また別の例として、図5(A)は、図1で説明した誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化について示したものである。第1の電極11には、フレーム周波数として0.2Hzの駆動電圧波形(

50

図5(A)中、上側の矩形波)により電圧を印加する。第2の電極12には、0Vの電圧を印加する。そして液晶層に電圧Vmidとなる電圧+2.5Vまたは-2.5Vを交互に印加する場合の、透過率の時間変化(図5(A)中、下側の鋸波形)について表したものである。

#### 【0082】

図5(B)に示す図は、図5(A)と同様にして得られる、誘電率の異方性が3.8のTNモードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化(図5(B)中、上側の鋸波形)について示したものである。また図5(B)に示す図は、図5(A)と同様にして得られる、誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子に対して、電圧を印加した際の透過率の時間変化(図5(B)中、下側の鋸波形)について示したものである。  
10

#### 【0083】

誘電率の異方性が3.8のTNモードの液晶層を有する液晶素子において、階調数のずれが最大で2.2階調分(透過率:0.7%)のずれであるのに対して、誘電率の異方性が5.2のTNモードの液晶層を有する液晶素子は、階調数のずれが最大で3.4階調(透過率:0.89%)のずれであると見積もられる。

#### 【0084】

図5(B)に示す鋸波形は、上述した液晶層に含まれる不純物に起因する残留DCによるものである。従って、図4(B)と同様に、液晶層に含まれる不純物の割合の少ない、本発明の一態様における誘電率の異方性の取りうる範囲を2以上5以下とする構成の方が、  
20 残留DCによる透過率の揺らぎを低減することができる。

#### 【0085】

つまり、誘電率の異方性は、本発明の一態様の範囲に入る、誘電率の異方性が3.8の方が階調数のずれを低減できることがわかる。また3階調を超えるずれは上述したようにフリッカーとして視認されるため、誘電率の異方性が、本発明の一態様における誘電率の異方性の取りうる範囲である2以上5以下から外れる範囲とする場合に、所望の効果が得られないことがわかる。

#### 【0086】

なお図4及び図5において、フレーム周波数の一例として、1Hzの場合と、0.2Hzの場合を説明したが、他の周波数とすることもできる。フレーム周波数は、液晶モード及び/または液晶層に用いる材料に応じて適宜設定すればよい。  
30

#### 【0087】

また図6には、図4及び図5で説明したフレーム周波数、誘電率の異方性、及び階調値のずれ量についてまとめて示したものである。図6より、誘電率の異方性が3.8の場合、階調値のずれ量が3階調分以下に抑えられているのに対し、誘電率の異方性が5.2の場合、階調値のずれ量がフレーム周波数が1Hzでは3階調分以下に抑えられているものの、0.2Hzでは3階調分を越える値になることがわかる。

#### 【0088】

図6に示す通り、本発明の一態様における誘電率の異方性の取りうる範囲を2以上5以下とすることで、一旦画素に書き込んだ電圧の変化に起因する、階調値のずれを3以下とすることができる。そのため、リフレッシュレートを低減した場合のフリッカーを抑制することができ、表示品位の向上を図ることができる。  
40

#### 【0089】

あるいは、画素に書き込んだ電圧の変化に起因する階調値のずれの、他の一因として、配向膜と液晶層の電気的特性の違いにより生じる電荷の蓄積が挙げられる。リーク電流は、配向膜及び液晶層を介して流れる。そのため、配向膜に流れるリーク電流の電流密度と、液晶層に流れるリーク電流の電流密度とは、同じ値になる。しかし、配向膜と液晶層とは、誘電率と抵抗率の積に比例する緩和時間に差がある。よって、液晶層にリーク電流が流れると、配向膜と液晶層の界面近傍に電荷が蓄積し、当該界面近傍に残留DCが発生する。  
50

## 【0090】

Maxwell - Wagner の多層誘電体の理論により導かれる式(1)を満たすことで、配向膜と液晶層の界面近傍に蓄積する電荷を抑制し、残留DCを低減することができる。なお式(1)中、 $\epsilon_{LC}$  は液晶層の誘電率、 $\rho_{LC}$  は液晶層の抵抗率、 $\epsilon_{AL}$  は配向膜の誘電率、 $\rho_{AL}$  は配向膜の抵抗率を表している。

## 【0091】

## 【数1】

$$\epsilon_{LC} \cdot \rho_{LC} = \epsilon_{AL} \cdot \rho_{AL} \quad (1)$$

10

## 【0092】

式(1)の条件に近づけるためには、液晶層の抵抗率及び配向膜の抵抗率の双方をできるだけ近づけることが好ましい。配向膜の抵抗率は液晶層の抵抗率に比べて大きいため、液晶層と配向膜の抵抗率を近づけるためには、液晶層の抵抗率を上げるか、配向膜の抵抗率を下げるかであるが、上述したように液晶層の抵抗率を上げることが好ましい。

## 【0093】

具体的に、誘電率の異方性の取りうる範囲を2以上5以下とした液晶層として、誘電率の異方性が3.8のTNモードの液晶層を用い、異なる物性値の配向膜を用いて残留DCの違いを測定した。この測定結果を図29に示す。図29は、抵抗率が $4 \times 10^{-5}$ ( $\Omega \cdot cm$ )の配向膜を配向膜Aとし、抵抗率が $2 \times 10^{-4}$ ( $\Omega \cdot cm$ )の配向膜を配向膜Bとして、横軸に時間、縦軸に残留DCによる電圧値としたグラフである。

20

## 【0094】

また図30には、誘電率の異方性が3.8のTNモードの液晶層を用い、配向膜Aと配向膜Bによる、液晶表示装置の電圧保持率の変化についてのグラフを示す。

## 【0095】

図29からわかるように、配向膜の抵抗率を下げることで、残留DCを抑制できることができた。しかし図30に示すように、液晶層及び配向膜の双方の抵抗率の減少によりリーク電流が増加し、電圧保持率が低下することも確認できた。

## 【0096】

本実施の形態の構成のようにリフレッシュレートを低減して駆動する場合には、配向膜及び液晶層の双方の抵抗率を増加させて、双方の抵抗率を近づけることが好ましいことが確認できた。

30

## 【0097】

以上の結果を踏まえると、誘電率の異方性の取りうる範囲を2以上5以下とした液晶層を用いること、液晶層の電圧保持率の高い材料を用いること、配向膜と液晶層の抵抗率を増加させ且つ双方を近づけることで残留DCを抑えること、がより好ましい。

## 【0098】

## (実施の形態2)

本実施の形態では、実施の形態1に示した液晶層を備えた液晶表示装置の一例について、図7及び図8を参照しながら説明する。

40

## 【0099】

具体的には、画素を選択するG信号を60Hz以上の頻度で出力する第1のモードと、1Hz以下の頻度、好ましくは0.2Hz以下の頻度で出力する第2のモードを備える液晶表示装置について説明する。

## 【0100】

図7は、本発明の一態様の表示機能を有する液晶表示装置の構成を説明するブロック図である。

## 【0101】

図8は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明するブロック図及び回路図である。

50

**【0102】****<1. 液晶表示装置の構成>**

本実施の形態で、図7に例示して説明する表示機能を有する液晶表示装置600は、入力される第1の駆動信号(S信号ともいう)633\_Sを保持し、S信号633\_Sに応じて画像を表示する表示素子635を含む画素回路634を有する画素部631と、S信号633\_Sを画素回路634に出力する第1の駆動回路(S駆動回路ともいう)633と、画素回路634を選択する第2の駆動信号(G信号ともいう)632\_Gを画素回路634に出力する第2の駆動回路(G駆動回路ともいう)632と、を有する。

**【0103】**

そして、G駆動回路632は、G信号632\_Gを画素に1秒間に30回以上の頻度、好ましくは1秒間に60回以上960回未満の頻度で出力する第1のモードと、1日に1回以上1秒間に0.1回未満の頻度、好ましくは1時間に1回以上1秒間に1回未満の頻度で出力する第2のモードを備える。10

**【0104】**

なお、G駆動回路632は、入力されるモード切り替え信号に応じて第1のモードと第2のモードとを切り替える。

**【0105】**

また、画素回路634は画素631\_pに設けられ、画素631\_pは画素部631に複数設けられ、画素部631は表示部630に設けられている。

**【0106】**

表示機能を有する液晶表示装置600は演算装置620を備える。演算装置620は一次制御信号625\_Cと一次画像信号625\_Vを出力する。20

**【0107】**

液晶表示装置600は制御部610を備え、制御部610はS駆動回路633とG駆動回路632を制御する。

**【0108】**

表示素子635に液晶素子を適用する場合、光供給部650を表示部630に設ける。光供給部650は液晶素子が設けられた画素部631に光を供給し、バックライトとして機能する。

**【0109】**

表示機能を有する液晶表示装置600は、画素部631に設けられた複数の画素回路634から一を選択する頻度を、G駆動回路632が出力するG信号632\_Gを用いて変えることができる。その結果、液晶表示装置600を使用する者へ与えうる目の疲労が低減された表示機能を有する液晶表示装置を提供することができる。30

**【0110】**

以下に、本発明の一態様の表示機能を有する液晶表示装置を構成する個々の要素について説明する。

**【0111】****<2. 演算装置>**

演算装置620は、一次画像信号625\_V及び一次制御信号625\_Cを生成する。40

**【0112】**

また、演算装置620が、モード切り替え信号を含む一次制御信号625\_Cを生成する。

**【0113】**

例えば入力手段500から入力される画像切り替え信号500\_Cに応じて、演算装置620がモード切り替え信号を含む一次制御信号625\_Cを出力して良い。

**【0114】**

第2のモードのG駆動回路632に、制御部610を介して、画像切り替え信号500\_Cが、入力手段500から入力されると、G駆動回路632は第2のモードから第1のモードに切り替わり、G信号を1回以上出し、その後第2のモードに切り替わる。50

**【 0 1 1 5 】**

例えば、入力手段 5 0 0 がページめくり動作を検知した場合、入力手段 5 0 0 は画像切り替え信号 5 0 0 \_ C を演算装置 6 2 0 に出力する。

**【 0 1 1 6 】**

演算装置 6 2 0 は、ページめくり動作信号を含む一次画像信号 6 2 5 \_ V を生成し、画像切り替え信号 5 0 0 \_ C を含む一次制御信号 6 2 5 \_ C と共に当該一次画像信号 6 2 5 \_ V を出力する。

**【 0 1 1 7 】**

制御部 6 1 0 は、画像切り替え信号 5 0 0 \_ C を G 駆動回路 6 3 2 に出力し、ページめくり動作信号を含む二次画像信号 6 1 5 \_ V を S 駆動回路 6 3 3 に出力する。 10

**【 0 1 1 8 】**

G 駆動回路 6 3 2 は第 2 のモードから第 1 のモードに切り替わり、G 信号 6 3 2 \_ G を観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで、信号を出力する。

**【 0 1 1 9 】**

一方、S 駆動回路 6 3 3 は、ページめくり動作信号を含む二次画像信号 6 1 5 \_ V から生成した S 信号 6 3 3 \_ S を画素回路 6 3 4 に出力する。

**【 0 1 2 0 】**

これにより、画素 6 3 1 p は、ページめくり動作信号を含む二次画像信号 6 1 5 \_ V が与えられることで、ページめくり動作を含む多数のフレーム画像を短時間に表示できるため 20 、なめらかなページめくり動作を表示できる。

**【 0 1 2 1 】**

また、演算装置 6 2 0 が表示部 6 3 0 に出力する一次画像信号 6 2 5 \_ V が動画像か静止画像かを判別し、一次画像信号 6 2 5 \_ V が動画像である場合に、第 1 のモードを選択する切り替え信号を、静止画像である場合は第 2 のモードを選択する切り替え信号を、当該演算装置 6 2 0 が出力する構成としてもよい。

**【 0 1 2 2 】**

なお、動画像か静止画像かを判別する方法としては、一次画像信号 6 2 5 \_ V に含まれる一のフレームとその前後のフレームの信号の差分が、あらかじめ定められた差分より大きいときに動画像と、それ以下のときに静止画像と、判別すればよい。 30

**【 0 1 2 3 】**

また、第 2 のモードから第 1 のモードに切り替わったとき、G 信号 6 3 2 \_ G を 1 回以上の所定の回数出力し、その後第 2 のモードに切り替わる構成としてもよい。

**【 0 1 2 4 】**

< 3 . 制御部 >

制御部 6 1 0 は、一次画像信号 6 2 5 \_ V から生成した二次画像信号 6 1 5 \_ V を出力する（図 7 参照）。なお、一次画像信号 6 2 5 \_ V を表示部 6 3 0 に直接出力する構成としても良い。

**【 0 1 2 5 】**

制御部 6 1 0 は、垂直同期信号、水平同期信号などの同期信号を含む一次制御信号 6 2 5 \_ C を用いて、スタートパルス信号 S P 、ラッチ信号 L P 、パルス幅制御信号 P W C などの二次制御信号 6 1 5 \_ C を生成し、表示部 6 3 0 に供給する機能を有する。なお、二次制御信号 6 1 5 \_ C には、クロック信号 C K なども含まれる。 40

**【 0 1 2 6 】**

また、反転制御回路を制御部 6 1 0 に設け、制御部 6 1 0 が、反転制御回路が通知するタイミングに従って、二次画像信号 6 1 5 \_ V の極性を反転させる機能を備える構成とすることもできる。具体的に、二次画像信号 6 1 5 \_ V の極性の反転は、制御部 6 1 0 において行われてもよいし、制御部 6 1 0 からの命令に従って、表示部 6 3 0 内で行われてもよい。

**【 0 1 2 7 】**

10

20

30

40

50

反転制御回路は、二次画像信号 615\_V の極性を反転させるタイミングを、同期信号を用いて定める機能を有する。例示する反転制御回路は、カウンタと、信号生成回路とを有する。

#### 【0128】

カウンタは、水平同期信号のパルスを用いてフレーム期間の数を数える機能を有する。

#### 【0129】

信号生成回路は、カウンタにおいて得られたフレーム期間の数の情報を用いて、連続する複数フレーム期間ごとに二次画像信号 615\_V の極性を反転させるべく、二次画像信号 615\_V の極性を反転させるタイミングを、制御部 610 に通知する機能を有する。

#### 【0130】

<4. 表示部>

表示部 630 は、各画素に表示素子 635 を有する画素部 631 と、S 駆動回路 633、G 駆動回路 632 などの駆動回路を有する。画素部 631 は、表示素子 635 が設けられた画素 631\_p を、複数有する（図 7 参照）。

#### 【0131】

表示部 630 に入力される二次画像信号 615\_V は、S 駆動回路 633 に与えられる。また、電源電位、二次制御信号 615\_C は、S 駆動回路 633 及び G 駆動回路 632 に与えられる。

#### 【0132】

なお、二次制御信号 615\_C には、S 駆動回路 633 の動作を制御する S 駆動回路用のスタートパルス信号 S\_P、S 駆動回路用のクロック信号 C\_K、ラッチ信号 L\_P、G 駆動回路 632 の動作を制御する G 駆動回路用のスタートパルス信号 S\_P、G 駆動回路用のクロック信号 C\_K、パルス幅制御信号 P\_W\_C などが含まれる。

#### 【0133】

表示部 630 の構成の一例を図 8 (A) に示す。

#### 【0134】

図 8 (A) に示す表示部 630 には、画素部 631 に、複数の画素 631\_p と、画素 631\_p を行毎に選択するための複数の走査線 G と、選択された画素 631\_p に二次画像信号 615\_V から生成された S 信号 633\_S を供給するための複数の信号線 S とが設けられている。

#### 【0135】

走査線 G への G 信号 632\_G の入力は、G 駆動回路 632 により制御されている。信号線 S への S 信号 633\_S の入力は、S 駆動回路 633 により制御されている。複数の画素 631\_p は、走査線 G の少なくとも一つと、信号線 S の少なくとも一つとに、それぞれ接続されている。

#### 【0136】

なお、画素部 631 に設けられる配線の種類及びその数は、画素 631\_p の構成、数及び配置によって決めることができる。具体的に、図 8 (A) に示す画素部 631 の場合、x 列 × y 行の画素 631\_p がマトリクス状に配置されており、信号線 S\_1 乃至信号線 S\_x、走査線 G\_1 乃至走査線 G\_y が、画素部 631 内に配置されている場合を例示している。

#### 【0137】

<4-1. 画素>

各画素 631\_p は、表示素子 635 と、当該表示素子 635 を含む画素回路 634 を有する。

#### 【0138】

<4-2. 画素回路>

本実施の形態では、画素回路 634 の一例として、液晶素子 635\_LC を表示素子 635 に適用する構成を図 8 (B) に示す。

#### 【0139】

画素回路 634 は、液晶素子 635\_LC への S 信号 633\_S の供給を制御するトランジ

10

20

30

40

50

スタ 6 3 4 t を有する。トランジスタ 6 3 4 t と表示素子 6 3 5 の接続関係の一例について説明する。

**【 0 1 4 0 】**

トランジスタ 6 3 4 t のゲートが、走査線 G 1 から走査線 G y のいずれか 1 つに接続されている。トランジスタ 6 3 4 t のソース及びドレインの一方は、信号線 S 1 から信号線 S x のいずれか 1 つに接続され、トランジスタ 6 3 4 t のソース及びドレインの他方は、表示素子 6 3 5 の第 1 電極に接続されている。

**【 0 1 4 1 】**

なお、画素 6 3 1 p は、必要に応じて液晶素子 6 3 5 L C の第 1 電極と第 2 電極間の電圧を保持するための容量素子 6 3 4 c の他、トランジスタ、ダイオード、抵抗素子、容量素子、インダクタなどのその他の回路素子を有していても良い。

10

**【 0 1 4 2 】**

図 8 ( B ) に例示する画素 6 3 1 p は、S 信号 6 3 3 \_ S の画素 6 3 1 p への入力を制御するスイッチング素子として、一のトランジスタ 6 3 4 t を用いる。ただし、一のスイッチング素子として機能する、複数のトランジスタを画素 6 3 1 p に用いていてもよい。複数のトランジスタが一のスイッチング素子として機能する場合、上記複数のトランジスタは並列に接続されていてもよいし、直列に接続されていてもよいし、直列と並列が組み合わされて接続されていてもよい。

**【 0 1 4 3 】**

なお、画素回路 6 3 4 の容量は適宜調整すればよい。例えば、後述する第 2 のモードにおいて、S 信号 6 3 3 \_ S を比較的長い期間（具体的には、1 / 6 0 s e c 以上）保持する場合には、容量素子 6 3 4 c を設ける。また、容量素子 6 3 4 c 以外の構成を用いて、画素回路 6 3 4 の容量を調節してもよい。例えば、液晶素子 6 3 5 L C の第 1 の電極と第 2 の電極を重ねて設ける構成により、実質的に容量素子を形成してもよい。

20

**【 0 1 4 4 】**

なお、画素回路 6 3 4 は、表示素子 6 3 5 の種類、または駆動方法に応じた構成を選択して用いることができる。

**【 0 1 4 5 】**

< 4 - 2 a . 表示素子 >

液晶素子 6 3 5 L C は、第 1 電極及び第 2 電極並びに第 1 電極と第 2 電極の間に電圧が印加される液晶材料を含んだ液晶層を有している。液晶素子 6 3 5 L C は、第 1 電極と第 2 電極の間に与えられる電圧の値に従って、液晶分子の配向が変化して、透過率が変化する。よって、表示素子 6 3 5 は、S 信号 6 3 3 \_ S の電位によってその透過率が制御されることで、階調を表示することができる。

30

**【 0 1 4 6 】**

< 4 - 2 b . トランジスタ >

トランジスタ 6 3 4 t は、表示素子 6 3 5 の第 1 電極に、信号線 S の電位を与えるか否かを制御する。表示素子 6 3 5 の第 2 電極には、所定の基準電位 V c o m が与えられている。

**【 0 1 4 7 】**

40

なお、本発明の一態様の液晶表示装置に好適なトランジスタとして酸化物半導体を用いたトランジスタを適用することができる。酸化物半導体を用いたトランジスタの詳細については、実施の形態 8 、 9 を参照することができる。

**【 0 1 4 8 】**

< 5 . 光供給部 >

光供給部 6 5 0 には、複数の光源が設けられている。制御部 6 1 0 は、光供給部 6 5 0 が有する光源の駆動を制御する。

**【 0 1 4 9 】**

光供給部 6 5 0 の光源としては、冷陰極蛍光ランプ、発光ダイオード ( L E D ) 、電場を加えることでルミネッセンス ( E l e c t r o l u m i n e s c e n c e ) が発生する O

50

L E D 素子などを用いることができる。

**【 0 1 5 0 】**

特に、光源が発する青色の光の強度を他の色の光の強度より弱めた構成が好ましい。光源が発する光に含まれる青色を呈する光は、眼の角膜や水晶体で吸収されずに、網膜まで到達する。したがって光源が発する青色の光の強度を他の色の光の強度より弱めた構成とすることで、長期的な網膜への影響（例えば、加齢黄斑変性など）や、夜中まで青色の光に暴露された際の概日リズム（サークルディアン・リズム：C i r c a d i a n r h y t h m）への悪影響などを低減できる。また、光源が発する光は、4 2 0 n mより長い波長、好ましくは4 4 0 n mより長い波長を有することが好ましい。

**【 0 1 5 1 】**

図24に、好ましいバックライトからの発光のスペクトルを示す。ここで図24には、バックライトの光源として、R（赤色）、G（緑色）、B（青色）の3色のL E D（L i g h t E m i t t i n g D i o d e）を用いた場合の、各L E Dからの発光のスペクトルの例を示している。図24では、4 2 0 n m以下の範囲で、放射照度がほとんど観測されていない。このような光源をバックライトとして用いた表示部は、使用者の目の疲労を低減できる。

**【 0 1 5 2 】**

これにより、短波長の光の輝度を低減することにより、使用者の目の疲労や網膜の損傷を抑制することができ、使用者の健康が害されることを抑制することができる。

**【 0 1 5 3 】**

< 6 . 入力手段 >

入力手段5 0 0としては、タッチパネル、タッチパッド、マウス、ジョイスティック、トラックボール、データグローブ、撮像装置などを用いることができる。演算装置6 2 0は、入力手段5 0 0から入力される電気信号と表示部の座標を関連づけることができる。これにより、使用者が表示部に表示される情報を処理するための命令を入力することができる。

**【 0 1 5 4 】**

使用者が入力手段5 0 0から入力する情報としては、例えば表示部に表示される画像の表示位置を変えるためにドラッグする命令、表示されている画像を送り次の画像を表示するためにスワイプする命令、巻物状の画像を順に送るためにスクロールする命令、特定の画像を選択する命令、画像を表示する大きさを変化するためにピンチする命令の他、手書き文字入力する命令などを挙げることができる。

**【 0 1 5 5 】**

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

**【 0 1 5 6 】**

( 実施の形態 3 )

本実施の形態では、実施の形態2に示した液晶表示装置（表示装置ともよぶ）の駆動方法の一例について、図8乃至図10を参照しながら説明する。

**【 0 1 5 7 】**

図8は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成を説明するプロック図及び回路図である。

**【 0 1 5 8 】**

図9は、本発明の一態様の表示機能を有する液晶表示装置の表示部の構成の変形例を説明するプロック図である。

**【 0 1 5 9 】**

図10は、本発明の一態様の表示機能を有する液晶表示装置を説明する回路図である。

< 1 . S 信号の画素部への書き込み方法 >

図8（A）または図9に例示する画素部6 3 1に、S信号6 3 3 \_ Sを書き込む方法の一例を説明する。具体的には、S信号6 3 3 \_ Sを、画素部6 3 1の、図8（B）に例示す

10

20

30

40

50

る画素回路を備える画素 631p のそれぞれに書き込む方法を説明する。

**【0160】**

<画素部への信号の書き込み>

第1フレーム期間において、走査線 G1 にパルスを有する G 信号 632\_G が入力されることで、走査線 G1 が選択される。選択された走査線 G1 に接続された複数の各画素 631p において、トランジスタ 634t が導通状態になる。

**【0161】**

トランジスタ 634t が導通状態の時（1ライン期間）に、信号線 S1 から信号線 Sx に二次画像信号 615\_V から生成した S 信号 633\_S の電位が与えられる。そして、導通状態のトランジスタ 634t を介して、S 信号 633\_S の電位に応じた電荷が容量素子 634c に蓄積され、S 信号 633\_S の電位が液晶素子 635LC の第1電極に与えられる。10

**【0162】**

第1フレーム期間の走査線 G1 が選択されている期間において、正の極性の S 信号 633\_S が全ての信号線 S1 乃至信号線 Sx に、順に入力される。走査線 G1 と、信号線 S1 乃至信号線 Sx とにそれぞれ接続された画素 631p 内の第1電極 (G1S1) 乃至第1電極 (G1Sx) には、正の極性の S 信号 633\_S が与えられる。これにより、液晶素子 635LC の透過率が、S 信号 633\_S の電位によって制御され、各画素が階調を表示する。

**【0163】**

同様にして、走査線 G2 から走査線 Gy が順に選択され、走査線 G1 が選択されていた期間と同様の動作が、走査線 G2 から走査線 Gy の各走査線に接続された画素 631p において順次繰り返される。上記動作により、画素部 631 において、第1フレームの画像を表示することができる。20

**【0164】**

なお、本発明の一態様では、必ずしも走査線 G1 乃至走査線 Gy を順に選択する必要はない。

**【0165】**

なお、S 駆動回路 633 から信号線 S1 乃至信号線 Sx に、S 信号 633\_S を順に入力する点順次駆動を用いること、一斉に S 信号 633\_S を入力する線順次駆動を用いることができる。或いは、複数の信号線 S ごとに順に、S 信号 633\_S を入力する駆動方法を用いていても良い。30

**【0166】**

また、プログレッシブ方式を用いた走査線 G の選択方法に限らず、インターレース方式を用いて走査線 G の選択を行うようにしても良い。

**【0167】**

また、任意の一フレーム期間において、全ての信号線に入力される S 信号 633\_S の極性が同一であっても、任意の一フレーム期間において、一の信号線ごとに、画素に入力される S 信号 633\_S の極性が反転していても良い。

**【0168】**

<複数の領域に分割された画素部への信号の書き込み>

また、表示部 630 の構成の変形例を図 9 に示す。

**【0169】**

図 9 に示す表示部 630 には、複数の領域に分割された画素部 631（具体的には第1領域 631a、第2領域 631b、第3領域 631c）に、複数の画素 631p と、画素 631p を行毎に選択するための複数の走査線 G と、選択された画素 631p に S 信号 633\_S を供給するための複数の信号線 S とが設けられている。40

**【0170】**

それぞれの領域に設けられた走査線 G への G 信号 632\_G の入力は、それぞれの G 駆動回路 632 により制御されている。信号線 S への S 信号 633\_S の入力は、S 駆動回路

10

20

30

40

50

633により制御されている。複数の画素631pは、走査線Gの少なくとも一つと、信号線Sの少なくとも一つとに、それぞれ接続されている。

#### 【0171】

このような構成とすることで、画素部631を分割して駆動することができる。

#### 【0172】

例えば、入力手段500としてタッチパネルから情報を入力する際に、当該情報が入力される領域を特定する座標を取得し、その座標に対応する領域を駆動するG駆動回路632のみを第1のモードとし、他の領域を第2のモードとしてもよい。この動作により、タッチパネルから情報が入力されなかった領域、すなわち表示画像を書き換える必要がない領域のG駆動回路の動作を停止することができる。

10

#### 【0173】

##### <2. 第1のモードと第2のモードのG駆動回路>

G駆動回路632が出力するG信号632\_Gが入力された画素回路634に、S信号633\_Sが入力される。G信号632\_Gが入力されない期間、画素回路634は、S信号633\_Sの電位を保持する。言い換えると、画素回路634は、S信号633\_Sの電位が書き込まれた状態を保持する。

#### 【0174】

表示データが書き込まれた画素回路634は、S信号633\_Sに応じた表示状態を維持する。なお、表示状態を維持するとは、表示状態の変化が一定の範囲より大きくならないように保持することをいう。上記一定の範囲は、適宜設定される範囲であり、例えば使用者が表示画像を閲覧する場合に、同じ表示画像であると認識できる表示状態の範囲に設定することが好ましい。

20

#### 【0175】

G駆動回路632は第1のモードと第2のモードを備える。

#### 【0176】

##### <2-1. 第1のモード>

G駆動回路632の第1のモードは、G信号632\_Gを、画素に1秒間に30回以上好ましくは1秒間に60回以上960回未満の頻度で出力する。

#### 【0177】

第1のモードのG駆動回路632は、観察者が信号の書き換え動作毎に変化する画像の変化を識別できない程度の速さで、信号を書き換える。その結果、動画像をなめらかに表示することができる。

30

#### 【0178】

##### <2-2. 第2のモード>

G駆動回路632の第2のモードは、G信号632\_Gを、画素に1日に1回以上1秒間に0.1回未満、好ましくは1時間に1回以上1秒間に1回未満の頻度で出力する。

#### 【0179】

G信号632\_Gが入力されない期間、画素回路634は、S信号633\_Sを保持し、その電位に応じた表示状態を引き続き維持する。

#### 【0180】

40

これにより、第2のモードでは、画素の表示の書き換えに伴うチラつき（フリッカーともいう）がない表示をすることができる。

#### 【0181】

その結果、当該表示機能を有する液晶表示装置の使用者の目の疲労を低減できる。

#### 【0182】

なお、G駆動回路632が消費する電力は、G駆動回路632が動作しない期間、低減される。

#### 【0183】

なお、第2のモードを有するG駆動回路632を用いて駆動する画素回路は、S信号633\_Sを長い期間保持する構成が好ましい。例えば、トランジスタ634tのリーク電流

50

は、オフ状態において小さいものほど好ましい。

【0184】

オフ状態においてリーク電流が小さいトランジスタ634tの構成の一例について、実施の形態8、9を参照することができる。

【0185】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせができる。

【0186】

(実施の形態4)

本実施の形態では、実施の形態2に示した液晶表示装置の駆動方法の一例について、図10乃至図12を参照しながら説明する。

【0187】

図10は、本発明の一態様の表示機能を有する液晶表示装置を説明する回路図である。

【0188】

図11は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明する図である。

【0189】

図12は、本発明の一態様の表示機能を有する液晶表示装置のソースライン反転駆動及びドット反転駆動を説明するタイミングチャートである。

【0190】

<1. オーバードライブ駆動>

液晶は、電圧が印加されてからその透過率が収束するまでの応答時間が、一般的に十数msec程度である。よって、液晶の応答の遅さが動画のぼやけとして視認されやすい。

【0191】

そこで、本発明の一態様では、液晶素子を用いた表示素子635に印加する電圧を一時的に大きくして液晶の配向を速く変化させるオーバードライブ駆動を用いるようにしても良い。オーバードライブ駆動を用いることで、液晶の応答速度を上げ、動画のぼやけを防ぎ、動画の画質を改善することができる。

【0192】

また、トランジスタ634tが非導通状態になった後においても、液晶素子を用いた表示素子635の透過率が収束せずに変化し続けると、液晶の比誘電率が変化するため、液晶素子を用いた表示素子635の保持する電圧が変化しやすい。

【0193】

例えば、液晶素子を用いた表示素子635に並列で容量素子634cを接続しない場合、または接続される容量素子634cの容量値が小さい場合、上述した液晶素子を用いた表示素子635の保持する電圧の変化は顕著に起こりやすい。しかし、上記オーバードライブ駆動を用いることで、応答時間を短くすることができるので、トランジスタ634tが非導通状態になった後における液晶素子を用いた表示素子635の透過率の変化を小さくすることができる。したがって、液晶素子を用いた表示素子635に並列で接続される容量素子634cの容量値が小さい場合でも、トランジスタ634tが非導通状態になった後に、液晶素子を用いた表示素子635の保持する電圧が変化するのを防ぐことができる。

【0194】

<2. ソースライン反転駆動及びドット反転駆動>

図10に例示する画素回路の信号線Siに接続されている画素631pにおいて、画素電極635\_1が、信号線Siと、信号線Siに隣接している信号線Si+1に挟まれるように、画素631p内に配置されている。トランジスタ634tがオフの状態であるならば、画素電極635\_1と信号線Siは、理想的には電気的に分離している。また、画素電極635\_1と信号線Si+1も、理想的には、電気的に分離している。しかし、実際には、画素電極635\_1と信号線Siの間には寄生容量634c(i)が存在しており

10

20

30

40

50

、なおかつ、画素電極 635\_1 と信号線 S<sub>i+1</sub> の間には寄生容量 634c(i+1) が存在している(図 11(C) 参照)。なお、図 11(C) には、図 10 に図示されている液晶素子 635LC の替わりに、液晶素子 635LC の第 1 の電極または第 2 の電極として機能する画素電極 635\_1 が図示されている。

#### 【0195】

液晶素子 635LC の第 1 の電極と第 2 の電極を重ねて設ける構成とする場合等では、2つの電極の重なりを実質的な容量素子としてすることで、液晶素子 635LC に容量配線を用いて形成された容量素子 634c を接続しない場合、或いは液晶素子 635LC に接続されている容量素子 634c の容量値が小さい場合がある。このような場合、液晶素子の第 1 の電極または第 2 の電極として機能する画素電極 635\_1 の電位が、寄生容量 634c(i) と寄生容量 634c(i+1) の影響を受けやすい。

10

#### 【0196】

これにより、トランジスタ 634t が、画像信号の電位を保持する期間において、オフの状態であっても、画素電極 635\_1 の電位が、信号線 S<sub>i</sub> または信号線 S<sub>i+1</sub> の電位の変化に連動して変動する現象が起こりやすい。

#### 【0197】

画像信号の電位を保持する期間において、画素電極の電位が、信号線の電位が変化に連動して変動する現象をクロストーク現象という。クロストーク現象が発生すると、表示のコントラストが低下してしまう。例えば、液晶素子 635LC にノーマリー ホワイトの液晶を用いた場合、画像が白っぽくなる。

20

#### 【0198】

そこで、本発明の一態様では、任意の一フレーム期間において、画素電極 635\_1 を間に挟んで配設されている信号線 S<sub>i</sub> と信号線 S<sub>i+1</sub> に、互いに逆の極性を有する画像信号を入力する駆動方法を用いるようにしても良い。

#### 【0199】

なお、逆の極性を有する画像信号とは、液晶素子の共通電極の電位を基準電位としたときに、基準電位よりも高い電位を有する画像信号と、基準電位よりも低い電位を有する画像信号とを意味する。

#### 【0200】

交互に逆の極性を有する画像信号を選択された複数の画素に順番に書き込む方法として、2つの方法(ソースライン反転およびドット反転)を例に挙げることができる。

30

#### 【0201】

いずれの方法においても、第 1 フレーム期間において、信号線 S<sub>i</sub> に正(+)の極性を有する画像信号を入力し、信号線 S<sub>i+1</sub> に負(-)の極性を有する画像信号を入力する。次いで、第 2 フレーム期間において、信号線 S<sub>i</sub> に負(-)の極性を有する画像信号を入力し、信号線 S<sub>i+1</sub> に正(+)の極性を有する画像信号を入力する。次いで、第 3 フレーム期間において、信号線 S<sub>i</sub> に正(+)の極性を有する画像信号を入力し、信号線 S<sub>i+1</sub> に負(-)の極性を有する画像信号を入力する(図 11(C) 参照)。

#### 【0202】

このような駆動方法を用いると、一対の信号線の電位が互いに逆の方向に変動するため、任意の画素電極が受ける電位の変動が打ち消される。よって、クロストークの発生を抑えることができる。

40

#### 【0203】

<2-1. ソースライン反転駆動>

ソースライン反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに逆の極性を有する画像信号を入力するものである。

#### 【0204】

ソースライン反転を用いた場合の画素に与えられる画像信号の極性を、図 11(A-1) 及び図 11(A-2) に模式的に示す。任意の一フレーム期間において与えられる画像信

50

号が正の極性の画素を + の記号で、負の極性の画素を - の記号で示している。図 1 1 ( A - 2 ) に示すフレームは、図 1 1 ( A - 1 ) に示すフレームに続くフレームを示している。

### 【 0 2 0 5 】

< 2 - 2 . ドット反転駆動 >

ドット反転は、任意の一フレーム期間において、一の信号線に接続されている複数の画素と、当該信号線に隣接する他の信号線に接続されている複数の画素とに、逆の極性を有する画像信号を入力し、なおかつ、同一の信号線に接続されている複数の画素において、隣接する画素に逆の極性を有する画像信号を入力するものである。

### 【 0 2 0 6 】

10

ドット反転を用いた場合の画素に与えられる画像信号の極性を、図 1 1 ( B - 1 ) 及び図 1 1 ( B - 2 ) に模式的に示す。任意の一フレーム期間において与えられる画像信号が正の極性の画素を + の記号で、負の極性の画素を - の記号で示している。図 1 1 ( B - 2 ) に示すフレームは、図 1 1 ( B - 1 ) に示すフレームに続くフレームを示している。

### 【 0 2 0 7 】

< 2 - 3 . タイミングチャート >

次いで、図 1 2 に、図 1 0 に示した画素部 6 3 1 をソースライン反転で動作させた場合のタイミングチャートを示す。具体的に、図 1 2 では、走査線 G 1 に与えられる信号の電位と、信号線 S 1 から信号線 S x に与えられる画像信号の電位と、走査線 G 1 に接続された各画素の有する画素電極の電位の、時間変化を示している。

20

### 【 0 2 0 8 】

まず、走査線 G 1 にパルスを有する信号が入力されることで、走査線 G 1 が選択される。選択された走査線 G 1 に接続された複数の各画素 6 3 1 p において、トランジスタ 6 3 4 t がオンになる。そして、トランジスタ 6 3 4 t がオンの状態の時に、信号線 S 1 から信号線 S x に画像信号の電位が与えられると、オンのトランジスタ 6 3 4 t を介して、画像信号の電位が液晶素子 6 3 5 L C の画素電極に与えられる。

### 【 0 2 0 9 】

図 1 2 に示すタイミングチャートでは、第 1 のフレーム期間の走査線 G 1 が選択されている期間において、奇数番目の信号線 S 1 、信号線 S 3 、 . . . に、正の極性の画像信号が順に入力されており、偶数番目の信号線 S 2 、信号線 S 4 、 . . . 信号線 S x に、負の極性の画像信号が入力されている例を示している。よって、奇数番目の信号線 S 1 、信号線 S 3 、 . . . に接続された画素 6 3 1 p 内の画素電極 ( S 1 ) 、画素電極 ( S 3 ) 、 . . . には、正の極性の画像信号が与えられている。また、偶数番目の信号線 S 2 、信号線 S 4 、 . . . 信号線 S x に接続された画素 6 3 1 p 内の画素電極 ( S 2 ) 、画素電極 ( S 4 ) 、 . . . 画素電極 ( S x ) には、負の極性の画像信号が与えられている。

30

### 【 0 2 1 0 】

液晶素子 6 3 5 L C では、画素電極と共に電極の間に与えられる電圧の値に従って、液晶分子の配向が変化し、透過率が変化する。よって、液晶素子 6 3 5 L C は、画像信号の電位によってその透過率が制御されることで、階調を表示することができる。

### 【 0 2 1 1 】

40

信号線 S 1 から信号線 S x への画像信号の入力が終了すると、走査線 G 1 の選択は終了する。走査線の選択が終了すると、該走査線を有する画素 6 3 1 p において、トランジスタ 6 3 4 t がオフになる。すると、液晶素子 6 3 5 L C は、画素電極と共に電極の間に与えられた電圧を保持することで、階調の表示を維持する。そして、走査線 G 2 から走査線 G y が順に選択され、走査線 G 1 が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。

### 【 0 2 1 2 】

次いで、第 2 のフレーム期間において、再び、走査線 G 1 が選択される。そして、第 2 のフレーム期間の走査線 G 1 が選択されている期間では、第 1 のフレーム期間の走査線 G 1 が選択されている期間とは異なり、奇数番目の信号線 S 1 、信号線 S 3 、 . . . に、負の

50

極性の画像信号が順に入力されており、偶数番目の信号線 S 2、信号線 S 4、 . . . 信号線 S x に、正の極性の画像信号が入力されている。よって、奇数番目の信号線 S 1、信号線 S 3、 . . . に接続された画素 6 3 1 p 内の画素電極 (S 1)、画素電極 (S 3)、 . . . には、負の極性の画像信号が与えられている。また、偶数番目の信号線 S 2、信号線 S 4、 . . . 信号線 S x に接続された画素 6 3 1 p 内の画素電極 (S 2)、画素電極 (S 4)、 . . . 画素電極 (S x) には、正の極性の画像信号が与えられている。

#### 【 0 2 1 3 】

第 2 のフレーム期間においても、信号線 S 1 から信号線 S x への画像信号の入力が終了すると、走査線 G 1 の選択は終了する。そして、走査線 G 2 から走査線 G y が順に選択され、走査線 G 1 が選択されていた期間と同様の動作が、上記各走査線に接続された画素において行われる。10

#### 【 0 2 1 4 】

そして、第 3 のフレーム期間と、第 4 のフレーム期間においても、上記動作が同様に繰り返される。

#### 【 0 2 1 5 】

なお、図 12 に示すタイミングチャートでは、信号線 S 1 から信号線 S x に、順に画像信号が入力されている場合を例示しているが、本発明はこの構成に限定されない。信号線 S 1 から信号線 S x に、一斉に画像信号が入力されていても良いし、複数の信号線ごとに順に画像信号が入力されていても良い。

#### 【 0 2 1 6 】

また、本実施の形態では、プログレッシブ方式を用いた場合における、走査線の選択について説明したが、インターレース方式を用いて走査線の選択を行うようにしても良い。20

#### 【 0 2 1 7 】

なお、画像信号の電位の極性を、共通電極の基準電位を基準として反転させる反転駆動を行うことで、焼き付きと呼ばれる液晶の劣化を防ぐことができる。

#### 【 0 2 1 8 】

しかし、反転駆動を行うと、画像信号の極性が変化する際に信号線に与えられる電位の変化が大きくなるため、スイッチング素子として機能するトランジスタ 6 3 4 t のソース電極とドレイン電極の電位差が大きくなる。よって、トランジスタ 6 3 4 t は、閾値電圧がシフトするなどの特性劣化が生じやすい。30

#### 【 0 2 1 9 】

また、液晶素子 6 3 5 L C に保持されている電圧を維持するために、ソース電極とドレイン電極の電位差が大きくても、オフ電流が低いことが要求される。

#### 【 0 2 2 0 】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせができる。

#### 【 0 2 2 1 】

##### ( 実施の形態 5 )

本実施の形態では、本発明の一態様の液晶表示装置で表示可能な画像の生成方法について説明する。特に、画像の切り替えを行う際に使用者の目に優しい画像の切り替え方法、使用者の目の疲労を軽減する画像の切り替え方法、使用者の目に負担を与えない画像の切り替え方法について説明する。40

#### 【 0 2 2 2 】

画像を素早く切り替えて表示すると、使用者の目の疲労を誘発する場合がある。例えば、著しく異なる場面が切り換わる動画像や、異なる静止画を切り換える場合などが含まれる。

#### 【 0 2 2 3 】

異なる画像を切り替えて表示する際には、瞬間的に表示を切り換えるのではなく、緩やかに（静かに）、自然に画像を切り替えて表示することが好ましい。

#### 【 0 2 2 4 】

10

20

30

40

50

例えば、異なる第1の画像から第2の画像に表示を切り替える場合、第1の画像と第2の画像の間に第1の画像がフェードアウトする画像または／及び第2の画像がフェードインする画像を挿入すると好ましい。また、第1の画像がフェードアウトすると同時に、第2の画像がフェードインする（クロスフェードともいう）ように、両者の画像を重ね合わせた画像を挿入してもよく、第1の画像が第2の画像に次第に変化する様子を表示する動画（モーフィングともいう）を挿入しても良い。

#### 【0225】

具体的には、第1の静止画像を低いリフレッシュレートで表示し、続いて画像の切り替えのための画像を高いリフレッシュレートで表示した後に、第2の静止画像を低いリフレッシュレートで表示する。

10

#### 【0226】

<フェードイン、フェードアウト>

以下に、互いに異なる画像Aと画像Bとを切り換える方法の一例について説明する。

#### 【0227】

図13(A)は、画像の切り替え動作を行うことができる表示装置の構成を示すブロック図である。図13(A)に示す表示装置は、演算装置701、記憶装置702、グラフィックユニット703、及び表示手段704を備える。

#### 【0228】

第1のステップにおいて、演算装置701は外部記憶装置等から画像A、及び画像Bの各データを記憶装置702に格納する。

20

#### 【0229】

第2のステップにおいて、演算装置701は、予め設定された分割数の値に応じて、画像Aと画像Bの各画像データを元に新たな画像データを順次生成する。

#### 【0230】

第3のステップにおいて、生成した画像データをグラフィックユニット703に出力する。グラフィックユニット703は入力された画像データを表示手段704に表示させる。

#### 【0231】

図13(B)は、画像Aから画像Bにかけて段階的に画像を切り換える際の、生成される画像データを説明するための模式図である。

#### 【0232】

30

図13(B)では、画像Aから画像BにかけてN(Nは自然数)個の画像データを生成し、それぞれ1個あたりの画像データをf(fは自然数)フレーム期間表示した場合について示している。したがって、画像Aから画像Bに切り替わるまでの期間は、 $f \times N$ フレームとなる。

#### 【0233】

ここで、上述したN、及びfなどのパラメータは、使用者が自由に設定可能であることが好ましい。演算装置701はこれらのパラメータを予め取得し、当該パラメータに応じて、画像データを生成する。

#### 【0234】

i番目に生成される画像データ(iは1以上N以下の整数)は、画像Aの画像データと画像Bの画像データに対して、それぞれに重み付けを行って足し合わせることで生成できる。例えば、ある画素において、画像Aを表示したときの輝度(階調)をa、画像Bを表示したときの輝度(階調)をbとすると、i番目に生成される画像データを表示したときの当該画素の輝度(階調)cは式(2)に示す値となる。

40

#### 【0235】

#### 【数2】

$$c = \frac{(N-i)a + ib}{N} \quad (1)$$

50

**【 0 2 3 6 】**

このような方法により生成された画像データを用いて、画像 A から画像 B に切り換えることで、緩やかに（静かに）、自然に不連続な画像を切り替えることができる。

**【 0 2 3 7 】**

なお、式（2）において、全ての画素について  $a = 0$  の場合が、黒画像から徐々に画像 B に切り替わるフェードインに相当する。また、全ての画素について  $b = 0$  の場合が、画像 A からに徐々に黒画像に切り替わるフェードアウトに相当する。

**【 0 2 3 8 】**

上記では、2つの画像を一時的にオーバーラップさせて画像を切り換える方法について述べたが、オーバーラップさせない方法としてもよい。

10

**【 0 2 3 9 】**

2つの画像をオーバーラップさせない場合、画像 A から画像 B に切り換える場合に、間に黒画像を挿入してもよい。このとき、画像 A から黒画像に遷移する際、または黒画像から画像 B に遷移する際、またはその両方に、上述したような画像の切り替え方法を用いてもよい。また、画像 A と画像 B の間に挿入する画像は黒画像だけでなく、白画像などの単一色の画像を用いてもよいし、画像 A や画像 B とは異なる、多色の画像を用いてもよい。

**【 0 2 4 0 】**

画像 A と画像 B との間に他の画像、特に黒画像などの単一色の画像を挿入することで、画像の切り換えをより自然に使用者が感じ取ることができ、使用者にストレスを感じさせることなく画像を切り換えることができる。

20

**【 0 2 4 1 】****(実施の形態 6 )**

本実施の形態では、本発明の一態様の液晶表示装置の表示手段に適用可能なパネルモジュールの構成例について、図面を参照して説明する。

**【 0 2 4 2 】**

図 23 (A) は、本実施の形態で例示するパネルモジュール 200 の上面概略図である。

**【 0 2 4 3 】**

パネルモジュール 200 は、第 1 の基板 201、第 2 の基板 202、及びシール材 203 に囲まれた封止領域内に、複数の画素を備える画素部 211 とゲート駆動回路 213 を備える。また、第 1 の基板 201 上の封止領域よりも外側の領域に外部接続電極 205 と、ソース駆動回路として機能する I C 212 を備える。外部接続電極 205 に電気的に接続された F P C 204 から、画素部 211 やゲート駆動回路 213、I C 212 等を駆動するための電源や信号を入力することができる。

30

**【 0 2 4 4 】**

図 23 (B) は、図 23 (A) に示した F P C 204 及びシール材 203 を含む領域を切断する切断線 A - B と、ゲート駆動回路 213 を含む領域を切断する切断線 C - D と、画素部 211 を含む領域を含む領域を切断する切断線 E - F と、シール材 203 を含む領域を切断する切断線 G - H のそれぞれに沿って切断した際の、断面概略図である。

**【 0 2 4 5 】**

40

第 1 の基板 201 と第 2 の基板 202 はその外周に近い領域においてシール材 203 によって接着されている。また、第 1 の基板 201、第 2 の基板 202、及びシール材 203 に囲まれた領域に、少なくとも画素部 211 が設けられている。

**【 0 2 4 6 】**

図 23 には、ゲート駆動回路 213 として、いずれも n チャネル型のトランジスタ 231 とトランジスタ 232 を組み合わせた回路を有する例を示している。なお、ゲート駆動回路 213 の構成はこれに限られず、n チャネル型のトランジスタと p チャネル型のトランジスタを組み合わせた種々の C M O S 回路や、p チャネル型のトランジスタを組み合わせた回路を有する構成としてもよい。本構成例では、第 1 の基板 201 上にゲート駆動回路 213 が形成されたドライバ一体型のパネルモジュールの構成を示すが、ゲート駆動回

50

路とソース駆動回路の一方または両方を異なる基板に設ける構成としてもよい。例えば、COG方式により駆動回路用ICを実装してもよいし、COF方式により駆動回路用ICが実装されたフレキシブル基板(FPC)を実装してもよい。本構成例では、ソース駆動回路として機能するIC212をCOG方式により第1の基板201上に設ける構成を示している。

#### 【0247】

なお、画素部211、ゲート駆動回路213が備えるトランジスタの構造は特に限定されない。例えば、スタガ型のトランジスタとしてもよいし、逆スタガ型のトランジスタとしてもよい。また、トップゲート型またはボトムゲート型のいずれのトランジスタ構造としてもよい。また、トランジスタに用いる半導体材料としては、例えばシリコンやゲルマニウムなどの半導体材料を用いてもよいし、インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体を用いてもよい。

10

#### 【0248】

また、トランジスタに用いる半導体の結晶性についても特に限定されず、非晶質半導体、結晶性を有する半導体(微結晶半導体、多結晶半導体、単結晶半導体、または一部に結晶領域を有する半導体)のいずれを用いてもよい。結晶性を有する半導体を用いると、トランジスタ特性の劣化が抑制されるため好ましい。

#### 【0249】

インジウム、ガリウム、亜鉛のうち少なくともひとつを含む酸化物半導体としては、代表的にはIn-Ga-Zn系金属酸化物などが挙げられる。シリコンよりもバンドギャップが広く、且つキャリア密度の小さい酸化物半導体を用いると、オフ時のリーク電流を抑制できるため好ましい。好ましい酸化物半導体の詳細については、後の実施の形態8,9で説明する。

20

#### 【0250】

図23(B)には、画素部211の一例として、一画素分の断面構造を示している。画素部211は、VA(Vertical Alignment)モードが適用された液晶素子250を備える。

#### 【0251】

1つの画素には少なくともスイッチング用のトランジスタ256を備える。また1つの画素に図示しない保持容量を有していてもよい。また、トランジスタ256のソース電極またはドレイン電極と電気的に接続する第1の電極251が絶縁層239上に設けられている。

30

#### 【0252】

画素に設けられる液晶素子250は、絶縁層239上に設けられた第1の電極251と、第2の基板202上に設けられた第2の電極253と、第1の電極251と第2の電極253に挟持された液晶252を有する。

#### 【0253】

第1の電極251及び第2の電極253には、透光性の導電性材料を用いる。透光性を有する導電性材料としては、酸化インジウム、インジウムスズ酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物、又はグラフェンを用いることができる。

40

#### 【0254】

また、少なくとも画素部211と重なる領域において、第2の基板202上にカラーフィルタ243と、ブラックマトリクス242が設けられている。

#### 【0255】

カラーフィルタ243は、画素からの透過光を調色し、色純度を高める目的で設けられている。例えば、白色のバックライト用いてフルカラーのパネルモジュールとする場合には、異なる色のカラーフィルタを設けた複数の画素を用いる。その場合、赤色(R)、緑色(G)、青色(B)の3色のカラーフィルタを用いてもよいし、これに黄色(Y)を加えた4色とすることもできる。また、R、G、B(及びY)に加えて白色(W)の画素を

50

用い、4色（又は5色）としてもよい。

**【0256】**

また、隣接するカラーフィルタの243の間に、ブラックマトリクス242が設けられている。ブラックマトリクス242は隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制する。ブラックマトリクス242は異なる発光色の隣接画素間にのみ配置し、同色画素間には設けない構成としてもよい。ここで、カラーフィルタ243の端部を、ブラックマトリクス242と重なるように設けることにより、光漏れを抑制することができる。ブラックマトリクス242は、画素の透過光を遮光する材料を用いることができ、金属材料や顔料を含む樹脂材料などを用いて形成することができる。なお、図23に示すようにブラックマトリクス242はゲート駆動回路213などの画素部211以外の領域に設けると、導波光などによる意図しない光漏れを抑制できるため好ましい。10

**【0257】**

また、カラーフィルタ243とブラックマトリクス242を覆うオーバーコート255が設けられている。オーバーコート255を設けることにより、カラーフィルタ243やブラックマトリクス242に含まれる顔料などの不純物が液晶252に拡散することを抑制できる。オーバーコートは透光性の材料を用い、無機絶縁材料や有機絶縁材料を用いることができる。

**【0258】**

なお、オーバーコート255上に、第2の電極253が設けられている。

**【0259】**

さらに、オーバーコート255のブラックマトリクス242と重なる領域に、スペーサ254が設けられている。スペーサ254には、樹脂材料を用いると厚く形成できるため好ましい。例えばポジ型またはネガ型の感光性樹脂を用いて形成することができる。また、スペーサ254として遮光性の材料を用いると、隣接する画素から回り込む光を遮光し、隣接画素間における混色を抑制することができる。なお、本構成例ではスペーサ254を第2の基板202側に設ける構成としたが、第1の基板201側に設ける構成としてもよい。また、スペーサ254として、球状の酸化シリコンなどの粒を用い、液晶252が設けられる領域に散布された構成としてもよい。

**【0260】**

第1の電極251と第2の電極253の間に電圧を印加することにより、電極面に対して垂直方向に電界が生じ、該電界によって液晶252の配向が制御され、パネルモジュールの外部に配置されたバックライトからの光の偏光を画素単位で制御することにより、画像を表示することができる。30

**【0261】**

液晶252と接する面には、液晶252の配向を制御するための配向膜を設けてもよい。配向膜には透光性の材料を用いる。

**【0262】**

本構成例では、液晶素子250と重なる領域にカラーフィルタが設けられているため、色純度が高められたフルカラーの画像表示を実現できる。また、バックライトとして異なる発光色の複数の発光ダイオード（LED：Light Emission Diode）を用いて、時間分割表示方式（フィールドシーケンシャル駆動方式）を行うことができる。時間分割表示方式を用いた場合、カラーフィルタを設ける必要が無く、また例えばR（赤色）、G（緑色）、B（青色）のそれぞれの発光を呈する副画素を設ける必要がないため、画素の開口率を向上させることや、単位面積あたりの画素数を増加できるなどの利点がある。40

**【0263】**

液晶252としては、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶などを用いることができる。また、ブルー相を示す液晶を使用すると、配向膜が不要であり、且つ広い視野角が得られるため好ましい。また、上記の液晶にモノマー、重合開始剤を添加して注入または滴下封止後にモノマーを重合させて高分子安定化する50

液晶材料でもよい。

**【0264】**

なお、本構成例ではV A モードが適用された液晶素子2 5 0について説明するが、液晶素子の構成はこれに限られず、異なるモードが適用された液晶素子2 5 0を用いることができる。

**【0265】**

第1の基板2 0 1上には、第1の基板2 0 1の上面に接して絶縁層2 3 7と、トランジスタのゲート絶縁層として機能する絶縁層2 3 8と、トランジスタを覆う絶縁層2 3 9が設けられている。

**【0266】**

絶縁層2 3 7は、第1の基板2 0 1に含まれる不純物の拡散を抑制する目的で設けられる。また、トランジスタの半導体層に接する絶縁層2 3 8及び絶縁層2 3 9は、トランジスタの劣化を助長する不純物の拡散を抑制する材料を用いることが好ましい。これら絶縁層には、例えばシリコンなどの半導体や、アルミニウムなどの金属の、酸化物または窒化物、または酸窒化物を用いることができる。またこのような無機絶縁材料の積層膜、または無機絶縁材料と有機絶縁材料の積層膜を用いてもよい。なお、絶縁層2 3 7や絶縁層2 3 9は不要であれば設けなくてもよい。

**【0267】**

絶縁層2 3 9と第1の電極2 5 1の間に、下層に設けられるトランジスタや配線などによる段差を被覆する平坦化層としての絶縁層を設けてもよい。このような絶縁層としてはポリイミドやアクリルなどの樹脂材料を用いることが好ましい。また、平坦性を高められる場合には、無機絶縁材料を用いてもよい。

**【0268】**

図2 3 (B)で例示した構成では、第1の基板2 0 1上にトランジスタと、液晶素子2 5 0の第1の電極2 5 1を形成するために必要なフォトマスクの数を低減できる。より具体的には、ゲート電極の加工工程と、半導体層の加工工程と、ソース電極及びドレイン電極の加工工程と、絶縁層2 3 9の開口工程と、及び第1の電極2 5 1の加工工程のそれぞれに用いる、5種類のフォトマスクを用いればよい。

**【0269】**

第1の基板2 0 1に設けられる配線2 0 6は、シール材2 0 3によって封止された領域から外側に延在して設けられ、ゲート駆動回路2 1 3と電気的に接続している。また配線2 0 6の端部の一部が外部接続電極2 0 5を成している。本構成例では、外部接続電極2 0 5はトランジスタのソース電極又はドレイン電極と同一の導電膜と、トランジスタのゲート電極と同一の導電膜を積層して形成されている。このように、複数の導電膜を積層して外部接続電極2 0 5を構成することにより、F P C 2 0 4などの圧着工程に対する機械的強度を高めることができるため好ましい。

**【0270】**

また図示しないが、I C 2 1 2と画素部2 1 1とを電気的に接続する配線や外部接続電極も、配線2 0 6や外部接続電極2 0 5と同様の構成とすればよい。

**【0271】**

また、外部接続電極2 0 5に接して接続層2 0 8が設けられ、接続層2 0 8を介してF P C 2 0 4と外部接続電極2 0 5とが電気的に接続している。接続層2 0 8としては、公知の異方性導電フィルムや、異方性導電ペーストなどを用いることができる。

**【0272】**

配線2 0 6や、外部接続電極2 0 5の端部は、その表面が露出しないように絶縁層で覆われていると、表面の酸化や意図しないショートなどの不具合を抑制できるため好ましい。

**【0273】**

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

10

20

30

40

50

**【0274】**

(実施の形態7)

実施の形態6で説明したパネルモジュールに、タッチセンサ(接触検出装置)を設けることで、タッチパネルとして機能させることができる。本実施の形態では、図14及び図15を参照して、タッチパネルについて説明する。以下において、上記実施の形態と重複する部分については、説明を省略する場合がある。

**【0275】**

図14(A)は、本実施の形態で例示するタッチパネル400の斜視概略図である。また、図14(B)には、タッチパネル400を展開した斜視概略図を示す。なお図14には明瞭化のため代表的な構成要素のみを示している。

10

**【0276】**

タッチパネル400は、第1の基板401と第2の基板402との間に挟持された表示部411と、第2の基板402と第3の基板403との間に挟持されたタッチセンサ430とを備える。

**【0277】**

第1の基板401には、表示部411と、表示部411と電気的に接続する複数の配線406を備える。また、複数の配線406は、第1の基板401の外周部にまで引き回され、その一部がFPC404と電気的に接続するための外部接続電極405を構成している。

20

**【0278】**

表示部411は、複数の画素を有する画素部414、ソース駆動回路412、及びゲート駆動回路413を有し、第1の基板401と第2の基板402とによって封止されている。図14(B)では、ソース駆動回路412を、画素部414を挟んでその両側に2つ配置する構成としたが、1つのソース駆動回路412を画素部414の一方の辺に沿って配置する構成としてもよい。

**【0279】**

表示部411の画素部414に適用可能な表示素子としては、液晶素子を用いる。

**【0280】**

第3の基板403には、タッチセンサ430と、タッチセンサ430と電気的に接続する複数の配線417を備える。タッチセンサ430は、第3の基板403の第2の基板402と対向する面側に設けられる。また複数の配線417は第3の基板403の外周部にまで引き回され、その一部がFPC415と電気的に接続するための外部接続電極416を構成している。なお、図14(B)では明瞭化のため、第3の基板403の裏面側(紙面奥側)に設けられるタッチセンサ430の電極や配線等を実線で示している。

30

**【0281】**

図14(B)に示すタッチセンサ430は、投影型静電容量方式のタッチセンサの一例である。タッチセンサ430は、電極421と電極422とを有する。電極421と電極422とは、それぞれ複数の配線417のいずれかと電気的に接続する。

**【0282】**

ここで、電極422の形状は、図14(A)、(B)に示すように、複数の四辺形が一方向に連続した形状となっている。また、電極421の形状は四辺形であり、電極422の延在する方向とは交差する方向に一列に並んだ複数の電極421のそれぞれが、配線423によって電気的に接続されている。このとき、電極422と配線423の交差部の面積ができるだけ小さくなるように配置することが好ましい。このような形状とすることで、電極が設けられていない領域の面積を低減でき、当該電極の有無によって生じる透過率の違いによって生じるタッチセンサ430を透過する光の輝度ムラを、低減することができる。

40

**【0283】**

なお、電極421、電極422の形状はこれに限られず、様々な形状を取りうる。例えば、複数の電極421をできるだけ隙間が生じないように配置し、絶縁層を介して電極42

50

2を、電極421と重ならない領域ができるように離間して複数設ける構成としてもよい。このとき、隣接する2つの電極422の間に、これらとは電気的に絶縁されたダミー電極を設けると、透過率の異なる領域の面積を低減できるため好ましい。

#### 【0284】

図15に、図14(A)に示すタッチパネル400のX1-X2における断面図を示す。

#### 【0285】

第1の基板401上には、スイッチング素子層437が設けられている。スイッチング素子層437は、少なくともトランジスタを有する。スイッチング素子層437には、トランジスタの他に、容量素子などを有していてもよい。また、スイッチング素子層437は、駆動回路(ゲート駆動回路、ソース駆動回路)などを含んでいてもよい。さらに、スイッチング素子層437は配線や電極等を含んでいてもよい。10

#### 【0286】

第2の基板402の一方の面には、カラーフィルタ層435が設けられている。カラーフィルタ層435は、液晶素子と重なるカラーフィルタを有する。カラーフィルタ層435には、R(赤色)、G(緑色)、B(青色)の3色のカラーフィルタを設ける構成とすると、フルカラーの液晶表示装置とすることができます。

#### 【0287】

カラーフィルタ層435は、例えば、顔料を含む感光性の材料を用い、フォトリソグラフィ工程により形成される。また、カラーフィルタ層435として、異なる色のカラーフィルタの間にブラックマトリクスを設けてもよい。また、カラーフィルタやブラックマトリクスを覆うオーバーコートを設けてもよい。20

#### 【0288】

なお、用いる液晶素子の構成に応じて、カラーフィルタ層435上に液晶素子の一方の電極を形成してもよい。なお該電極は、後に形成される液晶素子の一部となる。また該電極上に配向膜が設けられてもよい。

#### 【0289】

液晶431は、第1の基板401と第2の基板402との間に挟持された状態で、封止材436によって封止される。また、封止材436は、スイッチング素子層437やカラーフィルタ層435を囲むように設けられている。

#### 【0290】

封止材436としては、熱硬化樹脂や紫外線硬化樹脂を用いることができ、アクリル、ウレタン、エポキシ、またはシロキサン結合を有する樹脂などの有機樹脂を用いることができる。また、封止材436は、低融点ガラスを含むガラスフリットにより形成されていてもよい。また、封止材436は、上記有機樹脂とガラスフリットとを組み合わせて形成されていてもよい。例えば、液晶431に接して上記有機樹脂を設け、その外側にガラスフリットを設けることで、外部から、液晶へ水などが混入することを抑制することができる。30

#### 【0291】

また、第2の基板402上には、タッチセンサが設けられている。第3の基板403の一方の面に、絶縁層424を介してセンサ層440が設けられ、センサ層440は、接着層434を介して第2の基板402と貼り合わされている。また、第3の基板403の他の面には、偏光板441が設けられている。40

#### 【0292】

タッチセンサは、第3の基板403上に、センサ層440を形成した後、センサ層440上に設けられた接着層434を介して、第2の基板402と貼り合わせて設けることができる。

#### 【0293】

絶縁層424は、例えば、酸化シリコンなどの酸化物を用いることができる。絶縁層424に接して透光性を有する電極421及び電極422が設けられている。電極421及び電極422は、第3の基板403上に形成された絶縁層424上に、スパッタリング法に50

より導電膜を成膜した後、フォトリソグラフィ法等の公知のパターニング技術により、不要な部分を除去することで形成される。透光性を有する導電性材料としては、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を用いることができる。

#### 【0294】

電極421又は電極422には、配線438が電気的に接続されている。配線438の一部は、FPC415と電気的に接続する外部接続電極として機能する。配線438としては、例えば、アルミニウム、金、白金、銀、ニッケル、チタン、タングステン、クロム、モリブデン、鉄、コバルト、銅、又はパラジウム等の金属材料や、該金属材料を含む合金材料を用いることができる。

10

#### 【0295】

電極422は、一方向に延在したストライプ状複数設けられている。また、電極421は、一本の電極422を一对の電極421が挟むように設けられ、これらを電気的に接続する配線423が電極422と交差するように設けられる。ここで、一本の電極422と、配線423とによって電気的に接続される一对の電極421は、必ずしも直交して設ける必要はなく、これらのなす角度が90度未満であってもよい。

#### 【0296】

また、電極421及び電極422を覆うように、絶縁層433が設けられている。絶縁層433に用いる材料としては、例えば、アクリル、エポキシなどの樹脂、シロキサン結合を有する樹脂の他、酸化シリコン、酸化窒化シリコン、酸化アルミニウムなどの無機絶縁材料を用いることもできる。また、絶縁層433には、電極421に達する開口部が設けられ、電極421と電気的に接続する配線423が絶縁層433上及び開口部に設けられている。配線423は、電極421及び電極422と同様の透光性の導電性材料を用いると、タッチパネルの開口率が高まるため好ましい。また、配線423に電極421及び電極422と同一の材料を用いてもよいが、これよりも導電性の高い材料を用いることが好ましい。

20

#### 【0297】

また、絶縁層433及び配線423を覆う絶縁層が設けられていてもよい。当該絶縁層は、保護層として機能させることができる。

#### 【0298】

30

また、絶縁層433（及び保護層として機能する絶縁層）には、配線438に達する開口が設けられており、開口に設けられた接続層439によって、FPC415と配線438とが電気的に接続されている。接続層439としては、公知の異方性導電フィルム（ACF : Anisotropic Conductive Film）や、異方性導電ペースト（ACP : Anisotropic Conductive Paste）などを用いることができる。

#### 【0299】

センサ層440と、第2の基板402とを接着する接着層434は、透光性を有することが好ましい。例えば、熱硬化性樹脂や紫外線硬化樹脂を用いることができ、具体的には、アクリル、ウレタン、エポキシ、またはシロキサン結合を有する樹脂などの樹脂を用いることができる。

40

#### 【0300】

偏光板441としては、公知の偏光板を用いればよく、自然光や円偏光から直線偏光を作り出すことができるような材料を用いる。例えば、二色性の物質を一定方向にそろえて配置することで、光学的な異方性を持たせたものを用いることができる。例えば、ヨウ素系の化合物などをポリビニルアルコールなどのフィルムに吸着させ、これを一方向に延伸することで作製することができる。なお、二色性の物質としては、ヨウ素系の化合物のほか、染料系の化合物などが用いられる。偏光板441は、フィルム状、シート状、もしくは板状の材料を用いることができる。

#### 【0301】

50

なお、本実施の形態ではセンサ層440として投影型静電容量式のタッチセンサを適用する例を示したが、センサ層440としてはこれに限られず、偏光板よりも外側から指等の導電性の検知対象が近接する、または触れることを検知するタッチセンサとして機能するセンサを適用することができる。センサ層440に設けられるタッチセンサとして、静電容量方式のタッチセンサが好ましい。静電容量方式のタッチセンサとしては、表面型静電容量方式、投影型静電容量方式等があり、投影型静電容量方式としては、主に駆動方式の違いから自己容量方式、相互容量方式などがある。相互容量方式を用いると同時多点検出が可能となるため好ましい。

#### 【0302】

本実施の形態にて説明したタッチパネルでは、表示された静止画のリフレッシュレートを低減することができるため、使用者は極力長い時間同じ画像を見ることが可能となり、視認される画面のちらつきが低減される。また、1画素のサイズを小さく高精細な表示が可能となるため、緻密で滑らかな表示とができる。また、静止画表示を行う際、階調が変化することによる画質の劣化を低減することができるとともに、タッチパネルで消費される電力を低減することができる。

#### 【0303】

##### (実施の形態8)

本実施の形態では、液晶表示装置の画素に適用できるトランジスタの構成例について、図面を参照して説明する。

#### 【0304】

##### <トランジスタの構成例>

図16(A)に、以下で例示するトランジスタ100の上面概略図を示す。また図16(B)に図16(A)中に示す切断線A-Bにおけるトランジスタ100の断面概略図を示す。本構成例で例示するトランジスタ100はボトムゲート型のトランジスタである。

#### 【0305】

トランジスタ100は、基板101上に設けられるゲート電極102と、基板101及びゲート電極102上に設けられる絶縁層103と、絶縁層103上にゲート電極102と重なるように設けられる酸化物半導体層104と、酸化物半導体層104の上面に接する一対の電極105a、105bとを有する。また、絶縁層103、酸化物半導体層104、一対の電極105a、105bを覆う絶縁層106と、絶縁層106上に絶縁層107が設けられている。

#### 【0306】

##### 《基板101》

基板101の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有する材料を用いる。例えば、ガラス基板、セラミック基板、石英基板、サファイア基板、YSZ(イットリア安定化ジルコニア)基板等を、基板101として用いてもよい。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板等を適用することも可能である。また、これらの基板上に半導体素子が設けられたものを、基板101として用いてよい。

#### 【0307】

また、基板101として、プラスチックなどの可撓性基板を用い、該可撓性基板上に直接、トランジスタ100を形成してもよい。または、基板101とトランジスタ100の間に剥離層を設けてもよい。剥離層は、その上層にトランジスタの一部あるいは全部を形成した後、基板101より分離し、他の基板に転載するのに用いることができる。その結果、トランジスタ100は耐熱性の劣る基板や可撓性の基板にも転載できる。

#### 【0308】

##### 《ゲート電極102》

ゲート電極102は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タンクステンから選ばれた金属、または上述した金属を成分とする合金か、上述した金属を

10

20

30

40

50

組み合わせた合金等を用いて形成することができる。また、マンガン、ジルコニウムのいずれか一または複数から選択された金属を用いてもよい。また、ゲート電極 102 は、単層構造でも、二層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等がある。また、アルミニウムに、チタン、タンタル、タングステン、モリブデン、クロム、ネオジム、スカンジウムから選ばれた一または複数の金属を組み合わせた合金膜、もしくはこれらの窒化膜を用いてもよい。

10

### 【0309】

また、ゲート電極 102 は、インジウム錫酸化物、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム亜鉛酸化物、酸化シリコンを添加したインジウム錫酸化物等の透光性を有する導電性材料を適用することもできる。また、上記透光性を有する導電性材料と、上記金属の積層構造とすることもできる。

### 【0310】

また、ゲート電極 102 と絶縁層 103との間に、In-Ga-Zn 系酸窒化物半導体膜、In-Sn 系酸窒化物半導体膜、In-Ga 系酸窒化物半導体膜、In-Zn 系酸窒化物半導体膜、Sn 系酸窒化物半導体膜、In 系酸窒化物半導体膜、金属窒化膜 (InN、ZnN 等) 等を設けてもよい。これらの膜は 5 eV 以上、好ましくは 5.5 eV 以上の仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、酸化物半導体を用いたトランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーマリーオフ特性のスイッチング素子を実現できる。例えば、In-Ga-Zn 系酸窒化物半導体膜を用いる場合、少なくとも酸化物半導体層 104 より高い窒素濃度、具体的には 7 原子% 以上の In-Ga-Zn 系酸窒化物半導体膜を用いる。

20

### 【0311】

#### 《絶縁層 103》

絶縁層 103 は、ゲート絶縁膜として機能する。酸化物半導体層 104 の下面と接する絶縁層 103 は、非晶質膜であることが好ましい。

30

### 【0312】

絶縁層 103 は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 系金属酸化物、窒化シリコンなどを用いればよく、積層または単層で設ける。

### 【0313】

また、絶縁層 103 として、ハフニウムシリケート ( $HfSiO_x$ )、窒素が添加されたハフニウムシリケート ( $HfSi_{x-y}O_yN_z$ )、窒素が添加されたハフニウムアルミネート ( $HfAl_xO_yN_z$ )、酸化ハフニウム、酸化イットリウムなどの hight-k 材料を用いることでトランジスタのゲートリーアクションを低減できる。

40

### 【0314】

#### 《一対の電極 105a、105b》

一対の電極 105a 及び 105b は、トランジスタのソース電極またはドレイン電極として機能する。

### 【0315】

一対の電極 105a、105b は、導電材料として、アルミニウム、チタン、クロム、ニッケル、銅、イットリウム、ジルコニウム、モリブデン、銀、タンタル、またはタングステンからなる単体金属、またはこれを主成分とする合金を単層構造または積層構造として用いることができる。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する二層構造、タングステン膜上にチタン膜を積層する二層構造、銅 - マグネシウム - アルミニウム合金膜上に銅膜を積層する二層構造、チタン膜または

50

窒化チタン膜と、そのチタン膜または窒化チタン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にチタン膜または窒化チタン膜を形成する三層構造、モリブデン膜または窒化モリブデン膜と、そのモリブデン膜または窒化モリブデン膜上に重ねてアルミニウム膜または銅膜を積層し、さらにその上にモリブデン膜または窒化モリブデン膜を形成する三層構造等がある。なお、酸化インジウム、酸化錫または酸化亜鉛を含む透明導電材料を用いてもよい。

### 【0316】

#### 《絶縁層106、107》

絶縁層106は、化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜を用いることが好ましい。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、加熱により一部の酸素が脱離する。化学量論的組成を満たす酸素よりも多くの酸素を含む酸化物絶縁膜は、昇温脱離ガス分光法(TDS: Thermal Desorption Spectroscopy)分析にて、酸素原子に換算しての酸素の脱離量が $1.0 \times 10^{18}$  atoms/cm<sup>3</sup>以上、好ましくは $3.0 \times 10^{20}$  atoms/cm<sup>3</sup>以上である酸化物絶縁膜である。

10

### 【0317】

絶縁層106としては、酸化シリコン、酸化窒化シリコン等を用いることができる。

### 【0318】

なお、絶縁層106は、後に形成する絶縁層107を形成する際の、酸化物半導体層104へのダメージ緩和膜としても機能する。

20

### 【0319】

また、絶縁層106と酸化物半導体層104の間に、酸素を透過する酸化物膜を設けてもよい。

### 【0320】

酸素を透過する酸化物膜としては、酸化シリコン、酸化窒化シリコン等を用いることができる。なお、本明細書中において、酸化窒化シリコン膜とは、その組成として、窒素よりも酸素の含有量が多い膜を指し、窒化酸化シリコン膜とは、その組成として、酸素よりも窒素の含有量が多い膜を指す。

### 【0321】

絶縁層107は、酸素、水素、水等のブロッキング効果を有する絶縁膜を用いることができる。絶縁層106上に絶縁層107を設けることで、酸化物半導体層104からの酸素の外部への拡散と、外部から酸化物半導体層104への水素、水等の侵入を防ぐことができる。酸素、水素、水等のブロッキング効果を有する絶縁膜としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、酸化窒化ガリウム、酸化イットリウム、酸化窒化イットリウム、酸化ハフニウム、酸化窒化ハフニウム等がある。

30

### 【0322】

#### <トランジスタの作製方法例>

続いて、図16に例示するトランジスタ100の作製方法の一例について説明する。

### 【0323】

まず、図17(A)に示すように、基板101上にゲート電極102を形成し、ゲート電極102上に絶縁層103を形成する。

40

### 【0324】

ここでは、基板101としてガラス基板を用いる。

### 【0325】

#### 《ゲート電極の形成》

ゲート電極102の形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等により導電膜を形成し、導電膜上に第1のフォトマスクを用いてフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、ゲート電極102を形成する。その後、レジストマスクを除去する

50

。

### 【0326】

なお、ゲート電極102は、上記形成方法の代わりに、電解メッキ法、印刷法、インクジェット法等で形成してもよい。

### 【0327】

#### 《ゲート絶縁層の形成》

絶縁層103は、スパッタリング法、CVD法、蒸着法等で形成する。

### 【0328】

絶縁層103として酸化シリコン膜、酸化窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

10

### 【0329】

また、絶縁層103として窒化シリコン膜を形成する場合、2段階の形成方法を用いることが好ましい。はじめに、シラン、窒素、及びアンモニアの混合ガスを原料ガスとして用いたプラズマCVD法により、欠陥の少ない第1の窒化シリコン膜を形成する。次に、原料ガスを、シラン及び窒素の混合ガスに切り替えて、水素濃度が少なく、且つ水素をブロッキングすることが可能な第2の窒化シリコン膜を成膜する。このような形成方法により、絶縁層103として、欠陥が少なく、且つ水素ブロッキング性を有する窒化シリコン膜を形成することができる。

20

### 【0330】

また、絶縁層103として酸化ガリウム膜を形成する場合、MOCVD (Metal Organic Chemical Vapor Deposition) 法を用いて形成することができる。

### 【0331】

#### 《酸化物半導体層の形成》

次に、図17(B)に示すように、絶縁層103上に酸化物半導体層104を形成する。

。

### 【0332】

30

酸化物半導体層104の形成方法を以下に示す。はじめに、酸化物半導体膜を形成する。続いて、酸化物半導体膜上に第2のフォトマスクを用いてフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて酸化物半導体膜の一部をエッチングして、酸化物半導体層104を形成する。その後、レジストマスクを除去する。

。

### 【0333】

この後、加熱処理を行ってもよい。加熱処理を行う場合には、酸素を含む雰囲気下で行うことが好ましい。

### 【0334】

#### 《一対の電極の形成》

40

次に、図17(C)に示すように、一対の電極105a、105bを形成する。

### 【0335】

一対の電極105a、105bの形成方法を以下に示す。はじめに、スパッタリング法、CVD法、蒸着法等で導電膜を形成する。次に、該導電膜上に第3のフォトマスクを用いてフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、一対の電極105a、105bを形成する。その後、レジストマスクを除去する。

### 【0336】

なお、図17(B)に示すように、導電膜のエッチングの際に酸化物半導体層104の上部の一部がエッチングされ、薄膜化することがある。そのため、酸化物半導体層104

50

の形成時、酸化物半導体膜の厚さを予め厚く設定しておくことが好ましい。

**【0337】**

《絶縁層の形成》

次に、図17(D)に示すように、酸化物半導体層104及び一対の電極105a、105b上に、絶縁層106を形成し、続いて絶縁層106上に絶縁層107を形成する。

**【0338】**

絶縁層106として酸化シリコン膜または酸化窒化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

**【0339】**

例えば、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上260以下、さらに好ましくは200以上240以下に保持し、処理室に原料ガスを導入して処理室内における圧力を100Pa以上250Pa以下、さらに好ましくは100Pa以上200Pa以下とし、処理室内に設けられる電極に0.17W/cm<sup>2</sup>以上0.5W/cm<sup>2</sup>以下、さらに好ましくは0.25W/cm<sup>2</sup>以上0.35W/cm<sup>2</sup>以下の高周波電力を供給する条件により、酸化シリコン膜または酸化窒化シリコン膜を形成する。

**【0340】**

成膜条件として、上記圧力の反応室において上記パワー密度の高周波電力を供給することで、プラズマ中で原料ガスの分解効率が高まり、酸素ラジカルが増加し、原料ガスの酸化が進むため、酸化物絶縁膜中における酸素含有量が化学量論比よりも多くなる。しかしながら、基板温度が、上記温度であると、シリコンと酸素の結合力が弱いため、加熱により酸素の一部が脱離する。この結果、化学量論的組成を満たす酸素よりも多くの酸素を含み、加熱により酸素の一部が脱離する酸化物絶縁膜を形成することができる。

**【0341】**

また、酸化物半導体層104と絶縁層106の間に酸化物絶縁膜を設ける場合には、絶縁層106の形成工程において、該酸化物絶縁膜が酸化物半導体層104の保護膜となる。この結果、酸化物半導体層104へのダメージを低減しつつ、パワー密度の高い高周波電力を用いて絶縁層106を形成することができる。

**【0342】**

例えば、プラズマCVD装置の真空排気された処理室内に載置された基板を180以上400以下、さらに好ましくは200以上370以下に保持し、処理室に原料ガスを導入して処理室内における圧力を20Pa以上250Pa以下、さらに好ましくは100Pa以上250Pa以下とし、処理室内に設けられる電極に高周波電力を供給する条件により、酸化物絶縁膜として酸化シリコン膜または酸化窒化シリコン膜を形成することができる。また、処理室の圧力を100Pa以上250Pa以下とすることで、該酸化物絶縁層を成膜する際に、酸化物半導体層104へのダメージを低減することが可能である。

**【0343】**

酸化物絶縁膜の原料ガスとしては、シリコンを含む堆積性気体及び酸化性気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。

**【0344】**

絶縁層107は、スパッタリング法、CVD法等で形成することができる。

**【0345】**

絶縁層107として窒化シリコン膜、または窒化酸化シリコン膜を形成する場合、原料ガスとしては、シリコンを含む堆積性気体、酸化性気体、及び窒素を含む気体を用いることが好ましい。シリコンを含む堆積性気体の代表例としては、シラン、ジシラン、トリシ

10

20

30

40

50

ラン、フッ化シラン等がある。酸化性気体としては、酸素、オゾン、一酸化二窒素、二酸化窒素等がある。窒素を含む気体としては、窒素、アンモニア等がある。

**【0346】**

以上の工程により、トランジスタ100を形成することができる。

**【0347】**

<トランジスタ100の変形例>

以下では、トランジスタ100と一部が異なるトランジスタの構成例について説明する。

**【0348】**

《変形例1》

10

図18(A)に、以下で例示するトランジスタ110の断面概略図を示す。トランジスタ110は、酸化物半導体層の構成が異なる点で、トランジスタ100と相違している。

**【0349】**

トランジスタ110の備える酸化物半導体層114は、酸化物半導体層114aと酸化物半導体層114bとが積層されて構成される。

**【0350】**

なお、酸化物半導体層114aと酸化物半導体層114bの境界は不明瞭である場合があるため、図18(A)等の図中には、これらの境界を破線で示している。

**【0351】**

酸化物半導体層114a及び酸化物半導体層114bのうち、いずれか一方または両方に、本発明の一様の酸化物半導体膜を適用することができる。

20

**【0352】**

例えば、酸化物半導体層114aは、代表的にはIn-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、Nd、またはHf)を用いる。また、酸化物半導体層114aがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが50atomic%未満、Mが50atomic%以上、さらに好ましくは、Inが25atomic%未満、Mが75atomic%以上とする。また例えば、酸化物半導体層114aは、エネルギーギャップが2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である材料を用いる。

**【0353】**

30

例えば、酸化物半導体層114bはIn若しくはGaを含み、代表的には、In-Ga酸化物、In-Zn酸化物、In-M-Zn酸化物(MはAl、Ti、Ga、Y、Zr、La、Ce、NdまたはHf)であり、且つ酸化物半導体層114aよりも伝導帯の下端のエネルギーが真空準位に近く、代表的には、酸化物半導体層114bの伝導帯の下端のエネルギーと、酸化物半導体層114aの伝導帯の下端のエネルギーとの差が、0.05eV以上、0.07eV以上、0.1eV以上、または0.15eV以上、且つ2eV以下、1eV以下、0.5eV以下、または0.4eV以下とすることが好ましい。

**【0354】**

また例えば、酸化物半導体層114bがIn-M-Zn酸化物であるとき、InとMの原子数比率は、好ましくは、Inが25atomic%以上、Mが75atomic%未満、さらに好ましくは、Inが34atomic%以上、Mが66atomic%未満とする。

40

**【0355】**

例えば、酸化物半導体層114aとしてIn:Ga:Zn=1:1:1または3:1:2の原子数比のIn-Ga-Zn酸化物を用いることができる。また、酸化物半導体層114bとしてIn:Ga:Zn=1:3:2、1:6:4、または1:9:6の原子数比のIn-Ga-Zn酸化物を用いることができる。なお、酸化物半導体層114a、及び酸化物半導体層114bの原子数比はそれぞれ、誤差として上記の原子数比のプラスマイナス20%の変動を含む。

**【0356】**

50

上層に設けられる酸化物半導体層 114b に、スタビライザーとして機能する Ga の含有量の多い酸化物を用いることにより、酸化物半導体層 114a、及び酸化物半導体層 114b からの酸素の放出を抑制することができる。

#### 【0357】

なお、これらに限らず、必要とするトランジスタの半導体特性及び電気特性（電界効果移動度、しきい値電圧等）に応じて適切な組成のものを用いればよい。また、必要とするトランジスタの半導体特性を得るために、酸化物半導体層 114a、酸化物半導体層 114b のキャリア密度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとすることが好ましい。

#### 【0358】

なお、上記では酸化物半導体層 114 として、2つの酸化物半導体層が積層された構成を例示したが、3つ以上の酸化物半導体層を積層する構成としてもよい。

#### 【0359】

##### 《変形例 2》

図 18 (B) に、以下で例示するトランジスタ 120 の断面概略図を示す。トランジスタ 120 は、酸化物半導体層の構成が異なる点で、トランジスタ 100 及びトランジスタ 110 と相違している。

#### 【0360】

トランジスタ 120 の備える酸化物半導体層 124 は、酸化物半導体層 124a、酸化物半導体層 124b、酸化物半導体層 124c が順に積層されて構成される。

#### 【0361】

酸化物半導体層 124a 及び酸化物半導体層 124b は、絶縁層 103 上に積層して設けられる。また酸化物半導体層 124c は、酸化物半導体層 124b の上面、並びに一対の電極 105a、105b の上面及び側面に接して設けられる。

#### 【0362】

例えば、酸化物半導体層 124b として、上記変形例 1 で例示した酸化物半導体層 114a と同様の構成を用いることができる。また例えば、酸化物半導体層 124a、124c として、上記変形例 1 で例示した酸化物半導体層 114b と同様の構成を用いることができる。

#### 【0363】

例えば、酸化物半導体層 124b の下層に設けられる酸化物半導体層 124a、及び上層に設けられる酸化物半導体層 124c に、スタビライザーとして機能する Ga の含有量の多い酸化物を用いることにより、酸化物半導体層 124a、酸化物半導体層 124b、及び酸化物半導体層 124c からの酸素の放出を抑制することができる。

#### 【0364】

また、例えば酸化物半導体層 124b に主としてチャネルが形成される場合に、酸化物半導体層 124b に In の含有量の多い酸化物を用い、酸化物半導体層 124b と接して一対の電極 105a、105b を設けることにより、トランジスタ 120 のオン電流を増大させることができる。

#### 【0365】

##### <トランジスタの他の構成例>

以下では、本発明の一態様の酸化物半導体膜を適用可能な、トップゲート型のトランジスタの構成例について説明する。

#### 【0366】

なお、以下では、上記と同様の構成、または同様の機能を備える構成要素においては、同一の符号を付し、重複する説明は省略する。

#### 【0367】

##### 《構成例》

図 19 (A) に、以下で例示するトップゲート型のトランジスタ 150 の断面概略図を示す。

10

20

30

40

50

## 【0368】

トランジスタ150は、絶縁層151が設けられた基板101上に設けられる酸化物半導体層104と、酸化物半導体層104の上面に接する一対の電極105a、105bと、酸化物半導体層104、一対の電極105a、105b上に設けられる絶縁層103と、絶縁層103上に酸化物半導体層104と重なるように設けられるゲート電極102とを有する。また、絶縁層103及びゲート電極102を覆って絶縁層152が設けられている。

## 【0369】

絶縁層151は、基板101から酸化物半導体層104への不純物の拡散を抑制する機能を有する。例えば、上記絶縁層107と同様の構成を用いることができる。なお、絶縁層151は、不要であれば設けなくてもよい。

10

## 【0370】

絶縁層152には、上記絶縁層107と同様、酸素、水素、水等のブロッキング効果を有する絶縁膜を適用することができる。なお、絶縁層107は不要であれば設けなくてもよい。

## 【0371】

## 《変形例》

以下では、トランジスタ150と一部が異なるトランジスタの構成例について説明する。

## 【0372】

20

図19(B)に、以下で例示するトランジスタ160の断面概略図を示す。トランジスタ160は、酸化物半導体層の構成が異なる点で、トランジスタ150と相違している。

## 【0373】

トランジスタ160の備える酸化物半導体層164は、酸化物半導体層164a、酸化物半導体層164b、及び酸化物半導体層164cが順に積層されて構成されている。

## 【0374】

酸化物半導体層164a、酸化物半導体層164b、酸化物半導体層164cのうち、いずれか一、またはいずれか二、または全部に、本発明の一態様の酸化物半導体膜を適用することができる。

## 【0375】

30

例えば、酸化物半導体層164bとして、上記変形例1で例示した酸化物半導体層114aと同様の構成を用いることができる。また例えば、酸化物半導体層164a、164cとして、上記変形例1で例示した酸化物半導体層114bと同様の構成を用いることができる。

## 【0376】

例えば、酸化物半導体層164bの下層に設けられる酸化物半導体層164a、及び上層に設けられる酸化物半導体層164cに、スタビライザーとして機能するGaの含有量の多い酸化物を用いることにより、酸化物半導体層164a、酸化物半導体層164b、酸化物半導体層164cからの酸素の放出を抑制することができる。

## 【0377】

40

ここで、酸化物半導体層164の形成時において、酸化物半導体層164cと酸化物半導体層164bをエッチングにより加工して酸化物半導体層164aとなる酸化物半導体膜を露出させ、その後にドライエッチング法によって該酸化物半導体膜を加工して酸化物半導体層164aを形成する場合に、該酸化物半導体膜の反応生成物が、酸化物半導体層164b及び酸化物半導体層164cの側面に再付着し、側壁保護層(ラビットイヤーとも呼べる)が形成される場合がある。なお、該反応生成物は、スパッタリング現象によって再付着するほか、ドライエッチング時のプラズマを介して再付着する場合もある。

## 【0378】

図19(C)には、上述のようにして酸化物半導体層164の側面に側壁保護層164dが形成された場合の、トランジスタ160の断面概略図を示している。

50

## 【0379】

側壁保護層164dは、主として酸化物半導体層164aと同一の材料を含む。また、側壁保護層164dには、酸化物半導体層164aの下層に設けられる層（ここでは絶縁層151）の成分（例えばシリコン）を含有する場合がある。

## 【0380】

また、図19(C)に示すように、酸化物半導体層164bの側面を側壁保護層164dで覆い、一対の電極105a、105bと接しない構成とすることにより、特に酸化物半導体層164bに主としてチャネルが形成される場合に、トランジスタのオフ時の意図しないリーク電流を抑制し、優れたオフ特性を有するトランジスタを実現できる。また、側壁保護層164dとしてスタビライザーとして機能するGaの含有量の多い材料を用いることで、酸化物半導体層164bの側面からの酸素の脱離を効果的に抑制し、電気的特性の安定性に優れたトランジスタを実現できる。10

## 【0381】

本実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

## 【0382】

## (実施の形態9)

上記実施の形態で例示したトランジスタのチャネルが形成される領域に好適に用いることができる半導体及び半導体膜の一例について、以下に説明する。

## 【0383】

酸化物半導体は、エネルギーギャップが3.0eV以上と大きく、酸化物半導体を適切な条件で加工し、そのキャリア密度を十分に低減して得られた酸化物半導体膜が適用されたトランジスタにおいては、オフ状態でのソースとドレイン間のリーク電流（オフ電流）を、従来のシリコンを用いたトランジスタと比較して極めて低いものとすることができます。20

## 【0384】

酸化物半導体膜をトランジスタに適用する場合、酸化物半導体膜の膜厚は2nm以上40nm以下とすることが好ましい。

## 【0385】

適用可能な酸化物半導体としては、少なくともインジウム(In)あるいは亜鉛(Zn)を含むことが好ましい。特にInとZnを含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム(Ga)、スズ(Sn)、ハフニウム(Hf)、ジルコニウム(Zr)、チタン(Ti)、スカンジウム(Sc)、イットリウム(Y)、ランタノイド（例えば、セリウム(Ce)、ネオジム(Nd)、ガドリニウム(Gd)）から選ばれた一種、または複数種が含まれていることが好ましい。30

## 【0386】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、In-Zn系酸化物、Sn-Zn系酸化物、Al-Zn系酸化物、Zn-Mg系酸化物、Sn-Mg系酸化物、In-Mg系酸化物、In-Ga系酸化物、In-Ga-Zn系酸化物(IGZOとも表記する)、In-Al-Zn系酸化物、In-Sn-Zn系酸化物、Sn-Ga-Zn系酸化物、Al-Ga-Zn系酸化物、Sn-Al-Zn系酸化物、In-Hf-Zn系酸化物、In-Zr-Zn系酸化物、In-Ti-Zn系酸化物、In-Sc-Zn系酸化物、In-Y-Zn系酸化物、In-La-Zn系酸化物、In-Ce-Zn系酸化物、In-Pr-Zn系酸化物、In-Nd-Zn系酸化物、In-Sm-Zn系酸化物、In-Eu-Zn系酸化物、In-Gd-Zn系酸化物、In-Tb-Zn系酸化物、In-Dy-Zn系酸化物、In-Ho-Zn系酸化物、In-Er-Zn系酸化物、In-Tm-Zn系酸化物、In-Yb-Zn系酸化物、In-Lu-Zn系酸化物、In-Sn-Ga-Zn系酸化物、In-Hf-Ga-Zn系酸化物、In-Al-Ga-Zn系酸化物、In-Sn-Al-Zn系酸化物、In-Sn-Hf-Zn系酸化物、I40

10

20

30

40

50

n - H f - A l - Z n 系酸化物を用いることができる。

【0387】

ここで、In - Ga - Zn系酸化物とは、InとGaとZnを主成分として有する酸化物という意味であり、InとGaとZnの比率は問わない。また、InとGaとZn以外の金属元素が入っていてもよい。

【0388】

また、酸化物半導体として、 $InMO_3 (ZnO)_m$  ( $m > 0$ 、且つ、 $m$ は整数でない)で表記される材料を用いてもよい。なお、Mは、Ga、Fe、Mn及びCoから選ばれた一の金属元素または複数の金属元素、若しくは上記のスタビライザーとしての元素を示す。また、酸化物半導体として、 $In_2SnO_5 (ZnO)_n$  ( $n > 0$ 、且つ、 $n$ は整数)で表記される材料を用いてもよい。10

【0389】

例えば、 $In : Ga : Zn = 1 : 1 : 1$ 、 $In : Ga : Zn = 1 : 3 : 2$ 、 $In : Ga : Zn = 3 : 1 : 2$ 、あるいは $In : Ga : Zn = 2 : 1 : 3$ の原子数比のIn - Ga - Zn系酸化物やその組成の近傍の酸化物を用いるとよい。

【0390】

酸化物半導体膜に水素が多量に含まれると、酸化物半導体と結合することによって、水素の一部がドナーとなり、キャリアである電子を生じてしまう。これにより、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そのため、酸化物半導体膜の形成後において、脱水化処理(脱水素化処理)を行い酸化物半導体膜から、水素、又は水分を除去して不純物が極力含まれないように高純度化することが好ましい。20

【0391】

なお、酸化物半導体膜への脱水化処理(脱水素化処理)によって、酸化物半導体膜から酸素も同時に減少してしまうことがある。よって、酸化物半導体膜への脱水化処理(脱水素化処理)によって増加した酸素欠損を補填するため酸素を酸化物半導体膜に加える処理を行うことが好ましい。本明細書等において、酸化物半導体膜に酸素を供給する場合を、加酸素化処理と記す場合がある、または酸化物半導体膜に含まれる酸素を化学量論的組成よりも多くする場合を過酸素化処理と記す場合がある。

【0392】

このように、酸化物半導体膜は、脱水化処理(脱水素化処理)により、水素または水分が除去され、加酸素化処理により酸素欠損を補填することによって、i型(真性)化またはi型に限りなく近く実質的にi型(真性)である酸化物半導体膜とすることができます。なお、実質的に真性とは、酸化物半導体膜中にドナーに由来するキャリアが極めて少なく(ゼロに近く)、キャリア密度が $1 \times 10^{17} / cm^3$ 以下、 $1 \times 10^{16} / cm^3$ 以下、 $1 \times 10^{15} / cm^3$ 以下、 $1 \times 10^{14} / cm^3$ 以下、 $1 \times 10^{13} / cm^3$ 以下であることをいう。30

【0393】

またこのように、i型又は実質的にi型である酸化物半導体膜を備えるトランジスタは、極めて優れたオフ電流特性を実現できる。例えば、酸化物半導体膜を用いたトランジスタがオフ状態のときのドレイン電流を、室温(25程度)にて $1 \times 10^{-18} A$ 以下、好ましくは $1 \times 10^{-21} A$ 以下、さらに好ましくは $1 \times 10^{-24} A$ 以下、または85

にて $1 \times 10^{-15} A$ 以下、好ましくは $1 \times 10^{-18} A$ 以下、さらに好ましくは $1 \times 10^{-21} A$ 以下とすることができます。なお、トランジスタがオフ状態とは、nチャネル型のトランジスタの場合、ゲート電圧がしきい値電圧よりも十分小さい状態をいう。具体的には、ゲート電圧がしきい値電圧よりも1V以上、2V以上または3V以上小さければ、トランジスタはオフ状態となる。40

【0394】

酸化物半導体膜は、例えば非単結晶を有してもよい。非単結晶は、例えば、C AAC(C Axis Aligned Crystal)、多結晶、微結晶、非晶質部を有する。非晶質部は、微結晶、C AACよりも欠陥準位密度が高い。また、微結晶は、C AACよ50

りも欠陥準位密度が高い。なお、CAACを有する酸化物半導体を、CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)と呼ぶ。

#### 【0395】

酸化物半導体膜は、例えばCAAC-OSを有してもよい。CAAC-OSは、例えば、c軸配向し、a軸または/およびb軸はマクロに揃っていない。

#### 【0396】

酸化物半導体膜は、例えば微結晶を有してもよい。なお、微結晶を有する酸化物半導体を、微結晶酸化物半導体と呼ぶ。微結晶酸化物半導体膜は、例えば、1nm以上10nm未満のサイズの微結晶(ナノ結晶ともいう。)を膜中に含む。

10

#### 【0397】

酸化物半導体膜は、例えば非晶質部を有してもよい。なお、非晶質部を有する酸化物半導体を、非晶質酸化物半導体と呼ぶ。非晶質酸化物半導体膜は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質酸化物半導体膜は、例えば、完全な非晶質であり、結晶部を有さない。

#### 【0398】

なお、酸化物半導体膜が、CAAC-OS、微結晶酸化物半導体、非晶質酸化物半導体の混合膜であってもよい。混合膜は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、CAAC-OSの領域と、を有する。また、混合膜は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、CAAC-OSの領域と、の積層構造を有してもよい。

20

#### 【0399】

なお、酸化物半導体膜は、例えば、単結晶を有してもよい。

#### 【0400】

酸化物半導体膜は、複数の結晶部を有し、当該結晶部のc軸が被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃っていることが好ましい。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なっていてもよい。そのような酸化物半導体膜の一例としては、CAAC-OS膜がある。

#### 【0401】

CAAC-OS膜に含まれる結晶部は、一边が100nm未満の立方体内に収まる大きさであることが多い。また、透過型電子顕微鏡(TEM: Transmission Electron Microscope)による観察像では、CAAC-OS膜に含まれる結晶部と結晶部との境界は明確ではない。また、TEMによってCAAC-OS膜には明確な粒界(グレインバウンダリーともいう。)は確認できない。そのため、CAAC-OS膜は、粒界に起因する電子移動度の低下が抑制される。

30

#### 【0402】

CAAC-OS膜に含まれる結晶部は、例えば、c軸がCAAC-OS膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃い、かつab面に垂直な方向から見て金属原子が三角形状または六角形状に配列し、c軸に垂直な方向から見て金属原子が層状または金属原子と酸素原子とが層状に配列している。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なっていてもよい。本明細書において、単に垂直と記載する場合、80°以上100°以下、好ましくは85°以上95°以下の範囲も含まれることとする。また、単に平行と記載する場合、-10°以上10°以下、好ましくは-5°以上5°以下の範囲も含まれることとする。

40

#### 【0403】

CAAC-OS膜は、例えば、X線回折(XRD:X-Ray Diffraction)装置を用い、out-of-plane法による分析を行うと、2θが31°近傍のピークが現れる場合がある。2θが31°近傍のピークは、InGaZnO<sub>4</sub>の結晶であれば、(009)面に配向していることを示す。また、CAAC-OS膜は、例えば、2θが36°近傍のピークが現れる場合がある。2θが36°近傍のピークは、Ga<sub>2</sub>ZnO<sub>4</sub>

50

<sub>4</sub> の結晶であれば、(222)面に配向していることを示す。C A A C - O S 膜は、好ましくは、2が31°近傍にピークが現れ、2が36°近傍にピークが現れない。

#### 【0404】

また、例えば、InGaZnO<sub>4</sub>の結晶を有するC A A C - O S 膜であれば、XRD装置を用い、c軸に垂直な方向からX線を入射させるin-plane法による分析を行うと、2が56°近傍のピークが現れる場合がある。2が56°近傍のピークは、InGaZnO<sub>4</sub>の結晶の(110)面からの回折ピークである。ここで、2を56°近傍で固定し、表面の法線ベクトルを軸( c 軸)として試料を回転させながら分析(スキャン)を行うと、a軸およびb軸の向きが揃っている単結晶酸化物半導体の場合は6つの対称性のピークが現れるが、C A A C - O S 膜の場合は明瞭なピークが現れない。

10

#### 【0405】

なお、C A A C - O S 膜において、結晶部の分布が一様でなくてもよい。例えば、C A A C - O S 膜の形成過程において、酸化物半導体膜の表面側から結晶成長させる場合、被形成面の近傍に対し表面の近傍では結晶部の占める割合が高くなることがある。また、C A A C - O S 膜へ不純物を添加することにより、当該不純物添加領域において結晶部の結晶性が低下することもある。

#### 【0406】

C A A C - O S 膜に含まれる結晶部のc軸は、C A A C - O S 膜の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃うため、C A A C - O S 膜の形状(被形成面の断面形状または表面の断面形状)によっては互いに異なる方向を向くことがある。また、結晶部は、成膜したとき、または成膜後に加熱処理などの結晶化処理を行ったときに形成される。従って、結晶部のc軸は、C A A C - O S 膜が形成されたときの被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃う。

20

#### 【0407】

C A A C - O S 膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

#### 【0408】

C A A C - O S は、例えば、多結晶である酸化物半導体スパッタリング用ターゲットを用い、スパッタリング法によって成膜することができる。当該スパッタリング用ターゲットにイオンが衝突すると、スパッタリング用ターゲットに含まれる結晶領域がa-b面から劈開し、a-b面に平行な面を有する平板状またはペレット状のスパッタリング粒子として剥離することがある。この場合、当該平板状またはペレット状のスパッタリング粒子が、結晶状態を維持したまま被成膜面に到達することで、C A A C - O S 膜を成膜することができる。

30

#### 【0409】

平板状のスパッタリング粒子は、例えばa-b面に平行な面の円相当径が3nm以上10nm以下、厚さ(a-b面に垂直な方向の長さ)が0.7nm以上1nm未満である。なお、平板状のスパッタリング粒子は、a-b面に平行な面が正三角形又は正六角形であつてもよい。ここで、円相当径とは、面の面積と等しい正円の直径をいう。

#### 【0410】

40

また、C A A C - O S を成膜するために、以下の条件を適用することが好ましい。

#### 【0411】

成膜時の基板温度を高めることで、基板に到達した平板状のスパッタリング粒子のマイグレーションが起こり、スパッタリング粒子の平らな面が基板に付着する。このとき、スパッタリング粒子が正に帯電することで、スパッタリング粒子同士が反発しながら基板に付着するため、スパッタリング粒子が偏って不均一に重なることがなく、厚さの均一なC A A C - O S を成膜することができる。具体的には、基板温度を100以上740以下、好ましくは200以上500以下として成膜することが好ましい。

#### 【0412】

また、成膜時の不純物混入を低減することで、不純物によって結晶状態が崩れることを

50

抑制できる。例えば、成膜室内に存在する不純物濃度（水素、水、二酸化炭素および窒素など）を低減すればよい。また、成膜ガス中の不純物濃度を低減すればよい。具体的には、露点が -80 以下、好ましくは -100 以下である成膜ガスを用いる。

#### 【0413】

また、成膜ガス中の酸素割合を高め、電力を最適化することで成膜時のプラズマダメージを軽減すると好ましい。成膜ガス中の酸素割合は、30 体積%以上、好ましくは 100 体積%とする。

#### 【0414】

C AAC - OS を成膜した後、加熱処理を行ってもよい。加熱処理の温度は、100 以上 740 以下、好ましくは 200 以上 500 以下とする。また、加熱処理の時間は 1 分以上 24 時間以下、好ましくは 6 分以上 4 時間以下とする。また、加熱処理は、不活性雰囲気又は酸化性雰囲気で行えればよい。好ましくは、不活性雰囲気で加熱処理を行った後、酸化性雰囲気で加熱処理を行う。不活性雰囲気での加熱処理により、C AAC - OS の不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理により C AAC - OS に酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。また、加熱処理を行うことで、C AAC - OS の結晶性をさらに高めることができる。なお、加熱処理は、1000 Pa 以下、100 Pa 以下、10 Pa 以下又は 1 Pa 以下の減圧下で行ってもよい。減圧下では、C AAC - OS の不純物濃度をさらに短時間で低減することができる。

#### 【0415】

スパッタリング用ターゲットの一例として、In - Ga - Zn - O 化合物ターゲットについて以下に示す。

#### 【0416】

In<sub>x</sub>O<sub>y</sub> 粉末、GaO<sub>y</sub> 粉末及びZnO<sub>z</sub> 粉末を所定の m o l 数で混合し、加圧処理後、1000 以上 1500 以下の温度で加熱処理をすることで多結晶である In - Ga - Zn - O 化合物ターゲットとする。なお、X、Y 及びZ は任意の正数である。ここで、所定の m o l 数比は、例えば、In<sub>x</sub>O<sub>y</sub> 粉末、GaO<sub>y</sub> 粉末及びZnO<sub>z</sub> 粉末が、1 : 1 : 1、1 : 1 : 2、1 : 3 : 2、1 : 9 : 6、2 : 1 : 3、2 : 2 : 1、3 : 1 : 1、3 : 1 : 2、3 : 1 : 4、4 : 2 : 3、8 : 4 : 3、またはこれらの近傍の値とすることができます。なお、粉末の種類、及びその混合する m o l 数比は、作製するスパッタリング用ターゲットによって適宜変更すればよい。

#### 【0417】

または、C AAC - OS は、以下の方法により形成してもよい。

#### 【0418】

まず、第 1 の酸化物半導体膜を 1 nm 以上 10 nm 未満の厚さで成膜する。第 1 の酸化物半導体膜はスパッタリング法を用いて成膜する。具体的には、基板温度を 100 以上 500 以下、好ましくは 150 以上 450 以下とし、成膜ガス中の酸素割合を 30 体積%以上、好ましくは 100 体積%として成膜する。

#### 【0419】

次に、加熱処理を行い、第 1 の酸化物半導体膜を結晶性の高い第 1 の C AAC - OS とする。加熱処理の温度は、350 以上 740 以下、好ましくは 450 以上 650 以下とする。また、加熱処理の時間は 1 分以上 24 時間以下、好ましくは 6 分以上 4 時間以下とする。また、加熱処理は、不活性雰囲気または酸化性雰囲気で行えればよい。好ましくは、不活性雰囲気で加熱処理を行った後、酸化性雰囲気で加熱処理を行う。不活性雰囲気での加熱処理により、第 1 の酸化物半導体膜の不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理により第 1 の酸化物半導体膜に酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。なお、加熱処理は 1000 Pa 以下、100 Pa 以下、10 Pa 以下または 1 Pa 以下の減圧下で行ってもよい。減圧下では、第 1 の酸化物半導体膜の不純物濃度をさらに短時間で低減することができる。

10

20

30

40

50

**【0420】**

第1の酸化物半導体膜は、厚さが1nm以上10nm未満であることにより、厚さが10nm以上である場合と比べ、加熱処理によって容易に結晶化させることができる。

**【0421】**

または、CAAC-OSは、スパッタ法とは異なる方法、例えば、熱CVD法により形成してもよい。熱CVD法の例としてMOCVD(Metal Organic Chemical Vapor Deposition)法やALD(Atomic Layer Deposition)法を使っても良い。

**【0422】**

熱CVD法は、プラズマを使わない成膜方法のため、プラズマダメージにより欠陥が生成されることが無いという利点を有する。10

**【0423】**

熱CVD法は、チャンバー内を大気圧または減圧下とし、原料ガスと酸化剤を同時にチャンバー内に送り、基板近傍または基板上で反応させて基板上に堆積させることで成膜を行ってもよい。

**【0424】**

また、ALD法は、チャンバー内を大気圧または減圧下とし、反応のための原料ガスが順次にチャンバーに導入され、そのガス導入の順序を繰り返すことで成膜を行ってもよい。20  
例えば、それぞれのスイッチングバルブ(高速バルブとも呼ぶ)を切り替えて2種類以上の原料ガスを順番にチャンバーに供給し、複数種の原料ガスが混ざらないように第1の原料ガスと同時またはその後に不活性ガス(アルゴン、或いは窒素など)などを導入し、第2の原料ガスを導入する。なお、同時に不活性ガスを導入する場合には、不活性ガスはキャリアガスとなり、また、第2の原料ガスの導入時にも同時に不活性ガスを導入してもよい。また、不活性ガスを導入する代わりに真空排気によって第1の原料ガスを排出した後、第2の原料ガスを導入してもよい。第1の原料ガスが基板の表面に吸着して第1の単原子層を成膜し、後から導入される第2の原料ガスと反応して、第2の単原子層が第1の単原子層上に積層されて薄膜が形成される。このガス導入順序を制御しつつ所望の厚さになるまで複数回繰り返すことで、段差被覆性に優れた薄膜を形成することができる。薄膜の厚さは、ガス導入順序を繰り返す回数によって調節することができるため、精密な膜厚調節が可能であり、微細なFETを作製する場合に適している。30

**【0425】**

例えば、 $InGaZnO_x$ ( $X > 0$ )膜を成膜する場合には、トリメチルインジウム、トリメチルガリウム、及びジエチル亜鉛を用いる。なお、トリメチルインジウムの化学式は、 $(CH_3)_3In$ である。また、トリメチルガリウムの化学式は、 $(CH_3)_3Ga$ である。また、ジエチル亜鉛の化学式は、 $(CH_3)_2Zn$ である。また、これらの組み合わせに限定されず、トリメチルガリウムに代えてトリエチルガリウム(化学式 $(C_2H_5)_3Ga$ )を用いることもでき、ジエチル亜鉛に代えてジメチル亜鉛(化学式 $(C_2H_5)_2Zn$ )を用いることもできる。

**【0426】**

例えば、ALDを利用する成膜装置により酸化物半導体膜、例えば $InGaZnO_x$ ( $X > 0$ )膜を成膜する場合には、 $In(CH_3)_3$ ガスと $O_3$ ガスを順次繰り返し導入して $InO_2$ 層を形成し、その後、 $Ga(CH_3)_3$ ガスと $O_3$ ガスを同時に導入して $GaO$ 層を形成し、更にその後 $Zn(CH_3)_2$ と $O_3$ ガスを同時に導入して $ZnO$ 層を形成する。なお、これらの層の順番はこの例に限らない。また、これらのガスを混ぜて $InGaO_2$ 層や $InZnO_2$ 層、 $GaInO$ 層、 $ZnInO$ 層、 $GaZnO$ 層などの混合化合物層を形成しても良い。なお、 $O_3$ ガスに変えてAr等の不活性ガスでバーリングして得られた $H_2O$ ガスを用いても良いが、Hを含まない $O_3$ ガスを用いる方が好ましい。また、 $In(CH_3)_3$ ガスにかえて、 $In(C_2H_5)_3$ ガスを用いても良い。また、 $Ga(CH_3)_3$ ガスにかえて、 $Ga(C_2H_5)_3$ ガスを用いても良い。また、 $In(CH_3)_3$ ガスにかえて、 $In(C_2H_5)_3$ ガスを用いても良い。また、 $Zn(CH_3)_2$ ガ40  
50

スを用いても良い。

**【0427】**

次に、第1の酸化物半導体膜と同じ組成である第2の酸化物半導体膜を10nm以上50nm以下の厚さで成膜する。第2の酸化物半導体膜はスパッタリング法を用いて成膜する。具体的には、基板温度を100以上500以下、好ましくは150以上450

以下とし、成膜ガス中の酸素割合を30体積%以上、好ましくは100体積%として成膜する。

**【0428】**

次に、加熱処理を行い、第2の酸化物半導体膜を第1のCAC-OSから固相成長させることで、結晶性の高い第2のCAC-OSとする。加熱処理の温度は、350以上740以下、好ましくは450以上650以下とする。また、加熱処理の時間は1分以上24時間以下、好ましくは6分以上4時間以下とする。また、加熱処理は、不活性雰囲気または酸化性雰囲気で行えばよい。好ましくは、不活性雰囲気で加熱処理を行った後、酸化性雰囲気で加熱処理を行う。不活性雰囲気での加熱処理により、第2の酸化物半導体膜の不純物濃度を短時間で低減することができる。一方、不活性雰囲気での加熱処理により第2の酸化物半導体膜に酸素欠損が生成されることがある。その場合、酸化性雰囲気での加熱処理によって該酸素欠損を低減することができる。なお、加熱処理は1000Pa以下、100Pa以下、10Pa以下または1Pa以下の減圧下で行ってもよい。減圧下では、第2の酸化物半導体膜の不純物濃度をさらに短時間で低減することができる。

10

20

**【0429】**

以上のようにして、合計の厚さが10nm以上であるCAC-OSを形成することができる。

**【0430】**

また、酸化物半導体膜は、複数の酸化物半導体膜が積層された構造でもよい。

**【0431】**

例えば、酸化物半導体膜を、酸化物半導体膜（便宜上、第1層と呼ぶ）とゲート絶縁膜との間に、第1層を構成する元素からなり、第1層よりも電子親和力が0.2eV以上小さい第2層を設けてもよい。このとき、ゲート電極から電界が印加されると、第1層にチャネルが形成され、第2層にはチャネルが形成されない。第1層は、第2層と構成する元素が同じであるため、第1層と第2層との界面において、界面散乱がほとんど起こらない。従って、第1層とゲート絶縁膜との間に第2層を設けることによって、トランジスタの電界効果移動度を高くすることができる。

30

**【0432】**

さらに、ゲート絶縁膜に酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜または窒化シリコン膜を用いる場合、ゲート絶縁膜に含まれるシリコンが、酸化物半導体膜に混入することがある。酸化物半導体膜にシリコンが含まれると、酸化物半導体膜の結晶性の低下、キャリア移動度の低下などが起こる。従って、チャネルの形成される第1層のシリコン濃度を低減するために、第1層とゲート絶縁膜との間に第2層を設けることが好ましい。同様の理由により、第1層を構成する元素からなり、第1層よりも電子親和力が0.2eV以上小さい第3層を設け、第1層を第2層及び第3層で挟むことが好ましい。

40

**【0433】**

このような構成とすることで、チャネルの形成される領域へのシリコンなどの不純物の拡散を低減さらには防止することができるため、信頼性の高いトランジスタを得ることができる。

**【0434】**

なお、酸化物半導体膜をCAC-OSとするためには、酸化物半導体膜中に含まれるシリコン濃度を $2.5 \times 10^{-2} / \text{cm}^3$ 以下とする。好ましくは、酸化物半導体膜中に含まれるシリコン濃度を、 $1.4 \times 10^{-2} / \text{cm}^3$ 未満、より好ましくは $4 \times 10^{-9} / \text{cm}^3$ 未満、さらに好ましくは $2.0 \times 10^{-8} / \text{cm}^3$ 未満とする。酸化物半導体膜

50

に含まれるシリコン濃度が、 $1.4 \times 10^{21} / \text{cm}^3$  以上であると、トランジスタの電界効果移動度の低下の恐れがあり、 $4.0 \times 10^{19} / \text{cm}^3$  以上であると、酸化物半導体膜と接する膜との界面で酸化物半導体膜がアモルファス化する恐れがあるためである。また、酸化物半導体膜に含まれるシリコン濃度を $2.0 \times 10^{18} / \text{cm}^3$  未満として、トランジスタの信頼性のさらなる向上並びに酸化物半導体膜におけるDOS (density of state) の低減が期待できる。なお、酸化物半導体膜中のシリコン濃度は、二次イオン質量分析法 (SIMS : Secondary Ion Mass Spectrometry) で測定することができる。

#### 【0435】

実施の形態は、本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。10

#### 【0436】

##### (実施の形態10)

本実施の形態では、上記実施の形態で説明した液晶表示装置を用いて作製される電子機器の具体例について、図20を用いて説明する。

#### 【0437】

本発明を適用可能な電子機器の一例として、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音楽再生装置、遊技機（パチンコ機、スロットマシン等）、ゲーム筐体が挙げられる。これらの電子機器の具体例を図20に示す。20

#### 【0438】

図20(A)は、表示部を有する携帯情報端末1400を示している。携帯情報端末1400は、筐体1401に表示部1402及び操作ボタン1403が組み込まれている。本発明の一態様の液晶表示装置は、表示部1402に用いることができる。

#### 【0439】

図20(B)は、携帯電話機1410を示している。携帯電話機1410は、筐体1411に表示部1412、操作ボタン1413、スピーカー1414、及びマイク1415が組み込まれている。本発明の一態様の液晶表示装置は、表示部1412に用いることができる。30

#### 【0440】

図20(C)は、音楽再生装置1420を示している。音楽再生装置1420は、筐体1421に表示部1422、操作ボタン1423、アンテナ1424が組み込まれている。またアンテナ1424からは、無線信号により情報を送受信することができる。本発明の一態様の液晶表示装置は、表示部1422に用いることができる。

#### 【0441】

表示部1402、表示部1412及び表示部1422は、タッチ入力機能を有しており、表示部1402、表示部1412及び表示部1422に表示された表示ボタン（図示せず）を指などで触ることで、画面操作や、情報を入力することができる。

#### 【0442】

先の実施の形態に示した液晶表示装置を表示部1402、表示部1412及び表示部1422に用いることで、表示品位の向上が図られた表示部1402、表示部1412及び表示部1422とすることができます。

#### 【0443】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

#### 【0444】

##### (実施の形態11)

本実施の形態では、上記実施の形態で説明したリフレッシュレートを低減する意義について説明を行う。50

## 【0445】

目の疲労には、神経系の疲労と、筋肉系の疲労の2種類がある。神経系の疲労は、長時間液晶表示装置の発光、点滅画面を見続けることで、その明るさが眼の網膜や神経、脳を刺激して疲れさせるものである。筋肉系の疲労は、ピント調節のときに使用する毛様体の筋肉を酷使することにより疲れさせるものである。

## 【0446】

図21(A)に、従来の液晶表示装置の表示を表す模式図を示す。図21(A)に示すように、従来の液晶表示装置の表示では、1秒間に60回の画像の書き換えが行われている。このような画面を長時間見続けることにより、使用者の眼の網膜や神経、脳を刺激して眼の疲労が引き起こされるおそれがあった。

10

## 【0447】

本発明の一態様では、液晶表示装置の画素部に、酸化物半導体を用いたトランジスタ、例えば、C A A C - O S を用いたトランジスタを適用する。当該トランジスタのオフ電流は、極めて小さいため、フレーム周波数を下げても、液晶表示装置の輝度の維持が可能となる。

## 【0448】

つまり、図21(B)に示すように、例えば、5秒間に1回の画像の書き換えが可能となるため、極力長い時間同じ映像を見ることが可能となり、使用者に視認される画面のちらつきが低減される。これにより、使用者の眼の網膜や神経、脳の刺激が低減され、神経系の疲労が軽減される。

20

## 【0449】

また、図22(A)に示すように、1画素のサイズが大きい場合(例えば精細度が150 ppi未満の場合)、液晶表示装置に表示された文字はぼやけてしまう。液晶表示装置に表示されたぼやけた文字を長時間見続けると、毛様体の筋肉が、絶えずピントを合わせようとして動いているにもかかわらず、ピントが合わせづらい状態が続くことになり、目に負担をかけてしまうおそれがあった。

## 【0450】

これに対し、図22(B)に示すように、本発明の一態様にかかる液晶表示装置では、1画素のサイズが小さく高精細な表示が可能となるため、緻密で滑らかな表示とすることができる。これにより、毛様体の筋肉が、ピントを合わせやすくなるため、使用者の筋肉系の疲労が軽減される。

30

## 【0451】

なお、目の疲労を定量的に測定する方法が検討されている。例えば、神経系の疲労の評価指標としては、臨界融合周波数(CFF: Critical Flicker(Fusion) Frequency)などが知られている。また、筋肉系の疲労の評価指標としては、調節時間や調節近点距離などが知られている。

## 【0452】

そのほか、目の疲労を評価する方法として、脳波測定、サーモグラフィ法、瞬きの回数の測定、涙液量の評価、瞳孔の収縮反応速度の評価や、自覚症状を調査するためのアンケート等がある。

40

## 【0453】

本発明の一態様によれば、目に優しい液晶表示装置を提供することができる。

## 【0454】

## (実施例)

本実施例では、上記実施の形態1で説明した本発明の一態様による液晶層を用いて実際にパネルを作製し、透過率を測定した結果について説明する。本実施例で測定に用いたパネルは、液晶素子が横電界により配向する液晶層を有するFFSモードの液晶表示装置である。

## 【0455】

図26(A)に実線2602で示す波形は、誘電率の異方性が3.8の液晶層を有する液

50

晶表示装置に対して、中間階調となる電圧をフレーム周波数を1Hzで鋸波形となるように印加した際、そのときの透過率の時間変化を表している。また、図26(A)に点線2601で示す波形は、比較のため、誘電率の異方性が5.2の液晶層を有する液晶表示装置に対して、中間階調となる電圧をフレーム周波数を1Hzで鋸波形となるように印加した際、そのときの透過率の時間変化を表している。

#### 【0456】

図26(B)に実線2604及び点線2603で示す波形は、図26(A)で説明した条件のうち、フレーム周波数を0.2Hzとした場合の、透過率の時間変化を表している。

#### 【0457】

なお図26(A)、(B)に示すグラフにおける縦軸は、規格化された透過率である。具体的に図26(A)、(B)に示すグラフでは、透過率を100%とした際を1として、中間階調による透過率の変化を表している。

#### 【0458】

図26(A)の点線2601で示す、誘電率の異方性が5.2の液晶表示装置の場合の透過率の時間変化は、図26(A)の実線2602で示す、誘電率の異方性が3.8の液晶表示装置の場合の透過率の時間変化に比べて大きかった。この結果は、上記実施の形態1で説明した図4の結果と、一致した。

#### 【0459】

また図26(B)の点線2603で示す、誘電率の異方性が5.2の液晶表示装置の場合の透過率の時間変化は、図26(B)の実線2604で示す、誘電率の異方性が3.8の液晶表示装置の場合の透過率の時間変化に比べて大きかった。この結果は、上記実施の形態1で説明した図5の結果と、一致した。

#### 【0460】

図26(A)、(B)に示す点線2601及び点線2603で示される鋸波形は、液晶層に含まれる不純物に起因する残留DCによるものである。一方、液晶層に含まれる不純物の割合の少ない、図26(A)、(B)に示す実線2602及び実線2604で示される鋸波形は、残留DCによる透過率の揺らぎが低減されていることがわかった。

#### 【0461】

また、図26(A)、(B)に示す中間階調での透過率の時間変化によると、透過率の変動幅を40%程度に抑制することができることが確認できた。

#### 【0462】

図31に示す複数の波形は、誘電率の異方性が3.8の液晶層を有する液晶表示装置に対して、フレーム周波数を1Hz、0.2Hz、0.017Hzで、中間階調となる電圧を鋸波形となるように印加した際、そのときの透過率の時間変化を表している。

#### 【0463】

図31に示す複数の波形から、フレーム周波数を1Hz、0.2Hz、0.017Hzと変化させても、透過率の変化がほとんど変わらないことが確認できた。

#### 【0464】

また図27には、誘電率の異方性が3.8の液晶層を有する液晶表示装置による表示例を示す。

#### 【0465】

図27に示すように、実用上問題がなく、良好な表示を得ることができた。

#### 【符号の説明】

#### 【0466】

- G 1 走査線
- G 2 走査線
- S 1 信号線
- S 2 信号線
- S 3 信号線
- 1 0 領域

10

20

30

40

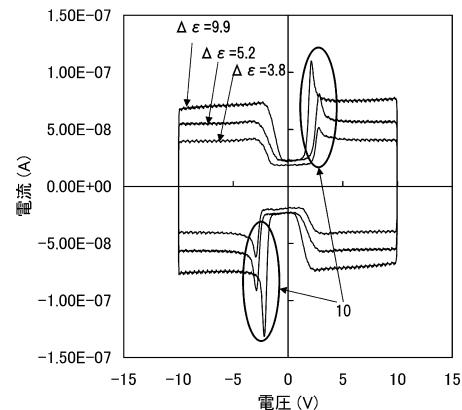
50

1 1	第 1 の電極	
1 2	第 2 の電極	
1 3	配向膜	
1 4	配向膜	
1 5	液晶分子	
2 1	偏光板	
2 2	偏光板	
2 3	光検出器	
2 4	矢印	
2 5	矢印	10
1 0 0	トランジスタ	
1 0 1	基板	
1 0 2	ゲート電極	
1 0 3	絶縁層	
1 0 4	酸化物半導体層	
1 0 5 a	電極	
1 0 5 b	電極	
1 0 6	絶縁層	
1 0 7	絶縁層	
1 1 0	トランジスタ	20
1 1 4	酸化物半導体層	
1 1 4 a	酸化物半導体層	
1 1 4 b	酸化物半導体層	
1 2 0	トランジスタ	
1 2 4	酸化物半導体層	
1 2 4 a	酸化物半導体層	
1 2 4 b	酸化物半導体層	
1 2 4 c	酸化物半導体層	
1 5 0	トランジスタ	
1 5 1	絶縁層	30
1 5 2	絶縁層	
1 6 0	トランジスタ	
1 6 4	酸化物半導体層	
1 6 4 a	酸化物半導体層	
1 6 4 b	酸化物半導体層	
1 6 4 c	酸化物半導体層	
1 6 4 d	側壁保護層	
2 0 0	パネルモジュール	
2 0 1	第 1 の基板	
2 0 2	第 2 の基板	40
2 0 3	シール材	
2 0 4	F P C	
2 0 5	外部接続電極	
2 0 6	配線	
2 0 8	接続層	
2 1 1	画素部	
2 1 2	I C	
2 1 3	ゲート駆動回路	
2 3 1	トランジスタ	
2 3 2	トランジスタ	50

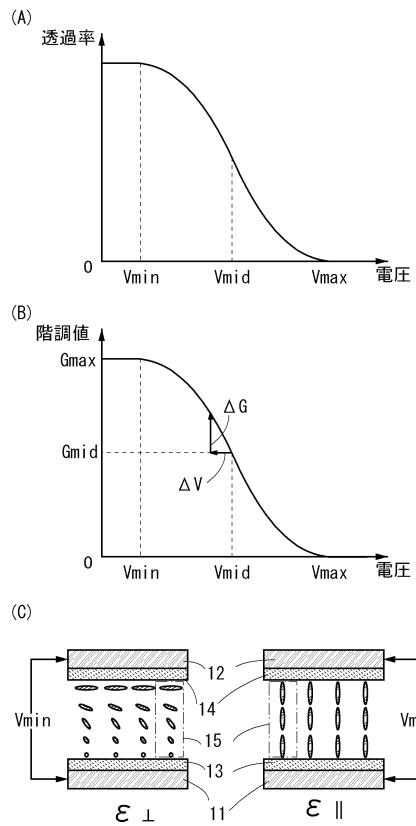
2 3 7	絶縁層	
2 3 8	絶縁層	
2 3 9	絶縁層	
2 4 2	ブラックマトリクス	
2 4 3	カラーフィルタ	
2 5 0	液晶素子	
2 5 1	第1の電極	
2 5 2	液晶	
2 5 3	第2の電極	
2 5 4	スペーサ	10
2 5 5	オーバーコート	
2 5 6	トランジスタ	
4 0 0	タッチパネル	
4 0 1	第1の基板	
4 0 2	第2の基板	
4 0 3	基板	
4 0 4	FPC	
4 0 5	外部接続電極	
4 0 6	配線	
4 1 1	表示部	20
4 1 2	ソース駆動回路	
4 1 3	ゲート駆動回路	
4 1 4	画素部	
4 1 5	FPC	
4 1 6	外部接続電極	
4 1 7	配線	
4 2 0	液晶表示装置	
4 2 1	電極	
4 2 2	電極	
4 2 4	絶縁層	30
4 2 3	配線	
4 3 0	タッチセンサ	
4 3 1	液晶	
4 3 3	絶縁層	
4 3 4	接着層	
4 3 5	カラーフィルタ層	
4 3 6	封止材	
4 3 7	スイッチング素子層	
4 3 8	配線	
4 3 9	接続層	40
4 4 0	センサ層	
4 4 1	偏光板	
5 0 0	入力手段	
5 0 0 _ C	信号	
6 0 0	液晶表示装置	
6 1 0	制御部	
6 1 5 _ C	二次制御信号	
6 1 5 _ V	二次画像信号	
6 2 0	演算装置	
6 2 5 _ C	一次制御信号	50

6 2 5 _ V	一次画像信号	
6 3 0	表示部	
6 3 1	画素部	
6 3 1 a	領域	
6 3 1 b	領域	
6 3 1 c	領域	
6 3 1 p	画素	
6 3 2	G 駆動回路	
6 3 2 _ G	G 信号	
6 3 3	S 駆動回路	10
6 3 3 _ S	S 信号	
6 3 4	画素回路	
6 3 4 c ( i )	寄生容量	
6 3 4 c	容量素子	
6 3 4 t	トランジスタ	
6 3 5	表示素子	
6 3 5 _ 1	画素電極	
6 3 5 L C	液晶素子	
6 5 0	光供給部	
7 0 1	演算装置	20
7 0 2	記憶装置	
7 0 3	グラフィックユニット	
7 0 4	表示手段	
1 4 0 0	携帯情報端末	
1 4 0 1	筐体	
1 4 0 2	表示部	
1 4 0 3	操作ボタン	
1 4 1 0	携帯電話機	
1 4 1 1	筐体	
1 4 1 2	表示部	30
1 4 1 3	操作ボタン	
1 4 1 4	スピーカー	
1 4 1 5	マイク	
1 4 2 0	音楽再生装置	
1 4 2 1	筐体	
1 4 2 2	表示部	
1 4 2 3	操作ボタン	
1 4 2 4	アンテナ	
2 6 0 1	点線	
2 6 0 2	実線	40
2 6 0 3	点線	
2 6 0 4	実線	

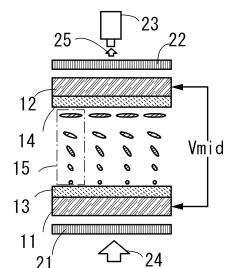
【図1】



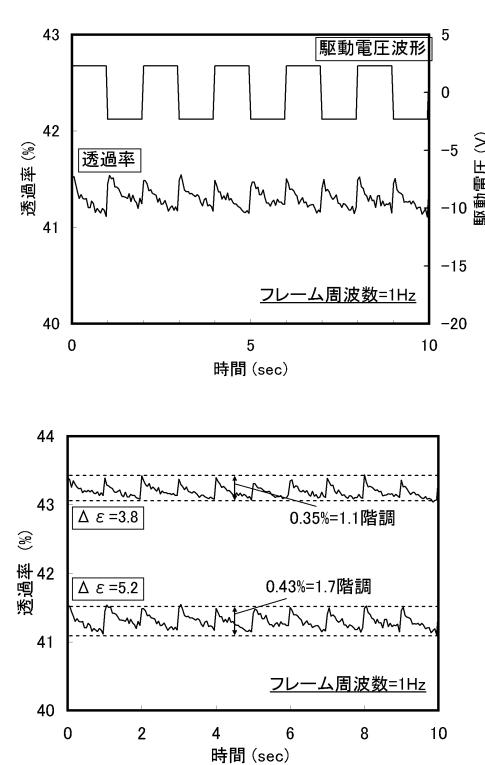
【図2】



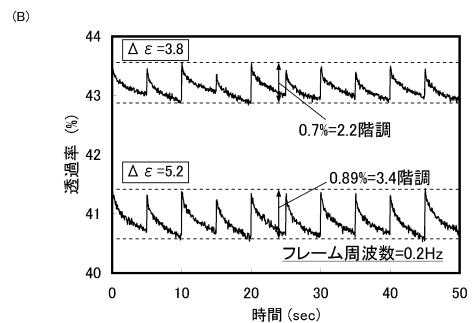
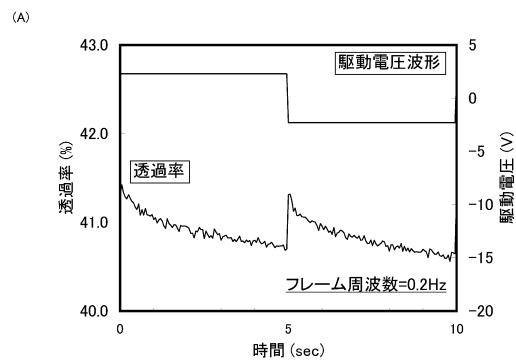
【図3】



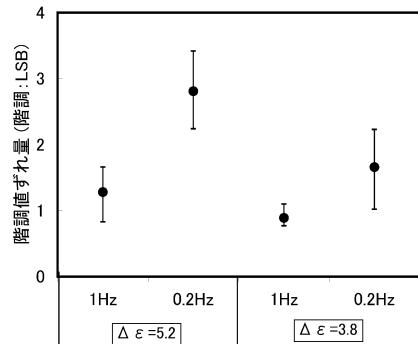
【図4】



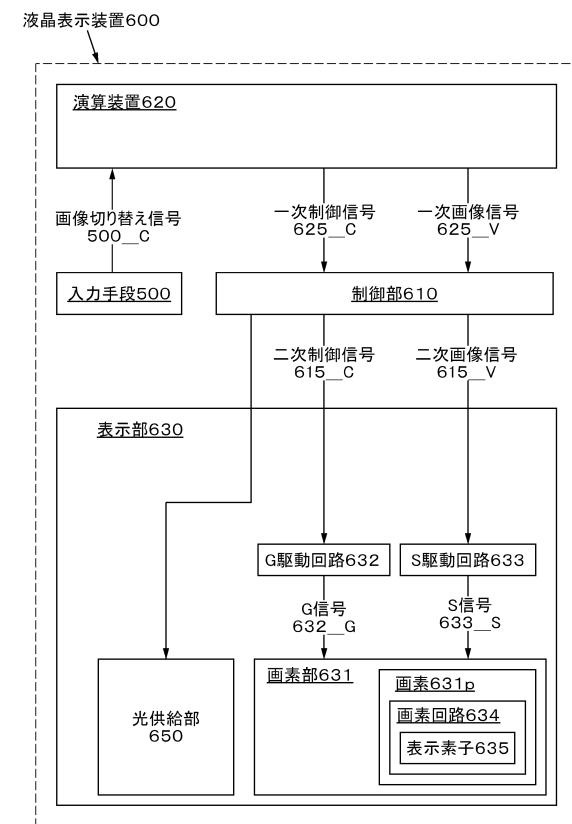
【図5】



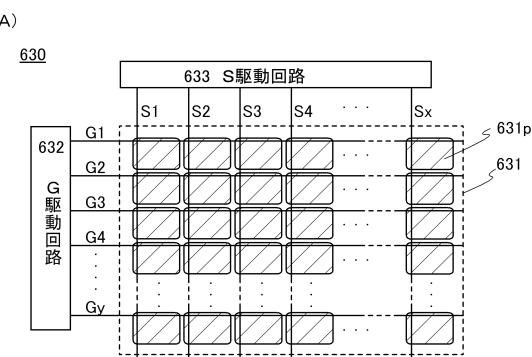
【図6】



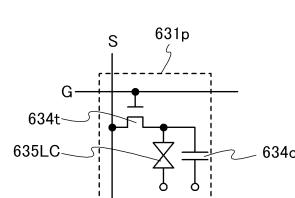
【図7】



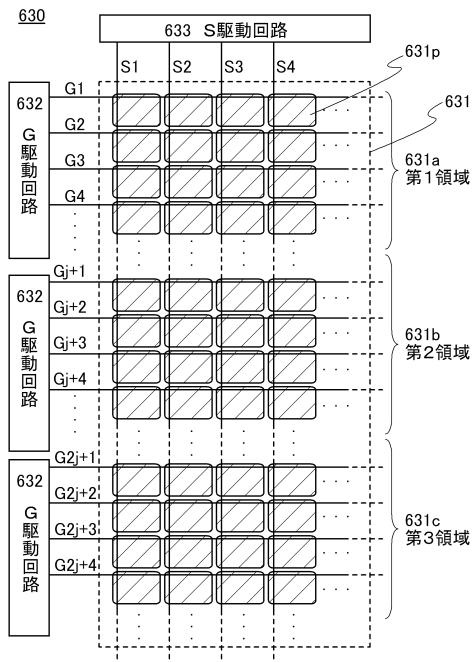
【図8】



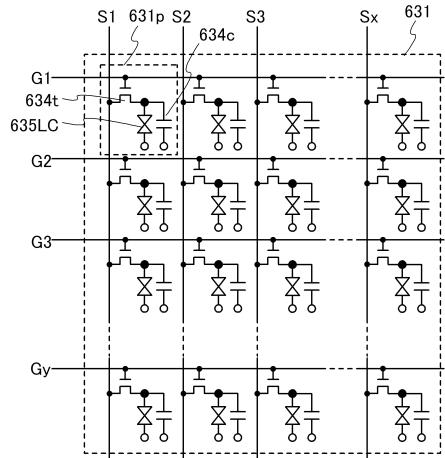
(B)



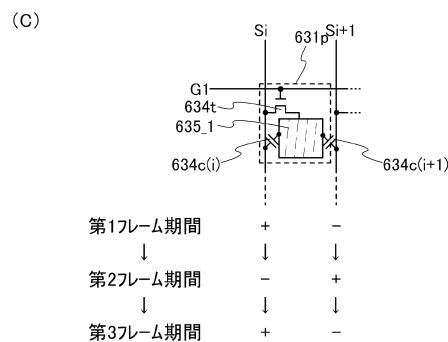
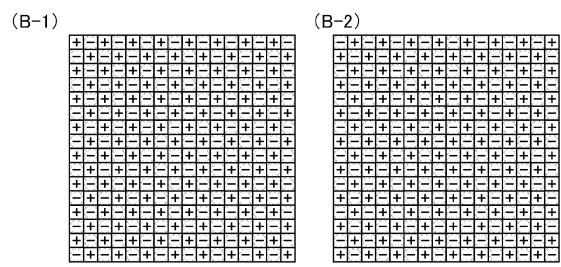
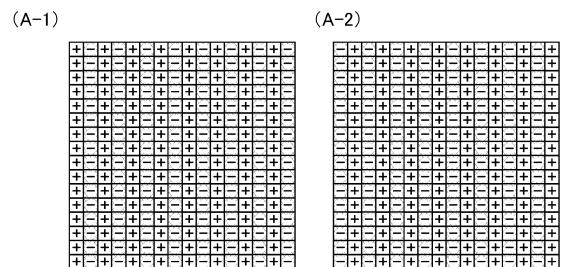
【図9】



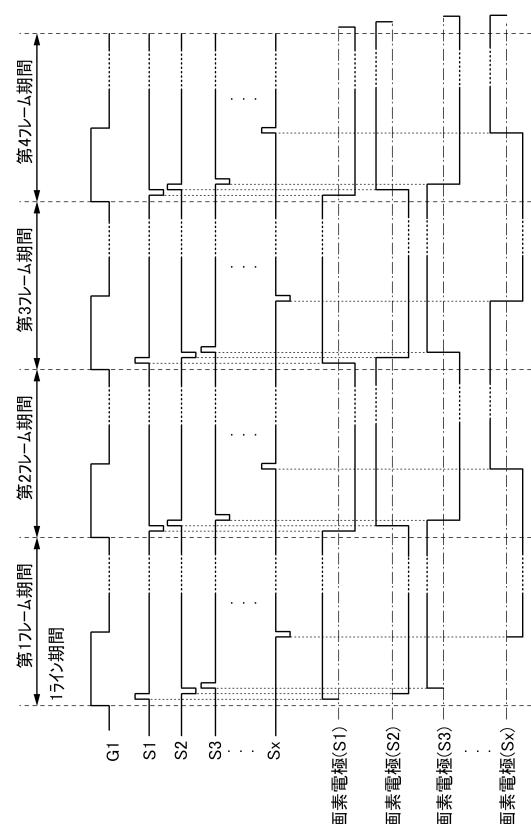
【図10】



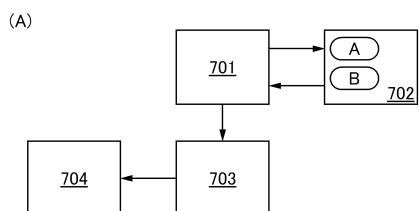
【図11】



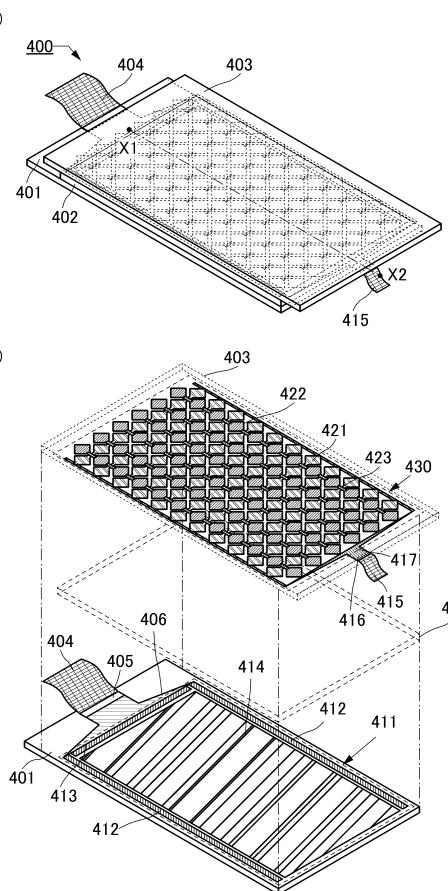
【図12】



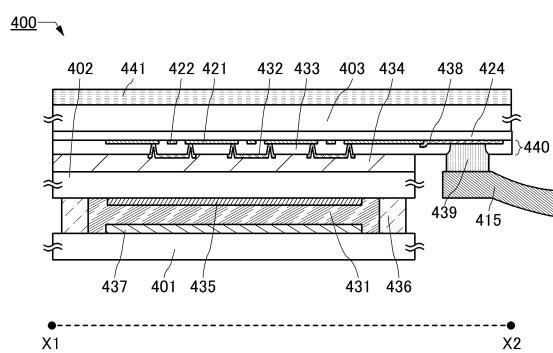
【図13】



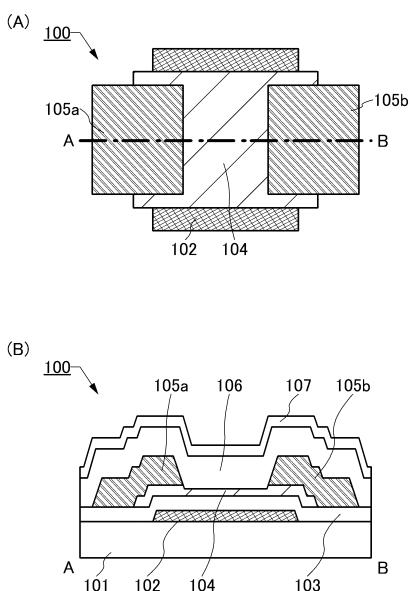
【図14】



【図15】

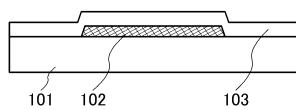


【図16】

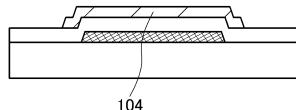


【図17】

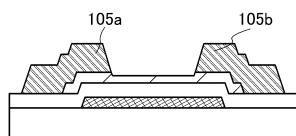
(A)



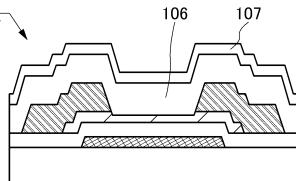
(B)



(C)

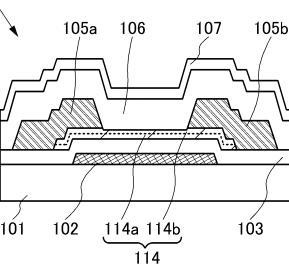


(D)

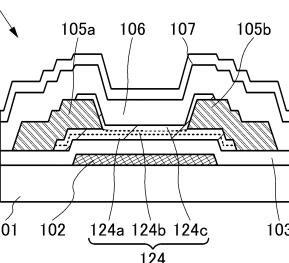


【図18】

(A)

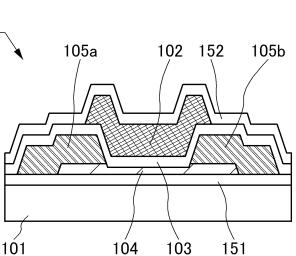


(B)

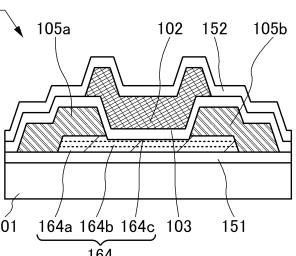


【図19】

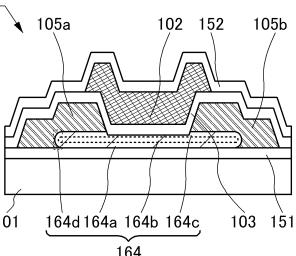
(A)



(B)

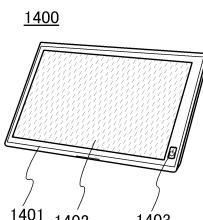


(C)

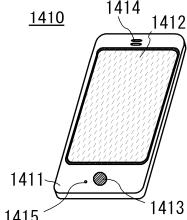


【図20】

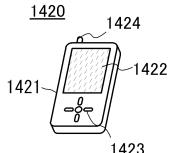
(A)



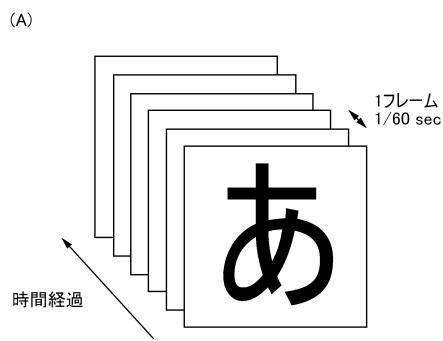
(B)



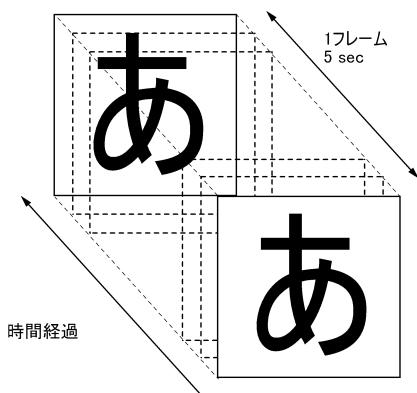
(C)



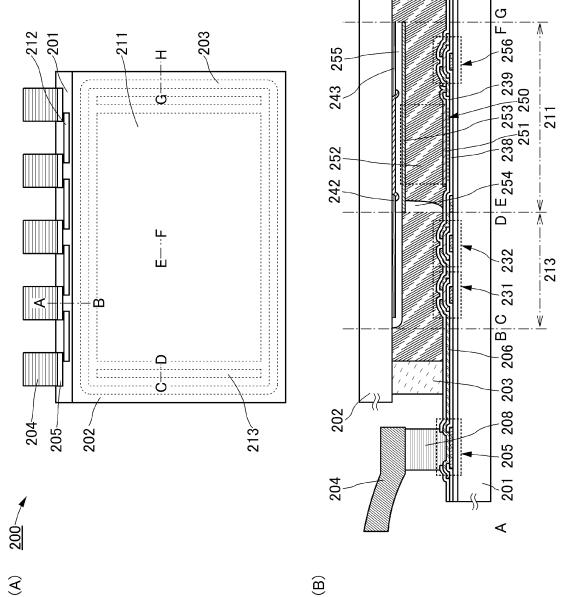
【図21】



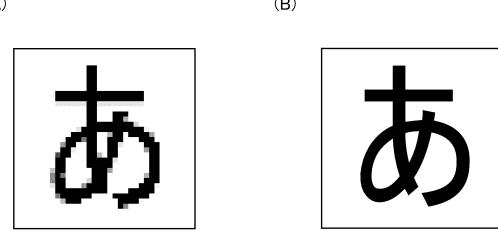
(B)



【図23】

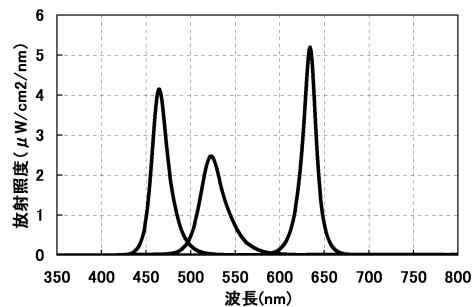


【 図 2 2 】

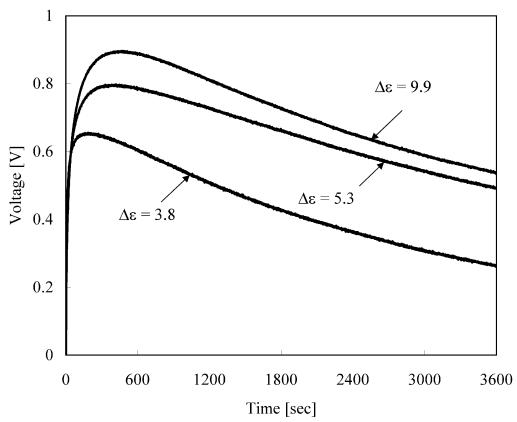


(B)

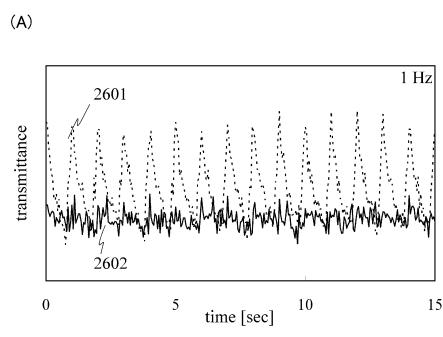
【図24】



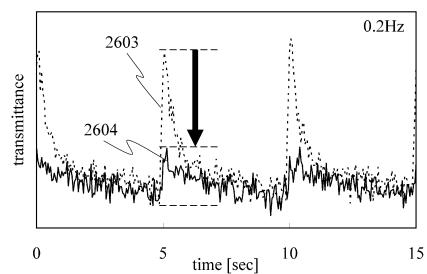
【 図 25 】



【図26】



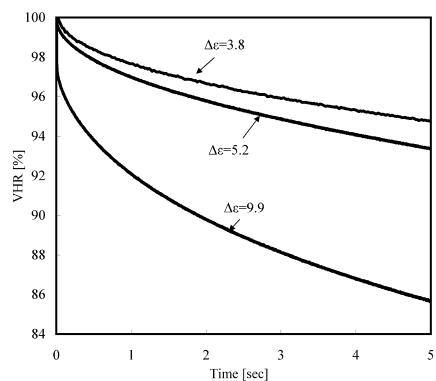
(B)



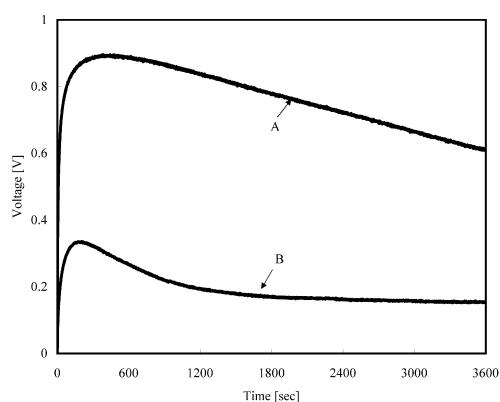
【図27】



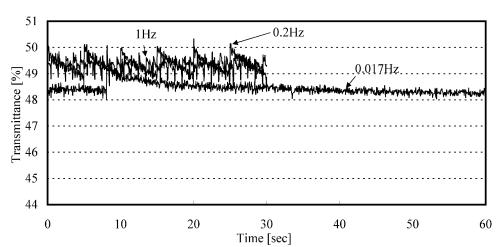
【図28】



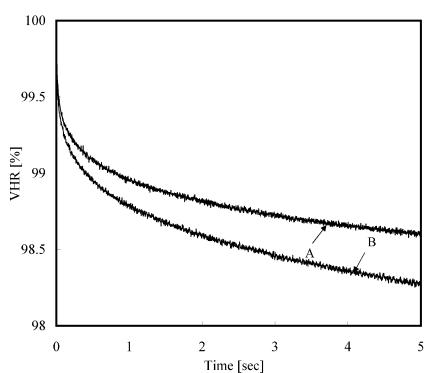
【図29】



【図31】



【図30】



---

フロントページの続き

(31)優先権主張番号 特願2013-151217(P2013-151217)

(32)優先日 平成25年7月22日(2013.7.22)

(33)優先権主張国 日本国(JP)

(56)参考文献 特開2011-141525 (JP, A)

特開2004-151222 (JP, A)

特開2004-051646 (JP, A)

特開2008-233713 (JP, A)

特開2006-292972 (JP, A)

特開2011-237760 (JP, A)

特開2000-267144 (JP, A)

特開2002-311457 (JP, A)

特開2002-169184 (JP, A)

米国特許出願公開第2010/0103365 (US, A1)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133

G02F 1/13357

G02F 1/1337

G02F 1/1368

G02F 1/139