(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2023 年 8 月 31 日 (31.08.2023)

WIPO | PCT

(10) 国际公布号
WO 2023/159669 A1

(51) 国际专利分类号:
*G09G 3/32* (2016.01)

(21) 国际申请号: PCT/CN2022/079222

(22) 国际申请日: 2022 年 3 月 4 日 (04.03.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210172376.5 2022年2月24日 (24.02.2022) CN

(71) 申请人: **TCL 华星光电技术有限公司 (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.)** [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 霍雯雪 **(HUO, Wenxue)**; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 **(PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.)**; 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW,

WO 2023/159669 A1

(54) **Title:** DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 显示面板及显示装置

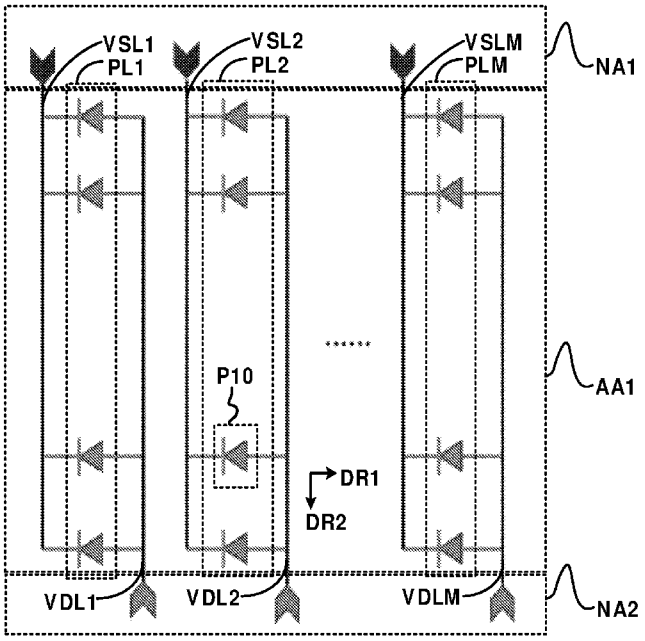



图 2

(57) **Abstract:** A display panel and a display device. The display panel comprises M columns of pixel circuits (PL1, PL2, ..., PLM), M negative power supply wires (VSL1, VSL2, …,VSL) and M positive power supply wires (VDL1, VDL2, …, VDLM). A negative power supply wire and a positive power supply wire are respectively provided on two sides of a column of pixel circuits, and the input end of the negative power supply wire is arranged opposite to the input end of the positive power supply wire, so that the voltage in the positive power supply wire is gradually reduced and the voltage in the negative power supply wire is gradually increased, thereby

[见续页]

MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

**(84) 指定国**(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

**本国际公布**：
— 包括国际检索报告(条约第21条(3))。

reducing the difference in the power supply voltages transmitted to the pixel circuits.

**(57) 摘要**：一种显示面板及显示装置，显示面板包括M列像素电路（PL1,PL2，…，PLM）、M条负电源走线（VSL1,VSL2，…，VSLM）以及M条正电源走线（VDL1,VDL2，…，VDLM），通过在一列像素电路的两侧分别配置一负电源走线、一正电源走线，负电源走线与正电源走线的输入端对侧设置，正电源走线中的电压逐渐减低，负电源走线中的电压逐渐抬高，减小了传输至各像素电路的电源电压差异。

# 显示面板及显示装置

## 技术领域

[0001] 本申请涉及显示技术领域，具体涉及一种显示面板及显示装置。

## 背景技术

[0002] 自发光型像素电路通常需要正电源走线、负电源走线来提供电源，以实现正常的显示功能，但是，正电源走线、负电源走线在传输电源的过程中由于自身的损耗存在压差变化，导致传输至每个像素电路的电源电压的差异较大，进而会导致每个像素电路的发光亮度不同，降低了显示品质。

[0003] 需要注意的是，上述关于背景技术的介绍仅仅是为了便于清楚、完整地理解本申请的技术方案。因此，不能仅仅由于其出现在本申请的背景技术中，而认为上述所涉及到的技术方案为本领域所属技术人员所公知。

## 发明概述

## 技术问题

[0004] 本申请提供一种显示面板及显示装置，以缓解传输至同一列中各像素电路的电源电压差异较大的技术问题。

## 问题的解决方案

## 技术解决方案

[0005] 第一方面，本申请提供一种显示面板，其包括M列像素电路、M条负电源走线以及M条正电源走线，M列像素电路沿第一方向依次排布，每列像素电路包括多个沿第二方向依次排布的像素电路，M为正整数；M条负电源走线沿第一方向依次排布，其中，第N条负电源走线位于第N列像素电路在第一方向上的一侧，第N条负电源走线与第N列像素电路中每个像素电路电性连接，N为小于或者等于M的正整数；M条正电源走线沿第一方向依次排布，其中，第N条正电源走线位于第N列像素电路在第一方向上的另一侧，第N条正电源走线与第N列像素电路中每个像素电路电性连接；其中，第N条负电源走线的输入端与第N条正电源走线的输入端对侧设置。

[0006] 在其中一些实施方式中，显示面板设置有沿第二方向依次分布的第一区域、第二区域以及第三区域，第N条负电源走线的输入端或者第N条正电源走线的输入端中的一个位于第一区域，第N条负电源走线的输入端或者第N条正电源走线的输入端中的另一个位于第三区域，M列像素电路位于第二区域。

[0007] 在其中一些实施方式中，第N条负电源走线、第N列像素电路以及第N条正电源走线沿第一方向依次排布，或者，第N条正电源走线、第N列像素电路以及第N条负电源走线沿第一方向依次排布。

[0008] 在其中一些实施方式中，第N条负电源走线的输入端、第N条正电源走线的输入端分别至第N列像素电路中任一像素电路的传输路径长度相等。

[0009] 在其中一些实施方式中，第N-1条负电源走线位于第N-1列像素电路在第一方向上的一侧，第N-1条负电源走线与第N-1列像素电路中每个像素电路电性连接，且N为偶数；第N-1条正电源走线位于第N-1列像素电路在第一方向上的另一侧，第N-1条正电源走线与第N-1列像素电路中每个像素电路电性连接；其中，第N-1条负电源走线的输入端与第N-1条正电源走线的输入端同侧设置。

[0010] 在其中一些实施方式中，第N+1条负电源走线位于第N+1列像素电路在第一方向上的一侧，第N+1条负电源走线与第N+1列像素电路中每个像素电路电性连接，N+1小于或者等于M且N为奇数；第N+1条正电源走线位于第N+1列像素电路在第一方向上的另一侧，第N+1条正电源走线与第N+1列像素电路中每个像素电路电性连接；其中，第N+1条负电源走线的输入端与第N+1条正电源走线的输入端同侧设置。

[0011] 在其中一些实施方式中，显示面板设置有沿第二方向依次分布的第一区域、第二区域以及第三区域，第N+1条负电源走线的输入端、第N+1条正电源走线的输入端均位于第一区域或者第三区域；M列像素电路位于第二区域。

[0012] 在其中一些实施方式中，第N+1条负电源走线、第N+1列像素电路以及第N+1条正电源走线沿第一方向依次排布，或者，第N+1条正电源走线、第N+1列像素电路以及第N+1条负电源走线沿第一方向依次排布。

[0013] 在其中一些实施方式中，第N+1条负电源走线的输入端、第N+1条正电源走线的输入端分别至第N+1列像素电路中任一像素电路的传输路径长度相等。

[0014] 在其中一些实施方式中，第N条负电源走线、第N列像素电路、第N条正电源走线、第N+1条负电源走线、第N+1列像素电路以及第N+1条正电源走线沿第一方向依次排布。

[0015] 第二方面，本申请提供一种显示装置，其包括上述至少一实施方式中的显示面板，M条负电源走线中的至少一条用于传输电源负信号，M条正电源走线中的至少一条用于传输电源正信号。

## 发明的有益效果

### 有益效果

[0016] 本申请提供的显示面板及显示装置，通过在一列像素电路的两侧分别配置一条负电源走线、一条正电源走线，且负电源走线的输入端与正电源走线的输入端对侧设置，可以使得正电源走线中的电压逐渐减低，而负电源走线中的电压逐渐抬高，进而减小或者消除了传输至同一列中各像素电路的电源电压差异，能够提高显示的亮度均一性。

## 对附图的简要说明

### 附图说明

[0017] 图1为相关技术中显示面板的结构示意图。

[0018] 图2为本申请实施例提供的显示面板的一种结构示意图。

[0019] 图3为本申请实施例提供的显示面板的另一种结构示意图。

[0020] 图4为图2或者图3中所示像素电路的结构示意图。

## 发明实施例

### 本发明的实施方式

[0021] 为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。

[0022] 在本公开的描述中，需要理解的是，术语“中心”、“纵向”、“横向”、“长度”、“宽度”、“厚度”、“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”、“内”、“外”、“顺时针

”、“逆时针”等指示的方位或位置关系均为基于附图所示的方位或位置关系，仅是为了便于简化描述本公开，而不是指示或暗示所指的装置或组件必须具有特定的方位、以特定的方位构造和操作，因此不能理解为对本公开的限制。此外，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本公开的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

[0023] 在本公开的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个组件内部的连通或两个组件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本公开中的具体含义。

[0024] 在本公开中，除非另有明确的规定和限定，第一特征在第二特征之“上”或之“下”可以包括第一特征和第二特征直接接触，也可以包括第一特征和第二特征不是直接接触而是通过它们之外的第三特征接触。而且，第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方，或仅仅表示第一特征的水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方，或仅仅表示第一特征的水平高度小于第二特征。

[0025] 如图1所示为相关技术中显示面板的结构示意图，该显示面板包括M列像素电路，M可以为正整数，例如，列像素电路PL1、列像素电路PL2...以及列像素电路PLM。每列像素电路包括多个像素电路，需要进行说明的是，在本实施例中，每个像素电路被表征为如图1中所示的二极管符号。

[0026] 图1所示的显示面板还包括M条负电源走线，例如，负电源走线VSL1、负电源走线VSL2...以及负电源走线VSLM，每条负电源走线与一对应列像素电路电性连接以传输电源负信号至对应列的像素电路。图1中与VSL1靠近的箭头用于表征负电源走线VSL1的输入端，可以理解的是，随着电源负信号从负电源走线VSL1的输

入端接入并向该箭头所指示方向的传送或者传输的过程中，由于负电源走线VSL1自身线路存在的电阻，电源负信号的电位逐渐地被抬高。

[0027] 图1所示的显示面板还包括M条正电源走线，例如，正电源走线VDL1、正电源走线VDL2...以及正电源走线VDLM，每条正电源走线与一对应列像素电路电性连接以传输电源正信号至对应列的像素电路。图1中与VDL1靠近的箭头用于表征正电源走线VDL1的输入端，可以理解的是，随着电源正信号从正电源走线VDL1的输入端接入并向该箭头所指示方向的传送或者传输的过程中，由于正电源走线VDL1自身线路存在的电阻，电源正信号的电位逐渐地被拉低。

[0028] 而图1每列像素电路分别被配置了一条负电源走线和一条正电源走线，例如，M列像素电路PLM的一侧配置了一条负电源走线VSLM和一条正电源走线VDLM，且由于负电源走线VSLM的输入端与正电源走线VDLM的输入端位于像素电路的同一端，例如，两者均位于像素电路的下方，如此以来，随着负电源信号的逐步抬高和正电源信号逐步拉低，传输至同一像素电路的正电源信号与负电源信号之间的压差在逐步变化，例如，逐步减小，这使得随着距离负电源走线和/或正电源走线的输入端越来越远，在其他影响像素电路发光亮度不变的情况下，每列像素电路的发光亮度在逐步降低，进而使得整个显示面板的亮度出现差异，影响显示品质。

[0029] 有鉴于图1中所存在的缺陷，本实施例提供了一种显示面板，如图2或者图3所示，该显示面板包括M列像素电路，例如，列像素电路PL1、列像素电路PL2...以及列像素电路PLM，M列像素电路沿第一方向DR1依次排布，每列像素电路包括多个沿第二方向DR2依次排布的像素电路，例如，列像素电路PL2包括多个沿第二方向DR2依次排布的像素电路P10。其中，M为正整数，例如，M等于1时，则该显示面板仅包括列像素电路PL1；M等于2时，则该显示面板包括列像素电路PL1和列像素电路PL2；可以理解的是，M还可以为3、4或者5等其他正整数。

[0030] 在其中一个实施例中，如图2或者图3所示的显示面板还可以包括M条负电源走线，例如，负电源走线VSL1、负电源走线VSL2...以及负电源走线VSLM，M条负电源走线沿第一方向DR1依次排布。其中，第N条负电源走线位于第N列像素电路在第一方向DR1上的一侧，第N条负电源走线与第N列像素电路中每个像素电路电

性连接，N为小于或者等于M的正整数，例如，负电源走线VSL1位于列像素电路PL1在第一方向DR1上的左侧，负电源走线VSL1与列像素电路PL1中每个像素电路电性连接。

[0031] 需要进行说明的是，在本实施例中，并不限制负电源走线VSL1位于列像素电路PL1在第一方向DR1上的左侧，可以理解的是，负电源走线VSL1位于列像素电路PL1在第一方向DR1上的右侧也可以的。

[0032] 在其中一个实施例中，如图2或者图3所示的显示面板还可以包括M条正电源走线，例如，正电源走线VDL1、正电源走线VDL2...以及正电源走线VDLM，M条正电源走线沿第一方向DR1依次排布。其中，第N条正电源走线位于第N列像素电路在第一方向DR1上的另一侧，第N条正电源走线与第N列像素电路中每个像素电路电性连接，例如，正电源走线VDL1位于列像素电路PL1在第一方向DR1上的右侧，正电源走线VDL1与列像素电路PL1中每个像素电路电性连接。

[0033] 需要进行说明的是，在本实施例中，并不限制正电源走线VDL1位于列像素电路PL1在第一方向DR1上的右侧，可以理解的是，正电源走线VDL1位于列像素电路PL1在第一方向DR1上的左侧也可以的，只需避免正电源走线VDL1、负电源走线VSL1位于列像素电路PL1同侧的情况即可。

[0034] 在其中一个实施例中，在图2或者图3所示的显示面板中，第N条负电源走线的输入端与第N条正电源走线的输入端对侧设置。例如，负电源走线VSL1的输入端位于像素电路在第二方向DR2上的上方，具体可以是显示面板的上边框区；正电源走线VDL1的输入端位于像素电路在第二方向DR2上的下方，具体可以是显示面板的下边框区。

[0035] 需要进行说明的是，负电源走线VSL1的输入端位于像素电路在第二方向DR2上的下方，具体可以是显示面板的下边框区；正电源走线VDL1的输入端位于像素电路在第二方向DR2上的上方，具体可以是显示面板的上边框区。

[0036] 可以理解的是，本实施例提供的显示面板，通过在一列像素电路的两侧分别配置一条负电源走线、一条正电源走线，且负电源走线的输入端与正电源走线的输入端对侧设置，例如，图2所示的显示面板中每个列像素电路均为如此配置，而图3所示的显示面板中仅奇数列像素电路或者偶数列像素电路如此配置，可以

理解的是，其均可以使得正电源走线中的电压逐渐减低，而负电源走线中的电压逐渐抬高，进而减小或者消除了传输至同一列中各像素电路的电源电压差异，能够提高显示的亮度均一性。其中，该电源电压可以为电源正信号与电源负信号之间的压差。

[0037] 在其中一个实施例中，显示面板设置有沿第二方向DR2依次分布的第一区域NA1、第二区域AA1以及第三区域NA2，第N条负电源走线的输入端或者第N条正电源走线的输入端中的一个位于第一区域NA1，第N条负电源走线的输入端或者第N条正电源走线的输入端中的另一个位于第三区域NA2，M列像素电路位于第二区域AA1。

[0038] 需要进行说明的是，第一区域NA1可以为显示面板的上边框区或者下边框区中的一个，第三区域NA2可以为显示面板的上边框区或者下边框区中的另一个。或者，第一区域NA1也可以为显示面板的左边框区或者右边框区中的一个，第三区域NA2也可以为显示面板的左边框区或者右边框区中的另一个。可以理解的是，如此均可以配置与同一列像素电路电性连接的负电源走线的输入端、正电源走线的输入端为对侧设置。

[0039] 在其中一个实施例中，第N条负电源走线、第N列像素电路以及第N条正电源走线沿第一方向DR1依次排布，或者，第N条正电源走线、第N列像素电路以及第N条负电源走线沿第一方向DR1依次排布。

[0040] 例如，负电源走线VSL1、列像素电路PL1以及正电源走线VDL1沿第一方向DR1依次排布，或者，正电源走线VDL1、列像素电路PL1以及负电源走线VSL1沿第一方向DR1依次排布。可以理解的是，如此可以确保负电源走线VSL1、正电源走线VDL1分别位于列像素电路PL1在第一方向DR1上的两侧，便于负电源走线、正电源走线延伸布线至对应的列像素电路而不会出现负电源走线、正电源走线在显示面板的厚度方向上出现交叉或者重叠。

[0041] 可以理解的是，在本实施例中，第N条负电源走线的输入端、第N条正电源走线的输入端分别至同一列像素电路中任一像素电路的传输路径长度相等，可以进一步确保电源正信号、电源负信号在对应的传输路径中压差保持一致，进而有利于提升显示面板的亮度均一性。

[0042] 在其中一个实施例中，第N-1条负电源走线位于第N-1列像素电路在第一方向上的一侧，第N-1条负电源走线与第N-1列像素电路中每个像素电路电性连接，且N为偶数；第N-1条正电源走线位于第N-1列像素电路在第一方向上的另一侧，第N-1条正电源走线与第N-1列像素电路中每个像素电路电性连接；其中，第N-1条负电源走线的输入端与第N-1条正电源走线的输入端同侧设置。

[0043] 在其中一个实施例中，如图3所示，第N+1条负电源走线位于第N+1列像素电路在第一方向DR1上的一侧，第N+1条负电源走线与第N+1列像素电路中每个像素电路电性连接，N+1小于或者等于M且N为奇数；第N+1条正电源走线位于第N+1列像素电路在第一方向DR1上的另一侧，第N+1条正电源走线与第N+1列像素电路中每个像素电路电性连接；其中，第N+1条负电源走线的输入端与第N+1条正电源走线的输入端同侧设置。

[0044] 例如，与列像素电路PLM-1电性连接的负电源走线VSLM-1的输入端位于像素电路在第二方向DR2上的上方，与列像素电路PLM电性连接的负电源走线VSLM的输入端位于像素电路在第二方向DR2上的下方；而与列像素电路PLM-1电性连接的正电源走线VDLM-1的输入端、与列像素电路PLM电性连接的正电源走线VDLM的输入端均位于像素电路在第二方向DR2上的下方。

[0045] 需要进行说明的是，在本实施例中，与图1所示的显示面板相比，每隔一列像素电路调整负电源走线的输入端为与对应的正电源走线的输入端为对侧设置，可以使得传输至相邻两列像素电路的电源负信号的电位的衰减能力相反，能够降低整个显示面板中各像素电路之间电源负信号的电位差别较大而产生的电流和亮度差别，进而提高了显示面板的亮度均一性。

[0046] 可以理解的是，图3所示的显示面板与图2所示的显示面板相比，仅调整了部分负电源走线的输入端的设置位置，并没有如图2所示的显示面板全部调整了负电源走线的输入端的设置位置，能够以较小的改动提高显示面板的亮度均一性。

[0047] 在其中一个实施例中，如图3所示，显示面板设置有沿第二方向DR2依次分布的第一区域NA1、第二区域AA1以及第三区域NA2，第N+1条负电源走线的输入端、第N+1条正电源走线的输入端均位于第一区域NA1或者第三区域NA2；M列像素电路位于第二区域AA1。

[0048] 在其中一个实施例中，如图3所示，第N+1条负电源走线、第N+1列像素电路以及第N+1条正电源走线沿第一方向DR1依次排布，或者，第N+1条正电源走线、第N+1列像素电路以及第N+1条负电源走线沿第一方向DR1依次排布。

[0049] 在其中一个实施例中，第N+1条负电源走线的输入端、第N+1条正电源走线的输入端分别至第N+1列像素电路中任一像素电路的传输路径长度相等。

[0050] 在其中一个实施例中，第N条负电源走线、第N列像素电路、第N条正电源走线、第N+1条负电源走线、第N+1列像素电路以及第N+1条正电源走线沿第一方向DR1依次排布。

[0051] 需要进行说明的是，上述实施例中的第N条负电源走线可以但不限于为负电源走线VSL1，第N条正电源走线可以但不限于为正电源走线VDL1，对应地，第N+1条负电源走线可以为负电源走线VSL2，第N+1条正电源走线可以为正电源走线VDL2。或者，第N条负电源走线可以但不限于为负电源走线VSLM-1，第N条正电源走线可以但不限于为正电源走线VDLM-1，对应地，第N+1条负电源走线可以为负电源走线VSLM，第N+1条正电源走线可以为正电源走线VDLM。

[0052] 在其中一个实施例中，图1至图3中任一像素电路P10的构造可以为如图4所示，该像素电路P10可以包括晶体管T1、驱动晶体管T2、晶体管T3、存储电容Cst以及发光器件LED，驱动晶体管T2的源极/漏极中的一个接入正电源走线传输的电源正信号VDD，驱动晶体管T2的源极/漏极中的另一个与存储电容Cst的一端、晶体管T3的源极/漏极中的一个以及发光器件LED的阳极电性连接，晶体管T3的源极/漏极中的另一个接入参考电压信号Vref，晶体管T3的栅极接入感测控制信号Vsensing，发光器件LED的阴极接入负电源走线传输的电源负信号VSS，驱动晶体管T2的栅极与存储电容Cst的另一端、晶体管T1的源极/漏极中的一个电性连接，晶体管T1的源极/漏极中的另一个接入数据信号Vdata，晶体管T1的栅极接入扫描信号VSCAN。

[0053] 基于图4所示的记载可知，电源正信号VDD与电源负信号VSS之间的压差会影响流经驱动晶体管T2的电流，而该电流会进一步影响发光器件LED的发光亮度。因此，为了提高显示面板的亮度均一性，有必要依照图2和/或图3所示的技术方案去控制至各像素电路的电源正信号VDD和/或电源负信号VSS的传输路径，以减小

或者消除传输至不同像素电路的电源电压差异。

[0054] 在其中一个实施例中，如图4所示的像素电路P10还可以包括寄生电容Cgs、寄生电容Cgs1以及寄生电容Cgs2中的至少一个，可以理解的是，这三个寄生电容均为对应晶体管的栅极与漏极或者源极生成的寄生电容。

[0055] 其中，发光器件LED可以为次毫米发光二极体、微发光二极管以及有机发光二极管中的任一种。

[0056] 在其中一个实施例中，本实施例提供一种显示装置，其包括上述至少一实施例中的显示面板，M条负电源走线中的至少一条用于传输电源负信号，M条正电源走线中的至少一条用于传输电源正信号。

[0057] 可以理解的是，本实施例提供的显示装置，通过在一列像素电路的两侧分别配置一条负电源走线、一条正电源走线，且负电源走线的输入端与正电源走线的输入端对侧设置，可以使得正电源走线中的电压逐渐减低，而负电源走线中的电压逐渐抬高，进而减小或者消除了传输至同一列中各像素电路的电源电压差异，能够提高显示的亮度均一性。

[0058] 其中，上述显示面板可以但不限于为次毫米发光二极体构造的直显面板。

[0059] 需要进行说明的是，现有技术通常通过加厚和/或加粗正电源走线、负电源走线中的至少一者来为了解决电源电压的差异问题，但该解决方法会受到制程能力和布局空间的限制，改进的复杂度、难度均较大，且改进的效果也有待进一步提升。

[0060] 可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

# 权利要求书

[权利要求 1] 一种显示面板，包括：

M列像素电路，所述M列像素电路沿第一方向依次排布，每列所述像素电路包括多个沿第二方向依次排布的像素电路，M为正整数；

M条负电源走线，所述M条负电源走线沿所述第一方向依次排布，其中，第N条负电源走线位于第N列像素电路在所述第一方向上的一侧，所述第N条负电源走线与所述第N列像素电路中每个像素电路电性连接，N为小于或者等于M的正整数；以及

M条正电源走线，所述M条正电源走线沿所述第一方向依次排布，其中，第N条正电源走线位于所述第N列像素电路在所述第一方向上的另一侧，所述第N条正电源走线与所述第N列像素电路中每个像素电路电性连接；

其中，所述第N条负电源走线的输入端与所述第N条正电源走线的输入端对侧设置。

[权利要求 2] 根据权利要求1所述的显示面板，其中，所述显示面板设置有沿所述第二方向依次分布的第一区域、第二区域以及第三区域，所述第N条负电源走线的输入端或者所述第N条正电源走线的输入端中的一个位于所述第一区域，所述第N条负电源走线的输入端或者所述第N条正电源走线的输入端中的另一个位于所述第三区域，所述M列像素电路位于所述第二区域。

[权利要求 3] 根据权利要求2所述的显示面板，其中，所述第N条负电源走线、所述第N列像素电路以及所述第N条正电源走线沿所述第一方向依次排布，或者，所述第N条正电源走线、所述第N列像素电路以及所述第N条负电源走线沿所述第一方向依次排布。

[权利要求 4] 根据权利要求3所述的显示面板，其中，所述第N条负电源走线的输入端、所述第N条正电源走线的输入端分别至所述第N列像素电路中任一像素电路的传输路径长度相等。

[权利要求 5] 根据权利要求1所述的显示面板，其中，第N-1条负电源走线位于第N-

1列像素电路在所述第一方向上的一侧，所述第N-1条负电源走线与所述第N-1列像素电路中每个像素电路电性连接，且N为偶数；

第N-1条正电源走线位于所述第N-1列像素电路在所述第一方向上的另一侧，所述第N-1条正电源走线与所述第N-1列像素电路中每个像素电路电性连接；

其中，所述第N-1条负电源走线的输入端与所述第N-1条正电源走线的输入端同侧设置。

[权利要求 6] 根据权利要求1所述的显示面板，其中，第N+1条负电源走线位于第N+1列像素电路在所述第一方向上的一侧，所述第N+1条负电源走线与所述第N+1列像素电路中每个像素电路电性连接，N+1小于或者等于M且N为奇数；

第N+1条正电源走线位于所述第N+1列像素电路在所述第一方向上的另一侧，所述第N+1条正电源走线与所述第N+1列像素电路中每个像素电路电性连接；

其中，所述第N+1条负电源走线的输入端与所述第N+1条正电源走线的输入端同侧设置。

[权利要求 7] 根据权利要求6所述的显示面板，其中，所述显示面板设置有沿所述第二方向依次分布的第一区域、第二区域以及第三区域，所述第N+1条负电源走线的输入端、所述第N+1条正电源走线的输入端均位于所述第一区域或者所述第三区域；所述M列像素电路位于所述第二区域。

[权利要求 8] 根据权利要求7所述的显示面板，其中，所述第N+1条负电源走线、所述第N+1列像素电路以及所述第N+1条正电源走线沿所述第一方向依次排布，或者，所述第N+1条正电源走线、所述第N+1列像素电路以及所述第N+1条负电源走线沿所述第一方向依次排布。

[权利要求 9] 根据权利要求8所述的显示面板，其中，所述第N+1条负电源走线的输入端、所述第N+1条正电源走线的输入端分别至所述第N+1列像素电路中所述任一像素电路的传输路径长度相等。

[权利要求 10] 根据权利要求6所述的显示面板，其中，所述第N条负电源走线、所述第N列像素电路、所述第N条正电源走线、所述第N+1条负电源走线、所述第N+1列像素电路以及所述第N+1条正电源走线沿所述第一方向依次排布。

[权利要求 11] 一种显示装置，包括如权利要求1所述的显示面板，所述M条负电源走线中的至少一条用于传输电源负信号，所述M条正电源走线中的至少一条用于传输电源正信号。

[权利要求 12] 根据权利要求11所述的显示装置，其中，所述显示面板设置有沿所述第二方向依次分布的第一区域、第二区域以及第三区域，所述第N条负电源走线的输入端或者所述第N条正电源走线的输入端中的一个位于所述第一区域，所述第N条负电源走线的输入端或者所述第N条正电源走线的输入端中的另一个位于所述第三区域，所述M列像素电路位于所述第二区域。

[权利要求 13] 根据权利要求12所述的显示装置，其中，所述第N条负电源走线、所述第N列像素电路以及所述第N条正电源走线沿所述第一方向依次排布，或者，所述第N条正电源走线、所述第N列像素电路以及所述第N条负电源走线沿所述第一方向依次排布。

[权利要求 14] 根据权利要求13所述的显示装置，其中，所述第N条负电源走线的输入端、所述第N条正电源走线的输入端分别至所述第N列像素电路中任一像素电路的传输路径长度相等。

[权利要求 15] 根据权利要求11所述的显示装置，其中，第N-1条负电源走线位于第N-1列像素电路在所述第一方向上的一侧，所述第N-1条负电源走线与所述第N-1列像素电路中每个像素电路电性连接，且N为偶数；

第N-1条正电源走线位于所述第N-1列像素电路在所述第一方向上的另一侧，所述第N-1条正电源走线与所述第N-1列像素电路中每个像素电路电性连接；

其中，所述第N-1条负电源走线的输入端与所述第N-1条正电源走线的输入端同侧设置。

[权利要求 16] 根据权利要求11所述的显示装置，其中，第N+1条负电源走线位于第N+1列像素电路在所述第一方向上的一侧，所述第N+1条负电源走线与所述第N+1列像素电路中每个像素电路电性连接，N+1小于或者等于M且N为奇数；

第N+1条正电源走线位于所述第N+1列像素电路在所述第一方向上的另一侧，所述第N+1条正电源走线与所述第N+1列像素电路中每个像素电路电性连接；

其中，所述第N+1条负电源走线的输入端与所述第N+1条正电源走线的输入端同侧设置。

[权利要求 17] 根据权利要求16所述的显示装置，其中，所述显示面板设置有沿所述第二方向依次分布的第一区域、第二区域以及第三区域，所述第N+1条负电源走线的输入端、所述第N+1条正电源走线的输入端均位于所述第一区域或者所述第三区域；所述M列像素电路位于所述第二区域。

[权利要求 18] 根据权利要求17所述的显示装置，其中，所述第N+1条负电源走线、所述第N+1列像素电路以及所述第N+1条正电源走线沿所述第一方向依次排布，或者，所述第N+1条正电源走线、所述第N+1列像素电路以及所述第N+1条负电源走线沿所述第一方向依次排布。

[权利要求 19] 根据权利要求18所述的显示装置，其中，所述第N+1条负电源走线的输入端、所述第N+1条正电源走线的输入端分别至所述第N+1列像素电路中所述任一像素电路的传输路径长度相等。

[权利要求 20] 根据权利要求16所述的显示装置，其中，所述第N条负电源走线、所述第N列像素电路、所述第N条正电源走线、所述第N+1条负电源走线、所述第N+1列像素电路以及所述第N+1条正电源走线沿所述第一方向依次排布。

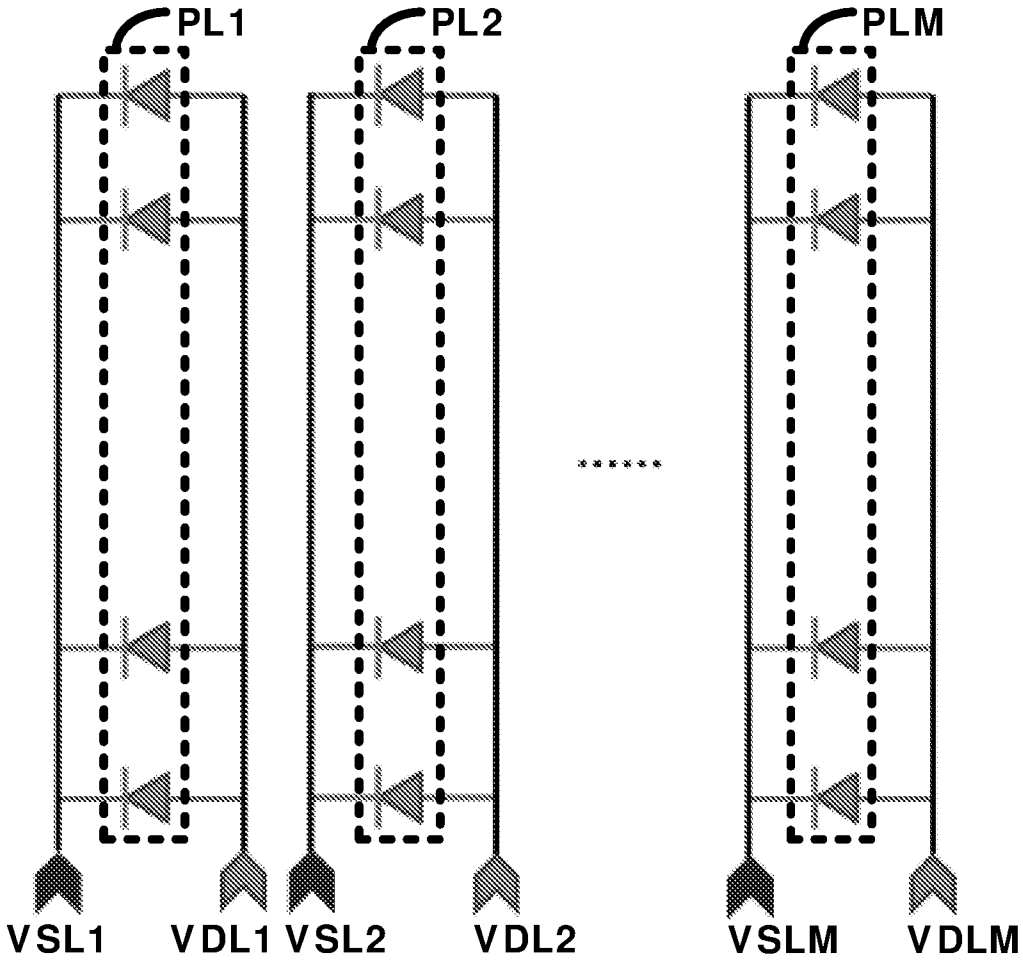



图 1

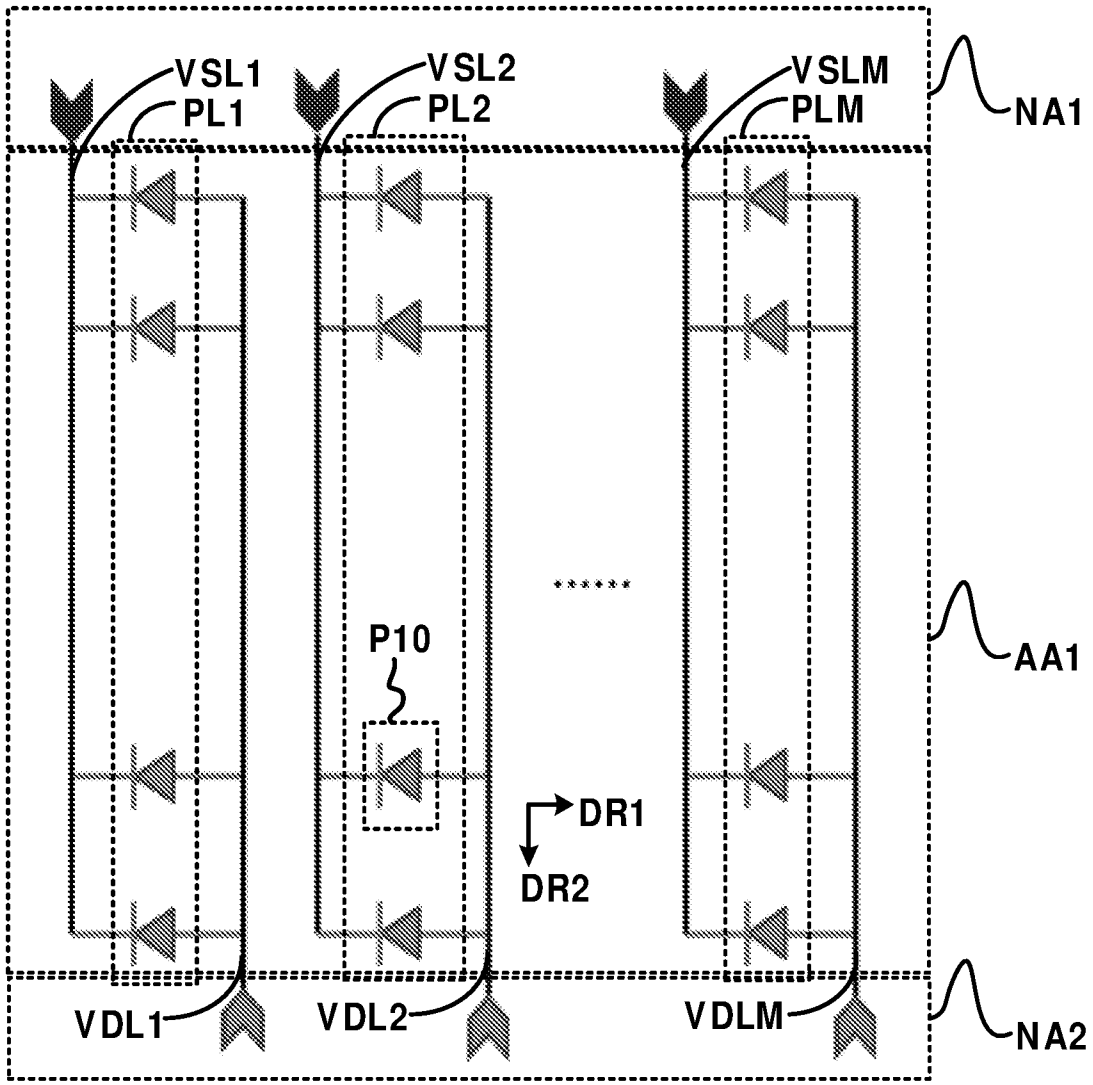

VSL1
PL1
VSL2
PL2
VSLM
PLM
NA1
AA1
P10
DR1
DR2
VDL1
VDL2
VDLM
NA2

图 2

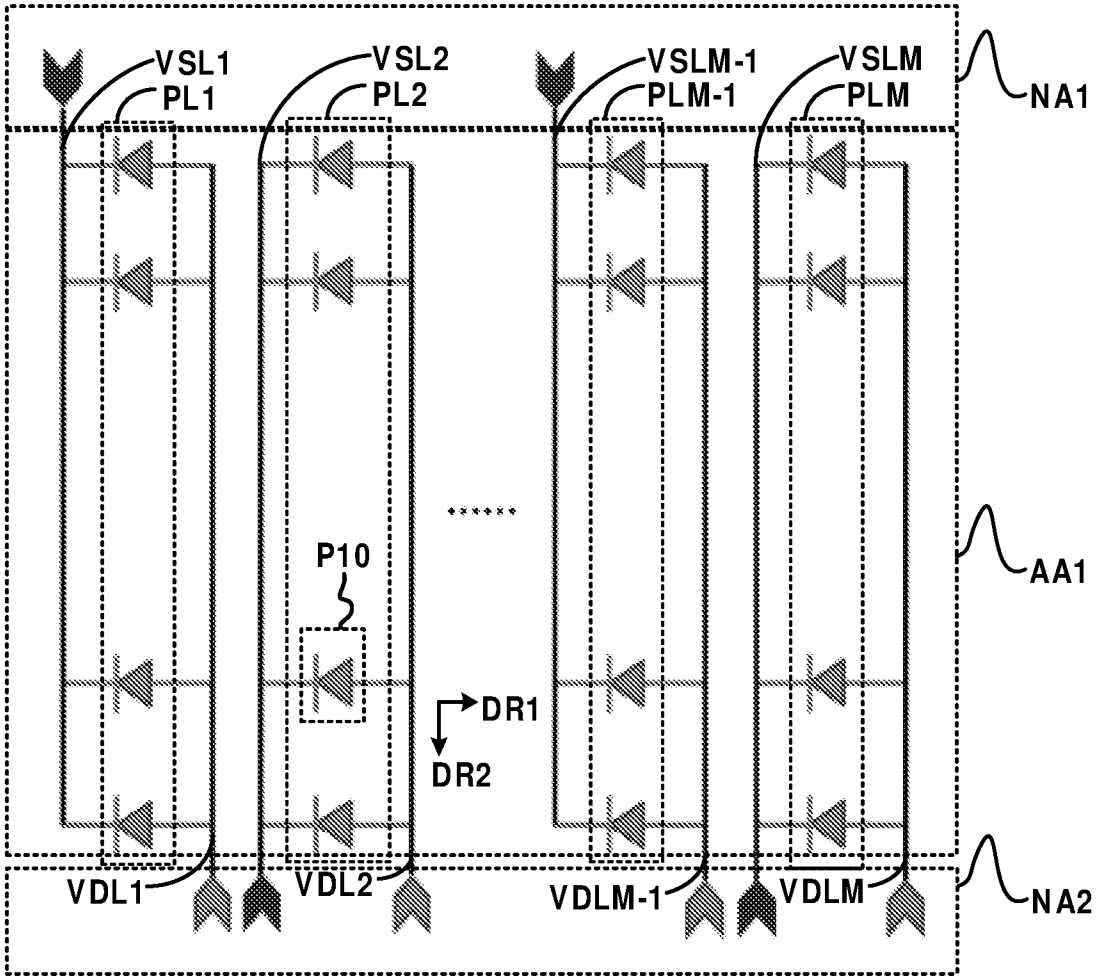

VSL1
PL1
VSL2
PL2
VSLM-1
PLM-1
VSLM
PLM
NA1
AA1
P10
DR1
DR2
VDL1
VDL2
VDLM-1
VDLM
NA2

图 3

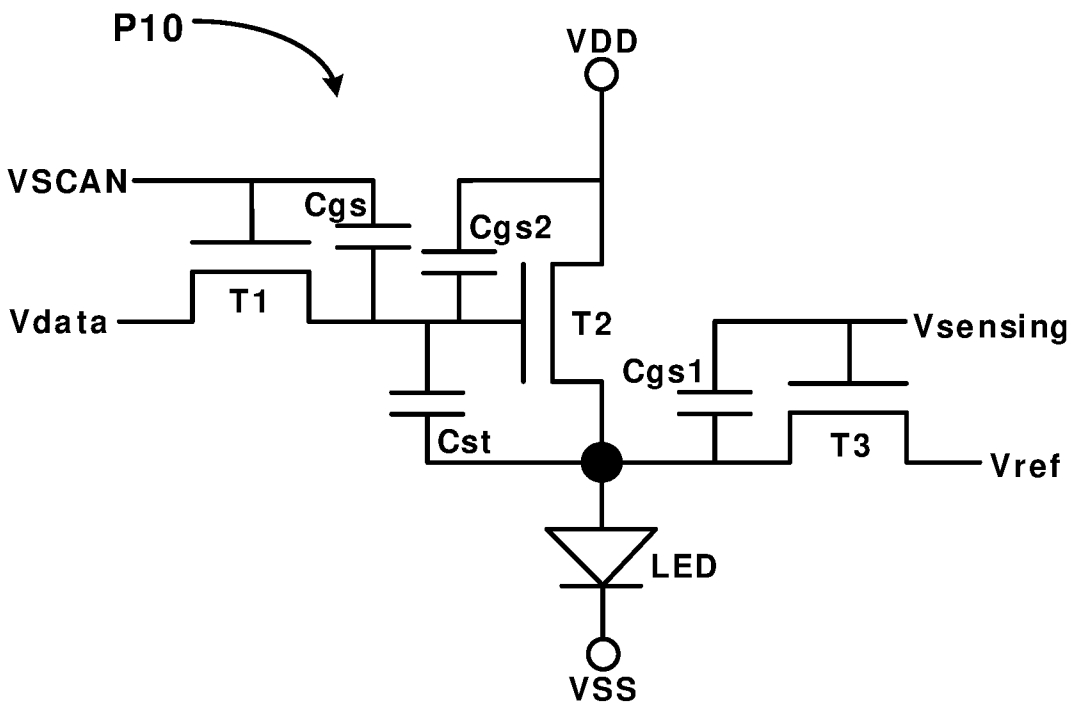

P10
VDD
VSCAN
Cgs
Cgs2
T1
Vdata
T2
Vsensing
Cgs1
Cst
T3
Vref
LED
VSS

图 4

# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/CN2022/079222**

## A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: 华星光电, 电源, 电压, 电流, 线, 电阻, 压差, 压降, 显示, 亮度, 均匀, 不均, 损耗, 不同, VDD, VSS, 差异, 输入端, 相对, 对侧, 两侧, voltage, power, line?, wire?, drop, differ+, opposite

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| X | CN 113241038 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 10 August 2021 (2021-08-10)<br>description, paragraphs [0030]-[0041], and figures 1-3 | 1-20 |
| X | CN 112509476 A (PLAYNITRIDE DISPLAY TECHNOLOGY CO., LTD.) 16 March 2021 (2021-03-16)<br>description, paragraphs [0029]-[0053], and figures 1-2, 4 and 6 | 1-20 |
| X | CN 112767880 A (TCL CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 07 May 2021 (2021-05-07)<br>description, paragraphs [0029]-[0048], and figures 3-7 | 1-20 |
| X | US 2014354701 A1 (SAMSUNG DISPLAY CO., LTD.) 04 December 2014 (2014-12-04)<br>description, paragraphs [0028]-[0040], and figures 1-2 | 1-20 |
| A | CN 103927977 A (SHANGHAI TIANMA ORGANIC LIGHT EMITTING DISPLAY TECHNOLOGY CO., LTD. et al.) 16 July 2014 (2014-07-16)<br>entire document | 1-20 |
| A | CN 215182984 U (VIVO COMMUNICATION TECHNOLOGY CO., LTD.) 14 December 2021 (2021-12-14)<br>entire document | 1-20 |

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| **27 October 2022** | **22 November 2022** |
| Name and mailing address of the ISA/CN<br>**China National Intellectual Property Administration (ISA/CN)**<br>**No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China**<br>Facsimile No. **(86-10)62019451** | Authorized officer<br><br>Telephone No. |

**INTERNATIONAL SEARCH REPORT**
**Information on patent family members**

International application No.
**PCT/CN2022/079222**

| Patent document cited in search report | Publication date (day/month/year) | Patent family member(s) | Publication date (day/month/year) |
|---|---|---|---|
| CN 113241038 A | 10 August 2021 | None | |
| CN 112509476 A | 16 March 2021 | None | |
| CN 112767880 A | 07 May 2021 | None | |
| US 2014354701 A1 | 04 December 2014 | KR 20140140965 A | 10 December 2014 |
| | | US 9129557 B2 | 08 September 2015 |
| | | KR 102034769 B1 | 22 October 2019 |
| CN 103927977 A | 16 July 2014 | CN 103927977 B | 09 June 2017 |
| CN 215182984 U | 14 December 2021 | None | |

# 国际检索报告

国际申请号
PCT/CN2022/079222

A. 主题的分类

G09G 3/32(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G 3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNKI，CNPAT，WPI，EPODOC：华星光电，电源，电压，电流，线，电阻，压差，压降，显示，亮度，均匀，不均，损耗，不同，VDD，VSS，差异，输入端，相对，对侧，两侧，voltage，power，line?，wire?，drop，differ+，opposite

C. 相关文件

| 类 型* | 引用文件，必要时，指明相关段落 | 相关的权利要求 |
|---|---|---|
| X | CN 113241038 A (深圳市华星光电半导体显示技术有限公司) 2021年8月10日 (2021-08-10)<br>说明书第[0030]-[0041]段、附图1-3 | 1-20 |
| X | CN 112509476 A (錼创显示科技股份有限公司) 2021年3月16日 (2021-03-16)<br>说明书第[0029]-[0053]段、附图1-2，4和6 | 1-20 |
| X | CN 112767880 A (TCL华星光电技术有限公司) 2021年5月7日 (2021-05-07)<br>说明书第[0029]-[0048]段、附图3-7 | 1-20 |
| X | US 2014354701 A1 (SAMSUNG DISPLAY CO., LTD.) 2014年12月4日 (2014-12-04)<br>说明书第[0028]-[0040]段、附图1-2 | 1-20 |
| A | CN 103927977 A (上海天马有机发光显示技术有限公司 等) 2014年7月16日 (2014-07-16)<br>全文 | 1-20 |
| A | CN 215182984 U (维沃移动通信有限公司) 2021年12月14日 (2021-12-14)<br>全文 | 1-20 |

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

| 国际检索实际完成的日期 | 国际检索报告邮寄日期 |
|---|---|
| 2022年10月27日 | 2022年11月22日 |
| ISA/CN的名称和邮寄地址<br>中国国家知识产权局(ISA/CN)<br>中国北京市海淀区蓟门桥西土城路6号 100088<br>传真号 (86-10)62019451 | 受权官员<br>张小丽<br>电话号码 86-（10）-53962636 |

# 国际检索报告
## 关于同族专利的信息

国际申请号
PCT/CN2022/079222

| 检索报告引用的专利文件 | | | 公布日<br>(年/月/日) | 同族专利 | | | 公布日<br>(年/月/日) |
|---|---|---|---|---|---|---|---|
| CN | 113241038 | A | 2021年8月10日 | 无 | | | |
| CN | 112509476 | A | 2021年3月16日 | 无 | | | |
| CN | 112767880 | A | 2021年5月7日 | 无 | | | |
| US | 2014354701 | A1 | 2014年12月4日 | KR | 20140140965 | A | 2014年12月10日 |
| | | | | US | 9129557 | B2 | 2015年9月8日 |
| | | | | KR | 102034769 | B1 | 2019年10月22日 |
| CN | 103927977 | A | 2014年7月16日 | CN | 103927977 | B | 2017年6月9日 |
| CN | 215182984 | U | 2021年12月14日 | 无 | | | |