



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

222 995

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 10 04 80
(21) PV 2500-80
(89) 792 568, SU

(51) Int. Cl.³ H 03 K 6/00

(40) Zveřejněno 25 06 82

(45) Vydáno 01 09 84

(75)

Autor vynálezu

ANDREJEVA ANNA VASILJEVNA, BIBAJEV PJOTR PETROVIČ, JAROSLAVL,
KARACHANJAN EDUARD RAFAELEVIČ, MOSKVA, SU

(54)

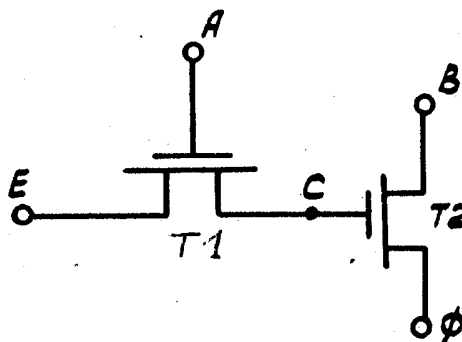
Jednotaktní dynamický invertor

Vynález se vztahuje k oblasti výpočetní techniky a lze jej využít ke konstrukci dynamických posuvných registrů, pamětí a logických zařízení.

Cílem vynálezu je zjednodušení a zabezpečení možnosti funkce při prahovém napětí, rovném nule.

Jednotaktní dynamický invertor s tranzistory MOP má vstupní tranzistor, jehož řídicí elektroda je připojena ke vstupní sběrnici a výstupní tranzistor, jehož zdrojová elektroda je připojena k výstupní sběrnici.

Novým je to, že v jednotaktním dynamickém invertoru je řídicí elektroda výstupního tranzistoru připojena ke zdrojové elektrodě vstupního tranzistoru a sběrná elektroda vstupního tranzistoru je připojena k napájecí sběrnici a sběrná elektroda výstupního tranzistoru - ke sběrnici taktovacích impulsů.



Obr. 1

222 995

ОПИСАНИЕ ИЗОБРЕТЕНИЯ
к авторскому свидетельству

Заявлено 15.02.79

Заявка № 2734401/18-21

Авторы изобретения: Андреева Анна Васильевна
Бибяев Петр Петрович

Заявитель: Проектно-технологический и научно-
исследовательский институт

Название изобретения: Однотактный динамический
инвертор

Изобретение относится к области вычислительной техники и может быть использовано для построения динамических регистров сдвига, схем памяти и логических устройств.

Известны динамические элементы, содержащие последовательно включенные входной и два ключевых транзистора, один из которых является выходным, причем входной транзистор включен между ключевыми / I / .

Недостатком известного устройства является сложность управления.

Известен однотактный динамический инвертор на МОП-транзисторах, содержащий последовательно включенные входной, разделительный и выходной транзисторы, вспомогательный и запоминающий конденсаторы, причем затворы выходного и разделительного транзисторов подключены к шине тактовых импульсов, а затвор входного - ко входу инвертора / II / .

Недостатком известного однотактного динамического инвертора является то, что он не может работать с пороговым напряжением, равным нулю, так как при нулевом пороговом напряжении невозможно выполнение важной функции известного инвертора - хранение информации на запоминающем конденсаторе.

Кроме того, схема известного однотактного динамического инвертора сложна.

Целью изобретения является упрощение и обеспечение возможности работы с пороговым напряжением, равным нулю.

Для достижения поставленной цели в однотоктном динамическом инверторе на МОП-транзисторах, содержащем входной транзистор, затвор которого подключен ко входной шине и выходной транзистор, исток которого подключен к выходной шине, затвор выходного транзистора подключен к истоку входного транзистора, сток входного транзистора подключен к шине питания, а сток выходного транзистора - к шине тактовых импульсов.

На фиг. 1 представлена электрическая принципиальная схема однотоктного динамического инвертора, содержащего входной транзистор 1 и выходной транзистор 2. Затвор входного транзистора 1 подключен ко входной шине 3 /узел А/, затвор выходного транзистора 2 /узел В/ подключен к истоку входного транзистора 1, сток входного транзистора 1 подключен к шине питания 4, сток выходного транзистора 2 - к шине тактовых импульсов 5, а исток - к выходной шине 6 /узел С/.

На фиг. 2 представлены эпюры напряжений сигнала на шине тактовых импульсов и в узлах А, В, С, где

U_0 - пороговое напряжение

E - напряжение питания

E_{ϕ} - напряжение тактовых импульсов

U_A - напряжение входного сигнала

U^1 - напряжение логической "1"

U^0 - напряжение логического "0"

$E - 2U_0$ - напряжение на затворе входного транзистора 1

Устройство работает следующим образом.

Если на шине 3 /узел А/ напряжение $U_A = E - U_0$ то в этом случае транзистор 1, закрыт, а потенциал в узле С больше или равен напряжению $U_A - U_0 = E - 2U_0$.

С приходом тактового импульса на шину 5 амплитудой E_{ϕ} узел С заряжается. Поскольку узел В изолирован от шины питания 4 /транзистор 1 закрыт/, транзистор 2 работает в режиме плавающего потенциала.

Это означает, что напряжение в узле С приводит к аналогичному изменению напряжения в узле В, и в процессе заряда узла С до напряжения E_{ϕ} транзистор 2 остается открытым. На выходной шине 6 формируется напряжение логической единицы $U' = E_{\phi}$.

Если в узле А напряжение больше напряжения Е на величину порогового напряжения, тогда транзистор I открыт, а напряжение в узле В равно Е. С приходом тактового импульса узел С заряжается до напряжения $E - U_0$, поскольку потенциал в узле В остается постоянным в процессе заряда узла С /транзистор I открыт /.

Таким образом, на выходной шине 6 инвертора формируется напряжение логического нуля $U^c = E - U_0$

Выполнение однотактного динамического инвертора только на входном и выходном транзисторах и осуществление новых связей упрощает схему, создает возможность работы с пороговым напряжением, равным нулю, что ведет к снижению потребляемой мощности.

ФОРМУЛА ИЗОБРЕТЕНИЯ

222 995

Однотактный динамический инвертор на МОП-транзисторах, содержащий входной транзистор, затвор которого подключен ко входной шине, и выходной транзистор, исток которого подключен к выходной шине, отличающийся тем, что с целью упрощения и обеспечения возможности работы с пороговым напряжением, равным нулю, затвор выходного транзистора подключен к истоку входного транзистора, сток входного транзистора подключен к шине питания, а сток выходного транзистора - к шине тактовых импульсов.

Источники информации, принятые во внимание при экспертизе:

И. Патент США № 3617767, кл. 307 - 205, 1971 г.

П. Авторское свидетельство СССР № 337943

кл.Н 03 К 19/08, 1970 г.

222 995

А Н Н О Т А Ц И Я

Изобретение относится к области вычислительной техники и может быть использовано для построения динамических регистров сдвига, схем памяти и логических устройств.

Цель изобретения – упрощение и обеспечение возможности работы с пороговым напряжением, равным нулю.

Однотактный динамический инвертор на МОП-транзисторах содержит входной транзистор, затвор которого подключен ко входной шине, и выходной транзистор, исток которого подключен к выходной шине.

Новым является то, что в однотактном динамическом инверторе затвор выходного транзистора подключен к истоку входного транзистора, сток входного транзистора подключен к шине питания, а сток выходного транзистора – к шине тактовых импульсов.

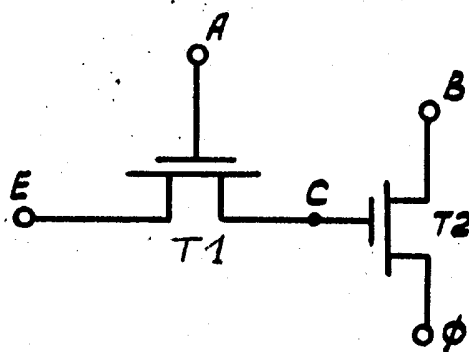
PŘEDMĚT VYNÁLEZU

222 995

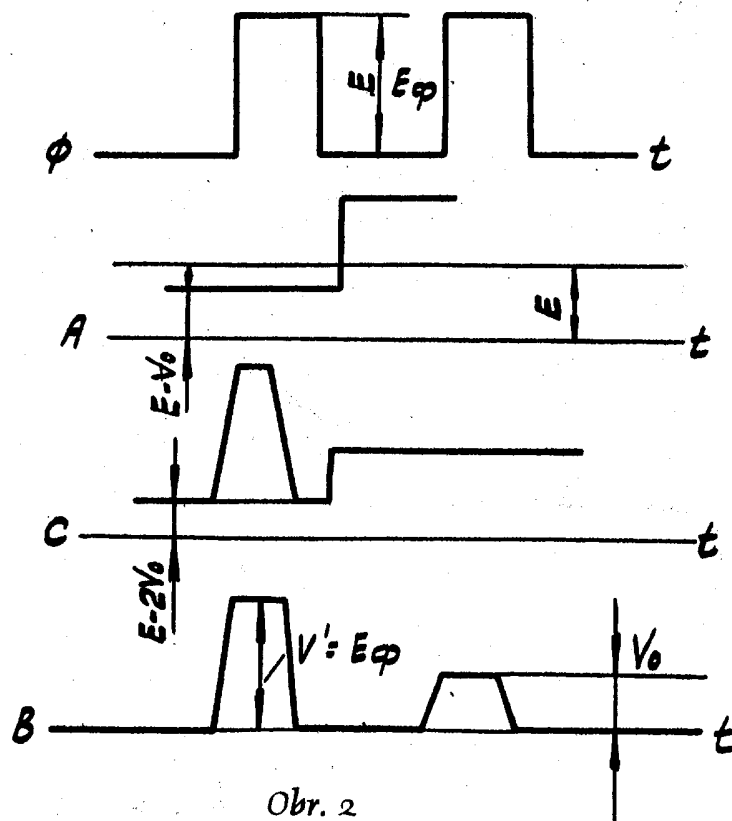
Jednotaktní dynamický invertor s tranzistory MOP, který má vstupní tranzistor, jehož řídicí elektroda je připojena ke vstupní sběrnici a výstupní tranzistor, jehož zdrojová elektroda je připojena k výstupní sběrnici, vyznačující se tím, že řídicí elektroda výstupního tranzistoru (T2) je připojena ke zdrojové elektrodě vstupního tranzistoru (T1), sběrná elektroda vstupního tranzistoru (T2) je připojena k napájecí sběrnici (E) a sběrná elektroda výstupního tranzistoru (T2) - ke sběrnici taktovacích impulsů (Z).

1 výkres

Uznáno vynálezem na základě výsledků expertizy, provedené Státním výborem pro vynálezy a objevy SSSR, Moskva, SU



Obr. 1



Obr. 2