



(12)发明专利

(10)授权公告号 CN 103811552 B

(45)授权公告日 2017.05.10

(21)申请号 201310535821.0

(22)申请日 2013.11.01

(65)同一申请的已公布的文献号

申请公布号 CN 103811552 A

(43)申请公布日 2014.05.21

(30)优先权数据

13/666,386 2012.11.01 US

(73)专利权人 格罗方德股份有限公司

地址 开曼群岛大开曼

(72)发明人 A.雷兹尼塞克 T.N.亚当 程慷果

P.C.贾米森 A.卡基菲鲁兹

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 邱军

(51)Int.Cl.

H01L 29/78(2006.01)

H01L 29/06(2006.01)

H01L 21/336(2006.01)

(56)对比文件

US 2010/0065917 A1,2010.03.18,

CN 1967812 A,2007.05.23,

US 2011/0193164 A1,2011.08.11,

审查员 徐晨

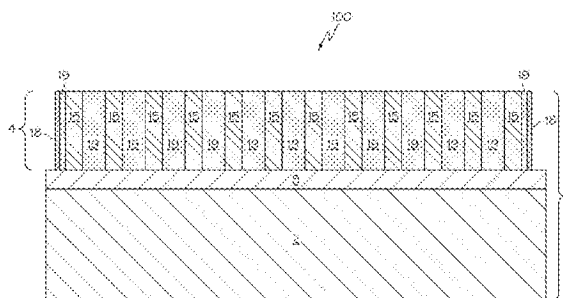
权利要求书2页 说明书8页 附图8页

(54)发明名称

半导体装置及其形成方法

(57)摘要

本发明公开了一种半导体装置及其形成方法。该半导体装置为鳍场效应晶体管,包括在基板上的多个鳍结构以及在多个鳍结构的沟道部分上的共享栅极结构。该鳍场效应晶体管还包括外延半导体材料,其具有在多个鳍结构中的相邻鳍结构之间的第一部分和存在于该多个鳍结构的端部鳍结构的最外侧壁上的第二部分。外延半导体材料对多个鳍结构的每个鳍结构提供源极区域和漏极区域。氮化物包含间隔体设置在外延半导体材料的第二部分的最外侧壁上。



1. 一种半导体装置的形成方法,包括:
在多个鳍结构上形成栅极结构;
在该多个鳍结构中的每一个该鳍结构上形成氮化物包含层,其中在该多个鳍结构的最外侧壁上的该氮化物包含层的第一厚度大于在相邻的鳍结构的内侧壁上的该氮化物包含层的第二厚度;
蚀刻该氮化物包含层以去除该氮化物包含层的具有该第二厚度的部分,其中该第一厚度的剩余部分提供存在于该多个鳍结构的最外侧壁上的氮化物包含间隔体;以及
在该多个鳍结构上形成源极区域和漏极区域。
2. 如权利要求1所述的方法,还包括:
在形成该氮化物包含层之前,在该多个鳍结构上形成牺牲材料层;
在存在于所述鳍结构的每一个上的该牺牲材料层上形成该氮化物包含层;以及
在所述蚀刻该氮化物包含层之后且在形成该源极区域和该漏极区域之前去除该牺牲材料层。
3. 如权利要求2所述的方法,其中在该多个鳍结构上形成该源极区域和该漏极区域包括外延沉积该源极区域和该漏极区域。
4. 如权利要求3所述的方法,其中该源极区域和该漏极区域在该多个鳍结构的相邻鳍结构之间延伸,并且氮化物包含间隔体将该源极区域和该漏极区域的该外延沉积阻挡为不在延伸超过该多个鳍结构的该栅极结构的边缘上沉积外延半导体材料。
5. 如权利要求2所述的方法,其中在该多个鳍结构上形成该牺牲材料层包括共形沉积电介质材料。
6. 如权利要求5所述的方法,其中该牺牲材料层包括氧化物、氮化物或氧氮化物。
7. 如权利要求2所述的方法,其中在用于该鳍结构的每一个的该牺牲材料层上形成该氮化物包含层包括物理气相沉积工艺。
8. 如权利要求7所述的方法,其中该物理气相沉积工艺选自由镀覆、溅射构成的组。
9. 如权利要求8所述的方法,其中该物理气相沉积工艺是溅射工艺,该溅射工艺选自由DC二极管型系统、射频(RF)溅射、磁控溅射、离子化金属等离子体(IMP)溅射及其组合构成的组。
10. 如权利要求2所述的方法,其中该氮化物包含层是氮化硅或金属氮化物,该金属氮化物选自由氮化钛、氮化钽、氮化钨、氮化钼、氮化铝及其组合构成的组。
11. 如权利要求2所述的方法,其中该第一厚度的范围在6nm至50nm,并且该第二厚度的范围在2nm至13nm。
12. 如权利要求2所述的方法,其中蚀刻该氮化物包含层以去除该氮化物包含层的具有该第二厚度的部分包括各向同性蚀刻。
13. 如权利要求2所述的方法,其中蚀刻该氮化物包含层以去除该氮化物包含层的具有该第二厚度的该部分包括蚀刻化学,该蚀刻化学对该栅极结构和该牺牲材料层至少之一有选择性地去除该氮化物包含层的材料。
14. 如权利要求2所述的方法,其中所述去除该牺牲材料层包括对多个鳍结构、栅极结构和该氮化物包含间隔体有选择性的蚀刻工艺。
15. 一种半导体装置,包括:

在基板上的多个鳍结构；

在该多个鳍结构的沟道部分上的栅极结构；

外延半导体材料，包括在多个鳍结构中的相邻鳍结构之间的第一部分和存在于该多个鳍结构的端部鳍结构的最外侧壁上的第二部分，其中该外延半导体材料至少提供部分的源极区域和漏极区域至该多个鳍结构的每个鳍结构；以及

氮化物包含间隔体，在该外延半导体材料的第二部分的最外侧壁上而不在该外延半导体材料的该第一部分上。

16. 如权利要求15所述的半导体装置，其中该氮化物包含间隔体与该外延半导体材料的该第二部分的最外侧壁的整体高度接触。

17. 如权利要求15所述的半导体装置，其中该氮化物包含间隔体选自由氮化硅、氮化镓、氮化铝、氮化铌、氮化钛、氮化钨、氮化银、氮化铂及其组合构成的组。

18. 如权利要求15所述的半导体装置，其中该鳍结构的高度范围在5nm至200nm，并且宽度范围在2nm至20nm。

19. 如权利要求15所述的半导体装置，其中该多个鳍结构由半导体材料组成，该半导体材料选自由Si、应变Si、SiC、SiGe、SiGeC、Si合金、Ge、Ge合金、GaAs、InAs、InP、III/V和II/VI化合物半导体及其组合构成的组。

20. 如权利要求15所述的半导体装置，其中该外延半导体材料由半导体材料组成，该半导体材料选自由Si、应变Si、SiC、SiGe、SiGeC、Si合金、Ge、Ge合金、GaAs、InAs、InP、III/V和II/VI化合物半导体及其组合构成的组。

半导体装置及其形成方法

技术领域

[0001] 本公开涉及半导体装置,例如,鳍场效应晶体管。

背景技术

[0002] 三十多年来,硅金属氧化物半导体场效应晶体管(MOSFETs)的不断小型化一直推动世界范围的半导体工业。未来十年预计将有继续缩小的各种进展,但是尽管很多挑战技术革新的历史保持摩尔定律。然而,今天正释放不断发展的信号,金属氧化物半导体晶体管开始达到它们传统的缩小极限。由于越来越难以通过持续缩小来改善MOSFET且因此也越来越难以通过持续缩小来改善互补金属氧化物半导体(CMOS),所以除了缩小之外,改善性能的进一步方法变得关键。

发明内容

[0003] 在一个方面中,提供一种半导体装置的形成方法,其包括:在多个鳍结构上形成栅极结构,并且在鳍结构的每一个上形成氮化物包含层,其中在多个鳍结构的最外侧壁上的氮化物包含层的第一厚度大于剩余的氮化物包含层的第二厚度。氮化物包含层蚀刻为去除氮化物包含层的具有第二厚度的部分。第一厚度的氮化物包含层的剩余部分提供氮化物包含间隔体,氮化物包含间隔体存在于多个鳍结构的最外侧壁上。用于源极区域和漏极区域的外延半导体材料可形成在多个鳍结构上。

[0004] 在另一个方面中,提供一种半导体装置,其包括在基板上的多个鳍结构以及在多个鳍结构的沟道部分上的栅极结构。半导体装置包括用于多个鳍结构中的每一个鳍结构的外延半导体材料提供的源极区域和漏极区域。外延半导体材料的第一部分设置在多个鳍结构中的相邻鳍结构之间。外延半导体材料的第二部分设置在多个鳍结构的端部鳍结构的最外侧壁上。半导体装置还包括氮化物包含间隔体,该氮化物包含间隔体存在于外延半导体材料的第二部分的最外侧壁上。

附图说明

[0005] 结合附图将更好理解下面的详细描述,通过示例方式给出而不旨在将本公开仅限制此,其中相同的附图标记表示相同的元件和部分,其中:

[0006] 图1A是示出在多个鳍结构上形成栅极结构的俯视图。

[0007] 图1B是示出沿着图1A的截面线B-B的结构侧视截面图。

[0008] 图2是示出在多个鳍结构上形成牺牲层的俯视图。

[0009] 图3是示出对每一个鳍结构在牺牲材料层上形成氮化物包含层的俯视图,其中多个鳍结构的最外侧壁上的氮化物包含层的第一厚度大于剩余的氮化物包含层的第二厚度。

[0010] 图4是示出蚀刻氮化物包含层以去除氮化物包含层的具有第二厚度的部分的俯视图,其中第一厚度的氮化物包含层的剩余部分提供牺牲材料层上的氮化物包含间隔体,牺牲材料层存在于多个鳍结构的最外侧壁上。

[0011] 图5是示出去除牺牲材料层的俯视图。

[0012] 图6A是示出在多个鳍结构上形成外延半导体材料的源极区域和漏极区域的俯视图。

[0013] 图6B是图6A所示结构的侧视图。

具体实施方式

[0014] 这里描述本公开的具体实施例;然而,应理解,所公开的实施例仅为本文所公开结构和方法的示例。另外,根据本公开各种实施例给出的每个示例旨在是说明性的,而非限制性的。此外,附图不必按比例,某些特征可被夸大以示出特定部件的细节。因此,本文公开的具体结构和功能细节不应解释为限制性的,而仅作为教导本领域技术人员采用本公开的基础。为了下面描述的目的,术语“上”、“下”、“垂直”、“水平”、“顶”、“底”及其派生词将涉及到本公开,如附图中的取向。

[0015] 下面的方法和结构涉及到鳍场效应晶体管(finFETs)。鳍场效应晶体管是包括位于鳍结构中的沟道的场效应晶体管。如这里所用,“鳍结构”是指半导体材料,其用作半导体装置的主体,其中半导体装置的栅极结构位于鳍结构周围使得电荷流下鳍结构两个侧壁上的沟道并且选择性地沿着鳍结构的顶表面流动。鳍场效应晶体管采用半导体鳍结构的垂直表面有效地增加了装置面积而不增加装置的物理布局面积。

[0016] 典型地,对于具有紧密节距的鳍场效应晶体管的阵列,已经确定,在阵列的端部的鳍场效应晶体管的鳍结构上的用于源极区域和漏极区域的外延生长半导体材料可能是鳍场效应晶体管的电短路的原因。例如,提供阵列的端部的鳍场效应晶体管的源极和漏极区域中的一个的外延半导体材料可能延伸超过栅极结构的端部以接触源极区域和漏极区域中的另一个,这可能导致电短路。在另一个示例中,提供第一阵列的第一鳍场效应晶体管(例如,p型鳍场效应晶体管)的鳍结构的源极区域和漏极区域的外延生长的半导体材料可能生长为延伸越过隔离区域以接触第二阵列的第二鳍场效应晶体管(例如,n型鳍场效应晶体管)的源极和漏极区域至少之一。

[0017] 在一些实施例中,这里公开的方法和结构提供氮化物包含间隔体,其设置为阻挡提供鳍场效应晶体管的源极区域和漏极区域至少之一的的外延形成的半导体材料以可能导致电短路的方式生长为接触另一个电部件。参见图1A和1B,鳍场效应晶体管的阵列的形成方法,该鳍场效应晶体管采用氮化物包含间隔体来控制用于源极区域和漏极区域的至少一部分的外延生长的半导体材料的生长,可以在多个鳍结构15上形成栅极结构10开始。

[0018] 多个鳍结构15可由半导体基板形成,例如,绝缘体上半导体(SOI)基板或者体半导体基板。在图1B所示的实施例中,半导体基板是绝缘体上半导体基板1。绝缘体上半导体基板1可至少包括覆盖电介质层3的第一半导体层4(也称为绝缘体上半导体(SOI)层),其中基底半导体层2可存在于电介质层3下方。提供绝缘体上半导体层4的半导体材料可为任何的半导体材料,包括但不限于Si、应变Si、SiC、SiGe、SiGeC、Si合金、Ge、Ge合金、GaAs、InAs和InP或者其任何组合。在一个示例中,绝缘体上半导体层4由硅构成。绝缘体上半导体层4可具有5.0nm至50.0nm的厚度范围。在另一个示例中,绝缘体上半导体层4具有6nm至35nm的厚度范围。基底半导体层2可为半导体材料,包括但不限于Si、应变Si、SiC、SiGe、SiGeC、Si合金、Ge、Ge合金、GaAs、InAs、InP以及其它的III/V和II/VI化合物半导体。基底半导体层2与

绝缘体上半导体层4可具有相同或不同的成分。

[0019] 绝缘体上半导体基板1的电介质层3可通过将高能掺杂剂注入体半导体基板中然后退火该结构以形成埋设的绝缘层(即,电介质层3)而形成。在另一个实施例中,电介质层3可在形成绝缘体上半导体层4之前沉积或生长。在又一个实施例中,绝缘体上半导体基板1可采用晶片接合技术形成,其中接合的晶片对利用胶、粘接聚合物或直接接合而形成。在这样的实施例中,接合在一起的晶片中的至少一个具有电介质表面,其可形成电介质层3。

[0020] 应注意,提供多个鳍结构15的基板不限于为绝缘体上半导体基板1,如图1B所示。提供多个鳍结构15的基板也可为体半导体基板。体半导体基板可由半导体材料组成,包括但不限于Si、应变Si、SiC、SiGe、SiGeC、Si合金、Ge、Ge合金、GaAs、InAs、InP以及其它的III/V和II/VI化合物半导体。

[0021] 仍参见图1A和1B,多个鳍结构15可采用光刻和蚀刻工艺由诸如绝缘体上半导体基板1的基板形成。在蚀刻绝缘体上半导体基板1以提供多个鳍结构15之前,电介质材料层可沉积在绝缘体上半导体基板1的顶上以提供电介质鳍盖(未示出)。提供电介质鳍盖的材料层可由氮化物、氧化物、氮氧化物材料和/或任何其它适当的电介质层构成。电介质鳍盖可包括单层电介质材料或多层电介质材料。提供电介质鳍盖的材料层可通过诸如化学气相沉积和/或原子层沉积的沉积工艺而形成。可替换地,提供电介质鳍盖的材料层可采用例如热氧化或者热氮化的生长工艺形成。提供电介质鳍盖的材料层可具有1nm至100nm的厚度范围。在一个示例中,电介质鳍盖由诸如SiO₂的氧化物组成,该氧化物通过化学气相沉积形成到25nm至50nm的厚度范围。在一个实施例中,不存在电介质鳍盖。

[0022] 在一个实施例中,在形成提供电介质鳍盖的电介质材料层之后,光刻和蚀刻工艺流程地施加到用于电介质鳍盖的材料层和绝缘体上半导体基板1。具体而言,在一个示例中,光致抗蚀剂掩模形成在提供电介质鳍盖的电介质材料层上方且存在于绝缘体上半导体基板1的绝缘体上半导体层4上方,其中电介质材料的在光致抗蚀剂掩模下方的部分提供电介质鳍盖,并且绝缘体上半导体层4的在光致抗蚀剂掩模下方的部分提供多个鳍结构15。提供电介质鳍盖的电介质材料和绝缘体上半导体层4的暴露部分,没有被光致抗蚀剂掩模保护,而采用选择性蚀刻工艺被去除。为了提供光致抗蚀剂掩模,光致抗蚀剂层首先设置在提供电介质鳍盖的电介质材料层上。光致抗蚀剂层可由光致抗蚀剂材料的毯覆层提供,光致抗蚀剂材料的毯覆层例如利用诸如化学气相沉积、等离子体增强化学气相沉积、蒸发或旋涂的沉积工艺形成。光致抗蚀剂材料的毯覆层然后利用光刻工艺(lithographic process)图案化以提供光致抗蚀剂掩模,光刻工艺也可包括曝光光致抗蚀剂材料至辐射的图案,并且利用抗蚀剂显影剂显影曝光的光致抗蚀剂材料。

[0023] 在形成光致抗蚀剂掩模之后,蚀刻工艺可去除提供电介质鳍盖的电介质材料的未受保护部分,随后对下面的电介质层2有选择性地去除绝缘体上半导体层4的未受保护部分。例如,将光致抗蚀剂提供的图案转移至下面的结构可包括各向异性蚀刻。如这里所用,“各向异性蚀刻工艺”是指其中在垂直于被蚀刻表面的方向上的蚀刻率大于平行于被蚀刻表面的方向上的蚀刻率的材料去除工艺。各向异性蚀刻可包括反应离子蚀刻(RIE)。本公开的这一点上可用的各向异性蚀刻的其它示例包括离子束蚀刻、等离子体蚀刻或激光消融。

[0024] 多个鳍结构15中的每一个鳍结构可具有高度H₁,范围为5nm至200nm。在另一个实施例中,多个鳍结构15的每一个具有高度H₁,范围为10nm至100nm。在一个示例中,多个鳍结

构15的每一个具有高度 H_1 , 范围为20nm至50nm。多个鳍结构15的每一个可具有小于20nm的宽度 W_1 。在另一个实施例中, 多个鳍结构15的每一个具有宽度 W_1 , 范围为3nm至8nm。尽管图1A和1B中示出了十二个鳍结构, 但是本公开不仅限于此示例。应注意, 任何数量的鳍结构可存在于多个鳍结构15中。分离多个鳍结构15中相邻鳍结构的节距 P_1 可为10nm至120nm的范围。

[0025] 图1A和1B还示出了在多个鳍结构15的每一个的沟道部分上形成栅极结构10。栅极结构10通过电场或磁场控制输出电流, 即在鳍场效应晶体管(FET)的沟道部分中的载流子流。沟道部分是例如鳍场效应晶体管的半导体装置的源极区域和漏极区域之间的区域, 当半导体装置导通时沟道部分变得导电。典型地, 栅极结构10包括形成在多个鳍结构15的每个鳍结构的沟道部分上的至少一个栅极电介质11以及形成在至少一个栅极电介质11上的至少一个栅极导体12。栅极结构10可这样形成: 通过形成用于至少一个栅极电介质11和至少一个栅极导体12的毯覆材料层以形成栅极堆叠, 并且图案化和蚀刻栅极堆叠以提供栅极结构10。栅极结构10可利用光刻和蚀刻工艺步骤形成。栅极结构10可为共享的栅极结构, 其位于多个鳍结构15中的每一个鳍结构的沟道部分上。“共享的栅极结构”是指单一连续的栅极结构存在于阵列中的多个鳍结构的每一个鳍结构的沟道区域上。

[0026] 至少一个栅极电介质11可包括诸如硅的氧化物、氮化物和氧氮化物的电介质材料。在一些实施例中, 至少一个栅极电介质11可由高 k 电介质材料构成。如这里所用, 术语“高 k ”是指大于氧化硅的介电常数的介电常数, 在室温(20°C至25°C)真空下测量氧化硅的介电常数典型地等于4(即典型的氧化硅)。例如, 至少一个栅极电介质11可包括一般的较高介电常数的电介质材料, 其介电常数为8到至少100。这样的较高介电常数电介质材料可包括但不限于氧化铪、硅酸铪、氧化锆、氧化镧、氧化钛、锶钛酸钡(barium-strontium-titanates (BSTs)) 和锆钛酸铅(lead-zirconate-titanates (PZTs))。至少一个栅极电介质11可采用适合于它们的成分的材料的各种方法的任何方法形成。非限制性示例包括热或等离子体氧化或氮化法、化学气相沉积法(包括原子层沉积法)和物理气相沉积法。

[0027] 至少一个栅极导体12可包括这样的材料, 该材料包括但不限于金属、金属合金、金属氮化物和金属硅化物以及其层叠及其复合材料。至少一个栅极导体12也可包括掺杂的多晶硅和掺杂的多晶硅-锆合金材料(即具有每立方厘米 $1e18$ 至 $1e22$ 掺杂剂原子的掺杂剂浓度)以及多晶硅上方硅化物(polycide)结构(掺杂的多晶硅/金属硅化物堆叠材料)。类似地, 前述材料也可采用多种方法的任何方法形成。非限制性示例包括自对准硅化(salicide)法、化学气相沉积法和物理气相沉积法。在一个示例中, 至少一个栅极导体12由掺杂的多晶硅材料构成, 其厚度为400至2000埃。

[0028] 共享的栅极结构10可通过毯覆沉积用于至少一个栅极电介质11和至少一个栅极导体12的材料层以提供栅极堆叠而形成, 其中栅极堆叠被图案化和蚀刻以提供栅极结构10。具体而言, 图案这样产生: 施加光致抗蚀剂到要蚀刻的表面, 曝光该光致抗蚀剂至辐射的图案, 然后利用抗蚀剂显影剂将该图案显影到光致抗蚀剂中。一旦完成了光致抗蚀剂的图案化, 则由光致抗蚀剂覆盖的部分被保护, 而暴露的区域利用去除没有被保护的区域的选择性的蚀刻工艺被去除。可替换地, 共享的栅极结构10可通过置换栅极技术形成。在置换栅极工艺流程中, 在工艺流程的此阶段形成牺牲栅极结构。牺牲栅极结构也可称为虚设栅极。牺牲栅极结构可由半导体材料构成。在工艺流程的后期, 牺牲栅极结构被去除, 并且以如前所述的具有至少一个栅极电介质11和至少一个栅极导体12的功能栅极结构被置换。在

某些情况下,在置换栅极法中,可在已经处理了源极和漏极区域之后形成功能栅极结构。

[0029] 栅极侧壁间隔体(未示出)可形成为与共享的栅极结构10直接接触。栅极侧壁间隔体可这样的形成:在共享的栅极结构10上沉积诸如氧化物、氮化物或氧氮化物的电介质材料的共形层,之后执行蚀刻工艺以从共享的栅极结构10和多个鳍结构15的所有表面(除了共享的栅极结构10的侧壁以外)去除共形层。栅极侧壁间隔体的宽度范围可为1nm至10nm,典型地为1nm至5nm。在形成栅极侧壁间隔体之后,源极延伸区域和漏极延伸区域可随后形成在多个鳍结构15的暴露侧壁上。源极延伸区域和漏极延伸区域可采用离子注入形成在多个鳍结构15的在共享的栅极结构10的相对侧的每一个鳍结构中。在另一个实施例中,源极延伸区域和漏极延伸区域可通过在多个鳍结构15的暴露部分上形成原位掺杂材料使得掺杂剂从原位掺杂材料扩散到多个鳍结构15的侧壁中而形成。

[0030] 在该实施例中,其中由第一多个鳍结构15形成的鳍场效应晶体管是p型半导体装置,即p型鳍场效应晶体管,源极延伸区域和漏极延伸区域掺杂为p型导电性。如这里所用,“p型”是指增加杂质到本征半导体以产生价电子的缺乏。p型导电性半导体装置通过用来自元素周期表的III-A族的元素掺杂源极延伸区域和漏极延伸区域而典型地产生在包含硅的材料内。在包含硅的鳍结构中,p型掺杂剂(即,杂质)的示例包括但不限于硼、铝、镓和铟。在其中由第一多个鳍结构15形成的鳍场效应晶体管为n型半导体装置的实施例中,源极延伸区域和漏极延伸区域掺杂为n型导电性。如这里所用,“n型”是指增加杂质以贡献自由电子到本征半导体。N型导电性半导体装置通过用来自元素周期表V-A族的元素掺杂源极延伸区域和漏极延伸区域而典型地产生在包含硅的材料内。在包含硅的鳍结构中,n型掺杂剂(即,杂质)的示例包括但不限于锑、砷和磷。

[0031] 图2示出了在多个鳍结构15上形成牺牲材料层16的一个实施例。牺牲材料层16是选择性的,并且在一些实施例中可省略。牺牲材料层16是共形电介质层。术语“共形”是指其厚度偏差不大于或小于该层厚度平均值的20%的层。术语“共形沉积”是指形成共形层的沉积方法。提供牺牲材料层16的共形电介质层可存在于多个鳍结构15中的每个鳍结构的侧壁和端表面上。提供牺牲材料层16的共形电介质层可为氧化物、氮化物或者氧氮化物材料。在一个示例中,牺牲材料层16由氧化硅(SiO_2)构成。在另一个示例中,牺牲材料层16由氮化硅(Si_3N_4)组成。牺牲材料层16可通过化学气相沉积工艺而被共形沉积。例如,牺牲材料层16可采用等离子体增强化学气相沉积(PECVD)、金属有机化学气相沉积(MOCVD)、原子层沉积(ALD)或其组合而被沉积。牺牲材料层16也可采用诸如热氧化的热生长工艺而被共形沉积。牺牲材料层16的厚度可为不大于多个鳍结构15中两个相邻鳍结构之间的间隔的一半。

[0032] 图3示出了形成在多个鳍结构15的每个鳍结构的牺牲材料层16上的氮化物包含层17。氮化物包含层17可为金属氮化物层。在一个示例中,氮化物包含层17由氮化钛(TiN)构成。这不旨在将氮化物包含层17仅限于氮化钛(TiN),因为可阻挡随后的用于源极接触区域和漏极接触区域的半导体材料的外延生长的任何氮化物包含成分都适合用于氮化物包含层17。例如,氮化物包含层17也可由氮化硅、氮化铝、氮化镓、氮化钽(TaN)、氮化钨(WN)、氮化银、氮化铂、以及其合金和组合构成。

[0033] 在一个实施例中,第一厚度 T_1 的氮化物包含层17存在于多个鳍结构15的最外侧壁上,第一厚度 T_1 大于剩余的氮化物包含层17的第二厚度 T_2 。多个鳍结构的最外侧壁是在阵列的每个端部的鳍结构的外侧侧壁。术语“存在于…上”是指诸如第一结构的第一元件设置

在诸如第二结构的第二元件上,其中第一元件和第二元件之间可存在诸如界面结构(例如界面层)的插入元件。例如,尽管氮化物包含层17可设置在多个鳍结构15的最外侧壁上,但是此部分可通过牺牲材料层16与多个鳍结构15的最外侧壁分离而不与多个鳍结构15的最外侧壁接触。在工艺流程的此阶段,牺牲材料层可存在于多个鳍结构15的侧壁和氮化物包含层17之间且与多个鳍结构15的侧壁和氮化物包含层17直接接触。

[0034] 在一个实施例中,氮化物包含层17的第一厚度T1可在50nm至6nm的范围,并且氮化物包含层17的第二厚度T2可在13nm至2nm的范围。在另一个实施例中,氮化物包含层17的第一厚度T1可在15nm至10nm的范围,并且氮化物包含层17的第二厚度T2可在6nm至3nm的范围。应注意,上面的厚度仅提供用于示例目的,而旨在限制本公开。氮化物包含层17的第一厚度T1和第二厚度T2的其它值在本公开的范围,只要所选的该值允许采用蚀刻工艺去除第二厚度T2的氮化物包含层17使得第一厚度T1的氮化物包含层17的一部分保留以提供氮化物包含间隔体。

[0035] 氮化物包含层17可采用物理气相沉积(PVD)法沉积。例如,氮化物包含层17可采用溅射工艺形成。如这里所用,“溅射”是指金属材料膜的沉积方法,其中所希望材料(即源)的靶以粒子(例如,离子)轰击,其从靶撞掉原子,并且撞出的靶材料沉积在沉积表面上。可适合于沉积氮化物包含层17的溅射设备的示例包括DC二极管型系统、射频(RF)溅射、磁控溅射和离子化金属等离子体(IMP)溅射。

[0036] 用于沉积氮化钛(TiN)的氮化物包含层17的溅射沉积工艺可包括施加高能粒子以撞击钛靶材料的固体板,其中高能粒子物理地撞出钛原子以沉积到牺牲材料层16上。溅射的钛原子典型地通过真空迁移且沉积在沉积表面(例如,牺牲材料层16)上。氮化钛(TiN)的氮源可由氮气(N₂)提供。氮源可引入到溅射腔,溅射的钛原子朝着沉积表面迁移,例如,朝着牺牲材料层16迁移。在一些实施例中,相比存在于相邻的鳍结构的内侧壁上的氮化物包含层17的其余部分,沉积的氮化物包含材料在多个鳍结构15的最外侧壁上形成更厚的层,这是因为在阵列的端部的最外侧壁被最多地暴露,且因此更可利用作为氮化物包含层17的沉积表面。

[0037] 图4示出了蚀刻氮化物包含层以去除氮化物包含层的具有第二厚度T2的部分,其中第一厚度的氮化物包含层的剩余部分T3提供牺牲材料层16上的氮化物包含间隔体,牺牲材料层16上的氮化物包含间隔体位于多个鳍结构15的最外侧壁上。用于去除氮化物包含层的具有第二厚度的部分的蚀刻工艺典型地为各向同性蚀刻工艺。术语“各向同性蚀刻”是指非定向的(non-directional)蚀刻工艺。“非定向”是指与所有的蚀刻方向的蚀刻速率相比任何一个方向上的蚀刻速率不实质上较大。各向同性蚀刻可为湿化学蚀刻或者干蚀刻。例如,蚀刻剂可为液体或者化学活性离子化气体,例如,等离子体。在一些实施例中,用于去除氮化物包含层的具有第二厚度的部分的蚀刻工艺是对牺牲材料层16有选择性的蚀刻工艺。如这里所用,关于材料去除工艺的术语“选择性”是指对于要施加材料去除工艺的结构的第一材料材料去除速率大于的对该结构的至少另一材料的去除速率。例如,选择性蚀刻可以以大于10:1的比率对第二材料去除一种材料。在另一个示例中,选择性蚀刻可以以大于100:1的比率对第二种材料去除一种材料。TiN可由含SC1的水性蚀刻剂选择性蚀刻,SC1是包含NH₄OH(氢氧化铵)+H₂O₂(过氧化氢)+H₂O(水)的溶液。

[0038] 在去除氮化物包含层的具有第二厚度的部分的各向同性蚀刻工艺后,第一厚度的

氮化物包含层的保留部分T3,该保留部分T3提供氮化物包含间隔体18,可在12nm至2nm的范围。在另一个实施例中,第一厚度的氮化物包含层的保留部分T3,该保留部分T3提供氮化物包含间隔体18,可在8nm至3nm的范围。

[0039] 图5示出了去除牺牲材料层16。牺牲材料层16可采用选择性蚀刻工艺去除。用于去除牺牲材料层16的蚀刻工艺可为湿化学蚀刻或者干蚀刻。更具体而言,牺牲材料层16可通过对多个鳍结构15、共享的栅极结构10和氮化物包含间隔体18有选择性的蚀刻工艺去除。在一个示例中,当牺牲材料层16由氧化硅(SiO_2)构成、氮化物包含间隔体18由氮化钛(TiN)构成且多个鳍结构15由硅(Si)构成时,用于去除牺牲材料层16的蚀刻化学物可为COR(化学氧化物蚀刻)或者包含氢氟酸的水性溶液。去除牺牲材料层16可暴露多个鳍结构15的侧壁(内侧壁和外侧壁)。

[0040] 图6A和6B示出了在多个鳍结构15上形成外延半导体材料19的源极接触区域和漏极接触区域。源极接触区域和漏极接触区域是鳍场效应晶体管的源极区域和漏极区域的由互连件接触的部分,互连件将电信号通信到鳍场效应晶体管/从鳍场效应晶体管通信电信号。源极接触区域和漏极接触区域与源极延伸区域和漏极延伸区域的组合可提供鳍场效应晶体管的源极区域和漏极区域。“外延生长和/或沉积”是指在半导体材料的沉积表面上生长半导体材料,其中所生长的半导体材料与沉积表面的半导体材料具有相同的晶体特性。当化学反应物被控制且系统参数被正确设定时,沉积原子以足够的能量达到沉积表面以在表面上运动且自身定向到沉积表面的原子结晶排布。因此,沉积在{100}结晶表面上的外延膜将呈现{100}取向。在一些实施例中,外延沉积工艺是选择性沉积工艺。更具体而言,在一个实施例中,用于沉积源极接触区域和漏极接触区域的外延半导体材料仅沉积在包含半导体的沉积表面(例如,多个鳍结构15的通过去除牺牲材料层16而暴露的侧壁)上。沉积用于源极接触区域和漏极接触区域的外延半导体材料19典型地不沉积在电介质材料上,例如不沉积在氮化物包含间隔体18上,氮化物包含间隔体18存在于在鳍场效应晶体管的阵列内的多个鳍结构15的端部。

[0041] 外延半导体材料19可由任何半导体材料组成,该半导体材料可被外延沉积。适合用于外延半导体材料19的半导体材料的一些示例包括硅(Si)、锗(Ge)和硅锗(SiGe)。应注意,用于外延半导体材料19的这些具体材料成分仅提供用于示例目的,而不旨在限制本公开,因为可采用外延生长工艺形成的任何半导体材料均可适合用于外延半导体材料19。多个不同源可用于外延硅的沉积。在其中外延半导体材料19由硅构成的一些实施例中,用于外延沉积的硅气源可选自由六氯化二硅(Si_2Cl_6)、四氯化硅(SiCl_4)、二氯硅烷(Cl_2SiH_2)、三氯硅烷(Cl_3SiH)、一甲基硅烷($(\text{CH}_3)\text{SiH}_3$)、二甲基硅烷($(\text{CH}_3)_2\text{SiH}_2$)、乙基硅烷($(\text{CH}_3\text{CH}_2)\text{SiH}_3$)、甲基二硅烷($(\text{CH}_3)_2\text{SiH}_5$)、二甲基二硅烷($(\text{CH}_3)_2\text{Si}_2\text{H}_4$)、六甲基二硅烷($(\text{CH}_3)_6\text{Si}_2$)及其组合构成的组。在外延半导体材料19由锗构成的其它实施例中,用于外延沉积的锗气源可选自由锗烷(GeH_4)、乙锗烷(Ge_2H_6)、卤代锗烷、二氯锗烷、三氯锗烷、四氯锗烷及其组合构成的组。在其中外延半导体材料19由硅锗构成的又一个实施例中,用于外延沉积的硅源可选自由硅烷、乙硅烷、丙硅烷、四硅烷、六氯乙硅烷、四氯化硅、二氯甲硅烷、三氯硅烷、甲基硅烷、二甲基硅烷、乙基硅烷、甲基二硅烷、二甲基二硅烷、六甲基二硅烷及其组合,并且锗气源可选自由锗烷、乙锗烷、卤代锗烷、二氯锗烷、三氯锗烷、四氯锗烷及其组合构成的组。

[0042] 用于外延沉积的温度典型地在550℃至900℃的范围。尽管较高的温度典型地导致

较快的沉积,但是较快的沉积可能导致结晶缺陷和膜裂缝。用于实现外延生长的设备可包括化学气相沉积设备,例如,大气压化学气相沉积、低压化学气相沉积、等离子体增强化学气相沉积、金属有机化学气相沉积及其它。

[0043] 外延半导体材料19可与源极延伸区域和漏极延伸区域具有相同的导电类型。例如,当源极延伸区域和漏极延伸区域具有p型导电性时,提供源极接触区域和漏极接触区域的外延半导体材料也可具有p型导电性。在另一个示例中,当源极延伸区域和漏极延伸区域具有n型导电性时,提供源极接触区域和漏极接触区域的外延半导体材料也可具有n型导电性。提供外延半导体材料19导电类型的掺杂剂可采用原位掺杂工艺或采用离子注入引入。“原位”是指提供材料层的导电类型的掺杂剂随着材料层的形成或沉积(例如在外延沉积工艺期间)而引入。例如,当与外延生长工艺同时掺杂该掺杂半导体材料时,用于掺杂剂的气源与提供外延形成半导体材料的前躯体的气源同时引入到正在生长的半导体材料。在一个示例中,用于原位掺杂的气体掺杂剂源包括 PH_3 、 B_2H_6 、 AsH_3 及其组合。在另一个实施例中,外延半导体材料19可通过离子注入掺杂。

[0044] 图6A和6B示出了鳍场效应晶体管100阵列的一个实施例,其包括在基板(例如,绝缘体上半导体基板100)上的多个鳍结构100以及在多个鳍结构15的沟道部分上的共享的栅极结构10。鳍场效应晶体管100还包括提供源极接触区域和漏极接触区域的外延半导体材料19。外延半导体材料19可包括第一部分和第二部分,该第一部分在多个鳍结构15中的相邻鳍结构之间,该第二部分存在于多个鳍结构15中的端部鳍结构的最外侧壁上。氮化物包含间隔体18存在于外延半导体材料19的第二部分的最外侧壁上。在一些实施例中,氮化物包含间隔体18设置为与外延半导体材料19的第二部分的最外侧壁的整个侧壁(即整个高度)接触。

[0045] 氮化物包含间隔体18的设置阻挡外延半导体材料19延伸超出共享的栅极结构10的端部。通过阻挡外延半导体材料19延伸超出共享的栅极结构10的端部,氮化物包含间隔体18消除了外延半导体材料19的提供鳍场效应晶体管100的源极接触区域的部分和外延半导体材料19的提供鳍场效应晶体管100的漏极接触区域的部分之间的短路。氮化物包含间隔体18也可阻挡来自鳍场效应晶体管的第一阵列的外延半导体材料19延伸越过隔离区域而与鳍场效应晶体管的第二阵列接触。

[0046] 尽管本公开已经关于其优选实施例进行了具体示例和描述,但是本领域的技术人员应理解,在不脱离本公开的范围和精神的情况下,可进行形式和细节上的前述和其它变化。因此,意图是本公开不限于所描述和示出的精确形式和细节而是落入所附权利要求的范围内。

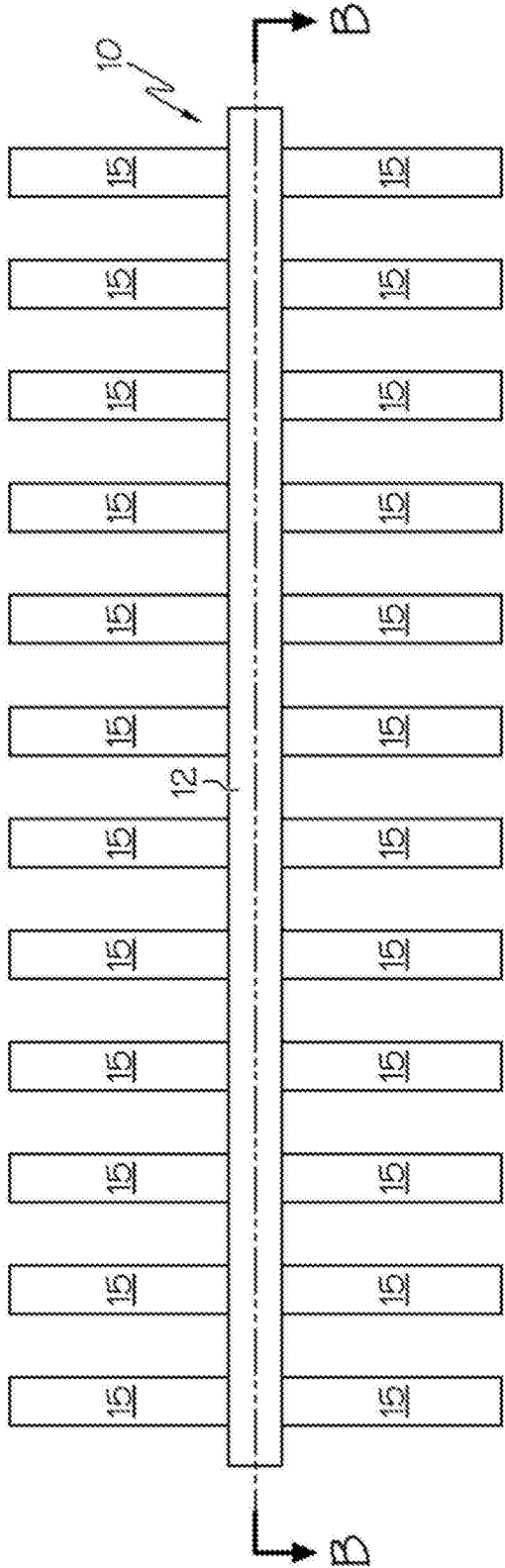


图1A

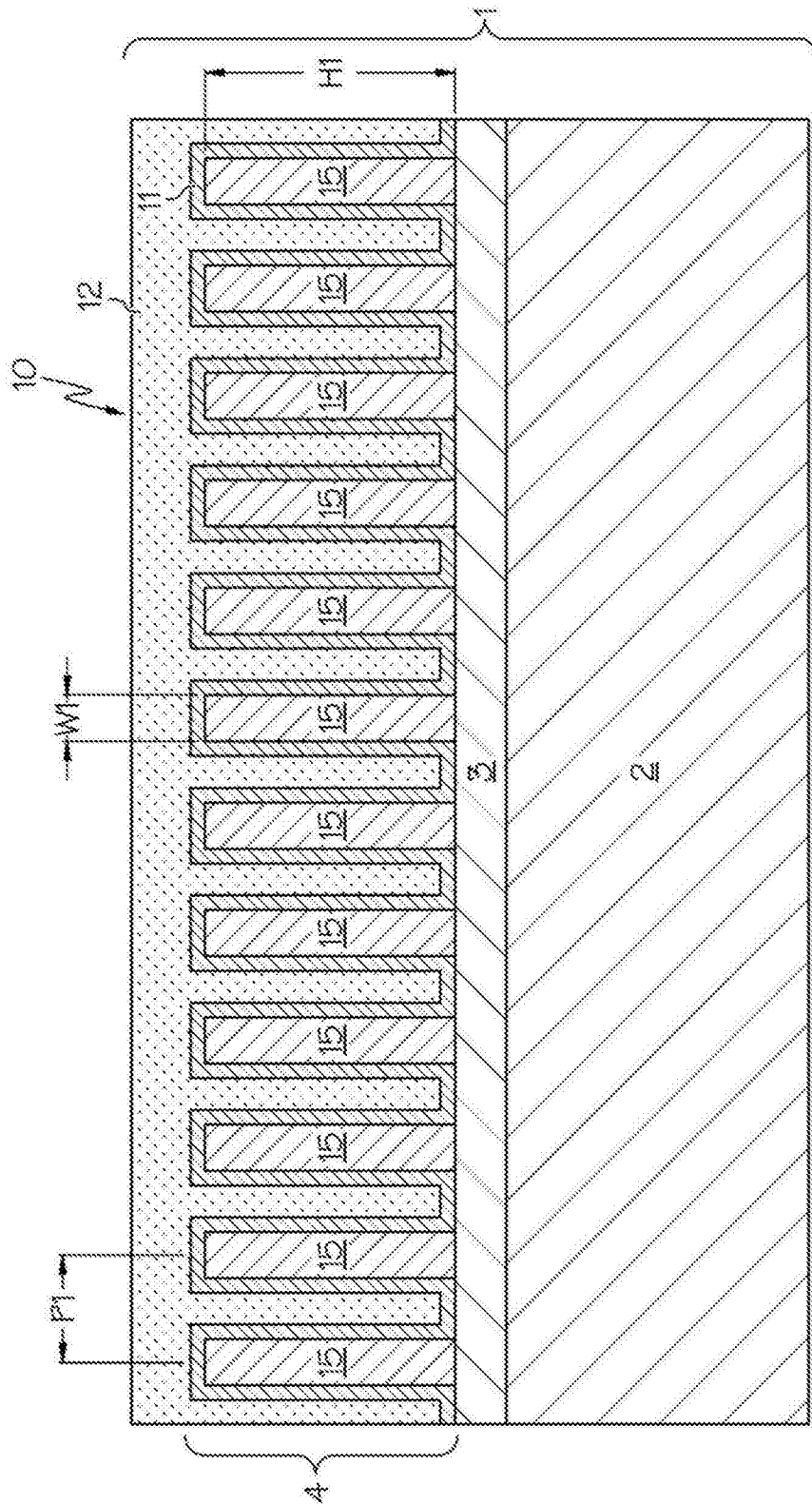


图1B

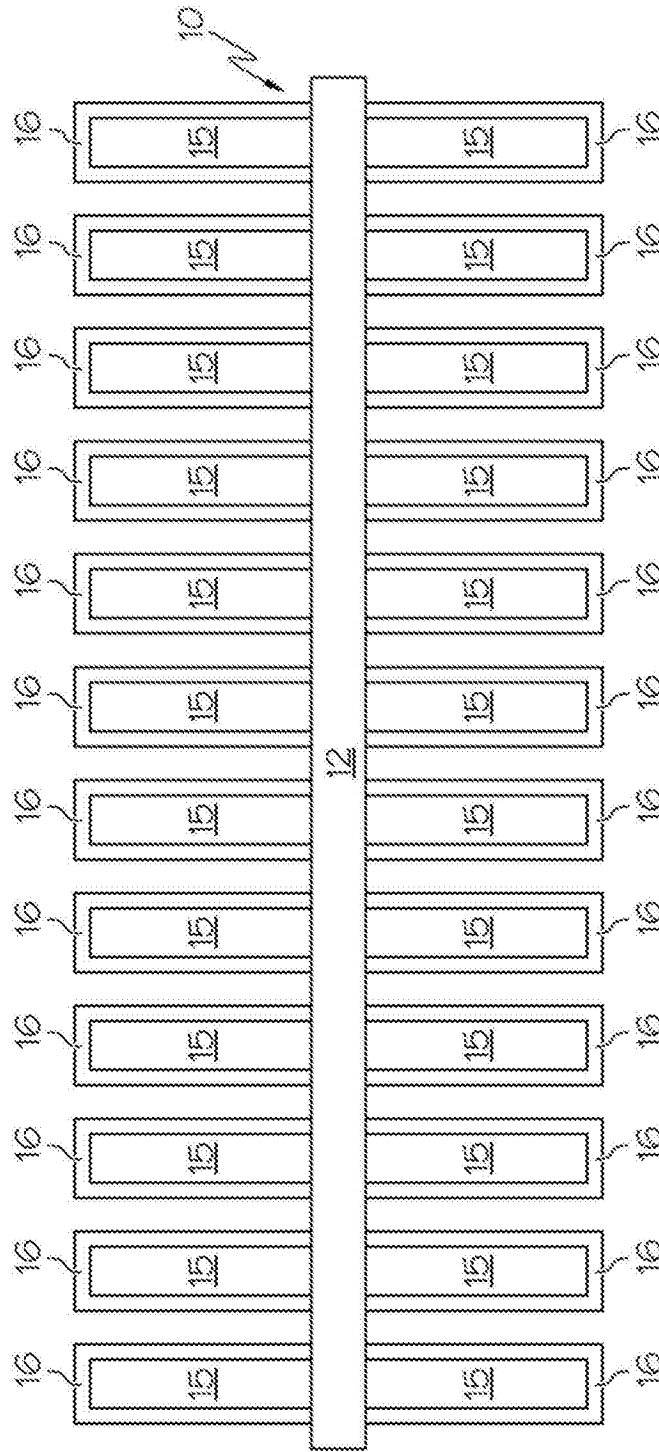


图2

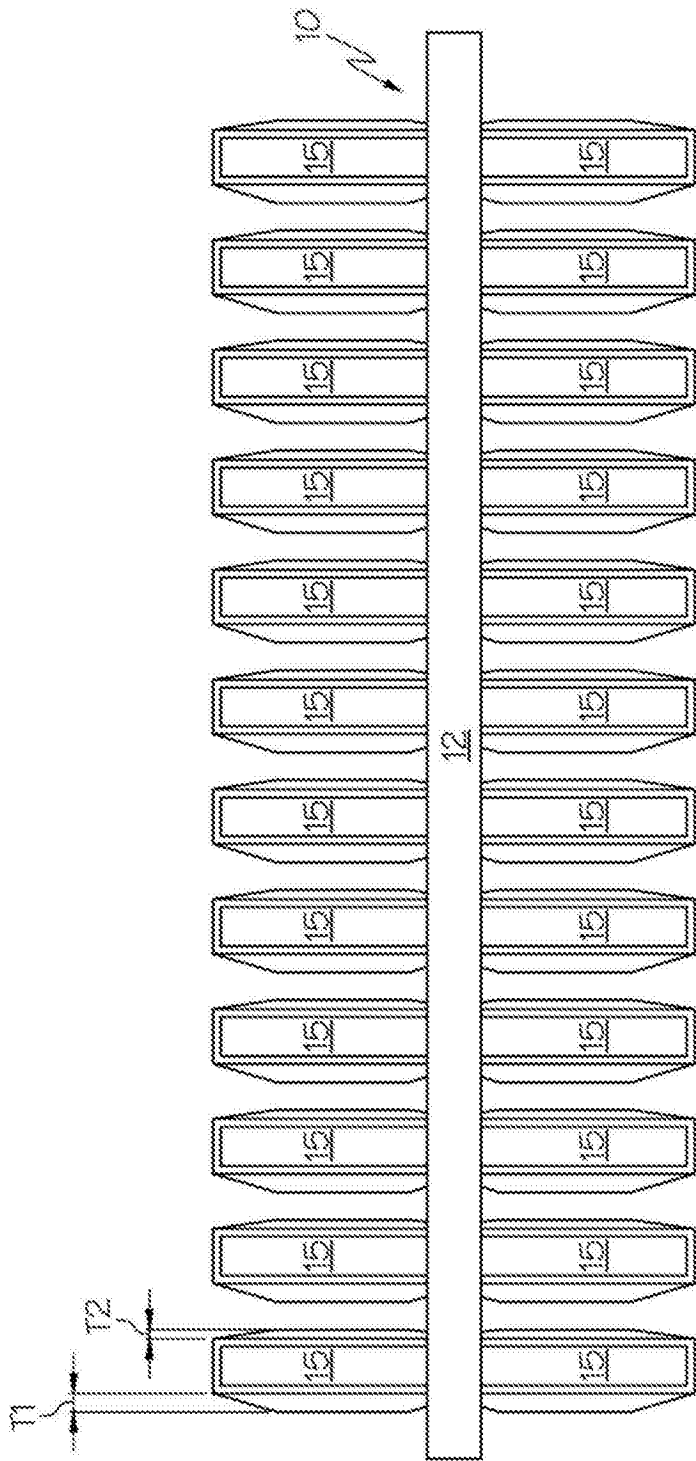


图3

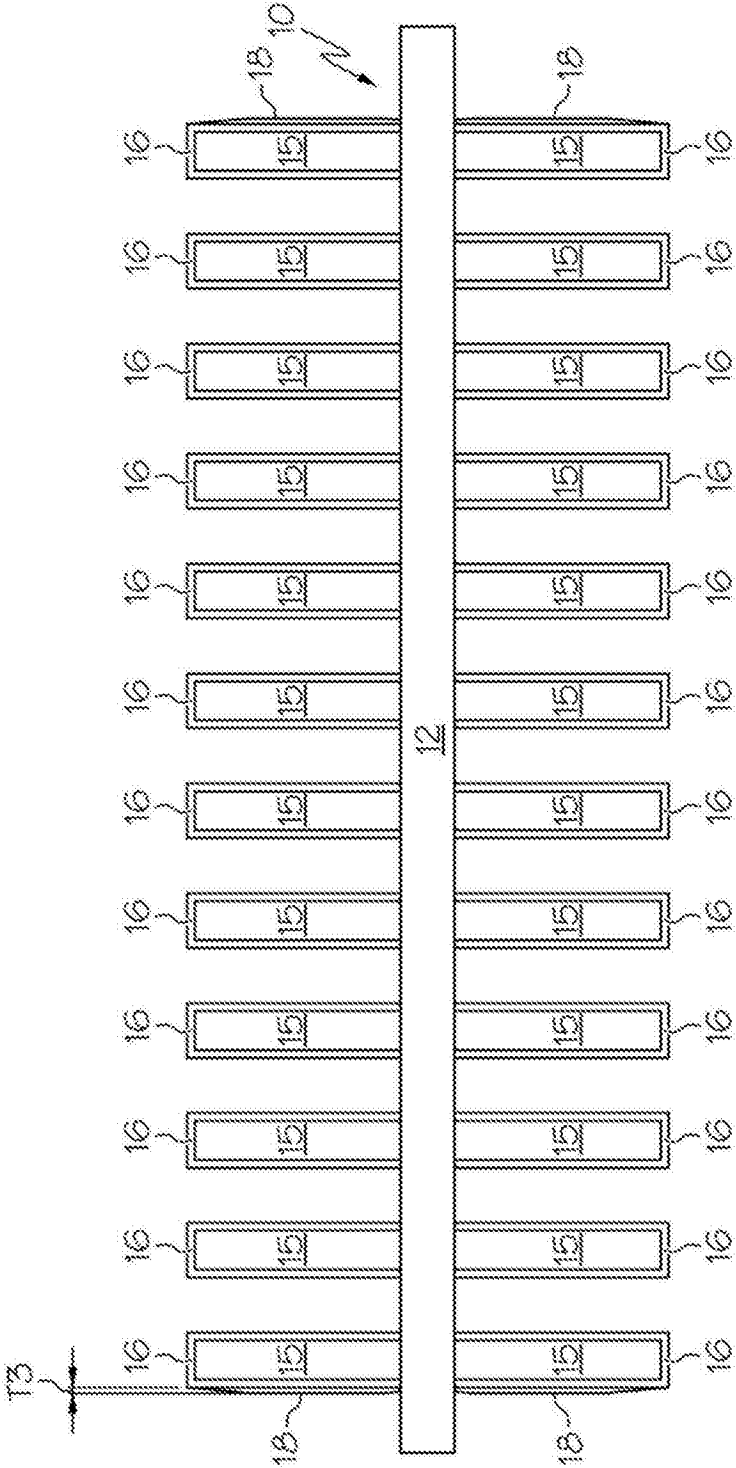


图4

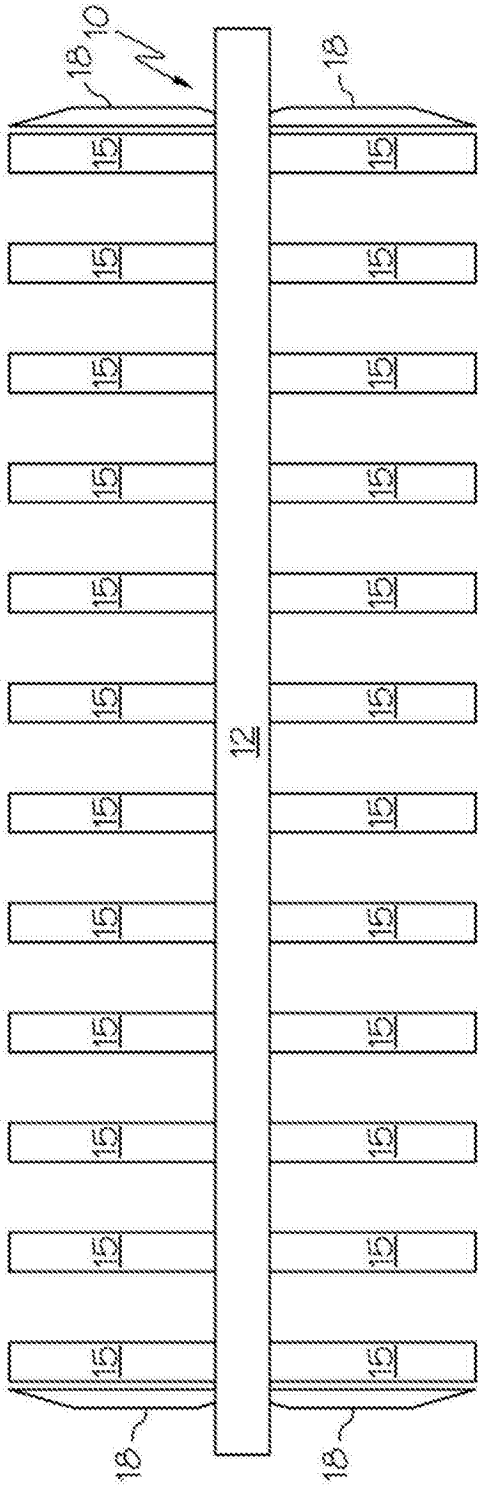


图5

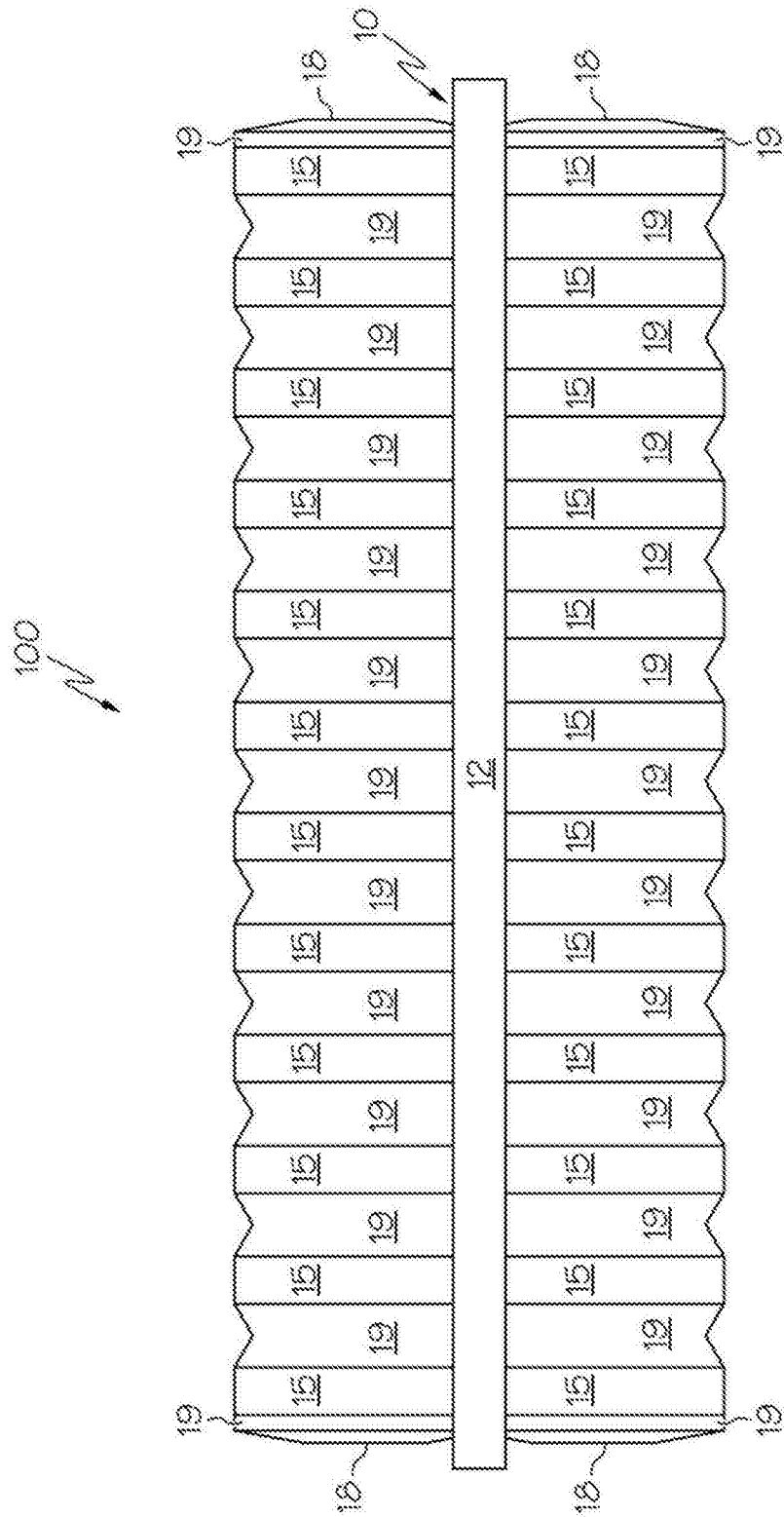


图6A

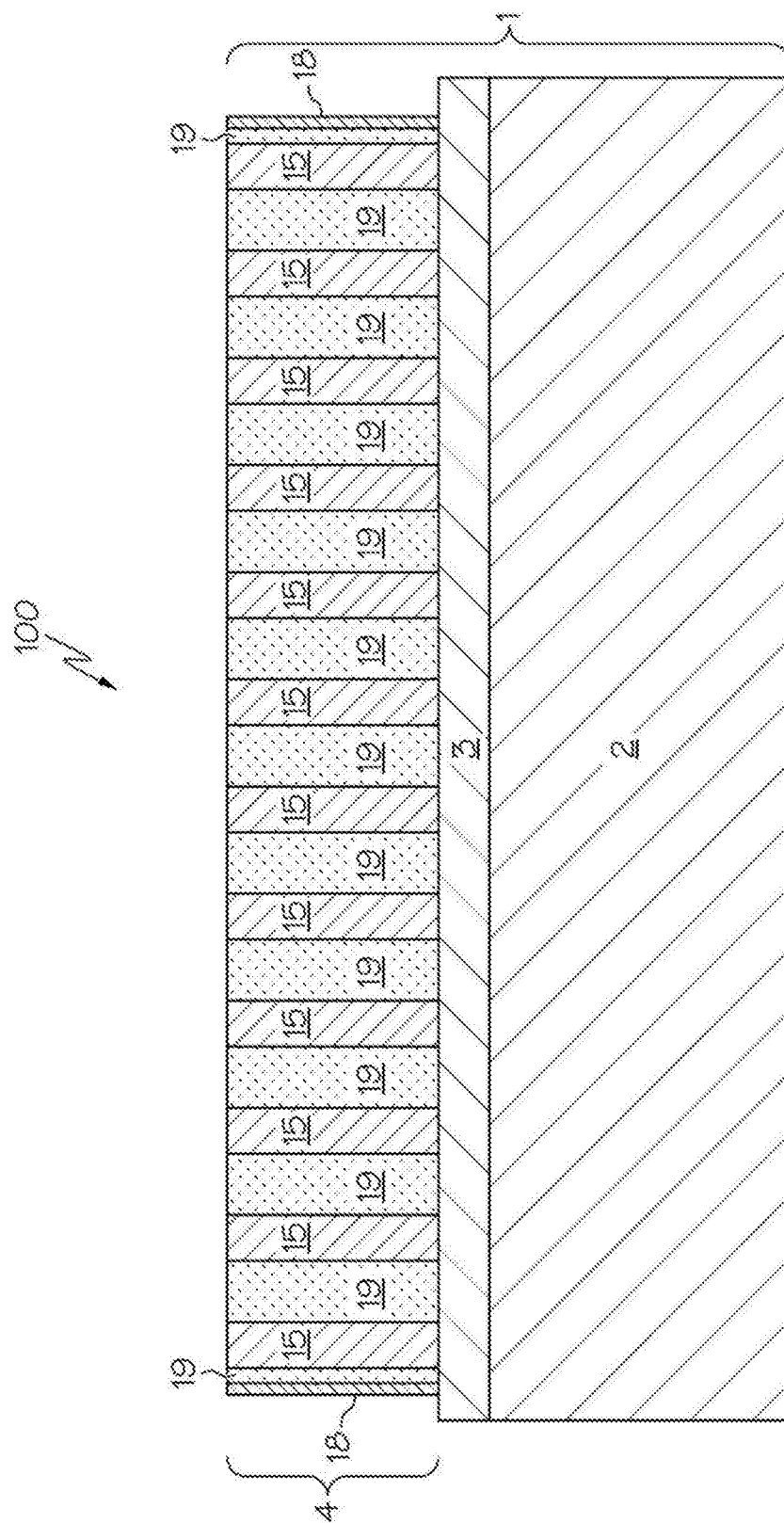


图6B