(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 694 32 991 T2** 2004.04.15

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 813 251 B1**
(21) Deutsches Aktenzeichen: **694 32 991.6**
(96) Europäisches Aktenzeichen: **97 115 043.8**
(96) Europäischer Anmeldetag: **21.04.1994**
(97) Erstveröffentlichung durch das EPA: **17.12.1997**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **30.07.2003**
(47) Veröffentlichungstag im Patentblatt: **15.04.2004**

(51) Int Cl.[7]: **H01L 29/786**
H01L 29/417, H01L 29/423, G02F 1/136

(30) Unionspriorität:

9632893	**23.04.1993**	**JP**
8181594	**20.04.1994**	**JP**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Kabushiki Kaisha Toshiba, Tokio/Tokyo, JP

(74) Vertreter:
Henkel, Feiler & Hänzel, 81675 München

(72) Erfinder:
Miura, Yasunori, Yokohama-shi, Kanagawa-ken 246, JP; Shibusawa, Makoto, Ibo-gun, Hyogo-Ken, 671-15, JP; Sugahara, Atsushi, Yokohama-shi, Kanagawa-ken 236, JP; Seiki, Masahiro, Fukaya-shi, Saitama-ken, 366, JP

(54) Bezeichnung: **Dünnfilmtransistor und Anzeigevorrichtung unter Verwendung desselben**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Technisches Gebiet

[0001] Die vorliegende Erfindung bezieht sich auf einen (im folgenden als TFT abgekürzten) Dünnschichttransistor und eine Anzeigevorrichtung, wie z. B. eine diesen verwendende Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp.

Hintergrundtechnik

[0002] TFTs werden weithin als Schaltelemente in Ansteuerschaltungen verschiedener Arten von Vorrichtungen verwendet. Zum Beispiel wird in einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp jedes Anzeigepixel durch einen TFT ausgewählt.

[0003] Im allgemeinen weist ein TFT eine Sourceelektrode und eine Drainelektrode, die voneinander getrennt gebildet sind, eine Halbleiterschicht, die gebildet ist, um diese Elektroden elektrisch zu kontaktieren, eine auf der Halbleiterschicht gebildete Gate-isolierende Schicht und eine auf der Gate-isolierenden Schicht gebildete Gate-Elektrode auf. TFTs dieses Typs können in einen TFT vom versetzten Typ (staggered type), in welchem eine Halbleiterschicht, eine Gate-isolierende Schicht und eine Gate-Elektrode aufeinanderfolgend auf den Source- und Drainelektroden gebildet sind, und einen TFT vom invertierten versetzten Typ (inverted staggered type) klassifiziert werden, in welchem eine Gate-isolierende Schicht, eine Halbleiterschicht und Source- und Drainelektroden aufeinanderfolgend auf einer Gate-Elektrode gebildet sind.

[0004] In den letzten Jahren wird eine Erhöhung im AN/AUS-Stromverhältnis gefordert, um einen TFT in einem höheren Frequenzbereich betreibbar zu machen. Zu diesem Zweck wird versucht, die Länge eines Kanals entsprechend dem Halbleiterschichtabschnitt zwischen den Source- und Drainelektroden zu verkleinern, wodurch das AN/AUS-Stromverhältnis erhöht wird. Wenn die Halbleiterschicht des TFT aus einem Silizium-Halbleiter gebildet ist, etwa durch amorphes Silizium (a-Si : H), werden bei Lichteinfall in der Halbleiterschicht Photoladungen (photocarrier) erzeugt. Obwohl eine Verringerung in der Kanallänge einen ON- bzw. AN-Strom Ion erhöhen kann, erleichtert sie eine Bewegung der Photoladungen, wodurch in unerwünschter Weise ein OFF- bzw. AUS-Strom, d. h. ein Photoleckstrom Ioff, zunimmt. Folglich wird das AN/AUS-Stromverhältnis nicht wie erwartet verbessert.

[0005] Insbesondere in einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp bewirkt eine Erzeugung des Photoleckstroms Ioff direkt Änderungen im Potential der Pixelelektroden, die zu einer Verschlechterung in der optischen Qualität der Anzeige führen.

[0006] Daher wurden bisher Gegenmaßnahmen ergriffen, wie z. B. eine Bildung einer lichtabschirmenden Schicht aus einem Metallmaterial, z. B. Chrom (Cr), auf einem Gegensubstrat, das angeordnet ist, um einem Array- bzw. Anordnungssubstrat gegenüberzuliegen, auf welchem eine Mehrzahl von Pixelelektroden gebildet ist. Dies kann jedoch den Photoleckstrom Ioff nicht verhindern, der durch den Phototräger verursacht wird, der in der Halbleiterschicht des TFT bei Einfall von Licht erzeugt wird, das durch die Oberfläche der lichtabschirmenden Schicht reflektiert wurde.

[0007] Gemäß einer anderen Gegenmaßnahme kann z. B. eine dem oberen oder unteren Abschnitt des TFT benachbarte lichtabschirmende Schicht auf dem Anordnungssubstrat vorgesehen sein. Diese Gegenmaßnahme kann jedoch im Wesentlichen den Photoleckstrom Ioff nicht genügend verringern.

[0008] Das Dokument JP-A-62 120076 offenbart einen Dünnschichttransistor, der eine Gate-Elektrode mit einer im Vergleich zu der Mitte vergrößerten Gate-Breite am Ende eines Kanalgebiets aufweist. Mit dieser Struktur wird der AUS-Strom des Transistors verringert.

[0009] Das Dokument JP-A-2 042763 offenbart eine Dünnschichttransistorvorrichtung mit einem gemeinsamen Teil für eine Drainelektrode und eine Gate-Elektrode, der kleiner als ein gemeinsamer Teil für eine Sourceelektrode und eine Gate-Elektrode ist. Somit ist es möglich, eine zwischen der Drainelektrode und der Gate-Elektrode erzeugte parasitäre Kapazität zu reduzieren.

[0010] Das Dokument JP-A-60 189265 offenbart eine Dünnschicht-Feldeffekt-Halbleitervorrichtung mit Source-, Drain- und Gate-Elektroden sowie einer Isolierungsschicht, deren Form gewählt ist, um eingestrahltes Licht von außerhalb vollständig abzuschirmen und die schlechtere Qualität einer Schichtisolierung zu reduzieren.

[0011] Das Dokument EP-A-0 574 186, das Stand der Technik gemäß Art. 54(3) EPC darstellt, offenbart einen Dünnschichttransistor, bei dem eine Isolierschicht zwischen einer einen Kanal bildenden Halbleiterschicht und den Source- und Drainelektroden des Transistors gebildet ist. Die Isolierschicht erstreckt sich von allen Kanten der Source- und Drainelektroden über eine Distanz, die länger als eine Loch-Elektron-Rekombinationsdistanz ist, wobei die Halbleiterschicht überlappt wird. Folglich wird ein durch einfallendes Licht auf der Halbleiterschicht hervorgerufener Leckstrom verhindert.

[0012] EP-A-0 622 855, die am 02. November 1994 veröffentlicht wurde und nur Teil des Stands der Technik nach Artikel 54(3) EPC bildet, offenbart einen Drain-Source-Kontakt eines Dünnschichttransistors. Jedoch wird keine Angabe bezüglich einer Selbstausrichtung des Kanalschutzfilms und der Gateelektrode gemacht. Zusätzlich ist der Überlapp der Sourceelektrode und/oder der Drainelektrode mit dem Kanalschutzfilm 3 μm oder größer. Darüber hinaus ist der Halbleiterfilm dieses Dokuments, der oberhalb der Gateelektrode über dem Gateisolierfilm

positioniert ist, ein amorpher Siliziumfilm mit etwa 30 Nanometern Dicke.

[0013] Darüber hinaus offenbart JP-A-62226668 eine Anzeigevorrichtung ähnlich zu der oben genannten EP-A-0 574 186. Insbesondere offenbart dieses Dokument Dünnschichttransistoren mit einem isolierenden Substrat, einer Abschirmelektrode, die auf dem isolierenden Substrat angeordnet ist, einem Gateisolierfilm, der auf der Gateelektrode angeordnet ist, einem Halbleiterfilm, der oberhalb der Gateelektrode über dem Gateisolierfilm positioniert ist, einer lichtabschirmenden Sourceelektrode, einer lichtabschirmenden Drainelektrode, wobei die Sourceelektrode und die Drainelektrode elektrisch den Halbleiterfilm an jeweiligen elektrischen Kontakten verbinden, wobei ein Kanal in dem Halbleiterfilm zwischen den jeweiligen elektrischen Kontakten festgelegt ist, wobei der Kanal oberhalb der Gateelektrode angeordnet ist, eine Kanallänge kleiner als eine Breite der Gateelektrode hat, und wobei ein Kanalschutzfilm auf dem Halbleiterfilm gebildet ist, wobei dieser die jeweiligen Elektrodenkontakte um mindestens die Kanallänge trennt. Der Kanalschutzfilm hat einen ersten Teil an einem Gebiet entsprechend zumindest einer Seite des Kanals und einen zweiten Teil teilweise überlappend mit den Drain- und Sourceelektroden. Der erste Teil ist in der Kanalrichtung breiter als der zweite Teil.

[0014] Die Erfindung wurde angesichts der obigen Situation gemacht und hat ihre Aufgabe darin, einen TFT bereitzustellen, der den Photoleckstrom Ioff aufgrund einfallenden Lichts verringern kann.

[0015] Es ist eine weitere Aufgabe der Erfindung, eine Anzeigevorrichtung bereitzustellen, die keine fehlerhafte Anzeige aufgrund des Photoleckstroms Ioff des TFT verursacht.

[0016] Es ist eine weitere Aufgabe der Erfindung, einen TFT bereitzustellen, bei dem der Photoleckstrom Ioff verringert ist, und bei dem eine Störkapazität bzw. parasitäre Kapazität Cgs, die in dem Gate-Source-Weg erzeugt wird, oder eine Störkapazität Cgd, die in dem Gate-Drain-Weg des TFT erzeugt wird, verringert werden kann.

[0017] Es ist eine weitere Aufgabe der Erfindung, eine Anzeigevorrichtung bereitzustellen, die einen Potentialabfall ΔVp im Pixelelektrodenpotential durch die Störkapazität Cgs des TFT zumindest zu dem Zeitpunkt reduziert, in dem der TFT von dem EIN-Zustand in den AUS-Zustand übergeht, und auch den optischen Leckstrom Ioff verringert, so dass ein Anzeigefehler, nämlich Flackern, nicht verursacht wird.

Offenbarung der Erfindung

[0018] Um die oben genannte Aufgabe zu lösen, stellt die Erfindung einen Dünnschichttransistor gemäß den Ansprüchen 1, 6 und 7, und eine Anzeigevorrichtung nach Anspruch 5 bereit. Die abhängigen Ansprüche beziehen sich auf weitere Vorteile oder Aspekte der Erfindung.

[0019] Erfindungsgemäß wird ein Dünnschichttransistor mit einer Gateelektrode, die auf einem isolierenden Substrat angeordnet ist, einem Halbleiterfilm, der auf der Gateelektrode über einem Gateisolierfilm angeordnet ist, einem Kanalschutzfilm, der auf dem Halbleiterfilm zum Bestimmen einer Kanallänge angeordnet ist, und mit Source- und Drainelektroden bereitgestellt, die elektrisch mit dem Halbleiterfilm verbunden sind, dadurch gekennzeichnet, dass der Kanalschutzfilm im wesentlichen gleich oder kleiner als die Außenlinien der Gateelektrode in einem deren Gebiete bzw. deren Regionen ist, die auf dem Halbleiterfilm geschichtet ist, und wobei zumindest der kürzeste Abstand zwischen einem beliebigen Schnittpunkt der Außenlinie des Kanalschutzfilms und einer Außenlinie der Drainelektrode und einem Schnittpunkt der Außenlinie des Kanalschutzfilms und einer Außenlinie der Sourceelektrode größer als ein kürzester Abstand zwischen einem Abschnitt der Außenlinie des Kanalschutzfilms ist, der die Drainelektrode und einen ihrer weiteren Abschnitte, der die Sourceelektrode überdeckt.

[0020] Erfindungsgemäß wird auch ein Dünnschichttransistor bereitgestellt, der umfasst: eine Gateelektrode, die auf einem isolierenden Substrat angeordnet ist, einen Halbleiterfilm, der auf der Gateelektrode auf einem Gateisolierfilm angeordnet ist, einen Kanalschutzfilm, der auf dem Halbleiterfilm angeordnet ist, und Source- und Drainelektroden, die elektrisch mit dem Halbleiterfilm verbunden sind, dadurch gekennzeichnet, dass der Kanalschutzfilm eine Kanallängenbestimmungsregion umfasst, die eine Kanallänge festlegt, und wobei zumindest entweder eine Drain-seitige Erweiterungsregion, die sich von der Kanallängenbestimmungsregion in einer Richtung im wesentlichen parallel zu der Kanallänge erstreckt und einen ersten eingekerbten Abschnitt hat, der kleiner als die Drainelektrode ist, in einem ihrer Bereiche die Drainelektrode überlappt, oder eine Source-seitige Erweiterungsregion, die sich von der Kanallängenbestimmungsregion in der Richtung im wesentlichen parallel zu der Kanallänge erstreckt und einen zweiten eingekerbten Abschnitt hat, der kleiner als die Sourceelektrode ist, in einem ihrer Bereiche die Sourceelektrode überlappt, und wobei die Gateelektrode einen eingekerbten Abschnitt entlang dem ersten oder zweiten eingekerbten Abschnitt hat.

[0021] Erfindungsgemäß wird auch eine Anzeigevorrichtung bereitgestellt, die umfasst: ein erstes Elektrodensubstrat mit Abtast- und Signalleitungen, die auf einem ersten isolierenden Substrat angeordnet sind, und eine Pixelelektrode, die mit der Abtastleitung und der Signalleitung über einen Dünnfilmtransistor verbunden ist, ein zweites Elektrodensubstrat mit einer Gegenelektrode auf einem zweiten isolierenden Substrat und eine optische Modulations-Schicht, die zwischen den ersten und zweiten Elektrodensubstraten gehalten wird, dadurch gekennzeichnet, dass der Dünnfilmtransistor umfasst: einen Halbleiterfilm, der über einem Gateisolierfilm

auf einer Gateelektrode angeordnet ist, die mit der Abtastleitung verbunden ist, einen Kanalschutzfilm, der auf dem Halbleiterfilm angeordnet ist, um eine Kanallänge festzulegen, eine Drainelektrode zur elektrischen Verbindung des Halbleiterfilms und der Signalleitung und eine Sourceelektrode zur elektrischen Verbindung des Halbleiterfilms und der Pixelelektrode, wobei der Kanalschutzfilm im wesentlichen gleich oder weniger als die Außenlinie der Gateelektrode in einer deren Bereiche oder Regionen ist, die auf dem Halbleiterfilm aufgeschichtet ist, und wobei zumindest einer der kürzesten Abstände zwischen einem beliebigen Schnittpunkt einer Außenlinie des Kanalschutzfilms und einer Außenlinie der Drainelektrode und einem Schnittpunkt der Außenlinie des Kanalschutzfilms und einer Außenlinie der Sourceelektrode größer als ein kürzester Abstand zwischen einem Abschnitt der Außenlinie des Kanalschutzfilms ist, der die Drainelektrode überlappt, und eines weiteren ihrer Abschnitte, der die Sourceelektrode überlappt.

[0022] Der erfindungsgemäße TFT hat einen Kanalschutzfilm, der im wesentlichen gleich oder kleiner als die Außenlinie der Gateelektrode in einer ihrer Regionen ist, die auf dem Halbleiterfilm geschichtet ist. Zumindest einer der kürzesten Abstände zwischen einem beliebigen Schnittpunkt einer Außenlinie des Kanalschutzfilms und einer Außenlinie der Drainelektrode und einem Schnittpunkt der Außenlinie des Kanalschutzfilms und einer Außenlinie der Sourceelektrode ist so ausgebildet, dass er größer als der kürzeste Abstand zwischen einem Abschnitt der Außenlinie des Kanalschutzfilms ist, der die Drainelektrode überlappt, und einem anderen deren Abschnitte, der die Sourceelektrode überlappt. Bei dem erfindungsgemäßen TFT enthält der Kanalschutzfilm eine Kanallängenbestimmungsregion, die eine Kanallänge festlegt, und eine Drain-seitige Erweiterungsregion, die sich von der Kanallängenbestimmungsregion in einer Richtung im wesentlichen parallel zu der Kanallänge erstreckt und einen eingekerbten Abschnitt hat, der kleiner als die Drainelektrode ist, in einem ihrer Bereiche, der die Drainelektrode überlappt, oder eine Source-seitige Ausdehnungsregion hat, die sich von der Kanallängenbestimmungsregion in der Richtung im wesentlichen parallel zu der Kanallänge erstreckt und einen eingekerbten Abschnitt hat, der kleiner als die Sourceelektrode ist, in einem ihrer Bereiche, der die Sourceelektrode überlappt. Die Gateelektrode hat einen eingekerbten Abschnitt entlang diesem eingekerbten Abschnitt.

[0023] Somit wird der Weg Psc der Seitenkanalregion, der den Photoleckstrom Ioff beeinflusst, groß eingestellt, so dass der photoelektrische Strom Ioff verringert ist, wodurch ein TFT erhalten wird, der ein großes AN/AUS-Stromverhältnis hat.

[0024] Gemäß der Flüssigkristallanzeigevorrichtung vom Matrixtyp mit diesem TFT wird ein ausgezeichnetes AN/AUS-Stromverhältnis des TFTs erreichbar. Wenn die Integrationsdichte der Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp verbessert wird, wird der Auswahlzeitabschnitt für jede Pixelelektrode verkürzt. Auch bei einer solchen Anzeigevorrichtung kann ein Videosignal hinreichend in die Pixelelektrode geschrieben werden.

Kurzbeschreibung der Zeichnungen

[0025] **Fig.** 1 ist eine Draufsicht, die die Struktur eines Teils einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp gemäß der ersten Ausführungsform

[0026] **Fig.** 2 ist eine Schnittansicht, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie A-A' von **Fig.** 1;

[0027] **Fig.** 3 ist eine Schnittansicht, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie B-B' von **Fig.** 1;

[0028] **Fig.** 4 erklärt einen TFT, der für die in **Fig.** 1 gezeigte Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp vorgesehen ist, worin

[0029] **Fig.** 4(a) eine Draufsicht ist, die die Struktur des TFT schematisch zeigt; und

[0030] **Fig.** 4(b) eine Draufsicht ist, die die Struktur der Gate-Elektrode des TFT schematisch zeigt;

[0031] **Fig.** 5 ist ein Wellenformdiagramm von Signalen, die die in **Fig.** 1 gezeigte Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp ansteuern;

[0032] **Fig.** 6 ist eine Draufsicht, die die Struktur einer Abwandlung der in **Fig.** 1 gezeigten Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp schematisch zeigt;

[0033] **Fig.** 7 ist eine Draufsicht, die den Hauptteil einer anderen Abwandlung der in **Fig.** 1 gezeigten Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp schematisch zeigt;

[0034] **Fig.** 8 erklärt eine Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp gemäß einer ersten erfindungsgemäßen Ausführungsform, worin

[0035] **Fig.** 8(a) eine Draufsicht ist, die die Struktur eines Teils dieser Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp schematisch zeigt; und

[0036] **Fig.** 8(b) eine Schnittansicht ist, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie A-A' von **Fig.** 8(a);

[0037] **Fig.** 9 erklärt einen TFT, der für die in **Fig.** 8 gezeigte Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp vorgesehen ist, worin

[0038] **Fig.** 9(a) eine Draufsicht ist, die die Struktur des TFT schematisch zeigt;

[0039] **Fig.** 9(b) eine Schnittansicht ist, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie A-A' von **Fig.** 9(a),

[0040] **Fig.** 9(c) eine Schnittansicht ist, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie B-B' von **Fig.** 9(a) ,

[0041] **Fig.** 9(d) eine Draufsicht ist, die die Struktur der Gate-Elektrode des TFT schematisch zeigt, und

[0042] **Fig.** 9(e) eine Draufsicht ist, die die Struktur einer Kanalschutzschicht schematisch zeigt;

[0043] **Fig.** 10 erklärt einen Photoleckstrom Ioff, wo-

rin **Fig.** 10(a) eine Draufsicht ist, die die Struktur eines allgemeinen TFT schematisch zeigt, und

[0044] **Fig.** 10(b) eine Schnittansicht ist, die eine Schnittstruktur schematisch zeigt, gelegt entlang der Linie A-A' von **Fig.** 10(a);

[0045] **Fig.** 11 ist eine Draufsicht, die eine Abwandlung des in **Fig.** 8 gezeigten TFT zeigt;

[0046] **Fig.** 12 ist eine Draufsicht, die die Struktur eines Teils einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp gemäß einer zweiten erfindungsgemäßen Ausführungsform schematisch zeigt;

[0047] **Fig.** 13 erklärt einen in **Fig.** 12 gezeigten TFT, worin **Fig.** 13(a) eine Draufsicht ist, die die Struktur einer Abtastleitung schematisch zeigt, und

[0048] **Fig.** 13(b) eine Draufsicht ist, die die Struktur einer Kanalschutzschicht schematisch zeigt; und

[0049] **Fig.** 14 enthält Ansichten, die die Herstellschritte der in **Fig.** 12 gezeigten Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp zeigen.

[0050] Eine Flüssigkristallanzeigevorrichtung vom Lichttransmission-Aktivmatrixtyp gemäß einer durch die Erfindung nicht beanspruchten Ausführungsform wird unter Bezugnahme auf die beiliegenden Zeichnungen beschrieben.

[0051] **Fig.** 1 zeigt eine schematische ebene bzw. planare Struktur, die einen Teil einer Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp betrifft, **Fig.** 2 zeigt eine schematische Schnittstruktur entlang der Linie A-A' von **Fig.** 1, und **Fig.** 3 zeigt eine schematische Schnittstruktur entlang der Linie B-B' von **Fig.** 1.

[0052] Die in **Fig.** 1 bis 3 gezeigte Flüssigkristallanzeigevorrichtung **301** weist ein Array- bzw. Anordnungssubstrat **101**, ein Gegensubstrat **201** und eine aus einer nematischen Flüssigkristallverbindung bestehende Flüssigkristallschicht **311** auf. Eine Matrixanordnung mit mehreren Pixelelektroden **181** und mehreren, mit diesen Pixelelektroden verbundenen TFTs **171** sind auf einem Glassubstrat **100** gebildet, wodurch das Anordnungssubstrat **101** geschaffen wird. Eine Gegenelektrode **211** aus ITO (Indium-Zinn-Oxid) ist auf einem Glassubstrat **200** gebildet, wodurch das Gegensubstrat **201** geschaffen wird. Das Anordnungssubstrat **101** und das Gegensubstrat **201** liegen einander mit einer Lücke von 5 Mikrometer so gegenüber, dass jeweils auf ihren Oberflächen gebildete Ausrichtungsfilmen bzw. -schichten **321** und **331** auf den Innenseiten sind. Die Flüssigkristallschicht **311** wird zwischen dem Anordnungssubstrat **101** und dem Gegensubstrat **201** gehalten.

[0053] Wie in **Fig.** 1 gezeigt ist, hat das Anordnungssubstrat **101n** Abtastleitungen **111** (Yj: j = 1, 2,..., n) und m Signalleitungen **121** (Xi: i = 1, 2,..., n), die auf dem Glassubstrat **100** entlang den Reihen bzw. Spalten der Pixelelektroden **181** gebildet sind. Die TFTs **171** sind in den Umgebungen der Schnittpunkte der Abtastleitungen **111** und der Signalleitungen **121** angeordnet. Gate-Elektroden **131** sind integral mit den Abtastleitungen **111** geschaffen. Drainelektroden **141** sind integral mit den Signalleitungen **121** geschaffen. Sourceelektroden **151** sind in Kontakt mit den Pixelelektroden **181** gebildet.

[0054] Das Anordnungssubstrat **101** weist Speicherkondensatorleitungen **191** auf, die aus dem gleichen Material wie dem der Abtastleitungen **111** bestehen und so angeordnet sind, dass sie mit den Abtastleitungen **111** im wesentlichen parallel sind. Die Speicherkondensatorleitungen **191** sind auf den Pixelelektroden **181** durch einen in **Fig.** 2 gezeigten, mehrfach geschichteten Gate-isolierenden Film bzw. eine Schicht **133** gebildet, der/die durch Stapeln eines Siliziumoxidfilms (SiO_2-Film oder -Schicht) und eines Siliziumnitridfilms (SiN_x-Film oder Schicht) gebildet wird. Folglich sind zwischen den Speicherkondensatorleitungen **191** und den Pixelelektroden **181** Speicherkondensatoren Cs gebildet.

[0055] Wie in **Fig.** 2 und 3 gezeigt ist, hat das Gegensubstrat **201** eine gitterartige lichtabschirmende Schicht **211**, die auf dem Glassubstrat **200** gebildet ist. Die Gegenelektrode **231** ist auf der lichtabschirmenden Schicht **211** durch einen isolierenden Film bzw. eine Schicht **221** gebildet. Die lichtabschirmende Schicht **211** ist aus Chrom (Cr) hergestellt und schirmt Licht ab, das von Abschnitten um die Mehrzahl von Pixelelektroden **181** leckt, die auf der Seite des Anordnungssubstrats **201** geschaffen sind, d. h. von Gebieten, wo die TFTs **171**, die Signalleitungen **121** und die Abtastleitungen **111** gebildet sind. Die Oberfläche der lichtabschirmenden Schicht **211** kann oxidiert sein, um eine Lichtreflexion zu verringern. Die lichtabschirmende Schicht **211** kann aus z. B. schwarzem Harz hergestellt sein, das einen ausreichenden lichtabschirmenden Effekt liefert. Eine Farbfilterschicht kann zwischen der lichtabschirmenden Schicht **211** und der Gegenelektrode **231** vorgesehen sein, um eine Farbanzeige zu realisieren.

[0056] Die Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp weist ferner polarisierende Platten **351** und **341** auf, die auf den Oberflächen der Glassubstrate **100** und **200** auf der Flüssigkristallschicht **311** gegenüberliegenden Seiten gebildet sind. Die Orientierungen der polarisierenden Platten **351** und **341** sind so festgelegt, dass ihre Polarisationsachsen zueinander senkrecht sind.

[0057] Bezugnehmend auf **Fig.** 2 und 3 kann in der herkömmlichen Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp, obgleich das meiste schräge Licht, das auf das Gegensubstrat **201** einfällt und auf den TFT **171** gerichtet ist, durch die lichtabschirmende Schicht **211** abgeschirmt wird, auf das Anordnungssubstrat **101** einfallendes schräges Licht, das durch die lichtabschirmende Schicht **211** reflektiert wird und auf den TFT **171** gerichtet ist, nicht abgeschirmt werden.

[0058] In dieser Ausführungsform ist jedoch die Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp entworfen, um durch die lichtabschirmende Schicht **211** reflektiertes und auf den TFT **171** gerichtetes schräges Licht ausreichend zu reduzieren. Da-

her kann der Photoleckstrom Ioff des TFT **171** unterdrückt werden, wodurch ein hohes AN/AUS-Stromverhältnis erreicht wird.

[0059] Insbesondere hat jeder TFT **171** eine Gate-Elektrode **131**, die so geformt ist, dass sie eine Form wie in **Fig.** 4(b) gezeigt hat. Die Gate-Elektrode **131** ist aus einer Mo-Ta-Legierung hergestellt und enthält ein Gate-Gebiet Gs mit einer Gate-Breite Lgl von 14 Mikrometer. Statt der Mo-Ta-Legierung kann z. B. eine Mo-W-Legierung, Mo-Ta-Legierung oder eine Mehrfachfilm bzw. mehrfach geschichtete Schicht aus der Mo-W-Legierung und Aluminium (Al) als das Material der Gate-Elektrode **131** verwendet werden. Wie in **Fig.** 2 gezeigt ist, hat der TFT **171** ferner einen mehrfach geschichteten, Gate-isolierenden Film bzw. -schicht **133**, einen Halbleiterfilm bzw. -schicht **135**, eine Drainelektrode **141** und eine Sourceelektrode **151**. Die mehrfach geschichtete, Gate-isolierende Schicht **133** wird durch einen Siliziumoxidfilm (SiO_2-Schicht), die auf der Gate-Elektrode **131** bis zu einer Dicke von 3500 Å (10 Å = 1 nm) ausgebildet ist, und einen Siliziumnitridfilm (SiN_x-Schicht) gebildet, die auf der Siliziumoxidschicht (SiO_2) bis zu einer Dicke von 500 Å ausgebildet ist. Die Halbleiterschicht **135** wird durch einen Film bzw. eine Schicht aus amorphem Silizium (a-Si : H) gebildet, der/die auf einem Teil der Gate-isolierenden Schicht **133** bis zu einer Dicke von 3000 Å ausgebildet ist. Die Drainelektrode **141** und die Sourceelektrode **151** weisen eine mehrfach geschichtete Struktur aus Molybdän (Mo) und Aluminium (Al) auf und sind so gebildet, dass sie voneinander beabstandet sind. Die Drainelektrode **141** und die Sourceelektrode **151** sind auf der Halbleiterschicht **135** jeweils durch Halbleiterdünnfilme bzw. -schichten **137** mit niedrigem Widerstand gebildet, um mit der Halbleiterschicht **135** elektrisch verbunden zu sein. Jede Halbleiterdünnschicht **137** mit niedrigem Widerstand wird durch eine Schicht aus amorphem Silizium von n^+-Typ (n^+a-Si : H) mit einer Dicke von 500 Å gebildet und verwendet, um einen guten Ohmschen Kontakt zwischen den Drain- und Sourceelektroden **141** und **151** und der Halbleiterschicht **135** zu erhalten.

[0060] Eine Kanallänge Lc des TFT **171** ist durch die Lücke zwischen der Drainelektrode **141** und der Sourceelektrode **151** bestimmt, wie in **Fig.** 4(a) gezeigt ist, und ist in dieser Ausführungsform auf 4 Mikrometer festgelegt. Eine Kanalbreite Wc des TFT **171** ist auf **23** Mikrometer festgelegt.

[0061] In dieser Ausführungsform ist die kürzeste Distanz zwischen einem beliebigen Schnittpunkt der Außenlinie der Gate-Elektrode **131** und der Außenlinie der Drainelektrode **141** und einem Schnittpunkt der Außenlinie der Gate-Elektrode **131** und der Außenlinie der Sourceelektrode **151**, d. h. Distanzen zwischen Punkten b-b' und c-c' in **Fig.** 4(a) und 4(b), größer eingestellt als die kürzeste Distanz zwischen einem Abschnitt der Außenlinie der Gate-Elektrode **131**, der die Drainelektrode **141** überlappt, und einem deren Abschnitte, der die Sourceelektrode **151** überlappt, d. h. eine Distanz zwischen Punkten a-a'.

[0062] Wie in **Fig.** 4(a) und 4(b) gezeigt ist, kann diese Einstellung erreicht werden, wenn die Gate-Elektrode **131** ein Gate-Gebiet Gs mit einer Gate-Breite Lgl aufweist, die größer als die Kanallänge Lc ist, wobei ein Drain-seitiges Erweiterungsgebiet GDs sich von dem Gate-Gebiet Gs in einer Richtung der Gate-Breite Lgl über eine erweiternde Länge α1 von 6 Mikrometer erstreckt und die Drainelektrode **141** überlappt, und wobei ein Source-seitiges Erweiterungsgebiet GSs sich von dem Gate-Gebiet Gs in der Richtung der Gate-Breite Lg1 über eine erweiternde Länge α2 von 6 Mikrometer erstreckt und die Sourceelektrode **151** überlappt; und wobei das Source-seitige Erweiterungsgebiet GSs und das Drainseitige Erweiterungsgebiet GDs an ihren, die Sourceelektrode **151** bzw. die Drainelektrode **141** überlappenden Abschnitten eingebuchtete bzw. gekerbte Abschnitte (notched portions) GSλ und GDλ der Gate-Elektrode aufweisen, die kleiner als die überlappenden Abschnitte sind.

[0063] Daher ist eine effektive Gate-Breite Lg2 der Gate-Elektrode **131** nur über die erweiternden Längen α1 und α2 des Drain-seitigen Erweiterungsgebiets GDs und des Sourceseitigen Erweiterungsgebiets GSs erweitert, ohne die Kanallänge Lc zu ändern.

[0064] In dieser Ausführungsform schirmen, wie in **Fig.** 3 gezeigt ist, das Drain-seitige Erweiterungsgebiet GDs und das Source-seitige Erweiterungsgebiet GSs unerwünschtes schräges Licht ab, das durch die Oberfläche der lichtabschirmenden Schicht **211** reflektiert wird und auf die Halbleiterschicht **135** gerichtet ist. Folglich kann der TFT **171** dieser Ausführungsform unerwünschtes schräges Licht gemäß einer Erhöhung von 80% mehr abschirmen, als der herkömmliche TFT ohne Drain- und Source-seitige Erweiterungsgebiete GDs und GSs dies tut.

[0065] Da die Drain- und Source-seitigen Erweiterungsgebiete GDs und GSs Teile der Gate-Elektrode **131** sind, können sie in dieser Ausführungsform in den Schritten zum Bilden der Gate-Elektrode **131** geschaffen werden. Falls eine lichtabschirmende Schicht unter dem oder oberhalb des TFT **171** durch eine isolierende Schicht zu bilden ist, um eine lichtabschirmende Funktion ähnlich derjenigen der Gebiete GDs und GSs zu erhalten, ist die Lage der lichtabschirmenden Schicht gegen den TFT **171** innerhalb einer vorbestimmten Toleranz verschoben, weil solch eine lichtabschirmende Schicht gemäß Herstellschritten unabhängig von den Schritten zum Bilden der Gate-Elektrode **131** geschaffen wird. Falls die Größe der lichtabschirmenden Schicht durch einen Rand zum Absorbieren der Verschiebung größer festgelegt ist, verringert dies den Öffnungsgrad der Anzeigevorrichtung. Da die Positionsverschiebung der lichtabschirmenden Schicht nicht in Betracht gezogen werden muss, kann in dieser Ausführungsform jedoch ein hoher Öffnungsgrad der Anzeigevorrichtung erhalten werden. Da ein unerwünschter Einfluss

auf die Kapazität oder das Potential vernachlässigt werden kann, im Gegensatz zu einem Fall, in dem die oben erwähnte isolierende Schicht unter dem oder oberhalb des TFT **171** durch die isolierende Schicht gebildet wird, tritt im Anzeigebetrieb überdies in dieser Ausführungsform keine Störung auf.

[0066] Wie man aus **Fig.** 2 und 3 versteht, kann unerwünschtes schräges Licht abgeschirmt werden, wenn die effektive Gate-Breite Lg2 einschließlich der jeweiligen Erweiterungsgebiete GDs und GSs weiter vergrößert wird. Da dies den Öffnungsgrad der Anzeigevorrichtung **301** verringert, ist jedoch eine Zunahme in der effektiven Gate-Breite Lg2 einschließlich der jeweiligen Erweiterungsgebiete GDs und GSs begrenzt.

[0067] Gemäß dem durch die Erfinder durchgeführten Experiment wurde offensichtlich, dass ein Effekt eines Abschirmens von unerwünschtem schrägem Licht erhalten werden kann, falls die effektive Gate-Breite Lg2 20 Mikrometer oder mehr und insbesondere 26 Mikrometer oder mehr beträgt. Aus diesem Grund ist in dieser Ausführungsform in Anbetracht des Öffnungsgrades die effektive Gate-Breite Lg2 auf 26 Mikrometer festgelegt. Unter der Annahme, dass die Distanz zwischen der Oberfläche des Glassubstrats **100**, auf dem die Gate-Elektrode **131** gebildet ist, und der Oberfläche der lichtabschirmenden Schicht **211** als d Mikrometer definiert ist, kann die effektive Gate-Breite Lg2 einschließlich der Erweiterungsgebiete GSs und GDs zu 3d oder mehr und vorzugsweise 4d oder mehr gebildet werden. Wenn z. B. die lichtabschirmende Schicht **211** auf der Seite des Anordnungssubstrats **201** gebildet ist, kann eine Schicht der Seite des Gegensubstrats **201**, die das höchste Lichtreflexionsvermögen aufweist, als die Referenz verwendet werden.

[0068] Ein charakteristischeres Merkmal besteht darin, dass sowohl die Source- als auch Drain-seitigen Erweiterungsgebiete GSs und GDs der Gate-Elektrode **131** an die Source- und Drainelektroden **151** bzw. 141 überlappenden Abschnitten die eingebuchteten bzw. gekerbten Abschnitte GSλ und GDλ der Gate-Elektrode aufweisen, die kleiner als die überlappenden Abschnitte sind. Selbst wenn die effektive Gate-Breite Lg2 einschließlich der jeweiligen Erweiterungsgebiete GSs und GDs vergrößert ist, wird folglich eine Zunahme in der parasitären Kapazität Cgs des Gate-Source-Weges, die im TFT **171** unvermeidlich geschaffen wird, verhindert, wodurch Variationen im Potential der Pixelelektrode **181** unterdrückt werden.

[0069] **Fig.** 5 zeigt den Signalverlauf von Signalen, die diese Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp ansteuert. Gatepulse (VYj : j = 1, 2,..., n) werden aufeinanderfolgend an die Abtastleitungen **111** (Yj) geliefert, und ein TFT **171**, der mit einer Abtastleitung **111** (Yj) verbunden ist, in die ein Gatepuls (VYj) eingegeben wird, ist für eine vorbestimmte Zeitspanne auf AN eingestellt. An die Signalleitungen **121** (Xi) werden Videosignale (VXi : i = 1, 2,..., m) geliefert.

[0070] Folglich wird der mit einer Abtastleitung **111** (Yj) und einer Signalleitung **121** (Xi) verbundene TFT **171** eingeschaltet, und ein Videosignal (VXi) wird in einer Pixelelektrode **181** (Xi, Yj) während der AN-Periode dieses TFT **171** geschrieben. Das Potential V(Xi, Yj) der Pixelelektrode **181** (Xi, Yj) wird für z. B. 1 Feldperiode (**1F**) gehalten.

[0071] Wie aus **Fig.** 5 ersichtlich ist, wird, wenn die TFTs **171** Kanäle aufweisen, während der Gatepuls (VYj) fällt, jedes Pixelelektrodenpotential V(Xi, Yj) zur negativen Seite um ΔVp verringert. Der Potentialabfall ΔVp hängt in hohem Maße von der parasitären Kapazität Cgs des Gate-Source-Weges zwischen der Abtastleitung **111** (Yj), der Gate-Elektrode **131**, der Pixelelektrode **181** und der Sourceelektrode **141** ab, wie durch die folgende Gleichung angegeben ist (Clc: Flüssigkristallkapazität; Cs: Speicherkondensator):

$$\Delta vp = \Delta vxi \times cgs/(Clc + Cs + Cgs)$$

[0072] Da die parasitäre Kapazität Cgs des Gate-Source-Weges zwischen der Gate-Elektrode **131** und der Sourceelektrode **151** sich im Vergleich zum herkömmlichen Fall nicht wesentlich ändert, tritt jedoch gemäß dieser Ausführungsform kein Flimmern infolge des Potentialabfalls ΔVp auf.

[0073] Wie oben beschrieben wurde, kann gemäß der Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp dieser Ausführungsform, da die effektive Gate-Breite Lg2 der Gate-Elektrode **131**, die als eine Einfallsblockierschicht gegen schräges Licht wirkt, ohne Ändern der Kanallänge Lc des TFT **171** vergrößert ist, der Photoleckstrom Ioff sehr verringert werden, während ein hoher AN-Strom Ion in der gleichen Weise wie im herkömmlichen Fall aufrechterhalten wird, so dass ein hohes AN/AUS-Stromverhältnis erzielt werden kann. Im Vergleich zu einem herkömmlichen TFT ohne Source- und Drainseitigen Erweiterungsgebieten GSs und GDs der Gate-Elektrode **131** und mit ähnlicher Kanallänge Lc und Kanalbreite Wc kann gemäß dieser Ausführungsform das AN/AUS-Stromverhältnis des TFT **171** auf etwa das Doppelte erhöht werden.

[0074] Gemäß dieser Ausführungsform wird trotz der Tatsache, dass die effektive Gate-Breite Lg2 der Gate-Elektrode **131** vergrößert ist, der Spannungsabfall ΔVp der Pixelelektrode nicht erhöht, da die parasitäre Kapazität Cgs des Gate-Source-Weges des TFT **171** unterdrückt wird.

[0075] Da die effektive Gate-Breite Lg2 vergrößert ist, können auch die Zeitkonstanten der Abtastleitungen **111** (Yj) und der Gate-Elektroden **131** kleiner als diejenigen des herkömmlichen Falls gemacht werden. In einer großen Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp mit einer großen Verdrahtungslänge löst dies eine Verringerung in der effektiven Gatepulsbreite, die durch eine Verzögerung im Gatepuls (VYj) verursacht wird, und ermöglicht eine Schreiboperation des Videosignals (VXi) für eine län-

gere Zeitperiode.

[0076] In der Flüssigkristallanzeigevorrichtung **301** vom Aktivmatrixtyp dieser Ausführungsform werden, um die Kanäle der TFTs **171** und die Abtastleitungen **111** (Yj) parallel zueinander festzulegen, alle Gate-Elektroden **131** durch Abschnitte gebildet, die von den Verbindungsleitungen (trunks) der Abtastleitungen **111** (Yj) ausgehen. Diese Anordnung der TFTs **171** kann jedoch so geändert werden, dass die Kanäle der TFTs **171** und die Abtastleitungen **111** (Yj) zueinander senkrecht sind, wie in **Fig.** 6 gezeigt ist. In diesem Fall wird ein Gate-Gebiet Gs jeder Gate-Elektrode **131** durch die Verbindungsleitung einer entsprechenden Abtastleitung **111** (Yj) gebildet, und ein Source-seitiges Erweiterungsgebiet GSs und ein Drain-seitiges Erweiterungsgebiet GDs werden durch Abschnitte gebildet, die von der Verbindungsleitung dieser Abtastleitung **111** (Yj) ausgehen. In **Fig.** 6 sind Abschnitte, die den in der obigen Ausführungsform ähnlich sind, durch die gleichen Bezugsziffern bezeichnet.

[0077] Die in **Fig.** 6 gezeigte Struktur kann den Öffnungsgrad der Anzeigevorrichtung **301** um 5 Punkte im Vergleich zur Ausführungsform mit der obigen Struktur vergrößern, falls ein Pixelabstand auf z. B. 250 × 90 μm^2 festgelegt ist. In dieser Beschreibung wird "Punkt" als eine Differenz im Öffnungsgrad (%) verwendet.

[0078] In der obigen Ausführungsform ist jede Pixelelektrode **181** mit einem entsprechenden TFT **171** verbunden. Jede Pixelelektrode **181** kann z. B. jedoch, wie in **Fig.** 7 gezeigt ist, mit zwei TFTs **171a** und **171b** verbunden sein, die so gebildet sind, dass sie elektrisch parallel zueinander sind. In der in **Fig.** 7 gezeigten Struktur kann eine Differenz in der Kanallänge gelöscht bzw. ausgeglichen werden, die zwischen den TFTs **171a** und **171b** geschaffen ist, wenn z. B. das Muster von Sourceelektroden **151a** und **151b** und einer Drainelektrode **141** in der Richtung der Abtastleitung **111** verschoben ist. Folglich können Schwankungen der Herstellungsbedingungen kompensiert werden.

[0079] Eine Flüssigkristallanzeigevorrichtung **601** vom Aktivmatrixtyp der ersten erfindungsgemäßen Ausführungsform wird mit Verweis auf die beiliegenden Zeichnungen beschrieben.

[0080] **Fig.** 8(a) zeigt eine schematische ebene oder planare Struktur, die einen Teil dieser Flüssigkristallanzeigevorrichtung **601** vom Aktivmatrixtyp betrifft, und **Fig.** 8(b) zeigt eine schematische Schnittstruktur entlang der Linie A-A' von **Fig.** 8(a). **Fig.** 9(a) zeigt die planare Struktur eines TFT **471**, der in **Fig.** 8(a) und 8(b) gezeigt ist, **Fig.** 9(b) zeigt die Schnittstruktur des TFT **471** entlang der Linie A-A' von **Fig.** 9(a), **Fig.** 9(c) zeigt die Schnittstruktur des TFT **471** entlang der Linie B-B' von **Fig.** 9(a), **Fig.** 9(d) zeigt die ausführliche planare Struktur einer Gate-Elektrode **431**, die in **Fig.** 9(a) bis 9(c) gezeigt ist, und **Fig.** 9(e) zeigt die ausführliche planare Struktur einer Kanalschutzschicht **439**, die in **Fig.** 9(a) bis 9(c) gezeigt ist.

[0081] Die in **Fig.** 8(a) und 8(b) gezeigte Flüssigkristallanzeigevorrichtung **601** weist ein Array- bzw. Anordnungssubstrat **401**, ein Gegensubstrat **501** und eine Flüssigkristallschicht **611** auf. Eine Matrixanordnung aus mehreren Pixelelektroden **481** und mehreren TFTs **471**, die mit diesen Pixelelektroden **481** verbunden sind, ist auf einem Glassubstrat **400** gebildet, wodurch das Anordnungssubstrat **401** geschaffen wird. Eine Gegenelektrode **531** aus ITO (Indium-Zinn-Oxid) ist auf einem Glassubstrat **500** gebildet, wodurch das Gegensubstrat **501** geschaffen wird. Die Flüssigkristallschicht **611** besteht aus einer nematischen Flüssigkristallverbindung. Das Anordnungssubstrat **401** und das Gegensubstrat **501** liegen einander in einem Abstand von 5 Mikrometer gegenüber, so dass jeweils auf ihren Oberflächen gebildete Ausrichtungsschichten **631** und **621** auf ihren Innenseiten sind. Die Flüssigkristallschicht **611** wird zwischen dem Anordnungssubstrat **401** und dem Gegensubstrat **501** gehalten.

[0082] Das Anordnungssubstrat **401** weist n Abtastleitungen **411** (Yj : j = 1, 2,..., n) und m Signalleitungen **421** (Xi : i = 1, 2,..., m) auf, die auf dem Glassubstrat **400** entlang den Reihen bzw. Spalten der Pixelelektroden **481** gebildet sind. Die TFTs **471** sind in den Umgebungen der Schnittpunkte der Abtastleitungen **411** und der Signalleitungen **421** angeordnet und haben eine Kanallänge Lc von 12 Mikrometer und eine Kanalbreite Wc von 23 Mikrometer. Gate-Elektroden **431** sind integral mit den Abtastleitungen **411** gebildet. Drainelektroden **441** sind integral mit den Signalleitungen **421** gebildet. Sourceelektroden **451** sind in Kontakt mit den Pixelelektroden **481** gebildet.

[0083] Der TFT **471** wird ausführlich beschrieben. Die Gate-Elektrode **431** ist aus einer Mo-Ta-Legierung hergestellt und weist, wie in **Fig.** 9(d) gezeigt ist, ein Gate-Gebiet Gs mit einer Gate-Breite Lgl von 14 Mikrometer, die größer als die Kanallänge Lc ist, ein Drain-seitiges Erweiterungsgebiet GDs, das sich von dem Gate-Gebiet Gs in einer zur Gate-Breite Lgl im wesentlichen parallelen Richtung über eine erweiternde Länge α1 von 6 Mikrometer erstreckt und die Drainelektrode **441** überlappt, und ein Source-seitiges Erweiterungsgebiet GSs auf, das sich von dem Gate-Gebiet Gs in einer zur Gate-Breite Lgl im wesentlichen senkrechten Richtung über eine erweiternde Länge α2 von 6 Mikrometer erstreckt und die Sourceelektrode **451** überlappt.

[0084] Der TFT **471** weist ferner eine mehrfach geschichtete Gate-isolierende Schicht **433**, eine Halbleiterschicht **435**, eine Kanalschutzschicht **439**, die Drainelektrode **441** und die Sourceelektrode **451** auf. Die mehrfach geschichtete, Gate-isolierende Schicht **433** wird durch eine Siliziumoxidschicht (SiO_2), die auf der in **Fig.** 9(b) und 9(c) gezeigten Gate-Elektrode **431** bis zu einer Dicke von 3500 Å gebildet ist, und eine Siliziumnitridschicht (SiN_x) gebildet, die auf der Siliziumoxidschicht (SiO_2) bis zu einer Dicke von 500 Å geschaffen ist. Die Halbleiterschicht **435** ist durch

eine amorphe Siliziumoxidschicht (a-Si : H) gebildet, die auf der Gate-isolierenden Schicht **433** bis zu einer Dicke von 300 Å ausgebildet ist. Die Kanalschutzschicht **439** wird durch eine Siliziumnitridschicht (SiN_x) gebildet, die auf der Halbleiterschicht **435** bis zu einer Dicke von 2000 Å ausgebildet ist, und bestimmt die Kanallänge Lc des TFT **471**. Die Drainelektrode **441** und die Sourceelektrode **451** weisen eine mehrfach geschichtete Struktur aus Molybdän (Mo) und Aluminium (Al) auf und sind so gebildet, dass sie voneinander beabstandet sind. Die Drainelektrode **441** und die Sourceelektrode **451** sind auf der Kanalschutzschicht **439** und der Halbleiterschicht **435** durch Halbleiterdünnschichten **437** mit niedrigem Widerstand gebildet, um mit der Halbleiterschicht **435** elektrisch verbunden zu sein. Jede Halbleiterdünnschicht **437** mit niedrigem Widerstand wird durch eine Schicht aus amorphem Silizium vom n^+-Typ (n^+a-Si : H) mit einer Dicke von 500 Å gebildet und verwendet, um zwischen den Drain- und Sourceelektroden **441** und **451** und der Halbleiterschicht **435** einen guten Ohmschen Kontakt zu erhalten.

[0085] Obwohl nicht dargestellt, weist das Anordnungssubstrat **401** Speicherkondensatorleitungen auf, die aus dem gleichen Material wie dem der Abtastleitungen **411** bestehen. Diese Speicherkondensatorleitungen sind auf den Pixelelektroden **481** durch die mehrfach geschichtete, Gate-isolierende Schicht **433** geschaffen, die durch Stapeln der Siliziumoxidschicht (SiO_2) und der Siliziumnitridschicht (SiN_x) erhalten wird, so dass ein Speicherkondensator Cs zwischen der Speicherkondensatorleitung und der Pixelelektrode **481** gebildet ist.

[0086] Das Gegensubstrat **501** hat eine gitterartige lichtabschirmende Schicht **511**, die auf dem Glassubstrat **500** gebildet ist, das in **Fig.** 8(b) gezeigt ist. Die Gegenelektrode **531** ist auf der lichtabschirmenden Schicht **511** durch eine isolierende Schicht **521** gebildet. Die lichtabschirmende Schicht **511** ist aus Chrom (Cr) hergestellt und schirmt Licht ab, das von Abschnitten um die Mehrzahl von Pixelelektroden **481** herum leckt, die auf der Seite des Anordnungssubstrats **401** gebildet sind, d. h. von Gebieten, wo die TFTs **471**, Signalleitungen **121** und die Abtastleitungen **411** gebildet sind.

[0087] Die Flüssigkristallanzeigevorrichtung **601** vom Aktivmatrixtyp weist ferner polarisierende Platten **651** und **641** auf, die auf den Oberflächen der Glassubstrate **400** und **500** auf Seiten gebildet sind, die der Flüssigkristallschicht **611** gegenüberliegen. Die Orientierungen der polarisierenden Platten **651** und **641** sind so festgelegt, dass ihre Polarisationsachsen senkrecht zueinander sind.

[0088] Wie in **Fig.** 9(a) und 9(d) gezeigt ist, hat in der Gate-Elektrode **431** des TFT **471** das Gate-Gebiet Gs die Gate-Breite Lgl, die größer als die Kanallänge Lc ist. Das Drain-seitige Erweiterungsgebiet GDs erstreckt sich von dem Gate-Gebiet Gs in einer zur Gate-Breite Lgl im wesentlichen parallelen Richtung über eine erweiternde Länge α1 von 6 Mikrometer und überlappt die Drainelektrode **441**. Das Source-seitige Erweiterungsgebiet GSs erstreckt sich von dem Gate-Gebiet Gs in der zur Gate-Breite Lgl im wesentlichen parallelen Richtung über eine erweiternde Länge α2 von 6 Mikrometer und überlappt die Sourceelektrode **451**.

[0089] Wie in **Fig.** 9(a) und 9(e) gezeigt ist, ist die Kanalschutzschicht **439** so gebildet, dass ein auf der Halbleiterschicht **435** gestapeltes Gebiet davon kleiner als die Außenlinie der Gate-Elektrode **431** ist. Überdies sind die kürzeste Distanz zwischen einem beliebigen Schnittpunkt der Außenlinie der Kanalschutzschicht **439** und der Außenlinie der Drainelektrode **441** und einem Schnittpunkt der Außenlinie der Kanalschutzschicht **439** und der Außenlinie der Sourceelektrode **451**, d. h. Distanzen zwischen den Punkten b-b' und c-c', größer eingestellt als die kürzeste Distanz zwischen einem Abschnitt der Außenlinie der Kanalschutzschicht **439**, der die Drainelektrode **451** überlappt, und einem Abschnitt derselben, der die Sourceelektrode **441** überlappt, d. h. eine Distanz zwischen Punkten a-a'.

[0090] Dieses Einstellen kann erzielt werden, wenn die Kanalschutzschicht **439** ein Kanallänge-Bestimmungsgebiet Is aufweist, das die Kanallänge Lc des TFT **471** bestimmt, wobei zumindest ein Drain-seitiges Erweiterungsgebiet IDs sich von dem Kanallänge-Bestimmungsgebiet Is in einer zur Kanallänge im wesentlichen parallelen Richtung über eine erweiternde Länge β1 erstreckt und die Drainelektrode **441** überlappt und ein Source-seitiges Erweiterungsgebiet sich von dem Kanallänge-Bestimmungsgebiet Is in der zur Kanallänge im wesentlichen parallelen Richtung über eine erweiternde Länge β2 erstreckt und die Sourceelektrode **451** teilweise überlappt; und die Erweiterungsgebiete IDs und ISs weisen gekerbte Abschnitte IDλ bzw. ISλ der Kanalschutzschicht auf, die jeweils kleiner als die Drainelektrode **441** und die Sourceelektrode **451** sind.

[0091] Daher ist nur eine effektive Gate-Breite Lg2 der Gate-Elektrode **431** über erweiternde Längen α1 und α2 der Erweiterungsgebiete GDs und GSs ohne Ändern der Kanallänge Lc ausgedehnt und in der gleichen Weise wie in der oben genannten Ausführungsform, die von dieser Erfindung nicht beansprucht wird, auf 26 Mikrometer festgelegt.

[0092] In dem TFT **471** der ersten erfindungsgemäßen Ausführungsform schirmen die Sourceelektrode **451**, die Drainelektrode **441** und die Drain- und Source-seitigen Erweiterungsgebiete GDs und GSs der Gate-Elektrode **431** gegen Streulicht oder schräges Licht ab, das bei Beleuchtung eines externen Lichts einfällt und auf die Halbleiterschicht **435** gerichtet ist. Folglich kann der TFT **471** unerwünschtes schräges Licht in der gleichen Weise wie in der Ausführungsform, die von dieser Erfindung nicht beansprucht wird, um 80% besser abschirmen, als der herkömmliche TFT ohne Drain- und Source-seitige Erweiterungsgebiete GDs und GSs dies tut.

[0093] Da ein Abschnitt der Kanalschutzschicht

439, der auf der Halbleiterschicht **435** mehrfach geschichtet ist, kleiner als die Außenlinie der Gate-Elektrode **431** gebildet ist, wird der Photoleckstrom Ioff durch Erregung eines Phototrägers bei Lichtbestrahlung auf die Halbleiterschicht **435** nicht erhöht.

[0094] Die Erfinder haben den TFT **471** so entwickelt, dass er den Photoleckstrom Ioff unterdrücken kann, dass er viel kleiner als der in dem herkömmlichen Fall ist, und ein ausgezeichnetes AN/AUS-Stromverhältnis basierend auf dem folgenden Grund erzielen kann, was auf dem erhaltenen Ergebnis der ausführlichen Untersuchung beruht.

[0095] Der Faktor, der den Photoleckstrom Ioff in dem TFT verursacht, wird erklärt. **Fig.** 10(a) zeigt die schematische planare Struktur eines allgemeinen TFT **471'**, und **Fig.** 10(b) zeigt die schematische Schnittstruktur des TFT **471'** entlang der Linie A-A' von **Fig.** 10(a). In **Fig.** 10(a) ist ein Kanalgebiet durch einen schraffierten (/) Abschnitt angegeben, und ein Seitenkanalgebiet ist durch einen schraffierten (\) Abschnitt angegeben. In dem TFT **471'** fließt ein Photoleckstrom Ioff durch einen Weg Psc, der eine Länge gleich einer Seitenkanallänge Lsc hat und in dem Seitenkanalgebiet existiert, statt durch einen Weg Pc, der eine Länge gleich einer Kanallänge Lc hat und in dem Kanalgebiet existiert.

[0096] Im einzelnen ist die Lichtmenge, die auf das Seitenkanalgebiet einfällt, größer als die Lichtmenge, die auf das Kanalgebiet einfällt, das durch eine Gate-Elektrode **431'**, eine Sourceelektrode **451'** oder eine Drainelektrode **441'** abgeschirmt wird. Dies bewirkt, dass in dem Seitenkanalgebiet ein größerer Photoleckstrom Ioff als im Kanalgebiet fließt.

[0097] Im allgemeinen wird in Abhängigkeit von den Formen der Sourceelektrode **451'** und der Drainelektrode **441'** in diesem Seitenkanalgebiet ein elektrisches Feld mit einer höheren Intensität als in dem Kanalgebiet erzeugt. Dies bewirkt eine Zunahme im Photoleckstrom Ioff.

[0098] Der TFT **471'** hat eine Struktur, in der die Sourceelektrode **451'** und die Drainelektrode **441'** auf einer Halbleiterschicht **435'** und einer Kanalschutzschicht **439'** gebildet sind. Wie in **Fig.** 10(b) gezeigt ist, überlappen die Sourceelektrode **451'** und die Drainelektrode **441'** das Kanalgebiet nur mit vorbestimmten überlappenden Längen Os und Od entlang der Richtung der Kanallänge Lc. Selbst wenn eine Ladung bzw. ein Träger in dem Kanalgebiet erzeugt wird, verschwinden beinahe alle Träger in dem Gebiet, das durch die Sourceelektrode **451'** und die Drainelektrode **441'** abgeschirmt wird, und sie fließen nicht als der Photoleckstrom Ioff. Im Gegensatz dazu fließt der in dem Seitenkanalgebiet erzeugte Träger als der Photoleckstrom Ioff, da das Seitenkanalgebiet die Sourceelektrode **451'** und die Drainelektrode **441'** nicht überlappt.

[0099] In dem TFT **471'**, der oben beschrieben wurde, wird der Photoleckstrom Ioff eher mehr durch das Seitenkanalgebiet als durch das Kanalgebiet beeinflusst.

[0100] Im Gegensatz dazu ist in dem TFT **471** dieser Ausführungsform die Länge des Weges Psc des Photoleckstroms Ioff (d. h. die Seitenkanallänge Lsc des in **Fig.** 9(b) gezeigten Seitenkanalgebiets) um die Summe der erweiternden Längen β1 und β2 der Kanalschutzschicht **439** größer als die Länge des Weges Pc des optischen Leckstroms Ioff (d. h. die Kanallänge Lc des in **Fig.** 9(c) gezeigten Kanalgebiets) festgelegt bzw. eingestellt. Folglich ist der Photoleckstrom Ioff als ganzes reduziert.

[0101] Überdies hat der TFT **471** eine Struktur, in der die Sourceelektrode **451** und die Drainelektrode **441** auf der Halbleiterschicht **435** und der Kanalschutzschicht **439** gebildet sind. Wie in **Fig.** 9(c) gezeigt ist, überlappen die Sourceelektrode **451** und die Drainelektrode **441** das Kanalgebiet nur mit überlappenden Längen Os bzw. Od von 3 Mikrometer entlang der Richtung der Kanallänge Lc. Selbst wenn ein Träger in dem Kanalgebiet erzeugt wird, wird folglich verhindert, dass er als Photoleckstrom Ioff fließt. Um den durch den Weg Pc in dem Kanalgebiet fließenden Photoleckstrom Ioff vollständig zu blockieren, muss in Anbetracht der Trägermobilität und dergleichen entweder die überlappende Länge Od oder Os größer als 3 Mikrometer festgelegt sein. Ein Effekt eines Verringerns des Photoleckstroms Ioff kann jedoch erhalten werden, falls die überlappenden Längen Od und Os 1 Mikrometer < Od, Os < 3 Mikrometer erfüllen.

[0102] Gemäß dem TFT **471** dieser Ausführungsform wird der Einfall von unerwünschtem schrägem Licht auf die Halbleiterschicht **435** effektiv blockiert, und der Photoleckstrorn Ioff kann grundsätzlich durch eine spezifische Struktur reduziert werden, die es schwierig macht, Träger durch Erregung mit einfallendem Licht zu erzeugen. Wenn dieser TFT **471** in der Flüssigkristallanzeigevorrichtung **601** vom Aktivmatrixtyp verwendet wird, wird das AN/AUS-Stromverhältnis im Vergleich zu einem Fall, in dem der herkömmliche TFT mit einer ähnlichen Kanallänge Lc und einer Kanalbreite Wc verwendet wird, um 330% erhöht. Folglich wird mit der Flüssigkristallanzeigevorrichtung **601** vom Aktivmatrixtyp dieser Ausführungsform ein gleichmäßiges Anzeigebild über den gesamten Anzeigeschirm erhalten.

[0103] Der TFT **471** dieser Ausführungsform kann so aufgebaut sein, dass die Drain- und Source-seitigen Erweiterungsgebiete GDs bzw. GSs der Gate-Elektrode **431** gekerbte Abschnitte GDλ und GSλ aufweisen, wie in **Fig.** 11 gezeigt ist. Diese Anordnung verringert die parasitäre Kapazität Cgs des Gate-Source-Weges des TFT **471**. Folglich kann der Potentialabfall der Pixelelektrode **481** verhindert werden, der auftritt, unmittelbar nachdem der TFT **471** aus dem AN-Zustand ausgeschaltet wird. Folglich können die Zeitkonstanten der Gate-Elektrode **431** und der Signalleitung **421** verringert werden. Dies ist besonders in einer großen Flüssigkristallanzeigevorrichtung mit einer großen Verdrahtungslänge effektiv.

[0104] Wenn die Kanalschutzschicht **439** durch

Rückseitenbelichtung unter Verwendung der Gate-Elektrode **431** als die Maske gemustert wird, können die Außenlinie der Gate-Elektrode **431** und die Außenlinie der Kanalschutzschicht **439** bei im wesentlichen den gleichen Positionen festgelegt werden, wie in **Fig.** 11 gezeigt ist. Dies bewirkt eine weitere Verringerung in der parasitären Kapazität Cgs des Gate-Source-Weges und der parasitären Kapazität Cgd des Gate-Drain-Weges des TFT **471** und löst eine Masken-Fehlausrichtung (ungleichmäßige Aufnahme), die in einem Belichtungsprozeß auftritt, der für jedes Anordnungssubstrat durchgeführt wird, wenn eine Mehrzahl von Anordnungssubstraten aus einem großen Glassubstrat zu bilden ist.

[0105] Überdies ist in dieser Ausführungsform die Kanalschutzschicht **439** zwischen den Halbleiterdünnschichten **437** mit niedrigem Widerstand und der Halbleiterschicht **435** angeordnet und durch ein Material geschaffen, das von den der Halbleiterdünnschicht **437** mit niedrigem Widerstand verschieden ist. Wenn ein Ätzen durchgeführt wird, um die Halbleiterdünnschichten **437** mit niedrigem Widerstand zu mustern, kann dieses Ätzen beendet werden, bevor die Halbleiterschicht **435** teilweise entfernt wird, indem eine Differenz in der Ätzrate zwischen der Kanalschutzschicht **439** und den Halbleiterdünnschichten **437** mit niedrigem Widerstand genutzt wird. Dem gemäß muss die Halbleiterschutzschicht in Anbetracht der durch Ätzen entfernten Menge nicht dick ausgebildet werden, und die Dicke der Halbleiterschicht **435** wird auf einen sehr kleinen Wert von 300 Å eingestellt. Da die Halbleiterschicht **435** in dieser Weise dünn geschaffen wird, kann der Photoleckstrom Ioff weiter verringert werden. Je dünner die Halbleiterschicht **435** ist, desto mehr kann der Photoleckstrom Ioff verringert werden. Falls jedoch erwogen wird, einen ausreichenden AN-Strom Ion zu erhalten und Variationen in der Schichtdicke und in Schichtcharakteristiken zu unterdrücken, muss die Dicke der Halbleiterschicht **435** in einen Bereich von 100 Å bis 500 Å und vorzugsweise einen Bereich von 100 Å bis 300 Å fallen.

[0106] Die Flüssigkristallanzeigevorrichtung **1101** vom Aktivmatrixtyp gemäß der dritten erfindungsgemäßen Ausführungsform wird mit Verweis auf **Fig.** 12 und 13 beschrieben.

[0107] Diese Flüssigkritallanzeigevorrichtung **1101** hat eine Grundstruktur, die derjenigen der oben beschriebenen Ausführungsformen ähnlich ist, und folglich wird der Großteil ihrer sich wiederholenden Erklärung weggelassen. Die Flüssigkristallanzeigevorrichtung **1101** weist ein Anordnungssubstrat **901** auf, das durch Bilden, auf einem Glassubstrat **900**, einer Matrix aus einer Mehrzahl von Pixelelektroden **981** und einer Mehrzahl von TFTs **971** erhalten wird, die mit den Pixelelektroden **981** jeweils verbunden sind. Das Anordnungssubstrat **901** hat Abtastleitungen **911** und Signalleitungen **921**, die entlang den Reihen und Spalten der Mehrzahl von Pixelelektroden **981** auf dem Glassubstrat **900** gebildet sind. Die TFTs **971** sind in den Umgebungen der Schnittpunkte der Abtastleitungen **911** und der Signalleitungen **921** angeordnet. In jedem TFT **971** wird die Gate-Elektrode durch die Verbindungsleitung der entsprechenden Abtastleitung **911** gebildet, ist eine Drainelektrode **941** integral mit der entsprechenden Signalleitung **921** geschaffen und eine Sourceelektrode **951** in Kontakt mit der entsprechenden Pixelelektrode **981** geschaffen.

[0108] Obwohl nicht dargestellt, hat die Flüssigkristallanzeigevorrichtung **1101** ferner ein Gegensubstrat und eine Flüssigkristallschicht. Die Gegenelektrode aus ITO (Indium-Zinn-Oxid) ist auf einem Glassubstrat gebildet, wodurch das Gegensubstrat geschaffen wird. Die Flüssigkristallschicht besteht aus einer nematischen Flüssigkristallverbindung. Das Anordnungssubstrat **901** und das Gegensubstrat liegen einander gegenüber, so dass Ausrichtungsschichten, die jeweils auf ihrer Oberfläche gebildet sind, auf ihren Innenseiten sind. Die Flüssigkristallschicht wird zwischen dem Anordnungssubstrat **401** und dem Gegensubstrat gehalten. Das Gegensubstrat, hat eine gitterartige lichtabschirmende Schicht **1011**, die auf dem Glassubstrat gebildet ist. Die Gegenelektrode ist auf der lichtabschirmenden Schicht **1011** durch eine isolierende Schicht gebildet. Die lichtabschirmende Schicht **1011** besteht aus Chrom (Cr) und schirmt Licht ab, das von Abschnitten um die Mehrzahl von Pixelelektroden **981** leckt, die auf der Seite des Anordnungssubstrats **901** gebildet sind, d. h. von Gebieten, wo die TFTs **971**, die Signalleitungen **921** und die Abtastleitungen **911** gebildet sind.

[0109] Die Flüssigkristallanzeigevorrichtung **1101** vom Aktivmatrixtyp weist ferner polarisierende Platten auf, die auf den Oberflächen der jeweiligen Glassubstrate auf der Flüssigkristallschicht gegenüberliegenden Seiten gebildet sind.

[0110] Jede Abtastleitung **911** wird durch eine mehrfach geschichtete Struktur aus Molybdän (Mo) und Aluminium (Al) gebildet. Wie in **Fig.** 12 und 13(a) gezeigt ist, ist ein Gate-Gebiet Gs der Abtastleitung **911**, das als die Gate-Elektrode dient, so ausgebildet, das es eine Gate-Breite Lg1 von 14 Mikrometer aufweist. Jede Abtastleitung **911** weist ein Drainseitiges Erweiterungsgebiet GDs auf, das sich von dem Gate-Gebiet Gs in Richtung auf die Drainelektrode **941** in der Richtung der Kanallänge Lc über eine erweiternde Länge α1 von 6 Mikrometer erstreckt und die Drainelektrode **941** überlappt. Das Drain-seitige Erweiterungsgebiet GDs hat bei seinem die Drainelektrode **941** überlappenden Gebiet einen gekerbten Abschnitt GDλ der Gate-Elektrode, der kleiner als die Drainelektrode **941** ist.

[0111] Die erweiternde Länge α1 des Drain-seitigen Erweiterungsgebiets GDs ist auf 6 Mikrometer festgelegt, so dass die Abtastleitungsbreite Lg2 in der Umgebung eines Gebiets, das als die Gate-Elektrode des TFT **971** dient, 20 Mikrometer beträgt. Dies gilt aus dem folgenden Grund. In der gleichen Art und Weise wie in den oben beschriebenen Ausführungs-

formen kann, falls die Abtastleitungsbreite Lg2 in der Umgebung des als die Gate-Elektrode dienenden Gebiets **20** Mikrometer oder mehr beträgt, unerwünschtes schräges Licht abgeschirmt werden, und ein hoher Öffnungsgrad kann eingestellt werden.

[0112] Auch in dieser Ausführungsform kann die Abtastleitungsbreite Lg2 in der Umgebung des als die Gate-Elektrode dienenden Gebiets in der gleichen Weise wie in den oben beschriebenen Ausführungsformen auf 26 Mikrometer eingestellt werden. Man nehme an, dass erwogen wird, das unerwünschte schräge Licht weiter abzuschotten. Auf der Oberfläche des Gegensubstrats der Flüssigkristallanzeigevorrichtung **901** vom Aktivmatrixtyp dieser Ausführungsform kann, da Licht hauptsächlich durch die Oberfläche der lichtabschirmenden Schicht **1011** reflektiert wird, falls die Distanz zwischen der Oberfläche der lichtabschirmenden Schicht **1011** und der Oberfläche des Glassubstrats **900**, worauf die Abtastleitungen **911** gebildet sind, als d Mikrometer definiert ist, die Abtastleitungsbreite Lg2 auf 3d Mikrometer oder mehr und vorzugsweise 4 Mikrometer oder mehr eingestellt werden. Wenn die lichtabschirmende Schicht **1011** auf der Seite des Anordnungssubstrats **901** gebildet ist, kann eine Schicht auf der Seite des Gegensubstrats, die das größte Lichtreflexionsvermögen aufweist, als die Referenz verwendet werden.

[0113] Eine Gate-isolierende Schicht **933** (siehe **Fig.** 14) wird durch eine Siliziumoxidschicht (SiO_2.), die auf dem Gate-Gebiet Gs und dem Source-seitigen Erweiterungsgebiet GDs bis zu einer Dicke von 3500 Å gebildet ist, und eine Siliziumnitridschicht (SiN_x) gebildet, die auf der Siliziumoxidschicht (SiO_2) bis zu einer Dicke von 500 Å gebildet ist. Eine Halbleiterschicht **935** wird durch eine Schicht aus amorphem Silizium (a-Si : H) gebildet, die auf der Gateisolierenden Schicht **933** bis zu einer Dicke von 300 Å gebildet ist. Eine Kanalschutzschicht **939** wird durch eine auf der Halbleiterschicht **935** bis zu einer Dicke von 2000 Å gebildeten Siliziumnitridschicht (SiN_x) gebildet.

[0114] Die Kanalschutzschicht **939** bestimmt die Kanallänge Lc des TFT **971**. Wie in **Fig.** 12 und 13(b) gezeigt ist, ist die Kanalschutzschicht **939** auf der Halbleiterschicht **935** so angeordnet, dass die Kanallänge Lc 12 Mikrometer beträgt. In einem auf der Halbleiterschicht **935** gestapelten Gebiet hat die Kanalschutzschicht **939** eine Form, die der Außenlinie des Gate-Gebiets Gs entspricht.

[0115] Im einzelnen hat die Kanalschutzschicht **939** ein Kanallänge-Bestimmungsgebiet Is, das die Kanallänge Lc des TFT **971** bestimmt, und ein Drain-seitiges Erweiterungsgebiet IDs, das sich von dem Kanallänge-Bestimmungsgebiet Is in einer zur Kanallänge Lc im wesentlichen parallelen Richtung über eine erweiternde Länge (β1: β1 ist im wesentlichen gleich α1) erstreckt und die Drainelektrode **941** teilweise überlappt. Das Drain-seitige Erweiterungsgebiet IDs hat in seinem die Drainelektrode **941** überlappenden Gebiet einen gekerbten Abschnitt IDλ, der kleiner als die Drainelektrode **941** ist.

[0116] Die Drainelektrode **941**, die mit der mit der Halbleiterschicht **935** verbundenen Signalleitung **921** integral gebildet ist, und die Sourceelektrode **951**, die mit der Pixelelektrode **981** elektrisch verbunden ist, sind voneinander beabstandet. Halbleiterdünnschichten **937** mit niedrigem Widerstand (siehe **Fig.** 14) sind zwischen der Halbleiterschicht **935** und der Drain-Eletrode **941** und zwischen der Halbleiterschicht **935** und der Sourceelektrode **951** vorgesehen, um einen guten Ohrnschen Kontakt zu erzielen. Jede Halbleiterdünnschicht **937** mit niedrigem Widerstand wird durch eine bis zu einer Dicke von 500 Å gebildeten Schicht aus amorphem Silizium vom n^+-Typ (n^+a-Si : H) gebildet.

[0117] Wie oben beschrieben wurde, kann in dem TFT **971** dieser Ausführungsform, da die effektive Gate-Breite Lg2 gleich der Summe der Gate-Breite Lgl des Gate-Gebiets Gs und der erweiternden Länge α1 ist, unerwünschtes schräges Licht, das auf den TFT **971** einfällt, gemäß einer Zunahme von 60% mehr als in einem TFT ohne Drain-seitiges Erweiterungsgebiet IDs verringert werden.

[0118] Aufgrund der spezifischen Struktur der Kanalschutzschicht **939** ist die Seitenkanallänge Lsc des TFT **971** um die erweiterende Länge β1 des Drain-seitigen Erweiterungsgebiets IDs der Kanalschutzschicht **939** größer als die Kanallänge Lc des TFT **971** festgelegt. Der Weg Psc in dem Seitenkanalgebiet, der den optischen Leckstrom Ioff in hohem Maße beeinflusst, kann folglich groß festgelegt werden. Da die Sourceelektrode **951** und die Drainelektrode **941** auf der Kanalschutzschicht **939** so gebildet sind, dass sie eine überlappende Länge von 3 μm aufweisen, liefern sie ferner keinen Photoleckstrom Ioff, selbst wenn Träger in dem Kanalgebiet erzeugt werden.

[0119] Aus dem obigen Grund kann in der Flüssigkristallanzeigevorrichtung **901** vom Aktivmatrixtyp dieser Ausführungsform im Vergleich zu einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp, die einen TFT verwendet, in welchem die Abtastleitung **911** kein Drain-seitiges Erweiterungsgebiet GDs oder keinen gekerbten Abschnitt GDλ aufweist und die Kanalschutzschicht **939** kein Drain-seitiges Erweiterungsgebiet IDs oder keinen gekerbten Abschnitt IDλ aufweist, der Photoleckstrom Ioff des TFT **971** ausreichend verringert werden. In dieser Flüssigkristallanzeigevorrichtung **901** kann ferner das AN/AUS-Stromverhältnis des TFT **971** aufgrund dieser spezifischen Struktur ebenfalls um 150% erhöht werden.

[0120] Da der gekerbte Abschnitt GDλ in dem Drain-seitigen Erweiterungsgebiet GDs der Abtastleitung **911** gebildet ist, ist die Zeitkonstante der Abtastleitung **911** verringert. Dies verhindert eine Verzerrung in der Wellenform des Gatepulses und ermöglicht, die AN-Periode des TFT **971** ausreichend zu verlängern. Dementsprechend kann ein Anzeigebild

mit höherer Qualität erhalten werden.

[0121] Überdies ist in dieser Ausführungsform, wie in **Fig.** 12 gezeigt, die Sourceelektrode **951** so geschaffen, dass ihre Elektrodenbreite Sw im wesentlichen gleich den Breiten Gλw und Iλw des gekerbten Abschnitts GDλ der Abtastleitungen **911** bzw, des gekerbten Abschnitts IDλ der Kanalschutzschicht **939** in einer zur Kanallänge Lc im wesentlichen senkrechten Richtung ist, und die Drainelektrode **941** ist so geschaffen, dass sie eine Elektrodenbreite Dw aufweist, die größer als die Elektrodenbreite Sw der Sourceelektrode **951** ist. Selbst wenn gekerbte Abschnitte GDλ und IDλ in der Abtastleitung **911** bzw. der Kanalschutzschicht **939** gebildet sind, wird der AN-Strom Ion nicht verringert.

[0122] Ein Verfahren zum Herstellen der Flüssigkristallanzeigevorrichtung **1101** vom Aktivmatrixtyp gemäß der dritten Ausführungsform wird mit Verweis auf **Fig.** 14 beschrieben.

[0123] Wie in **Fig.** 14(a) gezeigt ist, wird zuerst eine Mo-Ta-Legierung auf einem Glassubstrat **900** durch Ablagerung bis zu einer Dicke von 3000 Å gebildet und gemustert, wodurch eine Mehrzahl von Abtastleitungen **911** geschaffen wird. Obwohl nicht dargestellt, werden gleichzeitig mit der Bildung der Abtastleitungen **911** Speicherkondensatorleitungen so geschaffen, dass sie im wesentlichen parallel zu den Abtastleitungen **911** angeordnet sind.

[0124] Jede Abtastleitung **911** ist so geschaffen, dass sie eine Verdrahtungsbreite von 14 Mikrometer hat, und ihr Gate-Gebiet Gs ist so gemustert, dass es ein Drain-seitiges Erweiterungsgebiet GDs von 6 Mikrometer mit einem gekerbten Abschnitt GDλ aufweist, wie in **Fig.** 13(a) gezeigt ist.

[0125] Eine Siliziumoxidschicht (SiO_2) und Siliziumnitridschicht (SiN_x) werden durch Ablagerung auf der Abtastleitung **911** bis zu einer Dicke von 3000 11 bzw. 500 Å geschaffen, um eine Gate-isolierende Schicht **933** zu bilden. Eine Schicht **934** aus amorphem Silizium (A-Si : H) mit einer Dicke von 300 Å und eine Siliziumnitridschicht **938** (SiN_x) mit einer Dicke von 2000 Å werden gemäß einem CVD durchgehend gebildet.

[0126] Auf der Siliziumnitridschicht **938** (SiN_x) wird danach ein Resist beschichtet. Die erhaltene Struktur wird von der Rückseite durch Verwenden der Abtastleitung **911** als die Maske belichtet und gemustert. Folglich wird eine Kanalschutzschicht **939** erhalten, die mit der Abtastleitung **911** selbst ausgerichtet ist und ein Drain-seitiges Erweiterungsgebiet IDs und einen gekerbten Abschnitt IDλ aufweist, wie in **Fig.** 14(b) und 13(a) gezeigt ist.

[0127] Wie in **Fig.** 14(b) gezeigt ist, wird auf der Kanalschutzschicht **939** durch Ablagerung gemäß CVD eine n^+a-Si : H-Schicht **936** mit einer Dicke von 500 Å gebildet.

[0128] Wie in **Fig.** 14(d) gezeigt ist, werden die amorphe Siliziumschicht **934** und n^+a-Si : H-Schicht **936** ausschließlich Gebiete unter einer Signalleitung **921** und der Kanalschutzschicht **939** entfernt, um eine Halbleiterschicht **935** und eine Insel der n^+a-Si : H-Schicht **936** zu bilden. Eine ITO-Schicht wird durch Ablagerung auf der erhaltenen Struktur gebildet und gemustert, um eine vorbestimmte Form aufzuweisen, wodurch eine Pixelelektrode **981** geschaffen wird.

[0129] Wie in **Fig.** 14(e) gezeigt ist, werden Molybdän (Mo) und Aluminium (Al) durch Ablagerung bis zu einer Dicke von 500 Å bzw. 3000 Å gebildet, wodurch eine mehrfach geschichtete Schicht **961** als ein Schutzgebiet der Signalleitung **921** (siehe **Fig.** 12), eine Sourceelektrode **951** und eine Drainelektrode **941** gebildet werden.

[0130] Wie in **Fig.** 14(f) gezeigt ist, werden die Insel der n+a-Si : H-Schicht **936** und die mehrfach geschichtete Schicht **961** gemustert, um Halbleiterdünnschichten **937** mit niedrigem Widerstand, die Sourceelektrode **951**, die Drainelektrode **941** und die Signalleitung **921** (siehe **Fig.** 12) integral mit der Drainelektrode **941** zu bilden.

[0131] Danach werden eine Schutzschicht und Ausrichtungsschichten (nicht dargestellt) gemäß einem normalen Verfahren aufeinanderfolgend gebildet, wodurch ein Anordnungssubstrat erhalten wird. Das Gegensubstrat und das Anordnungssubstrat sind so festgelegt, dass sie über einen Abstandshalter einander gegenüberliegen, so dass die Distanz zwischen den Glassubstraten 5,1 Mikrometer beträgt. Der Abschnitt um die beiden gegenüberliegenden Substrate ist mit einem Dichtungsmittel ausschließlich eines Flüssigkristallinjektionsloches abgedichtet. Eine Flüssigkristallzusammensetzung wird dann von dem Flüssigkristallinjektionsloch in die resultierende Struktur injiziert, und das Flüssigkristallinjektionsloch wird abgedichtet.

[0132] Polarisierende Platten sind an entsprechenden Abschnitten angeordnet, wodurch eine Flüssigkristallanzeigevorrichtung **901** vom Aktivmatrixtyp dieser Ausführungsform vollendet wird.

[0133] Wenn die Flüssigkristallanzeigevorrichtung **901** vom Aktivmatrixtyp in der obigen Art und Weise gebildet wird, werden, da die Kanalschutzschicht **939** so gebildet ist, dass sie mit der Abtastleitung **911** selbst ausgerichtet ist, eine parasitäre Kapazität Cgs des Gate-Source-Weges und eine parasitäre Kapazität Cgd des Gate-Drain-Weges des TFT **971** nicht erhöht. Da die Kanalschutzschicht **939** die Halbleiterschicht **935** während eines Musterns der n^+a-Si : H-Schicht **936** schützt, kann die Halbleiterschicht **935** so gebildet werden, dass sie ausreichend dünn ist, wodurch der Photoleckstrom Ioff verringert wird.

[0134] In den oben beschriebenen Ausführungsformen werden Halbleiterschichten mit niedrigem Widerstand zwischen einer Halbleiterschicht und Elektroden angeordnet, um einen Ohmschen Kontakt zwischen ihnen zu erreichen. Ein Prozeß, z. B. Ionenimplantation, kann jedoch ausgeführt werden, indem die Kanalschutzschicht als Maske verwendet wird, und Halbleiterschichtgebiete mit niedrigem Widerstand können in der Halbleiterschicht gebildet werden.

[0135] In jeder der oben beschriebenen Ausführungsformen wird eine Schicht aus amorphem Silizium (a-Si : H) als die Halbleiterschicht verwendet. Eine Polysiliziumschicht (p-Si), eine Verbundhalbleiterschicht, z. B. eine Cd-Se-Schicht oder dergleichen kann jedoch selbstverständlich als die Halbleiterschicht verwendet werden.

[0136] In den oben beschriebenen Ausführungsformen besteht die Flüssigkristallschicht aus einer nematischen Flüssigkristallverbindung. Anders als diese kann selbstverständlich ein Polymer-dispergierter Flüssigkristall (PD-LC) aus einem Gemisch eines Polymerharzes und eines Flüssigkristallmaterials als das Material der Flüssigkristallschicht verwendet werden. Insbesondere wird in einer Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp, die einen Polymerdispergierten Flüssigkristall (PD-LC) verwendet, der Photoleckstrom Ioff erhöht, da Licht, das in der Flüssigkristallschicht gestreut wird und auf den TFT einfällt, vorhanden ist. Gemäß der vorliegenden Erfindung kann jedoch sogar in dieser Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp der Photoleckstrom Ioff ausreichend verringert werden, wodurch ein Anzeigebild hoher Qualität erhalten wird.

Industrielle Anwendbarkeit

[0137] Gemäß der vorliegenden Erfindung kann der Photoleckstrom Ioff eines Dünnschichttransistors ausreichend unterdrückt werden, wodurch ein hohes AN/AUS-Stromverhältnis erzielt wird.

[0138] In einer durch Verwenden solch eines TFT geschaffenen Flüssigkristallanzeigevorrichtung vom Aktivmatrixtyp kann ein Anzeigebild hoher Qualität erhalten werden.

Patentansprüche

1. Dünnschichttransistor mit:
einem Isoliersubstrat (**400**; **900**);
einer lichtabschirmenden Gateelektrode (**431**; **911**), die auf dem Isoliersubstrat (**400**; **900**) positioniert ist;
einem Gateisolierfilm (**433**; **933**), der auf der Gateelektrode (**431**; **911**) positioniert ist;
einem Halbleiterfilm (**435**; **935**), der über der Gateelektrode (**431**; **911**) über dem Gateisolierfilm (**433**; **933**) positioniert ist;
einer lichtabschirmenden Sourceelektrode (**451**; **951**);
einer lichtabschirmenden Drainelektrode (**441**; **941**),
wobei die Sourceelektrode (**451**; **951**) und die Drainelektrode (**441**; **941**) den Halbleiterfilm (**435**; **935**) an jeweiligen elektrischen Kontakten (**437**; **937**) elektrisch verbinden, wobei ein Kanal in dem Halbleiterfilm (**435**; **935**) zwischen den jeweiligen elektrischen Kontakten (**437**; **937**) festgelegt ist, wobei der Kanal über der Gateelektrode (**431**; **911**) positioniert ist, wobei eine Länge des Substrats kleiner als eine Breite der Gateelektrode (**431**; **911**) in einer Richtung der Kanallänge ist; und mit
einem Kanalschutzfilm (**439**; **939**), der auf dem Halbleiterfilm (**435**; **935**) ausgebildet ist und die jeweiligen elektrischen Kontakte (**437**; **937**) um mindestens die Kanallänge trennt;
wobei der Kanalschutzfilm (**439**; **939**) aufweist: einen ersten Teil an einem Bereich, der mindestens einer Seite des Substarts senkrecht zu der Richtung der Kanallänge entspricht, wobei eine Breite des ersten Teils die Breite der Gateelektrode (**431**; **911**) in der Richtung der Kanallänge nicht überschreitet, und einen zweiten Teil, der die Drain- und Sourceelektroden (**441**, **451**; **941**, **951**) teilweise überlappt, wobei der erste Teil breiter als der zweite Teil in der Richtung der Kanallänge ist, um Strompfade für Phototräger zu verlängern, die in dem Halbleiterfilm (**435**; **935**) bei Einfall von Licht erzeugt werden, das nicht von den Gate-, Source-, Drainelektroden (**431**, **451**, **441**; **911**, **951**, **941**) abgeschirmt wird.

2. Dünnschichttransistor gemäß Anspruch 1, bei dem die Sourceelektrode (**451**; **951**) und/oder die Drainelektrode (**441**; **941**) den Kanalschutzfilm (**439**; **939**) um eine Länge von nicht weniger als 1 Mikron in einer Richtung der Kanallänge überlappt.

3. Dünnschichttransistor gemäß Anspruch 1, bei dem die Sourceelektrode (**451**; **951**) und/oder die Drainelektrode (**441**; **941**) den Kanalschutzfilm (**439**; **939**) um eine Länge von nicht weniger als 3 Mikron in einer Richtung der Kanallänge überlappt.

4. Dünnschichttransistor gemäß Anspruch 1, bei dem der Halbleiterfilm (**435**; **935**) eine Dicke von nicht weniger als 10 nm (100 Å) und nicht mehr als 50 nm (500 Å) aufweist.

5. Dünnschichttransistor gemäß einem der Ansprüche 1 bis 4, bei dem der Halbleiterfilm (**435**; **935**) ein Silizidhalbleiterfilm ist.

6. Anzeigevorrichtung mit:
einem ersten Substrat (**400**; **900**), das Abtast- und Signalleitungen (**411**, **421**; **911**, **921**), eine Pixelelektrode (**481**; **981**) und einen Dünnschichttransistor (**471**; **971**) zum Treiben der Pixelelektrode (**481**; **981**) aufweist, wobei die Pixelelektrode (**481**; **981**) mit der Abtastleitung (**411**; **911**) durch den Dünnschichttransistor (**471**; **971**) verbunden ist, wobei der Dünnschichttransistor (**471**; **971**) umfasst:
eine lichtabschirmende Gateelektrode (**431**; **911**), die auf dem ersten Isoliersubstrat (**400**; **900**) positioniert ist;
einen Gateisolierfilm (**433**; **933**), der auf der Gateelektrode (**431**; **911**) positioniert ist;
einen Halbleiterfilm (**435**; **935**), der über der Gateelektrode (**431**; **911**) über dem Gateisolierfilm (**433**; **933**) positioniert ist;
eine lichtabschirmende Sourceelektrode (**451**; **951**);
eine lichtabschirmende Drainelektrode (**441**; **941**),
wobei die Sourceelektrode (**451**; **951**) und die Draine-

lektrode (**441**; **941**) den Halbleiterfilm (**435**; **935**) an jeweiligen elektrischen Kontakten (**437**; **937**) elektrisch verbinden, wobei ein Kanal in dem Halbleiterfilm (**435**; **935**) zwischen den jeweiligen Kontakten (**437**; **937**) festgelegt ist, wobei der Kanal über der Gateelektrode (**431**; **911**) positioniert ist, wobei eine Länge des Kanals kleiner als eine Breite der Gateelektrode (**431**; **911**) in einer Richtung der Kanallänge ist; und mit

einem Kanalschutzfilm (**439**; **939**), der auf dem Halbleiterfilm (**435**; **935**) ausgebildet ist und die jeweiligen elektrischen Kontakte (**437**; **937**) um mindestens die Kanallänge trennt;

einem zweiten Substrat (**500**), das positioniert ist, um dem ersten Substrat gegenüber zu liegen; und

einer optischen Modulationsschicht (**611**), die zwischen den ersten und zweiten Substraten (**400**, **500**; **900**) positioniert ist;

wobei der Kanalschutzfilm (**439**; **939**) aufweist: einen ersten Teil an einem Bereich, der mindestens einer Seite des Kanals senkrecht zu der Richtung der Kanallänge entspricht, wobei eine Breite des ersten Teils nicht die Breite der Gateelektrode (**431**; **911**) in der Richtung der Kanallänge überschreitet, und einen zweiten Teil, der teilweise die Drain- und Sourceelektroden (**441**, **451**; **941**, **951**) überlappt, wobei der erste Teil breiter als der zweite Teil in der Richtung der Kanallänge ist, um Strompfade für Phototräger zu verlängern, die in dem Halbleiterfilm (**435**; **935**) bei Einfall von Licht erzeugt werden, das nicht von der Gate-, Source-, Drainelektroden (**431**, **451**, **441**; **911**, **951**, **941**) abgeschirmt wird.

Es folgen 13 Blatt Zeichnungen

Anhängende Zeichnungen

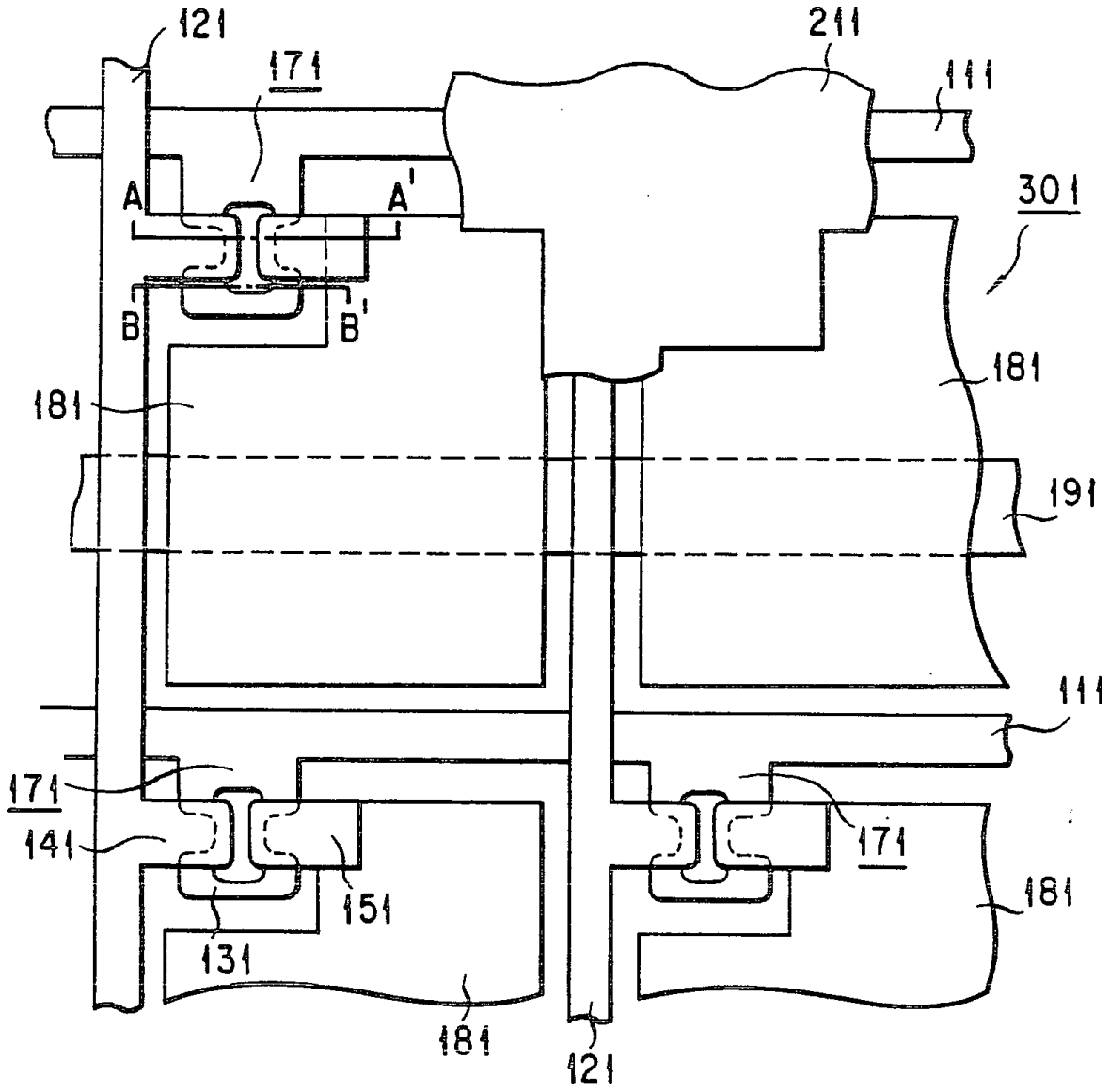


FIG. 1

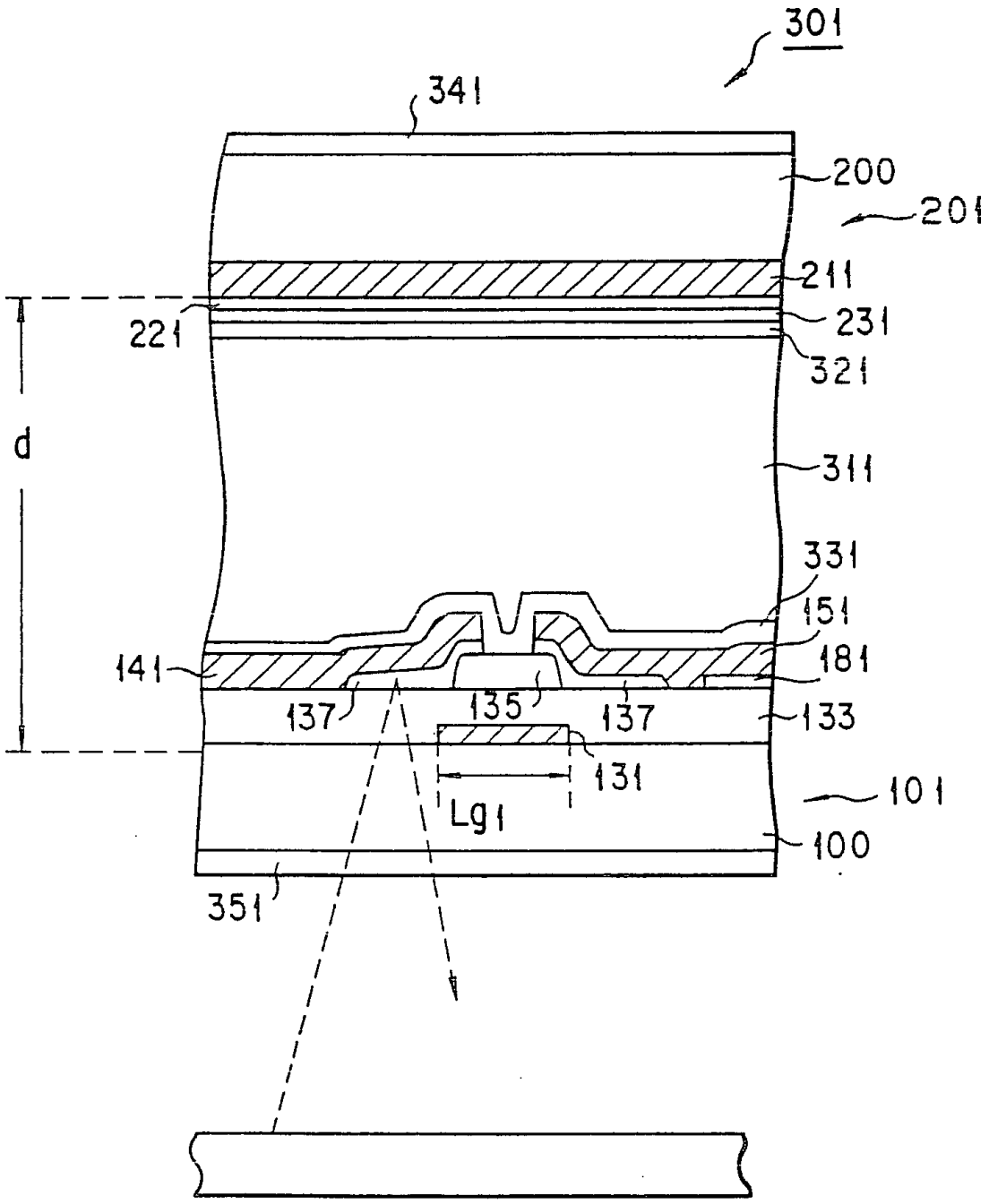

301
341
200
201
211
221
231
321
d
311
331
151
141
181
137
135
137
133
131
Lg1
101
100
351

FIG. 2

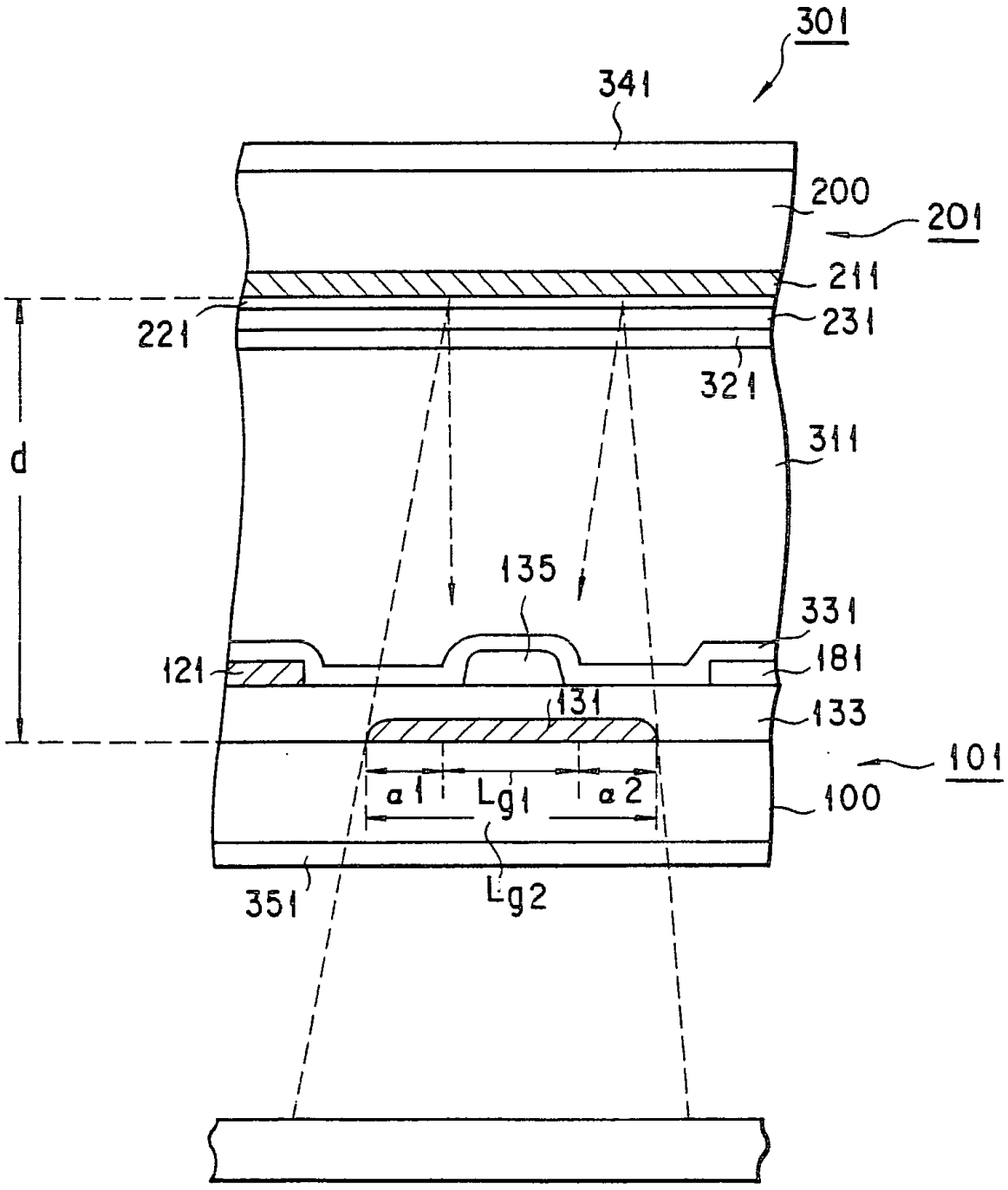

301
341
200
201
211
221
231
321
311
d
135
331
121
181
131
133
101
α1
Lg1
α2
100
351
Lg2

FIG. 3

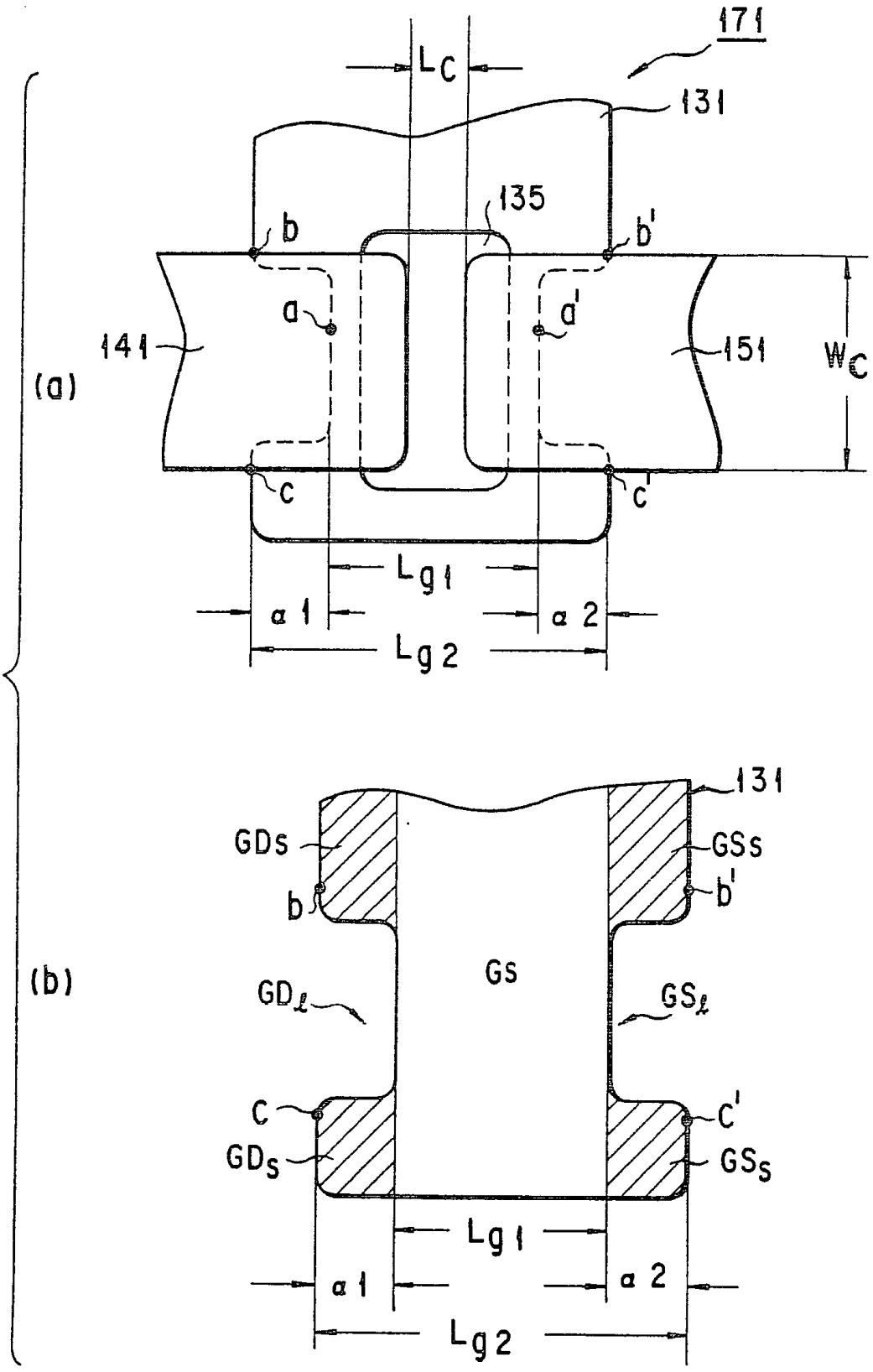

171
Lc
131
135
b
b'
a
a'
141
151
Wc
(a)
c
c'
Lg1
α1
α2
Lg2
131
GDs
GSs
b
b'
(b)
GDℓ
Gs
GSℓ
C
C'
GDs
GSs
Lg1
α1
α2
Lg2

FIG. 4

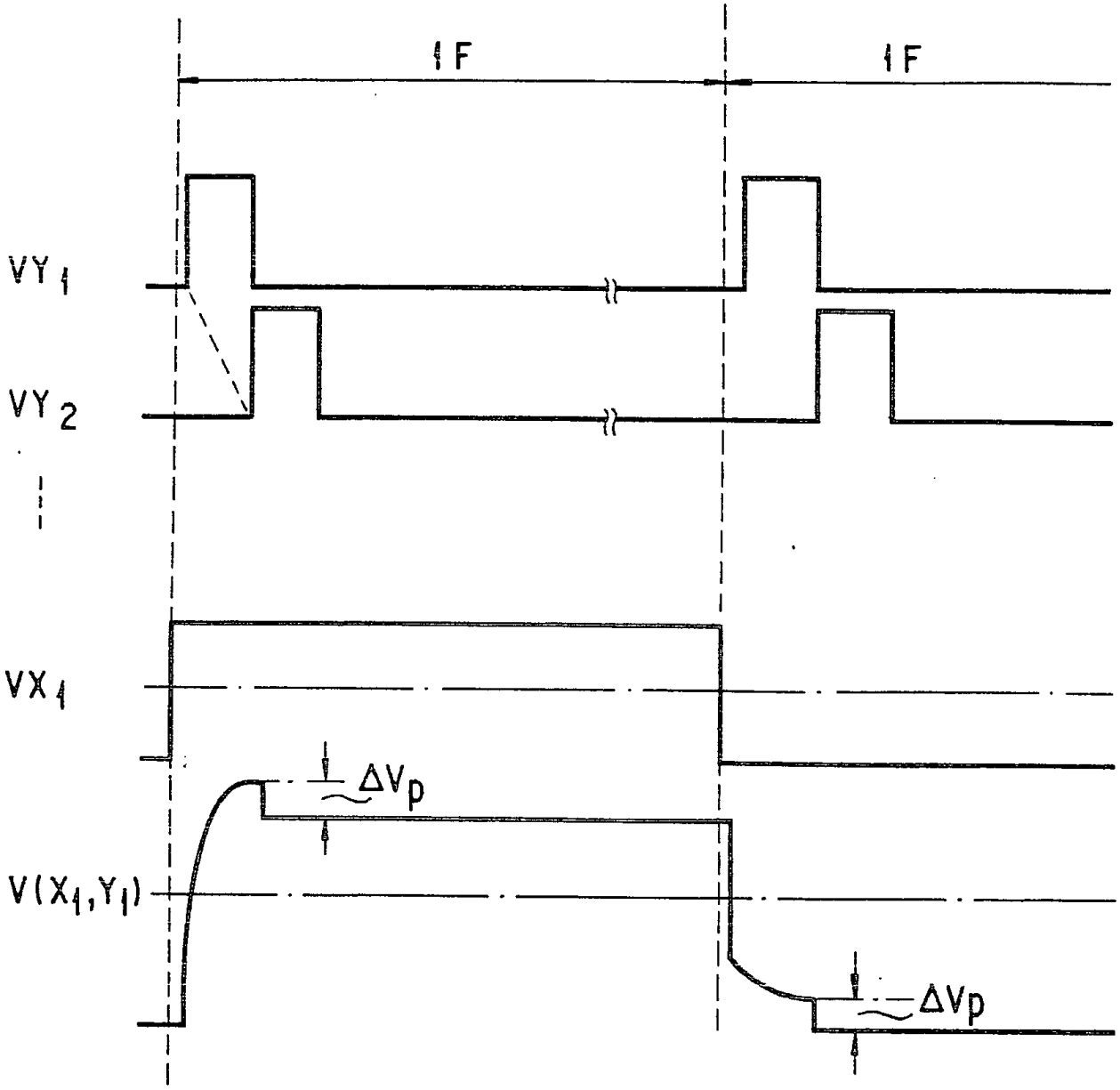


FIG. 5

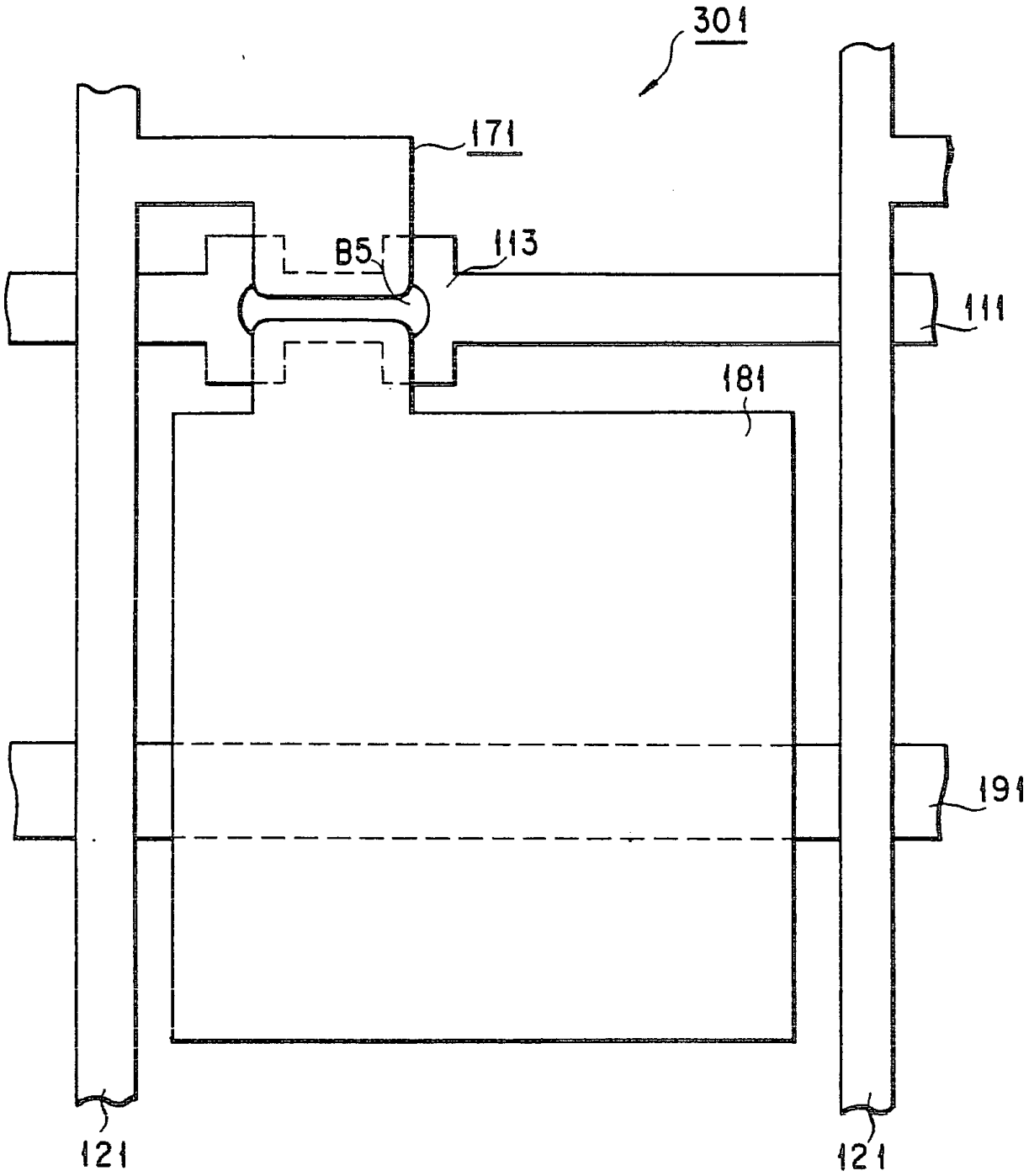


FIG. 6

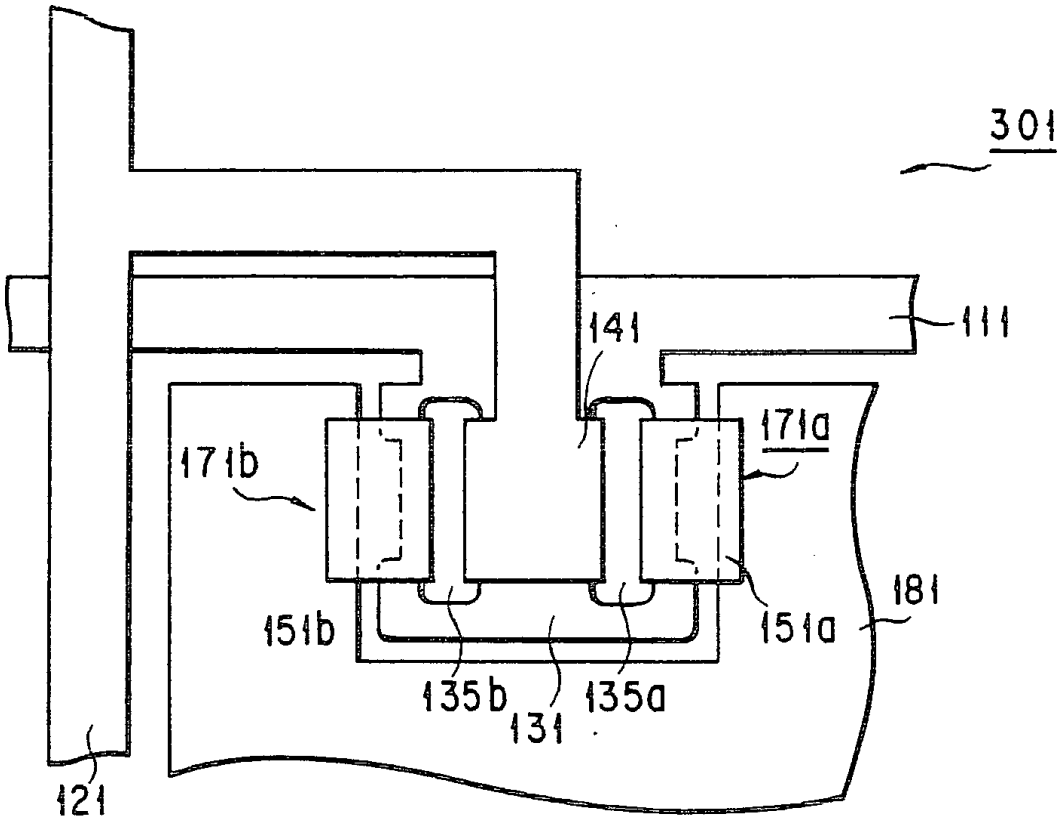


FIG. 7

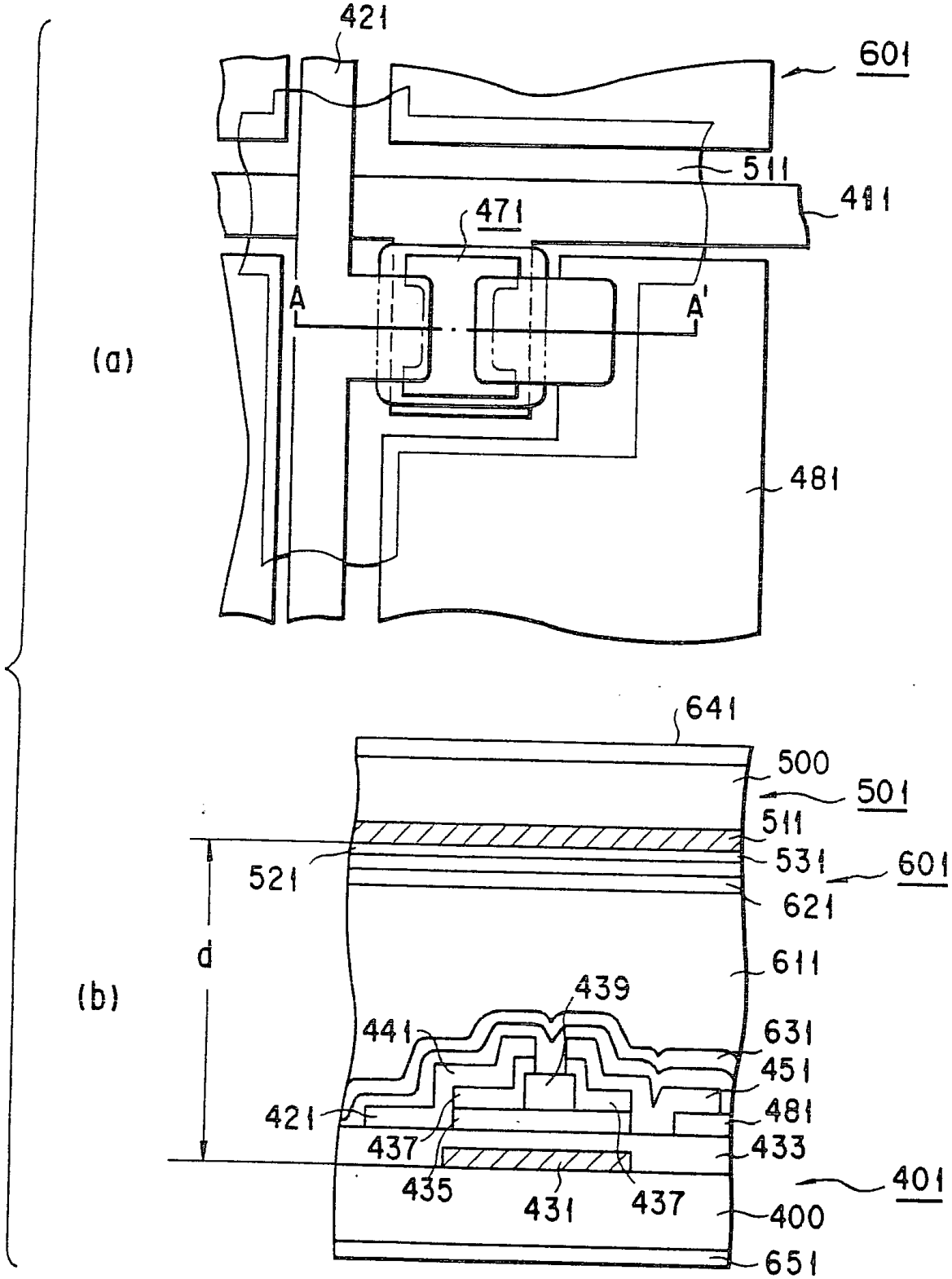

(a)
421
601
511
411
471
A
A'
481
(b)
641
500
501
511
531
601
521
621
d
611
439
441
631
451
421
481
437
433
435
431
437
401
400
651

FIG. 8

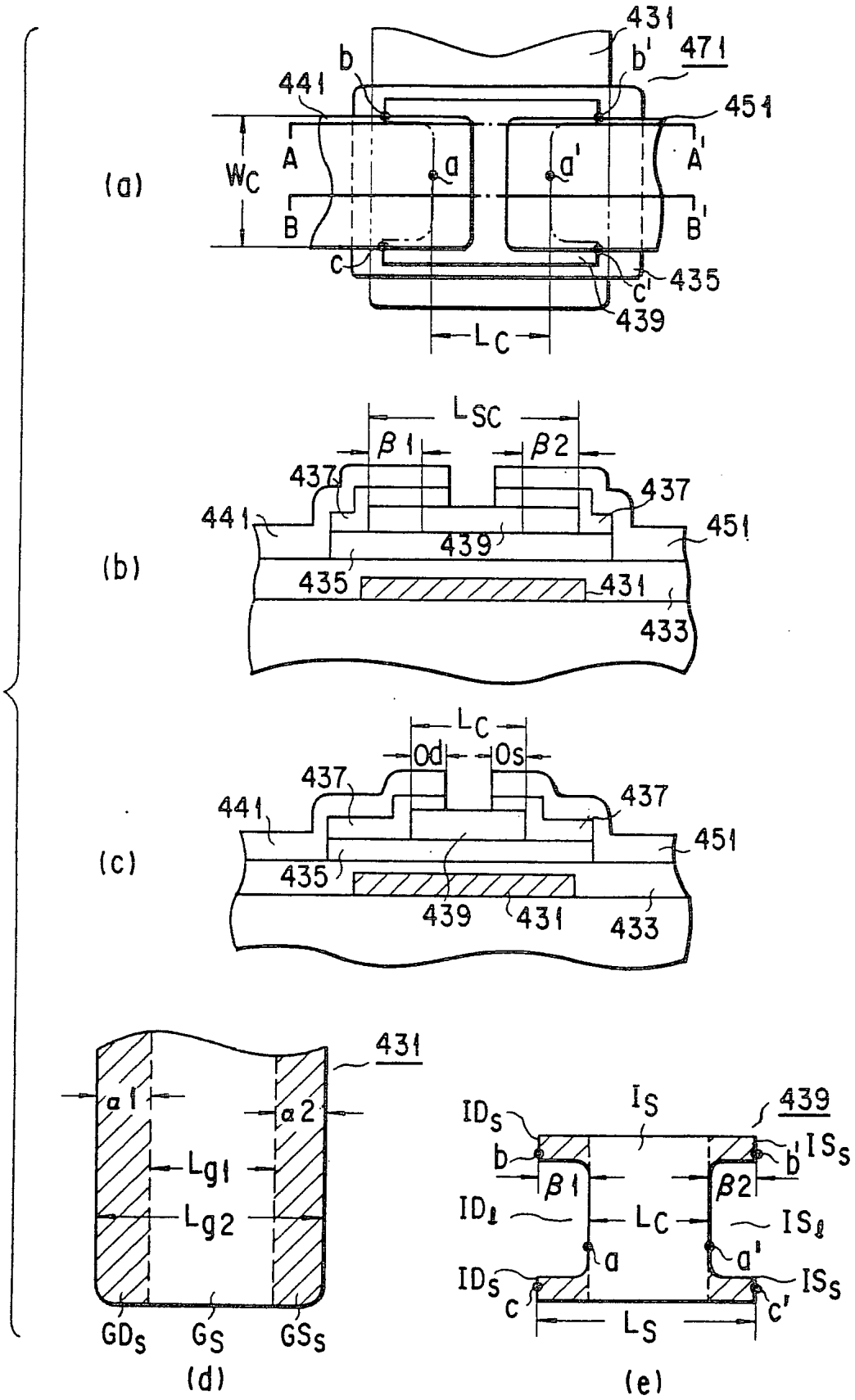

(a)
431
471
b
b'
441
451
A
A'
a
a'
Wc
B
B'
c
c'
435
439
Lc
(b)
Lsc
β1
β2
437
437
441
451
439
435
431
433
(c)
Lc
Od
Os
437
437
441
451
435
439
431
433
431
α1
α2
Lg1
Lg2
GDs
Gs
GSs
(d)
Is
439
IDs
b
b'
ISs
β1
β2
IDℓ
Lc
ISℓ
a
a'
IDs
ISs
c
c'
Ls
(e)

FIG. 9

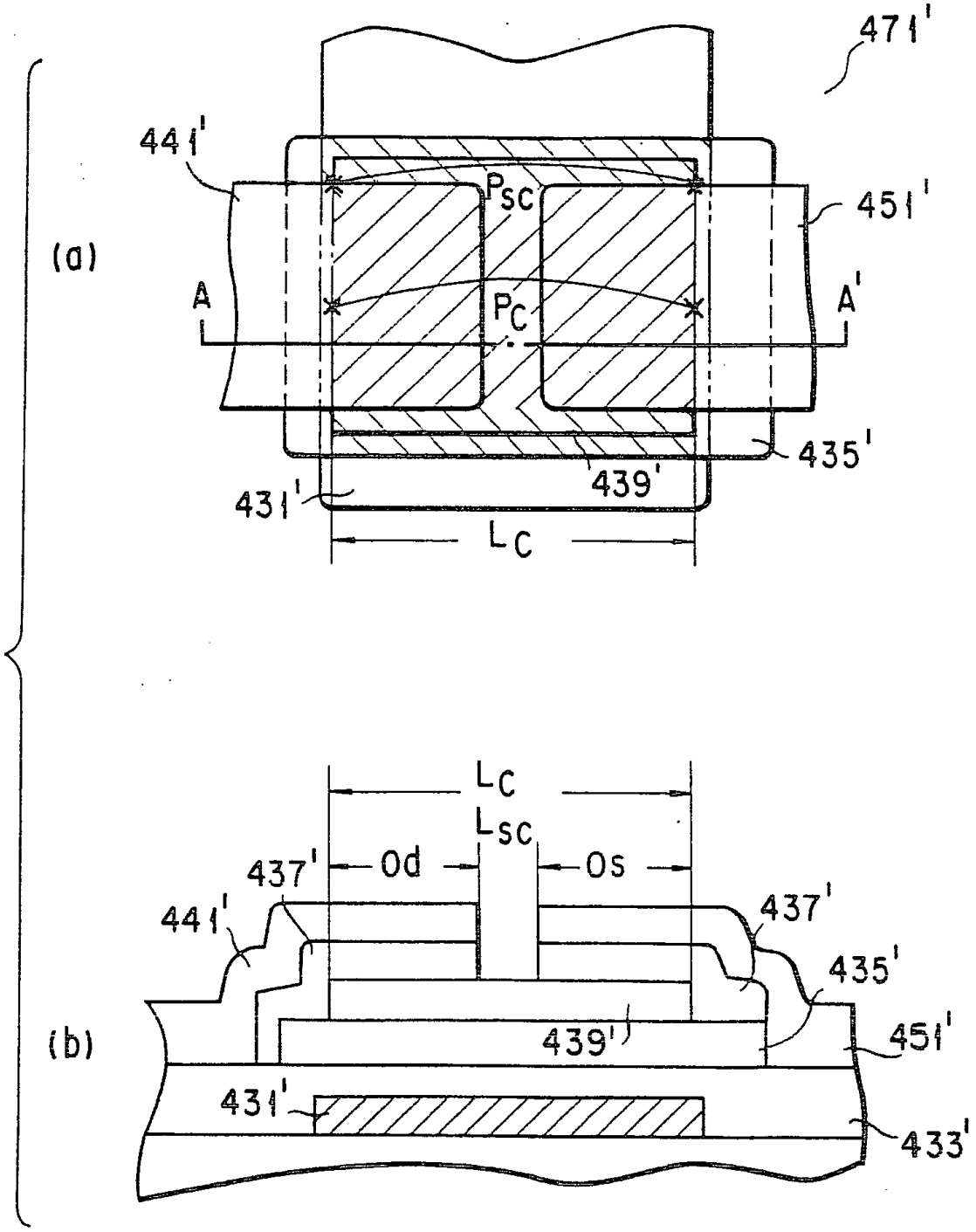

(a)
471'
441'
Psc
451'
A
Pc
A'
435'
439'
431'
Lc
(b)
Lc
Lsc
437'
Od
Os
441'
437'
435'
439'
451'
431'
433'

FIG. 10

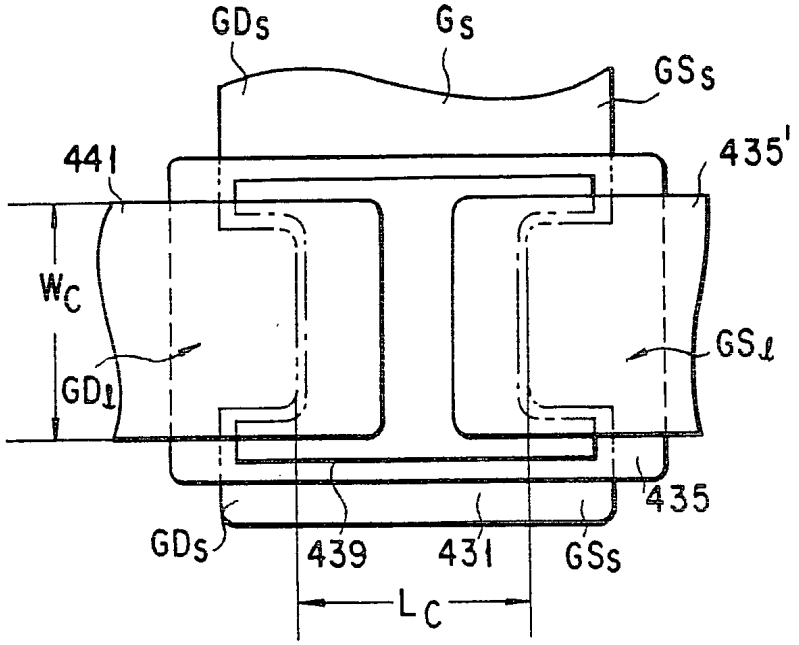

GDs
Gs
GSs
441
435'
Wc
GDℓ
GSℓ
435
GDs
439
431
GSs
Lc

FIG. 11

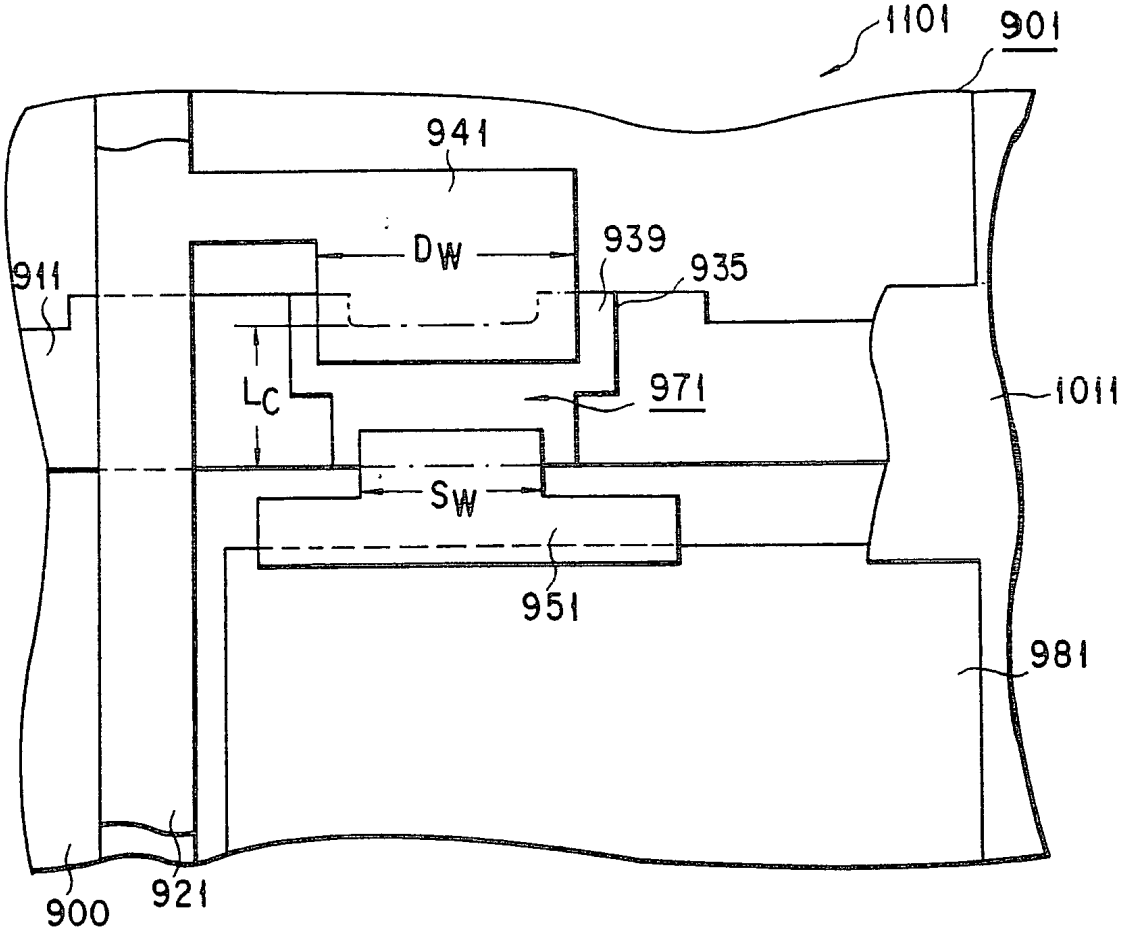
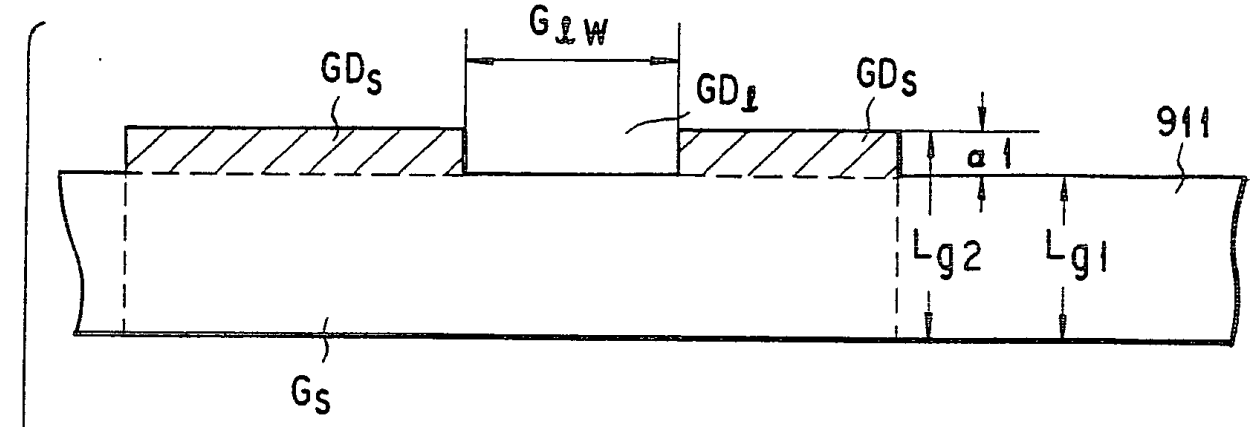
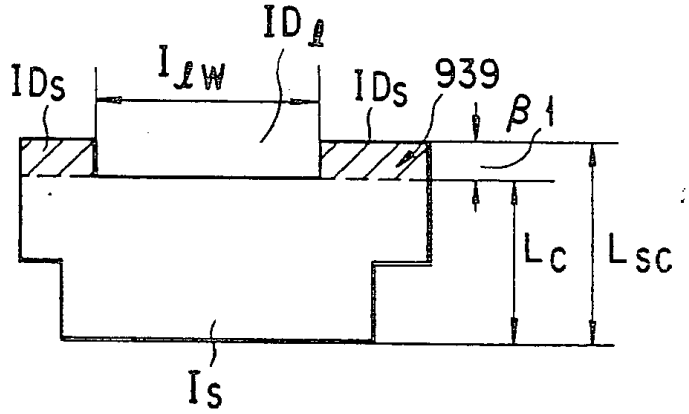

1101
901
941
Dw
939
935
911
Lc
971
1011
Sw
951
981
900
921

FIG. 12



(a)



(b)

FIG. 13

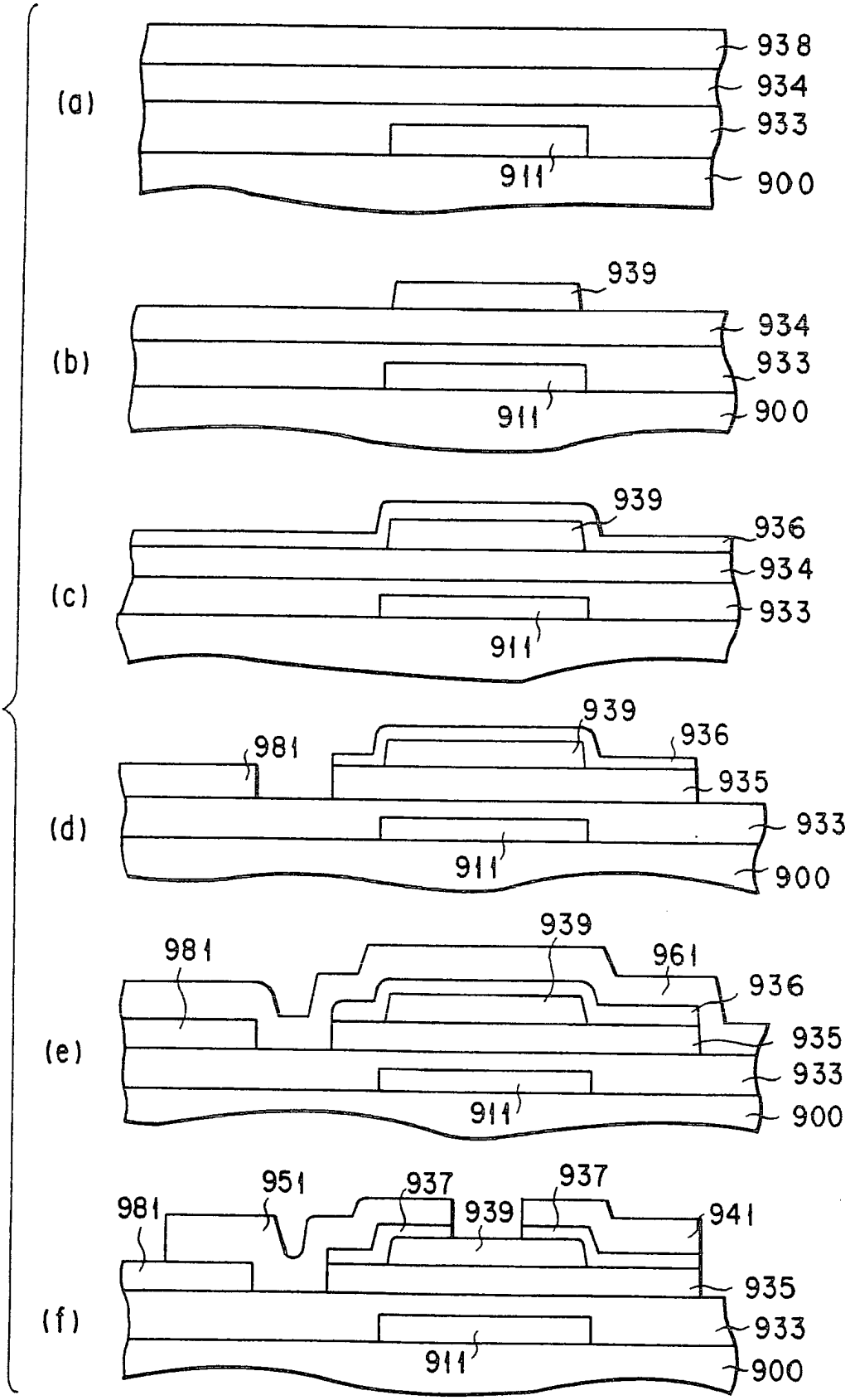

(a)
938
934
933
911
900
(b)
939
934
933
911
900
(c)
939
936
934
933
911
(d)
939
981
936
935
933
911
900
(e)
939
981
961
936
935
933
911
900
(f)
951
937
937
981
939
941
935
933
911
900

FIG. 14