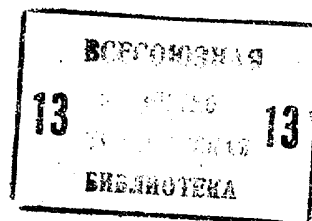




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3564136/18-24

(22) 11.03.83

(46) 30.06.84. Бюл. № 24

(72) И.Э.Матис и Е.Ф.Капинос

(53) 621.398(088.8)

(56) 1. Авторское свидетельство СССР
№ 302738, кл. G 08 C 19/28, 1969.

2. Авдеев Б.Я. и др. Адаптивные
телеизмерительные системы. Энерго-
издат, 1981, с. 24, рис. 2-1
(прототип).

(54)(57) 1. УСТРОЙСТВО ДЛЯ СОКРАЩЕ-
НИЯ ИЗБЫТОЧНОСТИ ИНФОРМАЦИИ, содер-
жащее блок сравнения, первый вход
которого соединен с первым входом
устройства, второй вход - с выходом
формирователя модели сигнала, и
ключ, выход которого является первым
выходом устройства, о т л и ч а ю -
щ е е с я тем, что, с целью повыше-
ния точности устройства, в него вве-
ден блок управления, первый выход
которого соединен с первым входом
формирователя модели сигнала, второй
вход которого соединен с первым вхо-
дом устройства, первый выход - с ин-
формационным входом ключа, второй
выход - с вторым выходом устройства
и первым входом блока управления,
второй и третий входы блока управ-
ления соединены соответственно с вы-
ходом блока сравнения и вторым вхо-
дом устройства, второй выход блока
управления соединен с управляющим
входом ключа и третьим выходом уст-
ройства.

2. Устройство по п. 1, о т л и -
ч а ю щ е е с я тем, что блок управ-
ления содержит формирователь импуль-
сов, триггеры, элементы И и элемен-
ты задержки, выход первого элемен-
та И через формирователь импульсов
соединен с первым входом первого
триггера, выход которого соединен
с первым входом первого элемента И,
второй вход которого соединен с
первым выходом второго триггера,
второй выход второго триггера соеди-
нен с первым входом второго элемен-
та И, выход которого соединен через
первый элемент задержки с первым
входом второго триггера, вторые вхо-
ды первого и второго триггеров объе-
динены и подключены к выходу второго
элемента задержки, вход второго эле-
мента задержки, первый вход первого
триггера и второй вход второго эле-
мента И являются соответственно пер-
вым, вторым и третьим входами блока
управления, выход формирователя им-
пульсов и выход второго элемента И
являются соответственно первым и вто-
рым выходами блока управления.

3. Устройство по п. 1, о т л и -
ч а ю щ е е с я тем, что формирова-
тель модели сигнала содержит элемент
памяти, элемент задержки и ключи,
выход первого ключа соединен с вхо-
дом элемента памяти, первый выход
которого соединен с первым входом
второго ключа, выход которого соеди-
нен с шиной нулевого потенциала,
выход элемента задержки соединен с
первым входом первого ключа, второй
выход элемента памяти и выход элемен-
та задержки являются соответственно
первым и вторым выходами формирова-

теля модели сигнала, объединенные вход элемента задержки и второй вход второго ключа и второй вход первого

ключа являются соответственно первым и вторым входами формирователя модели сигнала.

1

Изобретение относится к телемеханике, в частности к устройствам телеизмерения.

Известно устройство для передачи информации, содержащее синхронизатор, выход которого соединен с управляющими входами блока сокращения избыточности, блока кодирования адреса и блока кодирования информации, выход блока сокращения избыточности соединен с информационными входами блоков кодирования адреса, кодирования информации и кодирования интервалов времени, выходы которых соединены с соответствующими входами блока кодирования кодовой группы, выход которого является выходом устройства [1].

Наиболее близким по технической сущности к предложенному является адаптивное устройство для сокращения избыточности информации, содержащее блок сравнения, первый вход которого объединен с входом блока обработки и подключен ко входу устройства, выход блока обработки соединен с первым входом ключа и входом блока формирования модели сигнала, первый выход которого соединен с вторым входом ключа и вторым входом блока сравнения, выход которого соединен с входом нуля-органа, выходы которого соединены соответственно с одним выходом устройства и третьим входом ключа, выход которого является другим выходом устройства [2].

Недостаток прототипа состоит в том, что он не согласуется своей производительностью при высокой активности измеряемого сигнала спускной способностью устройств кодирования адреса, времени и значения измеренного существенного отсчета и при этом не обеспечивается высокая точность измерений, так как отсчеты, превышающие производительность

2

устройств кодирования, не только теряются, но и искажают работу устройств кодирования.

Цель изобретения - повышение точности устройства.

Поставленная цель достигается тем, что в устройство для сокращения избыточности информации, содержащее блок сравнения, первый вход которого соединен с первым входом устройства, второй вход - с выходом формирователя модели сигнала, и ключ, выход которого является первым выходом устройства, введен блок управления, первый выход которого соединен с первым входом формирователя модели сигнала, второй вход которого соединен с первым входом устройства, первый выход - с информационным входом ключа, второй выход - с вторым выходом устройства и первым входом блока управления, второй и третий входы блока управления соединены соответственно с выходом блока сравнения и вторым входом устройства, второй выход блока управления соединен с управляющим входом ключа и третьим выходом устройства.

Кроме того, блок управления содержит формирователь импульсов, триггеры, элементы И и элементы задержки, выход первого элемента И через формирователь импульсов соединен с первым входом первого триггера, выход которого соединен с первым входом первого элемента И, второй вход которого соединен с первым входом второго элемента И, выход которого соединен через первый элемент задержки с первым входом второго триггера, вторые входы первого и второго триггеров объединены и подключены к выходу второго элемента задержки, вход второго элемента задержки, первый вход первого триггера и второй вход второго элемента И являются соответственно первым,

вторым и третьим входами блока управления, выход формирователя импульсов и выход второго элемента И являются соответственно первым и вторым выходами блока управления.

Формирователь модели сигнала содержит элемент памяти, элемент задержки и ключи, выход первого ключа соединен с входом элемента памяти, первый выход которого соединен с первым входом второго ключа, выход которого соединен с шиной нулевого потенциала, выход элемента задержки соединен с первым входом первого ключа, второй выход элемента памяти и выход элемента задержки являются соответственно первым и вторым выходами формирователя модели сигнала, объединенные вход второго ключа и второй вход первого ключа являются соответственно первым и вторым входами формирователя модели сигнала.

На чертеже приведена схема предлагаемого устройства.

Устройство содержит блок 1 сравнения, состоящий из элемента 2 сравнения и порогового элемента 3, формирователь 4 модели сигнала, содержащий элемент 5 памяти, ключи 6 и 7 и элемент 8 задержки, блок 9 управления, содержащий триггеры 10 и 11, элементы И 12 и 13, элементы задержки 14 и 15, формирователь 16 импульсов и ключ 17.

Устройство для сокращения избыточности информации работает следующим образом.

Сигнал от датчика поступает на сигнальный первый вход устройства (на первый вход элемента 2 сравнения и сигнальный вход ключа 7), на второй вход элемента 2 сравнения поступает сигнал с выхода элемента 5 памяти. Сигнал с выхода элемента 5 памяти имеет амплитуду (уровень), соответствующую амплитуде последнего переданного существенного отсчета. При несовпадении (отличии амплитуд сигналов на входах элемента 2 сравнения) амплитуд сигналов с выхода датчика и с выхода элемента 5 памяти элемент 2 сравнения выдает сигнал несовпадения. По достижении сигналом с выхода элемента сравнения 2 величины, превышающей порог срабатывания порогового элемента 3 (порог срабатывания устанавли-

вается исходя из требуемой погрешности аппроксимации измеряемого сигнала), последний выдает сигнал, который, пройдя через элемент И 12, поступает на вход формирователя 16.

Формирователь 16 по переднему фронту сигнала высокого уровня, поступившего на его вход, формирует импульс, который с выхода формирователя 16 поступает на вход триггера 10, управляющий вход ключа 6 и вход элемента задержки 8. При поступлении импульса на вход триггера 10 последний опрокидывается и на выходе триггера 10, соединенном с входом элемента И 12, устанавливается низкий (нулевой) потенциал, тем самым обеспечивается запрещение прохождения сигнала с выхода блока 1 через элемент И 12. При поступлении импульса на управляющий вход ключа 6 последний открывается и элемент 5 памяти через ключ 6 сбрасывается (например, конденсатор памяти разряжается). После сброса элемента 5 памяти с выхода элемента задержки 8 на управляющий вход ключа 7 поступает импульс, который открывает ключ 7, и информация о текущем значении параметра записывается в элемент 5 памяти (конденсатор памяти через открытый ключ заряжается до текущего значения измеряемого сигнала, т.е. до уровня значения нового существенного отсчета). Одновременно импульс с выхода элемента 8 задержки поступает на сигнальный выход устройства (выдается команда на окончание интервала дискретизации) и на вход элемента 14 задержки. Импульс с выхода элемента задержки 14 поступает на входы триггеров 10 и 11. Триггер 10 возвращается в исходное состояние, а триггер 11 опрокидывается. На выходе триггера 11, соединенном с входом элемента И 12, устанавливается низкий (нулевой) потенциал, тем самым запрещается прохождение сигнала от блока 1 через элемент И 12 до тех пор, пока значение нового существенного отсчета из устройства не будет считано в устройства кодирования. Одновременно на выходе триггера 11, соединенном с входом элемента И 13, устанавливается высокий потенциал, который разрешает прохождение тактовых управляющих импульсов через элемент И 13. Первый тактовый управляющий импульс, поступивший на вход элемента И 13 после опроки-

дывания триггера 11, проходит через элемент И 13 и поступает на вход элемента задержки 15, управляющий вход ключа 17 и выход устройства (признак считывания информации существенного отсчета). Ключ 17 открывается и сигнал с выхода каскада 5 памяти выдается на выход устройства сокращения избыточности информации. Тактовый импульс с выхода элемента И 13, пройдя через элемент задержки 15, устанавливает триггер 11 в исходное состояние.

После этого цикл работы устройства сокращения избыточности информации повторяется.

Предложенное устройство обеспечивает согласование его производительности с пропускной способностью устройств кодирования адреса, времени и значения измеренного существенного

отсчета благодаря тому, что до съема (считывания) значения существенного отсчета из устройства сокращения избыточности в последнем новые существенные отсчеты не фиксируются. И только после считывания (по приходу тактовых импульсов на вход блока 9, элементы И 13) значения существенного отсчета устройство фиксирует новый существенный отсчет. Следовательно, поскольку достигнуто согласование производительности устройства сокращения избыточности с пропускной способностью взаимодействующих устройств кодирования адреса, времени и значения существенного отсчета, обеспечивается повышение точности измерений, что позволяет сократить время на проведение исследований и испытаний различных объектов.

