



(12) 发明专利申请

(10) 申请公布号 CN 118872284 A

(43) 申请公布日 2024. 10. 29

(21) 申请号 202280091761.5

(22) 申请日 2022.12.27

(30) 优先权数据

2022-024398 2022.02.21 JP

(85) PCT国际申请进入国家阶段日

2024.08.14

(86) PCT国际申请的申请数据

PCT/JP2022/048207 2022.12.27

(87) PCT国际申请的公布数据

W02023/157489 JA 2023.08.24

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川

(72) 发明人 中泽启悟 川崎凌平

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

专利代理师 刘丹

(51) Int.Cl.

H04N 25/40 (2006.01)

H04N 23/54 (2006.01)

H04N 23/60 (2006.01)

H04N 25/771 (2006.01)

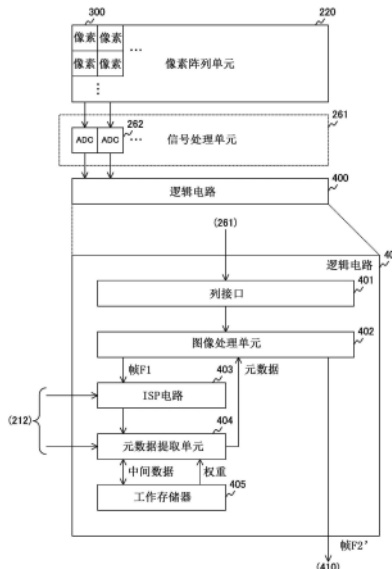
权利要求书2页 说明书28页 附图46页

(54) 发明名称

固态成像元件、成像装置和用于控制固态成像元件的方法

(57) 摘要

在使用元数据处理帧的固态成像装置中提高了帧的图像质量。为多个像素中的每个像素提供保持像素信号的采样保持电路。信号处理单元通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号。元数据提取单元从第一数字信号提取预定元数据。图像处理单元使用元数据对第二数字信号执行预定图像处理。



1. 一种固态成像元件,包括:
多个像素,每个像素设置有保持像素信号的采样保持电路;
信号处理单元,通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号;
元数据提取单元,从所述第一数字信号提取预定的元数据;以及
图像处理单元,使用所述元数据对所述第二数字信号执行预定图像处理。
2. 根据权利要求1所述的固态成像元件,其中,
所述元数据提取单元对布置所述第一数字信号的帧执行识别预定对象的识别处理,并且生成表示所述识别处理的结果的数据作为所述元数据。
3. 根据权利要求1所述的固态成像元件,其中,
所述元数据指示预定的区域,并且
所述图像处理单元执行将所述区域中的颜色替换为特定颜色的处理。
4. 根据权利要求1所述的固态成像元件,其中,
所述元数据指示预定的区域,并且
所述图像处理单元对所述区域执行马赛克处理。
5. 根据权利要求1所述的固态成像元件,其中,
所述元数据指示预定的区域,并且
所述图像处理单元从布置所述第二数字信号的帧中提取所述区域作为感兴趣区域。
6. 根据权利要求1所述的固态成像元件,其中,所述多个像素中的每个像素包括:
前级电路,生成像素信号;
采样保持电路,保持所述像素信号;以及
后级电路,从所述采样保持电路读取所述像素信号并且输出所读取的像素信号。
7. 根据权利要求6所述的固态成像元件,其中,所述采样保持电路包括:
第一电容元件和第二电容元件;以及
选择电路,顺次执行将所述第一电容元件和所述第二电容元件中的一个连接到预定的后级节点的控制以及将所述第一电容元件和所述第二电容元件中的另一个连接到所述后级节点的控制。
8. 根据权利要求7所述的固态成像元件,其中,
所述选择电路顺序地执行将所述第一电容元件和所述第二电容元件中的一个连接到预定的后级节点的控制,以及将所述第一电容元件和所述第二电容元件两者从所述后级节点断开的控制,以及将所述第一电容元件和所述第二电容元件中的另一个连接到所述后级节点的控制。
9. 根据权利要求8所述的固态成像元件,其中,
所述多个像素中的每个像素进一步包括后级复位晶体管,当所述第一电容元件和所述第二电容元件两者均从所述后级节点断开时,所述后级复位晶体管初始化所述后级节点的电平。
10. 一种成像装置,包括:
多个像素,每个像素设置有保持像素信号的采样保持电路;
信号处理单元,通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且

通过对每个保持的像素信号执行信号处理来生成第二数字信号；

元数据提取单元,从所述第一数字信号提取预定的元数据；

图像处理单元,使用所述元数据对所述第二数字信号执行预定图像处理；以及

记录单元,记录布置有经受所述预定图像处理的所述第二数字信号的帧。

11.一种用于控制固态成像元件的方法,所述方法包括：

模数转换过程,在所述模数转换过程中,模数转换单元通过对多个像素的每个像素中保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号,每个像素设置有保持像素信号的采样保持电路；

元数据提取过程,在所述元数据提取过程中,元数据提取单元从所述第一数字信号提取预定的元数据；以及

图像信号处理过程,在所述图像信号处理过程中,图像处理单元使用所述元数据对所述第二数字信号执行预定图像处理。

固态成像元件、成像装置和用于控制固态成像元件的方法

技术领域

[0001] 本技术涉及固态成像元件。具体地,本技术涉及使用全局快门方法执行曝光的固态成像元件、成像装置和用于控制固态成像元件的方法。

背景技术

[0002] 常规地,在成像装置等中,已经广泛地使用同时曝光所有像素的全局快门方法,以便避免滚动快门失真。例如,已经提出了一种固态成像元件,该固态成像元件对使用全局快门方法捕捉的图像数据(换言之,帧)执行对象识别并且生成指示结果的元数据(例如,参见专利文献1)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:日本专利申请特开第2020-054007号

发明内容

[0006] 本发明要解决的问题

[0007] 通过使用上述现有技术,固态成像元件可使用从特定帧F1产生的元数据来处理下一帧F2。然而,在要被识别的对象是移动体的情况下,对象的位置可在帧F1与帧F2之间变化,并且如果使用帧F1的元数据,则存在不能执行基于识别结果的适当图像处理的可能性。

[0008] 鉴于这种情况做出本技术,并且本技术的目的是在使用元数据处理帧的固态成像元件中执行适当的图像处理。

[0009] 问题的解决方案

[0010] 已经做出本技术以解决上述问题,并且其第一方面涉及一种固态成像元件及其控制方法,固态成像元件包括:多个像素,每个像素设置有保持像素信号的采样保持电路;模数转换单元,通过对每个保持的像素信号执行模数转换处理来生成第一数字信号,并且通过对每个保持的像素信号执行模数转换处理来生成第二数字信号;元数据提取单元,从第一数字信号提取预定的元数据;图像处理单元,使用该元数据对第二数字信号执行预定图像处理。这带来执行适当的图像处理的效果。

[0011] 此外,在第一方面中,元数据提取单元可对布置有第一数字信号的帧执行识别预定对象的识别处理,并且生成表示识别处理的结果的数据作为元数据。这带来了基于识别结果执行适当的图像处理的效果。

[0012] 此外,在第一方面中,元数据可以指示预定的区域,并且图像处理单元可以执行用特定颜色替换区域中的颜色的处理。这带来隐藏预定对象的效果。

[0013] 此外,在第一方面中,元数据可以指示预定区域,并且图像处理单元可以对该区域执行马赛克处理。这带来隐藏预定对象的效果。

[0014] 此外,在第一方面中,元数据可以指示预定区域,并且图像处理单元可以从布置第二数字信号的帧中提取该区域作为感兴趣区域。这带来对感兴趣区域执行预定处理的效

果。

[0015] 此外,在第一方面中,多个像素中的每个像素可包括:前级电路,生成像素信号;采样保持电路,保持像素信号;以及后级电路,从采样保持电路读取所述像素信号并且输出所读取的像素信号。这带来了为每个像素保持像素信号的效果。

[0016] 此外,在第一方面中,采样保持电路可以包括:第一电容元件和第二电容元件;以及选择电路,顺序地执行将所述第一电容元件和所述第二电容元件中的一个连接到预定的后级节点的控制,以及将所述第一电容元件和所述第二电容元件中的另一个连接到所述后级节点的控制。这带来保持复位电平和信号电平的效果。

[0017] 另外,在上述第一方面中,选择电路可以顺序地执行将所述第一电容元件和所述第二电容元件中的一个连接到预定的后级节点的控制,将第一电容元件和第二电容元件两者从后级节点断开的控制,以及将第一电容元件和第二电容元件中的另一个连接到后级节点的控制。这带来降低噪声的效果。

[0018] 此外,在第一方面中,多个像素中的每个像素可以进一步包括后级复位晶体管,当第一和第二电容元件两者均从后级节点断开时,后级复位晶体管初始化后级节点的电平。这带来降低噪声的效果。

[0019] 此外,本技术的第二方面涉及一种成像装置,包括:多个像素,每个像素设置有保持像素信号的采样保持电路;信号处理单元,通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号;元数据提取单元,从第一数字信号提取预定的元数据;图像处理单元,使用元数据对第二数字信号执行预定图像处理;以及记录单元,记录布置有经受预定图像处理的第二数字信号的帧。这带来对由成像装置捕捉的帧执行适当的图像处理的效果。

附图说明

[0020] 图1是示出根据本技术的第一实施方式的成像装置的配置实施例的框图。

[0021] 图2是示出根据本技术的第一实施方式的固态成像元件的配置实例的框图。

[0022] 图3是示出根据本技术的第一实施方式的像素的配置实例的电路图。

[0023] 图4是示出根据本技术的第一实施方式的负载金属氧化物半导体 (MOS) 电路块和列信号处理电路的配置实例的框图。

[0024] 图5是示出根据本技术的第一实施方式的设置有后级电路的两个系统的像素的配置实例的电路图。

[0025] 图6是示出根据本技术的第一实施方式的像素的另一实例的电路图。

[0026] 图7是示出在本技术的第一实施方式中减少采样保持电路中的晶体管的数量的像素的配置实例的电路图。

[0027] 图8是示出根据本技术的第一实施方式的电荷域方法中的像素的配置实例的电路图。

[0028] 图9是示出根据本技术的第一实施方式的逻辑电路的配置实例的框图。

[0029] 图10是示出根据本技术的第一实施方式的固态成像元件的操作的实例的时序图。

[0030] 图11是示出比较例中的固态成像元件的操作的实例的时序图。

[0031] 图12是示出根据本技术的第一实施方式的第一帧和识别结果的实例的示图。

- [0032] 图13是示出根据本技术的第一实施方式的第二帧和处理帧的实例的示图。
- [0033] 图14是示出根据本技术的第一实施方式的固态成像元件的操作的实例的流程图。
- [0034] 图15是示出根据本技术的第一实施方式的第二变形例的第二帧和处理帧的实例的示图。
- [0035] 图16是示出根据本技术的第一实施方式的第二变形例的第二帧和感兴趣区域的实例的图。
- [0036] 图17是示出根据本技术的第二实施方式的像素的配置实例的电路图。
- [0037] 图18是示出根据本技术的第二实施方式的全局快门操作的实例的时序图。
- [0038] 图19是示出根据本技术的第二实施方式的读取操作的实例的时序图。
- [0039] 图20是示出根据本技术的第二实施方式的读操作的另一实例的时序图。
- [0040] 图21是示出根据本技术的第二实施方式的第一变形例的像素的配置实例的电路图。
- [0041] 图22是示出根据本技术的第二实施方式的第一变形例的全局快门操作的实例的时序图。
- [0042] 图23是示出根据本技术的第二实施方式的第一变形例的读取操作的实例的时序图。
- [0043] 图24是示出根据本技术的第二实施方式的第二变形例的固态成像元件的堆叠结构的实例的示图。
- [0044] 图25是示出根据本技术的第二实施方式的第二变形例的像素的配置实例的电路图。
- [0045] 图26是示出根据本技术的第二实施方式的第三变形例的固态成像元件的堆叠结构的实例的示图。
- [0046] 图27是示出根据本技术的第三实施方式的像素的配置实例的电路图。
- [0047] 图28是示出根据本技术的第四实施方式的全局快门操作的实例的时序图。
- [0048] 图29是示出根据本技术的第四实施方式的像素的配置实例的电路图。
- [0049] 图30是示出根据本技术的第四实施方式的复位馈通的图。
- [0050] 图31是示出根据本技术的第四实施方式的由复位馈通引起的电平的变化示图。
- [0051] 图32是示出根据本技术的第四实施方式的电压控制的实例的时序图。
- [0052] 图33是示出根据本技术的第五实施方式的奇数帧的全局快门操作的实例的时序图。
- [0053] 图34是示出根据本技术的第五实施方式的奇数帧的读取操作的实例的时序图。
- [0054] 图35是示出根据本技术的第五实施方式的偶数帧的全局快门操作的实例的时序图。
- [0055] 图36是示出根据本技术的第五实施方式的偶数帧的读取操作的实例的时序图。
- [0056] 图37是示出根据本技术的第六实施方式的列信号处理电路的配置实例的电路图。
- [0057] 图38是示出根据本技术的第六实施方式的全局快门操作的实例的时序图。
- [0058] 图39是示出根据本技术的第六实施方式的读取操作的实例的时序图。
- [0059] 图40是示出根据本技术的第七实施方式的滚动快门操作的实例的时序图。
- [0060] 图41是示出根据本技术的第八实施方式的固态成像元件的配置实例的框图。

[0061] 图42是示出根据本技术的第八实施方式的伪像素、调节器以及切换单元的配置实例的电路图。

[0062] 图43是示出根据本技术的第八实施方式的伪像素和调节器的操作的实例的时序图。

[0063] 图44是示出根据本技术的第八实施方式的有效像素的配置实例的电路图。

[0064] 图45是示出根据本技术的第八实施方式的全局快门操作的实施例的时序图。

[0065] 图46是示出根据本技术的第八实施方式的读取操作的实例的时序图。

[0066] 图47是示出根据本技术的第八实施方式的效果的示图。

[0067] 图48是示出车辆控制系统的概略配置实例的框图。

[0068] 图49是示出成像部的安装位置的实例的说明图。

具体实施方式

[0069] 在下文中描述用于执行本技术的模式(在下文中称为实施方式)。将按照以下顺序给出描述。

[0070] 1.第一实施方式(保持像素信号和执行两次信号处理的实例)

[0071] 2.第二实施方式(添加后级复位晶体管、保持像素信号并执行两次信号处理的实例)

[0072] 3.第三实施方式(添加放电晶体管、保持像素信号并执行两次信号处理的实例)

[0073] 4.第四实施方式(保持像素信号并且执行两次信号处理以控制复位电源电压的实例)

[0074] 5.第五实施方式(保持像素信号并且执行两次信号处理以针对每个帧切换待保持的电平的实例)

[0075] 6.第六实施方式(保持像素信号并执行两次信号处理以抑制黑点现象的实例)

[0076] 7.第七实施方式(保持像素信号和执行两次信号处理以执行滚动快门操作的实例)

[0077] 8.第八实施方式(在读取期间断开前级源极跟随器、保持像素信号并且执行两次信号处理期间的实例)

[0078] 9.移动体的应用例

[0079] <1.第一实施方式>

[0080] [成像装置的配置实例]

[0081] 图1是示出根据本技术的第一实施方式的成像装置100的配置实例的框图。成像装置100是捕获图像数据的装置,并且包括成像透镜110、固态成像元件200、记录单元120和成像控制单元130。作为成像装置100,假设数字照相机或具有成像功能的电子装置(智能电话、个人计算机等)。

[0082] 固态成像元件200在成像控制单元130的控制下捕获图像数据(帧)。固态成像元件200经由信号线209将帧提供至记录单元120。

[0083] 成像透镜110会聚光并且将光引导至固态成像元件200。成像控制单元130控制固态成像元件200捕获帧。例如,成像控制单元130经由信号线139向固态成像元件200提供包括垂直同步信号XVS的成像控制信号。记录单元120记录帧。

[0084] 此处,垂直同步信号XVS是指示成像定时的信号,并且恒定频率(60赫兹等)的周期性信号被用作垂直同步信号XVS。

[0085] 要注意的是,虽然成像装置100记录帧,但是可将帧发送到成像装置100的外部。在这种情况下,进一步提供用于发送帧的外部接口。或者,成像装置100可进一步显示帧。在这种情况下,进一步提供显示部。

[0086] [固态成像元件的配置实例]

[0087] 图2是示出根据本技术的第一实施方式的固态成像元件200的配置实例的框图。固态成像元件200包括垂直扫描电路211、像素阵列单元220、定时控制电路212、数模转换器(DAC) 213、负载MOS电路块250、以及列信号处理电路260。在像素阵列单元220中,多个像素300以二维网格图案布置。此外,固态成像元件200中的每个电路被设置在例如单个半导体芯片中。

[0088] 在下文中,在水平方向上布置的一组像素300被称为“行”,并且在垂直于行的方向上布置的一组像素300被称为“列”。

[0089] 定时控制电路212与来自成像控制单元130的垂直同步信号XVS同步地控制垂直扫描电路211、DAC 213和列信号处理电路260中的每一个的操作定时。

[0090] DAC 213通过数模(DA)转换产生锯齿形斜坡信号。DAC 213将生成的斜坡信号提供至列信号处理电路260。

[0091] 垂直扫描电路211顺次选择并驱动行以输出模拟像素信号。像素300光电转换入射光以产生模拟像素信号。该像素300经由负载MOS电路块250将像素信号供应至列信号处理电路260。

[0092] 在负载MOS电路块250中,为每列设置供应恒定电流的MOS晶体管。

[0093] 列信号处理电路260对每列的像素信号执行诸如AD转换处理或CDS处理的信号处理。列信号处理电路260将包括处理后的信号的图像数据(帧)供应至记录单元120。

[0094] [像素的配置实例]

[0095] 图3是示出了根据本技术的第一实施方式的像素300的配置实例的电路图。像素300包括前级电路310、采样保持电路320和后级电路350。在像素阵列单元220中,为每列布线垂直信号线309。

[0096] 前级电路310包括光电转换元件311、传输晶体管312、浮动扩散(FD)复位晶体管313、FD 314、前级放大晶体管315和电流源晶体管316。

[0097] 光电转换元件311通过光电转换产生电荷。传输晶体管312根据来自垂直扫描电路211的传输信号trg将电荷从光电转换元件311传输至FD 314。

[0098] FD复位晶体管313根据来自垂直扫描电路211的FD复位信号rst从FD 314提取电荷以初始化FD 314。FD 314累积电荷,并产生与电荷量相对应的电压。前级放大晶体管315放大FD 314的电压的电平,并将放大的电压输出至前级节点319。

[0099] 此外,FD复位晶体管313和前级放大晶体管315的相应源极连接至电源电压VDD。电流源晶体管316连接到前级放大晶体管315的漏极。预定的偏置电压BIAS被供给至该电流源晶体管316的栅极。

[0100] 采样保持电路320包括电容元件321和322以及选择电路330。电容元件321和322的各自的一端共同连接到前级节点319,并且其各自的另一端连接到选择电路330。注意,电容

元件321和322是权利要求中所描述的第一和第二电容元件的实例。

[0101] 选择电路330包括选择晶体管331和选择晶体管332。选择晶体管331根据来自垂直扫描电路211的选择信号 Φ_r 断开和闭合电容元件321和后级节点340之间的路径。选择晶体管332根据来自垂直扫描电路211的选择信号 Φ_s 断开和闭合电容元件322与后级节点340之间的路径。

[0102] 后级电路350包括后级放大晶体管351和后级选择晶体管352。后级放大晶体管351放大后级节点340的电平。后级选择晶体管352根据来自垂直扫描电路211的后级选择信号selb,将通过后级放大晶体管351放大的电平的信号作为像素信号输出至垂直信号线309。

[0103] 注意,例如,n沟道金属氧化物半导体(nMOS)晶体管被用作像素300中的各种晶体管(传输晶体管312等)。

[0104] 垂直扫描电路211在曝光开始时将高电平FD复位信号rst和高电平传输信号trg供应至所有像素。因而,光电转换元件311被初始化。在下文中,该控制被称为“PD复位”。

[0105] 然后,垂直扫描电路211在脉冲周期内提供高电平FD复位信号rst,同时在曝光结束之前立即对所有像素将选择信号 Φ_r 设置为高电平。因此,FD 314被初始化,并且与此时的FD 314的电平对应的电平被保持在电容元件321中。该控制在下文中被称为“FD复位”。

[0106] 在FD复位时的FD 314的电平和与FD 314的电平对应的电平(保持在电容元件321中的电平和垂直信号线309的电平)在下文中统称为“P相”或“复位电平”。

[0107] 在曝光结束时,垂直扫描电路211在脉冲周期内提供高电平转移信号trg,同时针对所有像素将选择信号 Φ_s 设置为高电平。因此,对应于曝光量的信号电荷被传输到FD 314,并且对应于此时的FD 314的电平的电平被保持在电容元件322中。

[0108] 在信号电荷转移期间的FD 314的电平和对应于FD 314的电平(保持在电容元件322中的电平和垂直信号线309的电平)的电平在下文中统称为“D相”或“信号电平”。

[0109] 以此方式对所有像素同时开始和结束曝光的曝光控制被称为全局快门方法。通过该曝光控制,所有像素的前级电路310产生像素信号(复位电平和信号电平)。像素信号的复位电平保持在电容元件321中,信号电平保持在电容元件322中。

[0110] 在曝光结束之后,垂直扫描电路211顺次地选择一行,并且顺次输出该行的复位电平和信号电平。在输出复位电平的情况下,垂直扫描电路211在预定周期内提供高电平选择信号 Φ_r ,同时将所选行的FD复位信号rst和后级选择信号selb设置为高电平。因此,电容元件321连接至后级节点340,并且读取复位电平。

[0111] 在读取复位电平之后,垂直扫描电路211在预定周期内提供高电平选择信号 Φ_s ,同时将所选行的FD复位信号rst和后级选择信号selb保持在高电平。因而,电容元件322与后级节点340连接,读出信号电平。

[0112] 通过上述读取控制,所选行的选择电路330依次执行将电容元件321连接至后级节点340的控制和将电容元件322连接至后级节点340的控制。此外,所选行的后级电路350经由后级节点340从采样保持电路320顺序读取像素信号(复位电平和信号电平),并且将像素信号输出至垂直信号线309。

[0113] [列信号处理电路的配置实例]

[0114] 图4是示出了根据本技术的第一实施方式的负载MOS电路块250和列信号处理电路260的配置实例的框图。

[0115] 在负载MOS电路块250中,为每列布线垂直信号线309。在列的数量是I(I是整数)的情况下,则布线I条垂直信号线309。此外,提供恒定电流 i_{d2} 的负载MOS晶体管251连接到每个垂直信号线309。

[0116] 在列信号处理电路260中,布置信号处理单元261、逻辑电路400以及高速接口410。信号处理单元261包括多个ADC 262。ADC 262为每列设置。在列的数量是I的情况下,设置I个ADC 262。

[0117] ADC 262使用来自DAC 213的斜坡信号Rmp将来自对应列的模拟像素信号转换成数字信号。ADC 262向逻辑电路400提供数字信号。例如,包括比较器和计数器的单斜率ADC被设置为ADC 262。例如,ADC 262中的计数器在复位电平被AD转换时执行递减计数,并且在信号电平被AD转换时执行递增计数。因此,执行获得复位电平与信号电平之间的差值的相关双采样(CDS)处理。应注意,可在信号处理单元261中添加CDS电路,ADC 262可仅执行AD转换处理,并且CDS电路可执行CDS处理。以这种方式,信号处理单元261执行包括AD转换处理和CDS处理的信号处理。

[0118] 逻辑电路400对每列的每个数字信号执行各种类型的信号处理,而不是CDS处理。逻辑电路400将包括处理后的数字信号的帧提供给高速接口410。高速接口410将帧输出到记录单元120。

[0119] 注意,像素300的电路配置不限于图3所示的电路配置,只要可产生像素信号并对其进行采样和保持即可。

[0120] 例如,如图5中所示,可以为每个像素提供后级电路的两个系统。在这种情况下,如果选择晶体管331断开和闭合电容元件321和后级电路350-1之间的路径,并且选择晶体管332断开和闭合电容元件322和后级电路350-2之间的路径就足够了。后级电路350-1包括后级放大晶体管351-1和后级选择晶体管352-1,并且后级电路350-2包括后级放大晶体管351-2和后级选择晶体管352-2。此外,对每列布线两条垂直信号线,后级电路350-1将像素信号输出至垂直信号线309-1,后级电路350-2将像素信号输出至垂直信号线309-2。

[0121] 此外,如图6所示,选择晶体管331和332可串联连接在前级电路310和后级电路350之间。在这种情况下,电容元件322连接至选择晶体管331与332之间的连接节点,并且电容元件321连接至选择晶体管331与后级电路350之间的连接节点。例如,“Chen Xu et al., A Stacked Global-Shutter CMOS Imager with SC-Type Hybrid-GS Pixel and Self-Knee Point Calibration Single-Frame HDR and On-Chip Binarization Algorithm for Smart Vision Applications ISSCC2019”中描述了用于这个采样保持电路320的控制方法。

[0122] 此外,如图7所示,采样晶体管333和电容元件321可串联插入在前级电路310和后级电路350之间,并且电容元件322还可连接到它们的连接节点。在这种情况下,进一步提供初始化后级节点340的后级复位晶体管341。例如,“Jae-kyu Lee, et al., A 2.1e-Temporal Noise and-105dB Parasitic Light Sensitivity Backside-Illuminated 2.3 μ m-Pixel Voltage-Domain Global Shutter CMOS Image Sensor Using High-Capacity DRAM Capacitor Technology, ISSCC 2020”中描述了用于该电路的控制方法。

[0123] 上述图3、图5、图6和图7中的采样保持电路320中的每个是保持电压的电压域方法中的电路,但是保持电荷的电荷域方法中的电路也可以被使用,如图8中所图示的。

[0124] 在图8的电荷域方法中,例如,选择晶体管331-1和331-2被串联插入在前级电路310与后级电路350之间。此外,串联连接的选择晶体管332-1和332-2被并行插入至包括选择晶体管331-1和331-2的电路。电容元件321连接至选择晶体管331-1和331-2之间的连接节点,并且电容元件322连接至选择晶体管332-1和332-2之间的连接节点。

[0125] [逻辑电路的配置实例]

[0126] 图9是示出根据本技术的第一实施方式的逻辑电路400的配置实施例的框图。逻辑电路400包括列接口401、图像处理单元402、图像信号处理器 (ISP) 电路403、元数据提取单元404和工作存储器405。

[0127] 这里,上述像素300中的每一个保持与垂直同步信号XVS同步的像素信号。信号处理单元261与垂直同步信号XVS同步地对每一个像素执行两次CDS处理之后将像素信号转换成数字信号的信号处理 (AD转换处理和CDS处理)。由于每个信号处理包括用于复位电平的AD转换处理以及用于信号电平的AD转换处理和CDS处理,因此在两次信号处理中执行四次AD转换处理和两次CDS处理。

[0128] 列接口401从信号处理单元261接收数字信号并且将布置数字信号的图像数据 (帧) 提供至图像处理单元402。由于与垂直同步信号XVS同步地针对每个像素执行信号处理两次,所以针对垂直同步信号XVS的每个周期生成两个帧。这些帧是相同的数据,但是在下文中,第一帧将被称为“F1”并且第二帧将被称为“F2”,以便区分它们。

[0129] 图像处理单元402对来自列接口401的帧执行各种类型的处理,诸如缺陷像素的校正和暗校正。图像处理单元402处理第一帧F1并将帧F1提供给ISP电路403。

[0130] ISP电路403根据需要执行用于减少帧F1的数据量的处理。在元数据提取单元404的处理负荷大的情况下,通过ISP电路403减少数据量。例如,执行缩减尺寸和频调减少。此外,在来自信号处理单元261的图像是拜耳阵列图像并且元数据提取单元404的输入图像的格式是每个像素的R、G和B三种颜色的彩色图像的情况下,ISP电路403执行将拜耳阵列图像转换为彩色图像的去马赛克处理。ISP电路403将处理后的帧F1提供给元数据提取单元404。

[0131] 元数据提取单元404从帧F1提取预定的元数据。例如,元数据提取单元404对帧F1执行识别预定对象的识别处理,并且生成指示处理结果的数据作为元数据。元数据包括例如关于是否已识别识别对象的信息、关于所识别对象的类型、名称和属性的信息、指示对象的区域的信息等。该属性例如包括性别、年龄等。元数据提取单元404将所提取的元数据供应至图像处理单元402。

[0132] 工作存储器405保持在识别处理中使用的数据。例如,识别处理由神经网络执行,并且在神经网络中的层之间交换的中间数据被临时保持在工作存储器405中。此外,在神经网络中使用的权重被预先保存在工作存储器405中。

[0133] 图像处理单元402使用从第一帧F1提取的元数据对第二帧F2执行预定处理。例如,对帧F2执行用特定颜色 (黑色等) 替换由元数据指示的对象的区域的颜色处理。图像处理单元402将处理后的帧作为F2' 提供至高速接口410。

[0134] 如上所述,每个像素300设置有保持像素信号的采样保持电路。与垂直同步信号XVS同步,信号处理单元261针对保持在像素300中的每个像素信号在通过信号处理 (AD转换处理和CDS处理) 进行两次CDS处理之后执行生成数字信号的处理。排列第一数字信号的帧是F1,排列第二数字信号的帧是F2。要注意的是,第一数字信号是在权利要求中描述的第一

数字信号的实例,并且第二数字信号是在权利要求中描述的第二数字信号的实例。

[0135] 元数据提取单元404从帧F1提取元数据并且将元数据供应至图像处理单元402。图像处理单元402使用帧F1的元数据对帧F2执行预定处理。

[0136] [固态成像元件的操作实例]

[0137] 图10是示出根据本技术的第一实施方式的固态成像元件200的操作的实例的时序图。

[0138] 在从时刻T0到时刻T1的曝光期间,垂直扫描电路211曝光像素阵列单元220中的所有像素。此外,在定时T1,垂直同步信号XVS下降。

[0139] 在从定时T1至定时T2的周期内,信号处理单元261逐行顺序地读取保持的像素信号并且执行信号处理(AD转换处理和CDS处理)以生成帧F1。此外,图像处理单元402对帧F1执行诸如缺陷像素校正的图像处理,并经由ISP电路403(未示出)将处理后的帧F1提供给元数据提取单元404。

[0140] 在从定时T2至定时T3的周期期间,元数据提取单元404从帧F1提取元数据并且将元数据供应至图像处理单元402。

[0141] 在从定时T3至紧接在定时T4之前的周期内,信号处理单元261逐行顺序地读取保持的像素信号并且执行信号处理以生成帧F2。由于对与第一次相同的像素信号执行信号处理,所以帧F2变成与帧F1相同的数据。图像处理单元402使用元数据对帧F2执行预定处理,并将处理后的帧F2' 提供至高速接口410。高速接口410将帧F2' 输出到外部。此外,在时刻T4,垂直同步信号XVS下降。要注意的是,在与垂直同步信号XVS同步地捕捉多个帧的情况下,在从预定定时到时间T4的曝光周期内曝光所有像素,并且生成下一个像素信号。

[0142] 在此,假设在像素中不布置采样保持电路320的配置作为比较例。

[0143] 图11是示出比较例中的固态成像元件200的操作的实例的时序图。在从时刻T0到时刻T1的曝光期间,垂直扫描电路211曝光像素阵列单元220中的所有像素。

[0144] 在从定时T1至定时T2的周期内,信号处理单元261逐行顺序地读取像素信号并且执行信号处理(AD转换处理和CDS处理)以生成帧F1。此外,图像处理单元402对帧F1执行诸如缺陷像素校正的图像处理,并经由ISP电路403(未示出)将处理的帧F1提供给元数据提取单元404。

[0145] 在从时刻T2到时刻T3的曝光期间,垂直扫描电路211曝光像素阵列单元220中的所有像素。垂直同步信号XVS在时刻T3下降。此外,在曝光周期内,元数据提取单元404从帧F1提取元数据并且将元数据供应至图像处理单元402。

[0146] 在从定时T3起的预定周期内,信号处理单元261逐行顺序地读取像素信号并且执行信号处理以生成帧F2。通过在定时T2至定时T3的曝光,通过在定时T0至定时T1的曝光产生的像素信号被破坏。因此,在移动体成像的情况下,帧F2变成与帧F1不同的数据。

[0147] 在从定时T3起的预定周期内,图像处理单元402使用元数据对帧F2执行预定处理,并且将处理后的帧F2' 提供至高速接口410。高速接口410将帧F2' 输出到外部。

[0148] 如附图所示,在不针对每个像素设置采样保持电路320的比较例中,不保持像素信号,并且不能对相同的像素信号执行两次信号处理。因此,在使用帧F1的元数据来处理帧F2的情况下,在帧F1中识别的对象可移动并且改变其在帧2中的位置。结果,不对适当的区域执行使用元数据的处理,并且存在不能对帧F2' 执行没有位置偏差的适当的图像处理的可

能性。

[0149] 另一方面,在为每个像素设置采样保持电路320的情况下,可以对相同的像素信号执行两次信号处理,如图10中所示。因此,对象的位置在各帧F1和帧F2中是相同的。因此,图像处理单元402可以使用元数据对适当的区域执行处理,并且可以对帧F2' 执行适当的图像处理。

[0150] 图12是示出根据本技术的第一实施方式的第一帧和识别结果的实施例的示图。在附图中,a是第一帧500的实例,并且图中的b是示出识别结果的实例的简图。

[0151] 如附图的a中所示,框500包括诸如人501和建筑物502的对象。在识别处理中,假设识别目标是人。在这种情况下,如图的b中所示,人501被识别,并且指示包括对象的矩形区域510的信息被产生为元数据。在附图中,由粗虚线指示的矩形区域510对应于由元数据指示的区域。

[0152] 图13是示出根据本技术的第一实施方式的第二帧和处理后的帧的实例的示图。在附图中,a是第二帧510的实施例,而图中的b是使用元数据处理的帧520的实例。

[0153] 如附图的a中所示,通过第二信号处理生成与第一帧500相同的帧510。然后,如图的b中所示,用特定颜色(黑色等)填充由元数据指示的区域521。

[0154] 图14是示出根据本技术的第一实施方式的固态成像元件200的操作的实例的流程图。例如,在执行用于捕捉帧的预定应用的情况下,开始该操作。固态成像元件200中的垂直扫描电路211同时曝光所有像素(步骤S901)。对于每个像素,采样保持电路320在像素中采样并且保持像素信号(步骤S902)。

[0155] 信号处理单元261对每个保持的像素信号执行信号处理(AD转换处理和CDS处理)以产生第一帧(步骤S903)。图像处理单元402对帧执行图像处理(步骤S904),并且元数据提取单元404从处理的帧提取元数据(步骤S905)。

[0156] 此外,信号处理单元261对每个保持的像素信号执行信号处理以产生第二帧(步骤S906)。图像处理单元402参考元数据并确定是否已识别到目标对象(步骤S907)。在已经识别目标对象的情况下(步骤S907:是),图像处理单元402执行诸如使用元数据填充的图像处理(步骤S908)。另一方面,在目标对象没有被识别的情况下(步骤S907:否),图像处理单元402在不使用元数据的情况下执行诸如缺陷像素校正的正常图像处理(步骤S909)。在步骤S908或S909之后,固态成像元件200结束用于捕获帧的操作。

[0157] 应注意,在与垂直同步信号XVS同步地捕捉多个帧的情况下,与垂直同步信号XVS同步地重复执行步骤S901至S909的处理。

[0158] 以这种方式,根据本技术的第一实施方式,由于为每个像素保持像素信号并且使用从第一帧中提取的元数据处理与第一帧相同的第二帧,与其中不保持像素信号的比较例相比,可以执行适当的图像处理。

[0159] [第一变形例]

[0160] 在上述第一实施方式中,图像处理单元402对帧F2执行以特定颜色(诸如黑色)填充由元数据指示的区域的处理。然而,使用元数据执行的处理不限于填充黑色等的处理。根据第一实施方式的第一变形例的固态成像元件200与第一实施方式的固态成像元件200的不同之处在于对由元数据指示的区域执行马赛克处理。

[0161] 图15是示出根据本技术的第一实施方式的第一变形例的第二帧和处理帧的实例

的示图。在附图中,a是第二帧510的实例,而图中的b是使用元数据处理的帧520的实例。

[0162] 如图的b中所示,图像处理单元402对由元数据指示的区域522执行马赛克处理。

[0163] 以这种方式,根据本技术的第一实施方式的第一变形例,因为对由元数据表示的区域522执行马赛克处理,所以可以通过马赛克隐藏所识别的对象。

[0164] [第二变形例]

[0165] 在上述第一实施方式中,图像处理单元402对帧F2执行以特定颜色(诸如黑色)填充由元数据指示的区域的处理。然而,使用元数据执行的处理不限于填充黑色等的处理。根据第一实施方式的第二变形例的固态成像元件200与第一实施方式的固态成像元件200的不同之处在于提取由元数据指示的区域作为感兴趣区域(ROI)。

[0166] 图16是示出根据本技术的第一实施方式的第二变形例的第二帧和感兴趣区域的实例的图。在附图中,a是第二帧510的实例,并且图中的b是感兴趣区域530的实例。

[0167] 如附图的b中所示,图像处理单元402从帧510提取由元数据指示的区域作为感兴趣区域530。作为元数据,例如,使用可疑行为的检测结果、危险物品的拥有或有无可疑对象。然后,图像处理部402对感兴趣区域530进行缺陷像素校正等各种图像处理。

[0168] 注意,在图13、图15和图16中,整个人是识别目标,但也可以仅将面部作为识别目标。此外,诸如车辆的牌照的除人类之外的物体可被设置为识别目标。

[0169] 以这种方式,根据本技术的第一实施方式的第二变形例,由于提取由元数据表示的区域作为感兴趣区域(ROI),所以可以基于有无可疑行为的等的检测结果(元数据)设置ROI。

[0170] <2.第二实施方式>

[0171] 在上述第一实施方式中,选择电路330依次将电容元件321和322连接至后级节点340,但是通过该配置,存在不能充分抑制噪声的可能性。该第二实施方式的像素300与第一实施方式的像素300的不同之处在于当选择电路330断开电容元件321和322与后级节点340时,初始化后级节点340。

[0172] 图17是示出根据本技术的第二实施方式的像素300的配置实例的电路图。第二实施方式的像素300与第一实施方式的像素300的不同之处在于进一步设置了后级复位晶体管341。

[0173] 后级复位晶体管341根据来自垂直扫描电路211的后级复位信号rstb将后级节点340的电平初始化为预定电位Vreg。将与电源电势VDD不同的电势(例如,低于VDD的电势)设置为电势Vreg。

[0174] 在读取复位电平之后,垂直扫描电路211在脉冲周期内提供高电平后级复位信号rstb,同时将所选行的FD复位信号rst和后级选择信号selb保持在高电平。因此,初始化后级节点340的电平。此时,选择晶体管331和选择晶体管332都处于开路状态,并且电容元件321和322与后级节点340断开。

[0175] 在后级节点340的初始化之后,垂直扫描电路211在预定周期内提供高电平选择信号 Φ_s ,同时将所选行的FD复位信号rst和后级选择信号selb保持在高电平。因而,电容元件322与后级节点340连接,读出信号电平。

[0176] 通过上述读取控制,所选行的选择电路330依次执行将电容元件321连接至后级节点340的控制、将电容元件321和322从后级节点340断开的控制、以及将电容元件322连接至

后级节点340的控制。此外,当电容元件321和322从后级节点340断开时,所选行的后级复位晶体管341初始化后级节点340的电平。此外,所选行的后级电路350经由后级节点340依次从电容元件321和322读取复位电平和信号电平,并将复位电平和信号电平输出到垂直信号线309。

[0177] 图18是示出根据本技术的第二实施方式的全局快门操作的实例的时序图。垂直扫描电路211在从紧接在开始曝光之前的定时T0至脉冲周期过去之后的定时T1的周期期间将高电平FD复位信号rst和高电平传输信号trg供应至所有行(换言之,所有像素)。因而,所有像素被PD复位,并且在所有行同时开始曝光。

[0178] 在此,图中的rst_[n]和trg_[n]指示至N行中的第n行的像素的信号。N是指示行的总数的整数,并且n是从1至N的整数。

[0179] 然后,在紧接在曝光周期结束之前的定时T2,垂直扫描电路211在脉冲周期内提供高电平FD复位信号rst,同时针对所有像素将后级复位信号rstb和选择信号 Φ_r 设置为高电平。因而,所有像素被FD复位,并且复位电平被采样和保持。在此,图中的rstb_[n]和 Φ_r _[n]指示到第n行的像素的信号。

[0180] 在定时T2之后的定时T3,垂直扫描电路211将选择信号 Φ_r 返回至低电平。

[0181] 在曝光结束时的定时T4,垂直扫描电路211在脉冲周期内提供高电平转移信号trg,同时针对所有像素将后级复位信号rstb和选择信号 Φ_s 设置为高电平。因而,信号电平被采样和保持。此外,前级节点319的电平从复位电平(VDD-V_{gs})降低至信号电平(VDD-V_{gs}-V_{sig})。在此,VDD是电源电压,并且V_{sig}是通过CDS处理获得的净信号电平。V_{gs}表示前级放大晶体管315的栅极-源极电压。此外,图中的 Φ_s _[n]表示向第n行的像素的信号。

[0182] 在定时T4之后的定时T5,垂直扫描电路211将选择信号 Φ_s 返回至低电平。

[0183] 此外,垂直扫描电路211控制所有行(所有像素)的电流源晶体管316供给电流id1。这里,图中的id1_[n]表示第n行的像素的电流。电流id越大,IR下降变得越大,从而要求电流id1在数纳米安培(nA)到数十纳米安培(nA)的数量级上。另一方面,所有列的负载MOS晶体管251处于截至状态,并且电流id2不被供应至垂直信号线309。

[0184] 图19是示出根据本技术的第二实施方式的读取操作的实例的时序图。在从定时T10至定时T17的第n行的读取周期期间,垂直扫描电路211将第n行的FD复位信号rst和后级选择信号selb设置为高电平。并且,在读取期间,将所有行的后级复位信号rstb控制为低电平。在此,图中的selb_[n]表示至第n行的像素的信号。

[0185] 垂直扫描电路211在紧接定时T10之后的定时T11至定时T13的周期内将高电平选择信号 Φ_r 提供至第n行。后级节点340的电势变为复位电平V_{rst}。

[0186] DAC 213在从定时T11之后的定时T12至定时T13的周期内逐渐增加斜坡信号R_{mp}。ADC 262将斜坡信号R_{mp}与垂直信号线309的电平V_{rst}' 进行比较,并且在一段时间内对计数值进行计数,直到比较结果被反转。由此,读取P相电平(复位电平)。

[0187] 垂直扫描电路211在紧接定时T13之后的定时T14的脉冲周期内将高电平后级复位信号rstb提供至第n行。由此,在后级节点340中存在寄生电容的情况下,可以擦除保持在寄生电容中的先前信号的历史。

[0188] 垂直扫描电路211在从紧接在后级节点340初始化之后的定时T15至定时T17的周期内将高电平选择信号 Φ_s 提供至第n行。后级节点340的电位变成信号电平V_{sig}。在曝光期

间,信号电平低于复位电平,但是在读取期间,信号电平高于复位电平,因为后级节点340被用作参考。复位电平 V_{rst} 与信号电平 V_{sig} 之间的差值相当于去除了FD的复位噪声和偏移噪声的净信号电平。

[0189] DAC 213在从时刻T15之后的时刻T16至时刻T17的周期内逐渐增加斜坡信号 R_{mp} 。ADC 262将斜坡信号 R_{mp} 与垂直信号线309的电平 V_{rst}' 进行比较,并且在一段时间内对计数值进行计数,直到比较结果被反转。因此,读取D相电平(信号电平)。

[0190] 此外,垂直扫描电路211控制第n行的电流源晶体管316在从定时T10至定时T17的周期被读取以提供电流 i_{d1} 。此外,定时控制电路212控制所有列的负载MOS晶体管251以在所有行的读取周期内供应电流 i_{d2} 。

[0191] 注意,固态成像元件200在复位电平之后读取信号电平,但不限于该顺序。可选地,如图20所示,固态成像元件200可在信号电平之后读取复位电平。在这种情况下,如图中所示,垂直扫描电路211在高电平选择信号 Φ_s 之后提供高电平选择信号 Φ_r 。此外,在这种情况下,需要反转斜坡信号的斜坡的倾斜度。

[0192] 此外,第一实施方式的第一变形例和第二变形例中的每一个可应用于第二实施方式。

[0193] 以这种方式,根据本技术的第二实施方式,当选择电路330将电容元件321和322与后级节点340断开时,后级复位晶体管341初始化后级节点340。由于电容元件321和322被断开,由驱动产生的复位噪声的电平变为对应于比电容元件321和322的电容小的寄生电容的电平。通过降低该噪声,可以改善图像数据的图像质量。

[0194] [第一变形例]

[0195] 在上述第二实施方式中,前级电路310利用连接到前级节点319的前级电路310读取信号,但是该配置不能在读取期间阻挡来自前级节点319的噪声。第二实施方式的第一变形例的像素300与第二实施方式的像素300的不同之处在于晶体管插入在前级电路310与前级节点319之间。

[0196] 图21是示出根据本技术的第二实施方式的第一变形例的像素300的配置实例的电路图。第二实施方式的第一变形例的像素300与第二实施方式的像素300的不同之处在于进一步设置了前级复位晶体管323和前级选择晶体管324。此外,第二实施方式的第一变形例的前级电路310和后级电路350的电源电压表示为 V_{DD1} 。

[0197] 前级复位晶体管323利用电源电压 V_{DD2} 初始化前级节点319的电平。希望将电源电压 V_{DD2} 设定为满足以下表达式的值。

[0198] $V_{DD2} = V_{DD1} - V_{gs} \dots$ 表达式1

[0199] 在以上表达式中, V_{gs} 是前级放大晶体管315的栅极-源极电压。

[0200] 设置满足表达式1的值允许减少黑暗时前级节点319和后级节点340之间的电位变化。这使得可以改善光响应非均匀性(PRNU)。

[0201] 前级选择晶体管324根据来自垂直扫描电路211的前级选择信号 sel 断开和闭合前级电路310与前级节点319之间的路径。

[0202] 图22是示出根据本技术的第二实施方式的第一变形例的全局快门操作的实例的时序图。第二实施方式的第一变形例的时序图与第一实施方式的时序图的不同之处在于垂直扫描电路211进一步提供前级复位信号 $rsta$ 和前级选择信号 sel 。在附图中, $rsta_{[n]}$ 和

sel_[n]向第n行中的像素指示信号。

[0203] 垂直扫描电路211在从紧接在曝光结束之前的定时T2到时间T5的周期内将高电平前级选择信号sel供应至所有像素。将前级复位信号rsta控制为低电平。

[0204] 图23是示出根据本技术的第二实施方式的第一变形例的读取操作的实例的时序图。在每一行的读取期间,将前级选择信号sel控制为低电平。通过该控制,前级选择晶体管324转变为截止状态,并且前级节点319与前级电路310断开。由此,在读取期间可以阻挡来自前级节点319的噪声。

[0205] 此外,在从定时T10至定时T17的第n行的读取周期期间,垂直扫描电路211将高电平前级复位信号rsta提供至第n行。

[0206] 此外,在读取期间,垂直扫描电路211控制所有像素的电流源晶体管316停止电流id1的供应。电流id2与第二实施方式同样地被供给。这样,与第二实施方式相比,简化了电流id1的控制。

[0207] 以这种方式,根据本技术的第二实施方式的第一变形例,因为前级选择晶体管324在读取期间转变为截止状态以将前级电路310与前级节点319断开,所以可以阻断来自前级电路310的噪声。

[0208] [第二变形例]

[0209] 在上述第二实施方式中,固态成像元件200中的电路设置在单个半导体芯片中,但是在像素300小型化的情况下,该配置可能防止元件装配在半导体芯片中。第二实施方式的第二变形例的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于固态成像元件200中的电路分散地布置在两个半导体芯片中。

[0210] 图24是示出根据本技术的第二实施方式的第二变形例的固态成像元件200的堆叠结构的实例的示图。第二实施方式的第二变形例的固态成像元件200包括下部像素芯片202和堆叠在该下部像素芯片202上的上部像素芯片201。这些芯片例如通过Cu-Cu接合而电连接。注意,除了Cu-Cu接合之外,还可以使用过孔或凸块来进行连接。

[0211] 上部像素阵列单元221设置在上部像素芯片201中。下部像素阵列单元222和列信号处理电路260设置在下部像素芯片202中。对于像素阵列单元220中的每个像素,该像素的一部分设置在上部像素阵列单元221中,其余的设置在下部像素阵列单元222中。

[0212] 此外,在下部像素芯片202中,还布置垂直扫描电路211、定时控制电路212、DAC 213和负载MOS电路块250。这些电路在附图中省略。

[0213] 此外,例如,通过像素专用工艺制造上部像素芯片201,并且例如,通过互补MOS (CMOS) 工艺制造下部像素芯片202。

[0214] 图25是示出了根据本技术的第二实施方式的第二变形例的像素300的构造实例的电路图。在像素300中,前级电路310布置在上部像素芯片201中,并且其他电路和元件(诸如电容元件321和322)布置在下部像素芯片202中。注意,电流源晶体管316可进一步设置在下部像素芯片202中。如图中所示,将像素300中的元件分散地布置在堆叠在彼此顶部上的上部像素芯片201和下部像素芯片202中允许减小像素区域,从而有助于像素小型化。

[0215] 以这种方式,根据本技术的第二实施方式的第二变形例,因为像素300中的电路和元件被分散地布置在两个半导体芯片中,所以便于像素小型化。

[0216] [第三变形例]

[0217] 在上述第二实施方式的第二变形例中,像素300的一部分和外围电路(诸如,列信号处理电路260)设置在下侧的下部像素芯片202中。然而,在该配置中,由于外围电路,下部像素芯片202侧上的电路和元件的布置面积大于上部像素芯片201的布置面积,并且存在在上部像素芯片201中生成没有电路和元件的不必要空间的可能性。第二实施方式的第三变形例的固态成像元件200与第二实施方式的第二变形例的固态成像元件200的不同之处在于固态成像元件200中的电路分散地布置在三个半导体芯片中。

[0218] 图26是示出根据本技术的第二实施方式的第三变形例的固态成像元件200的堆叠结构的实例的示图。第二实施方式的第三变形例的固态成像元件200包括上部像素芯片201、下部像素芯片202和电路芯片203。这些芯片层叠,例如通过Cu-Cu接合而电连接。注意,除了Cu-Cu接合之外,还可以使用过孔或凸块来进行连接。

[0219] 上部像素阵列单元221设置在上部像素芯片201中。下部像素阵列单元222设置在下部像素芯片202中。对于像素阵列单元220中的每个像素,该像素的一部分设置在上部像素阵列单元221中,其余的设置在下部像素阵列单元222中。

[0220] 此外,在电路芯片203中,布置列信号处理电路260、垂直扫描电路211、定时控制电路212、DAC 213以及负载MOS电路块250。在附图中省略除了列信号处理电路260之外的电路。

[0221] 与双层配置相比,采用在附图中示出的三层配置允许减少不必要的空间并进一步使像素小型化。此外,可以通过电容器和开关的专用工艺来制造作为第二层的下部像素芯片202。

[0222] 以这种方式,在本技术的第二实施方式的第三变形例中,因为固态成像元件200中的电路被分散地布置在三个半导体芯片中,所以与电路被分散地布置在两个半导体芯片中的情况相比,像素可以被进一步小型化。

[0223] <3.第三实施方式>

[0224] 在上述第二实施方式中,在曝光周期中对复位电平进行采样和保持,但是该配置防止曝光周期比复位电平的采样和保持周期短。该第三实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于添加从光电转换元件放电电荷的晶体管以使曝光周期更短。

[0225] 图27是示出根据本技术的第三实施方式的像素300的配置实例的电路图。第三实施方式的像素300与第二实施方式的像素300的不同之处在于在前级电路310中进一步设置放电晶体管317。

[0226] 放电晶体管317用作根据来自垂直扫描电路211的放电信号ofg从光电转换元件311释放电荷的溢出漏极。作为放电晶体管317,例如,使用nMOS晶体管。

[0227] 在不像第二实施方式中那样设置放电晶体管317的配置中,当对于所有像素,电荷从光电转换元件311传送到FD 314时,可能发生溢光(blooming)。然后,在FD复位时,FD 314的电位和前级节点319的电位下降。相应于电位的下降,电容元件321、322的充电放电电流持续发生,电源或接地的IR下降从稳定状态开始变化而不会溢光。

[0228] 另一方面,在对所有像素的信号电平进行采样和保持时,在信号电荷的传送之后,光电转换元件311不具有电荷,使得不发生溢光,并且电源或接地的IR下降进入稳定状态而不会溢光。由于在采样和保持复位电平和信号电平时IR降的差异,出现条带噪声。

[0229] 另一方面,在设置放电晶体管317的第三实施方式中,光电转换元件311中的电荷朝向溢出漏极放电。因此,采样和保持复位电平时的IR降和信号电平变得彼此几乎相同,使得可以抑制条带噪声。

[0230] 图28是示出根据本技术的第三实施方式的全局快门操作的实例的时序图。在开始曝光之前的定时T0,垂直扫描电路211在脉冲周期将高电平FD复位信号rst提供至所有像素,同时针对所有像素将放电信号ofg设置为高电平。因而,对所有像素执行PD复位和FD复位。此外,对复位电平进行采样和保持。这里,图中的ofg_[n]表示至N行中的第n行的像素的信号。

[0231] 然后,在作为曝光开始的定时T1,针对所有像素,垂直扫描电路211将放电信号ofg返回至低电平。然后,垂直扫描电路211在从紧接曝光结束之前的定时T2至曝光结束时的定时T3的周期内将高电平传输信号trg供应至所有像素。因而,对信号电平进行采样和保持。

[0232] 在如第二实施方式中不设置放电晶体管317的配置中,传输晶体管312和FD复位晶体管313两者需要在曝光开始时(即,在PD复位时)导通。通过该控制,在PD复位时,FD 314也需要同时复位。因此,有必要在曝光周期内再次执行FD复位,并对复位电平进行采样和保持,并且不能使曝光周期比复位电平的采样和保持周期短。当对所有像素的复位电平进行采样和保持时,需要一定的等待时间直至电压或电流稳定,并且例如,需要数微秒(μs)至数十微秒(μs)的采样和保持周期。

[0233] 另一方面,在设置放电晶体管317的第三实施方式中,可分别执行PD复位和FD复位。因此,如图中所示,可以通过在PD复位的取消(曝光的开始)之前执行FD复位来对复位电平进行采样和保持。由此,可以使曝光周期比复位电平的采样保持周期短。

[0234] 应注意,第二实施方式的第一至第三变形例也可应用于第三实施方式。

[0235] 以这种方式,根据本技术的第三实施方式,因为设置了从光电转换元件311释放电荷的放电晶体管317,所以可以在开始曝光之前通过执行FD复位来对复位电平进行采样和保持。由此,可以使曝光周期比复位电平的采样保持周期短。

[0236] <4. 第四实施方式>

[0237] 在上述第二实施方式中,FD 314由电源电压VDD初始化,但存在该配置由于电容元件321和322的偏差或寄生电容而导致光响应不均匀性(PRNU)劣化的可能性。该第四实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于通过在读取期间降低FD复位晶体管313的电源来改进PRNU。

[0238] 图29是示出根据本技术的第四实施方式的像素300的配置实例的电路图。第四实施方式的像素300与第二实施方式的像素300的不同之处在于FD复位晶体管313的电源与像素300的电源电压VDD分离。

[0239] 第四实施方式的FD复位晶体管313具有连接到复位电源电压VRST的漏极。复位电源电压VRST由例如定时控制电路212控制。

[0240] 在此,将参见图30和图31考虑第二实施方式的像素300中的PRNU的劣化。在第二实施方式中,如图30所示,在紧接曝光开始之前的定时T0,FD 314的电位由于FD复位晶体管313的复位馈通而减小。将该变化表示为V_{ft}。

[0241] 在第二实施方式中,由于FD复位晶体管313的电源电压是VDD,因此在定时T0,FD 314的电位从VDD变为VDD-V_{ft}。此外,曝光期间的前级节点319的电位变为等于VDD-V_{ft}-

Vsig。

[0242] 此外,在第二实施方式中,如图31所示,FD复位晶体管313在读取期间转换到导通状态,以将FD 314固定到电源电压VDD。在读取期间,前级节点319的电位和后级节点340的电位被移高大约FD 314的变化Vft。但是,由于电容元件321、322的电容值的变化或寄生电容,偏移电压量按每个像素变化,导致PRNU劣化。

[0243] 在前级节点319以Vft过渡的情况下,后级节点340的过渡量由例如以下表达式表示。

[0244] $\{(Cs+\delta Cs)/(Cs+\delta Cs+Cp)\} * Vft \dots$ 表达式2

[0245] 在上述表达式中,Cs是在信号电平侧上的电容元件322的电容值, δCs 是Cs的变化量。 Cp 是后级节点340的寄生电容的电容值。

[0246] 可通过以下表达式近似表达式2。

[0247] $\{1 - (\delta Cs/Cs) * (Cp/Cs)\} * Vft \dots$ 表达式3

[0248] 根据表达式3,后级节点340的变化可由以下表达式表示。

[0249] $\{(\delta Cs/Cs) * (Cp/Cs)\} * Vft \dots$ 表达式4

[0250] 在 $(\delta Cs/Cs)$ 被设置为 10^{-2} 、 (Cp/Cs) 被设置为 10^{-1} 并且Vft被设置为400毫伏(mV)的情况下,根据表达式4(其是相对大的值),PRNU是 $400\mu V_{rms}$ 。

[0251] 具体地,为了减少采样和保持输入转换电容期间的kTC噪声,需要增加FD 314的电荷-电压转换效率。为了增加电荷-电压转换效率,有必要减小FD 314的电容,但FD 314的电容越小,变化Vft(其可以是几百毫伏(mV))越大。在这种情况下,根据表达式6,PRNU影响可以是不可忽略的。

[0252] 图32是示出了根据本技术的第四实施方式的电压控制的实例的时序图。

[0253] 定时控制电路212执行控制以使定时T9之后的逐行读取期间的复位电源电压VRST不同于曝光期间的复位电源电压VRST。

[0254] 例如,对于曝光周期,定时控制电路212将复位电源电压VRST设置为与电源电压VDD相同。另一方面,在读取周期期间,定时控制电路212将复位电源电压VRST降低到VDD-Vft。即,在读取周期期间,定时控制电路212将复位电源电压VRST减小约等于由复位馈通引起的变化Vft的量。通过该控制,可使FD 314的复位电平在曝光期间和读取期间相同。

[0255] 如图中所示,控制复位电源电压VRST允许减小FD 314和前级节点319的电压变化。因此,能够抑制电容元件321、322的变化、寄生电容引起的PRNU劣化。

[0256] 应注意,第二实施方式或第三实施方式的第一至第三变形例也可应用于第四实施方式。

[0257] 以这种方式,根据本技术的第四实施方式,由于定时控制电路212在读取期间通过由复位馈通引起的变化Vft减小复位电源电压VRST,所以可以使曝光期间的复位电平和读取期间的复位电平彼此相同。因此,可以抑制光响应非均匀性(PRNU)的劣化。

[0258] <5. 第五实施方式>

[0259] 在上述第二实施方式中,按每个帧依次读出复位电平和信号电平,但是,有可能由于电容元件321、322的变化或寄生电容而导致光响应非均匀性(PRNU)劣化。该第五实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于通过对每个帧在电容元件321中保持的电平和电容元件322中保持的电平之间切换来改进PRNU。

[0260] 第五实施方式的固态成像元件200与垂直同步信号同步地连续捕获多个帧。奇数帧被称为“奇数帧”，并且偶数帧被称为“偶数帧”。

[0261] 图33是示出根据第五实施方式的奇数帧的全局快门操作的实例的时序图。固态成像元件200中的前级电路310在奇数帧的曝光周期内依次将选择信号 Φ_r 和选择信号 Φ_s 设置为高电平，以使电容元件321保持复位电平，然后使电容元件322保持信号电平。

[0262] 图34是示出根据本技术的第五实施方式的奇数帧的读操作的实例的时序图。固态成像元件200中的后级电路350将选择信号 Φ_r 和选择信号 Φ_s 以该顺序设置为高电平，以在奇数帧的读取周期内以该顺序读取复位电平和信号电平。

[0263] 图35是示出根据第五实施方式的偶数帧的全局快门操作的实例的时序图。固态成像元件200中的前级电路310在偶数帧的曝光周期内依次将选择信号 Φ_s 和选择信号 Φ_r 设置为高电平，以使电容元件322保持复位电平，然后使电容元件321保持信号电平。

[0264] 图36是示出根据本技术的第五实施方式的偶数帧的读取操作的实例的时序图。固态成像元件200中的后级电路350将选择信号 Φ_s 和选择信号 Φ_r 以该顺序设置为高电平，以在偶数帧的读取周期内以该顺序读取复位电平和信号电平。

[0265] 如图33和图35所示，保持在电容元件321和322中的电平在偶数帧和奇数帧之间反转。因此，PRNU的极性也在偶数帧和奇数帧之间反转。后续级中的列信号处理电路260获得奇数帧和偶数帧的算术平均值。因此，可以消除具有相反极性的PRNU。

[0266] 该控制在捕捉运动图像或累加帧时有效。此外，不必向像素300添加元件，并且仅可以通过改变驱动系统来实现。

[0267] 应注意，第二实施方式或者第三和第四实施方式的第一至第三变形例也可应用于第五实施方式。

[0268] 这样，根据本技术的第五实施方式，由于电容元件321中保持的电平和电容元件322中保持的电平在奇数帧和偶数帧之间反转，所以PRNU的极性可以在奇数帧和偶数帧之间反转。列信号处理电路260将奇数帧和偶数帧相加，使得可以抑制PRNU劣化。

[0269] <6. 第六实施方式>

[0270] 在上述第二实施方式中，列信号处理电路260获得各列的复位电平与信号电平之间的差。然而，当非常高强度的光入射在像素上时，存在该配置遭受黑点现象的可能性，在该黑点现象中，亮度由于电荷从光电转换元件311的溢出而降低并沉入黑色。该第六实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于对于每个像素确定是否已经发生黑点现象。

[0271] 图37是示出了根据本技术的第六实施方式的列信号处理电路260的配置实例的电路图。在第六实施方式的列信号处理电路260中，设置了多个ADC 270和逻辑电路400。此外，多个CDS处理单元291和多个选择器292设置在逻辑电路400中。为每个列设置ADC 270、CDS处理单元291以及选择器292。注意，在图中省略了逻辑电路400中的其他电路（元数据提取单元404等）。

[0272] 此外，ADC 270包括比较器280和计数器271。比较器280将垂直信号线309的电平与来自DAC 213的斜坡信号Rmp进行比较，并且输出比较结果VCO。比较结果VCO被提供给计数器271和定时控制电路212。比较器280包括选择器281、电容元件282和283、自动调零开关284和286以及比较器元件285。

[0273] 选择器281根据输入侧选择信号selin,将对应列的垂直信号线309或预定参考电压VREF的节点经由电容元件282连接至比较器元件285的非反相输入端(+)。输入侧选择信号selin从定时控制电路212提供。要注意的是,选择器281是在权利要求中描述的输入侧选择器的一个实例。

[0274] 比较器元件285比较非反相输入端(+)的电平与反相输入端(-)的电平,并且将比较结果VC0输出到计数器271。斜坡信号Rmp经由电容元件283输入到反相输入端子(-)。

[0275] 自动调零开关284根据来自定时控制电路212的自动调零信号Az,使比较结果VC0的非反相输入端(+)和输出端短路。自动调零开关286根据自动调零信号Az使比较结果VC0的反相输入端(-)和输出端短路。

[0276] 计数器271对直至比较结果VC0被反转的周期内的计数值进行计数,并且将指示计数值的数字信号CNT_out输出给CDS处理单元291。

[0277] CDS处理单元291对数字信号CNT_out执行CDS处理。CDS处理单元291计算对应于复位电平的数字信号CNT_out与对应于信号电平的数字信号CNT_out之间的差值,并且将该差值作为CDS_out输出至选择器292。

[0278] 选择器292根据从定时控制电路212取出的输出侧选择信号,将经过CDS处理的数字信号CDS_out或全码数字信号FULL输出为对应的列的像素数据。要注意的是,选择器292是在权利要求中描述的输出侧选择器的一个实例。

[0279] 图38是示出根据本技术的第六实施方式的全局快门操作的实例的时序图。第六实施方式中的在全局快门时控制晶体管的方法与第二实施方式中的方法类似。

[0280] 这里,假设非常高强度的光入射在像素300上。在这种情况下,光电转换元件311充满电荷,并且电荷从光电转换元件311溢出到FD 314,从而导致经受FD复位的FD 314的电位的降低。图中的长短虚线表示当引起相对小量的电荷溢出的弱阳光入射时FD 314的电位的变化。图中的虚线表示当引起相对大量的电荷溢出的强阳光入射时FD 314的电位的变化。

[0281] 当弱阳光入射时,复位电平在FD复位完成的定时T3处下降,但此时电平没有完全下降。

[0282] 另一方面,当强太阳光入射时,复位电平在时刻T3完全下降。在这种情况下,信号电平变成与复位电平相同,并且信号电平与复位电平之间的电位差变成“0”,使得经受CDS处理的数字信号变成与暗状态下的数字信号相同,并且沉入黑色。以这种方式,即使非常高强度的光(诸如太阳光)入射,像素也变成黑色的现象被称为黑点现象或溢光。

[0283] 此外,当发生黑点现象的像素的FD 314的电平过低时,不能确保前级电路310的操作点,并且电流源晶体管316的电流id1相应地变化。由于每个像素的电流源晶体管316连接到公共电源或接地,当某个像素遭受电流变化时,该像素中的IR压降的变化影响其它像素的采样电平。发生黑点现象的像素成为侵扰者,并且采样电平由于像素而波动的像素成为受害者。结果,出现条带噪声。

[0284] 注意,在如第三实施方式中那样设置放电晶体管317的情况下,在遭受黑点(溢光)的像素中,溢出电荷朝向放电晶体管317放电,使得不太可能发生黑点现象。然而,即使提供放电晶体管317,一些电荷也可能流到FD 314,并且黑点现象可能难以完全消除。此外,还存在如下缺点:由于添加了放电晶体管317,所以每个像素的有效面积/电荷量的比率减小。因此,希望在不使用放电晶体管317的情况下抑制黑点现象。

[0285] 作为在不使用放电晶体管317的情况下抑制黑点现象的方法,有两种可能的方法。第一种是对FD 314的剪辑电平的调整。第二种是判断在读取期间是否发生黑点现象,并且当发生黑点现象时,用全代码替换输出的方法。

[0286] 关于第一方法,图中的FD复位信号rst(换言之,FD复位晶体管313的栅极)的高电平对应于电源电压VDD,并且低电平对应于FD 314的限幅电平。在第一实施方式中,高电平和低电平之间的差(即,振幅)被设置为与动态范围对应的值。相比之下,在第六实施方式中,该值被调整为进一步向该值添加余量的值。这里,对应于动态范围的值相当于电源电压VDD和当数字信号变为全码时FD 314的电位之间的差。

[0287] 降低FD复位晶体管313截止时的栅极电压(FD复位信号rst的低电平)使得可以防止FD 314由于溢光过度降低并且防止前级放大晶体管315的操作点丢失。

[0288] 要注意的是,动态范围以取决于ADC的模拟增益的方式变化。当模拟增益低时,需要大的动态范围;相反,当模拟增益高时,需要小的动态范围。因此,根据模拟增益可改变当FD复位晶体管313截止时的栅极电压。

[0289] 图39是示出根据本技术的第六实施方式的读取操作的实例的时序图。当选择信号 Φ_r 在紧接着开始读取的定时T10之后的定时T11变为高电平时,在太阳光入射的像素中垂直信号线309的电位变化。图中的长短虚线表示当微弱的太阳光入射时垂直信号线309的电位的变化。图中的虚线表示当强太阳光入射时垂直信号线309的电位的变化。

[0290] 在从定时T10至定时T12的自动调零周期中,定时控制电路212提供例如“0”的输入侧选择信号selin以将比较器元件285连接至垂直信号线309。在该自动归零期间内,定时控制电路212使用自动调零信号Az进行自动调零。

[0291] 关于第二方法,例如,定时控制电路212在从定时T12至定时T13的判定周期内提供输入侧选择信号selin“1”。输入侧选择信号selin将比较器元件285从垂直信号线309断开,并且将比较器元件285连接到参考电压VREF的节点。基准电压VREF被设置为未发生溢光时的垂直信号线309的电平的期望值。例如,当后级放大晶体管351的栅极-源极电压被表示为Vgs2时,Vrst对应于Vreg-Vgs2。此外,DAC 213在判定周期内将斜坡信号Rmp的电平从Vrmp_az降低到Vrmp_sun。

[0292] 此外,在判定周期内未发生溢光的情况下,垂直信号线309的复位电平Vrst与基准电压VREF几乎相同,并且与比较器元件285的反相输入端子(+)的电位为自动零时不大不同。另一方面,由于非反相输入端(-)从Vrmp_az降低到Vrmp_sun,所以比较结果VC0变为高电平。

[0293] 相反,在发生溢光的情况下,复位电平Vrst变得充分高于基准电压VREF,并且当以下表达式成立时,比较结果VC0变成低电平。

[0294] $Vrst - VREF > Vrmp_az - Vrmp_sun$...表达式5

[0295] 即,定时控制电路212可以基于比较结果VC0在判定周期内是否变为低电平来判定是否已发生溢光。

[0296] 注意,需要确保针对太阳判定(表达式5的右侧)的一些大余量,以防止由于后级放大晶体管351的阈值电压的变化、面内Vreg的IR压降差等引起的错误判定。

[0297] 在经过判定周期之后的定时T13之后,定时控制电路212将比较器元件285连接到垂直信号线309。此外,在从定时T13到定时T14的P相稳定周期过去之后,在从定时T14到定

时T15的周期内读取P阶段。在从定时T15至定时T19的D相稳定周期过去之后,在从定时T19至定时T20的周期内读取D相。

[0298] 在判定周期内判定为未发生溢光的情况下,定时控制电路212根据输出侧选择信号selout控制选择器292原样输出进行了CDS处理的数字信号CDS_out。

[0299] 另一方面,在判定周期中判定为产生溢光的情况下,定时控制电路212根据输出侧选择信号selout控制选择器292,输出全代码FULL而不是CDS处理后的数字信号CDS_out。因此,能够抑制黑点现象。

[0300] 应注意,第二实施方式或者第三至第五实施方式的第一至第三变形例也可应用于第六实施方式。

[0301] 以这种方式,根据本技术的第六实施方式,由于定时控制电路212基于比较结果VC0判定是否已经发生黑点现象,并且当已经发生黑点现象时输出全码,故可以抑制黑点现象。

[0302] <7. 第七实施方式>

[0303] 在上述第二实施方式中,垂直扫描电路211执行控制以同时曝光所有行(所有像素)(即,全局快门操作)。然而,在不需要曝光的同时但是需要低噪声的情况下,诸如在测试或分析期间,期望执行滚动快门操作。该第七实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于在测试等期间执行滚动快门操作。

[0304] 图40是示出根据本技术的第七实施方式的滚动快门操作的实施例的时序图。垂直扫描电路211执行控制以顺次选择多个行并且开始曝光。该图示出第n行的曝光控制。

[0305] 在从定时T0至定时T2的周期期间,垂直扫描电路211将高电平后级选择信号selb、高电平选择信号 Φ_r 、以及高电平选择信号 Φ_s 供应至第n行。此外,在作为曝光开始的定时T0,垂直扫描电路211在脉冲周期内将高电平FD复位信号rst和高电平后级复位信号rstb提供至第n行。在曝光结束时的定时T1,垂直扫描电路211将传输信号trg供应至第n行。图中的滚动快门操作允许固态成像元件200产生低噪声图像数据。注意,假定在附图中的滚动快门操作中不执行第一实施方式中描述的两级AD转换和元数据提取。

[0306] 注意,在正常成像期间,第七实施方式的固态成像元件200以类似于第二实施方式的方式执行全局快门操作。

[0307] 此外,第二实施方式或第三至第六实施方式的第一至第三变形例也可以应用于第七实施方式。

[0308] 以这种方式,根据本技术的第七实施方式,由于垂直扫描电路211执行控制以顺次选择多个行并开始曝光(即,滚动快门操作),因此可以生成低噪声图像数据。

[0309] <8. 第八实施方式>

[0310] 在上述第二实施方式中,前级源极跟随器(前级放大晶体管315和电流源晶体管316)的源极连接至电源电压VDD,并且在源极跟随器处于导通状态的情况下执行逐行读取。然而,存在这样的可能性:该驱动方法在逐行读取期间引起前级源极跟随器的电路噪声传播至后续级,并且随机噪声相应地增加。该第八实施方式的固态成像元件200与第一实施方式的固态成像元件200的不同之处在于前级源极跟随器在读取期间进入截止状态以减小噪声。

[0311] 图41是示出根据本技术的第八实施方式的固态成像元件200的配置实例的框图。

第八实施方式的固态成像元件200与第二实施方式的固态成像元件200的不同之处在于进一步提供调节器420和切换单元440。此外,在第八实施方式的像素阵列单元220中,布置多个有效像素301和预定数量的伪像素430。伪像素430布置在布置有效像素301的区域周围。

[0312] 此外,电源电压VDD供应至每个伪像素430,并且电源电压VDD和源极电压Vs供应至每个有效像素301。在图中省略了信号线,电源电压VDD通过该信号线提供给有效像素301。此外,电源电压VDD从位于固态成像元件200的外部的焊盘415供给。

[0313] 调节器420基于来自伪像素430的输入电位Vi生成恒定的生成电压 V_{gen} ,并且将生成电压 V_{gen} 提供给切换单元440。切换单元440选择来自焊盘415的电源电压VDD或者来自调节器420的生成电压 V_{gen} ,并将所选择的电压作为源极电压Vs提供至有效像素301的列中的每一列。

[0314] 图42是示出根据本技术的第八实施方式的伪像素430、调节器420、以及切换单元440的配置实施例的电路图。在附图中,a表示伪像素430和调节器420的电路图,并且图中的b表示切换单元440的电路图。

[0315] 如附图的a所示,伪像素430包括复位晶体管431、FD 432、放大晶体管433和电流源晶体管434。复位晶体管431根据来自垂直扫描电路211的复位信号RST初始化FD 432。FD 432累积电荷,并产生与电荷量相对应的电压。放大晶体管433放大FD 432的电压的电平,并且将放大的电压作为输入电压Vi提供至调节器420。

[0316] 此外,复位晶体管431和放大晶体管433的相应源极连接至电源电压VDD。电流源晶体管434连接到放大晶体管433的漏极。电流源晶体管434在垂直扫描电路211的控制下提供电流id1。

[0317] 调节器420包括低通滤波器421、缓冲放大器422和电容元件423。低通滤波器421将输入电压Vi的信号中预定频率以下的低频带中的分量作为输出电压Vj通过。

[0318] 输出电压Vj被输入到缓冲放大器422的非反相输入端(+)。缓冲放大器422的反相输入端(-)连接至缓冲放大器422的输出端。电容元件423保持缓冲放大器422的输出端的电压为 V_{gen} 。该 V_{gen} 被提供给切换单元440。

[0319] 如附图的b中所示,切换单元440包括反相器441和多个切换电路442。切换电路442各自针对有效像素301的列中的对应一列而设置。

[0320] 反相器441将从定时控制电路212发送的切换信号SW反相。反相器441向每个切换电路442提供反相信号。

[0321] 切换电路442选择电源电压VDD或所生成的电压 V_{gen} ,并将所选择的电压作为源极电压Vs提供至像素阵列单元220中的对应列。切换电路442包括开关443和444。开关443根据开关信号SW来通断电源电压VDD的节点与相应列之间的路径。开关444根据开关信号SW的反相信号,通断生成电压 V_{gen} 的节点与相应列之间的路径。

[0322] 图43是示出根据本技术的第八实施方式的伪像素430和调节器420如何操作的实例的时序图。在紧接在读取特定行之前的定时T10,垂直扫描电路211将高电平复位信号RST(此处,电源电压VDD)供应至每个伪像素430。伪像素430中的FD 432的电位Vfd被初始化为电源电压VDD。然后,当复位信号RST变为低电平时,复位馈通件引起到VDD-Vft的改变。

[0323] 此外,输入电压Vi在复位之后降低到VDD-Vgs-Vsig。通过穿过低通滤波器421,Vj和 V_{gen} 变成近似恒定的电压。

[0324] 在紧接读取下一行之前的定时T20之后,对每一行执行类似的控制,并且提供恒定的生成电压 V_{gen} 。

[0325] 图44是示出根据本技术的第八实施方式的有效像素301的配置实例的电路图。除了将来自切换单元440的源极电压 V_s 供应至前级放大晶体管315的源极之外,有效像素301在电路构造上与第二实施方式的像素300相似。

[0326] 图45是示出根据本技术的第八实施方式的全局快门操作的实例的时序图。在第八实施方式中,当同时曝光所有像素时,切换单元440选择电源电压VDD并提供电源电压VDD作为源极电压 V_s 。此外,前级节点的电压在定时T4从 $VDD - V_{gs} - V_{th}$ 降低至 $VDD - V_{gs} - V_{sig}$ 。在此, V_{th} 表示传输晶体管312的阈值电压。

[0327] 图46是示出根据本技术的第八实施方式的读取操作的实施例的时序图。在第八实施方式中,在读取期间,切换单元440选择生成的电压 V_{gen} ,并提供生成的电压 V_{gen} ,作为源极电压 V_s 。生成电压 V_{gen} ,被调整为 $VDD - V_{gs} - V_{ft}$ 。此外,在第八实施方式中,垂直扫描电路211控制所有行(所有像素)的电流源晶体管316以停止电流 i_{d1} 的供应。

[0328] 图47是用于描述根据本技术的第八实施方式的效果的示图。在第一实施方式中,待读取的像素300的源极跟随器(前级放大晶体管315和电流源晶体管316)在逐行读取期间导通。然而,存在该驱动方法使得前级源极跟随器的电路噪声传播至后续级(电容元件,以及后级源极跟随器和ADC),并且读取噪声相应地增加的可能性。

[0329] 例如,在第二实施方式中,如图所示,在全局快门操作期间在像素中产生的kTC噪声是450(μV_{rms})。此外,在逐行读取期间在前级源极跟随器(前级放大晶体管315和电流源晶体管316)中产生的噪声是380(μV_{rms})。在后级源极跟随器和后续级中生成的噪声是160(μV_{rms})。因此,总噪声是610(μV_{rms})。这样,在第二实施方式中,前级源极跟随器的噪声在总噪声中的比例变得相对较大。

[0330] 为了减少第八实施方式中的前级源极跟随器的噪声,如上所述,可以调整的电压(V_s)被供应至前级源极跟随器的源极。在全局快门(曝光)操作期间,切换单元440选择电源电压VDD并提供所选择的电源电压作为源极电压 V_s 。然后,在曝光结束之后,切换单元440将源极电压 V_s 切换到 $VDD - V_{gs} - V_{ft}$ 。此外,定时控制电路212在全局快门(曝光)操作期间导通前级电流源晶体管316,并且在曝光结束之后截止前级电流源晶体管316。

[0331] 如图45和图46中所示的,上述控制使得前级节点在全局快门操作期间的电位和在逐行读取期间的电位彼此相同并且因此允许PRNU的改进。此外,由于前级源极跟随器在逐行读取期间处于截止状态,源极跟随器的电路噪声不会发生并且变为零(μV_{rms}),如图47中所示。注意,在前级源极跟随器中,前级放大晶体管315处于导通状态。

[0332] 以这种方式,根据本技术的第八实施方式,由于前级源极跟随器在读取期间进入截止状态,能够降低在源极跟随器中生成的噪声。

[0333] <9. 移动体的应用例>

[0334] 根据本公开的技术(本技术)可应用于各种产品。例如,根据本公开的技术还可被实现为安装在任何类型的移动主体(诸如汽车、电动车辆、混合电动车辆、摩托车、自行车、个人移动性、飞机、无人机、船舶和机器人)上的设备。

[0335] 图48是示出车辆控制系统的示意性配置实例的框图,车辆控制系统是可应用根据本公开的技术的移动体控制系统的实例。

[0336] 车辆控制系统12000包括经由通信网络12001彼此连接的多个电子控制单元。在图48所示的例子中,车辆控制系统12000包括驱动系统控制单元12010、车身系统控制单元12020、车外信息检测单元12030、车内信息检测单元12040以及集成控制单元12050。此外,作为集成控制单元12050的功能配置,示出了微型计算机12051、声音/图像输出部12052和车载网络接口(I/F)12053。

[0337] 驱动系统控制单元12010根据各种程序控制与车辆的驱动系统相关的装置的操作。例如,驱动系统控制单元12010用作用于产生车辆的驱动力的驱动力产生装置(诸如内燃机、驱动电机等)、用于将驱动力传递到车轮的驱动力传递机构、用于调节车辆的转向角的转向机构、用于产生车辆的制动力的制动装置等的控制装置。

[0338] 车身系统控制单元12020根据各种程序来控制设置在车身上的各种装置的操作。例如,车身系统控制单元12020用作用于无钥匙进入系统、智能钥匙系统、电动车窗装置或诸如前照灯、后备灯、制动灯、转向信号、雾灯等的各种灯的控制装置。在这种情况下,从作为钥匙的替代物的移动装置发送的无线电波或各种开关的信号可以被输入到主体系统控制单元12020。车身系统控制单元12020接收这些输入的无线电波或信号,并且控制车辆的门锁装置、电动车窗装置、灯等。

[0339] 车外信息检测单元12030检测包含车辆控制系统12000的车辆的外部信息。例如,车外信息检测单元12030连接成像部12031。车外信息检测单元12030使成像部12031拍摄车外的图像,并接收该拍摄图像。另外,车外信息检测单元12030也可以基于接收到的图像,进行检测人、车辆、障碍物、标志、路面上的文字等对象物的处理、或者检测其距离的处理等。

[0340] 成像部12031是接收光并且输出与接收到的光的光量对应的电信号的光学传感器。成像部12031可以输出电信号作为图像,或者可以输出电信号作为关于测量距离的信息。此外,成像部12031接收的光可以是可见光,或者可以是诸如红外线等不可见光。

[0341] 车内信息检测单元12040检测关于车辆内部的信息。车内信息检测单元12040例如与检测驾驶员的状态的驾驶员状态检测部12041连接。驾驶员状态检测部12041例如包括拍摄驾驶员的照相机。基于从驾驶员状态检测部12041输入的检测信息,车内信息检测单元12040可以计算驾驶员的疲劳度或驾驶员的集中度,或者可以确定驾驶员是否打瞌睡。

[0342] 微型计算机12051可以基于由车外信息检测单元12030或车内信息检测单元12040获得的关于车辆内部或外部的信息来计算驱动力生成装置、转向机构或制动装置的控制目标值,并且向驱动系统控制单元12010输出控制命令。例如,微型计算机12051可以执行旨在实现高级驾驶员辅助系统(ADAS)的功能的协作控制,该功能包括用于车辆的防碰撞或减震、基于跟随距离的跟随驾驶、维持驾驶的车辆速度、车辆碰撞的警告、车辆与车道的偏离的警告等。

[0343] 另外,微型计算机12051通过基于由车外信息检测单元12030或车内信息检测单元12040获得的关于车外或车内信息的信息来控制驱动力产生装置、转向机构、制动装置等,可以执行用于自动驾驶的协作控制,这使得车辆不依赖于驾驶员的操作等而自动行驶。

[0344] 另外,微型计算机12051根据由车外信息检测单元12030取得的车外信息,能够向车身系统控制单元12020输出控制指令。例如,微型计算机12051可以通过根据由外部车辆信息检测单元12030检测的前方车辆或对面车辆的位置,控制前照灯以从远光改变到近光,来执行旨在防止眩光的协作控制。

[0345] 声音/图像输出部12052将声音和图像中的至少一个的输出信号发送到输出装置,该输出装置能够视觉地或听觉地将信息通知给车辆的乘员或车辆外部。在图48的实例中,音频扬声器12061、显示部12062和仪表板12063被示为输出设备。例如,显示部12062可包括板上显示器和平视显示器中的至少一者。

[0346] 图49是图示成像部12031的安装位置的实施例的图。

[0347] 在图49中,成像部12031包括成像部12101、12102、12103、12104和12105。

[0348] 成像部12101、12102、12103、12104和12105例如设置在车辆12100的前鼻、侧视镜、后保险杠和后门上的位置以及车辆内部挡风玻璃的上部上的位置。设置在前鼻部的成像部12101和设置在车辆内部内的挡风玻璃的上部的成像部12105主要获得车辆12100的前方的图像。设置到侧视镜的成像部12102和12103主要获得车辆12100的侧面的图像。设置到后保险杠或后门的成像部12104主要获得车辆12100的后部的图像。设置在车辆内部内的挡风玻璃的上部的成像部12105主要用于检测前方车辆、行人、障碍物、信号、交通标志、车道等。

[0349] 需注意,图49示出成像部12101至12104的成像范围的实例。成像范围12111表示设置到前鼻的成像部12101的成像范围。成像范围12112和12113分别表示设置到侧视镜的成像部12102和12103的成像范围。成像范围12114表示设置到后保险杠或后门的成像部12104的成像范围。例如,通过叠加由成像部12101至12104成像的图像数据来获得从上方观看的车辆12100的鸟瞰图像。

[0350] 成像部12101至12104中的至少一个可具有获得距离信息的功能。例如,成像部12101至12104中的至少一个可以是由多个成像元件构成的立体相机,或者可以是具有用于相位差检测的像素的成像元件。

[0351] 例如,微型计算机12051可以基于从成像部12101至12104获得的距离信息确定在成像范围12111至12114内到每个三维物体的距离以及该距离的时间变化(相对于车辆12100的相对速度),由此,将存在于车辆12100的行驶路径上、以与车辆12100大致相同的方向以规定的速度(例如,等于或大于0km/小时)行驶的最近三维物体提取为先行车辆。另外,微型计算机12051可以预先设定跟随距离以保持在前行车辆的前方,并且执行自动制动控制(包括跟随停止控制)、自动加速控制(包括跟随起动控制)等。由此,能够进行不依赖于驾驶员的操作等而使车辆自动行驶的自动驾驶用的协调控制。

[0352] 例如,微型计算机12051可以基于从成像部12101至12104获得的距离信息将与三维物体有关的三维物体数据分类为二轮车、标准车辆、大型车辆、行人、电线杆和其他三维物体的三维物体数据,提取分类的三维物体数据,并且将所提取的三维物体数据用于自动躲避障碍物。例如,微型计算机12051将车辆12100周围的障碍物识别为车辆12100的驾驶员可以视觉识别的障碍物和车辆12100的驾驶员难以视觉识别的障碍物。然后,微型计算机12051判定指示与每个障碍物碰撞的风险的碰撞风险。在碰撞风险等于或高于设定值并且因此存在碰撞可能性的情况下,微型计算机12051经由音频扬声器12061或显示部12062向驾驶员输出警告,并且经由驾驶系统控制单元12010执行强制减速或躲避转向。微型计算机12051可由此辅助驾驶以避免碰撞。

[0353] 成像部12101至12104中的至少一个可以是检测红外线的红外相机。微型计算机12051例如可以通过确定在成像部12101至12104的拍摄图像中是否存在行人来识别行人。行人的这种识别例如通过提取作为红外照相机的成像部12101至12104的成像图像中的特

征点的过程以及通过对表示对象的轮廓的一系列特征点执行图案匹配处理来确定是否是行人的过程来执行。当微型计算机12051判定在成像部12101到12104的成像图像中存在行人并因此识别出行人时,声音/图像输出部12052控制显示部12062,使得用于强调的正方形轮廓线被显示为叠加在识别出的行人上。声音/图像输出部12052还可控制显示部12062,使得在期望位置处显示表示行人的图标等。

[0354] 上面已经描述了可以应用根据本公开的技术的车辆控制系统的实施例。根据本公开的技术可应用于上述配置之中的成像部12031。具体地,例如,图1中的成像装置100可应用于成像部12031。通过将根据本公开内容的技术应用于成像部12031,可以获得更容易观看的捕捉图像,从而可以减少驾驶员疲劳。

[0355] 应注意,上述实施方式是用于体现本技术的实施例,并且实施方式中的事项和权利要求中用于指定本发明的事项具有对应关系。类似地,在权利要求中指定本发明的事项与本技术的实施方式中具有相同名称的事项之间存在对应关系。然而,本技术不限于实施方式,并且在不背离其主旨的情况下,可以通过对实施方式应用各种变形来体现。

[0356] 应注意,在本说明书中描述的效果仅是实例并且不是限制性的,并且还可以存在其他效果。

[0357] 应注意,本技术还可具有以下配置。

[0358] (1) 一种固态成像元件,包括:

[0359] 多个像素,每个像素设置有保持像素信号的采样保持电路;

[0360] 信号处理单元,通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号;

[0361] 元数据提取单元,从第一数字信号提取预定的元数据;以及

[0362] 图像处理单元,使用元数据对第二数字信号执行预定图像处理。

[0363] (2) 根据(1)的固态成像元件,其中,

[0364] 元数据提取单元对布置第一数字信号的帧执行识别预定对象的识别处理,并且生成表示识别处理的结果的数据作为元数据。

[0365] (3) 根据(1)或(2)的固态成像元件,其中,

[0366] 元数据指示预定的区域,并且

[0367] 图像处理单元执行将区域中的颜色替换为特定颜色的处理。

[0368] (4) 根据(1)或(2)的固态成像元件,其中,

[0369] 元数据指示预定的区域,并且

[0370] 图像处理单元对区域执行马赛克处理。

[0371] (5) 根据(1)或(2)的固态成像元件,其中,

[0372] 元数据指示预定的区域,并且

[0373] 图像处理单元从布置第二数字信号的帧中提取区域作为感兴趣区域。

[0374] (6) 根据(1)至(5)中任一项的固态成像元件,其中,多个像素中的每个像素包括:

[0375] 前级电路,生成像素信号;

[0376] 采样保持电路,保持像素信号;以及

[0377] 后级电路,从采样保持电路读取像素信号并且输出所读取的像素信号。

[0378] (7) 根据(6)的固态成像元件,其中,采样保持电路包括:

- [0379] 第一电容元件和第二电容元件;以及
- [0380] 选择电路,顺次执行将第一电容元件和第二电容元件中的一个连接到预定的后级节点的控制,以及将第一电容元件和第二电容元件中的另一个连接到后级节点的控制。
- [0381] (8) 根据(7)的固态成像元件,其中,
- [0382] 选择电路顺序地执行将第一电容元件和第二电容元件中的一个连接到预定的后级节点的控制,将第一电容元件和第二电容元件两者从后级节点断开的控制,以及将第一电容元件和第二电容元件中的另一个连接到后级节点的控制。
- [0383] (9) 根据(8)的固态成像元件,其中,
- [0384] 多个像素中的每个像素进一步包括后级复位晶体管,当第一电容元件和第二电容元件两者均从后级节点断开时,后级复位晶体管初始化后级节点的电平。
- [0385] (10) 一种成像装置,包括:
- [0386] 多个像素,每个像素设置有保持像素信号的采样保持电路;
- [0387] 信号处理单元,通过对每个保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号;
- [0388] 元数据提取单元,从第一数字信号提取预定的元数据;
- [0389] 图像处理单元,使用元数据对第二数字信号执行预定图像处理;以及
- [0390] 记录单元,记录布置有经受预定图像处理的第二数字信号的帧。
- [0391] (11) 一种用于控制固态成像元件的方法,方法包括:
- [0392] 信号处理过程,在信号处理过程中,模数转换单元通过对多个像素的每个像素中保持的像素信号执行信号处理来生成第一数字信号,并且通过对每个保持的像素信号执行信号处理来生成第二数字信号,每个像素设置有保持像素信号的采样保持电路;
- [0393] 元数据提取过程,在元数据提取过程中,元数据提取单元从第一数字信号提取预定的元数据;以及
- [0394] 图像信号处理过程,在图像信号处理过程中图像处理单元使用元数据对第二数字信号执行预定图像处理。
- [0395] 符号说明
- [0396] 100成像装置110成像透镜120记录单元130成像控制单元
- [0397] 200固态成像元件201上部像素芯片202下部像素芯片
- [0398] 203电路芯片211垂直扫描电路212定时控制电路
- [0399] 213DAC 220像素阵列单元221上部像素阵列单元
- [0400] 222下部像素阵列单元250负载MOS电路块
- [0401] 251负载MOS晶体管260列信号处理电路261信号处理单元
- [0402] 262,270ADC 271计数器280比较器281,292选择器
- [0403] 282,283,321,322电容元件284,286自动调零开关
- [0404] 285比较器元件291CDS处理单元300像素
- [0405] 301有效像素310前级电路311光电转换元件
- [0406] 312传输晶体管313FD复位晶体管314FD
- [0407] 315前级放大晶体管316电流源晶体管317放电晶体管
- [0408] 320采样保持电路323前级复位晶体管324前级选择晶体管

- [0409] 330选择电路331,331-1,331-2,332,332-1,332-2选择晶体管
- [0410] 333采样晶体管341后级复位晶体管
- [0411] 350,350-1,350-2后级电路351,351-1,351-2后级放大晶体管
- [0412] 352,352-1,352-2后级选择晶体管400逻辑电路
- [0413] 401列接口402图像处理单元403ISP电路
- [0414] 404元数据提取单元405工作存储器410高速接口
- [0415] 420调节器421低通滤波器422缓冲放大器423电容元件
- [0416] 430伪像素431复位晶体管432FD 433放大晶体管
- [0417] 434电流源晶体管440切换单元441反相器442切换电路
- [0418] 443,444开关12031成像部。

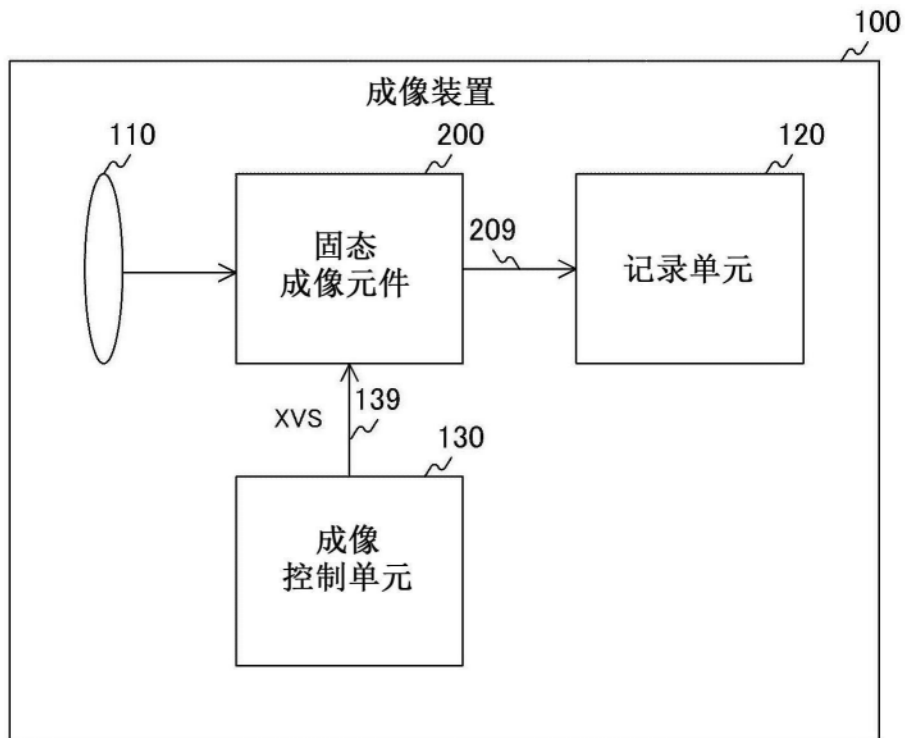


图1

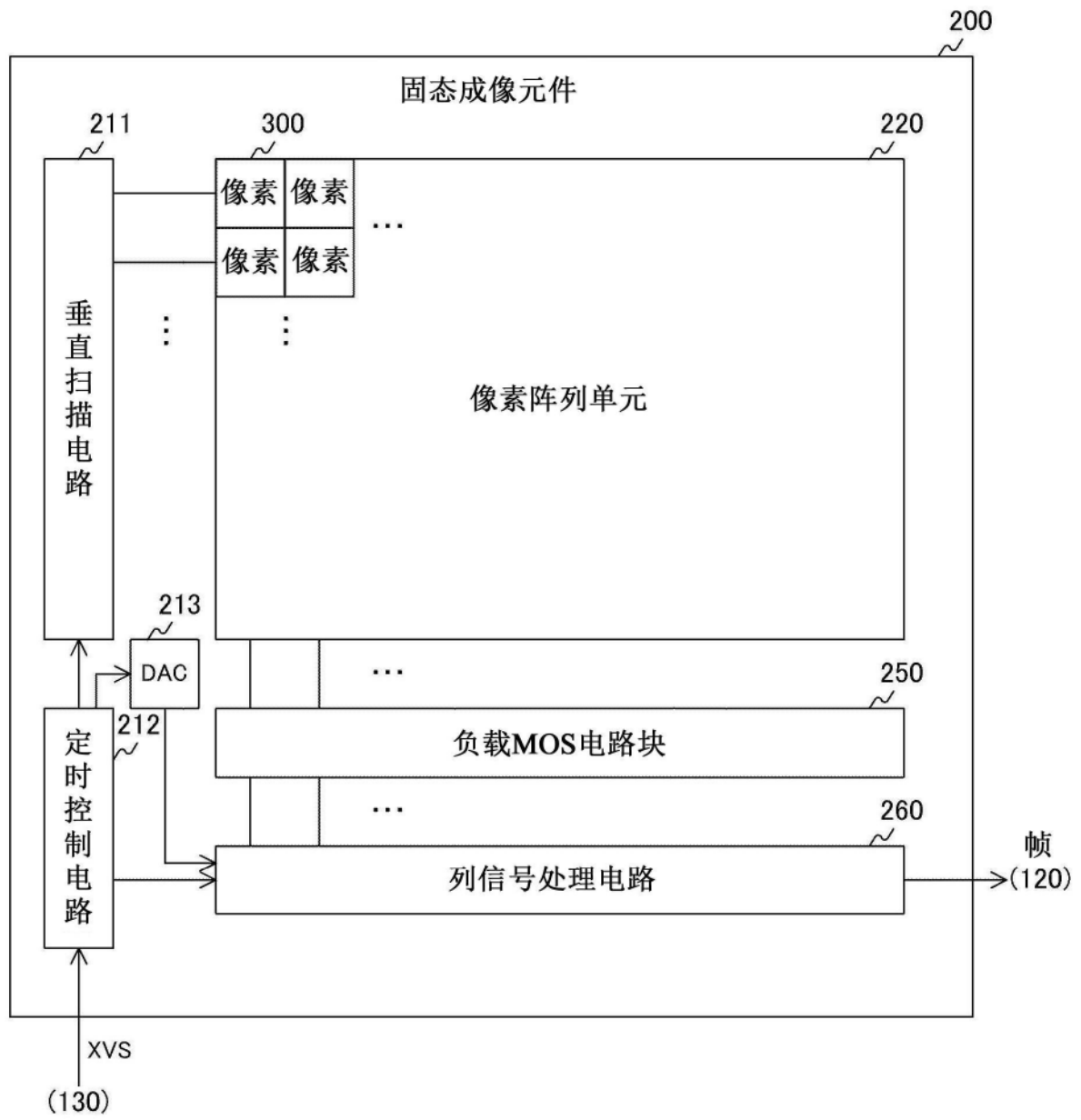


图2

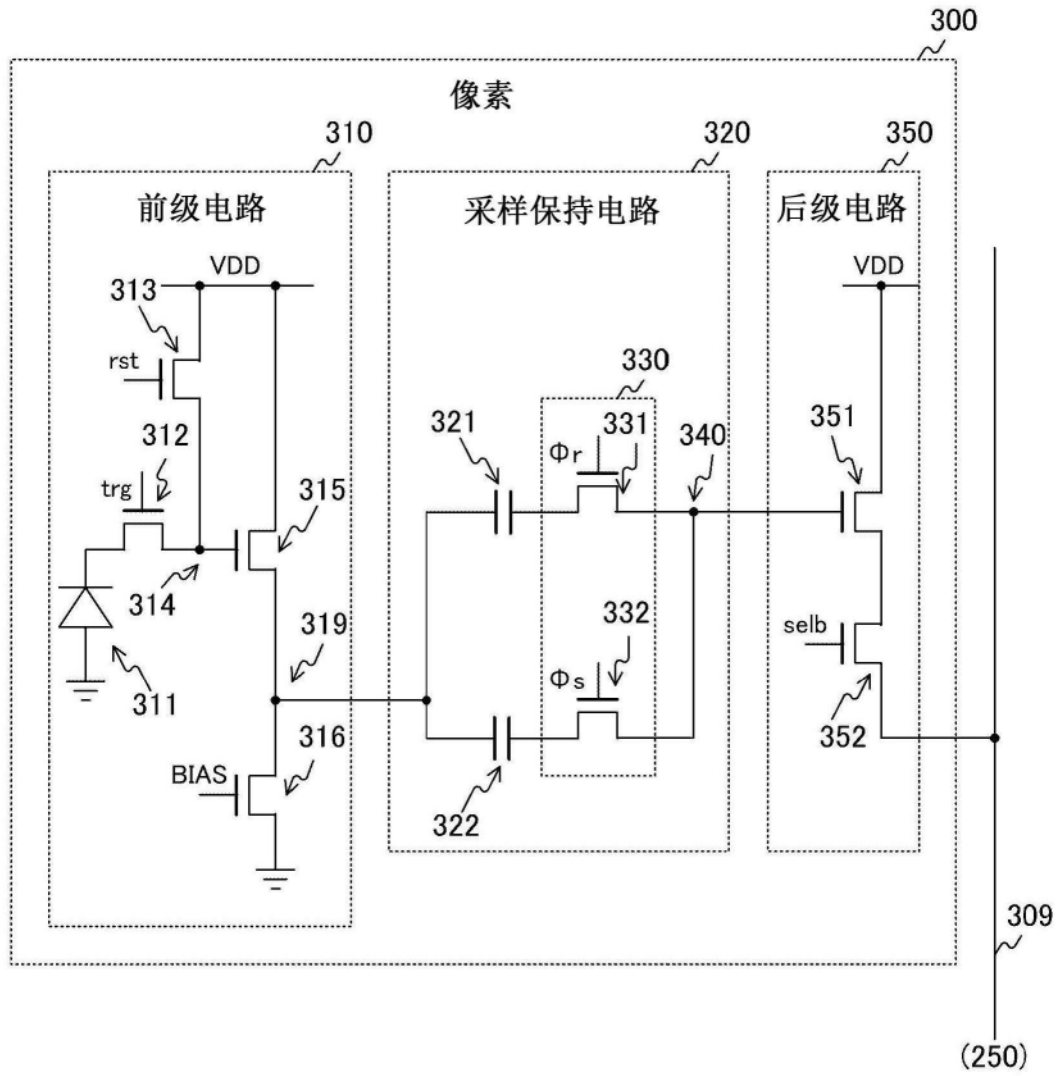


图3

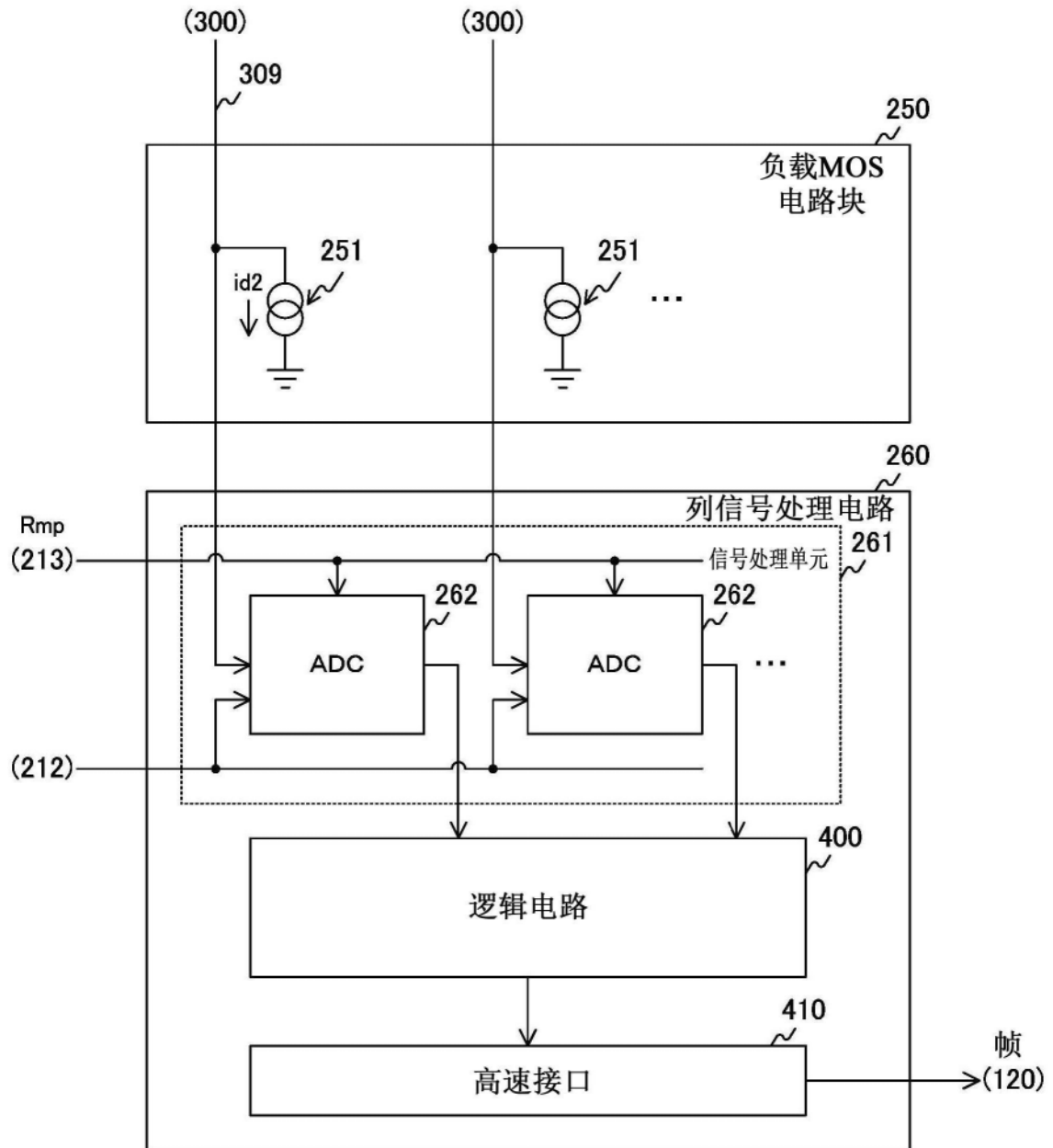


图4

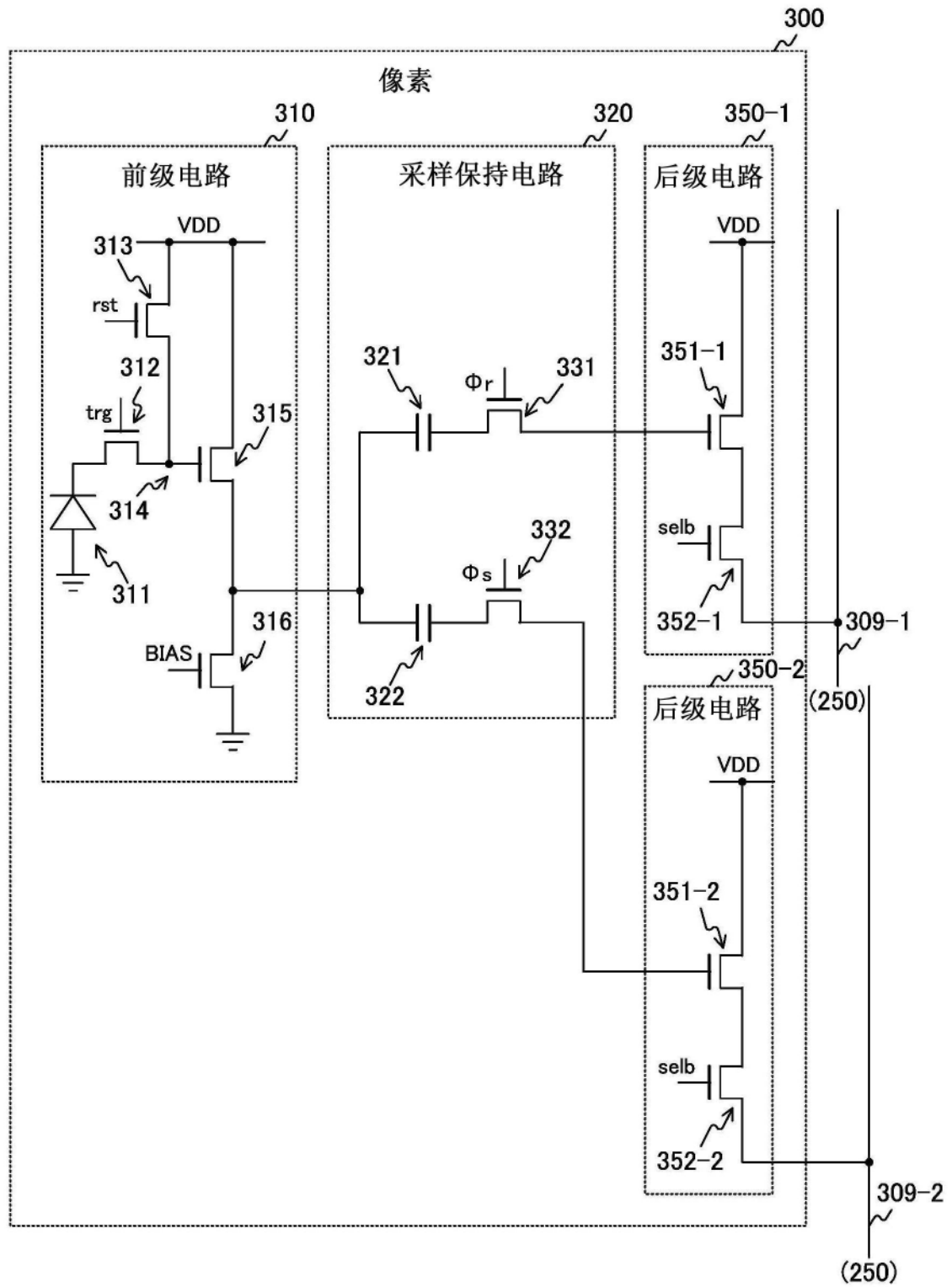


图5

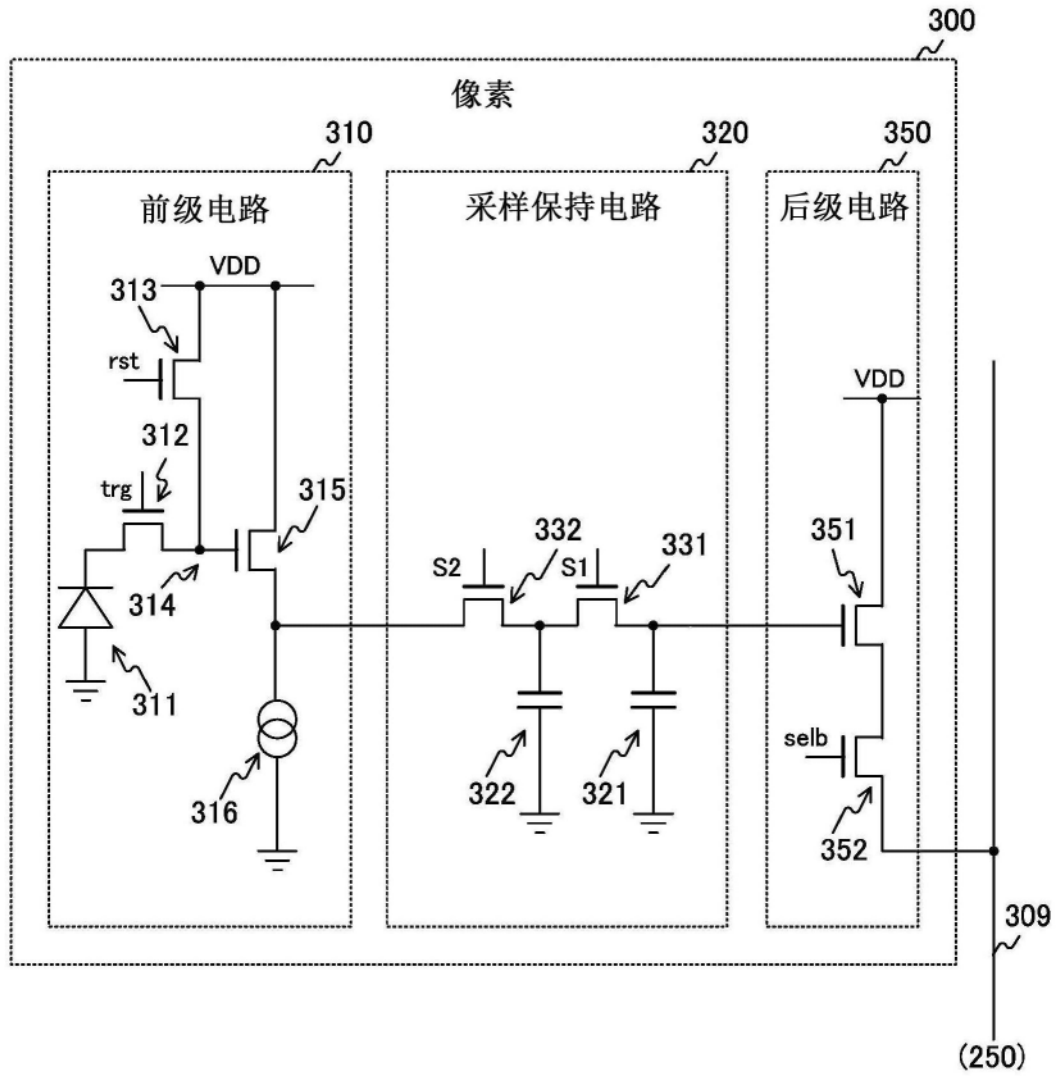


图6

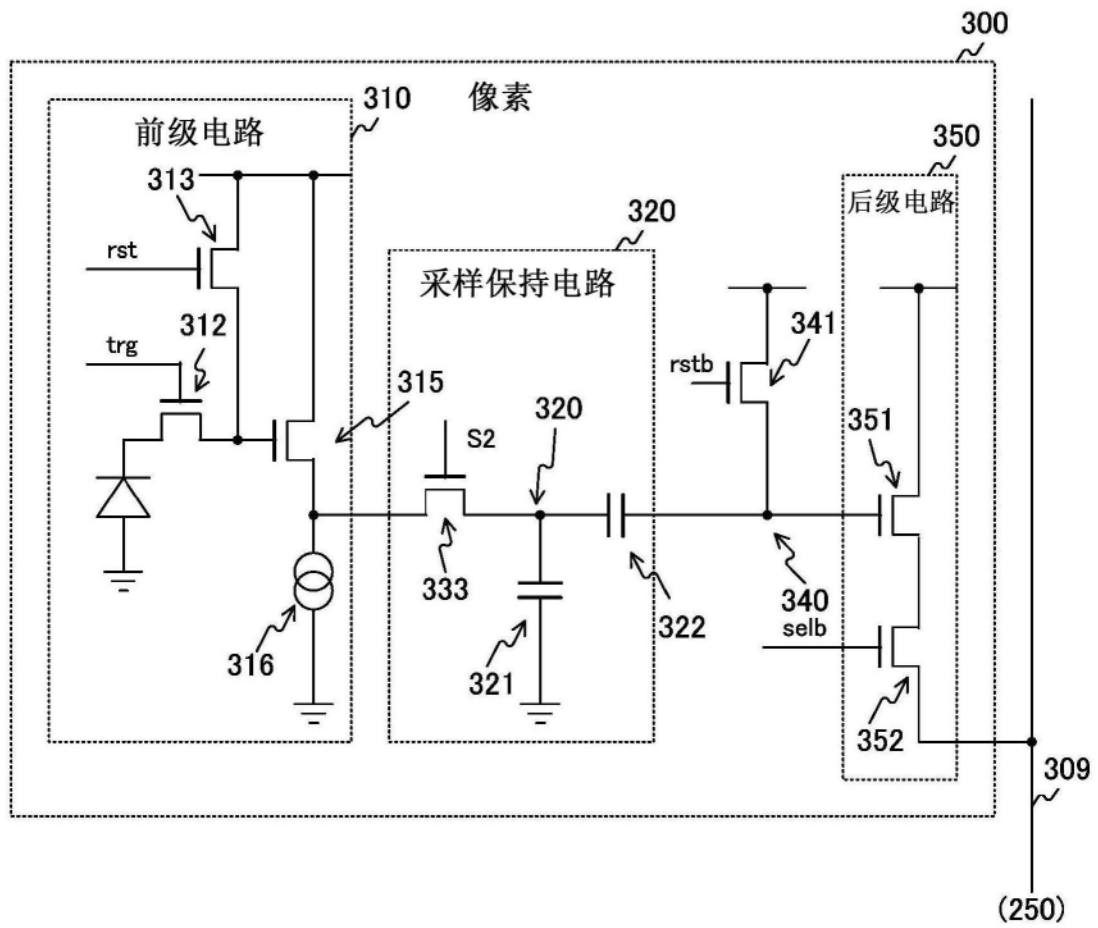


图7

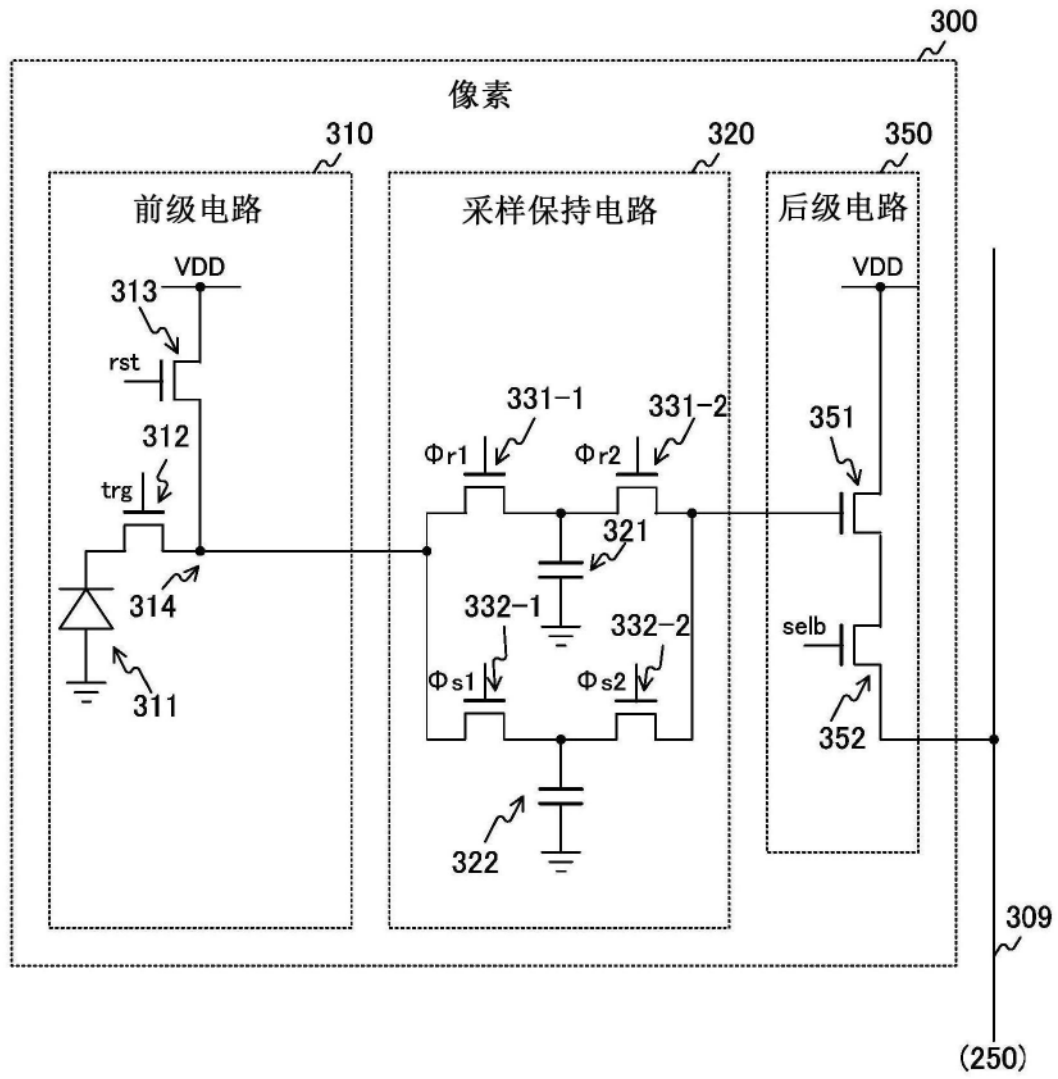


图8

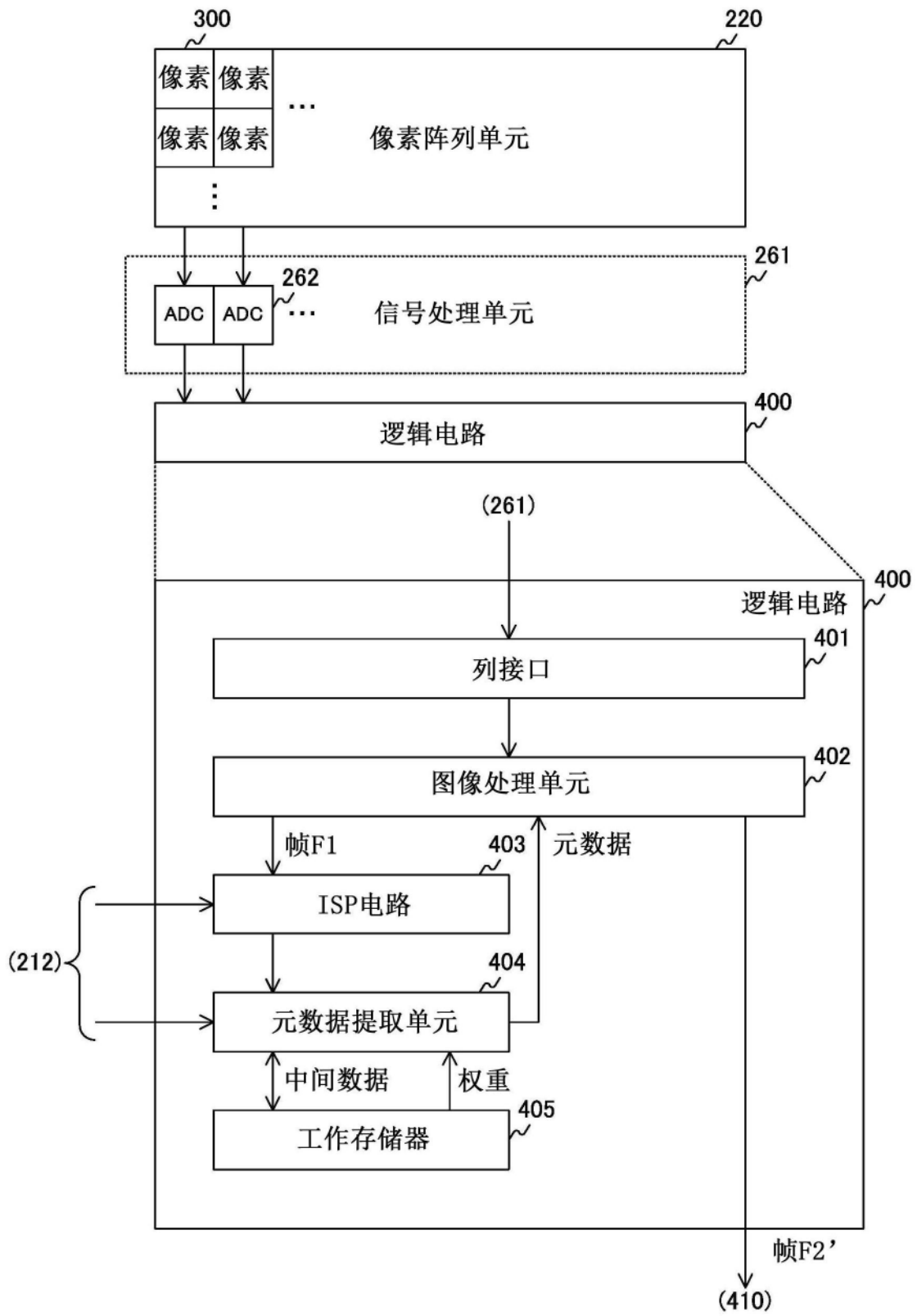


图9

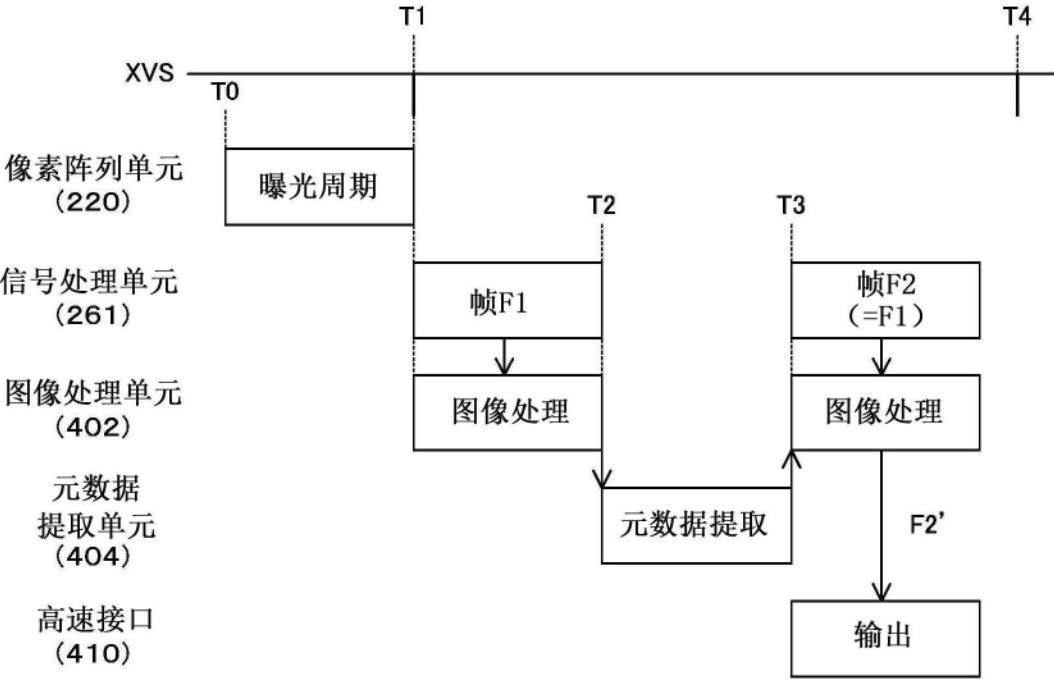


图10

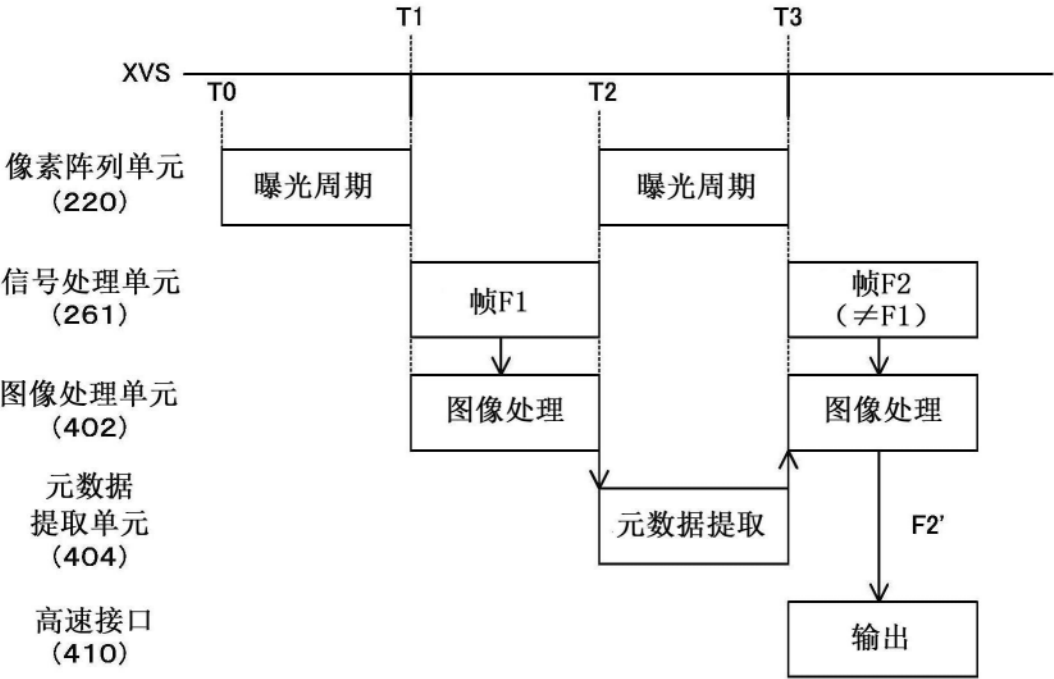


图11

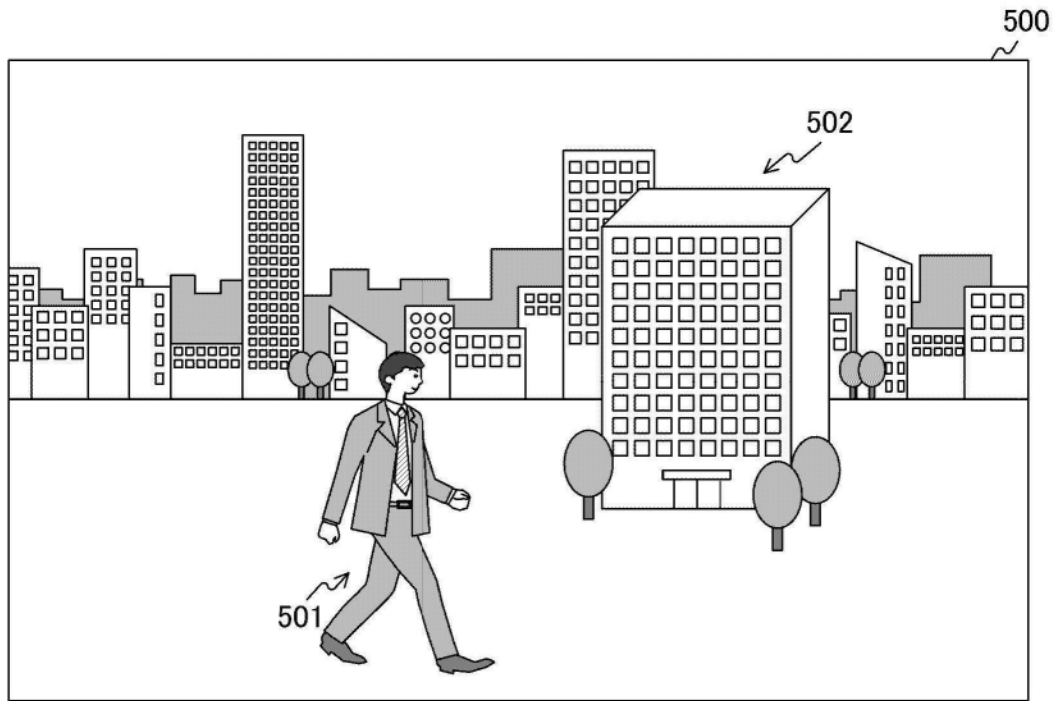
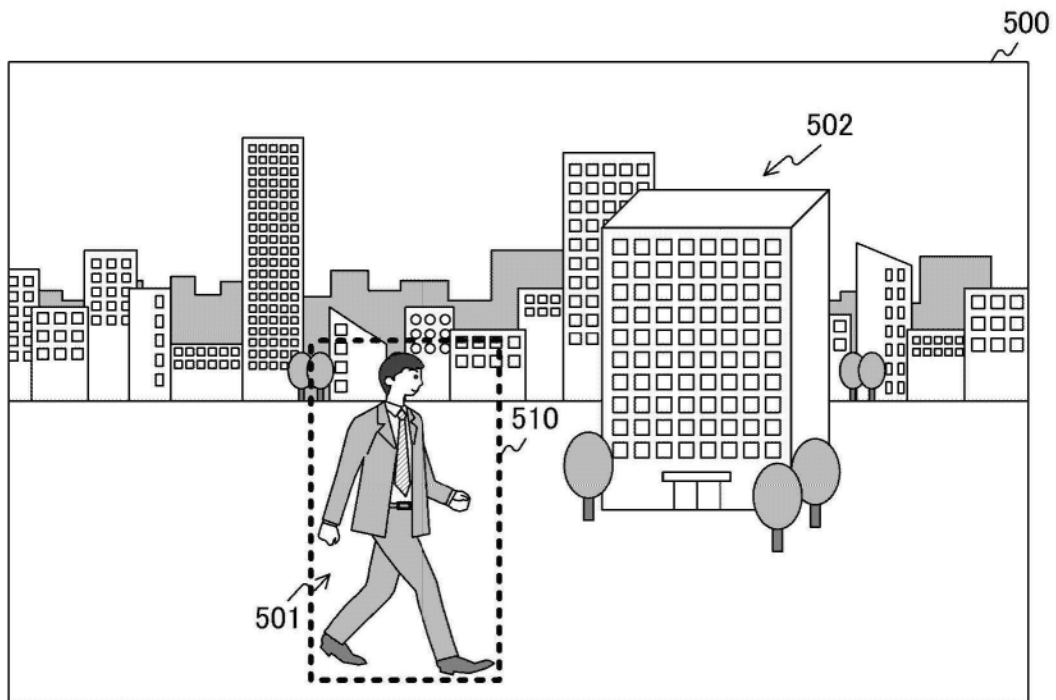
ab

图12

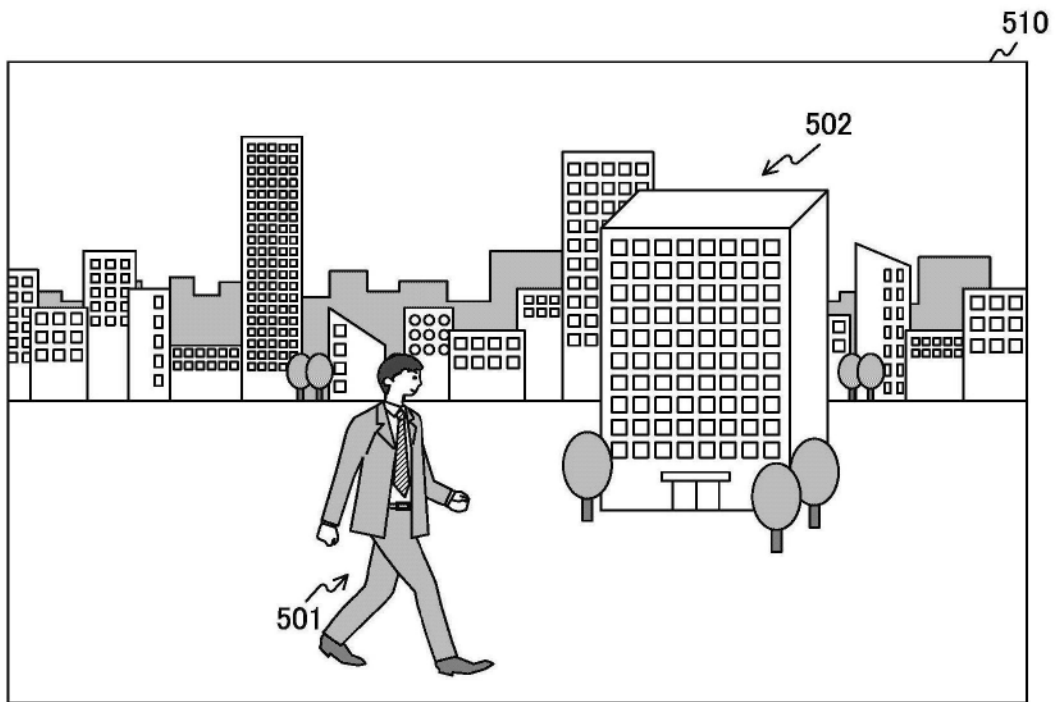
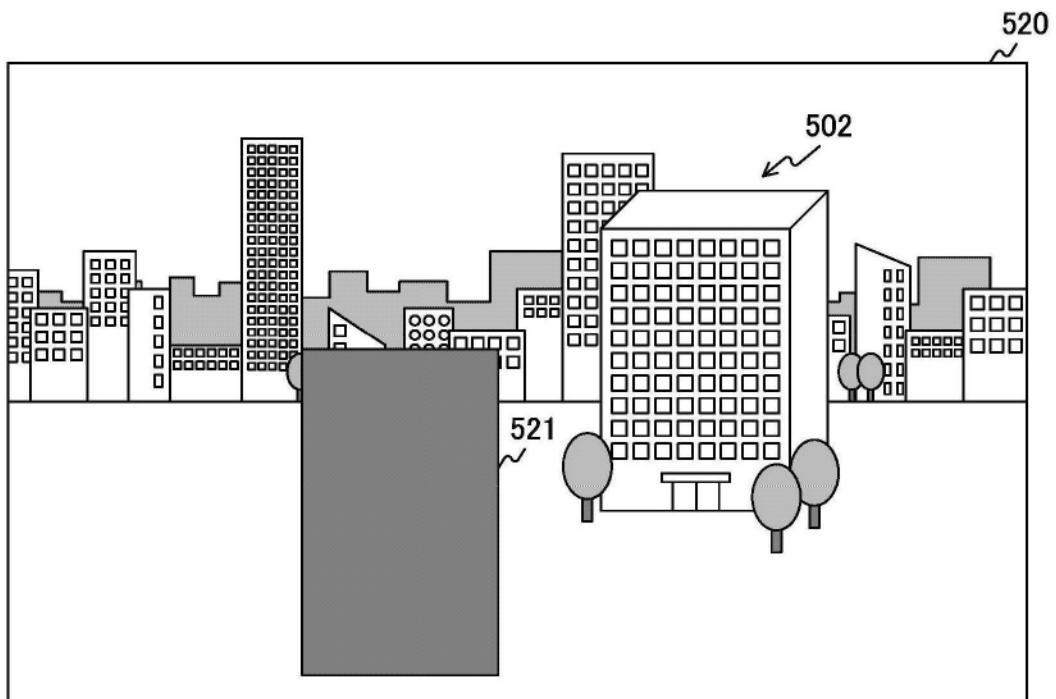
**a****b**

图13

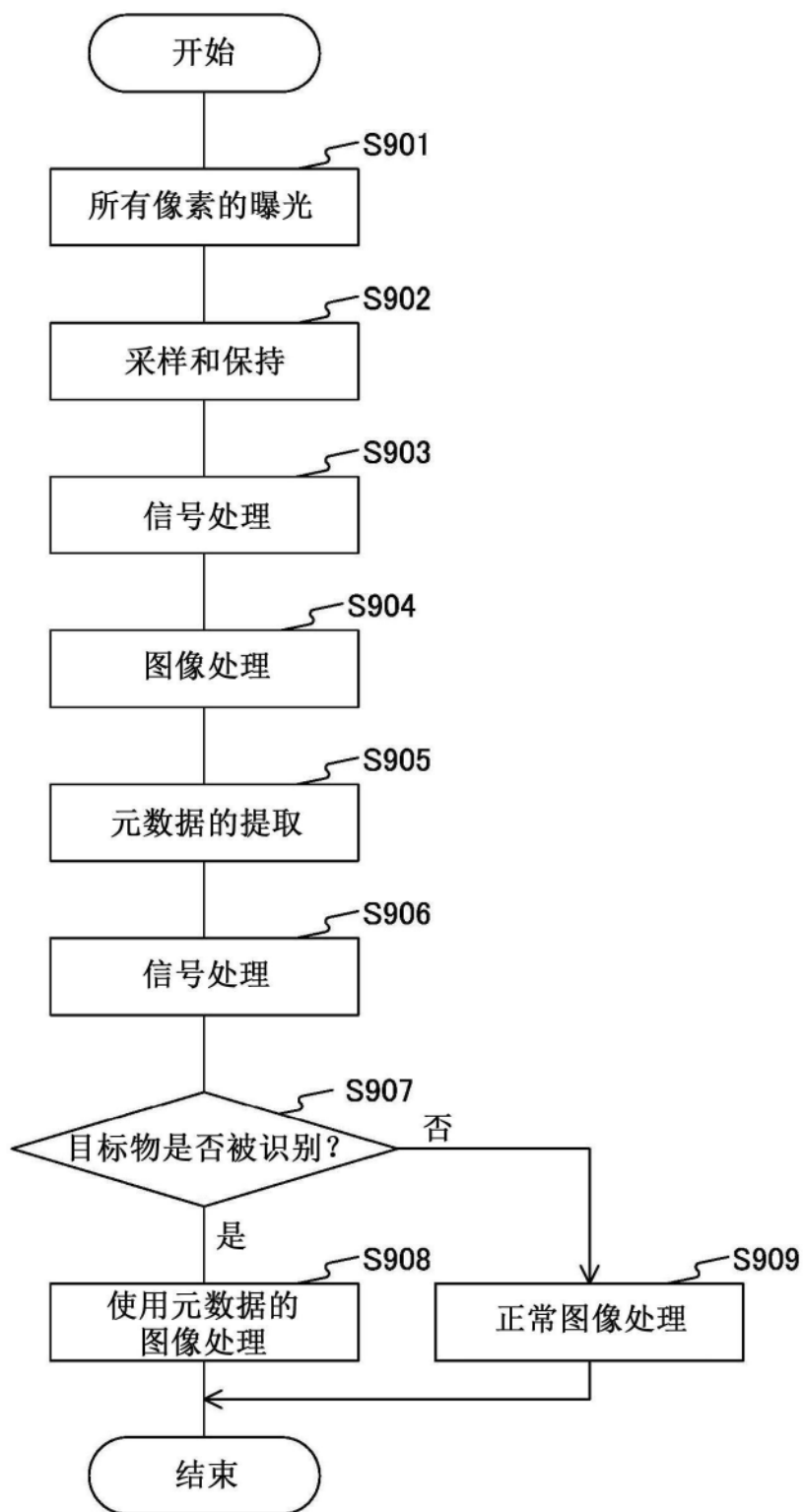


图14

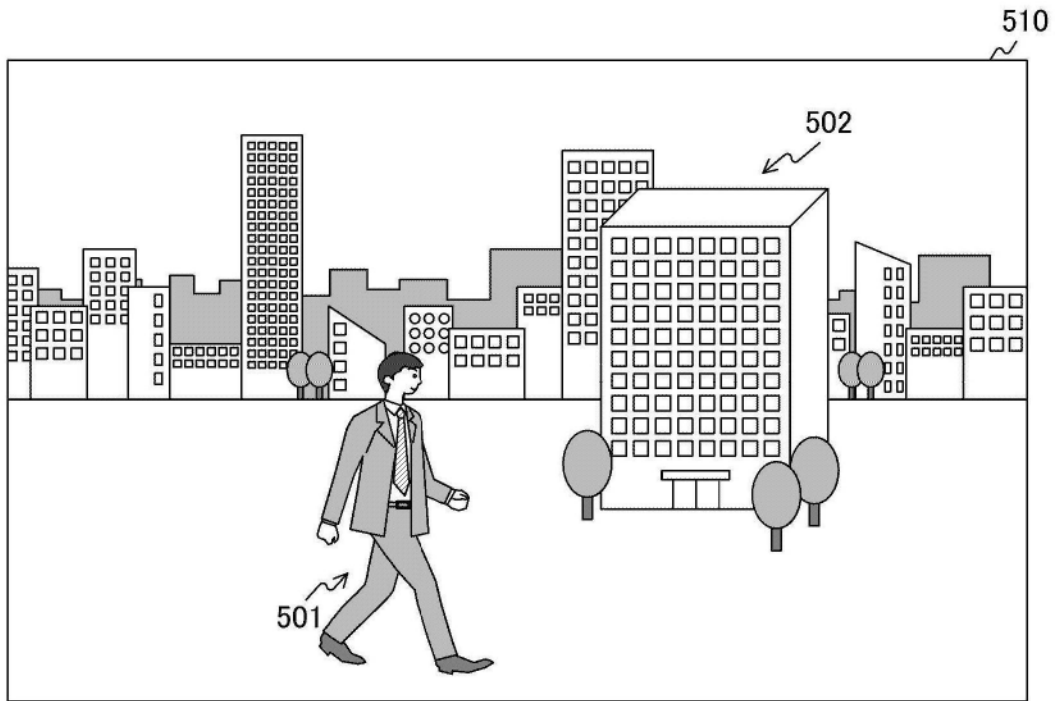
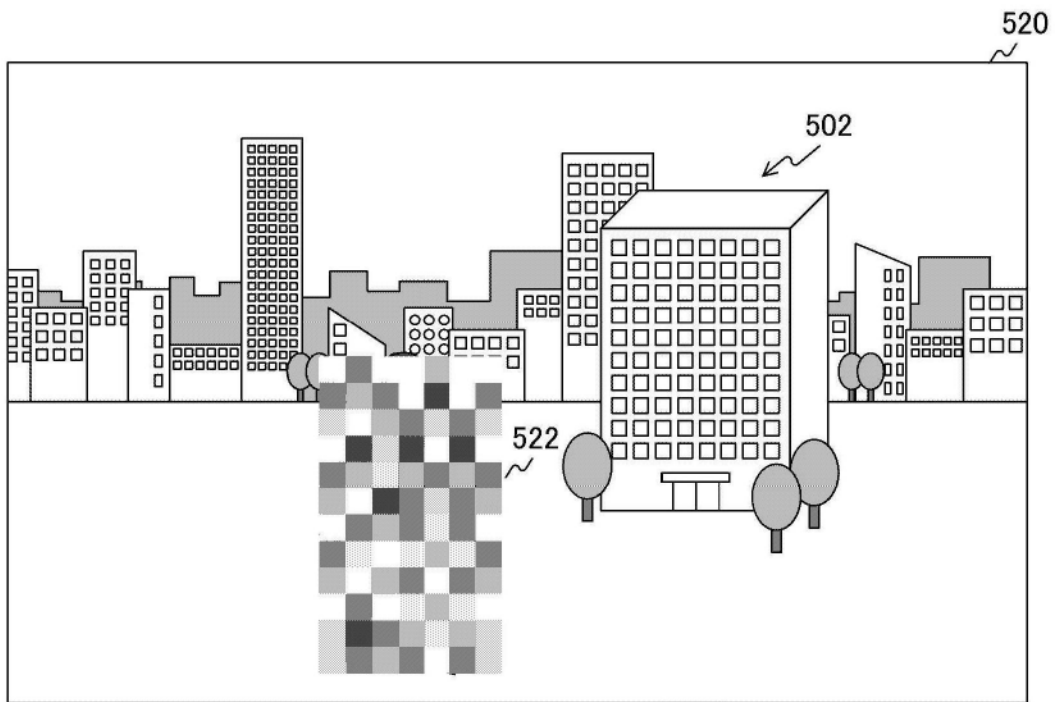
ab

图15

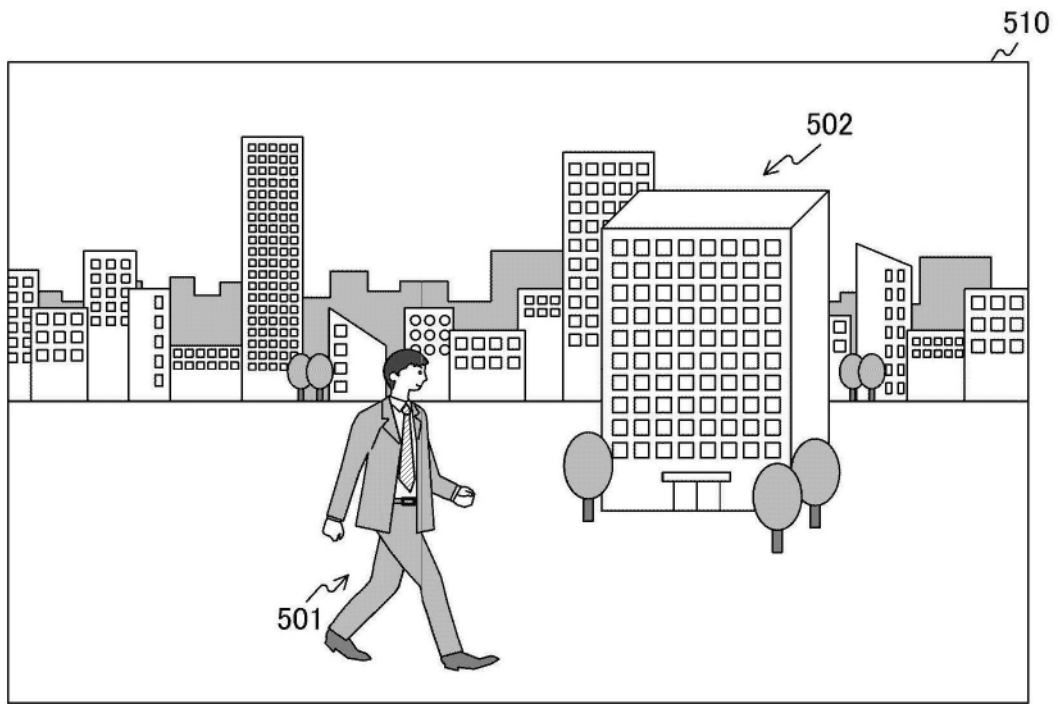
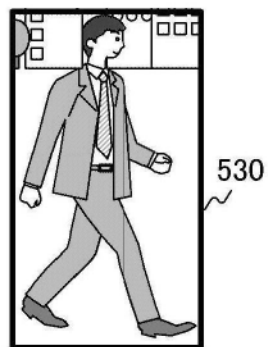
ab

图16

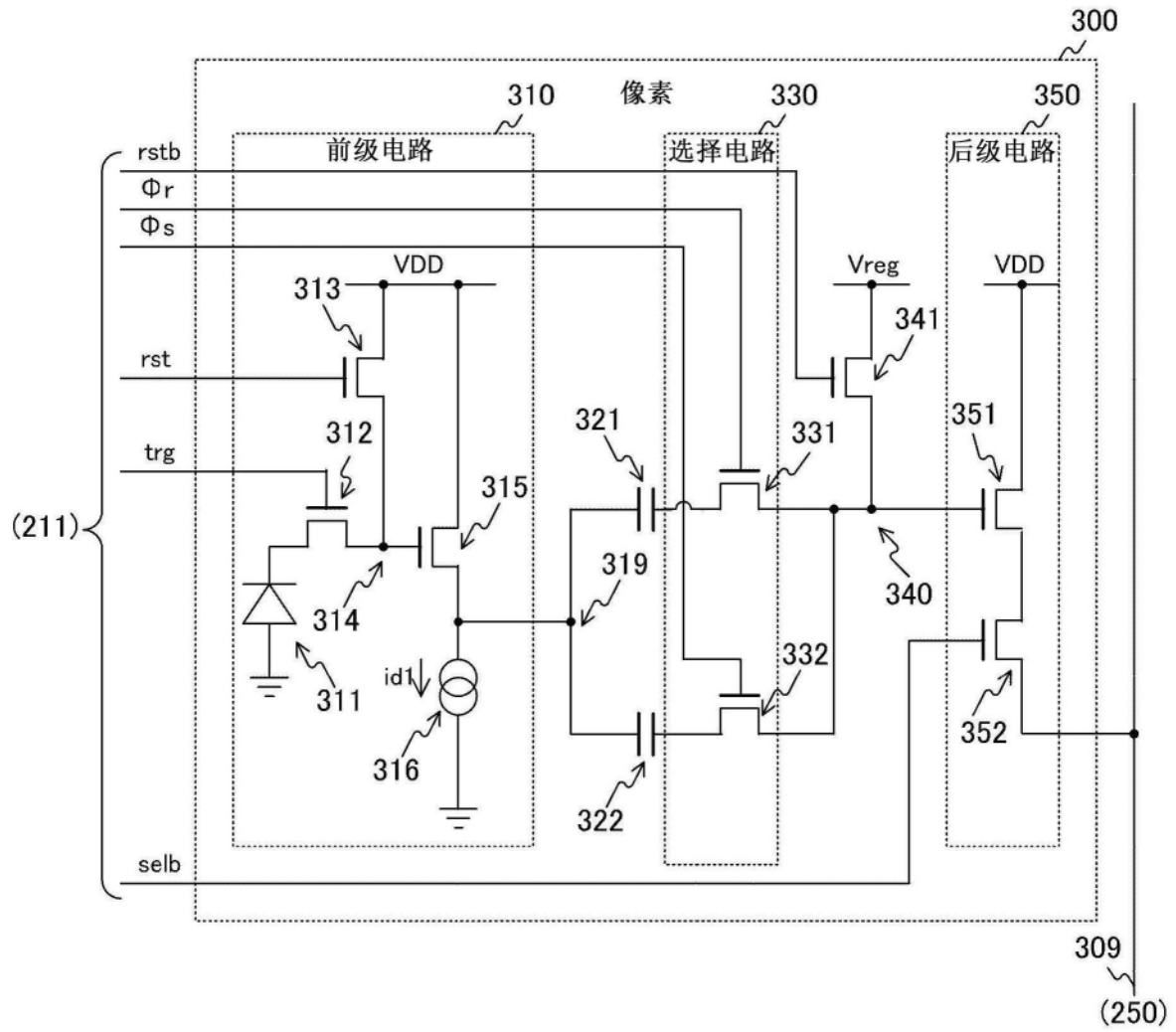


图17

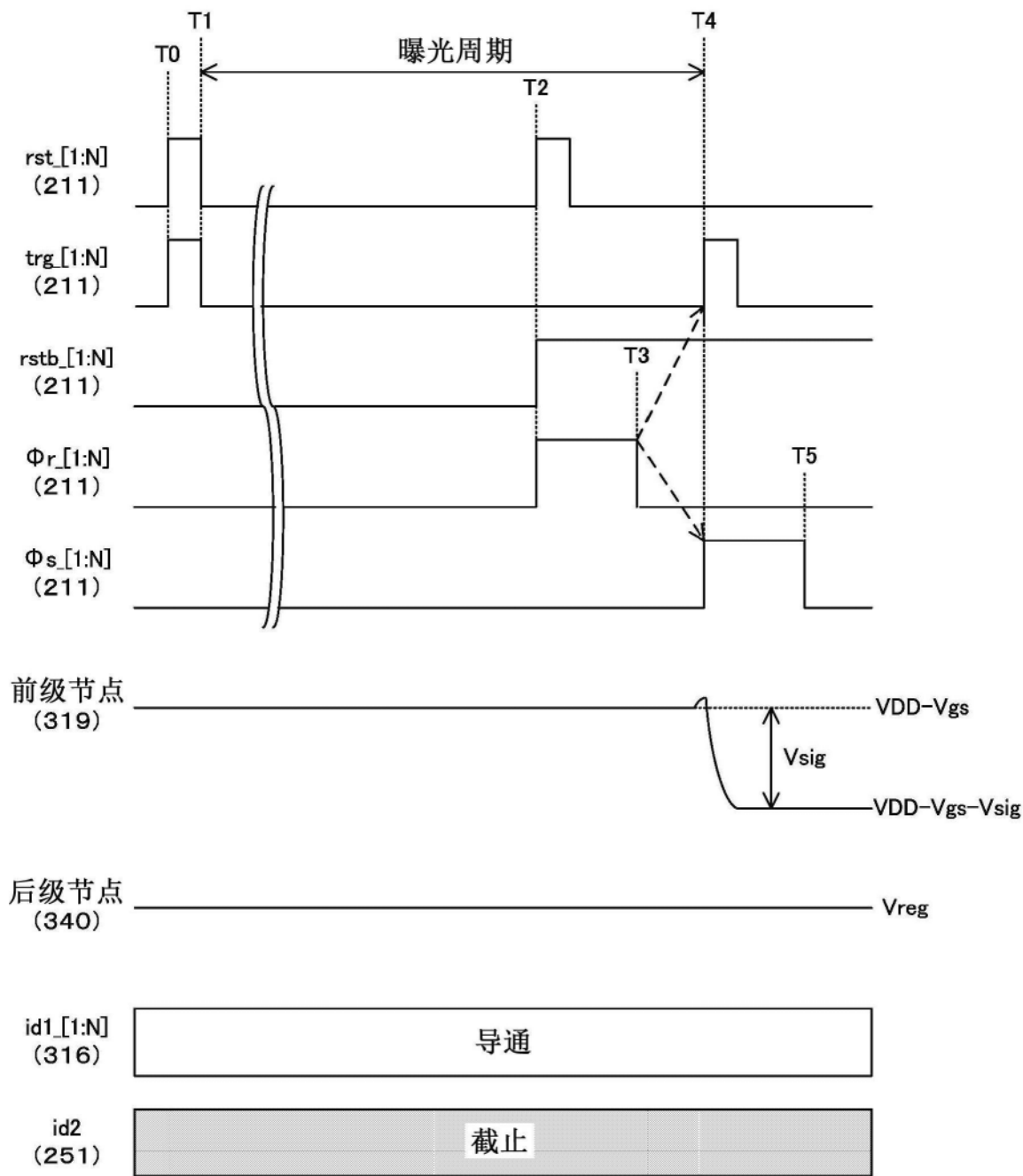


图18

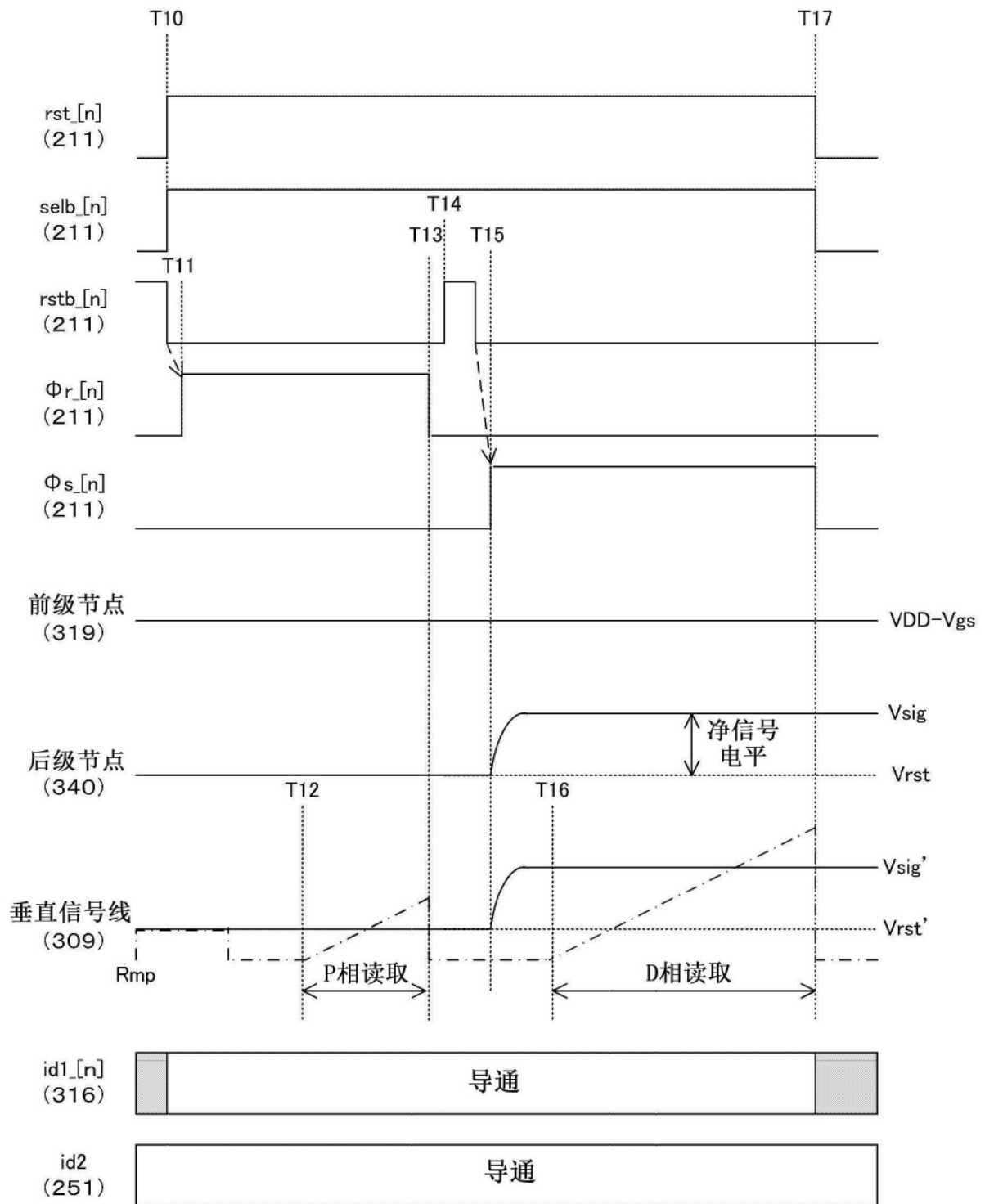


图19

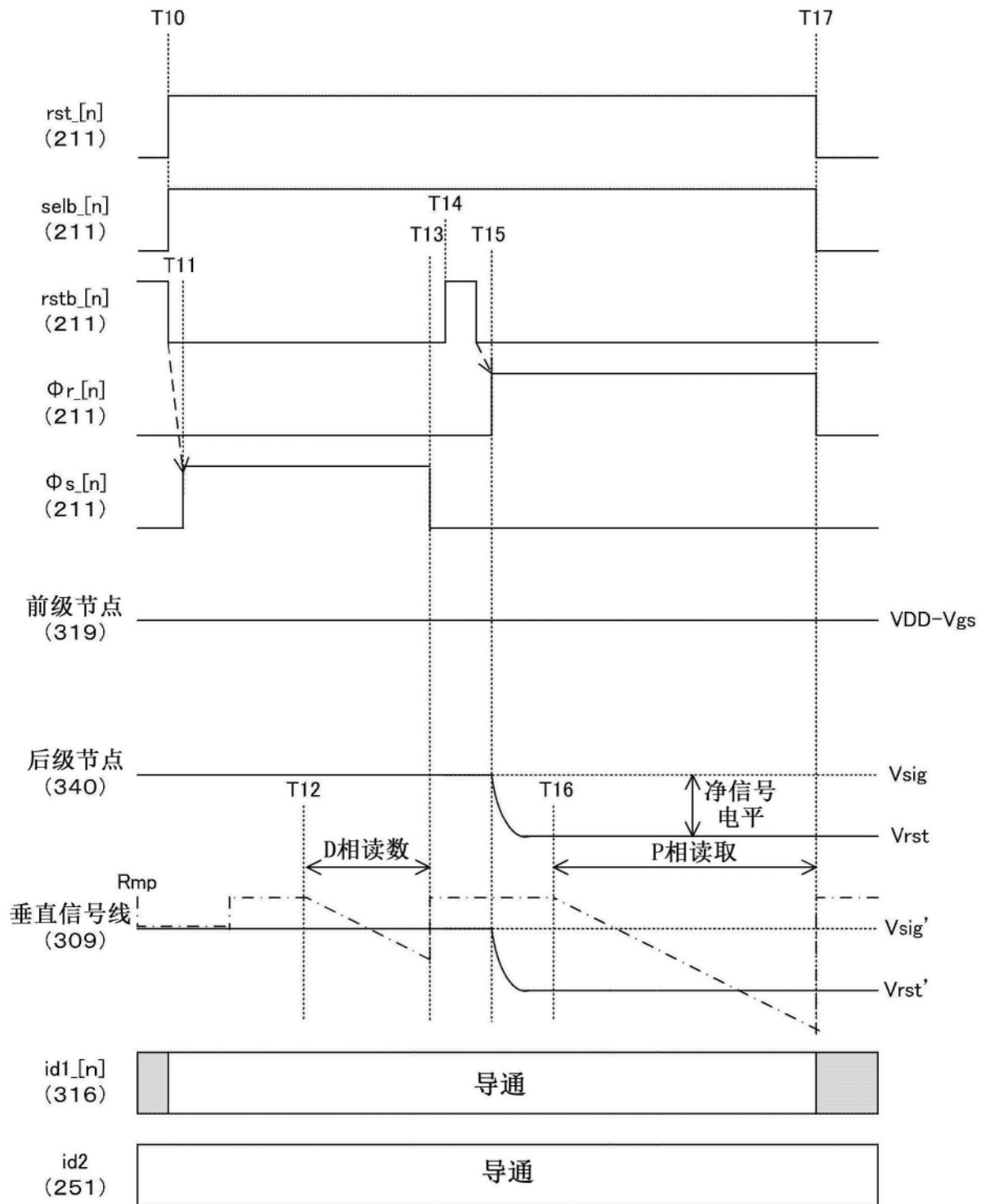


图20

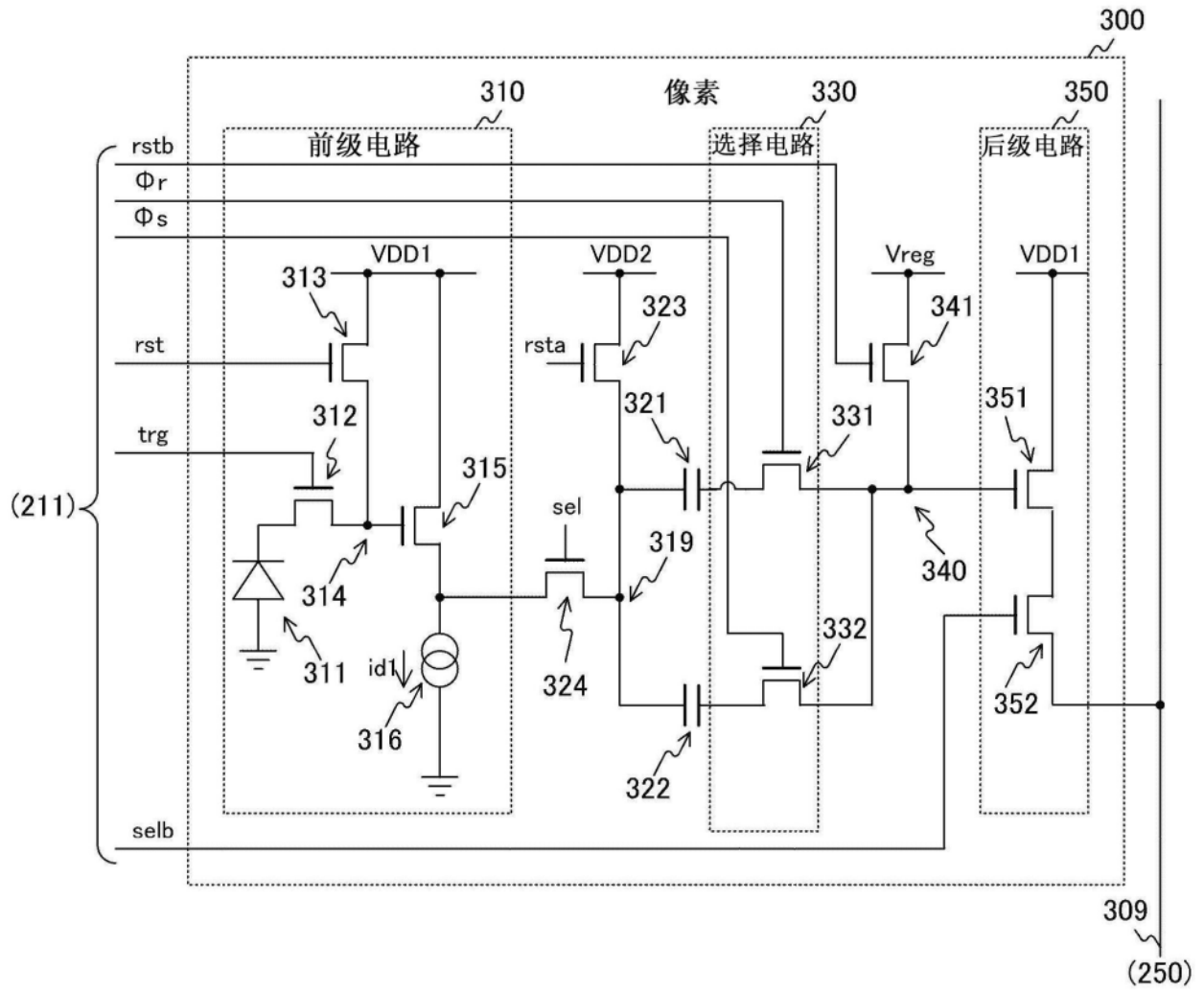


图21

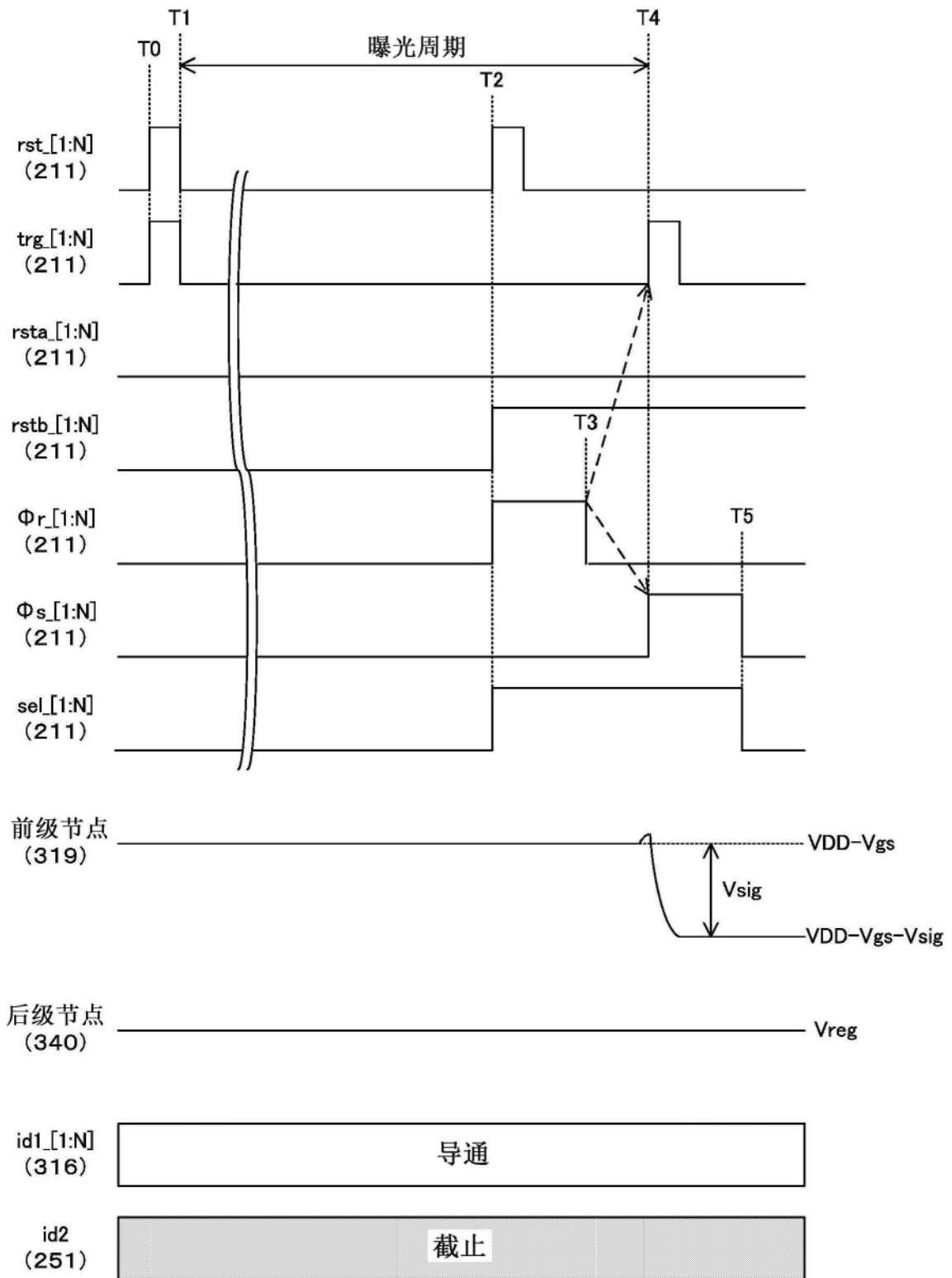


图22

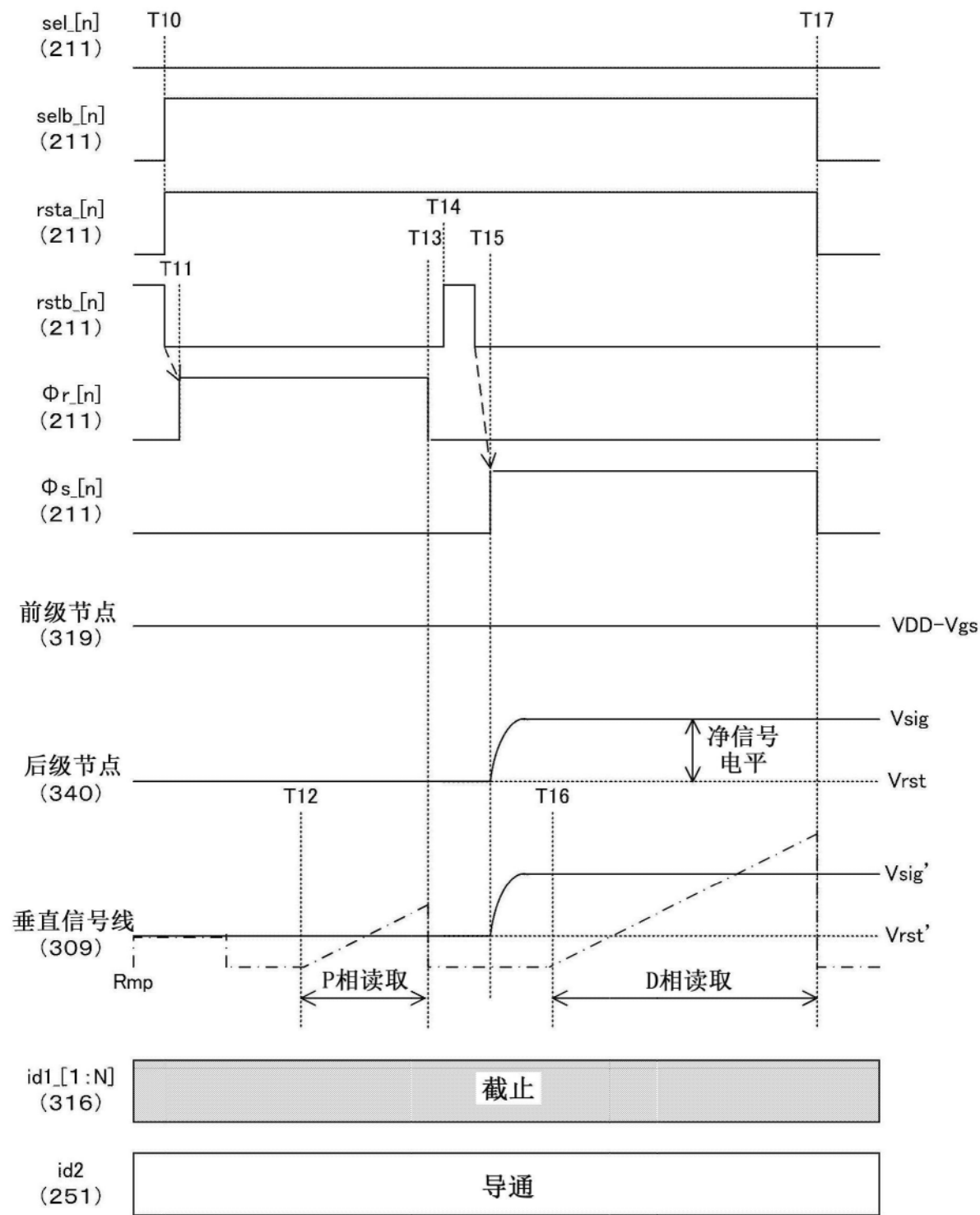


图23

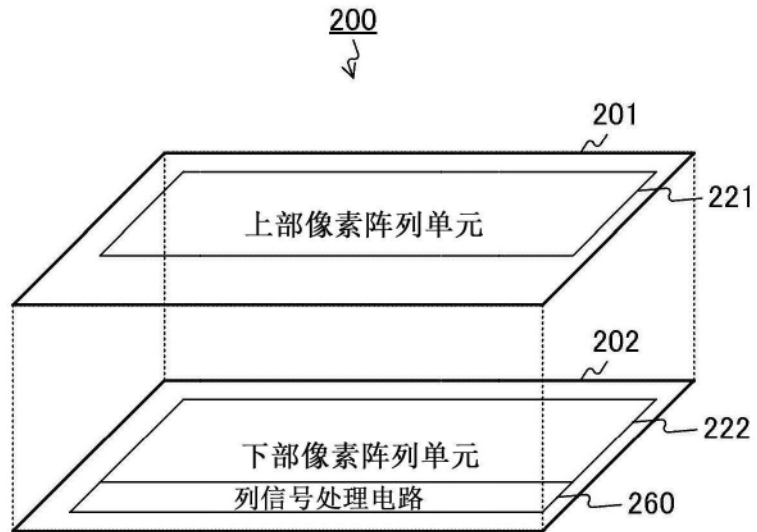


图24

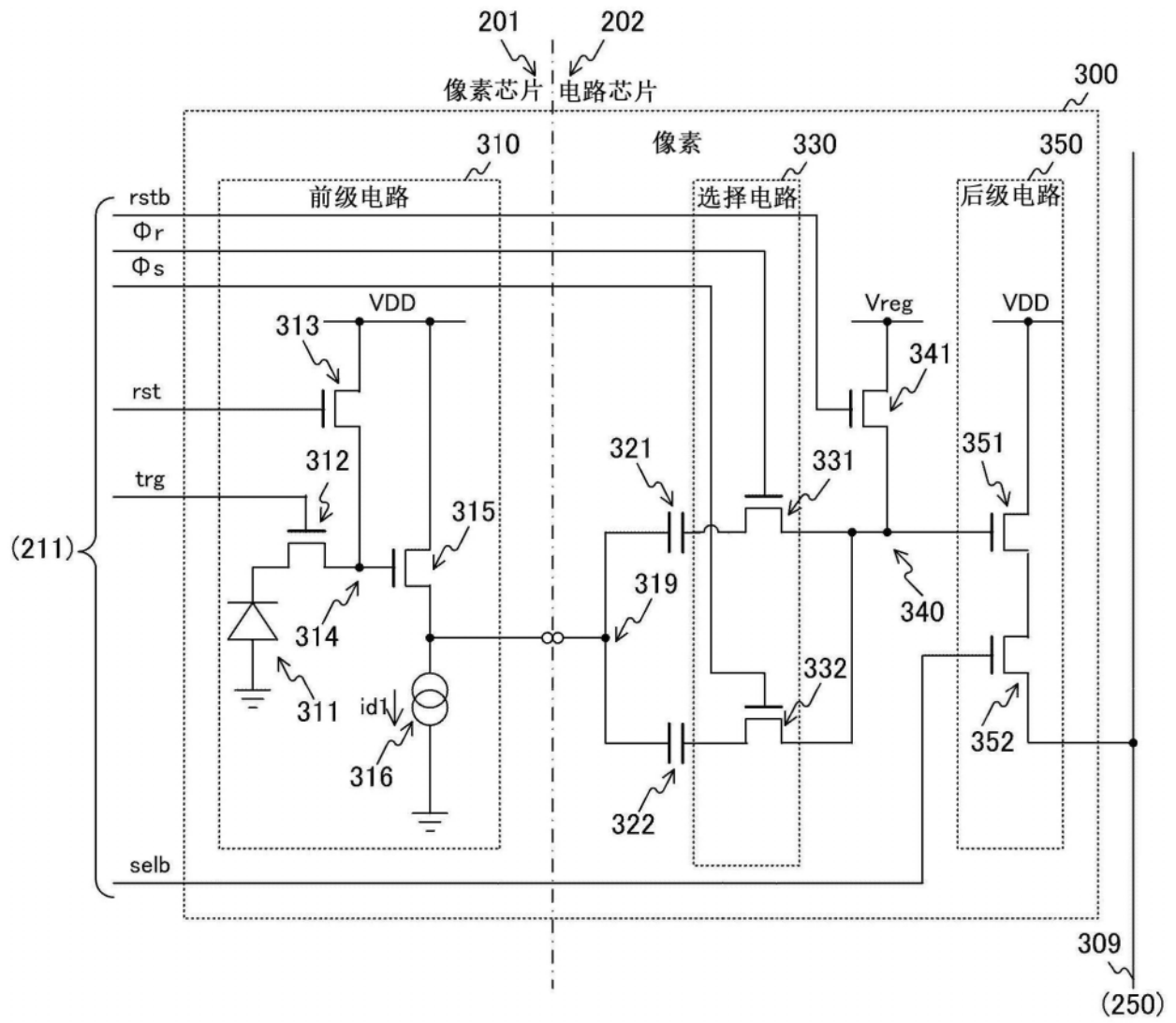


图25

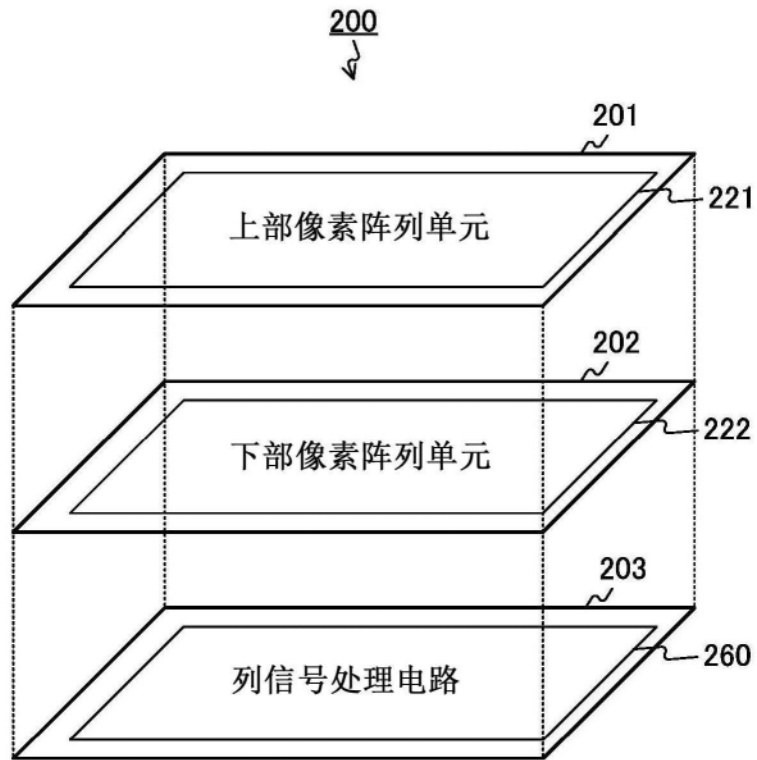


图26

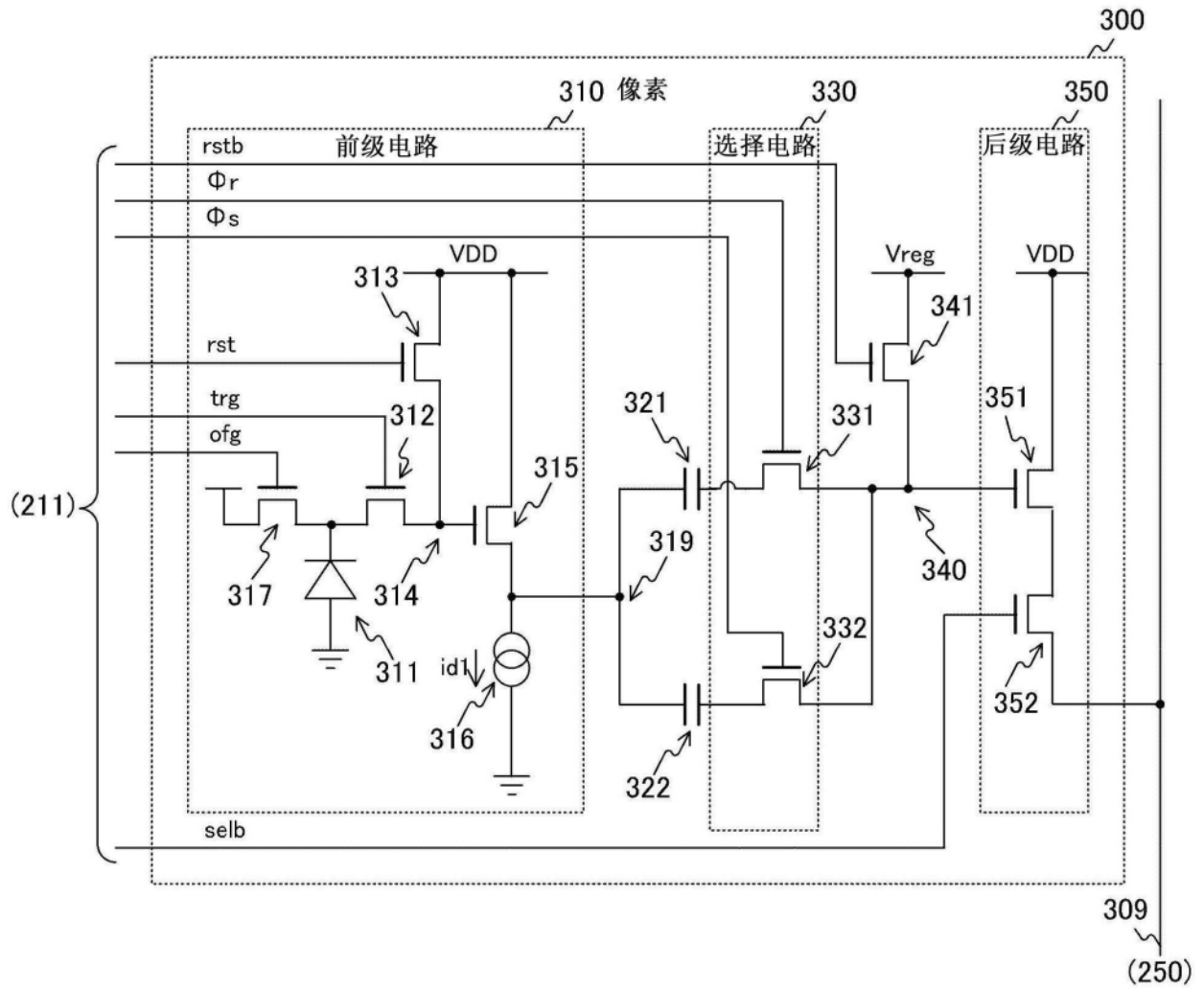


图27

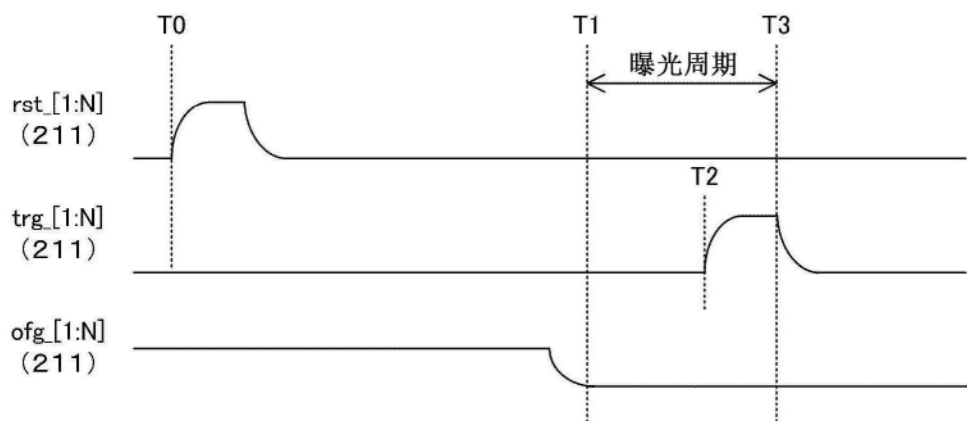


图28

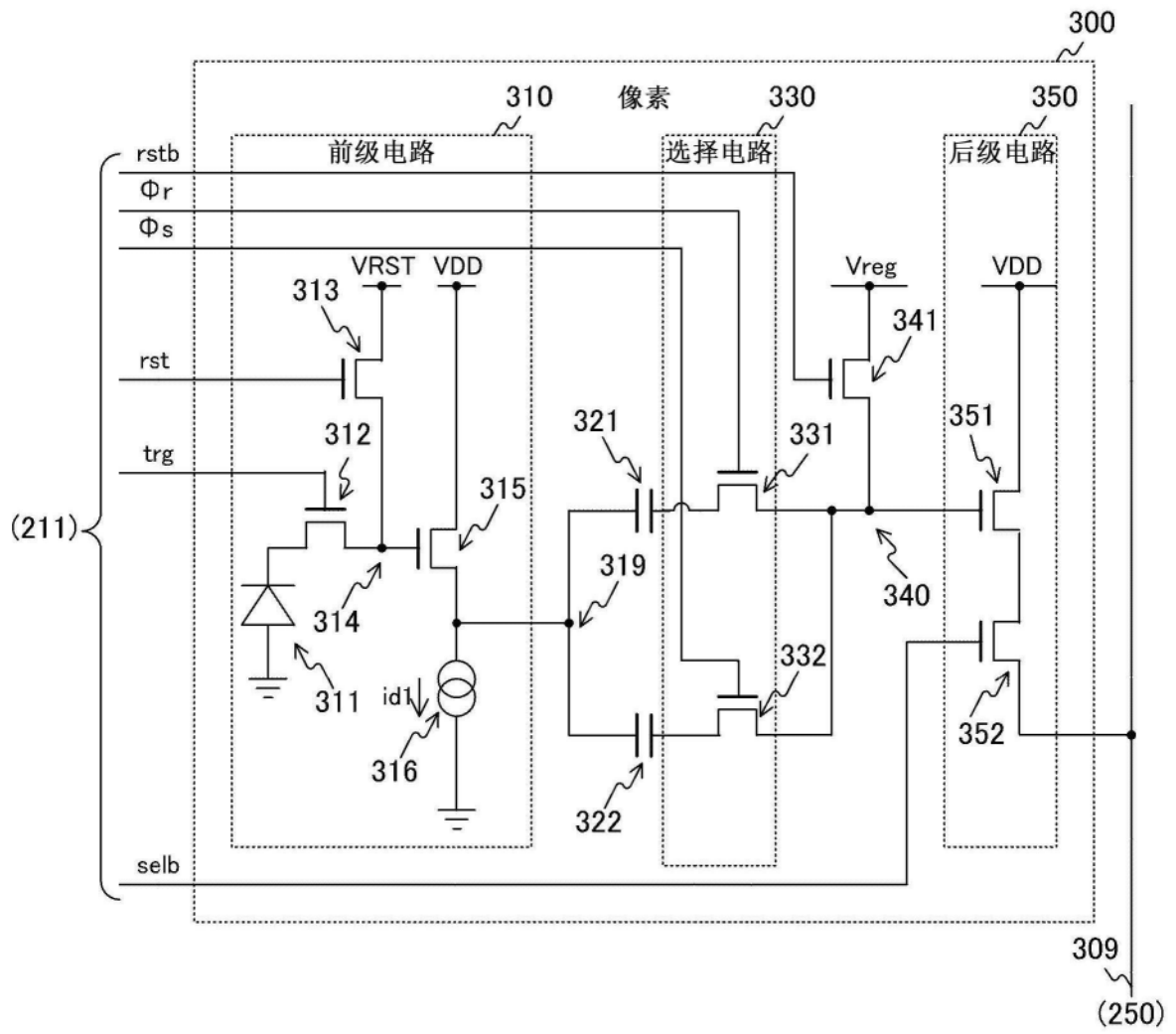


图29

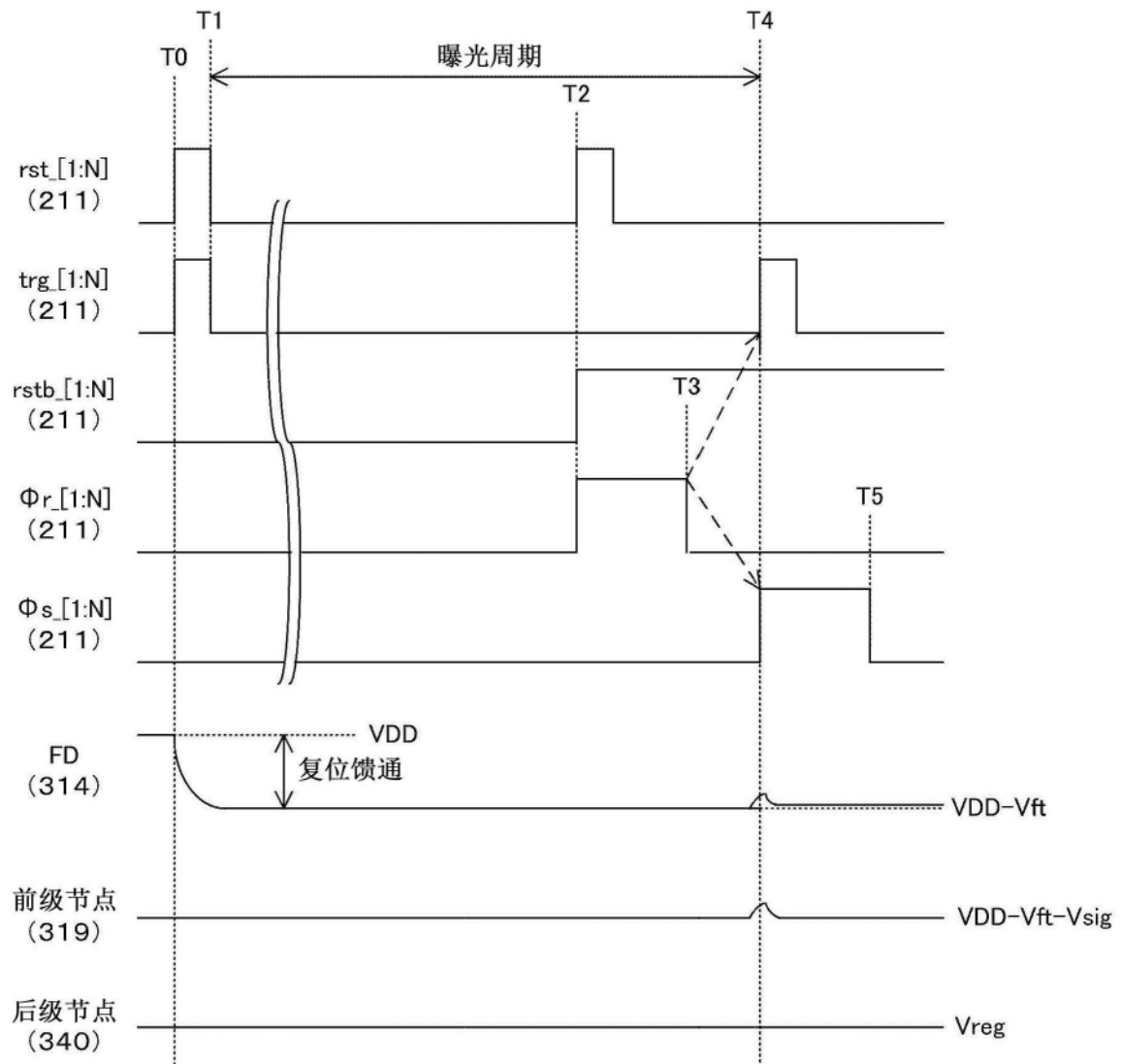


图30

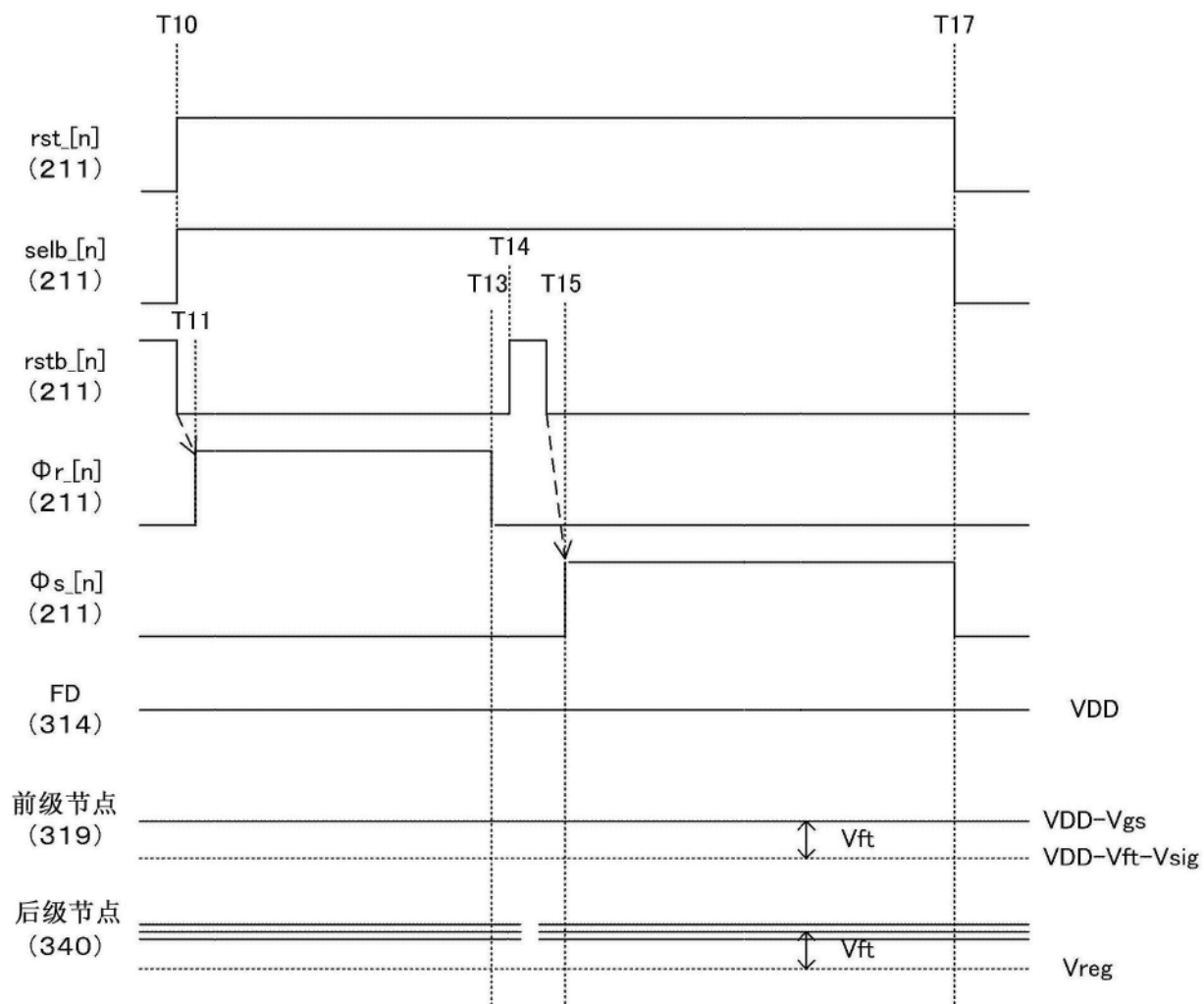


图31

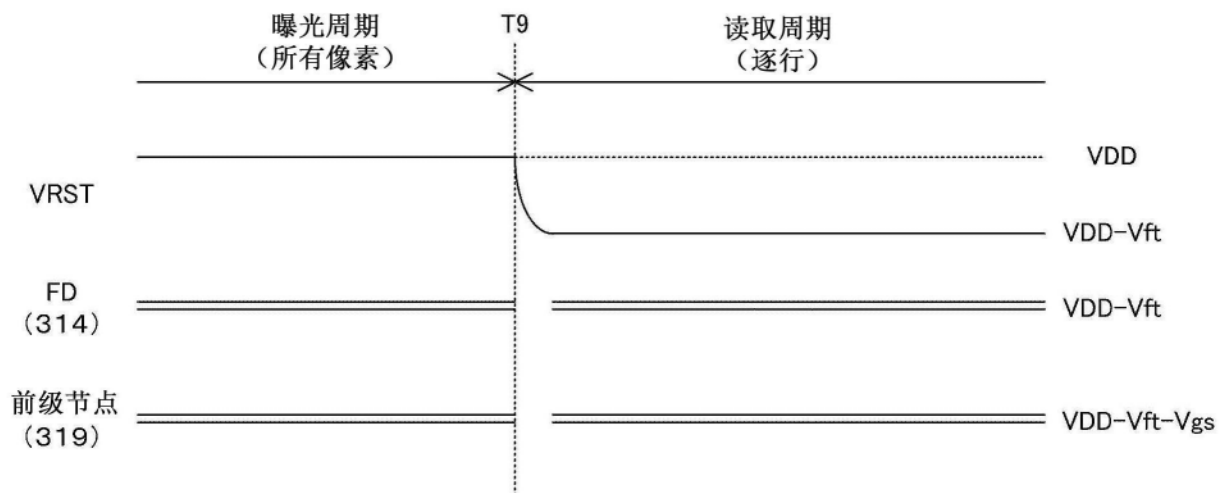


图32

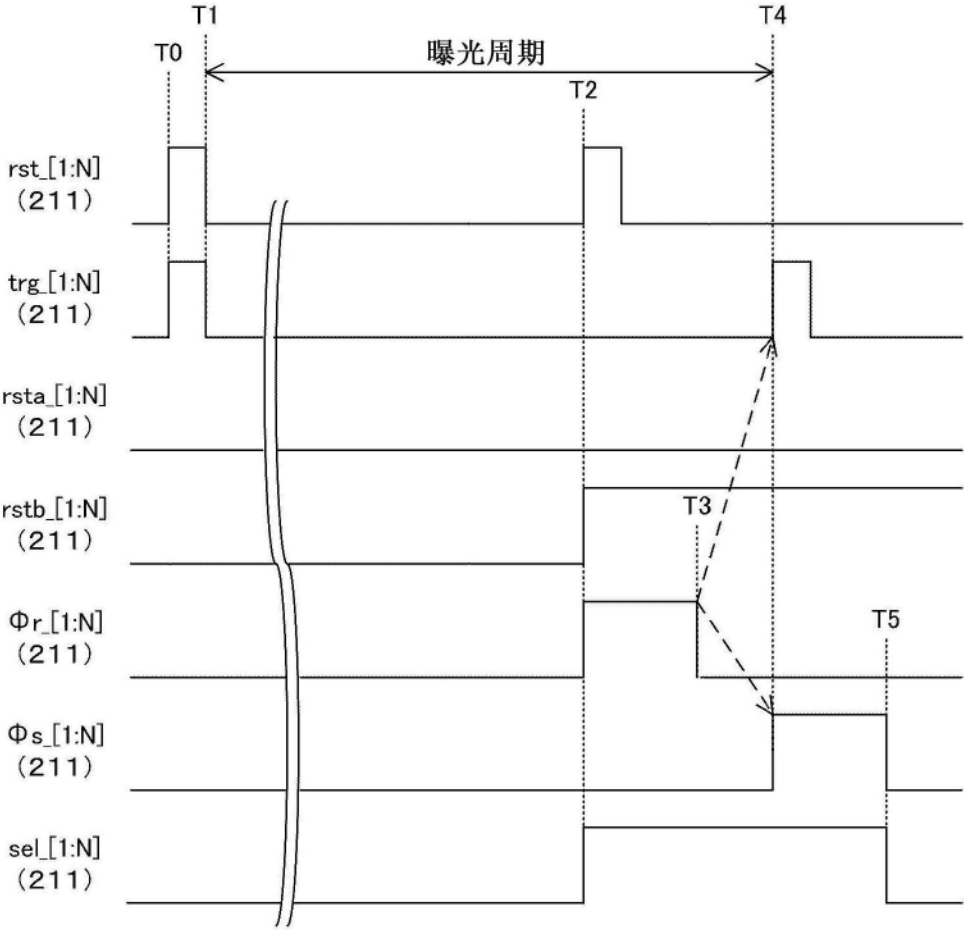


图33

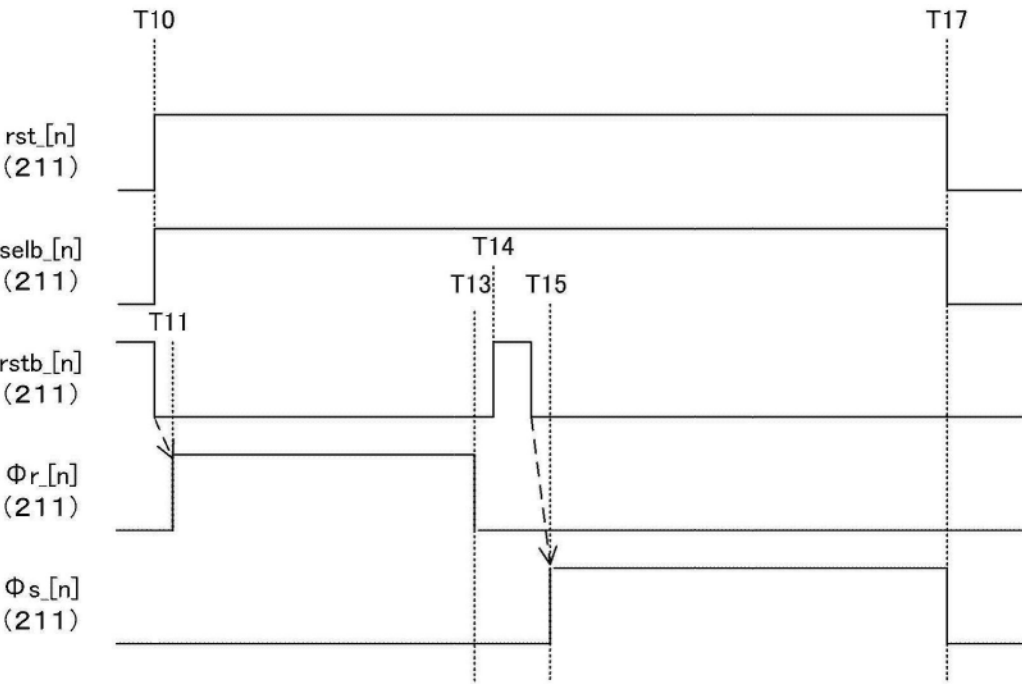


图34

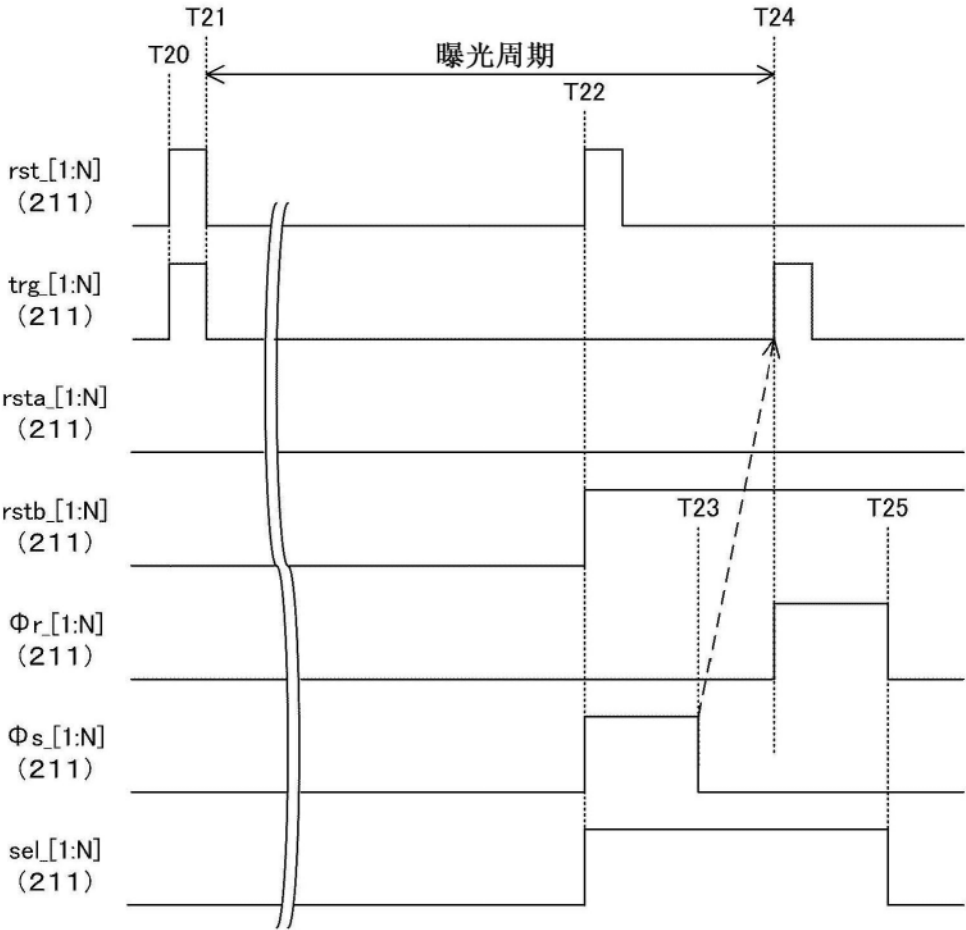


图35

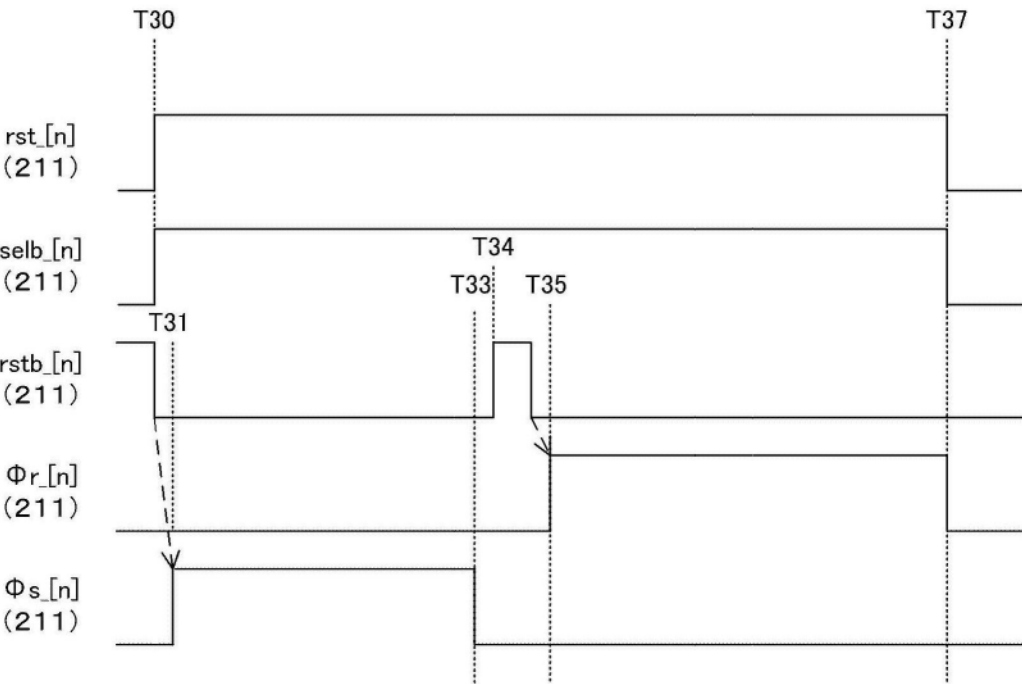


图36

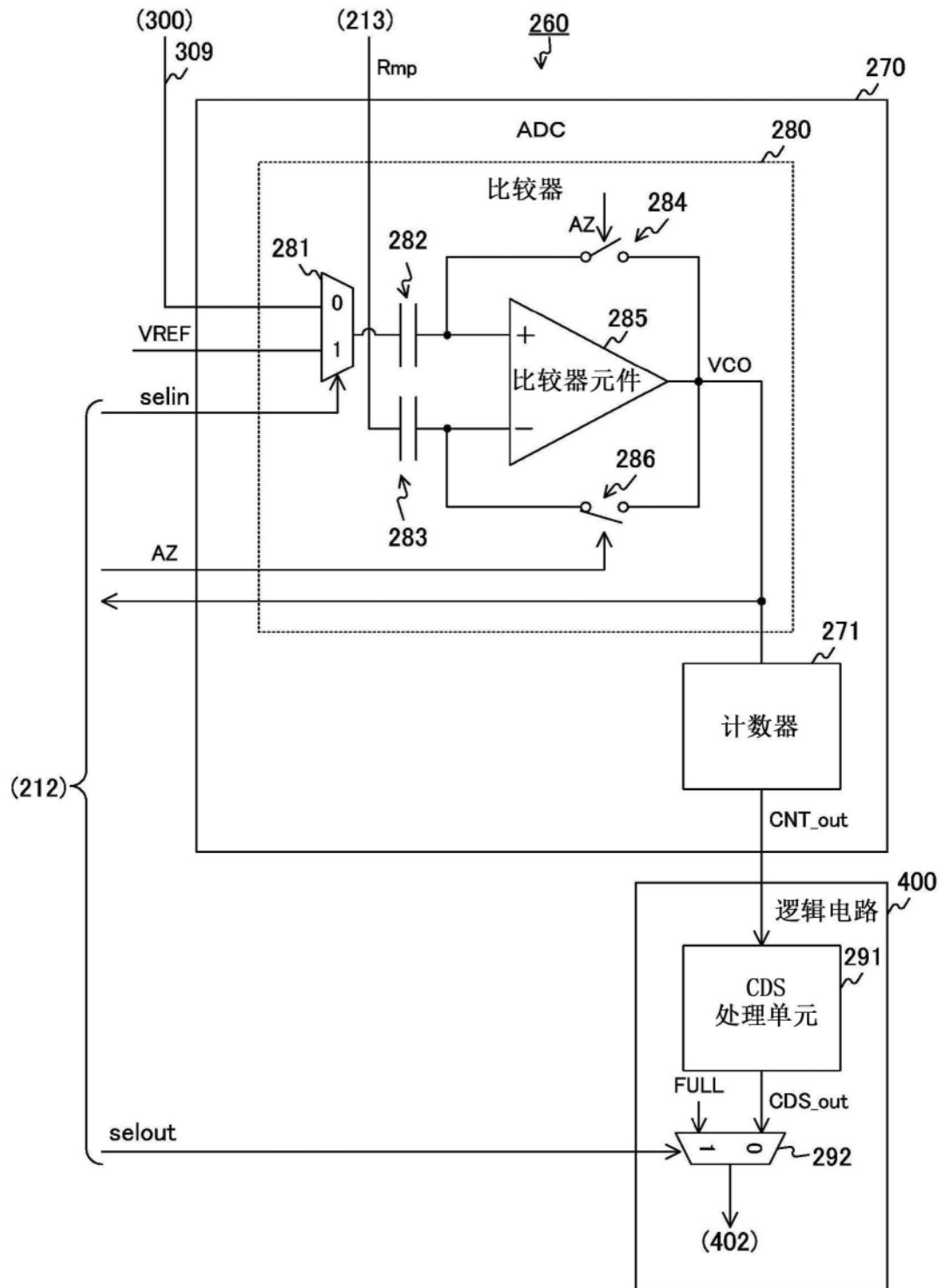


图37

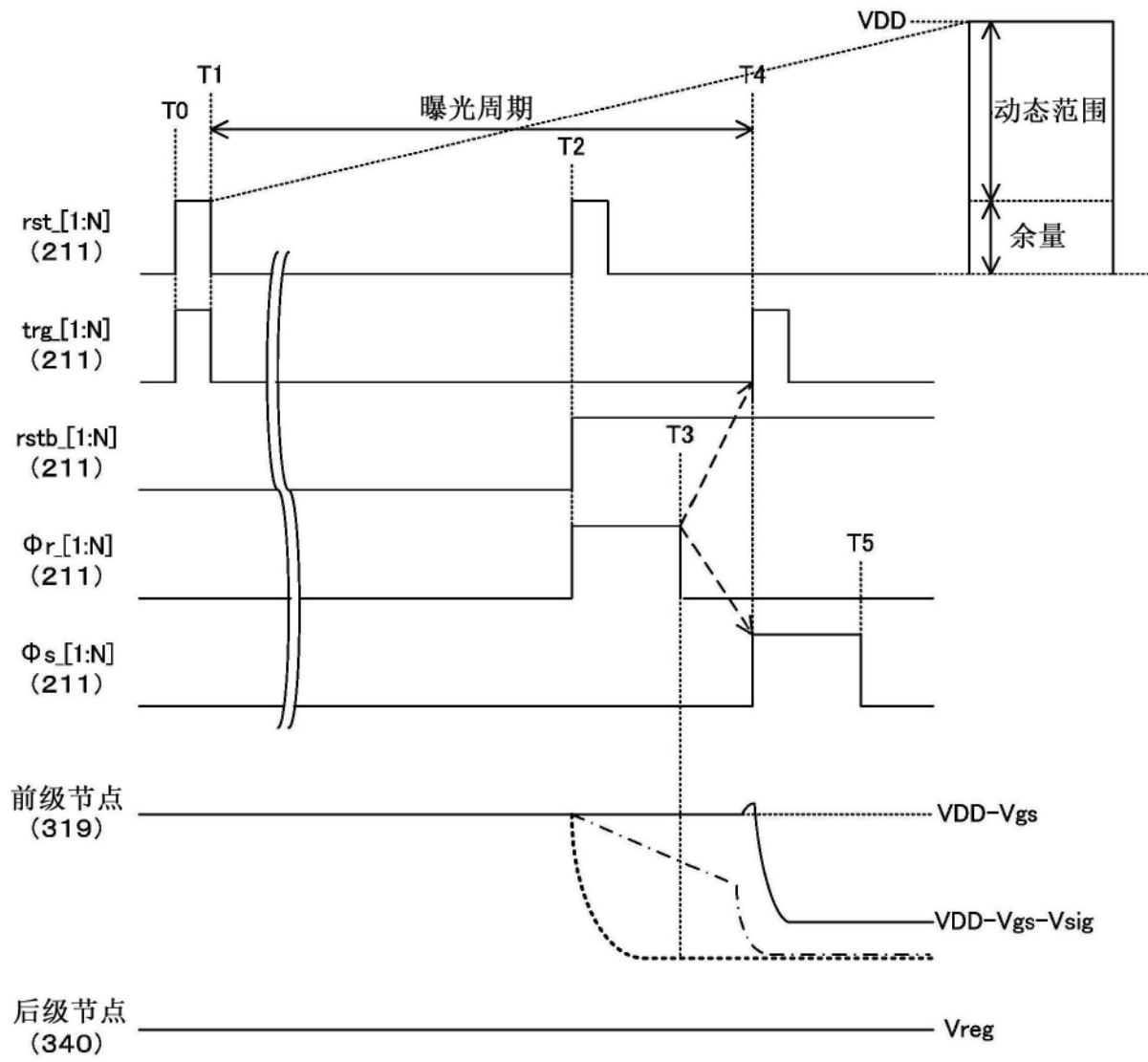


图38

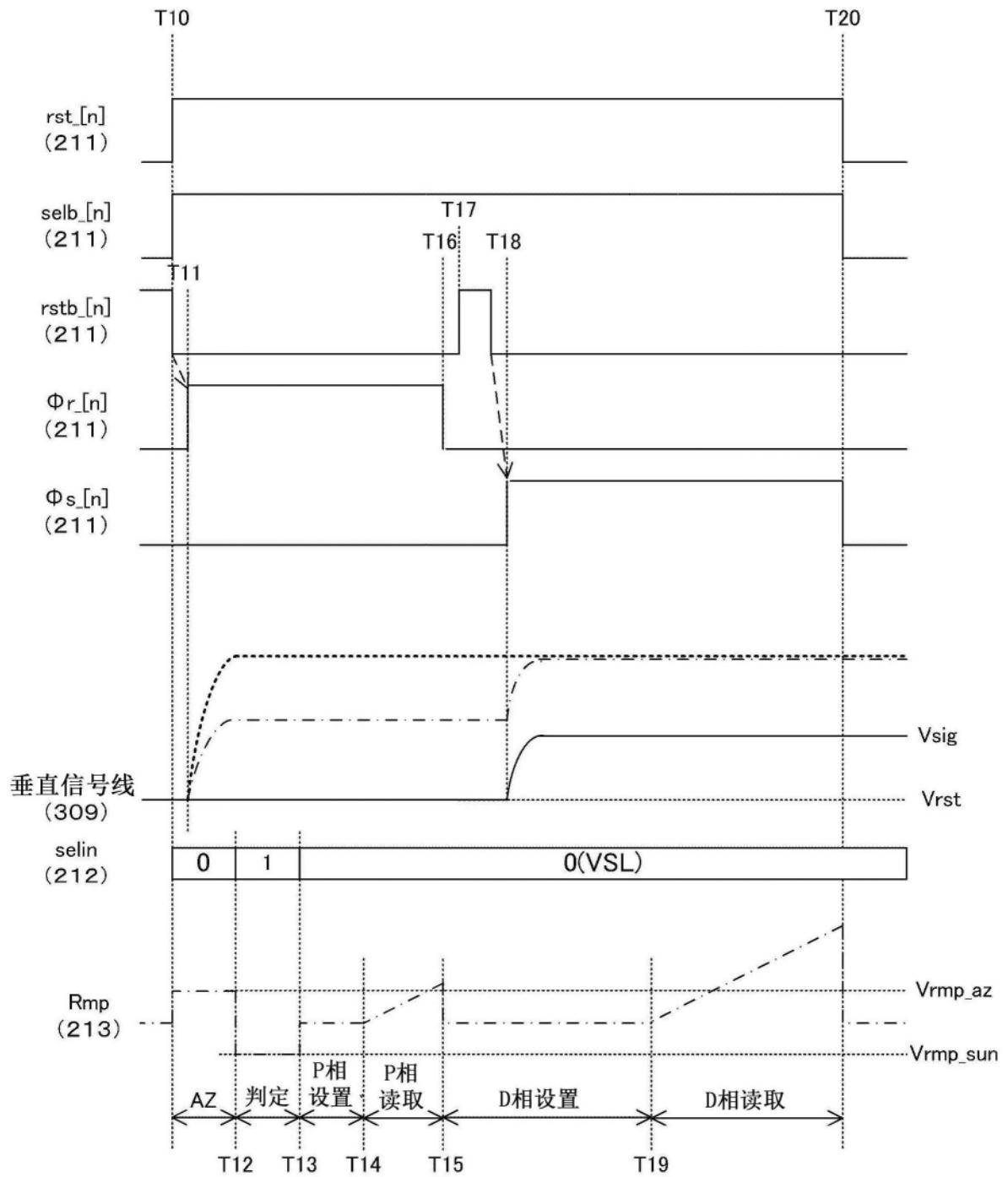


图39

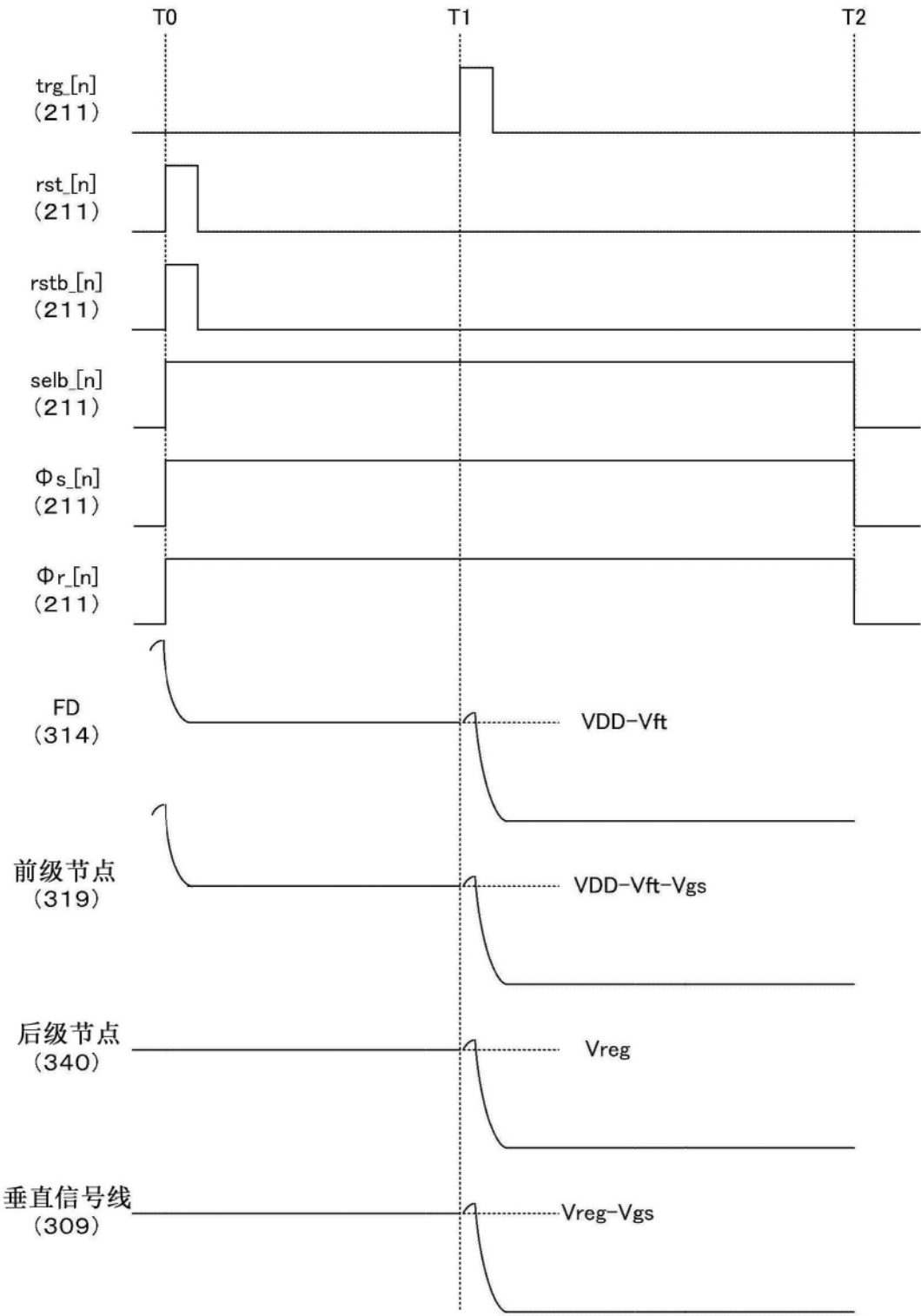


图40

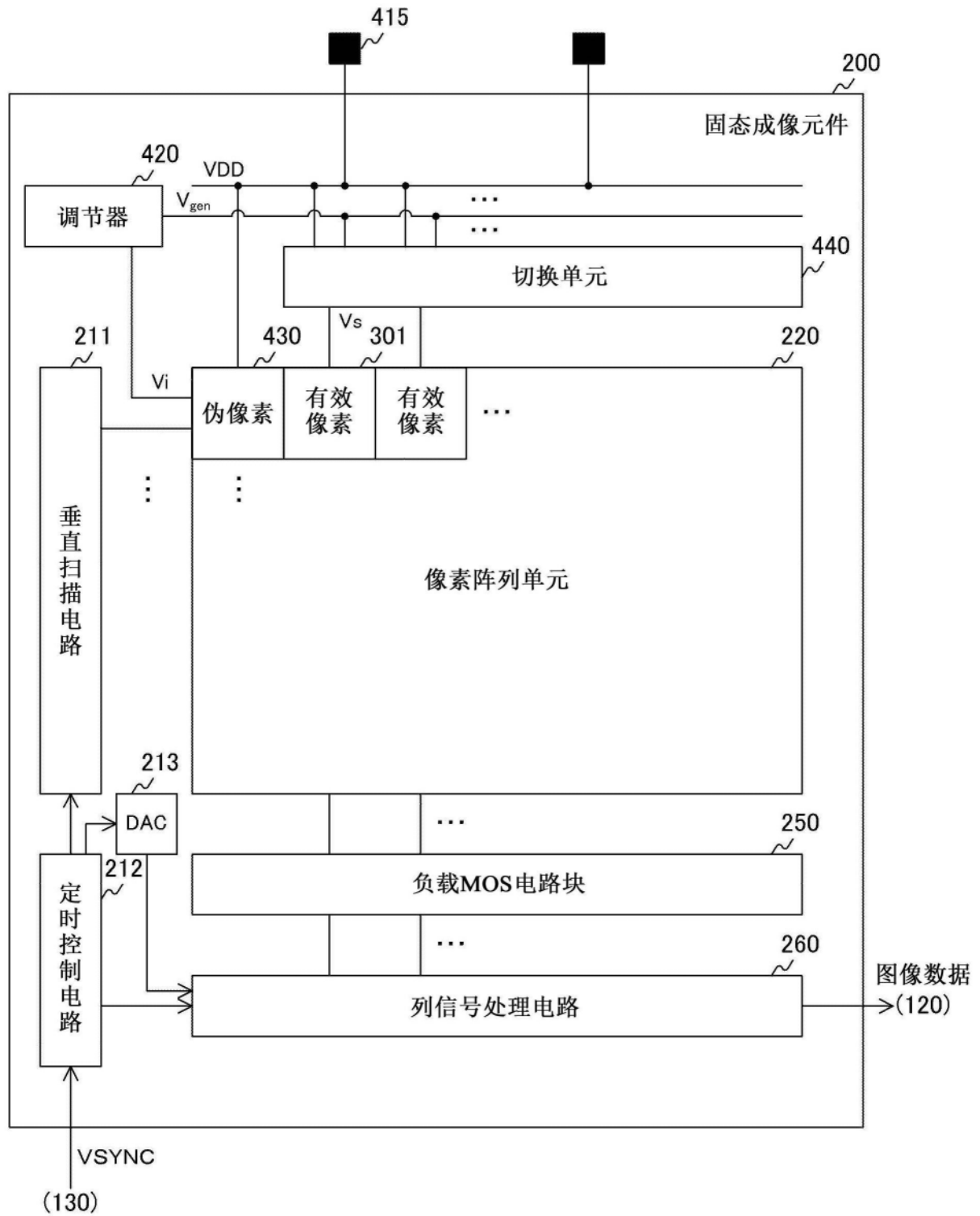
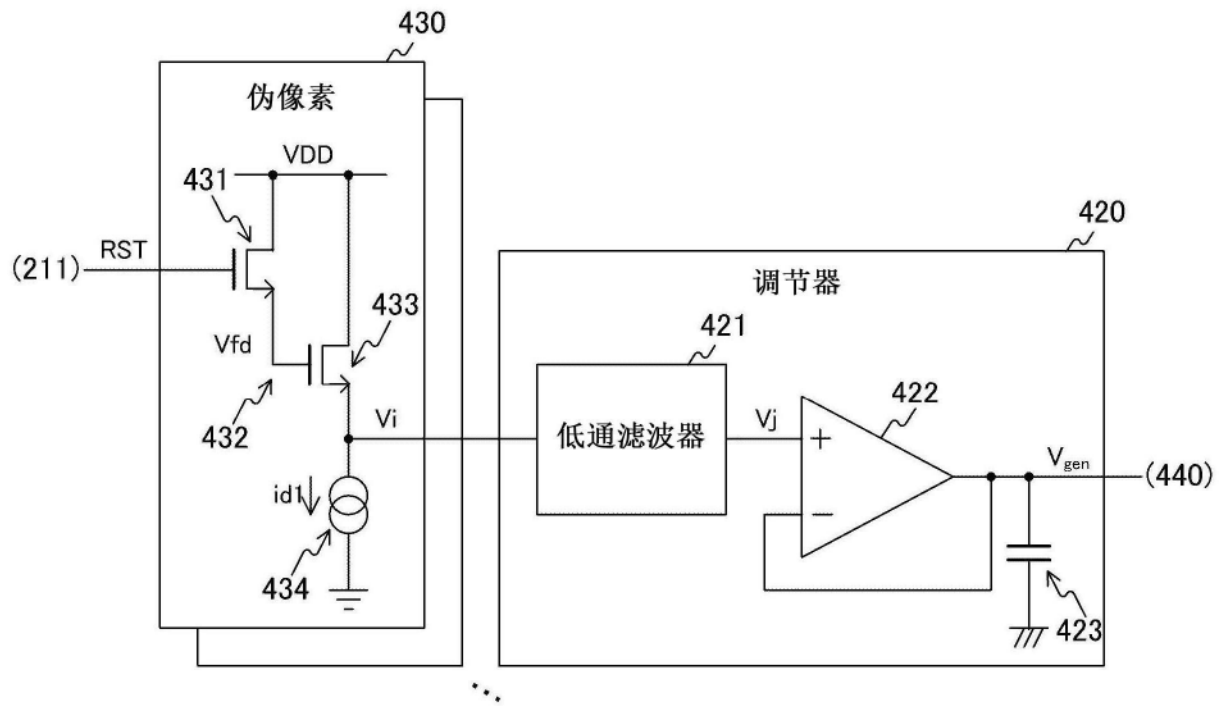
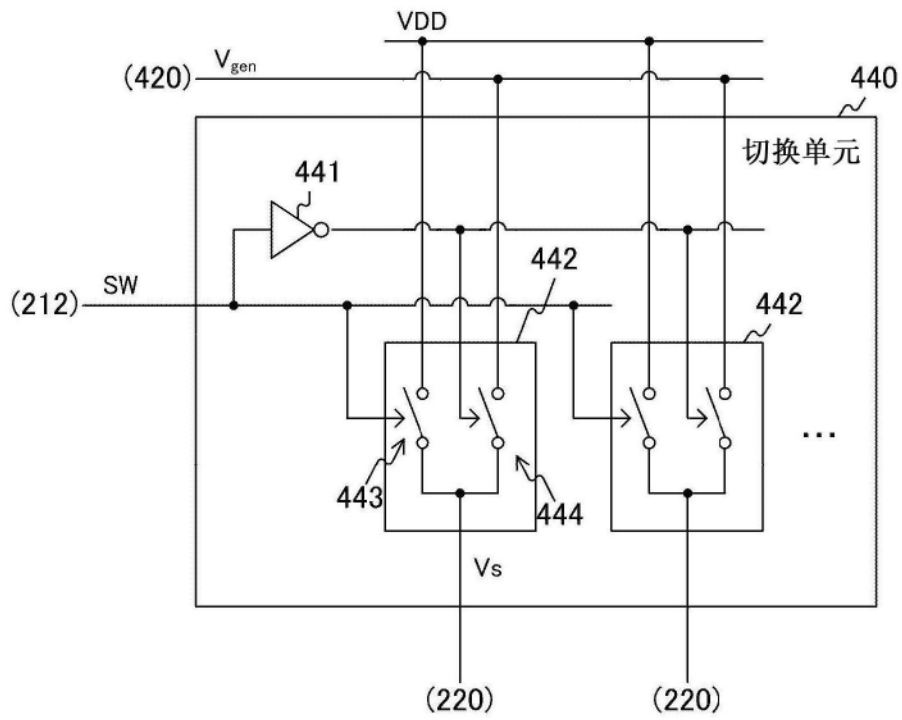


图41



a



b

图42

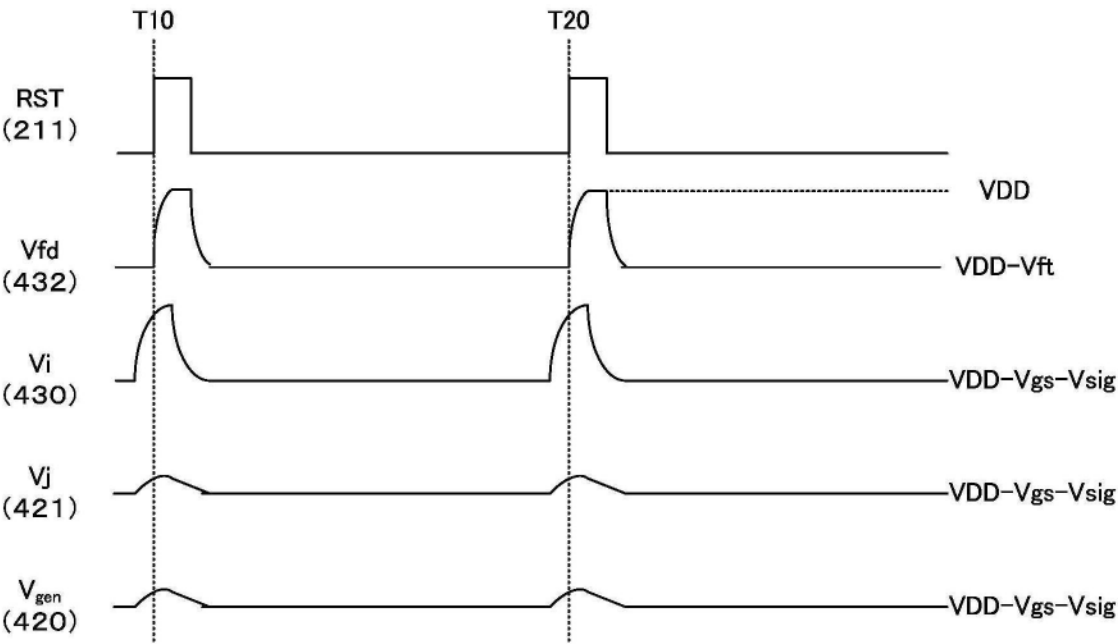


图43

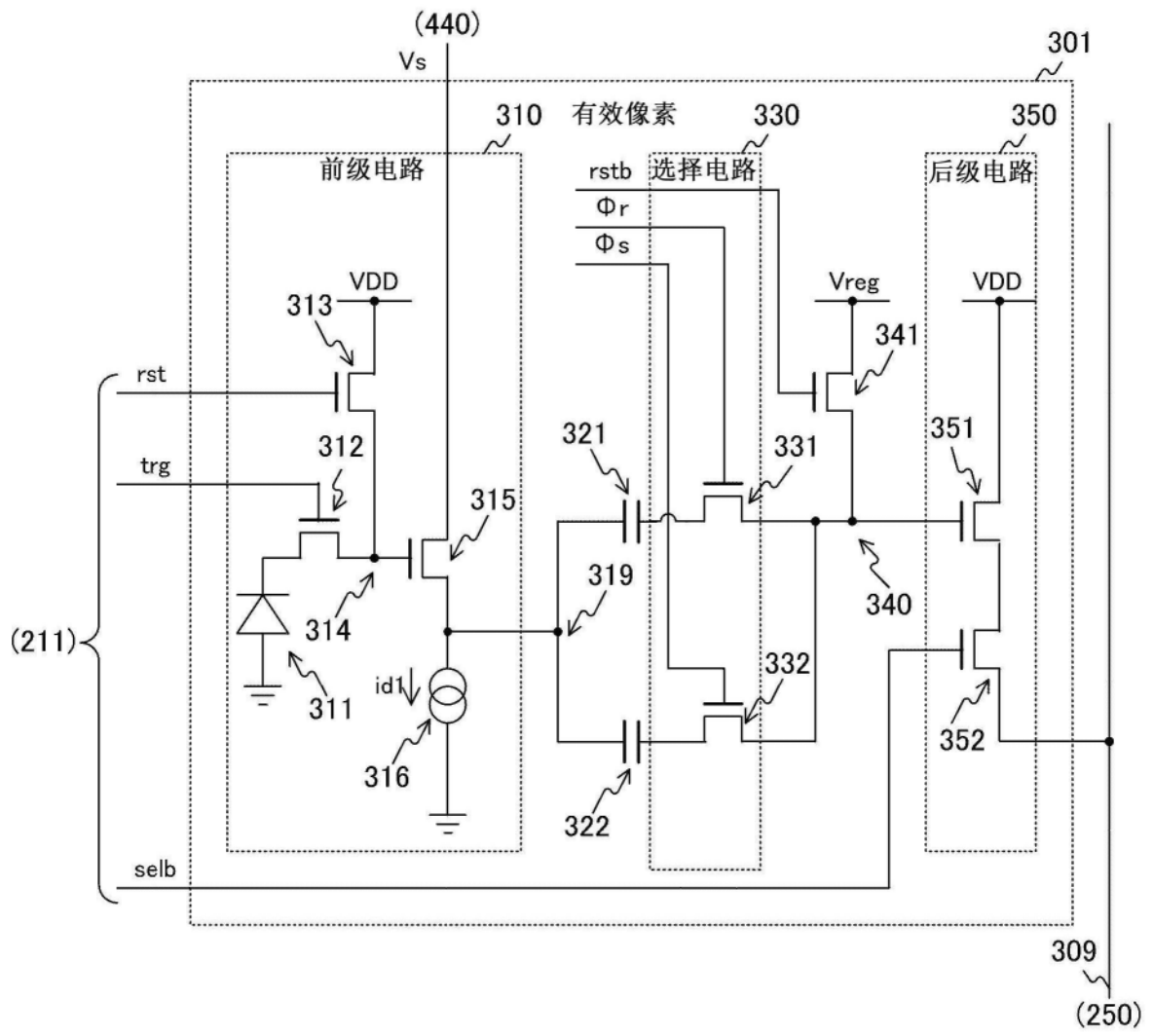


图44

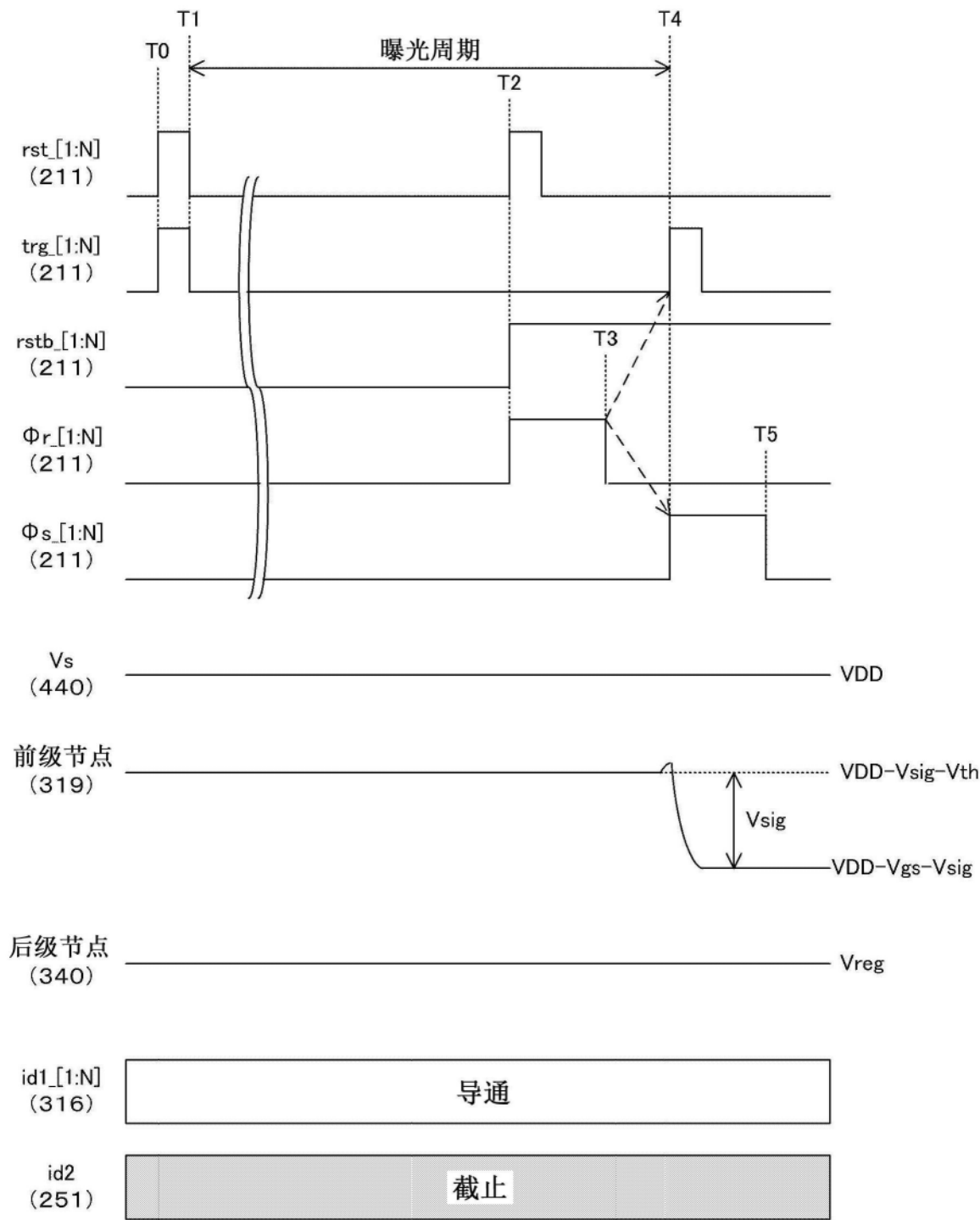


图45

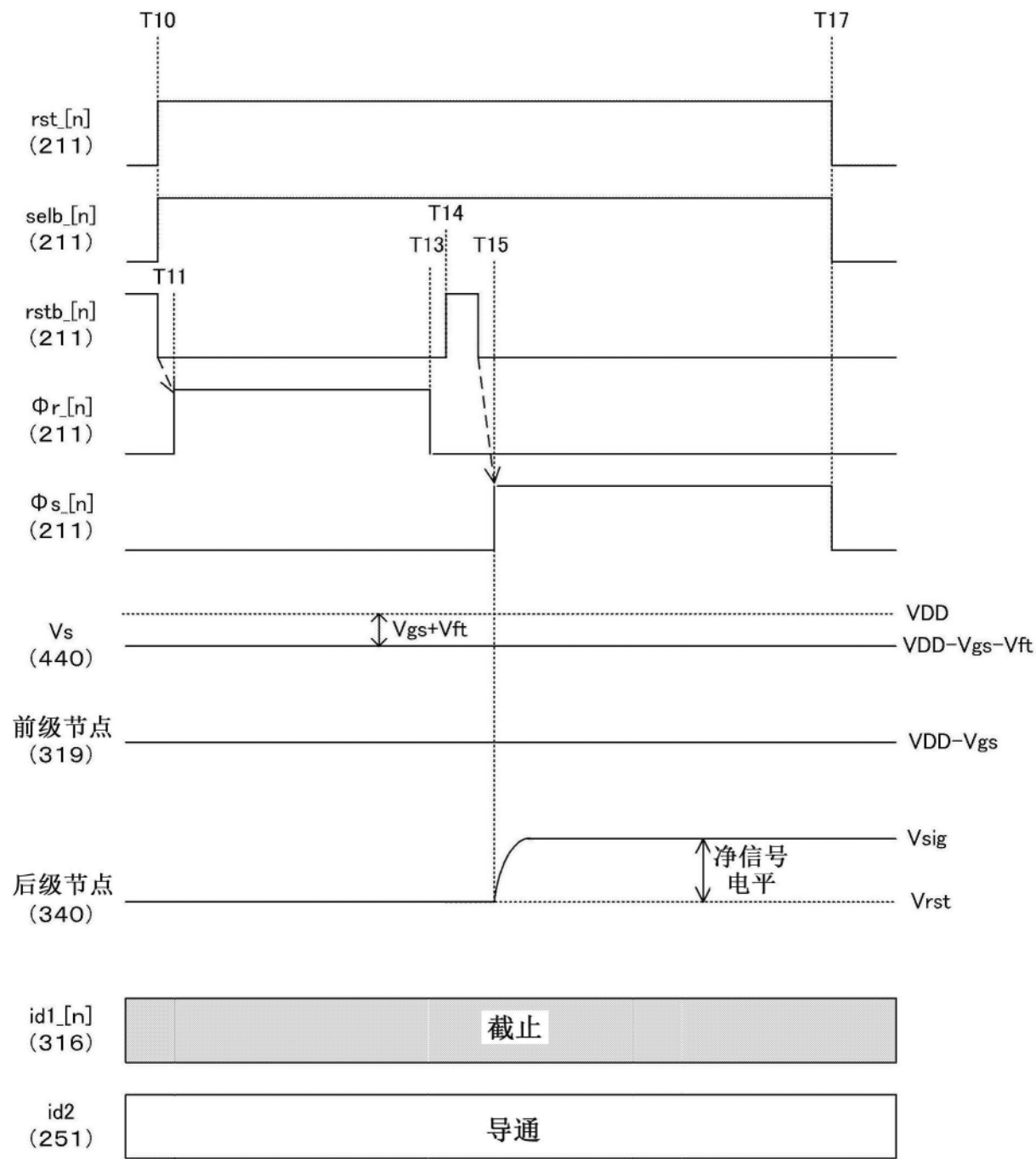


图46

操作	噪声	RN(μ Vrms)		备注
		第一实施方式	第七实施方式	
全局快门	像素kTC噪声	450	450	SH电容50fF
顺序读取	前级SF噪声	380	0	—
	随后级中SF之后的噪声	160	160	包括ADC噪声
总计		610	478	—

图47

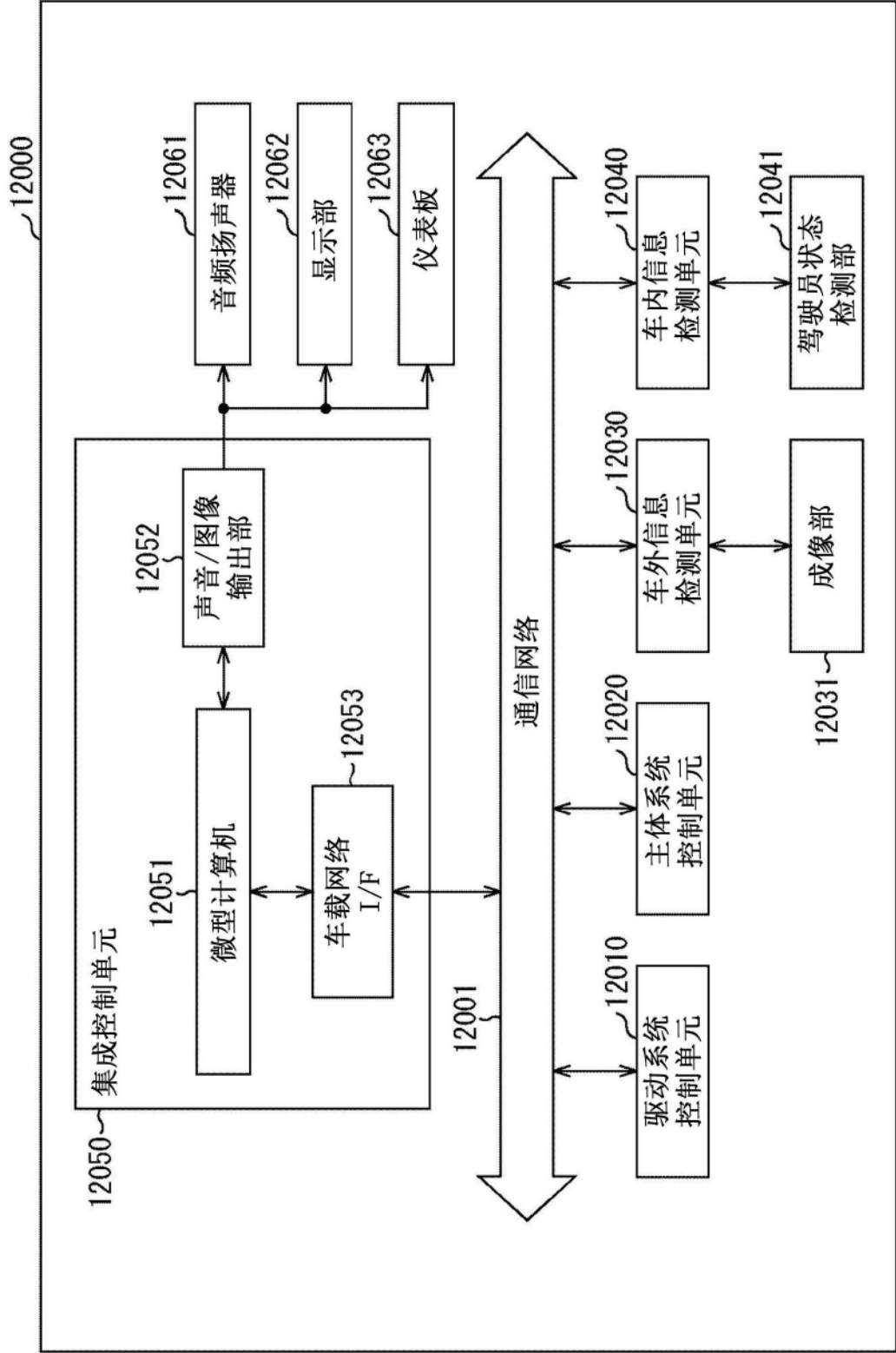


图48

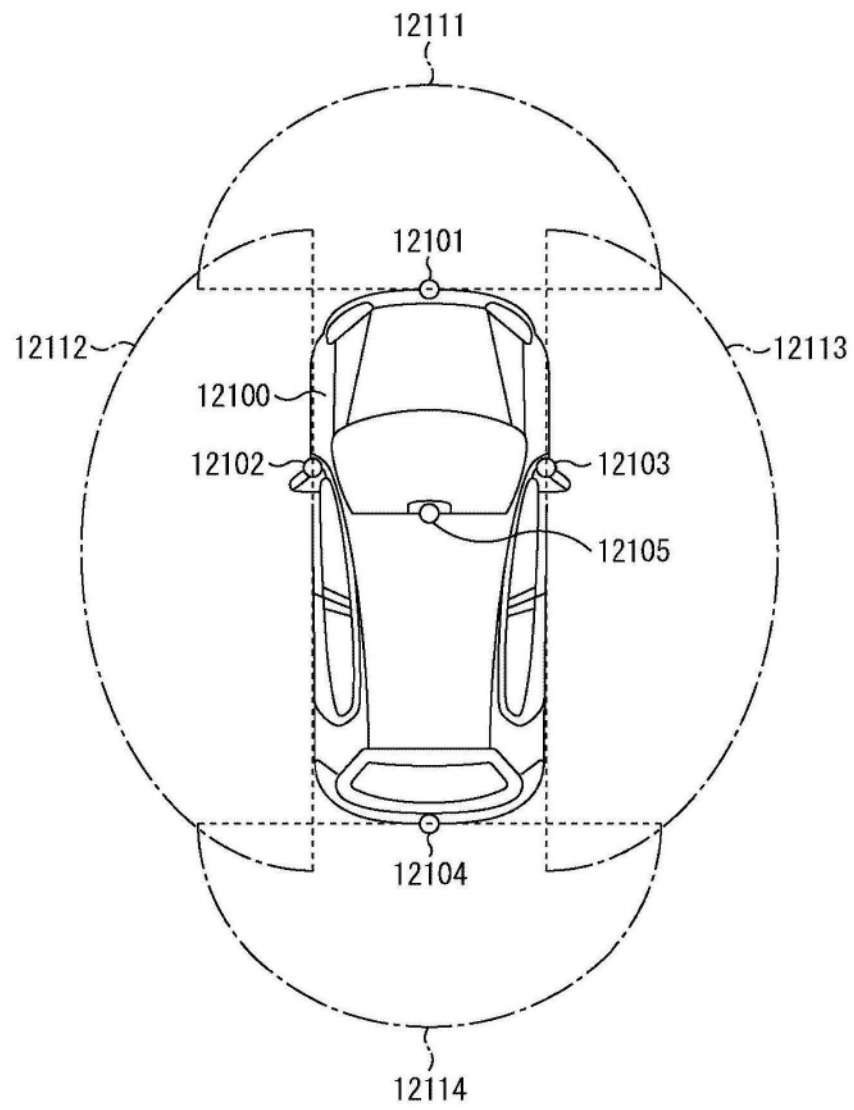


图49