



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I569568 B

(45)公告日：中華民國 106 (2017) 年 02 月 01 日

(21)申請案號：101145147

(22)申請日：中華民國 101 (2012) 年 11 月 30 日

(51)Int. Cl. : H02M3/156 (2006.01)

H01L27/04 (2006.01)

(30)優先權：2011/12/02 美國

13/309,633

(71)申請人：微晶片科技公司 (美國) MICROCHIP TECHNOLOGY INCORPORATED (US)
美國

(72)發明人：克里斯 布萊恩 KRIS, BRYAN (US)

(74)代理人：陳長文

(56)參考文獻：

TW 201121216A

US 2001/0054760A1

US 2004/0174148A1

US 2010/0320983A1

US 2011/0133711A1

審查人員：涂公遠

申請專利範圍項數：25 項 圖式數：4 共 28 頁

(54)名稱

積體電路裝置、電路系統、電路板及操作積體電路裝置之方法

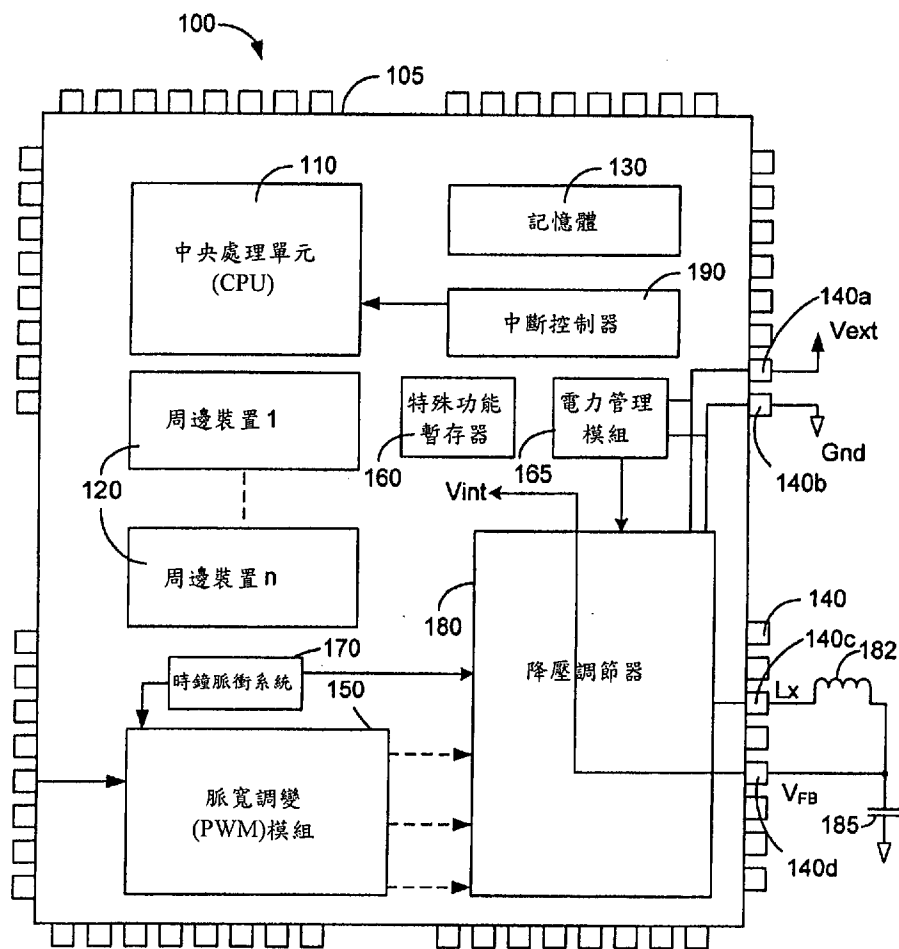
INTEGRATED CIRCUIT DEVICE, CIRCUIT SYSTEM, CIRCUIT BOARD, AND METHOD OF
OPERATING INTEGRATED CIRCUIT DEVICE

(57)摘要

本發明揭示一種積體電路裝置，其具有：一外殼，其具有複數個外部接針；一中央處理單元 (CPU)，其以一內部核心電壓操作且與該複數個接針耦合；及一內部切換模式電壓調節器，其透過該複數個外部接針之至少第一及第二外部接針而接收比該內部核心電壓更高之一外部供應電壓且產生該內部核心電壓，其中該內部切換模式電壓調節器透過該複數個外部接針之至少另一外部接針而與至少一外部組件耦合。

An integrated circuit device has a housing having a plurality of external pins; a central processing unit (CPU) operating at an internal core voltage and being coupled with the plurality of pins; and an internal switched mode voltage regulator receiving an external supply voltage being higher than the internal core voltage through at least first and second external pins of the plurality of external pins and generating the internal core voltage, wherein the internal switched mode voltage regulator is coupled with at least one external component through at least one further external pin of the plurality of external pins.

指定代表圖：



符號簡單說明：

100 · · · 微控制器/
積體晶片/積體電路裝
置

105 · · · 外殼

110 · · · 中央處理單元(CPU)

120 · · · 周邊裝置

130 · · · 記憶體

140 · · · 外部接針

140a . . . 外部接針/
電源接針

140b . . . 外部接針/
電源接針

140c . . . 外部接針

140d . . . 外部接針/
回饋接針

150 · · · 脈寬調變
(PWM)模組

160 · · · 特殊功能暫
存器

165 · · · 電力管理模
組170 · · · 時鐘脈衝系
統

180 · · · 切換模式電
壓調節器/降壓調節器/
切換模式電力調節器

182 · · · 電感器/組件

185 · · · 電容器/組件

190 · · · 中斷控制器

Gnd . . . 接地

Vext . . . 外部供應
電壓

V_{FB} . . . 外部連接/
回饋信號

V_{int} . . . 內部電壓輸出/核心電壓

發明專利說明書

中文說明書替換頁(105年9月6日)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：101145147

※ 申請日：101年11月30日

※IPC 分類：H02M 3/156 (2006.01)
H01L 27/04 (2006.01)

一、發明名稱：(中文/英文)

積體電路裝置、電路系統、電路板及操作積體電路裝置之方法

INTEGRATED CIRCUIT DEVICE, CIRCUIT SYSTEM, CIRCUIT
BOARD, AND METHOD OF OPERATING INTEGRATED CIRCUIT
DEVICE

二、中文發明摘要：

本發明揭示一種積體電路裝置，其具有：一外殼，其具有複數個外部接針；一中央處理單元(CPU)，其以一內部核心電壓操作且與該複數個接針耦合；及一內部切換模式電壓調節器，其透過該複數個外部接針之至少第一及第二外部接針而接收比該內部核心電壓更高之一外部供應電壓且產生該內部核心電壓，其中該內部切換模式電壓調節器透過該複數個外部接針之至少另一外部接針而與至少一外部組件耦合。

三、英文發明摘要：

An integrated circuit device has a housing having a plurality of external pins; a central processing unit (CPU) operating at an internal core voltage and being coupled with the plurality of pins; and an internal switched mode voltage regulator receiving an external supply voltage being higher than the internal core voltage through at least first and second external pins of the plurality of external pins and generating the internal core voltage, wherein the internal switched mode voltage regulator is coupled with at least one external component through at least one further external pin of the plurality of external pins.

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

100	微控制器/積體晶片/積體電路裝置
105	外殼
110	中央處理單元(CPU)
120	周邊裝置
130	記憶體
140	外部接針
140a	外部接針/電源接針
140b	外部接針/電源接針
140c	外部接針
140d	外部接針/回饋接針
150	脈寬調變(PWM)模組
160	特殊功能暫存器
165	電力管理模組
170	時鐘脈衝系統
180	切換模式電壓調節器/降壓調節器/切換 模式電力調節器
182	電感器/組件
185	電容器/組件
190	中斷控制器
Gnd	接地
Vext	外部供應電壓

V_{FB}	外部連接/回饋信號
V_{int}	內部電壓輸出/核心電壓

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本申請案之技術領域係關於積體電路裝置，特定言之，本申請案之技術領域係關於一種具有整合式電壓調節器之微處理器或微控制器。

【先前技術】

微處理器或微控制器通常包括一中央處理單元(CPU)及用一特定技術製造之介面。微控制器除包括記憶體以外，亦包括複數個周邊裝置以在可應用於諸多應用中之一晶片上形成一系統。現代處理器(諸如微處理器及微控制器)歸因於改良處理技術而佔據較小空間。隨著處理幾何結構減小，此等裝置中之操作電壓或核心電壓亦減小。雖然常見的是使用例如5伏特之一供應電壓，但更新裝置僅使用3.3伏特或甚至更小。在0.18微米處理技術中，內部核心電壓為1.8伏特。其他技術甚至可將電壓進一步減小至例如1.2伏特。雖然電路板通常被設計成使用3.3伏特或5伏特作為供應電壓，但諸多微處理器及/或微控制器藉由一整合式電壓調節器而產生例如1.8伏特之內部核心電壓或甚至更低核心電壓。此等電壓調節器為傳統線性調節器。因此，可出現高達45% $((3.3\text{伏特}-1.8\text{伏特})/3.3\text{伏特}=45\%)$ 之藉由線性電壓調節器而轉換成熱之一輸入電力損耗。此能量浪費在任何電池操作裝置中會更顯著。

因此，需要存在一種包括一CPU之改良積體電路裝置。

【發明內容】

根據一實施例，一積體電路裝置可包括：一外殼，其具有複數個外部接針；一中央處理單元(CPU)，其以一內部核心電壓操作且與該複數個接針耦合；及一內部切換模式電壓調節器，其透過該複數個外部接針之至少第一及第二外部接針而接收比該內部核心電壓更高之一外部供應電壓且產生該內部核心電壓，其中該內部切換模式電壓調節器透過該複數個外部接針之至少另一外部接針而與至少一外部組件耦合。

根據另一實施例，外部組件可包括一電感器。根據另一實施例，外部組件可包括一電感器及一電容器，其中該電感器係耦合於複數個外部接針之一第三與第四外部接針之間且該電容器係耦合於該第四外部接針與接地之間。根據另一實施例，內部切換模式電壓調節器可為一降壓調節器。根據另一實施例，積體電路可進一步包括以核心電壓操作之複數個周邊裝置。根據另一實施例，積體電路可進一步包括可操作以啟用或停用該降壓調節器之一電力管理單元。根據另一實施例，外部供應電壓可為約3.3伏特且內部核心電壓為約1.8伏特。根據另一實施例，該降壓調節器可包括與一正反器耦合之一誤差放大器，該正反器之輸出控制一驅動單元以控制串聯耦合於外部供應電壓與接地之間之兩個功率場效電晶體，其中該兩個功率場效電晶體之間之一節點與該第三外部接針耦合且該誤差放大器與該第四外部接針耦合。根據另一實施例，可藉由一特殊功能暫存器而修整該降壓調節器之功能。根據另一實施例，

可藉由至少一熔斷器而修整該降壓調節器之功能。根據另一實施例，該降壓調節器可進一步包括一欠壓鎖定裝置及一熱關斷裝置。根據另一實施例，該降壓調節器可以脈寬調變與脈頻調變之一組合操作。

根據另一實施例，一電路板可包括如上文所描述之積體電路裝置及以外部供應電壓操作之複數個另外積體電路裝置，其中該電路板將作為唯一電源電壓之外部供應電壓提供至積體電路。

根據另一實施例，一電路板可包括如上文所描述之積體電路裝置及以外部供應電壓操作之複數個另外積體電路裝置，其中該電路板將外部供應電壓提供至積體電路且不提供其他供應電壓至積體電路，該電路板進一步包括至少一低電壓積體電路裝置，其中該至少一低電壓積體電路裝置之一電源接針與積體電路裝置之第四接針耦合。

根據又一實施例，操作一積體電路裝置之一方法可包括：提供一供應電壓；提供具有以比該外部供應電壓更低之一內部核心電壓操作之一中央處理單元(CPU)之一積體電路裝置；將該供應電壓供給至該積體電路；藉由一切換模式電壓調節器而在該積體電路裝置內產生該內部核心電壓，該切換模式電壓調節器經由至少一外部連接接針而連接至至少一外部組件。

根據方法之另一實施例，外部組件可包括一電感器。根據方法之另一實施例，外部組件可包括一電感器及一電容器，其中該電感器係耦合於複數個外部接針之一第三與第

四外部接針之間且該電容器係耦合於該第四外部接針與接地之間。根據方法之另一實施例，內部切換模式電壓調節器可為一降壓調節器。根據方法之另一實施例，方法可進一步包括以核心電壓操作之複數個周邊裝置。根據方法之另一實施例，方法可進一步包括藉由一電力管理單元而啟用或停用該降壓調節器之步驟。根據方法之另一實施例，外部供應電壓可為約3.3伏特且內部核心電壓為約1.8伏特。根據方法之另一實施例，方法包括：由與一誤差放大器耦合之一正反器控制一驅動單元，其中該驅動單元控制串聯耦合於外部供應電壓與接地之間之兩個功率場效電晶體，其中該兩個功率場效電晶體之間之一節點與該第三外部接針耦合且該誤差放大器與該第四外部接針耦合。根據方法之另一實施例，方法可進一步包括藉由程式化一特殊功能暫存器或設定至少一熔斷器而修整該降壓調節器之至少一功能之步驟。根據方法之另一實施例，該降壓調節器進一步包括一欠壓鎖定裝置及一熱關斷裝置。根據方法之另一實施例，方法可進一步包括以脈寬調變與脈頻調變之一組合操作該降壓調節器。

熟習技術者將易於自以下圖式、描述及技術方案明白本發明之其他技術優點。本申請案之各種實施例可僅獲得所闡釋優點之一子集。對於該等實施例而言，任何一個優點均非至關重要。

【實施方式】

可藉由參考結合附圖之以下描述而獲得本發明及其優點

之一更完全瞭解，其中相同元件符號指示相同特徵。

特定言之，電池供電微控制器(MCU)應用需要使電力消耗最小化。雖然可提供外部電壓調節器，但此一解決方案通常無法接受空間及成本要求。再者，使用此一低內部核心電壓之裝置僅可與一整合式線性電壓調節器一起使用，此會導致電池壽命縮短。因此，無法使用一更有效率之外部調節器。

根據各種實施例，包括一CPU之一積體電路裝置(諸如一微處理器或微控制器)可擁有一切換模式電力調節器，諸如一內部降壓調節器。此一切換式電壓調節器可被設計成非常有效率。根據各種實施例，該內部切換模式電壓調節器可被設計成僅需要最少外部組件(諸如電感器及大電容器)。可整合全部其他組件(諸如電力電晶體及控制電路)，其中根據各種實施例，某些周邊功能可與內部調節器組合以進一步節省矽晶粒上之佔用面積。再者，以下實施例展示一降壓調節器作為切換模式電壓調節器。然而，雖然此一應用特別有益，但其他切換模式電壓調節器可取代該降壓調節器。

圖1展示根據一實施例之一微控制器100之一方塊圖。為更佳地概觀，圖1僅展示組件之間之某些連接。各連接可根據各自功能性而表示單一或多個連接線。可替代及無需一些連接，如熟習技術者所瞭解。

一積體晶片100係嵌入至具有複數個外部接針140之一外殼105中。作為典型微控制器，積體晶片100包括一中央處

理單元110、複數個周邊裝置120及記憶體130。此等周邊裝置之一者可為一脈寬調變模組150。此外，根據一實施例，微控制器包括一整合式切換模式電壓調節器180，例如一降壓調節器。根據一實施例，該降壓調節器使用例如由脈寬調變模組150提供之某些周邊功能。然而，根據其他實施例，切換模式電壓調節器180可不需要來自微控制器之資源。在此一情況中，全部周邊功能可供一使用者使用。微控制器可包括一內部系統及/或周邊匯流排。圖1中展示另外功能單元或模組，例如一中斷控制器190、一時鐘脈衝系統170(其可將一或多個時脈信號供應至脈寬調變模組150及切換模式電壓調節器180)。可提供一電力管理模組165，其可尤其在將系統切換至一低電力模式以進一步減少裝置之電力消耗時控制某些功能。電力管理模組可以透過外部接針140a及140b而提供之外部供應電壓操作。因此，電力管理模組165可經組態以關斷除自身以外之微控制器之全部其他組件，其中電力管理單元可在處於睡眠模式時僅需要非常小之供應電流。為此，切換模式電力調節器180可操作以藉由電力管理模組165而接通或斷開。

降壓調節器180與外部供應電壓 V_{ext} 連接且透過外部接針140a及140b而與接地連接。如上文所提及，降壓調節器可被設計成僅需要最少外部組件。在圖1所展示之實施例中，外部上僅需要一單一電感器182及電容器185。此等組件182、185經由兩個額外外部接針140c及140d而與整合式降壓調節器180連接。為此，電感器182係耦合於第一額外

外部接針140c與140d之間，其中電容器係耦合於第二額外外部接針140d與接地之間。降壓調節器180產生較低核心電壓且將其內部地供應至以此電壓(如內部電壓輸出 V_{int} 所指示)操作之各種微控制器結構。然而，由於可在外部連接 V_{FB} 處使用核心電壓 V_{int} 時，所以一電路板上之其他組件可連接至此接針。

圖2展示一微控制器內之一降壓調節器之一可行實施方案之一更詳細電路圖。然而，可在一微控制器內使用其他設計。圖2中所展示之降壓調節器包括一欠壓鎖定單元205及一能帶隙參考210，其等各透過外部接針140a而與外部供應電壓連接。一軟起動單元215與能帶隙參考210之輸出端連接且提供參考電壓 V_{ref} 。一第一運算放大器250使其非反相輸入端接收參考電壓 V_{ref} 且使其反相輸入端接收回饋信號。透過外部接針140d及一濾波網路(其由耦合於回饋接針140d與比較器245之輸出端之間之電阻器255、260、275及280與電容器265、270及285組成)而獲得回饋信號。運算放大器250之輸出端與一第一比較器245之輸入端耦合，第一比較器245之輸出控制正反器240之R輸入。正反器240之S輸入端接收一脈衝信號。正反器240之輸出驅動控制功率MOSFET 295及297之一開關驅動邏輯及時序模組235。一第二比較器比較由感測器225量測之輸入至MOSFET 295中之電流與一參考值 $ILIM_{pwm}$ ，且產生供給至模組235之一控制信號+ILPK。類似地，一第三比較器222比較自MOSFET 297輸出之通過感測器227之電流與一參考

值 V_{ref} ，且產生供給至模組 235 之一控制信號 -ILPK。一求和點 230 接收來自感測器 225 之輸入電流量測信號及一參考鋸齒形信號。求和點 230 之輸出係供給至第一比較器。降壓調節器可進一步包括一熱關斷模組 290。另外，可將一修整單元 217 提供給降壓調節器 180 之某些單元。替代地，降壓調節器之某些單元或功能可經組態以藉由一控制單元（諸如微控制器）而修整（例如透過一或多個特殊功能暫存器 160 或藉由至少一或多個熔斷器等等）。用於修整之特殊功能暫存器 160 亦可有利地為具非揮發性之一組態暫存器。特殊功能暫存器 160（尤其是一非揮發性組態暫存器）可用於控制降壓調節器之其他功能及參數，諸如輸出電壓、輸出電流、能帶隙之參數、過壓或欠壓保護等等。

圖 2 中所展示之降壓調節器 180 為一同步降壓調節器，其在一脈頻調變 (PFM) 模式或一脈寬調變 (PWM) 模式中操作以最大化整個操作電流範圍內之系統效率。然而，可使用如上文所提及之其他切換模式電壓調節器。由於能夠操作例如自 2.7 伏特至 5.5 伏特之輸入電壓源，所以降壓調節器 180 可例如輸送 500 毫安培之連續輸出電流。當處於 PWM 模式時，裝置以例如 2.0 兆赫 (典型) 之一恆定頻率切換以容許有較少濾波組件。可提供各種固定電壓，例如 1.2 伏特、1.5 伏特、1.8 伏特、2.5 伏特、3.3 伏特。另外，裝置之特徵為：單元 205 之欠壓鎖定 (UVLO)、單元 290 之過熱關斷、過電流保護及啟用/停用控制 (其可受控於電力管理模組 165)。

降壓調節器180具有容許裝置在整個操作電流及電壓範圍內維持一高水準效率之兩個不同操作模式。裝置根據輸出負載要求而自動切換於PWM模式與PFM模式之間。在重負載條件期間，降壓調節器180以使用電流模式控制之例如2.0兆赫(典型)之一高固定切換頻率操作。此使輸出脈動(通常為10毫伏特至15毫伏特)及雜訊最小化，同時維持高效率(通常為88%，其中 $V_{IN}=3.6$ 伏特、 $V_{OUT}=1.8$ 伏特、 $I_{OUT}=300$ 毫安培)。在正常PWM操作期間，當內部P通道MOSFET 295係接通時，開始一切換循環。感測斜坡電感器電流且使其與內部高速比較器245之一輸入關聯。高速比較器之另一輸入為誤差放大器之輸出。此為0.8伏特之內部參考電壓與經分壓(divided down)之輸出電壓之間之差異。當所感測之電流變為等於經放大之誤差信號時，高速比較器245切換狀態且P通道MOSFET 295被斷開。接通N通道MOSFET 297，直至內部振盪器設定一內部RS鎖存器以啟動另一切換循環。針對以下條件之任何者而啟動PFM至PWM之模式轉變：連續裝置切換及輸出電壓已失調。

根據一實施例，在輕負載條件期間，降壓調節器180在一PFM模式中操作。當降壓調節器180進入此模式時，其開始脈衝跳躍以藉由減小每秒之切換循環數而最小化非必要靜態電流汲取。此裝置之典型靜態電流汲取為例如45微安培。針對以下條件之任何者而啟動PWM至PFM之模式轉變：在一設定持續時間內感測不連續感測器電流，且感測

器峰值電流下降至低於轉變臨限值限制。在起動期間控制降壓調節器180之輸出。此控制容許在起始於VIN升高至高於UVLO電壓或SHDN被啟用之起動期間存在極小量之VOUT過衝(overshoot)。

過熱保護電路290係整合至降壓調節器180中。此電路監測裝置接面溫度且在接面溫度超過典型150°C臨限值之條件下切斷裝置。若超過此臨限值，則裝置將在接面溫度下降約10°C之後自動重新起動。在一過熱條件期間重新設定軟起動單元215。

逐循環電流限制係用於在施加一外部短路時保護降壓調節器180免受損壞。典型峰值電流限制為例如860毫安培。若所感測之電流達到860毫安培限制，則即使輸出電壓未失調，P通道MOSFET 295亦被斷開。裝置將試圖在內部振盪器設定內部RS鎖存器時起動一新的切換循環。

UVLO特徵使用一比較器來感測輸入電壓(VIN)位準。若輸入電壓低於適當操作降壓調節器180之所需電壓，則UVLO特徵將使轉換器保持關閉。當VIN升高至高於所需輸入電壓時，釋放UVLO且軟起動開始。將滯後量建置至UVLO電路中以補償輸入阻抗。例如，若輸入電壓源與操作時之裝置之間存在任何電阻，則裝置之輸入端處將存在等於 $I_{IN} \times R_{IN}$ 之一電壓降。典型滯後量為140毫伏特。

圖3展示呈一微處理器形式之一類似裝置。相同元件具有相同元件符號。此處，可僅提供將該裝置連接至外部周邊裝置及記憶體之一介面模組320以取代複數個周邊裝

置。處理器300亦具有含有一微處理器之全部基本組件之一外殼305。根據其他實施例，該裝置亦可包括快取記憶體。切換模式電力調節器180亦可為如圖2中所展示及如上文所論述之一降壓調節器。

圖4展示包括如圖1及圖3中所展示之一積體電路裝置100或300之一印刷電路板。該印刷電路板包括複數個導電路徑或線路410、425、426、460、470、480及連接墊440與450。此外，圖中展示額外組件182、185、420及430。當然，電路板400可包括更多或更少組件及額外電路線路。由一外部電源產生之一外部供應電壓係供給至連接墊440及450，使得接地連接至連接墊450且例如3.3伏特電壓連接至連接墊440。線路460及470使電源與積體電路裝置100/300之電源接針140a、140b連接。由積體電路裝置100/300之內部組件及外部組件182、185形成之降壓轉換器產生1.8伏特之內部核心電壓。為此，電路板400提供導電線路410及480以使電感器182及電容器185與積體電路裝置100/300之額外接針140c及140d適當連接。電路板可包括以3.3伏特之較高供應電壓操作之複數個其他組件。圖4展示元件符號為430之一個此類組件。然而，可存在複數個此等組件。因此，組件430分別透過電路線路460及470之延伸部而直接連接至連接墊440及450。另外，電路板可包括以1.8伏特之較低核心電壓操作之組件。圖4展示元件符號為420之一個此類組件。在此一組件自身不具有電壓調節器之情況中，當接收回饋信號 V_{FB} 之外部接針140d具

有例如 1.8 伏特之調節核心電壓時，裝置可連接至接地墊 450 及積體電路裝置 100/300 之外部接針 140d。以此電壓操作之其他組件亦可連接至此接針 140d。

因此，本發明經適當調適以實施目的且實現所提及之目標及優點以及本發明內之固有其他者。雖然已藉由參考本發明之尤佳實施例而描繪、描述及界定本發明，但此等參考不隱含對本發明之一限制，且無法推知此限制。如一般技術者所瞭解，本發明能夠在形式及功能上進行大幅修改、改動及等效。本發明之所描繪及所描述之較佳實施例僅具例示性，且未窮舉本發明之範疇。因此，本發明意欲僅受限於隨附申請專利範圍之精神及範疇，同時充分認知全部態樣中之等效物。

【圖式簡單說明】

圖 1 係展示根據一實施例之一微控制器之一方塊圖；

圖 2 展示可與一微控制器整合之一例示性降壓調節器之一實施例；

圖 3 展示一微處理器之另一實施例；

圖 4 展示如圖 1 及圖 3 中所展示之一微處理器或微控制器之一應用，其中其他組件位於一電路板上。

【主要元件符號說明】

100	微控制器/積體晶片/積體電路裝置
105	外殼
110	中央處理單元(CPU)
120	周邊裝置

130	記憶體
140	外部接針
140a	外部接針/電源接針
140b	外部接針/電源接針
140c	外部接針
140d	外部接針/回饋接針
150	脈寬調變(PWM)模組
160	特殊功能暫存器
165	電力管理模組
170	時鐘脈衝系統
180	切換模式電壓調節器/降壓調節器/切換模式 電力調節器
182	電感器/組件
185	電容器/組件
190	中斷控制器
205	欠壓鎖定(UVLO)單元
210	能帶隙參考
215	軟起動單元
217	修整單元
220	第二比較器
222	第三比較器
225	感測器
227	感測器
230	求和點

235	開關驅動邏輯及時序模組
240	正反器
245	第一比較器
250	運算放大器
255	電阻器
260	電阻器
265	電容器
270	電容器
275	電阻器
280	電阻器
285	電容器
290	熱關斷模組/過熱保護電路
295	功率 MOSFET/P 通道 MOSFET
297	功率 MOSFET/N 通道 MOSFET
300	處理器/積體電路裝置
305	外殼
320	介面模組
400	電路板
410	導電路徑/導電線路
420	組件
425	導電路徑/導電線路
430	組件
440	連接墊
450	連接墊/接地墊

460	導電路徑/導電線路/電路線路
470	導電路徑/導電線路/電路線路
480	導電路徑/導電線路
Gnd	接地
$ILIM_{pwm}$	參考值
V_{ext}	外部供應電壓
V_{FB}	外部連接/回饋信號
V_{int}	內部電壓輸出/核心電壓
V_{ref}	參考電壓/參考值
+ILPK	控制信號
-ILPK	控制信號

七、申請專利範圍：

1. 一種積體電路裝置，其包括：

一外殼，其具有複數個外部接針；

一中央處理單元，其以一內部核心電壓操作且與該複數個接針之至少某些接針耦合；

其中該積體電路裝置包含僅一個電壓調節器，該電壓調節器係一內部切換模式電壓調節器，其透過該複數個外部接針之至少第一及第二外部接針而接收比該內部核心電壓更高之一外部供應電壓且產生該內部核心電壓，其中該內部切換模式電壓調節器具有僅一個輸出驅動器級(output driver stage)，該輸出驅動器級與針對一外部組件輸出一電壓之一第三外部接針以及接收一回饋電壓之一第四外部接針耦合，

其中該內部切換模式電壓調節器包括一驅動邏輯，該驅動邏輯產生單一對互補驅動信號，該對互補驅動信號經饋送至該輸出驅動器級，且其中該內部切換模式電壓調節器經組態以測量該內部切換模式電壓調節器之一負載且取決於一臨限負載而在一第一及第二操作模式之間進行切換，其中該操作模式對於該內部切換模式電壓調節器之效率係經最佳化的，

其中該輸出驅動器級係耦合在一電源接針及接地之間的一互補輸出級(complementary output stage)，且其中該內部切換模式電壓調節器進一步包括：

一第一電流感測器，其經組態以測量自該外部供應

電壓至該互補輸出級之一PMOSFET之一輸入電流；

一第二電流感測器，其經組態以測量自該互補輸出級之一NMOSFET至接地之一輸出電流；

一誤差放大器，其接收一回饋電壓；

一比較器，其經組態以比較該誤差放大器之一輸出信號與該經測量之電流及一參考鋸齒形信號之和(sum)；及

一正反器，其接收該比較器之一輸出信號及一脈衝信號；

其中該驅動邏輯自該正反器及自該第一及第二電流感測器接收一輸出信號且產生該互補輸出級之控制信號。

2. 如請求項1之積體電路裝置，其中該內部切換模式電壓調節器為一降壓調節器。
3. 如請求項1之積體電路裝置，其進一步包括以該核心電壓操作之複數個周邊裝置。
4. 如請求項1之積體電路裝置，其進一步包括可操作以啟用或停用該內部切換模式電壓調節器之一電力管理單元。
5. 如請求項1之積體電路裝置，其中該外部供應電壓為約3.3伏特，且該內部核心電壓為約1.8伏特。
6. 如請求項2之積體電路裝置，其中該PMOSFET與該NMOSFET之間的一節點與該第三外部接針耦合，且該誤差放大器與該第四外部接針耦合，且其中該驅動邏輯

經組態以當該輸入電流超過一預定臨限值時斷開該 PMOSFET 且當該輸出電流超過一預定臨限值時斷開該 NMOSFET。

7. 如請求項 6 之積體電路裝置，其中可藉由一特殊功能暫存器而修整該降壓調節器之功能。
8. 如請求項 6 之積體電路裝置，其中可藉由至少一熔斷器而修整該降壓調節器之功能。
9. 如請求項 6 之積體電路裝置，其中該降壓調節器進一步包括一欠壓鎖定裝置及一熱關斷裝置。
10. 如請求項 6 之積體電路裝置，其中該降壓調節器以脈寬調變與脈頻調變之一組合操作。
11. 一種電路系統，其包含如請求項 1-10 中之任一項之積體電路裝置，其中該外部組件包含一電感器。
12. 一種電路系統，其包含如請求項 1-10 中之任一項之積體電路裝置，其中該外部組件包含一電感器及一電容器，其中該電感器耦合於該複數個外部接針之該第三外部接針及該第四外部接針之間，且該電容器耦合於該第四外部接針及接地之間。
13. 一種電路板，其包括如請求項 1 之積體電路裝置及以該外部供應電壓操作之至少一另外積體電路裝置，其中該電路板將作為唯一電源電壓之該外部供應電壓提供至該積體電路裝置。
14. 一種電路板，其包括如請求項 12 之電路系統及以該外部供應電壓操作之至少一另外積體電路裝置，其中該電路

板將該外部供應電壓提供至該積體電路裝置且未將其他供應電壓提供至該積體電路裝置，該電路板進一步包括至少一低電壓積體電路裝置，其中該至少一低電壓積體電路裝置之一電源接針與該積體電路裝置之該第四接針耦合。

15. 一種操作一積體電路裝置之方法，其包括：

提供一外部供應電壓至該積體電路裝置；

其中該積體電路裝置包含一中央處理單元，該中央處理單元操作於比該外部供應電壓更低之一內部核心電壓；

將該外部供應電壓及接地經由一第一外部接針及一第二外部接針饋送至該積體電路裝置，其中該積體電路裝置包含僅一個電壓調節器，該電壓調節器係一內部切換模式電壓調節器；

藉由該內部切換模式電壓調節器而在該積體電路裝置內產生該內部核心電壓，該內部切換模式電壓調節器包括僅一個輸出驅動器級，該輸出驅動器級在連接至至少一外部組件之一第三接針處輸出一電壓，且其中該內部切換模式電壓調節器經由一第四外部接針自該外部組件接收一回饋電壓；及

藉由以下步驟產生饋送至該輸出驅動器級之一對互補驅動信號：

在該積體電路裝置內測量自該外部供應電壓至該內部切換模式電壓調節器之該輸出驅動器級之一

PMOSFET之一電流，

在該積體電路裝置內測量自該內部切換模式電壓調節器之該輸出驅動器級之一NMOSFET至接地之一電流；

將該經測量輸入電流加總至一鋸齒形信號以產生一和信號(summed signal)，及

比較該和信號與來自一誤差放大器之一輸出信號，以取決於一臨限負載而控制在一第一及第二操作模式之間的切換，其中該操作模式對於該內部切換模式電壓調節器之效率係經最佳化的，其中當該輸入電流超過一預定臨限值時該PMOSFET被斷開且當該輸出電流超過一預定臨限值時該NMOSFET被斷開。

16. 如請求項15之方法，其中該外部組件包括一電感器。
17. 如請求項15之方法，其中該外部組件包括一電感器及一電容器，其中該電感器係耦合於該複數個外部接針之一第三與第四外部接針之間且該電容器係耦合於該第四外部接針與接地之間。
18. 如請求項17之方法，其中該內部切換模式電壓調節器為一降壓調節器。
19. 如請求項17之方法，其進一步包括以該核心電壓操作之複數個周邊裝置。
20. 如請求項17之方法，其進一步包括藉由一電力管理單元而啟用或停用該降壓調節器。
21. 如請求項17之方法，其中該外部供應電壓為約3.3伏特，

且該內部核心電壓為約1.8伏特。

22. 如請求項18之方法，其中由與一誤差放大器耦合之一正反器控制一驅動單元以控制串聯耦合於該外部供應電壓與接地之間的該PMOSFET及NMOSFET，其中該兩個功率場效電晶體之間之一節點與該第三外部接針耦合且該誤差放大器與該第四外部接針耦合。
23. 如請求項22之方法，其進一步包括以下步驟：藉由程式化一特殊功能暫存器或藉由設定至少一熔斷器而修整該降壓調節器之至少一功能。
24. 如請求項22之方法，其中該降壓調節器進一步包括一欠壓鎖定裝置及一熱關斷裝置。
25. 如請求項22之方法，其進一步包括以脈寬調變與脈頻調變之一組合操作該降壓調節器。

八、圖式：

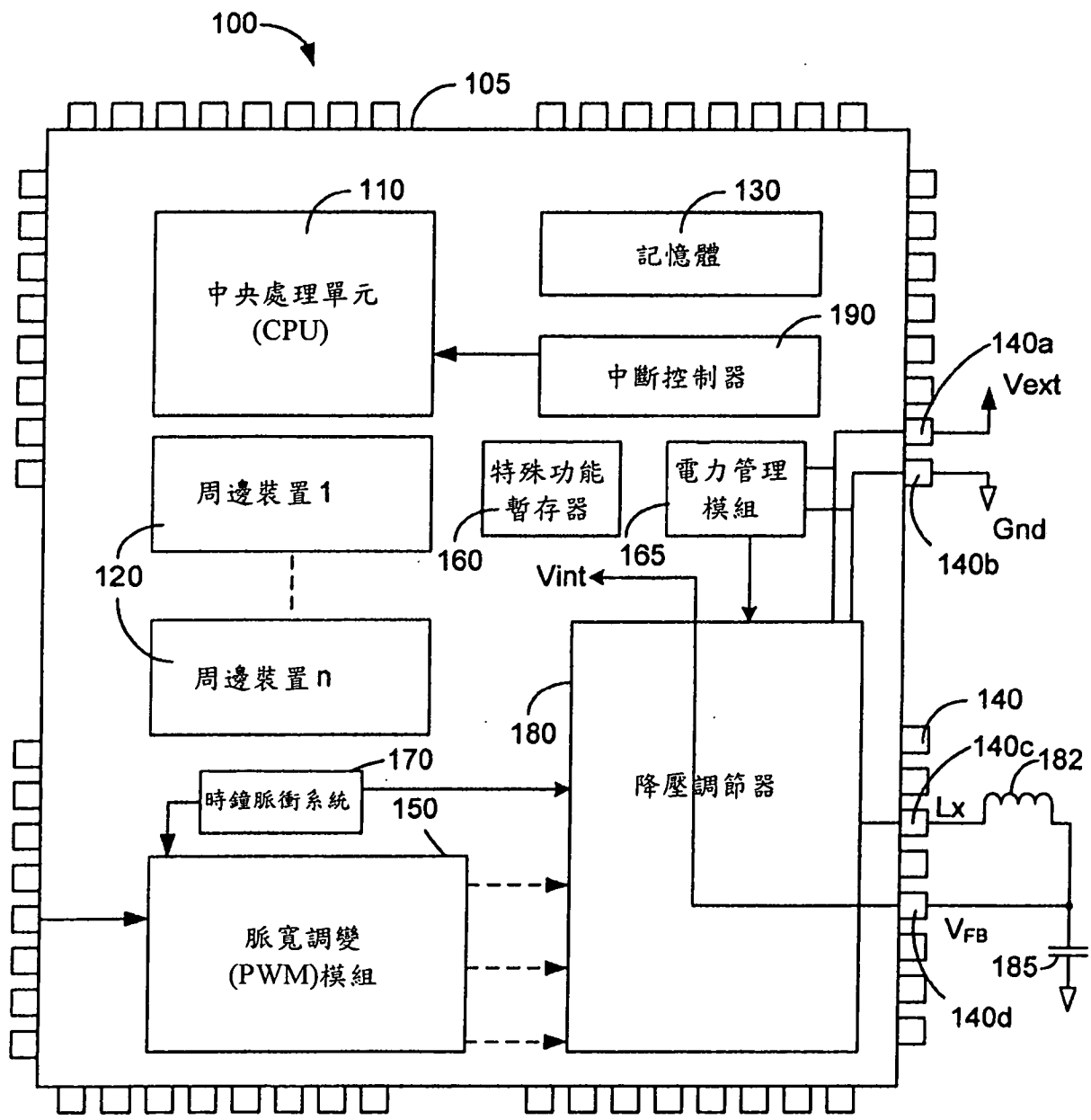


圖 1

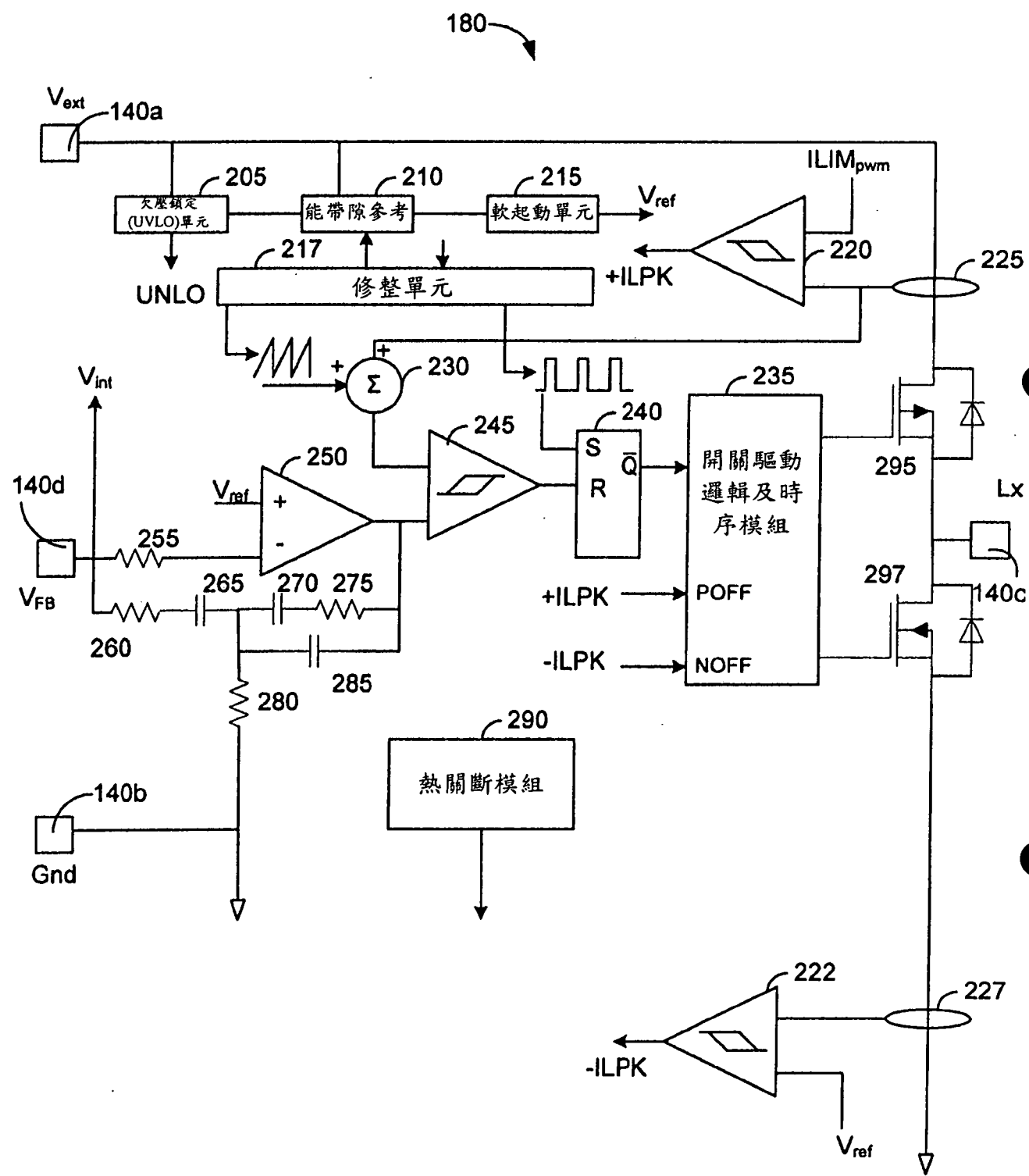


圖 2

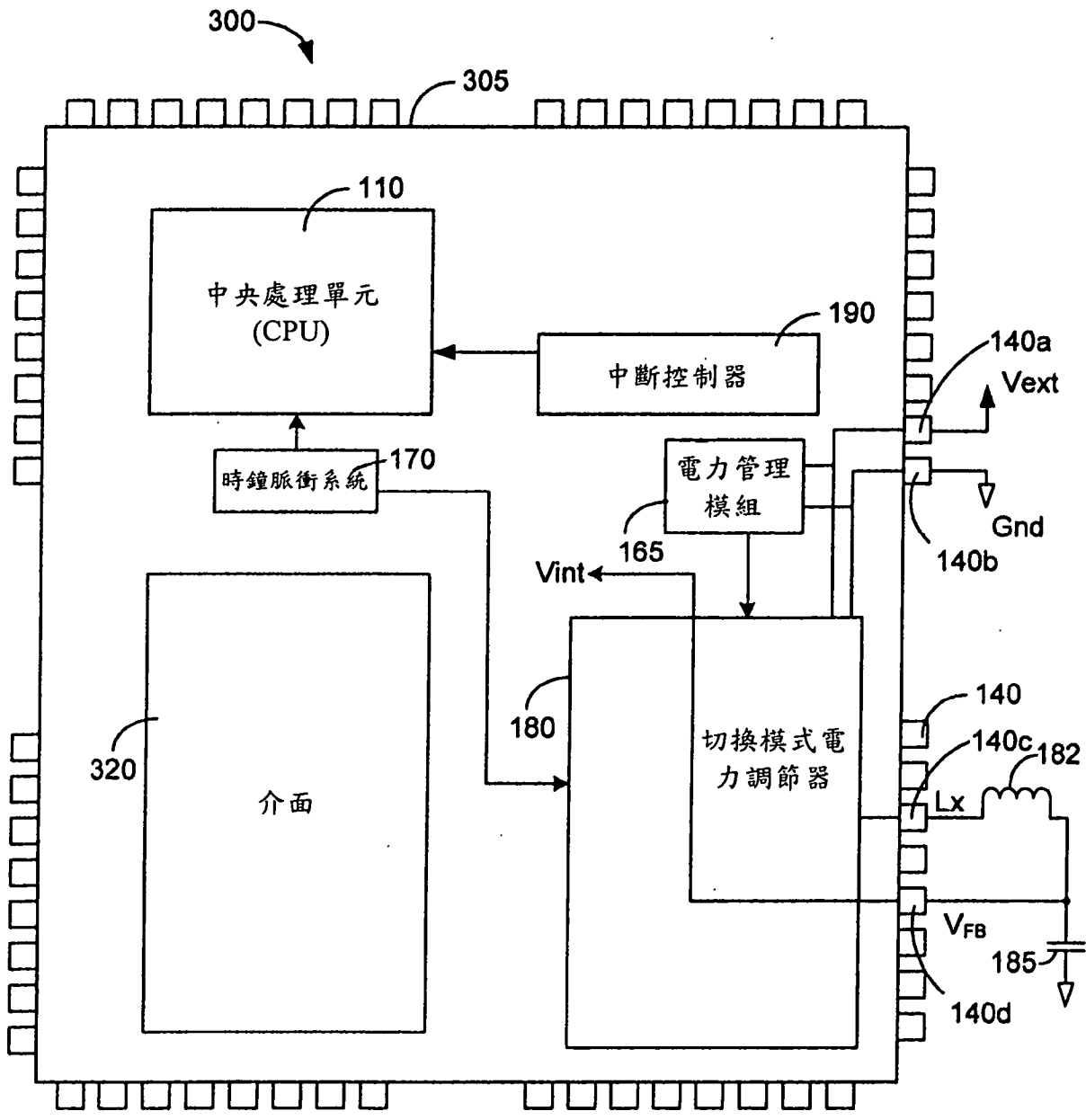


圖 3

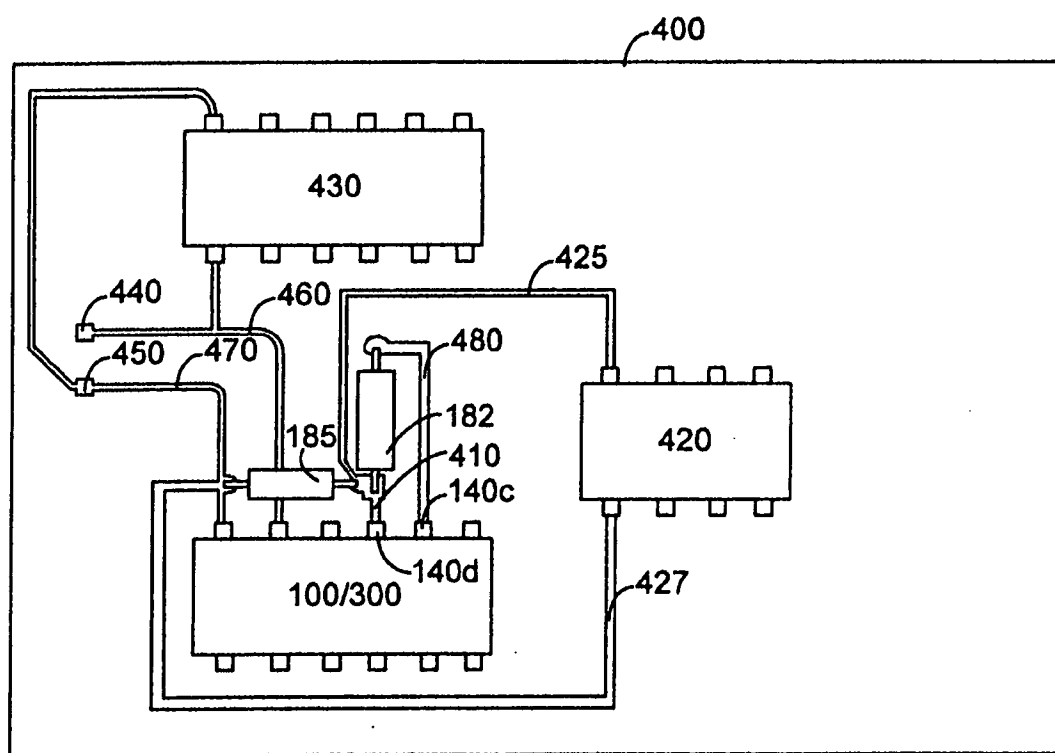


圖 4