

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/133

(11) 공개번호 10-2005-0027135
(43) 공개일자 2005년03월17일

(21) 출원번호	10-2005-7001592	(87) 국제공개번호	WO 2004/013835
(22) 출원일자	2005년01월28일	국제공개일자	2004년02월12일
번역문 제출일자	2005년01월28일		
(86) 국제출원번호	PCT/IB2003/003148		
국제출원출원일자	2003년07월10일		

(30) 우선권주장 02078097.9 2002년07월29일 유럽특허청(EPO)(EP)

(71) 출원인 코닌클리케 필립스 일렉트로닉스 엔.브이.
네덜란드왕국, 아인드호펜, 그로네보르스베그 1

(72) 발명자 파스쿠알리니, 주제페
네덜란드 아인드호벤 아아 엔엘-5656, 프로프 홀스틀라안 6
알바니, 루이지
네덜란드 아인드호벤 아아 엔엘-5656, 프로프 홀스틀라안 6

(74) 대리인 문경진

심사청구 : 없음

(54) 액정 디스플레이 구동 방법 및 회로

명세서

기술분야

본 발명은 일반적으로 액정 디스플레이 내의 액정 픽셀을 구동하기 위한 방법에 관한 것이다.

배경기술

액정 디스플레이 패널은 잘 알려져 있다. 도 1을 참조하면, 액정 디스플레이 패널은 액정 디스플레이 요소들 즉 픽셀(10)들의 매트릭스를 포함하며, 픽셀들 중 하나가 도 1에 예시되어 있다. 각각의 픽셀(10)은 액정셀(11)을 포함하며, 액정셀(11)은 액정 디스플레이 패널의 복수의 (통상적으로는 모든) 픽셀들에게 공통인 하나의 공통 후방 전극(12)에 연결된 일 단자와, 픽셀 구동 트랜지스터(13)의 드레인 단자에 연결된 다른 단자를 구비한다.

픽셀은 수평 행(row)과 수직 열(column)의 매트릭스에 따라 배열된다. 한 열 내의 구동 트랜지스터(13)들의 모든 소스 전극은 하나의 공통 열 전극 즉 데이터 라인(14)에 연결된다. 모든 데이터 라인은 하나의 데이터 구동기 즉 열 구동기(20)의 대응하는 출력단(21)들에 연결된다.

한 행 내의 모든 구동 트랜지스터(13)들의 모든 게이트 전극은 하나의 공통 행 전극 즉 게이트 라인(15)에 연결된다. 모든 게이트 라인은 하나의 게이트 구동기 즉 행 구동기(80)의 대응하는 출력단(81)들에 연결된다. 행 구동기(80)는 게이트 펄스 소스(90)로부터 게이트 펄스(P_G)를 수신하며, 이들 게이트 펄스를 미리결정된 순서로 게이트 라인들에 연속적으로 제공한다.

동작시, 디스플레이 패널의 행들은 한번에 오직 하나의 게이트 라인에게만 적절한 게이트 펄스를 인가함으로써 연속적으로 구동된다. 이것은 매트릭스의 하나의 행을 효과적으로 선택하게 한다. 이 행이 선택되어 있는(게이트 펄스의 지속시간) 동안, 데이터 구동기(20)에 의해 제공되는 데이터 라인(14)에서의 전압은 이 특정한 행 내의 대응하는 픽셀 요소(10)들로부터 출력되는 빛의 양을 결정할 것이다.

상기 행은, 게이트 라인(15)에 인가된 위에 언급된 게이트 펄스의 길이에 의해 정해지는, 미리결정된 라인 시간 동안에 유지(구동)된다. 그 다음에, 그 다음 행이 선택되고, 결국 매트릭스 내의 모든 행이 선택될 때까지 계속 같은 식으로

로 선택이 이루어지며, 그후 상기 시퀀스는 매트릭스의 첫번째 행부터 계속된다. 모든 행들은 함께 하나의 이미지 프레임을 한정한다. 예컨대 하나의 완전한 프레임을 디스플레이 하기 위하여 모든 연속적인 행들을 구동하기에 필요한 시간은 프레임 기간(frame period)이라고 지칭될 것이다.

액정 디스플레이 패널은 움직임 블러(motion blur: 움직임이 흐려짐) 및 킥백(kickback)과 같은 문제점을 가지고 있다. "움직임 블러"란, 디스플레이된 물체가 스크린을 가로질러 이동할 때 이 물체가 어느 정도 흐려지는 현상이다. 이 현상은, 픽셀 커패시턴스가 셀에 인가된 전압에 의존한다는 사실 및 낮은 고유 LC 반응 시간을 포함하는 몇가지 원인에 기인한다. "킥백"이란, 게이트 필드가 제거된 때 셀 양단에서 생성되는 원하지 않는 전압 강하 현상이다. 이 현상은 본질적으로 액정 셀 내에 존재하는 기생 요소에 기인하며, 그 크기(전압 강하의 면에서)는 일정치 않지만 해당 셀의 커패시턴스에 비례하는데, 차례로 이 커패시턴스는 셀 자체에 인가된 전압에 관련된다.

이들 문제점은 그 자체가 알려져 있고, 이미 이들 문제점을 극복하거나 적어도 감소시키기 위한 정정 방법들이 제안되어 있다. 이러한 방법들 모두는, 셀을 "과구동(overdriving)하므로써 위에 기술된 현상들을 감소시킬 수 있다는 원리에 기초하고 있다. 이러한 알려져 있는 "과구동" 정정 방법에 있어서, 데이터 소스(20)에 의해 제공되는 데이터 소스 신호 V_{DS} 는 데이터 라인(14)에 직접 인가되기 보다는, 데이터 라인(14)에 인가된 데이터 구동 전압 V_d 이

$$V_d = V_{DS} + V_{corr}$$

라고 표현될 수 있도록 하는 정정값 V_{corr} 이 추가된다.

정정값 V_{corr} 은 한편으로 데이터 소스(20)에 의해 현재 제공되는 현재 데이터 소스 신호 V_{DS} 에 의존하고, 다른 한편으로 이전 프레임에서의 동일 픽셀에 대하여 동일한 데이터 라인 상에 대해 데이터 소스(20)에 의해 제공되는 데이터 소스 신호 V_{DS} 에 의존한다. 따라서, 각각의 픽셀(10)에 있어서, n-번째 프레임에서의 정정값 $V_{corr}(n)$ 은 아래 공식에 따라 $V_{DS}(n)$ 과 $V_{DS}(n-1)$ 의 함수로서 표현될 수 있다.

$$V_{corr}(n) = f\{V_{DS}(n); V_{DS}(n-1)\}$$

따라서 현재 n-번째 프레임 동안 이 픽셀(10)에 인가될 데이터 구동 신호 $V_d(n)$ 은, 아래 공식에 따라 표현될 수 있다.

$$\begin{aligned} V_d(n) &= V_{DS}(n) + V_{corr}(n) = \\ &= V_{DS}(n) + f\{V_{DS}(n); V_{DS}(n-1)\} \end{aligned}$$

위의 공식들에 있어서, 함수 f는 두 변수 $V_{DS}(n)$ 과 $V_{DS}(n-1)$ 로 된 미리결정된 함수이다. 이 함수 f는 분석적인 함수로서, 또는 테이블로서, 또는 임의의 다른 적절한 방식으로 표현될 수 있다. 함수 f는 본 기술분야의 지식을 가진 자에게 명백해질 것과 같이 각각의 액정 디스플레이의 특정한 특성에 의존할 수 있다. 어떠한 경우든, 이러한 정정 함수 f의 사용 개념은 그 자체로 알려져 있으며, 그러므로 본 발명의 주제는 아니다. 따라서 이 함수에 대한 더 상세한 설명은 본 명세서에서는 생략된다.

종래 기술에 있어서, 정정값 V_{corr} 을 결정하기 위하여, 도 1에 기능적으로 예시된 바와 같이, 이전 프레임의 픽셀 소스 신호 $V_{DS}(n-1)$ 를 저장하기 위해 프레임 메모리(30)가 사용된다. 프레임 메모리는 액정 디스플레이 내의 픽셀들의 수에 대응하는 메모리 용량을 가질 필요가 있고, 상대적으로 고가이다.

더 나아가, 종래 기술에 있어서, 정정 절차는 열 구동기 신호 $V_{DS}(n-1)$ 에 기초하여 실행되는데, 이 신호는 이전 프레임에서 액정 셀(11)에 실제로 제공되는 데이터 구동 전압의 추정값일 뿐이다.

도 1은 마치 열 구동기를 따라 수행되는 것처럼 정정 절차를 예시하고 있지만, 본 기술분야의 지식을 가진 자에게 명백해질 것과 같이, 실제에 있어 정정 절차는 열 구동기에 제공되는 데이터에 기초하여 디지털 영역에서 직접 실행된다.

발명의 상세한 설명

본 발명의 목적은, 최신 기술의 동일한 함수(즉, 과구동 방법)가 프레임 메모리를 사용하지 않고도 성취될 수 있는, 액정 픽셀을 구동하기 위한 방법과 구동기 회로를 제공하고자 하는 것이다. 본 발명의 다른 목적은, 과구동 방법은 이전 프레임에서 액정 셀(11)에 실제로 제공되는 전압에 대한 (종래 기술에서와 같은) 추정이 아니라, 측정에 기초하여 수행되는, 액정 픽셀을 구동하기 위한 방법과 구동기 회로를 제공하고자 하는 것이다. 이것은 정정값 $V_{corr}(n)$ 을 보다 정확하게 구할 수 있게 한다.

상기 목적을 성취하기 위하여, 본 발명은 픽셀 메모리로서 각각의 액정 셀(11)의 고유 커패시턴스 C_{LC} 를 사용한다. 이런 방법에 있어서, 추가적인 프레임 메모리는 더이상 필요하지 않으며, 한편 더 나아가 정정값 $V_{corr}(n)$ 을 계산하기 위해 이전 프레임 이후에 상기 고유 커패시턴스(C_{LC}) 내에 남아있는 잔여 전압이 측정된다.

본 발명은 독립항에 의해 한정된다. 종속항은 유리한 실시예를 한정한다.

따라서, 본 발명의 중요한 일 양상에 따라, 액정 셀 구동 방법은, 셀 내에 남아있는 전압 레벨을 측정하는 첫번째 단계와, 한편으로 데이터 소스로부터의 데이터 소스 신호 $V_{DS}(n)$ 에 기초하고 다른 한편으로 상기 측정된 셀 전압 $V_d(n-1)$ 에 기초하여 정정된 구동 신호로 상기 셀을 구동하는 두번째 단계를 포함한다.

더 나아가, 본 발명에 따른 액정 디스플레이 구동기 회로는, 셀 전압 $V_d(n-1)$ 을 감지하는 감지 수단과, 한편으로 데이터 소스에 의해 공급된 현재 데이터 소스 신호 $V_{DS}(n)$ 에 기초하고 다른 한편으로 상기 측정된 셀 전압 $V_d(n-1)$ 에 기초하여 데이터 구동 신호로 $V_d(n)$ 를 생성하는 구동 전압 생성 수단과, 상기 액정 셀에 이렇게 생성된 데이터 구동 신호 $V_d(n)$ 를 인가하는 구동 신호 인가 수단, 및 상기 감지 수단과 상기 구동 신호 인가 수단의 타이밍을 제어하는 제어 수단을 포함한다.

본 발명의 이점 및 다른 양상, 특징 및 장점은, 동일하거나 유사한 부분들이 동일한 참조 번호로 지시되어 있는 도면들을 참조하는, 본 발명에 따른 LCD 디스플레이 구동기의 바람직한 일 실시예에 대한 아래 설명에서 더 설명될 것이다.

도면의 간단한 설명

도 1은 종래 기술의 구동기 회로를 도시하는 개략도.

도 2는 본 발명에 따른 액정 디스플레이 구동기 회로를 도시하는 개략도.

도 3은 본 발명에 따른 액정 디스플레이 구동기 회로의 일 실시예에서 구동 펄스의 타이밍을 도시하는 그래프.

도 4는 스위치 제어기의 일 실시예를 도시하는 개략도.

실시예

도 2는 한 데이터 라인(14)에 대해 즉 행 내의 한 픽셀(10)에 대해 본 발명을 구현하기 위한 회로(50)를 개략적으로 도시한다. 그러나, 한 디스플레이 장치에 있어서, 각각의 데이터 라인에 대하여 하나씩, 도 2에 도시된 바와 같은 회로(5)가 복수로 제공될 것임이 이해될 것이다.

회로(50)는 데이터 신호 입력단(41), 게이트 신호 입력단(43), 및 출력단(42)을 가진다. 데이터 신호 입력단(41)은 데이터 소스(20)의 출력단(21)에 연결되어, 현재 데이터 소스 신호 $V_{DS}(n)$ 를 제공한다. 출력단(42)은 데이터 라인(14)에 연결된다.

도 2의 회로 구현에 있어서, 데이터 신호 입력단(41)은 가산기(51)의 제 1 입력단과 합수 계산기 유닛(52)의 제 1 입력단에 연결된다. 합수 계산기 유닛(52)의 출력단은 상기 가산기(51)의 다른 입력단에 연결되고, 상기 가산기(51)의 출력단은 제 1 제어가능 스위치(53)의 제 1 스위치 단자에 연결된다. 상기 제 1 제어가능 스위치(53)의 제 2 스위치 단자는 데이터 라인(14)에 연결된다. 제 1 제어가능 스위치(53)는 두 개의 동작 상태, 즉 스위치(53)의 두 단자 사이가 도통상태인 제 1 동작 상태와, 스위치(53)의 두 단자 사이가 비-도통상태인 제 2 동작 상태를 가진다. 바람직하게, 또한 도시된 바와 같이, 스위치(53)는 MOSFET로서 구현된다. 제 1 동작 상태는 이후로 닫힘(CLOSED)이라고 지칭될 것이고 제 2 동작 상태는 열림(OPEN)이라고 지칭될 것이다. 상기 두 동작 상태 중 하나를 선택하는 것, 즉 스위칭하는 것은 제어 단자에서 수신되는 제 1 스위치 제어 신호 SC1의 제어하에 이루어진다.

바람직하게 MOSFET인 제 2 제어가능 스위치(54)는, 상기 데이터 라인(14)에 역시 연결된 단자와, 래치(latch)(55)의 입력단에 연결된 다른 스위치 단자를 가지며, 상기 래치(55)의 출력단은 상기 합수 계산기 유닛(52)의 제 2 입력단에 연결된다. 제 1 제어가능 스위치(53)와 유사하게, 제 2 제어가능 스위치(54)는 제 1 동작 상태 'CLOSED'와 제 2 동작상태 'OPEN'을 가지며, 스위칭은 제어 단자에서 수신되는 제 2 스위치 제어 신호 SC2의 제어하에 이루어진다.

스위치 제어기(60)는, 상기 두 개의 제어가능 스위치(53, 54)에 대해 각각 스위치 제어 신호 SC1, SC2를 제공하는, 두 개의 출력단(61, 62)을 가진다. 스위치 제어기(60)는, 게이트 펄스 소스(90)로부터 게이트 펄스 P_G 를 수신하기 위하여 게이트 신호 입력단(43)에 연결된 입력단(63)을 가진다. 게이트 펄스는 또한 게이트 구동기(80)에도 공급된다. 게이트 구동기(80)의 출력단은 대응하는 게이트 라인(15)에 연결된다.

스위치 제어기(60)는, 아래와 같이, 그 입력단(63)에서 수신된 게이트 신호를 기초로 하여 스위치 제어 신호 SC1, SC2를 생성하도록 적응된다. 게이트 펄스 P_G 가 수신된 때에, 스위치 제어기(60)는 먼저 그 제 2 출력단(62)에서, 게이트 펄스 P_G 보다 짧은 지속시간을 가지는, 제 2 제어 신호 SC2로서 감지 펄스 P_S 를 생성한다. 그 다음에, 감지 펄스 P_S 가 종료된 후, 스위치 제어기(60)는 그 제 1 출력단(61)에서 제 1 제어 신호 SC1으로서 구동 펄스 P_D 를 생성시키는데, 이 구동 펄스 P_D 는 대략 감지 펄스 P_S 가 종료된 때에 시작하고 대략 게이트 펄스 P_G 가 종료된 때에 종료된다. 바람직하게, 두 펄스 사이의 중첩을 회피하기 위해, 감지 펄스 P_S 의 종료와 구동 펄스 P_D 의 시작 사이에는 짧은 시간 간격이 존재한다. 상기 세 신호의 타이밍은, 게이트 펄스 P_G , 제 2 제어 신호 SC2 및 제 1 제어 신호 SC1을 각각 도시하는, 도 3에 도시된다.

도 4는, 예컨대 펄스의 존재가 논리 HIGH에 대응하고 펄스의 부재가 논리 LOW에 대응하는 경우, 스위치 제어기(60)의 가능한 구현을 도시한다. 단일펄스 생성기(70)는, 미리 알려져 있는 게이트 펄스 P_G 의 미리결정된 지속시간보다 더 짧은 미리결정된 지속시간을 가지는 하나의 펄스를 생성하도록 적응된다. 펄스 생성기(70)는 정상적으로는 LOW로 있다가 HIGH 펄스를 제공하는 제 1 출력단(72)을 가진다. 또한 펄스 생성기(70)는 정상적으로는 HIGH로 있다가 LOW 펄스를 제공하고 또한 AND 게이트(74)의 제 1 출력단에 연결된 제 2 출력단(73)도 구비한다. 이 경우, 펄스 생성기(70)의 제 2 출력단(73)에서 제 2 출력 신호는 그 첫번째 출력단(72)에서의 제 1 출력 신호에 대하여 반전된 신호이다. 따라서, 대안적으로, 펄스 생성기(70)의 제 1 출력단(72)이 인버터를 통해 상기 AND 게이트(74)의 상기 제 1 입력단에 연결될 수 있다.

펄스 생성기(70)는 펄스 생성기(70)의 트리거 입력단(71)에서 포지티브 에지(positive edge)가 수신될 때 펄스 생성기(70)의 펄스를 생성하도록 적응된다. 이 트리거 입력단(71)은, 게이트 신호 P_G 를 수신하도록 스위치 제어기(60)의 상기 입력단(63)에 연결된다. 또한 상기 AND 게이트(74)의 제어 입력단은, 게이트 신호 P_G 를 수신하도록 스위치 제어기(60)의 상기 입력단(63)에 연결된다. 펄스 생성기(70)의 제 1 출력단(72)은 스위치 제어기(60)의 상기 제 2 출력단(62)에 연결되고, AND 게이트(74)의 출력단은 스위치 제어기(60)의 제 1 출력단(61)에 연결된다.

동작시, AND 게이트(74)의 출력은 게이트 신호 P_G 가 초기에 LOW이기 때문에 초기에 LOW이다. 게이트 펄스 P_G 가 수신될 때, 더 상세하게 게이트 펄스 P_G 의 선도 에지가 수신될 때, 펄스 생성기(70)는 그 제 1 출력단(72)에서 HIGH 펄스를 생성할 것이고, 이 HIGH 펄스는 스위치 제어기(60)의 제 2 출력단(62)에서 감지 펄스 P_S 로서 제공될 것이다. 이 감지 펄스 P_S 동안, AND 게이트(74)의 출력은 LOW로 남아있을 것이다. 그 다음에, 펄스 생성기(70)에 의해 생성된 펄스가 종료된 때, AND 게이트(74)의 출력은 게이트 펄스 P_G 의 지속시간의 나머지 동안 HIGH일 것이며, 이것은 스위치 제어기(60)의 제 1 출력단(61)에서 출력 펄스 즉 구동 펄스 P_D 로서 공급될 것이다.

따라서, 게이트 펄스 P_G 의 길이에 의해 결정되는 어드레스 시기(addressing phase)은 스위치 제어기(60)에 의해 두 부분으로 효과적으로 분리되며, 이후 이 두 부분은 "감지 시기" 및 "구동 시기"라고 지칭된다. 감지 시기의 길이는 펄스 생성기(70)에 의해 생성된 펄스의 길이에 의해 결정되며, 반면에 구동 시기의 길이는 스위치 제어기(60)의 제 1 출력단(61)에서의 출력 펄스의 길이, 즉 게이트 펄스 P_G 의 길이와 감지 펄스 P_S 의 길이간의 차이에 의해 결정된다. 일반적으로, 감지 시기의 지속시간은 구동 시기의 지속시간보다 더 짧을 것이다.

감지 시기 동안, 감지 펄스 P_S 의 제어 하에서 제 1 제어가능 스위치(53)는 OPEN 상태이며 제 2 제어가능 스위치(54)는 CLOSED 상태이다. 따라서, 액정 셀(11)에서 남아있는 전압은 래치(55)의 입력단에 연결된다. 이제 함수 계산 유닛(52)은 그 제 1 입력단에서 현재 프레임의 현재 데이터 소스 신호 $V_{DS}(n)$ 을 수신하고, 그 제 2 입력단에서 상기 감지 시기 동안에 측정된 잔여 셀 전압 $V_d(n-1)$ 을 수신한다. 이들 두 입력 신호에 기초하여, 함수 계산 유닛(52)은 그 자체로 알려져 있는 방식으로 현재 정정 신호 $V_{corr}(n)$ 을 결정하고, 이 신호는 현재 데이터 소스 신호 $V_{DS}(n)$ 에 가산되어 현재 셀 구동 신호 $V_d(n)$ 을 제공하도록 한다. 그러나, 이 현재 셀 구동 신호 $V_d(n)$ 는 감지 시기 동안 셀(11)에 인가되지 않는데, 그 이유는 감지 시기 동안 제 1 제어가능 스위치(53)가 OPEN 상태이기 때문이다.

감지 시기 이후 구동 시기 동안, 구동 펄스 PD의 제어하에서 제 2 제어가능 스위치(54)는 OPEN 상태이고 제 1 제어가능 스위치는 CLOSED 상태이므로, 현재 셀 구동 신호 $V_d(n)$ 는 데이터 라인(14)에 인가될 수 있고, 따라서 이제 제 2 제어가능 스위치(54)가 OPEN상태이기 때문에, 감지 회로의 존재에 의해 교란됨이 없이, 게이트 펄스 P_G 에 의해 "선택된" 액정 셀(11)에 인가될 수 있다. 구동 시기 동안, 측정된 잔여 셀 전압 $V_d(n-1)$ 는 래치(55) 덕분에 "기억될" 것이다.

함수 계산 유닛(52)의 정확한 동작은 본 발명에 있어 본질적인 것은 아니라는 것을 주목하자. 이런 면에서, 종래 기술의 장치에 있어서, 그 제 2 입력단에서 현재 잔여 셀 전압의 추정으로서 이전 프레임의 이전 셀 구동 신호 $V_{DS}(n-1)$ 를 나타내는 신호(이 신호는 프레임 메모리에 의해 제공된다)를 수신하는 함수 계산 유닛이 알려져 있음을 상기하자. 본 발명을 실시함에 있어서, 종래 기술의 장치로부터 시작하면, 위에서 기술된 바와 같이, 이러한 프레임 메모리의 메모리 기능은 더욱 정확한 값을 제공하는 셀 커패시턴스의 메모리 기능에 의해 대체될 수 있다. 함수 계산 유닛은 어떠한 타입의 계산 유닛일 수 있으며, 예컨대 두 입력 값에 기초하여 하나의 출력 함수값을 계산하도록 프로그램된, 아날로그 방식 및/또는 디지털 방식으로 구현될 수 있는 적절하게 프로그램된 하드웨어 계산 장치일 수 있다.

본 발명이 위에서 논의된 예시적인 실시예에만 국한되는 것이 아니라, 첨부된 청구범위에서 한정된 본 발명의 보호 범위 내에서 다양한 변형과 수정이 가능하다는 것이 본 기술분야의 지식을 가진 자에게는 명백할 것이다.

예컨대, 비록 액정 디스플레이 구동기 회로(50)가 데이터 소스 또는 열 구동기(20)와는 별개의 유닛으로서 기술되었으나, 상기 액정 디스플레이 구동기 회로(50)는 데이터 소스 또는 열 구동기(20)의 필수 구성 부분으로서 구현되는 것도 역시 가능하다. 데이터 소스(20)와 액정 디스플레이 구동기 회로(50)의 조합은 이후 "통합 데이터 소스(120)"라고 지칭될 것이다. 그 경우, 게이트 신호 입력단(43)은 통합 데이터 소스(120)의 입력단일 수 있고, 출력단(21)과 데이터 신호 입력단(41)은 이러한 통합 데이터 소스(120)의 내부 노드일 것이며, 또한 출력단(42)은 이러한 통합 데이터 소스(120)의 출력단일 것이다.

더 나아가, 감지 수단이 측정된 잔여 셀 전압과 대체로 동일한 감지 수단 출력 신호를 제공하는 실시예가 위에서 기술된다. 그러나, 이 실시예가 비록 바람직하기는 하지만, 이 실시예가 반드시 필수적인 것은 아니다. 대안적으로, 예컨대 감지 수단이 미리결정된 인자만큼 실제 셀 전압과는 다른 감지 수단 출력 신호를 제공하는 한편, 계산 수단은 정정값을 계산할 때 이러한 인자를 고려하도록 설계될 수 있는 예도 가능하다. 이것은 잔여 셀 전압을 나타내는 감지 수단 출력 신호로서 표현된다.

$V_{DS}(n)$ 과 $V_d(n-1)$ 로부터 직접 $V_d(n)$ 을 계산하기 위해 대안적인 함수 f 를 사용하는 대안적인 계산기 유닛 형태로 계산기 유닛(52)과 가산기(51)를 결합하는 것도 또한 가능하다.

상기 언급된 실시예들은 본 발명을 제한하는 것이 아니라 예시하는 것이며, 당업자라면 첨부된 청구범위의 범위로 부터 벗어나지 않고도 많은 대안적인 실시예들을 설계할 수 있을 것이라는 것이 주목되어야 한다. 청구범위에서, 괄호 사이에 놓인 어떠한 참조 부호도 해당 청구항을 제한하는 것으로 해석되어서는 안된다. "포함한다"라는 동사나 그 활용형태는 청구범위에서 진술된 요소나 단계가 아닌 다른 요소나 단계의 존재를 배제하지 않는다. 임의의 요소에 대한 단수형 표현은 이러한 요소가 복수개 존재한다는 것을 배제하지 않는다. 본 발명은 몇개의 구별된 요소들을 포함하는 하드웨어를 통해, 그리고 적절하게 프로그램된 컴퓨터를 통해 구현될 수 있다. 몇가지 수단을 나열하는 장치 청구항에서 이들 몇가지 수단은 하나의 동일한 하드웨어 품목에 의해 구현될 수 있다. 특정한 조치가 상호 다른 종속항에서 기재되어 있다는 단순한 사실은 이들 조치들의 조합이 유리하게 사용될 수 없다는 것을 가리키는 것은 아니다.

산업상 이용 가능성

상술한 바와 같이 본 발명은 일반적으로 액정 디스플레이 내의 액정 픽셀을 구동하기 위한 방법 및 회로 등에 이용 가능하다.

(57) 청구의 범위

청구항 1.

액정 셀을 구동하는 방법으로서,

데이터 소스로부터 데이터 소스 신호를 수신하는 단계와;

이전 프레임으로부터 이 셀에 남아있는 잔여 전압 레벨을 측정하는 단계와;

상기 데이터 소스 신호와 상기 잔여 전압 레벨의 함수로서 구동 신호를 계산하는 단계; 및

상기 셀에 상기 구동 신호를 인가하는 단계를

포함하는, 액정 셀 구동 방법.

청구항 2.

액정 디스플레이 구동기 회로로서,

액정 셀의 셀 전압을 감지하고 상기 셀 전압을 나타내는 감지 수단 출력 신호를 제공하는 감지 수단과;

한편으로 데이터 소스 신호에 기초하고 다른 한편으로 상기 감지 수단 출력 신호에 기초하여 데이터 구동 신호를 생성하는 구동 전압 생성 수단과;

상기 액정 셀에 이렇게 생성된 데이터 구동 신호를 인가하는 구동 신호 인가 수단; 및

상기 감지 수단과 상기 구동 신호 인가 수단의 타이밍을 제어하는 스위치 제어기를

포함하는, 액정 디스플레이 구동기 회로.

청구항 3.

제 2 항에 있어서,

데이터 소스의 출력단에 연결하기 위한 데이터 신호 입력단과;

게이트 펄스 소스에 연결하기 위한 게이트 신호 입력단과;

액정 디스플레이의 데이터 라인에 연결하기 위한 회로 출력단을 포함하고,

상기 구동 전압 생성 수단은 상기 데이터 신호 입력단에 연결된 제 1 입력단을 구비하며;

상기 구동 신호 인가 수단은 상기 구동 전압 생성 수단의 출력단과 상기 회로 출력단 사이에 연결되며;

상기 감지 수단은 상기 구동 전압 생성 수단의 제 2 입력단과 상기 회로 출력단 사이에 연결되는, 액정 디스플레이 구동기 회로.

청구항 4.

제 3 항에 있어서, 상기 감지 수단은 상기 구동 전압 생성 수단의 상기 제 2 입력단에 연결된 출력단을 구비하는 래치를 포함하는, 액정 디스플레이 구동기 회로.

청구항 5.

제 3 항에 있어서, 상기 구동 신호 인가 수단은 상기 스위치 제어기의 제 1 출력단에 연결된 제어 입력단을 구비하는 제 1 제어가능 스위치를 포함하며;

상기 감지 수단은 상기 제어기의 제 2 출력단에 연결된 제어 입력단을 구비하는 제 2 제어가능 스위치를 포함하고;

상기 스위치 제어기는 상기 게이트 신호 입력단에 연결된 입력단을 구비하는, 액정 디스플레이 구동기 회로.

청구항 6.

제 5 항에 있어서, 상기 스위치 제어기는, 그 입력단에서 게이트 펄스를 수신할 때, 상기 제 2 제어가능 스위치를 위한 제 2 제어 신호로서 감지 펄스를 제 2 출력단에서 생성하여, 상기 제 2 제어가능 스위치가 상기 감지 펄스의 지속시간 동안 도통 상태로 스위칭되도록 하고, 여기서 상기 감지 펄스는 게이트 펄스의 지속시간보다 더 짧은 미리결정된 지속시간을 가지며; 또한

상기 감지 펄스 이후에, 상기 제 1 제어가능 스위치를 위한 제 1 제어 신호로서 구동 펄스를 생성하여, 상기 제 1 제어가능 스위치가 상기 구동 펄스의 지속시간 동안 도통 상태로 스위칭되도록 하며, 여기서 상기 구동 펄스의 지속시간은 상기 게이트 펄스의 지속시간에서 상기 미리결정된 지속시간을 뺀 것에 대체로 대응하는, 액정 디스플레이 구동기 회로.

청구항 7.

제 6 항에 있어서, 상기 스위치 제어기는:

상기 미리결정된 지속시간을 구비하는 출력 펄스를 제 1 출력단에서 생성하도록 적응된, 게이트 펄스의 선도 에지에 의해 트리거가능한 단일펄스 생성기로서, 상기 제 1 출력단은 상기 스위치 제어기의 상기 제 2 출력단에 연결된, 단일펄스 생성기와;

상기 스위치 제어기의 상기 입력단에 연결된 한 입력단을 가지며, 또한 상기 단일펄스 생성기로부터의 반전된 출력 펄스를 수신하도록 연결된 다른 입력단을 가지는 AND 게이트로서, 상기 AND 게이트의 출력단은 상기 스위치 제어기의 상기 제 1 출력단에 연결되는, AND 게이트를

포함하는, 액정 디스플레이 구동기 회로.

청구항 8.

제 2 항에 있어서, 상기 구동 전압 생성 수단은:

- 상기 데이터 소스 신호와 상기 감지 수단 출력 신호를 수신하는 함수 계산 유닛과;
- 상기 함수 계산 유닛의 출력인, 정정 신호에 데이터 소스 신호를 가산하기 위한 가산기를 포함하고,
- 상기 가산기의 출력단은 상기 구동 전압 생성 수단의 출력단에 연결된 액정 디스플레이 구동기 회로.

청구항 9.

액정 디스플레이로서, 행과 열로 배열된 픽셀의 매트릭스를 포함하고, 각각의 픽셀은 구동기 트랜지스터의 드레인 전극에 연결된 한 단자를 구비하는 액정셀을 포함하고, 상기 구동기 트랜지스터의 소스 전극은 열 데이터 라인에 연결되고, 상기 구동기 트랜지스터의 게이트 전극은 행 게이트 라인에 연결되며;

각각의 행 게이트 라인에 게이트 구동기의 대응하는 출력단에 연결되고;

각각의 열 데이터 라인에 제 2 항에 기재된 액정 디스플레이 구동기 회로와 결합되며, 각각의 열 데이터 라인에 상기 결합된 구동기 회로의 출력단에 연결되고, 이 결합된 구동기 회로의 데이터 입력단은 데이터 구동기의 대응하는 출력단에 연결되는, 액정 디스플레이.

청구항 10.

통합 데이터 소스로서,

데이터 소스 신호를 제공하기 위한 출력단을 구비하는 데이터 소스; 및

제 2 항에 기재된 액정 디스플레이 구동기 회로를

포함하는, 통합 데이터 소스.

요약

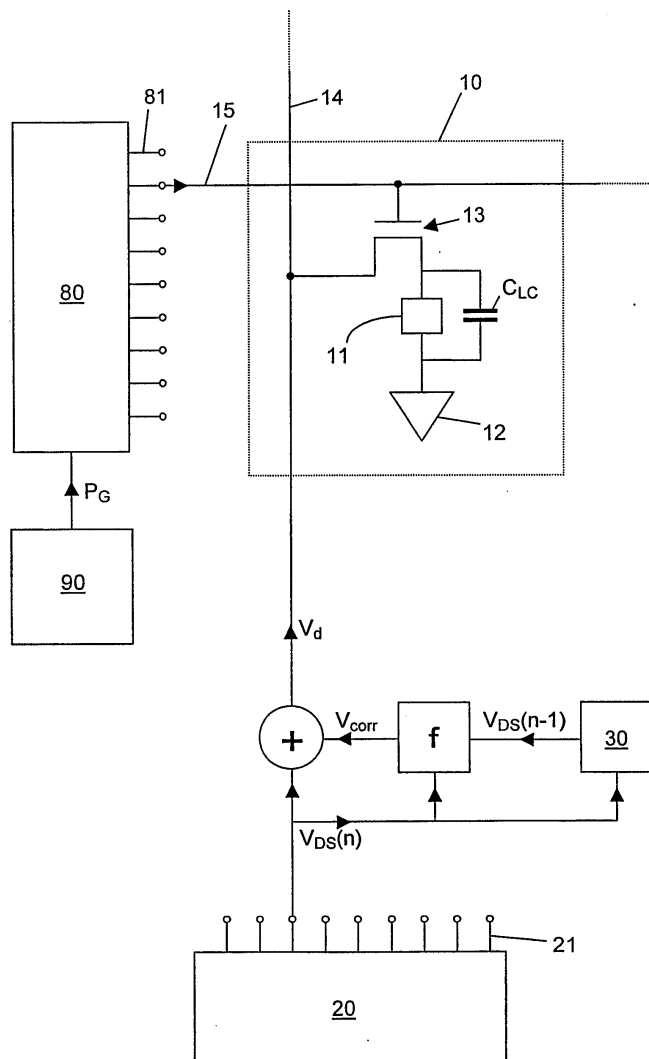
새로운 액정 셀 과구동 방법에 있어서, 이전 프레임 구동 동작으로부터 유래하는 액정 셀(11) 상의 실제 전압이 측정되고, 과구동 전압의 양이 이 실제로 측정된 전압으로부터 구해진다. 본 방법은, 메모리 요소로서 액정 셀(11)의 고유 커패시턴스(C_{LC})를 사용하기 때문에 프레임 메모리의 사용없이 과구동 방법을 구현할 수 있게 한다. 더 나아가, 본 방법은 그 값을 구하는 과정이 이전 프레임으로부터 유래하는 액정 셀(11)에 존재하는 실제 전압에 기초하기 때문에 더욱 정확한 과구동 양을 결정할 수 있게 한다.

대표도

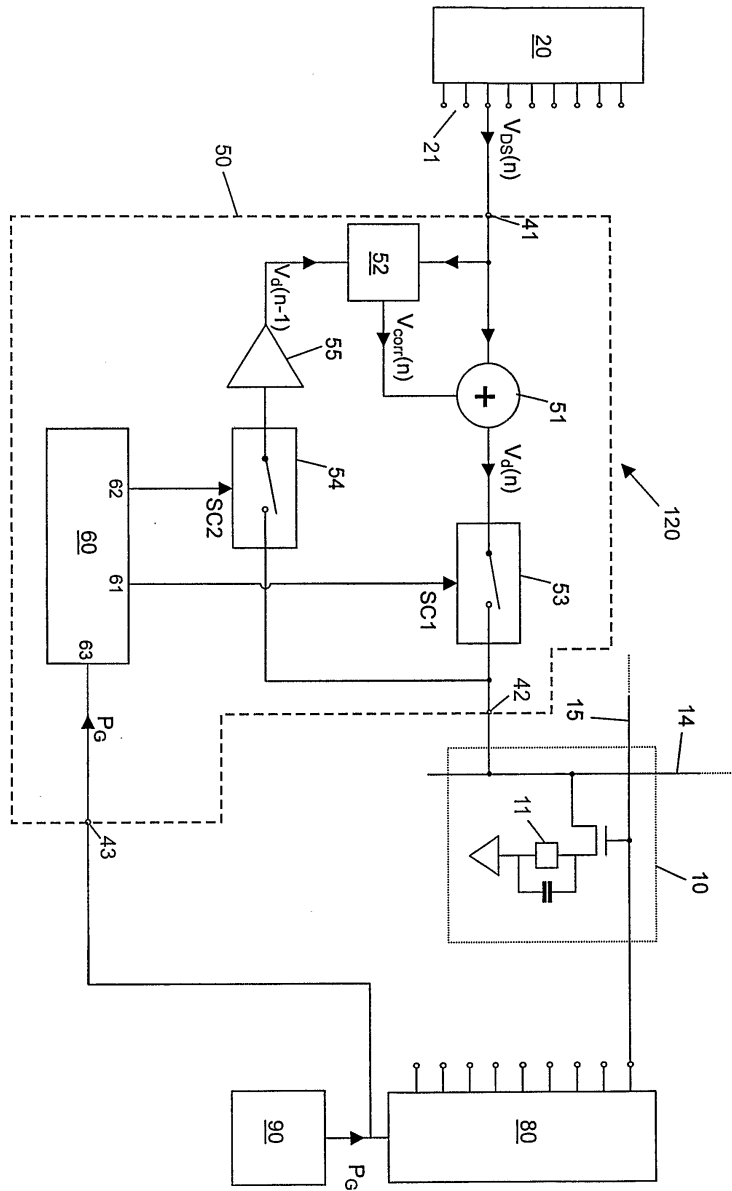
도 2

도면

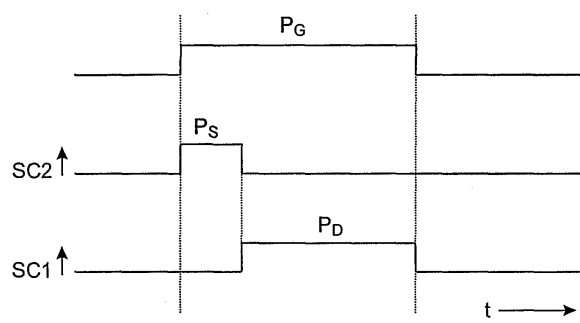
도면1



도면2



도면3



도면4

