



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3714240/24-24

(22) 11.03.84

(46) 15.09.85. Бюл. № 34

(72) Ю.В.Буравлев и А.А.Кучеренко

(71) Донецкий государственный
университет

(53) 681.3(088.8)

(56) Федоров Р.Ф., Яковлев В.В.

Добрис Г.В. Стохастические пре-
образователи информации. Л., Маши-
ностроение, 1978.

Авторское свидетельство СССР
№ 296093, кл. G 06 F 1/02, 1969.

(54)(57) 1. КВАЗИСТОХАСТИЧЕСКИЙ ПРЕ-
ОБРАЗОВАТЕЛЬ, содержащий генератор
псевдослучайных чисел, группу эле-
ментов И, первую схему сравнения,
элемент И, генератор тактовых импуль-
сов и регистр, вход которого являет-
ся информационным входом преобразо-
вателя, группа выходов регистра сое-
динена с первой группой входов схемы
сравнения, вторая группа входов кото-
рой соединена с выходами элементов
И группы, выход схемы сравнения сое-
динен с первым входом элемента И,
второй вход которого соединен с ин-
версным выходом генератора тактовых
импульсов, а выход является выходом
преобразователя, при этом выходы ге-
нератора псевдослучайных чисел сое-
динены с первыми входами элементов
И-группы, о т л и ч а ю щ и й с я
тем, что с целью повышения точности
преобразования, в него введены вто-
рая схема сравнения и формирова-

тель импульсов, управляющий и инфор-
мационный входы которого соединены
соответственно с выходом второй
схемы сравнения и прямым выходом ге-
нератора тактовых импульсов, управля-
ющий и информационный выходы форми-
рователя импульсов соединены соответ-
ственно с входом генератора псевдо-
случайных чисел и объединенными вто-
рыми входами элементов И группы,
первая группа входов второй схемы
сравнения является группой управляю-
щих входов преобразователя, а вто-
рая группа входов второй схемы срав-
нения соединена с группой выходов
генератора псевдослучайных чисел.

2. Преобразователь по п.1, о т -
л и ч а ю щ и й с я тем, что форми-
рователь импульсов содержит первый
и второй D-триггеры и элемент И,
выход которого является управляющим
выходом формирователя, первый вход
элемента И и С-вход второго D-
триггера объединены и являются ин-
формационным входом формирователя,
С-вход первого D-триггера является
управляющим входом формирователя,
инверсный выход первого D-тригге-
ра соединен с вторым входом элемен-
та И и с информационным выходом
формирователя, инверсный выход вто-
рого D-триггера соединен с R-вхо-
дом первого D-триггера, прямой
выход которого соединен с D-вхо-
дом второго D-триггера, D-вход
первого D-триггера является вхо-
дом логической "1" формирователя.

(19) SU (11) 1179335 A

Изобретение относится к специализированным средствам вычислительной и измерительной техники и может быть использовано в вычислительных устройствах с вероятностно-импульсной или частотно-импульсной формой представления информации.

Целью изобретения является повышение точности преобразования.

На фиг.1 представлена структурная схема квазистохастического преобразователя; на фиг.2 - формирователь импульсов; на фиг.3 - график относительной погрешности преобразователя.

Структурная схема квазистохастического преобразования содержит генератор 1 псевдослучайных чисел (ГПСЧ), схему 2 сравнения, генератор 3 тактовых импульсов (ГТИ), приемный регистр 4, группу 5 элементов И, формирователь 6 импульсов, первую схему 7 сравнения, элемент И 8.

Формирователь 6 импульсов содержит первый D-триггер 9, второй D-триггер 10, элемент И 11.

Приемный регистр предназначен для хранения кода преобразуемой величины А и выполнен с применением интегральных микросхем средней степени интеграции (например, на базе 155 ИР1). Разрядность кода совпадает с разрядностью числа ГПСЧ. Код с выхода приемного регистра подается на первый вход первой схемы 7 сравнения. Вход приемного регистра является входом всего устройства.

Первая схема 7 сравнения реализует алгоритм квазистохастического кодирования входной величины А

$$U_i = \begin{cases} 1, & A > N_i; \\ 0, & A \leq N_i; \end{cases}$$

где N_i - число ГПСЧ в i -м такте, $i = 1, 2, \dots, M$;

$U_i = \{0, 1\}$ - квазистохастическая последовательность импульсов на выходе схемы сравнения.

Элемент И 8 обеспечивает съем информации с выхода первой схемы 7 сравнения в моменты времени, определяемые тактовыми импульсами с инверсного выхода ГТИ. Вход элемента И соединен с выходом первой схемы 7 сравнения, а его управляющий вход - со вторым выходом ГТИ. Выход элемента И образует выход квазистохастического преобразователя. ГПСЧ реализован на базе модифицированного регистра сдвига с применением инте-

гральных микросхем (например, 155 ИР1 и 155 ЛП5). ГПСЧ формирует числа, равномерно распределенные в интервале $[0, 1]$. Тактовый вход ГТИ соединен со вторым входом формирователя 6 импульсов, а выход его подключен ко входам группы 5 элементов И и первому входу второй схемы 2 сравнения.

Группа ключей состоит из ℓ схем И (например, 155 ЛН1). На выходах группы 5 элементов И появляются биты цифрового кода ГПСЧ или нулевой код при подаче на их управляющие входы логического нуля с первого выхода формирователя 6 импульсов. Входы группы 5 элементов И соединены с выходом ГПСЧ, а выходы - со вторым входом первой схемы 7 сравнения.

Двухфазный ГТИ реализован с применением интегральных микросхем (например 155 ЛН1) и предназначен для тактирования работы узлов преобразователя. Первый выход ГТИ подключен к тактовому входу формирователя 6 импульсов, а второй - к управляющему входу элемента И 8.

Вторая схема 2 сравнения и формирователь 6 импульсов формируют нулевой код на выходе группы 5 элементов И, при равенстве кодов ГПСЧ и управления 0. Код управления 0 поступает на второй вход второй схемы 2 сравнения и определяет момент появления нулевого состояния на выходе группы 5 элементов И. Разрядность кодов управления ГПСЧ и приемного регистра одинаковы и равны ℓ . В зависимости от конкретного применения квазистохастического преобразователя величина кода управления 0 может быть постоянной или переменной от одного периода ГПСЧ к другому. В первом случае на второй вход второй схемы 2 сравнения подается некоторый постоянный код, а во втором - коды от специального устройства управления, изменяющиеся в каждом периоде работы ГПСЧ.

Вторая схема 2 сравнения и формирователь 6 импульсов, как и все другие узлы преобразователя, выполняются с помощью цифровых интегральных схем.

Формирователь 6 импульсов работает следующим образом.

Пусть в k -й такт коды ГПСЧ N_k и управления 0 совпадут. На выходе

второй 2 схемы сравнения возникает переход из логической единицы в ноль. По этому фронту на прямом выходе первого Д-триггера 9 появляется логическая единица, а на инверсном выходе - логический ноль (первый выход формирователя 6 импульсов). Логический ноль с инверсного выхода первого Д-триггера 9 запрещает поступление (к+1)-го импульса ГТИ через элемент И 11 на тактовый вход ГПСЧ 1 и одновременно закрывает группу 5 элементов И (фиг.1). В (к+1)-м такте на выходе второго Д-триггера 10 появляется логический ноль, который переводит первый Д-триггер 9 в состояние логической единицы по инверсному выходу. Поэтому открываются ключом 5 и разрешается прохождение (к+2)-го импульса через элемент И 11 на тактовый вход ГПСЧ 1. Следовательно, с к по (к+1)-й такты на второй вход первой схемы 7 сравнения поступает нулевой код, а с (к+1) по (к+2) такты - код, численно равный коду управления 0.

Квазистохастический преобразователь работает следующим образом.

На вход приемного регистра 4 поступает цифровой код преобразуемой величины А. По тактовому импульсу первого выхода ГТИ 3 ГПСЧ 1 вырабатывает псевдослучайное число N ($i = 1, \dots, M$), которое через группу 5 элементов И подается на второй вход первой схемы 7 сравнения. При выполнении условия $N_i < A$ на выходе первой схемы 7 сравнения появляется логическая единица, поступающая через элемент И 8 на выход преобразователя по приходу тактового импульса со второго выхода ГТИ 3. Если $N_i \geq A$, то на выходе преобразователя сохраняется логический ноль. При сов-

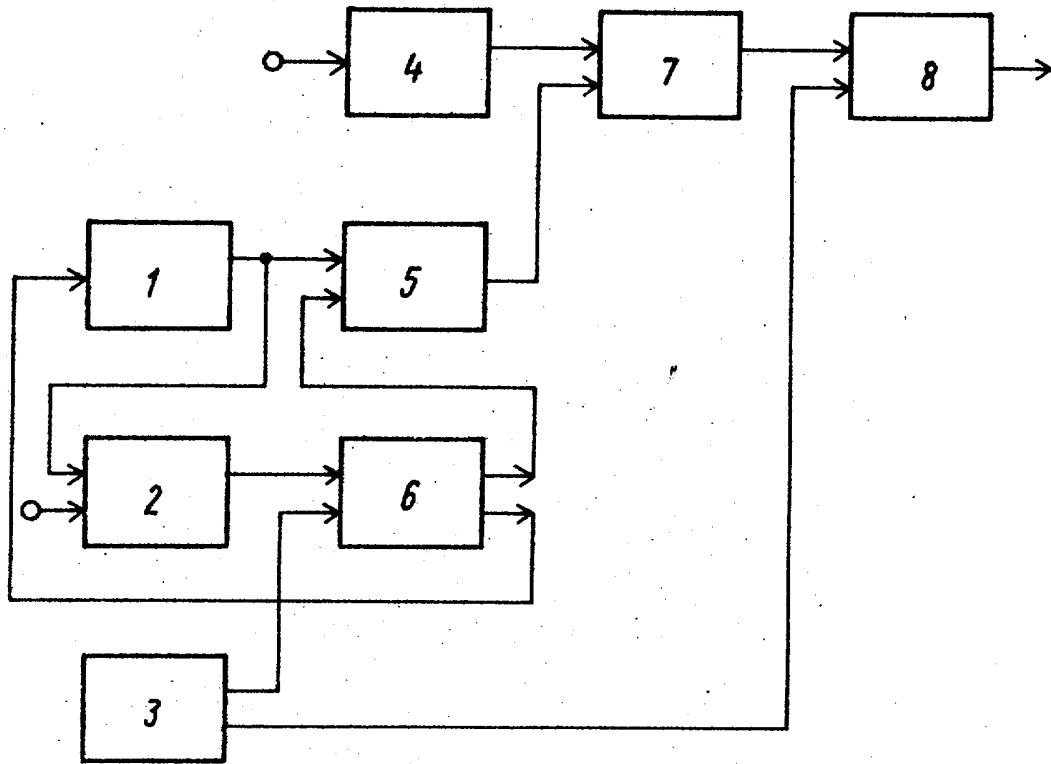
падении кодов управления и ГПСЧ в к-м такте вторая схема 2 сравнения вырабатывает сигнал для формирователя 6 импульсов. По этому сигналу на первом выходе формирователя 6 импульсов формируется управляющее воздействие для группы 5 элементов И, группы 5 элементов И закрываются и в к-м такте происходит сравнение числа А с нулем.

Одновременно формирователь 6 импульсов запрещает прохождение (к+1)-го импульса ГТИ 3 на тактовый вход ГПСЧ 1, поэтому он не изменяет своего состояния в этом такте.

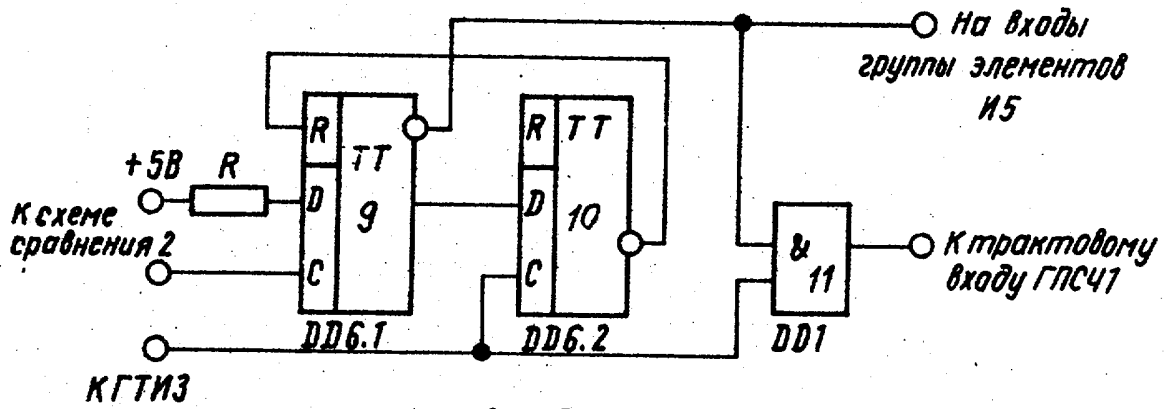
На (к+1)-м такте формирователь 6 импульсов снимает управляющее воздействие и группа 5 элементов И соединяет выход ГПСЧ 1 и второй вход первой схемы 7 сравнения. Так как ГПСЧ 1 в (к+1)-м такте не изменил своего предыдущего к-го состояния, то в этом такте происходит сравнение числа А и кода, численно равного коду управления 0. На следующем (к+2)-м такте формирователь 6 импульсов разрешает прохождение импульсов ГТИ 3 на тактовый вход ГПСЧ 1.

Таким образом, в предлагаемом устройстве за цикл преобразования $M=2$ тактов на второй вход первой схемы 7 сравнения подается 2^l неповторяющихся чисел, среди которых есть и нулевой код, что обеспечивает точное преобразование числа А.

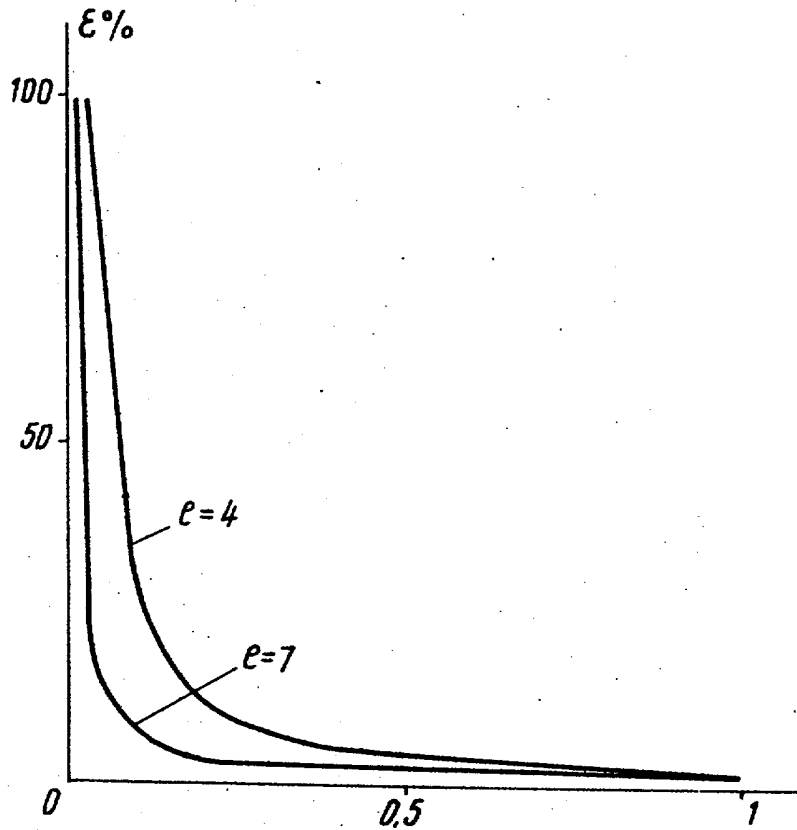
График, представленный на фиг.3, показывает относительную погрешность преобразователя-прототипа $\epsilon = (|A - \hat{A}| / A) \cdot 100\%$, где \hat{A} - оценка величины А, получаемая за $M_i = 2^l - 1$ тактов работы преобразователя-прототипа. Данный график наглядно демонстрирует преимущества предлагаемого преобразователя, так как для него $\epsilon = 0\%$, при любом значении числа А.



Фиг. 1



Фиг. 2



Фиг. 3

Редактор С.Тимохина Составитель В.Гребенников Техред Т.Фанта Корректор А.Тяско

Заказ 5676/50 Тираж 710 Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4