



POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

207897

(11)

(B1)

(51) Int. Cl.³

H 03 G 3/30

(22) Přihlášeno 10 01 79

(21) (PV 225—79)

(40) Zveřejněno 28 11 80

(45) Vydáno 30 05 83

(75)

Autor vynálezu

VRBA KAMIL ing., CSc., Brno

(54) Zapojení elektronického zesilovače s řízeným zesílením

1

Vynález se týká zapojení elektronického zesilovače s řízeným zesílením, zahrnujícího analogový demultiplexer a sčítací zesilovač.

V některých zařízeních, jako jsou například měřicí ústředny nebo elektronické měřicí přístroje, je nutné pro dálkové případně automatické řízení vstupního rozsahu zařízení přepínat přesně a spolehlivě zesílení zesilovače.

Tyto zesilovače zpravidla obsahují operační zesilovač a sadu odporů, které jsou pomocí přepínače vřazovány do smyčky záporné zpětné vazby operačního zesilovače. Hodnota takto vřazeného odporu do smyčky zpětné vazby pak společně s dalšími prvky zesilovače určuje velikost zesílení zesilovače.

Tyto zesilovače zpravidla obsahují operační zesilovač a sadu odporů, které jsou pomocí přepínače vřazovány do smyčky záporné zpětné vazby operačního zesilovače. Hodnota takto vřazeného odporu do smyčky zpětné vazby pak společně s dalšími prvky zesilovače určuje velikost zesílení zesilovače.

Je známo několik typů řešení přepínání zesílení zesilovače. Prvním z nich je přepínání zpětnovazebních odporů operačního zesilovače pomocí mechanického přepínače.

2

Toto řešení není pro dálkové ovládání zesilovače vůbec vhodné, zejména pro jeho značnou citlivost na poruchové vlivy vyskytující se v přenosové cestě mezi ovládacím a ovládaným místem.

Poněkud vhodnějším k těmto účelům je druhý typ řešení, který spočívá v přepínání zpětnovazebních odporů operačního zesilovače pomocí relé. Toto řešení však zpravidla vykazuje poměrně značnou mechanickou nespolehlivost a pomalost přepínání a v některých aplikacích je na závadu, tak jako v prvním případě, odsakování kontaktů při spínání.

Z těchto důvodů se v poslední době pro dálkové, případně automatické ovládání zesílení zesilovače používá polovodičových spínačů. Všechna současná zapojení elektronických zesilovačů s říditelným zesílením vycházejí z přímé náhrady mechanického, případně elektromechanického přepínače elektronickým, zpravidla polovodičovým, přičemž vlastní zapojení elektronického zesilovače, to je operační zesilovač, do jehož zpětnovazební smyčky se pomocí přepínače jednotlivě nebo po sekcích připojuje soubor odporů, zůstává v podstatě nezměněn.

Společnou nevýhodou zmíněných elektronických zesilovačů, jejichž zesílení je řízeno pomocí elektronických spínačů je, že se

u nich v plné míře projevují nepříznivé reálné vlastnosti polovodičového spínače, především odpor spínače v sepnutém stavu a závislost tohoto odporu na okolní teplotě a na přiloženém napětí. Vzhledem k zapojení zesilovače je nutno odpor spínače považovat za součást zpětnovazební sítě zesilovače, což vede k nepřesnosti a nestabilitě nastaveného zesílení zesilovače.

Tyto nevýhody do značné míry odstraňuje zapojení elektronického zesilovače s řízeným zesílením podle vynálezu, jehož podstatou je, že jednotlivé výstupy analogového demultiplexeru jsou připojeny ke vstupům sčítacího zesilovače, společné vodiče analogového demultiplexeru a sčítacího zesilovače jsou navzájem spojeny, přičemž vstupem zapojení je vstup analogového demultiplexeru a výstupem zapojení je výstup sčítacího zesilovače.

Výhodou zapojení elektronického zesilovače s řízeným zesílením podle vynálezu je, že se v něm neuplatňují nepříznivé reálné vlastnosti polovodičových spínačů, protože vstupy sčítacího zesilovače jsou připojeny až za spínače demultiplexeru a velké zesílení operačního zesilovače demultiplexeru potlačuje napěťový ofset, časovou a teplotní nestabilitu, jakož i odpor spínače v sepnutém stavu.

Zapojení elektronického zesilovače s řízeným zesílením podle vynálezu je schematicky zobrazeno na výkrese.

Zapojení zahrnuje analogový demultiplexer **1**, který obsahuje první operační zesilovač **2**, k jehož invertujícímu vstupu **3** je připojen přes vstupní odpor **4** vstup **5** demultiplexeru **1** a přes jednotlivé zpětnovazební odpory **6** jednotlivé výstupy **7** demultiplexeru **1**, přičemž výstupy **7** demultiplexeru **1** jsou jednotlivě přes spínače **8** připojeny k výstupu **9** operačního zesilovače **2**. Neinvertující vstup **10** operačního zesilovače **2** je připojen ke společnému vodiči **11** a řídicí vstupy **12** jednotlivých spínačů **8** jsou připojeny k jim příslušným výstupům **13** řídicího obvodu **14** spínačů **8**.

Zapojení dále zahrnuje sčítací zesilovač **15** obsahující druhý operační zesilovač **16**, k jehož invertujícímu vstupu **17** jsou přes sčítací odpory **18** připojeny vstupy **19** sčítacího zesilovače **15** a přes odpor **20** výstup **21** sčítacího zesilovače **15**, když výstup **23** druhého operačního zesilovače **16** je připojen k výstupu **21** sčítacího zesilovače **15**. Ne-

invertující vstup **22** druhého operačního zesilovače **16** je připojen ke společnému vodiči **11**.

Jednotlivé výstupy **7** analogového demultiplexeru **1** jsou připojeny ke vstupům **19** sčítacího zesilovače **15**, společné vodiče **11** analogového demultiplexeru **1** a sčítacího zesilovače **15** jsou navzájem spojeny, přičemž vstupem zapojení je vstup **5** analogového demultiplexeru **1** a výstupem zapojení je výstup **21** sčítacího zesilovače **15**.

Oba operační zesilovače **2** a **16** pracují v invertujícím uspořádání, to jest s paralelní napěťovou zápornou zpětnou vazbou. Volba zesílení elektronického zesilovače podle vynálezu se provádí sepnutím n -tého spínače **8**, přičemž všechny ostatní spínače **8** zůstávají rozpojeny. Je-li sepnut n -tý spínač **8**, chová se zapojení jako dva invertující zesilovače s operačními zesilovači zapojené v kaskádě a výstupní napětí zapojení je pak rovno

$$u_2 = \frac{R_{2n}}{R_1} \cdot \frac{R_4}{R_{3n}} \cdot u_1,$$

kde u_2 značí výstupní napětí zapojení, R_{2n} n -tý zpětnovazební odpor **6**, R_1 vstupní odpor **4** demultiplexeru **1**, R_4 odpor **20** sčítacího zesilovače **15**, R_{3n} n -tý sčítací odpor **18** sčítacího zesilovače, n pořadové číslo spínače **8**, který je v sepnutém stavu a u_1 vstupní napětí zapojení.

Z uvedeného vztahu plyne, že zesílení elektronického zesilovače podle vynálezu je pro sepnutý n -tý spínač **8** nastavitelné změnou poměru n -tého zpětnovazební odporu **6** ku n -tému vstupnímu odporu **18**, to jest poměrem $\frac{R_{2n}}{R_{3n}}$. Protože invertující vstup **3**

prvního operačního zesilovače **2** je v důsledku záporné zpětné vazby na nulovém potenciálu, nemají v případě sepnutého pouze n -tého spínače **8** zbývající zpětnovazební odpory **6** demultiplexeru **1** a zbývající sčítací odpory **18** sčítacího zesilovače vliv na výsledné zesílení elektronického zesilovače.

Zapojení elektronického zesilovače podle vynálezu lze aplikovat například v měřicích ústřednách a měřicích přístrojích s dálkovým případně automatickým přepínáním vstupního nebo výstupního rozsahu. Lze ho aplikovat ve všech zařízeních, ve kterých je třeba spolehlivě, přesně a rychle přepínat zesílení zesilovače.

Předmět vynálezu

Zapojení elektronického zesilovače s řízeným zesílením zahrnující analogový demultiplexer, obsahující první operační zesilovač k jehož invertujícímu vstupu je připojen přes vstupní odpor vstup demultiplexeru a přes jednotlivé zpětnovazební odpory jednotlivé výstupy demultiplexeru, přičemž výstupy demultiplexeru jsou jednotlivě přes spínače připojeny k výstupu operačního zesilovače, neinvertující vstup operačního zesilovače je připojen ke společnému vodiči a řídicí vstupy jednotlivých spínačů jsou připojeny k jim příslušným výstupům řídicího obvodu spínačů a sčítací zesilovač obsahující druhý operační zesilovač, k jehož invertujícímu vstupu jsou přes sčítací od-

pory připojeny vstupy sčítacího zesilovače a přes odpor výstup sčítacího zesilovače, když výstup druhého operačního zesilovače je připojen k výstupu sčítacího zesilovače a neinvertující vstup druhého operačního zesilovače je připojen ke společnému vodiči, vyznačující se tím, že jednotlivé výstupy (7) analogového demultiplexeru (1) jsou připojeny ke vstupům (19) sčítacího zesilovače (15) a společné vodiče (11) analogového demultiplexeru (1) a sčítacího zesilovače (15) jsou navzájem spojeny, přičemž vstupem zapojení je vstup (5) analogového demultiplexeru (1) a výstupem zapojení je výstup (21) sčítacího zesilovače (15).

1 výkres

