(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년10월11일
(11) 등록번호 10-2031011
(24) 등록일자 2019년10월04일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) *H01L 51/52* (2006.01)
(21) 출원번호 10-2013-0087298
(22) 출원일자 2013년07월24일
심사청구일자 2018년01월25일
(65) 공개번호 10-2014-0016825
(43) 공개일자 2014년02월10일
(30) 우선권주장
JP-P-2012-170305 2012년07월31일 일본(JP)
(56) 선행기술조사문헌
KR1020040094353 A*
(뒷면에 계속)

(73) 특허권자
가부시키가이샤 제이올레드
일본국 도쿄도 치요다쿠 칸다니시키쵸 3쵸메 23반치
(72) 발명자
토요무라 나오부미
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
야마시타 준이치
일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사 내
타가미 사토시
일본국 카나가와켄 후지사와시 츠지도우 신마치 3-3-1 소니 엔지니어링 가부시키가이샤 내
(74) 대리인
최달용

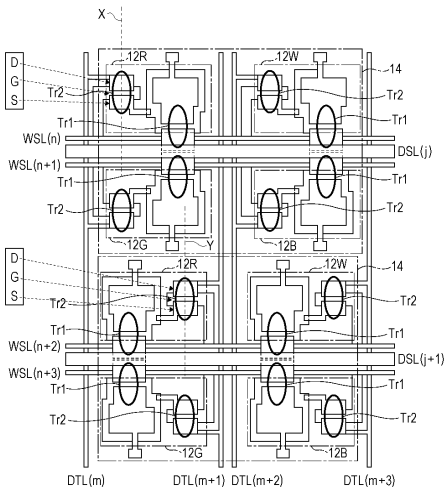
전체 청구항 수 : 총 18 항 심사관 : 이옥우

(54) 발명의 명칭 **표시 패널, 표시 장치 및 전자 시스템**

(57) 요 약

색 표시 유닛은 매트릭스 형상으로 배열된 화소를 포함한다. 표시 화소 유닛은 복수의 화소로 구성되고, 표시 색 각각의 하나는 복수의 열을 가로질러 함께 그룹화된다. 구동 유닛은 공통 전원선에 접속되는 표시 화소 유닛의 복수의 열에 의해 형성된다. 공통 기록 주사선이 마련되고, 구동 유닛당 공통 기록 주사선의 갯수는 표시 화소 유닛 내에 포함되는 화소들의 열의 갯수와 동등하다. 각각의 공통 기록 주사선은 각각의 구동 유닛 내에서 적어도 하나의 지정된 색의 픽셀 각각에 접속된다. 단일한 구동 유닛에서, 지정된 색의 각각의 화소는 레이아웃 배열이 지정된 색의 각각의 다른 화소 내의 대응하는 트랜지스터의 레이아웃 배열과 동일한 트랜지스터를 갖는다.

대 표 도 - 도6



(56) 선행기술조사문헌
KR1020080012158 A*
KR1020060041252 A
JP2003317961 A
JP2001264818 A
JP08054836 A
JP04125683 A
*는 심사관에 의하여 인용된 문헌

명 세 서

청구범위

청구항 1

표시 유닛에 있어서,

복수의 기록 주사선들과,

복수의 신호선들과,

화소 회로의 행 및 열을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고,

상기 복수의 화소 회로들은,

표시 소자와,

제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와,

상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과,

상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고,

상기 복수의 화소 회로들 각각은 N개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 R(여기서, $2 \leq R \leq N$)개의 연속된 행으로 연속 배치된 N개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 N개를 각각 포함하는 표시 화소 유닛들로 그룹화되고,

상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 열 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치되고,

상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 행에 각각 접속된 복수의 전원선들을 더 포함하고,

상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

상기 복수의 신호선들은 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 k/2로 이루어진 대응하는 유닛 전원선에 접속되는 $k \geq 4$의 연속하는 행을 각각 포함하는 구동 유닛으로 그룹화되고,

상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 $R \geq 2$를 각각 포함하는 $L \geq 2$개의 유닛 기록 주사선들을 포함하고(여기서, $K=L \cdot R$),

각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에 접속되는 것을 특징으로 하는 표시 유닛.

청구항 2

제1항에 있어서,

상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 열 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치

되는 것을 특징으로 하는 표시 유닛.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 것을 특징으로 하는 표시 유닛.

청구항 5

제4항에 있어서,

상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 것을 특징으로 하는 표시 유닛.

청구항 6

제5항에 있어서,

상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고,

상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고,

상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을 실행하게 하는 것을 특징으로 하는 표시 유닛.

청구항 7

제6항에 있어서,

상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 하는 것을 특징으로 하는 표시 유닛.

청구항 8

제6항에 있어서,

상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고,

상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고,

서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행되는 것을 특징으로 하는 표시 유닛.

청구항 9

제1항에 있어서,

N=4, R=2, K=4이고, 상기 표시 색들은 적, 녹, 청을 포함하는 것을 특징으로 하는 표시 유닛.

청구항 10

제9항에 있어서,

상기 표시 색은 백(white)을 더 포함하는 것을 특징으로 하는 표시 유닛.

청구항 11

제9항에 있어서,

상기 표시 색은 황(yellow)를 더 포함하는 것을 특징으로 하는 표시 유닛.

청구항 12

표시 유닛에 있어서,

복수의 기록 주사선들과,

복수의 신호선들과,

화소 회로의 행 및 열을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고,

상기 복수의 화소 회로들은,

표시 소자와,

제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와,

상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과,

상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고,

상기 복수의 화소 회로들 각각은 4개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 2개의 연속된 열들로 연속 배치된 4개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 4개를 각각 포함하는 표시 화소 유닛들로 그룹화되고,

상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 열 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치되고,

상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 열에 각각 접속된 복수의 전원선들을 더 포함하고,

상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

상기 복수의 신호선들은 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 2개로 이루어진 대응하는 유닛 전원선에 접속되는 4개의 연속하는 열을 각각 포함하는 구동 유닛으로 그룹화되고,

상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 2개를 각각 포함하는 2개의 유닛 기록 주사선들을 포함하고,

각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에

접속되는 것을 특징으로 하는 표시 유닛.

청구항 13

제12항에 있어서,

상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 열 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 것을 특징으로 하는 표시 유닛.

청구항 14

삭제

청구항 15

제12항에 있어서,

상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이이웃 배열로 배치되는 것을 특징으로 하는 표시 유닛.

청구항 16

제15항에 있어서,

상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이이웃 배열로 배치되는 것을 특징으로 하는 표시 유닛.

청구항 17

제16항에 있어서,

상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고,

상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고,

상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을 실행하게 하는 것을 특징으로 하는 표시 유닛.

청구항 18

제17항에 있어서,

상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 하는 것을 특징으로 하는 표시 유닛.

청구항 19

제17항에 있어서,

상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신

호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고,

상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고,

서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행되는 것을 특징으로 하는 표시 유닛.

청구항 20

제12항에 있어서,

상기 표시 색들은 적, 녹, 청, 및 백을 포함하는 것을 특징으로 하는 표시 유닛.

발명의 설명

기 술 분 야

[0001] 본 기술은, 예를 들면 유기 EL(Electro Luminescence) 소자 등의 발광 소자를 화소마다 구비한 표시 패널, 및, 그 표시 패널을 구비한 표시 장치 및 전자 기기에 관한 것이다.

배 경 기 술

[0002] 근래, 화상 표시를 행하는 표시 장치의 분야에서는, 화소의 발광 소자로서, 흐르는 전류치에 응하여 발광 휘도가 변화하는 전류 구동형의 발광 소자, 예를 들면 유기 EL 소자를 이용한 표시 장치가 개발되고, 상품화가 진행되고 있다. 유기 EL 소자는, 액정 소자 등과 달리 자발광 소자이다. 그 때문에, 유기 EL 소자를 이용한 표시 장치(유기 EL 표시 장치)에서는, 광원(백라이트)이 필요 없기 때문에, 광원을 필요로 하는 액정 표시 장치에 비하여, 박형화, 고휘도화할 수 있다.

[0003] 그런데, 일반적으로, 유기 EL 소자의 전류-전압(I-V) 특성은, 시간의 경과에 따라 열화(경시 열화)한다. 유기 EL 소자를 전류 구동하는 화소 회로에서는, 유기 EL 소자의 I-V 특성이 경시변화하면, 유기 EL 소자와, 유기 EL 소자에 직렬로 접속된 구동 트랜지스터와의 분압비가 변화하기 때문에, 구동 트랜지스터의 게이트-소스 사이 전압도 변화한다. 그 결과, 구동 트랜지스터에 흐르는 전류치가 변화하기 때문에, 유기 EL 소자에 흐르는 전류치도 변화하고, 그 전류치에 응하여 발광 휘도도 변화한다.

[0004] 또한, 구동 트랜지스터의 임계치 전압(Vth)이나 이동도(μ)가 경시적으로 변화하거나, 제조 프로세스의 편차에 의해 Vth나 μ가 화소 회로마다 다르거나 하는 경우가 있다. 구동 트랜지스터의 Vth나 μ가 화소 회로마다 다른 경우에는, 구동 트랜지스터에 흐르는 전류치가 화소 회로마다 흐트러지기 때문에, 구동 트랜지스터의 게이트에 같은 전압을 인가하여도, 유기 EL 소자의 발광 휘도가 흐트러져서, 화면이 일양성(유니포미티)이 손상된다.

[0005] 그래서, 유기 EL 소자의 I-V 특성이 경시변화하거나, 구동 트랜지스터의 Vth나 μ가 경시변화하거나 하여도, 그와 같은 영향을 받는 일 없이, 유기 EL 소자의 발광 휘도를 일정하게 유지하도록 하기 위해, 유기 EL 소자의 I-V 특성의 변동에 대한 보상 기능 및 구동 트랜지스터의 Vth나 μ의 변동에 대한 보정 기능을 넣은 표시 장치가 개발되어 있다(예를 들면, 일본국 특개 2008-083272호 공보 참조).

발명의 내용

해결하려는 과제

[0006] 그런데, 예를 들면, 도 11에 도시하는 바와 같은 종래의 구동 방법에서는, 구동 트랜지스터의 게이트-소스 사이 전압을 구동 트랜지스터의 임계치 전압에 근접시키는 Vth보정과, 영상 신호에 응한 신호 전압을 구동 트랜지스터의 게이트에 기록하는 신호 기록이, 1H 기간마다 행하여진다. 그 때문에, 이 구동 방법에서는, 1H 기간을 단축하여, 1F당의 주사 기간을 단축하는(즉, 고속 구동화 하는) 것이 어려웠다. 그 때문에, 예를 들면, 도 12에 도시한 바와 같이, Vth보정이 공통의 1H 기간 내에 2라인 통합하여 행하여진 후, 신호 기록이 다음의 1H 기간 내에 라인마다 행하여진다. 이 구동 방법은, Vth보정이 묶여져 있기 때문에, 고속 구동에 적합하다. 그러나, Vth보정이 끝나고 나서 신호 기록이 시작되기까지의 대기 기간(△t)이 라인마다 다르다. 그 때문에, 동일 계조의 신호 전압이 각각의 라인의 구동 트랜지스터의 게이트에 인가되었다고 하여도, 발광 휘도가 라인마다 달라져서, 휘도 얼룩이 생긴다는 문제가 있다.

[0007] 그래서, 예를 들면, 화소 회로의 레이아웃이나, 배선의 라우팅, 나아가서는, 구동 방법 등을 변경한 것이 생각된다. 그러나, 그들을 변경한 경우에는, 화소 회로의 레이아웃이나, 배선의 라우팅이 복잡하게 된다. 그 결과, 제조 과정에서, 화소 회로나 배선을 형성할 때에, 마스크 어긋남에 기인하여, 화소마다의 특성을 균일하게 하기가 어려워져 버린다는 문제가 있다.

[0008] 또한, 이와 같은 문제는, 유기 EL 표시 장치 특유의 문제가 아니라, 화소 회로의 레이아웃이나, 배선의 라우팅의 복잡한 표시 장치에서도 생기는 문제이다.

[0009] 본 기술은 이러한 문제점을 감안하여 이루어진 것이고, 그 목적은, 화소 회로의 레이아웃이나, 배선의 라우팅이 복잡하게 된 경우라도, 화소마다의 특성을 보다 균일하게 하는 것의 가능한 표시 패널과, 그와 같은 표시 패널을 구비한 표시 장치 및 전자 기기를 제공하는 것에 있다.

과제의 해결 수단

[0010] 본 발명의 표시 유닛은, 복수의 기록 주사선들과, 복수의 신호선들과, 화소 회로의 행 및 열을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고, 상기 복수의 화소 회로들은, 표시 소자와, 제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와, 상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과, 상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고, 상기 복수의 화소 회로들 각각은 N개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 R(여기서, $2 \leq R \leq N$)개의 연속된 열들로 연속 배치된 N개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 N개를 각각 포함하는 표시 화소 유닛들로 그룹화되고, 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치된다.

[0011] 또한, 상기 구성에서, 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치된다.

[0012] 또한, 상기 구성에서, 상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 열에 각각 접속된 복수의 전원선들을 더 포함하고, 상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고, 상기 복수의 신호선들은 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고, 상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 K/2로 이루어진 대응하는 유닛 전원선에 접속되는 $K \geq 4$의 연속하는 열을 각각 포함하는 구동 유닛으로 그룹화되고, 상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 $R \geq 2$를 각각 포함하는 $L \geq 2$개의 유닛 기록 주사선들을 포함하고(여기서, $K=L \cdot R$), 각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에 접속된다.

[0013] 또한, 상기 구성에서, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이이웃 배열로 배치된다.

[0014] 또한, 상기 구성에서, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이이웃 배열로 배치된다.

[0015] 또한, 상기 구성에서, 상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고, 상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고, 상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을

실행하게 한다.

[0016] 또한, 상기 구성에서, 상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 한다.

[0017] 또한, 상기 구성에서, 상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고, 상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고, 서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행된다.

[0018] 또한, 상기 구성에서, N=4, R=2, K=4이고, 상기 표시 색들은 적, 녹, 청을 포함한다.

[0019] 또한, 상기 구성에서, 상기 표시 색은 백(white)을 더 포함한다.

[0020] 또한, 상기에서, 상기 표시 색은 황(yellow)를 더 포함한다.

[0021] 본 발명의 표시 유닛은, 복수의 기록 주사선들과, 복수의 신호선들과, 화소 회로의 열 및 행을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고, 상기 복수의 화소 회로들은, 표시 소자와, 제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와, 상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과, 상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고, 상기 복수의 화소 회로들 각각은 4개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 2개의 연속된 열들로 연속 배치된 4개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 4개를 각각 포함하는 표시 화소 유닛들로 그룹화되고, 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치된다,

[0022] 또한, 상기 구성에서, 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치된다.

[0023] 또한, 상기 구성에서, 상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 열에 각각 접속된 복수의 전원선들을 더 포함하고, 상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고, 상기 복수의 신호선들은 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고, 상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 2개로 이루어진 대응하는 유닛 전원선에 접속되는 4개의 연속하는 열을 각각 포함하는 구동 유닛으로 그룹화되고, 상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 2개를 각각 포함하는 2개의 유닛 기록 주사선들을 포함하고, 각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에 접속된다.

[0024] 또한, 상기 구성에서, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이이웃 배열로 배치된다.

[0025] 또한, 상기 구성에서, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이이웃 배열로 배치된다.

[0026] 또한, 상기 구성에서, 상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구

동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고, 상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고, 상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을 실행하게 한다.

[0027] 또한, 상기 구성에서, 상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 한다.

[0028] 또한, 상기 구성에서, 상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고, 상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고, 서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행된다.

[0029] 상기 구성에서, 상기 표시 색들은 적, 녹, 청, 및 백을 포함한다.

발명의 효과

[0030] 본 기술은 화소 회로의 레이아웃이나, 배선의 라우팅이 복잡하게 된 경우라도, 화소마다의 특성을 보다 균일하게 하는 것의 가능한 표시 패널과, 그와 같은 표시 패널을 구비한 표시 장치 및 전자 기기를 제공할 수 있다.

도면의 간단한 설명

[0031] 도 1은 본 기술에 의한 한 실시의 형태에 관한 표시 장치의 개략 구성도.

도 2는 각 화소(서브 픽셀)의 회로 구성의 한 예를 도시하는 도면.

도 3은 열방향으로 서로 인접하는 2개의 표시 화소의 회로 구성의 한 예를 도시하는 도면.

도 4는 열방향으로 서로 인접하는 2개의 표시 화소의 회로 구성의 다른 예를 도시하는 도면.

도 5는 화소 회로의 레이아웃의 한 예를 도시하는 도면.

도 6은 열방향으로 서로 인접하는 2개의 표시 화소에서의, 각 화소 회로의 레이아웃의 한 예를 도시하는 도면.

도 7은 도 3, 도 4의 DTL에 인가되는 전압의 한 예를 도시하는 도면.

도 8은 하나의 화소(서브 픽셀)에 주목한 때의 WSL, DSL, DTL에 인가되는 전압, 게이트 전압, 및 소스 전압의 경시변화의 한 예를 도시하는 파형도.

도 9는 열방향으로 서로 인접하는 2개의 화소에 주목한 때의 WSL, DSL, DTL에 인가되는 전압의 경시변화의 한 예를 도시하는 파형도.

도 10은 비교례에 관한 표시 패널에서의 각 화소의 회로 구성의 한 예를 도시하는 도면.

도 11은 도 10의 레이아웃을 구비한 표시 장치에서, 열방향으로 서로 인접하는 2개의 화소에 주목한 때의 WSL, DSL, DTL에 인가되는 전압의 경시변화의 한 예를 도시하는 파형도.

도 12는 도 10의 레이아웃을 구비한 표시 장치에서, 열방향으로 서로 인접하는 2개의 화소에 주목한 때의 WSL, DSL, DTL에 인가되는 전압의 경시변화의 다른 예를 도시하는 파형도.

도 13은 비교례에 관한 표시 패널에서의 각 화소 회로의 레이아웃의 한 예를 도시하는 도면.

도 14는 마스크 어긋남에 관해 설명하기 위한 개념도.

도 15는 마스크 어긋남에 의해 생기는 휘도 얼룩의 한 예를 도시하는 도면.

도 16은 도 6의 레이아웃의 다른 예를 도시하는 도면.

도 17은 상기 실시의 형태의 발광 장치의 적용례 1의 외관을 도시하는 사시도.

도 18a는 적용례 2의 표측(front side)에서 본 외관을 도시하는 사시도.

도 18b는 이측(back side)에서 본 관을 도시하는 사시도.

도 19는 적용례 3의 외관을 도시하는 사시도.

도 20은 적용례 4의 외관을 도시하는 사시도.

도 21a는 적용례 5의 연 상태의 정면도.

도 21b는 적용례 5의 그 측면도.

도 21c는 적용례 5의 닫은 상태의 정면도.

도 21d는 적용례 5의 좌측면도.

도 21e는 적용례 5의 우측면도.

도 21f는 적용례 5의 상면도.

도 21g는 적용례 5의 하면도.

발명을 실시하기 위한 구체적인 내용

[0032] 이하, 발명을 실시하기 위한 형태에 관해, 도면을 참조하여 상세히 설명한다. 또한, 설명은 이하의 순서로 행한다.

[0033] 1. 실시의 형태(표시 장치)

[0034] 2. 변형례(표시 장치)

[0035] 3. 적용례(전자 기기)

[0036] <1. 실시의 형태>

[0037] [구성]

[0038] 도 1은, 본 기술의 한 실시의 형태에 관한 표시 장치(1)의 개략 구성을 도시한 것이다. 이 표시 장치(1)는, 표시 패널(10)과, 외부로부터 입력된 영상 신호(20A) 및 동기 신호(20B)에 의거하여 표시 패널(10)을 구동하는 구동 회로(20)를 구비하고 있다. 구동 회로(20)는, 예를 들면, 타이밍 생성 회로(21), 영상 신호 처리 회로(22), 신호선 구동 회로(23), 주사선 구동 회로(24), 및 전원선 구동 회로(25)를 갖고 있다.

[0039] (표시 패널(10))

[0040] 표시 패널(10)은, 복수의 화소(11)가 표시 패널(10)의 표시 영역(10A) 전면에 걸쳐서 매트릭스형상으로 배치된 것이다. 표시 패널(10)은, 구동 회로(20)에 의해 각 화소(11)가 액티브 매트릭스 구동됨에 의해, 외부로부터 입력된 영상 신호(20A)에 의거한 화상을 표시하는 것이다.

[0041] 도 2는, 화소(11)의 회로 구성의 한 예를 도시한 것이다. 각 화소(11)는, 예를 들면, 화소 회로(12)와, 유기 EL 소자(13)를 갖고 있다. 유기 EL 소자(13)는, 예를 들면, 애노드 전극, 유기층 및 캐소드 전극이 차례로 적층된 구성을 갖고 있다. 화소 회로(12)는, 예를 들면, 구동 트랜지스터(Tr1), 기록 트랜지스터(Tr2) 및 유지 용량(Cs)에 의해 구성된 것이고, 2Tr1C의 회로 구성으로 되어 있다. 기록 트랜지스터(Tr2)는, 구동 트랜지스터(Tr1)의 게이트에 대한, 영상 신호에 대응한 신호 전압의 인가를 제어하는 것이다. 구체적으로는, 기록 트랜지스터(Tr2)는, 후술하는 신호선(DTL)의 전압을 샘플링함과 함께 구동 트랜지스터(Tr1)의 게이트에 기록하는 것이다. 구동 트랜지스터(Tr1)는, 유기 EL 소자(13)를 구동하는 것이고, 유기 EL 소자(13)에 직렬로 접속되어 있다. 구동 트랜지스터(Tr1)는, 기록 트랜지스터(Tr2)에 의해 기록된 전압의 크기에 따르며 유기 EL 소자(13)에 흐르는 전류를 제어하는 것이다. 유지 용량(Cs)은, 구동 트랜지스터(Tr1)의 게이트-소스 사이에 소정의 전압을 유지하는 것이다. 또한, 화소 회로(12)는, 상술한 2Tr1C의 회로에 대해 각종 용량이나 트랜지스터를 부가한 회로 구성으로 되어 있어도 좋고, 상술한 2Tr1C의 회로 구성과는 다른 회로 구성으로 되어 있어도 좋다.

[0042] 구동 트랜지스터(Tr1) 및 기록 트랜지스터(Tr2)는, 예를 들면, n채널 MOS형의 박막 트랜지스터(TFT(Thin Film Transistor))에 의해 형성되어 있다. 또한, TFT의 종류는 특히 한정되는 것이 아니고, 예를 들면, 역스태거 구조(이른바, 보텀 게이트형)라도 좋고, 스태거 구조(톱 게이트형)라도 좋다. 또한, 구동 트랜지스터(Tr1) 및 기록 트랜지스터(Tr2)는, p채널 MOS형의 TFT에 의해 형성되어 있어도 좋다.

[0043] 표시 패널(10)은, 행방향으로 연재되는 복수의 주사선(WSL)과, 열방향으로 연재되는 복수의 신호선(DTL)과, 행방향으로 연재되는 복수의 전원선(DSL)을 갖고 있다. 주사선(WSL)은, 각 화소(11)의 선택에 이용되는 것이다. 신호선(DTL)은, 영상 신호에 응한 신호 전압의, 각 화소(11)에의 공급에 이용되는 것이다. 전원선(DSL)은, 각 화소(11)에의 구동 전류의 공급에 이용되는 것이다. 각 신호선(DTL)과 각 주사선(WSL)과의 교차점 부근에는, 화소(11)가 마련되어 있다. 각 신호선(DTL)은, 후술하는 신호선 구동 회로(23)의 출력단(도시 생략)과, 기록 트랜지스터(Tr2)의 소스 또는 드레인에 접속되어 있다. 각 주사선(WSL)은, 후술하는 주사선 구동 회로(24)의 출력단(도시 생략)과, 기록 트랜지스터(Tr2)의 게이트에 접속되어 있다. 각 전원선(DSL)은, 고정된 전압을 출력하는 전원의 출력단(도시 생략)과, 구동 트랜지스터(Tr1)의 소스 또는 드레인에 접속되어 있다.

[0044] 기록 트랜지스터(Tr2)의 게이트는, 주사선(WSL)에 접속되어 있다. 기록 트랜지스터(Tr2)의 소스 또는 드레인이 신호선(DTL)에 접속되고, 기록 트랜지스터(Tr2)의 소스 및 드레인 중 신호선(DTL)에 미접속의 단자가 구동 트랜지스터(Tr1)의 게이트에 접속되어 있다. 구동 트랜지스터(Tr1)의 소스 또는 드레인이 전원선(DSL)에 접속되고, 구동 트랜지스터(Tr1)의 소스 및 드레인 중 전원선(DSL)에 미접속의 단자가 유기 EL 소자(13)의 애노드에 접속되어 있다. 유지 용량(Cs)의 일단이 구동 트랜지스터(Tr1)의 게이트에 접속되고, 유지 용량(Cs)의 타단이 구동 트랜지스터(Tr1)의 소스(도 2에서는 유기 EL 소자(13)측의 단자)에 접속되어 있다. 즉, 유지 용량(Cs)은, 구동 트랜지스터(Tr1)의 게이트-소스 사이에 삽입되어 있다. 또한, 유기 EL 소자(13)는, 소자 용량(Coled)(도시 생략)을 갖고 있다.

[0045] 또한, 도 2에 도시한 바와 같이, 표시 패널(10)은 유기 EL 소자(13)의 캐소드에 접속된 그라운드선(GND)을 갖고 있다. 그라운드선(GND)은, 그라운드 전위로 되어 있는 외부 회로(도시 생략)와 전기적으로 접속되는 것이다. 그라운드선(GND)은, 예를 들면, 표시 영역(10A) 전체에 걸쳐서 형성된 시트형상의 전극이다. 또한, 그라운드선(GND)은, 화소행 또는 화소열에 대응하는 스트립 페이퍼(strip paper) 등의 형상으로 형성된 띠형상의 전극이라도 좋다. 표시 패널(10)은, 또한, 예를 들면, 표시 영역(10A)의 주연(periphery)에, 영상을 표시하지 않는 프레임 영역을 갖고 있다. 프레임 영역은, 예를 들면, 차광 부재에 의해 덮여 있다.

[0046] 도 3 및 도 4는 열방향으로 서로 인접하는 2개의 표시 화소 유닛(14)(후술함)을 포함하는 회로 구성의 한 예를 도시한 것이다. 도 3은 제n의 행 및 제n+1의 행의 화소행에서의 화소(11)를 포함하는 제1 표시 화소 유닛(14), 및 제n+2의 행 및 제n+3의 행의 화소행에서의 화소(11)를 포함하는 제2 표시 화소 유닛(14)의 회로 구성의 한 예를 도시한 것이다(여기서, $1 \leq n < N$, N은 화소행의 총수(짝수)). 도 4는 제n+4의 행 및 제n+5의 행의 화소행에서의 화소(11)를 포함하는 제3 표시 화소 유닛(14), 및 제n+6의 행 및 제n+7의 행의 화소행에서의 화소(11)를 포함하는 제4 표시 화소 유닛(14)의 회로 구성의 한 예를 도시한 것이다. 여기서, 화소행이란, 행방향으로 나열하여 배치된 복수의 화소(11)에 의해 형성된 라인을 가리키고 있고, 서브 픽셀행에 상당하는 것이다. 한편, 후술하는 표시 화소 유닛행(display pixel unit row)이라는 것은, 행방향으로 나열하여 배치된 복수의 표시 화소(14)에 의해 형성된 라인을 가리키고 있다. 이하에서는, 화소행과 표시 화소 유닛행과의 혼동을 피하기 위해, 화소행을 서브 픽셀행이라고 칭한다.

[0047] 제p의 표시 화소 유닛행 및 제p+2의 표시 화소 유닛행에서의 각각의 표시 화소 유닛(14)의 회로 레이아웃은 서로 유사하다. 또한, 제p+1의 표시 화소 유닛행 및 제p+3의 표시 화소 유닛행에서의 각각의 표시 화소 유닛(14)의 회로 레이아웃은 서로 유사하다. 이하, 설명의 중복을 피하고자, 제p+2의 표시 화소 유닛행 및 제p+3의 표시 화소 유닛행에 대한 설명은 생략한다.

[0048] 각 화소(11)는 표시 패널(10)상의 화면을 구성하는 최소 단위의 점(point)에 대응하는 것이다. 표시 패널(10)은, 컬러 표시 패널이고, 화소(11)는, 예를 들면 적, 녹, 청, 또는 백(white) 등의 단색의 광을 발하는 서브 픽셀에 상당하다. 또한, 화소(11)는, 예를 들면 적, 녹, 청, 또는 황색 등의 단색의 광을 발한 서브 픽셀에 상당하고 있어도 좋다.

[0049] 본 실시의 형태에서, 표시 화소 유닛(14)은, 발광색이 서로 다른 4개의 화소(11)를 포함한다. 즉, 표시 패널에서 이용되는 발광색(표시 색)의 종류의 수는 4이고, 각 표시 화소(14)에 포함되는 화소(11)의 수도 4이다. 표시 화소(14)에 포함된 4개의 화소(11)는, 예를 들면, 적색광을 발하는 화소(11R), 녹색광을 발하는 화소(11G), 청색광을 발하는 화소(11B), 및 백색광을 발하는 화소(11W)로 구성되어 있다. 각 표시 화소(14)에서, 4개의 화소

(11)는, 이른바 4개의 직사각형 배열(four-square arrangement)로 되어 있고, 2×2의 매트릭스로 배치되어 있다. 또한, 각 표시 화소(14)에서, 4개의 화소(11)는 공통의 색 배열로 되어 있다. 예를 들면, 도 3에 도시한 바와 같이, 4개의 직사각형 배열의 좌상에 화소(11R)가 배치되고, 4개의 직사각형 배열의 좌하에 화소(11G)가 배치되고, 4개의 직사각형 배열의 우하에 화소(11B)가 배치되고, 4개의 직사각형 배열의 우상에 화소(11W)가 배치되어 있다.

[0050] 서브 픽셀행은 k(여기서, k≥4)개의 서브 픽셀행을 각각 포함하는 구동 유닛으로 그룹화된다. 각각의 구동 유닛은 또한 L개의 유닛 기록 주사선(WSL*)을 포함하고, 각각의 유닛 기록 주사선(WSL*)은 공통선으로 구성된 R개의 기록 주사선(WSL)을 포함하여 K=L·R이 된다. 하나의 유닛 내에 포함된 표시 화소 유닛행의 수는 또한 L이고, L≥2이고, 발광생 종류의 수의 이하이다. 구체적으로, 2개의 표시 화소행이 하나의 유닛 내에 있다(즉, L=2)라고 가정하면, 복수의 유닛 기록 주사선(WSL*) 중의 2개는 하나의 유닛 각각에 할당된다. 따라서, 도 3 및 4에 도시된 예에서, 하나의 유닛 내에 포함된 표시 화소행의 수는 2이며, 하나의 유닛 내에 포함된 유닛 기록 주사선(WSL*)의 수 또한 2이다. 모든 디스플레이 내의 유닛 기록 주사선(WSL*)의 총 갯수는 모든 디스플레이 내의 표시 화소행의 총 갯수와 등가이며 N/R이고, N은 서브 픽셀행의 총 갯수이고, R은 단일한 유닛 기록 주사선(WSL*) 내에 포함된 기록 주사선(WSL)의 갯수이다. 또한, 도 3의 n은, 1 내지 N의 정수이고, 도 3의 WSL(n)은 제n의 기록 주사선(WSL)을 의미하며, p는 1 내지 N/R의 정수이고, WSL*(p)는 제p의 유닛 기록 주사선(WSL*)을 의미한다.

[0051] 각 유닛 기록 주사선(WSL*)은, 특별한 발광색을 갖는 각각의 구동 유닛 내의 모든 픽셀(11)에 접속된다. 구체적으로, 예를 들면, 도 3에 도시된 구동 유닛에서, 하나의 구동 유닛 내에 포함된 2개의 유닛 기록 주사선(WSL*(p), WSL*(p+1)) 중에서, 유닛 기록 주사선(WSL*(p))은 구동 유닛 내에 포함된 모든 적색 화소(11R) 및 모든 백색 화소(11W)에 접속되고, 유닛 기록 주사선(WSL*(p+1))은 구동 유닛 내에 포함된 모든 녹색 화소(11G) 및 모든 청색 화소(11B)에 접속된다. 서로 다른 행을 갖고 열방향으로 서로 인접하는 하나의 구동 유닛의 2개의 표시 픽셀 유닛(14)에서, 유닛 기록 주사선(WSL*)을 공유하는 픽셀(11)의 발광색의 배열은, 서로 각각 동일하다. 예를 들면, 도 3에 있어서, 표시 픽셀 유닛(14) 각각에서, 적색 및 백색 픽셀(11)은 동일한 유닛 기록 주사선((WSL*(p))에 접속되고, 적색 및 백색 픽셀(11)의 배열은 각각의 표시 픽셀 유닛(14)에서 동일하다.

[0052] 유닛 기록 주사선(WSL*) 각각은 공통선으로 구성된 R개의 기록 주사선(WSL)을 포함한다. 예를 들면, 도 3 및 도 4에 있어서, 유닛 기록 주사선(WSL)(WSL(p) 내지 WSL(p+3)) 각각은, 기록 주사선(WSL(n) 내지 WSL(n+7))을 각각 포함하는 R개의 분지를 갖고 있다. 유닛 기록 주사선(WSL*) 당 기록 주사선(WSL)의 수(즉, R)는 하나의 표시 화소행 내에 포함된 서브 픽셀행의 수와 동일하며 2 이상이거나 표시 색의 수와 동일하다. 실시예에서, R=2이고 분지 중의 하나는 하나의 구동 유닛 내의 각각의 표시 픽셀 유닛에서의 상단의 서브 픽셀행에 할당된다. 한쪽의 분지는, 1유닛 내에서 동일 발광색의 복수의 화소(11)에 접속되어 있다. 다른 쪽의 분지는, 1유닛 내의 각 표시 화소 유닛행에 있어서의 하단의 서브 픽셀행에 대해 1개씩 할당되어 있다. 다른 쪽의 분지는, 한쪽의 분지에 접속된 화소(11)의 발광색과는 다른 발광색이고, 또한 11유닛 내에서 동일 발광색의 복수의 화소(11)에 접속되어 있다. 유닛 기록 주사선(WSL*)의 각각에 있어서, 각각의 제2 분지는 표시 패널(10) 내에서 서로 접속되어 있다. 분지끼리의 접속점(C1)은, 표시 영역(10A) 내에 있어도 좋고, 표시 영역(10A)의 주연(프레임 영역) 내에 있어도 좋다. 또한, 표시 패널(10)의 법선 방향에서 본 때에, 동일 유닛 내에서, 각 주사선(WSL*)은, 다른 주사선(WSL)과 교차하고 있다. 각 주사선(WSL*)의 제2 분기는, 4개의 직사각형 배열의 중앙을 횡단하고 있다. 기록 트랜지스터(Tr2)의 게이트 전극(14A)은, 제2 분기에 접속되어 있다.

[0053] 복수의 전원선(DSL*) 중의 하나는 하나의 구동 유닛마다 할당되어 있다. 따라서, 1 구동 유닛 내에 포함되는 유닛 전원선(DSL)의 수는 1이다. 모든 표시 패널 내의 유닛 전원선(DSL*)의 총수는 J(J=N/K)개 이다. 또한, 실시예에서, K=4이고 따라서 J=N/4이다. 또한, 도 3 중의 J는 1 내지 N/4의 정수이고, 도 3 중의 DSL*(j)은 j번째의 전원선(DSL*)을 의미한다. 각각의 유닛 전원선(DSL*)은 1유닛 내의 모든 화소(11)에 접속되어 있다. 구체적으로는, 1유닛에 포함된 1개의 전원선(DSL*)은, 1유닛에 포함되는 모든 화소(11)(11R, 11G, 11B, 11W)에 접속되어 있다.

[0054] 각각의 유닛 전원선(DSL*)은 공통선으로 구성된 K/2개(2개의 서브 픽셀 행 각각마다 하나)의 전원선(DSL)으로 구성된다. 예를 들면, 도 3 및 도 4에서, 각 전원선(DSL*)(DSL*(j), DSL*(j+1))은 2개의 분지(전원선(DSL))를 포함한다. 유닛 전원선(DSL*) 각각의 분지(전원선(DSL))는 서로 표시 패널(10) 내에서 서로 접속되어 있다. 분지끼리의 접속점(C2)은, 표시 영역(10A) 내에 있어도 좋고, 표시 영역(10A)의 주연(프레임 영역) 내에 있어도 좋다. 이와 같이, 각 주사선(WSL)이나 각 전원선(DSL)에 분지를 마련함에 의해, 각 주사선(WSL)의 간격이나, 각 전원선(DSL)의 간격을 넓게 할 수 있다. 그 결과, 배선 레이아웃이 용이해진다. 각 전원선(DSL)의 분지는, 4개

의 직사각형 배열(four-square arrangement)의 중앙을 횡단하고 있다.

[0055] 유닛 전원선(DSL*) 및 유닛 기록 주사선(WSL*)의 분지 구조가 예시로 설명되었지만, 설명은 특정한 구성에 한정되는 것이 아니다. 특히, 상기 설명 및 첨부된 청구범위에서, 배선이 동시에 인가되는 동일한 전압을 갖는 경우에, 복수의 배선이 "공통선으로 구성"된다. 예를 들면, 배선이 서로 직접 접속되기 때문에 이러한 경가 생길 것이다(위에서 설명된 분지된 구성과 같음). 그러나, "공통선으로 구성"된 복수의 배선은 동일 전압이 동시에 인가되는 한 서로 직접 접속될 필요는 없다. 예를 들면, 구동 회로는 동시에 복수의 배선에 동일 전압을 인가하도록 구성할 수 있고, 이 경우에 복수의 배선은 "공통선으로 구성"될 수 있다.

[0056] 복수의 신호선(DTL)은 각 표시 화소 유닛행에서 표시 화소(14)마다 2개씩 할당되어 있다. 각 화소행에서 표시 화소(14)마다 할당된 2개의 신호선(DTL)에서, 한쪽의 신호선(DTL)은, 주사선(WSL*)이 공유되지 않은 2종류의 발광색의 화소(11)에 접속되어 있고, 다른쪽의 신호선(DTL)은, 나머지 2종류의 발광색의 화소(11)에 접속되어 있다. 이하에서는, 제p행 및 제p+1행의 표시 화소 유닛행에 포함되는 복수의 표시 화소(14) 중, 열방향으로 서로 인접하는 2개의 표시 화소(14)에 주목하여, 상기한 접속 상태에 관해 설명한다. 또한, 상기한 2개의 표시 화소(14)는, 1유닛 내에서 표시 화소 유닛행이 서로 다르고, 또한 열방향으로 서로 인접하는 2개의 표시 화소(14)에 상당한다.

[0057] 상기한 2개의 표시 화소(14)중 제p행의 표시 화소 유닛행에 포함되는 표시 화소(14)에는, 2개의 신호선(DTL(m), DTL(m+2))이 할당되어 있다. 또한, 상기한 2개의 표시 화소(14)중 제p+1행의 화소행에 포함되는 표시 화소(14)에는, 2개의 신호선(DTL(m+2), DTL(m+3))이 할당되어 있다. 즉, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 한쪽의 표시 화소(14)에 대해서는 짝수열째의 2개의 신호선(DTL(m), DTL(m+2))이 할당되고, 다른쪽의 표시 화소(14)에 대해서는 홀수열째의 2개의 신호선(DTL(m+1), DTL(m+3))이 할당되어 있다. 이에 의해, 신호선(DTL)의 총수가 최소한으로 억제되어 있다.

[0058] 복수의 신호선(DTL)은, 열방향에서 서로 인접하는 2개의 표시 화소(14)마다 4개씩 할당되어 있다. 따라서, 신호선(DTL)의 총 갯수는, M(M은 4의 배수)개로 되어 있다. 도 3에 있어서, m는, 1 이상, M-4 이하의 정의 정수이고, 1 이외의 경우에는 (4의 배수+1)에 상당하는 수이다. 따라서, 도 3중의 DTL(m)은, m번째의 신호선(DTL)을 의미하고 있다. 열방향에서 서로 인접하는 2개의 표시 화소(14)에는, 예를 들면, 4개의 신호선(DTL(m), DTL(m+1), DTL(m+2), DTL(m+3))이 할당되어 있다. 4개의 신호(DTL(m), DTL(m+1), DTL(m+2), DTL(m+3))은, 행방향에서, 이 순서로 나열하여 배치되어 있다. 각 표시 화소(14)에서, 4개의 화소(11)중 좌측의 2개의 화소(11)가, 행방향에서 신호선(DTL(m))과 신호선(DTL(m+1))에 의해 끼어져 있다. 또한, 각 표시 화소(14)에서, 4개의 화소(11)중 우측의 2개의 화소(11)가, 행방향에서 신호선(DTL(m+2))과 신호선(DTL(m+3))에 의해 끼어져 있다.

[0059] 또한, 1유닛 내에서 표시 화소 유닛행이 서로 다르고, 또한 열방향에서 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11)가 공통의 2개의 신호선(DTL)의 사이에 배치되어 있다. 구체적으로는, 1유닛 내에서 표시 화소 유닛행이 서로 다르고, 또한 열방향에서 서로 인접하는 2개의 표시 화소(14)에서, 2개의 화소(11R)가 2개의 신호선(DTL(m), DTL(m+1))의 사이에 배치되어 있다. 마찬가지로, 1유닛 내에서 표시 화소 유닛행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 2개의 화소(11G)가 2개의 신호선(DTL(m), DTL(m+1))의 사이에 배치되어 있다. 또한, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 2개의 화소(11B)가 2개의 신호선(DTL(m+2), DTL(m+3))의 사이에 배치되어 있다. 또한, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 2개의 화소(11W)가 2개의 신호선(DTL(m+2), DTL(m+3))의 사이에 배치되어 있다. 또한, 신호선(DTL(m) 또는 DTL(m+2))이, 본 기술의 「제1 신호선」, 「제3 신호선」의 한 구체례에 상당한다. 또한, 신호선(DTL(m+1) 또는 DTL(m+3))이, 본 기술의 「제2 신호선」, 「제4 신호선」의 한 구체예에 상당한다.

[0060] 상기한 2개의 신호선(DTL(m), DTL(m+2))은, 각각, 주사선(WSL)이 서로 공유되지 않은 2종류의 발광색의 화소(11)에 접속되어 있다. 구체적으로는, 신호선(DTL(m))은, 주사선(WSL*)이 서로 공유되지 않은 2종류의 발광색의 화소(11R, 11G)에 접속되어 있고, 신호선(DTL(m+2))은, 주사선(WSL)이 서로 공유되지 않은 2종류의 발광색의 화소(11B, 11W)에 접속되어 있다. 또한, 상기 2개의 표시 화소(14)중 제p+1행의 화소행에 포함되는 표시 화소(14)에는, 2개의 신호선(DTL(m+1), DTL(m+3))이 할당되어 있다. 그 2개의 신호선(DTL(m+1), DTL(m+3))은, 주사선(WSL)이 서로 공유되지 않은 2종류의 발광색의 화소(11)에 접속되어 있다. 구체적으로는, 신호선(DTL(m+1))은, 주사선(WSL)이 공유되지 않은 2종류의 발광색의 화소(11R, 11G)에 접속되어 있고, 신호선(DTL(m+3))은, 나머지 2종류의 발광색의 화소(11B, 11W)에 접속되어 있다.

[0061] 도 5는 화소 회로(12)의 레이아웃의 한 예를 도시한 것이고, 구체적으로는, 화소(11R, 11W)의 화소 회로(12)의 레이아웃의 한 예를 도시한 것이다. 화소 회로(12)는, 상술한 바와 같이, 예를 들면, 구동 트랜지스터(Tr1), 기록 트랜지스터(Tr2) 및 유지 용량(Cs)에 의해 구성되어 있다.

[0062] 기록 트랜지스터(Tr2)는, 예를 들면, 게이트 전극(14A), 소스 전극(14B) 및 드레인 전극(14C)을 갖고 있다. 소스 전극(14B) 및 드레인 전극(14C)은, 게이트 전극(14A)의 바로 위 부분을 사이에 두고 면 내에서 서로 대향하는 위치에 배치되어 있다. 소스 전극(14B)은, 신호선(DTL)에 접속되어 있다. 소스 전극(14B)은, 예를 들면, 도5에 도시한 바와 같이, 신호선(DTL)의 본선으로부터의 분지(제1분지)에 접속되어 있다. 제1분지는, 신호선(DTL)의 본선의 연재 방향과 교차한 방향으로 연재되어 있다. 게이트 전극(14A)은, 주사선(WSL)에 접속되어 있다. 게이트 전극(14A)은, 소스 전극(14B)과 드레인 전극(14C)과의 간극의 바로 아래에서, 주사선(WSL)을 향하고 연재되어 있다. 드레인 전극(14C)은, 후술하는 구동 트랜지스터(Tr1)의 게이트 전극(15A) 및 용량 소자(Cs)에 접속되어 있다.

[0063] 기록 트랜지스터(Tr2)에서, 게이트 전극(14A), 소스 전극(14B) 및 드레인 전극(14C)의 배열 방향이, 면 내에서, 신호선(DTL)의 연재 방향과 평행하도록 되어 있다. 또한, 도 5에서는, 게이트 전극(14A), 소스 전극(14B) 및 드레인 전극(14C)은, 주사선(WSL)측부터, 드레인 전극(14C), 게이트 전극(14A), 소스 전극(14B)의 순서로 배치되어 있는 경우가 예시되어 있다. 또한, 게이트 전극(14A), 소스 전극(14B) 및 드레인 전극(14C)은, 도시하지 않지만, 주사선(WSL)측부터, 소스 전극(14B), 게이트 전극(14A), 드레인 전극(14C)의 순서로 배치되어 있어도 좋다.

[0064] 구동 트랜지스터(Tr1)는, 예를 들면, 게이트 전극(15A), 소스 전극(15B) 및 드레인 전극(15C)을 갖고 있다. 소스 전극(15B) 및 드레인 전극(15C)은, 게이트 전극(15A)의 바로 위 부분의 일부를 사이에 두고 면 내에서 서로 대향하는 위치에 배치되어 있다. 소스 전극(15B)은, 콘택트(15D)를 통하여 유기 EL 소자(13)의 애노드에 접속되어 있다. 소스 전극(15B)은, 용량 소자(Cs)의 한쪽의 전극과 연결되어 있다. 게이트 전극(15A)은, 드레인 전극(14C)에 접속되어 있고, 또한, 용량 소자(Cs)의 한쪽의 전극과 연결되어 있다. 드레인 전극(15C)은, 전원선(DTL)에 접속되어 있다.

[0065] 구동 트랜지스터(Tr1)에서, 게이트 전극(15A), 소스 전극(15B) 및 드레인 전극(15C)의 배열 방향이, 면 내에서, 신호선(DTL)의 연재 방향과 평행하도록 되어 있다. 또한, 도 5에서는, 게이트 전극(15A), 소스 전극(15B) 및 드레인 전극(15C)은, 주사선(WSL)측부터, 드레인 전극(15C), 게이트 전극(15A), 소스 전극(15B)의 순서로 배치되어 있는 경우가 예시되어 있다. 또한, 도 5에서는, 구동 트랜지스터(Tr1) 및 기록 트랜지스터(Tr2)의 쌍방에 있어서, 게이트, 소스 및 드레인의 배열 방향이, 신호선(DTL)의 연재 방향과 평행하도록 되어 있다. 즉, 게이트 전극, 소스 전극 및 드레인 전극의 배열 방향이, 1유닛 내의 한쪽의 화소행의 표시 화소(14)에 포함되는 화소 회로(12)에서의 기록 트랜지스터(Tr2)와, 1유닛 내의 한쪽의 화소행의 표시 화소(14)에 포함되는 화소 회로(12)에서의 구동 트랜지스터(Tr1)와, 1유닛 내의 다른 방향의 화소행의 표시 화소(14)에 포함되는 화소 회로(12)에서의 기록 트랜지스터(Tr2)와, 1유닛 내의 다른 방향의 화소행의 표시 화소(14)에 포함되는 화소 회로(12)에서의 구동 트랜지스터(Tr1)에서, 서로 동등하도록 되어 있다.

[0066] 도 6은, 열방향으로 서로 인접하는 2개의 표시 화소(14)에서의, 각 화소 회로(12)의 레이아웃의 한 예를 도시한 것이다. 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11) 내의 기록 트랜지스터(Tr2)의 레이아웃(특히, 게이트(G), 소스(S) 및 드레인(D)의 배열)이 서로 동등하도록 되어 있다. 구체적으로는, 이들 2개의 화소(11)에서, 기록 트랜지스터(Tr2)의 게이트 전극(14A), 소스 전극(14B), 드레인 전극(14C)의 배열 방향이, 면 내에서, 신호선(DTL)의 연재 방향과 평행하도록 되어 있다. 예를 들면, 이들 2개의 화소(11)에서, 기록 트랜지스터(Tr2)의 게이트 전극(14A), 소스 전극(14B), 드레인 전극(14C)의 배열이, 면 내에서, 주사선(WSL)측부터, 드레인 전극(14C), 게이트 전극(14A), 소스 전극(14B)의 순서로 배치되어 있다. 또한, 도시하지 않지만, 이들 2개의 화소(11)에서, 기록 트랜지스터(Tr2)의 게이트 전극(14A), 소스 전극(14B), 드레인 전극(14C)의 배열이, 면 내에서, 주사선(WSL)측부터, 소스 전극(14B), 게이트 전극(14A), 드레인 전극(14C)의 순서로 배치되어 있어도 좋다.

[0067] 또한, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11) 내의 구동 트랜지스터(Tr1)의 레이아웃(특히, 게이트(G), 소스(S) 및 드레인(D)의 배열)이 서로 동등하도록 되어 있다. 구체적으로는, 이들 2개의 화소(11)에서, 구동 트랜지스터(Tr1)의 게이트 전극(15A), 소스 전극(15B), 드레인 전극(15C)의 배열이, 신호선(DTL)의 연재 방향과 평행한 방향으로 연재되어 있다. 예를 들면, 이들 2개의 화소(11)에서, 구동 트랜지스터(Tr1)의 게이트 전극(15A), 소스 전극(15B), 드레인 전극(15

C)의 배열이, 주사선(WSL)측부터, 드레인 전극(15C), 게이트 전극(15A), 소스 전극(15B)의 순서로 배치되어 있다.

[0068] (구동 회로(20))

[0069] 다음에, 구동 회로(20)에 관해 설명한다. 구동 회로(20)는, 상술한 바와 같이, 예를 들면, 타이밍 생성 회로(21), 영상 신호 처리 회로(22), 신호선 구동 회로(23), 주사선 구동 회로(24) 및 전원선 구동 회로(25)를 갖고 있다. 타이밍 생성 회로(21)는, 구동 회로(20) 내의 각 회로가 연동하여 동작하도록 제어하는 것이다. 타이밍 생성 회로(21)는, 예를 들면, 외부로부터 입력된 동기 신호(20B)에 응하여(동기하여), 상술한 각 회로에 대해 제어 신호(21A)를 출력하도록 되어 있다.

[0070] 영상 신호 처리 회로(22)는, 예를 들면, 외부로부터 입력된 디지털의 영상 신호(20A)에 대해 소정의 보정을 행하고, 그에 의해 얻어진 영상 신호(22A)를 신호선 구동 회로(23)에 출력하는 것이다. 소정의 보정으로서는, 예를 들면, 감마 보정이나, 오버드라이브 보정 등을 들 수 있다.

[0071] 신호선 구동 회로(23)는, 예를 들면, 제어 신호(21A)의 입력에 응하여(동기하여), 영상 신호 처리 회로(22)로부터 입력된 영상 신호(22A)에 대응하는 아날로그의 신호 전압을, 각 신호선(DTL)에 인가하는 것이다. 신호선 구동 회로(23)는, 예를 들면, 2종류의 전압(Vofs, Vsig)을 출력 가능하게 되어 있다. 구체적으로는, 신호선 구동 회로(23)는, 주사선 구동 회로(24)에 의해 선택된 화소(11)에, 신호선(DTL)을 통하여 2종류의 전압(Vofs, Vsig)을 공급하도록 되어 있다.

[0072] 도 7은, 열방향으로 서로 인접하는 2개의 유닛에서 열방향으로 배열된 4개의 표시 화소(14)에 접속된 4개의 신호선(DTL)(DTL(m), DTL(m+1), DTL(m+2), DTL(m+3))에 대해, 주사선(WSL)의 주사에 응하여 순차적으로, 인가되는 신호 전압(V(p), V(p+1), V(p+2), V(n+3))의 한 예를 도시한 것이다. 신호선 구동 회로(23)는, 주사선(WSL(n))의 선택에 대응하여 신호 전압(V(n))을 출력하고, 주사선(WSL(n+1))의 선택에 대응하여 신호 전압(V(n+1))을 출력하도록 되어 있다. 마찬가지로, 신호선 구동 회로(23)는, 주사선(WSL(n+2))의 선택에 대응하여 신호 전압(V(n+2))을 출력하고, 주사선(WSL)(n+3)의 선택에 대응하여 신호 전압(V(n+3))을 출력하도록 되어 있다. 여기서, 주사선 구동 회로(24)는, 후술하는 바와 같이, 신호 전압의 기록에 즈음하여, 주사선(WSL*)을, WSL(p), WSL(p+1), WSL(p+2), WSL(p+3)의 순서로 선택하도록 되어 있다. 그 때문에, 신호선 구동 회로(23)는, 신호 전압의 기록에 즈음하여, 신호 전압(Vsig)을, V(p), V(p+1), V(p+2), V(p+3)의 순서로 출력하도록 되어 있다.

[0073] 신호선 구동 회로(23)는, 예를 들면, 도 7에 도시한 바와 같이, 주사선 구동 회로(24)에 의해 동시에 선택된 복수의 화소(11)중, n표시 화소 유닛행에 속하는 복수의 화소(11)에 대해서는, 짝수번째의 신호선(DTL(m), DTL(m+2))을 통하여, n표시 화소 유닛행에 대응하는 전압(Vsig)(Vsig(n, m), Vsig(n, m+2))을 공급하도록 되어 있다. 또한, 신호선 구동 회로(23)는, 주사선 구동 회로(24)에 의해 동시에 선택된 복수의 화소(11)중, n+1표시 화소 유닛행에 속하는 복수의 화소(11)에 대해서는, 홀수번째의 신호선(DTL(m+1), DTL(m+3))을 통하여, n+1표시 화소 유닛행에 대응하는 전압(Vsig)(Vsig(n+1, m+1), Vsig(n+1, m+3))을 공급하도록 되어 있다.

[0074] 즉, 신호선 구동 회로(23)는, 신호 기록시에, 주사선(WSL(n))이 선택된 때에는, 짝수번째의 신호선(DTL(m), DTL(m+2))에 대해 n표시 화소 유닛행에 대응하는 전압(Vsig)(n, m), Vsig(n, m+2)을 출력하는 동시에, 홀수번째의 신호선(DTL(m+1), DTL(m+3))에 대해 n+1표시 화소 유닛행에 대응하는 전압(Vsig(n, m+1), Vsig(n, m+3))을 출력하도록 되어 있다. 또한, 신호선 구동 회로(23)는, 신호 기록시에, 주사선(WSL(n+1))이 선택된 때에는, 짝수번째의 신호선(DTL(m), DTL(m+2))에 대해 n+1표시 화소 유닛행에 대응하는 전압(Vsig(n+1, m), Vsig(n+1, m+2))을 출력하는 동시에, 홀수번째의 신호선(DTL(m+1), DTL(m+3))에 대해 n표시 화소 유닛행에 대응하는 전압(Vsig(n, m+1), Vsig(n, m+3))을 출력하도록 되어 있다. 또한, 신호선 구동 회로(23)는, n+2화소행 및 n+3화소행에 대해서도, n화소행 및 n+1화소행과 마찬가지로 하여, 전압을 인가하도록 되어 있다.

[0075] Vsig는, 영상 신호(20A)에 대응하는 전압치로 되어 있다. Vofs는, 영상 신호(20A)와는 관계가 없는 일정 전압이다. Vsig의 최소 전압은 Vofs보다도 낮은 전압치로 되어 있고, Vsig의 최대 전압은 Vofs보다도 높은 전압치로 되어 있다.

[0076] 주사선 구동 회로(24)에 의해 동시에 선택된 복수의 화소(11)중, 짝수번째의 신호선(DTL(m))과, 홀수번째의 신호선(DTL)과의 사이(m+1)에 배치된 2개의 화소(11)는, 발광색이 서로 동등한 화소이다. 마찬가지로, 주사선 구동 회로(24)에 의해 동시에 선택된 복수의 화소(11)중, 짝수번째의 신호선(DTL(m+2))과, 홀수번째의 신호선(DTL)과의 사이(m+3)에 배치된 2개의 화소(11)도, 발광색이 서로 동등한 화소이다. 따라서, 신호선 구동 회로

(23)는, 주사선(WSL(n))이 선택된 때에, 신호선(DTL(m), DTL(m+1))에 대해, 발광색이 서로 동등한 화소에 대응하는 전압(Vsig)을 출력하는 동시에, 신호선(DTL(m+2), DTL(m+3))에 대해, 다른 종류로 발광색이 서로 동등한 화소에 대응하는 전압(Vsig)을 출력하도록 되어 있다. 예를 들면, 신호선 구동 회로(23)는, 주사선(WSL(n))이 선택된 때에, 신호선(DTL(m), DTL(m+1))에 대해, 화소(11R)에 대응하는 전압(Vsig)을 출력하는 동시에, 신호선(DTL(m+2), DTL(m+3))에 대해, 화소(11W)에 대응하는 전압(Vsig)을 출력하도록 되어 있다.

[0077] 주사선 구동 회로(24)는, 예를 들면, 제어 신호(21A)의 입력에 응하여(동기하여), 복수의 주사선(WSL)을 소정의 단위마다 순차적으로 선택하는 것이다. 주사선 구동 회로(24)는, 예를 들면, 제어 신호(21A)의 입력에 응하여(동기하여), 복수의 주사선(WSL)을 소정의 시퀀스로 선택함에 의해, Vth보정이나, 신호 전압(Vsig)의 기록, 및 μ보정을 소망하는 순번으로 실행시키는 것이다. 여기서, Vth보정이란, 구동 트랜지스터(Tr1)의 게이트-소스 사이 전압(Vgs)을 구동 트랜지스터의 임계치 전압에 근접시키는 보정 동작을 가리키고 있다. 신호 전압(Vsig)의 기록이란, 구동 트랜지스터(Tr1)의 게이트에 대해, 신호 전압(Vsig)을, 기록 트랜지스터(Tr2)를 통하여 기록하는 동작을 가리키고 있다. μ보정이란, 구동 트랜지스터(Tr1)의 게이트-소스 사이에 유지되는 전압(Vgs)을, 구동 트랜지스터(Tr1)의 이동도(μ)의 크기에 응하여 보정하는 동작을 가리키고 있다. 신호 전압(Vsig)의 기록과, μ보정은, 서로 별개의 타이밍에서 행하여지는 일도 있다. 본 실시의 형태에서는, 주사선 구동 회로(24)가, 하나의 선택 펄스를, 주사선(WSL)에 출력함에 의해, 신호 전압(Vsig)의 기록과, μ보정을 동시에 (또는 즉각 연속하여) 행하도록 되어 있다.

[0078] 그런데, 구동 회로(20)는, Vth보정 및 신호 기록을 유닛마다 일괄하여 실행하도록 되어 있다. 구체적으로는, 구동 회로(20)는, 도 6에 도시한 바와 같이, 제1의 유닛에서, Vth보정 및 신호 기록을 실행한 후에, 제1의 유닛과 열방향에서 인접하는 제2의 유닛에서, Vth보정 및 신호 기록을 실행하도록 되어 있다. 즉, 구동 회로(20)는, 일련의 동작(Vth보정 및 신호 기록)을, 유닛 단위로 순차적으로, 실행하도록 되어 있다.

[0079] 주사선 구동 회로(24)는, Vth보정에 즈음하여서는, 1유닛에 포함되는 모든 주사선(WSL)을, 동시에(또는 같은 시기에) 선택하도록 되어 있다. 구체적으로는, 주사선 구동 회로(24)는, Vth보정에 즈음하여서는, 1유닛에 포함되는 2개의 주사선(WSL(n), WSL(n+1))을, 동시에(또는 같은 시기에) 선택하도록 되어 있다. 즉, 주사선 구동 회로(24)는, Vth보정에 즈음하여서는, n표시 화소 유닛행의 상단의 서브 픽셀행에 포함되는 복수의 화소(11)(예를 들면 화소(11R, 11W))와, n표시 화소 유닛행의 하단의 서브 픽셀행에 포함되는 복수의 화소(11)(예를 들면 화소(11G, 11B))와, n+1표시 화소 유닛행의 상단의 서브 픽셀행에 포함되는 복수의 화소(11)(예를 들면 화소(11R, 11W))와, n+1표시 화소 유닛행의 하단의 서브 픽셀행에 포함되는 복수의 화소(11)(예를 들면 화소(11G, 11B))를, 동시에 (또는 같은 시기에) 선택하도록 되어 있다.

[0080] 또한, 주사선 구동 회로(24)는, 신호 기록에 즈음하여서는, 1유닛에 포함되는 복수의 주사선(WSL)을, 일련의 동작(Vth보정 및 신호 기록)을 유닛 단위로 순차적으로 실행할 때의 주사 방향(이하, 「유닛 주사 방향」이라고 칭한다.)에 순차적으로, 선택하도록 되어 있다. 유닛 주사 방향은, 예를 들면, 표시 패널(10)의 상단측부터 하단측을 향하는 방향과 평행한 방향이다. 또한, 유닛 주사 방향은, 표시 패널(10)의 하단측부터 상단측을 향하는 방향과 평행한 방향이라도 좋다.

[0081] 주사선 구동 회로(24)는, 신호 기록에 즈음하여, 1유닛에 포함되는 2개의 주사선(WSL(n), WSL(n+1))을, 주사선(WSL(n)), 주사선(WSL(n+1))의 순서로 선택하도록 되어 있다. 그 때문에, 주사선 구동 회로(24)는, 신호 기록에 즈음하여, 주사선(WSL(n))을 통하여, n표시 화소 유닛행의 상단의 서브 픽셀행에 포함되는 복수의 화소(11)와, n+1표시 화소 유닛행의 상단의 서브 픽셀행에 포함되는 복수의 화소(11)를 동시에 선택한 후, 주사선(WSL(n+1))을 통하여, n표시 화소 유닛행의 하단의 서브 픽셀행에 포함되는 복수의 화소(11)와, n+1표시 화소 유닛행의 하단의 서브 픽셀행에 포함되는 복수의 화소(11)를, 동시에 선택하도록 되어 있다.

[0082] 주사선 구동 회로(24)는, 예를 들면, 2종류의 전압(Von, Voff)을 출력 가능하게 되어 있다. 구체적으로는, 주사선 구동 회로(24)는, 구동 대상의 화소(11)에, 주사선(WSL)을 통하여 2종류의 전압(Von, Voff)을 공급하여, 기록 트랜지스터(Tr2)의 온 오프 제어를 행하도록 되어 있다. 여기서, Von는, 기록 트랜지스터(Tr2)의 온 전압 이상의 값으로 되어 있다. Von는, 후술하는 「Vth보정 준비 기간의 후반부분」이나, 「Vth보정 기간」, 「신호 기록·μ보정 기간」 등에 주사선 구동 회로(24)로부터 출력되는 기록 펄스의 파고치(波高値)이다. Voff는, 기록 트랜지스터(Tr2)의 온 전압보다도 낮은 값으로 되어 있고, 또한, Von보다도 낮은 값으로 되어 있다. Voff는, 후술하는 「Vth보정 준비 기간의 전반부분」이나, 「발광 기간」 등에 주사선 구동 회로(24)로부터 출력되는 기록 펄스의 파고치이다.

[0083] 전원선 구동 회로(25)는, 예를 들면, 제어 신호(21A)의 입력에 응하여(동기하여), 복수의 전원선(DSL)을 소정의

단위마다 순차적으로 선택하는 것이다. 전원선 구동 회로(25)는, 예를 들면, 2종류의 전압(Vcc, Vss)을 출력 가능하게 되어 있다. 구체적으로는, 전원선 구동 회로(25)는, 주사선 구동 회로(24)에 의해 선택된 화소(11)를 포함하는 1유닛 전체(즉1유닛에 포함되는 모든 화소(11))에, 전원선(DSL)을 통하여 2종류의 전압(Vcc, Vss)을 공급하도록 되어 있다. 여기서, Vss는, 유기 EL 소자(13)의 임계치 전압(Vel)과, 유기 EL 소자(13)의 캐소드 전압(Vcath)을 서로 더한 전압(Vel+Vcath)보다도 낮은 전압치이다. Vcc는, 전압(Vel+Vcath) 이상의 전압치이다.

[0084] [동작]

[0085] 다음에, 본 실시의 형태의 표시 장치(1)의 동작(소광부터 발광까지의 동작)에 관해 설명한다. 본 실시의 형태에서는, 유기 EL 소자(13)의 I-V 특성이 경시변화하거나, 구동 트랜지스터(Tr1)의 임계치 전압이나 이동도가 경시변화하거나 하여도, 그와 같은 영향을 받는 일 없이, 유기 EL 소자(13)의 발광 휘도를 일정하게 유지하도록 하기 위해, 유기 EL 소자(13)의 I-V 특성의 변동에 대한 보상 동작 및 구동 트랜지스터(Tr1)의 임계치 전압이나 이동도의 변동에 대한 보정 동작을 편입하고 있다.

[0086] 도 8은, 표시 장치(1)에서의 각종 파형의 한 예를 도시한 것이다. 도 8에는, 주사선(WSL), 전원선(DSL) 및 신호선(DTL)에서, 시시각각 2치(値)의 전압 변화가 생기고 있는 양상이 도시되어 있다. 또한, 도 8에는, 주사선(WSL), 전원선(DSL) 및 신호선(DTL)의 전압 변화에 응하여, 구동 트랜지스터(Tr1)의 게이트 전압(Vg) 및 소스 전압(Vs)이 시시각각 변화하고 있는 양상이 도시되어 있다.

[0087] (Vth보정 준비 기간)

[0088] 우선, 구동 회로(20)는, 구동 트랜지스터(Tr1)의 게이트-소스 사이 전압(Vgs)을 구동 트랜지스터(Tr1)의 임계치 전압에 근접시키는 Vth보정의 준비를 행한다. 구체적으로는, 주사선(WSL)의 전압이 Voff로 되어 있고, 신호선(DTL)의 전압이 Vofs로 되어 있고, 전원선(DSL)의 전압이 Vcc로 되어 있을 때(즉 유기 EL 소자(13)가 발광하고 있을 때)에, 전원선 구동 회로(25)는, 제어 신호(21A)에 응하여 전원선(DSL)의 전압을 Vcc로부터 Vss로 내린다(T1). 그러면, 소스 전압(Vs)이 Vss까지 내려가고, 유기 EL 소자(13)가 소광한다. 이 때, 유지 용량(Cs)을 통한 커플링에 의해 게이트 전압(Vg)도 내려간다.

[0089] 다음에, 전원선(DSL)의 전압이 Vss로 되어 있고, 또한 신호선(DTL)의 전압이 Vofs로 되어 있는 동안에, 주사선 구동 회로(24)는, 제어 신호(21A)에 응하여 주사선(WSL)의 전압을 Voff로부터 Von로 올린다(T2). 그러면, 게이트 전압(Vg)이 Vofs까지 내려간다. 이 때, 게이트 전압(Vg)과 소스 전압(Vs)과의 전위차(Vgs)가 구동 트랜지스터(Tr2)의 임계치 전압보다도 작게 되어 있어도 좋고, 그것과 동등하든지, 또는 그보다도 크게 되어 있어도 좋다.

[0090] (Vth보정 기간)

[0091] 다음에, 구동 회로(20)는, Vth의 보정을 행한다. 구체적으로는, 신호선(DTL)의 전압이 Vofs로 되어 있고, 또한, 주사선(WSL)의 전압이 Von로 되어 있는 동안에, 전원선 구동 회로(25)는, 제어 신호(21A)에 응하여 전원선(DSL)의 전압을 Vss로부터 Vcc로 올린다(T3). 그러면, 구동 트랜지스터(Tr1)의 드레인-소스 사이에 전류(Ids)가 흐르고, 소스 전압(Vs)이 상승한다. 이 때, 소스 전압(Vs)이 Vofs-Vth보다도 낮은 경우(Vth보정이 아직 완료되지 않은 경우)에는, 구동 트랜지스터(Tr1)가 컷오프할 때 까지(전위차(Vgs)가 Vth가 될 때 까지), 구동 트랜지스터(Tr1)의 드레인-소스 사이에 전류(Ids)가 흐른다. 이에 의해, 게이트 전압(Vg)이 Vofs로 되고, 소스 전압(Vs)이 상승하고, 그 결과, 유지 용량(Cs)이 Vth로 충전되고, 전위차(Vgs)가 Vth로 된다.

[0092] 그 후, 신호선 구동 회로(23)는, 제어 신호(21A)에 응하여 신호선(DTL)의 전압을 Vofs로부터 Vsig로 전환하기 전에, 주사선 구동 회로(24)가 제어 신호(21A)에 응하여 주사선(WSL)의 전압을 Von로부터 Voff로 내린다(T4). 그러면, 구동 트랜지스터(Tr1)의 게이트가 플로팅으로 되기 때문에, 전위차(Vgs)를 신호선(DTL)의 전압의 크기에 관계없이 Vth인 채로 유지할 수 있다. 이와 같이, 전위차(Vgs)를 Vth로 설정함에 의해, 구동 트랜지스터(Tr1)의 임계치 전압(Vth)이 화소 회로(12)마다 흐트러진 경우라도, 유기 EL 소자(13)의 발광 휘도가 흐트러지는 것을 없앨 수 있다.

[0093] (Vth보정 중지 기간)

[0094] 그 후, Vth보정의 중지 기간중에, 신호선 구동 회로(23)는, 신호선(DTL)의 전압을 Vofs로부터 Vsig로 전환한다.

[0095] (신호 기록 · μ보정 기간)

[0096] Vth보정 중지 기간이 종료된 후(즉 Vth보정이 완료된 후), 구동 회로(20)는, 영상 신호(20A)에 응한 신호 전압

의 기록과, μ보정을 행한다. 구체적으로는, 신호선(DTL)의 전압이 Vsig로 되어 있고, 또한 전원선(DSL)의 전압이 Vcc로 되어 있는 동안에, 주사선 구동 회로(24)는, 제어 신호(21A)에 응하여 주사선(WSL)의 전압을 Voff로부터 Von로 올려서(T5), 구동 트랜지스터(Tr1)의 게이트를 신호선(DTL)에 접속한다. 그러면, 구동 트랜지스터(Tr1)의 게이트 전압(Vg)이 신호선(DTL)의 전압(Vsig)이 된다. 이 때, 유기 EL 소자(13)의 애노드 전압은 이 단계에서는 아직 유기 EL 소자(13)의 임계치 전압(Vel)보다도 작고, 유기 EL 소자(13)는 컷오프하고 있다. 그 때문에, 전류(Ids)는 유기 EL 소자(13)의 소자 용량(Coled)에 흐르고, 소자 용량(Coled)이 충전되기 때문에, 소스 전압(Vs)이 △Vs만큼 상승하고, 이윽고 전위차(Vgs)가 Vsig+Vth-△Vs로 된다. 이와 같이 하여, 기록과 동시에 μ보정이 행하여진다. 여기서, 구동 트랜지스터(Tr1)의 이동도(μ)가 클수록, △Vs도 커지기 때문에, 전위차(Vgs)를 발광 전에 △V만큼 작게 함에 의해, 화소(11)마다의 이동도(μ)의 편차를 제거할 수 있다.

[0097] (발광)

[0098] 최후로, 주사선 구동 회로(24)는, 제어 신호(21A)에 응하여 주사선(WSL)의 전압을 Von로부터 Voff로 내린다(T6). 그러면, 구동 트랜지스터(Tr1)의 게이트가 플로팅으로 되고, 구동 트랜지스터(Tr1)의 드레인-소스 사이에 전류(Ids)가 흐르고, 소스 전압(Vs)이 상승한다. 그 결과, 유기 EL 소자(13)에 임계치 전압(Vel) 이상의 전압이 인가되고, 유기 EL 소자(13)가 소망하는 휘도로 발광한다.

[0099] 다음에, 도 8, 도 9를 참조하면서, 본 실시의 형태의 표시 장치(1)에서의 Vth보정과 신호 기록·μ보정의 주사의 한 예에 관해 설명한다. 또한, 도 9는, 어느 연속한 4개의 화소행(n화소행, n+1화소행, n+2화소행, n+3화소행)에서의 Vth보정과 신호 기록·μ보정의 주사의 한 예를 도시한 것이다.

[0100] 또한, 이하에서는, 1유닛 내의 모든 화소(11)를, 접속된 주사선(WSL)마다 그룹으로 나눈 것으로 하여, 설명을 행한다. 본 실시의 형태에서는, 1유닛 내의 모든 화소(11R) 및 모든 화소(11W)가 하나의 그룹이 되고, 1유닛 내의 모든 화소(11G) 및 모든 화소(11B)가 하나의 그룹이 된다. 그래서, 이하에서는, 주사선(WSL(n), WSL(n+1))이 접속된 유닛 내의 모든 화소(11R) 및 모든 화소(11W)가 제1의 그룹으로 되어 있고, 그 유닛 내의 모든 화소(11G) 및 모든 화소(11B)가 제2의 그룹으로 되어 있는 것으로 한다. 또한, 주사선(WSL(n+2), WSL(n+3))이 접속된 유닛 내의 모든 화소(11R) 및 모든 화소(11W)가 제3의 그룹으로 되어 있고, 그 유닛 내의 모든 화소(11G) 및 모든 화소(11B)가 제4의 그룹으로 되어 있는 것으로 한다.

[0101] 구동 회로(20)는, Vth보정을 1유닛 내의 모든 그룹(제1 및 제2의 그룹)에 대해 같은 시기에 행한 후, 신호 전압의 기록(및 μ보정)을, 그 유닛 내의 모든 그룹(제1 및 제2의 그룹)에 대해, 그룹마다 순번대로 행한다. 그 후, 구동 회로(20)는, Vth보정을 다음의 유닛 내의 모든 그룹(제3 및 제4의 그룹)에 대해 같은 시기에 행한 후, 신호 전압의 기록(및 μ보정)을, 그 유닛 내의 모든 그룹(제3 및 제4의 그룹)에 대해, 그룹마다 순번대로 행한다. 이 때, 구동 회로(20)는, 하나의 유닛에 대해, 1수평 기간(1H) 내에서 Vth보정을 행한 후, 다음의 1수평 기간(1H) 내에서, 신호 전압의 기록(및 μ보정)을 행한다. 즉, 구동 회로(20)는, 하나의 유닛에 대해, 2수평 기간(2H)을 연속해서 사용하여, Vth보정과, 신호 전압의 기록(및 μ보정)을 행한다.

[0102] 또한, 구동 회로(20)는, 그룹마다 신호 기록을 행할 때에, 그 그룹에 포함되는 모든 화소(11)에 대해 신호 기록을 동시에 행한다. 구체적으로는, 구동 회로(20)는, 주사선(WSL(n))이 선택된 때에는, 각 신호선(DTL)에 대해, 상술한 전압(V(n))을 출력한다. 즉, 구동 회로(20)는, 주사선(WSL(n))이 선택된 때에는, 짝수번째의 신호선(DTL)(DTL(m), DTL(m+2))에 대해 n화소행째의 Vsig(Vsig(n, m), Vsig(n, m+2))를 출력하는 동시에, 홀수번째의 신호선(DTL(m+1), DTL(m+3))에 대해 n+1화소행에 대응하는 전압(Vsig)(Vsig(n+1, m+1), Vsig(n+1, m+3))을 출력한다. 또한, 구동 회로(20)는, 주사선(WSL(n+1))이 선택된 때에는, 짝수번째의 신호선(DTL)(DTL(m), DTL(m+2))에 대해 n+1화소행째의 Vsig(Vsig(n+1, m), Vsig(n+1, m+2))를 출력하는 동시에, 홀수번째의 신호선(DTL(m+1), DTL(m+3))에 대해 n화소행에 대응하는 전압(Vsig(Vsig(n, m+1), Vsig(n, m+3)))을 출력한다.

[0103] 그와 같이 한 결과, 동일색의 각 화소(11R)에서, Vth보정이 끝나고 나서 신호 전압의 기록(및 μ보정)이 시작되기 까지의 기간(이른바, 대기 시간(△t1))이 일치하기 때문에, 복수의 화소(11R)에서의 대기 시간(△t1)이 화소행마다 일치한다. 본 실시의 형태에서는, 각 화소(11W)의 대기 시간(△t2)은, 각 화소(11R)의 대기 시간(△t1)과 동등하다. 그 때문에, 동일색의 각 화소(11W)에서도, 대기 시간(△t2)이 일치하기 때문에, 복수의 화소(11W)에서의 대기 시간(△t2)이 화소행마다 일치한다. 또한, 동일색의 각 화소(11G)에서도, 대기 시간(△t3)이 일치하기 때문에, 복수의 화소(11G)에서의 대기 시간(△t3)이 화소행마다 일치한다. 본 실시의 형태에서는, 각 화소(11B)의 대기 시간(△t4)은, 각 화소(11G)의 대기 시간(△t3)과 동등하다. 그 때문에, 동일색의 각 화소(11B)에서도, 대기 시간(△t4)이 일치하기 때문에, 복수의 화소(11B)에서의 대기 시간(△t4)이 화소행마다 일치한다. 또한, 화소(11R, 11B)의 대기 시간(△t1, △t2)과, 화소(11G, 11B)의 대기 시간(△t3, △t4)이 서로 다르

지만, 이것은 색 재현성에 약간 영향을 줄뿐이고, 색 얼룩에 영향을 주는 일은 없다.

[0104] [효과]

[0105] 다음에, 본 실시의 형태의 표시 장치(1)에서의 효과에 관해 설명한다.

[0106] 도 10은, 종래로부터 일반적으로 이용되는 화소 배열의 한 예를 도시한 것이다. 종래에서는, 표시 화소(140)에 포함되는 각 화소(110R, 110G, 110B)가 공통의 주사선(WSL) (n) 및 전원선(DSL)(n)에 접속되어 있다. 이와 같은 화소 배열로 되어 있는 경우에, 예를 들면, 도 11에 도시한 바와 같이, Vth보정 및 신호 기록이 1H 기간마다 행하여질 때에는, 1H 기간을 단축하고, 1F당의 주사 기간을 단축하는(즉, 고속 구동화하는) 것이 어려웠다. 그 때문에, 예를 들면, 도 12에 도시한 바와 같이, Vth보정이 공통의 1H 기간 내에 2라인 통합하여 행하여진 후, 신호 기록이 다음의 1H 기간 내에 라인마다 행하여진다. 이 구동 방법은, Vth보정이 묶여져 있기 때문에, 고속 구동에 적합하다. 그러나, Vth보정이 끝나고 나서 신호 기록이 시작되기 까지의 대기 기간(△t)이 라인마다 다르다. 그 때문에, 동일 계조의 신호 전압이 각각의 라인의 구동 트랜지스터의 게이트에 인가되었다고 하여도, 발광 휘도가 라인마다 달라져 버려, 휘도 얼룩이 생긴다는 문제가 있다.

[0107] 한편, 본 실시의 형태에서는, 각 화소(11)의 선택에 사용된 각 주사선(WSL)이, 1유닛 내에서 동일 발광색의 복수의 화소(11)에 접속되어 있다. 또한, 각 화소(11)에의 구동 전류의 공급에 이용되는 각 전원선(DSL)이, 1유닛 내의 모든 화소(11)에 접속되어 있다. 이에 의해, 상술한 바와 같이, Vth보정을, 1유닛 내의 모든 그룹에 대해 같은 시기에 행한 후, 신호 전압의 기록을, 1유닛 내의 모든 그룹에 대해 그룹마다 행할 수 있다. 그 결과, 동일색의 각 화소(11)에서, Vth보정이 끝나고 나서 μ보정이 시작되기 까지의 대기 시간이 일치하기 때문에, 동일색의 화소(11)에서의 대기 시간이 라인마다 일치한다. 따라서, Vth보정을 묶은 것에 의한 휘도 얼룩의 발생을 저감할 수 있다.

[0108] 도 13은, 비교례에 관한 화소 배열의 한 예를 도시한 것이다. 본 비교례에서는, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11) 내의 기록 트랜지스터(Tr2)의 레이아웃(특히, 게이트(G), 소스(S) 및 드레인(D)의 배열)이 서로 다르다. 예를 들면, 도 13에 도시한 바와 같이, 화소(11R)의 기록 트랜지스터(Tr2)의 게이트, 소스, 드레인의 배열 방향이, n화소행째의 화소(11R)와, n+1화소행째의 화소(11R)에서, 서로 다르다. 그 때문에, 제조 과정에서, 소스 및 드레인을 형성할 때에, 마스크 어긋남에 기인하여, 소스 및 드레인의, 게이트에 대한 상대 위치가 어긋났을 때의 영향이, n화소행째의 화소(11R)와, n+1화소행째의 화소(11R)에서, 서로 달라져 버린다.

[0109] 예를 들면, 도 14B에 도시한 바와 같이, 마스크가 도면중의 우측으로 조금 빗나간 경우, n화소행째의 화소 회로(120R)의 기록 트랜지스터(Tr2)에서, 게이트의 바로 위에 위치하는 드레인의 면적이, 게이트의 바로 위에 위치하는 소스의 면적보다도 커지고, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량이 커진다. 그 한편으로, n+1화소행째의 화소 회로(120R)의 기록 트랜지스터(Tr2)에서, 게이트의 바로 위에 위치하는 드레인의 면적이, 게이트의 바로 위에 위치하는 소스의 면적보다도 작아지고, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량이 작아진다.

[0110] 여기서, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량은, 신호 기록의 하강시(시각 T6)에, 구동 트랜지스터(Tr1)의 게이트 전극(15A)에 생기는 마이너스의 커플링의 크기에 영향을 준다. 구체적으로는, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량이 큰 경우에는, 구동 트랜지스터(Tr1)의 게이트 전극(15A)에 생기는 마이너스의 커플링이 커지고, 구동 트랜지스터(Tr1)의 게이트-소스 사이 전압(Vgs)이 작아진다. 한편, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량이 작은 경우에는, 구동 트랜지스터(Tr1)의 게이트 전극(15A)에 생기는 마이너스의 커플링이 작아지고, 구동 트랜지스터(Tr1)의 게이트-소스 사이 전압(Vgs)이 커진다. 이와 같이, 기록 트랜지스터(Tr2)의 게이트·소스 사이의 기생 용량이 변동함에 의해, 구동 트랜지스터(Tr1)의 게이트-소스 사이 전압(Vgs)이 변동한다. 그 결과, n화소행째의 화소(11R)의 발광 휘도가 작아지고, n+1화소행째의 화소(11R)의 발광 휘도가 커지기 때문에, 도 15에 도시한 바와 같은 줄무늬형상의 휘도 얼룩이 생겨 버린다.

[0111] 한편, 본 실시의 형태에서는, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11) 내의 기록 트랜지스터(Tr2)의 레이아웃(특히, 게이트(G), 소스(S) 및 드레인(D)의 배열)이 서로 동등하도록 되어 있다. 그 때문에, 예를 들면, 제조 과정에서, 소스 및 드레인을 형성할 때에, 마스크 어긋남에 기인하여, 소스 및 드레인의, 게이트에 대한 상대 위치가 어긋났을 때의 영향이, n화소행째의 화소(11R)와, n+1화소행째의 화소(11R)에서, 서로 동등하게 된다. 그 결과, 예를 들면, n화소행째의

화소(11R)의 발광 휘도와, n+1화소행째의 화소(11R)의 발광 휘도가 서로 동등하게 되기 때문에, 도 15에 도시한 바와 같은 줄무늬형상의 휘도 얼룩은 생기지 않는다.

[0112] <2. 변형례>

[0113] 이하에, 상기 실시의 형태의 표시 장치(1)의 여러가지의 변형례에 관해 설명한다. 또한, 이하에서는, 상기 실시의 형태의 표시 장치(1)와 공통되는 구성 요소에 대해서는, 동일한 부호가 부여된다. 또한, 상기 실시의 형태의 표시 장치(1)와 공통되는 구성 요소에 관한 설명은, 적절히, 생략되는 것으로 한다.

[0114] [변형례 1]

[0115] 상기 실시의 형태에서, 복수의 주사(WSL)는, 1유닛마다 2개씩 할당되고, 1유닛에 포함되는 주사(WSL)의 수가 2로 되어 있다. 그러나, 도시하지 않지만, 복수의 주사(WSL)가, 1유닛마다, 1유닛에 포함되는 화소행의 수와 같은 수씩 할당되고, 1유닛에 포함되는 주사(WSL)의 수가, 1유닛에 포함되는 화소행의 수와 같은 수로 되어 있어도 좋다. 단, 그 경우에는, 복수의 주사(WSL)는, 2개마다 동일한 전압이 인가되도록 되어 있다.

[0116] [변형례 2]

[0117] 상기 실시의 형태에서, 복수의 전원선(DSL)은, 1유닛마다 1개씩 할당되고, 1유닛에 포함되는 전원선(DSL)의 수가 1로 되어 있다. 그러나, 도시하지 않지만, 복수의 전원선(DSL)이, 1유닛마다, 1유닛에 포함되는 화소행의 수와 같은 수씩 할당되고, 1유닛에 포함되는 전원선(DSL)의 수가, 1유닛에 포함되는 화소행의 수와 같은 수로 되어 있어도 좋다. 단, 그 경우에는, 복수의 전원선(DSL)은, 유닛마다 동일한 전압이 인가되도록 되어 있다.

[0118] [변형례 3]

[0119] 상기 실시의 형태에서, 구동 트랜지스터(Tr1) 및 기록 트랜지스터(Tr2)의 쌍방에서, 게이트, 소스 및 드레인의 배열이, 신호선(DTL)의 연재 방향과 평행한 방향으로 연재되어 있는 경우가 예시되어 있다. 그러나, 도시하지 않지만, 구동 트랜지스터(Tr1) 및 기록 트랜지스터(Tr2)의 쌍방에서, 게이트, 소스 및 드레인의 배열이, 주사선(WSL) 또는 전원선(DTL)의 연재 방향과 평행한 방향으로 연재되어 있어도 좋다. 이와 같이 한 경우라도, 도 15에 도시한 바와 같은 줄무늬형상의 휘도 얼룩은 생기지 않는다.

[0120] [변형례 4]

[0121] 상기 실시의 형태에서, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11)가 공통의 2개의 신호선(DTL)의 사이에 배치되어 있다. 그러나, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 발광색이 서로 동등한 2개의 화소(11)중 한쪽의 화소(11)가, 2개의 신호선(DTL(m), DTL(m+1))의 사이에 배치되고, 다른쪽의 화소(11)가, 2개의 신호선(DTL(m+2), DTL(m+3))의 사이에 배치되어 있어도 좋다. 예를 들면, 도 16에 도시한 바와 같이, 1유닛 내에서 행이 서로 다르고, 또한 서로 인접하는 2개의 표시 화소(14)에서, 2개의 화소(11R)중 한쪽의 화소(11R)가, 2개의 신호선(DTL(m), DTL(m+1))의 사이에 배치되고, 다른쪽의 화소(11R)가, 2개의 신호선(DTL(m+2), DTL(m+3))의 사이에 배치되어 있어도 좋다.

[0122] <3. 적용례>

[0123] 이하, 상기 실시의 형태 및 그 변형례(이하, 「상기 실시의 형태 등」이라고 칭한다.)에서 설명한 표시 장치(1)의 적용례에 관해 설명한다. 상기 실시의 형태의 표시 장치(1)는, 텔레비전 장치, 디지털 카메라, 노트형 퍼스널 컴퓨터, 휴대 전화 등의 휴대 단말 장치 또는 비디오 카메라 등, 외부로부터 입력된 영상 신호 또는 내부에서 생성한 영상 신호를, 화상 또는 영상으로서 표시하는 모든 분야의 전자 기기의 표시 장치에 적용하는 것이 가능하다.

[0124] (적용례 1)

[0125] 도 17은, 상기 실시의 형태 등의 표시 장치(1)가 적용되는 텔레비전 장치의 외관을 도시한 것이다. 이 텔레비전 장치는, 예를 들면, 프런트 패널(310) 및 필터 유리(320)를 포함하는 영상 표시 화면부(300)를 갖고 있고, 이 영상 표시 화면부(300)는, 상기 실시의 형태에 관한 표시 장치(1)에 의해 구성되어 있다.

[0126] (적용례 2)

[0127] 도 18은, 상기 실시의 형태 등의 표시 장치(1)가 적용되는 디지털 카메라의 외관을 도시한 것이다. 이 디지털 카메라는, 예를 들면, 플래시용의 발광부(410), 표시부(420), 메뉴 스위치(430) 및 셔터 버튼(440)을 갖고

있고, 그 표시부(420)는, 상기 실시의 형태 등에 관한 표시 장치(1)에 의해 구성되어 있다.

[0128] (적용례 3)

[0129] 도 19는, 상기 실시의 형태 등의 표시 장치(1)가 적용되는 노트형 퍼스널 컴퓨터의 외관을 도시한 것이다. 이 노트형 퍼스널 컴퓨터는, 예를 들면, 본체(510), 문자 등의 입력 조작을 위한 키보드(520) 및 화상을 표시하는 표시부(530)를 갖고 있고, 그 표시부(530)는, 상기 실시의 형태 등에 관한 표시 장치(1)에 의해 구성되어 있다.

[0130] (적용례 4)

[0131] 도 20은, 상기 실시의 형태 등의 표시 장치(1)가 적용되는 비디오 카메라의 외관을 도시한 것이다. 이 비디오 카메라는, 예를 들면, 본체부(610), 이 본체부(610)의 전방 측면에 마련된 피사체 촬영용의 렌즈(620), 촬영시의 스타트/스톱 스위치(630) 및 표시부(640)를 갖고 있고, 그 표시부(640)는, 상기 실시의 형태 등에 관한 표시 장치(1)에 의해 구성되어 있다.

[0132] (적용례 5)

[0133] 도 21은, 상기 실시의 형태 등의 표시 장치(1)가 적용되는 휴대 전화기의 외관을 도시한 것이다. 이 휴대 전화기는, 예를 들면, 상측 몸체(710)와 하측 몸체(720)를 연결부(힌지부)(730)로 연결한 것이고, 디스플레이(740), 서브 디스플레이(750), 픽처 라이트(760) 및 카메라(770)를 갖고 있다. 그 디스플레이(740) 또는 서브 디스플레이(750)는, 상기 실시의 형태 등에 관한 표시 장치(1)에 의해 구성되어 있다.

[0134] 이상, 실시의 형태 및 적용례를 들어 본 기술을 설명하였지만, 본 기술은 상기 실시의 형태 등으로 한정되는 것이 아니고, 여러가지 변형이 가능하다.

[0135] 예를 들면, 상기 실시의 형태 등에서는, 액티브 매트릭스 구동을 위한 화소 회로(12)의 구성은, 상기 각 실시의 형태에서 설명한 것으로 한정되지 않고, 필요에 응하여 용량 소자나 트랜지스터를 추가하여도 좋다. 그 경우, 화소 회로(12)의 변경에 응하여, 상술한 신호선 구동 회로(23)나, 주사선 구동 회로(24), 전원선 구동 회로(25) 등의 외에, 필요한 구동 회로를 추가하여도 좋다.

[0136] 또한, 상기 실시의 형태 등에서는, 신호선 구동 회로(23), 주사선 구동 회로(24) 및 전원선 구동 회로(25)의 구동을 타이밍 생성 회로(21) 및 영상 신호 처리 회로(22)가 제어하고 있지만, 다른 회로가 이들의 구동을 제어하도록 하여도 좋다. 또한, 신호선 구동 회로(23), 주사선 구동 회로(24) 및 전원선 구동 회로(25)의 제어는, 하드웨어(회로)로 행하여지고 있어도 좋고, 소프트웨어(프로그램)로 행하여지고 있어도 좋다.

[0137] 또한, 상기 실시의 형태 등에서는, 기록 트랜지스터(Tr2)의 소스 및 드레인이나, 구동 트랜지스터(Tr1)의 소스 및 드레인이 고정된 것으로 하여 설명되고 있지만, 말할 것도 없이, 전류가 흐르는 방향에 의해서는, 소스와 드레인의 대향 관계가 상기한 설명과는 역으로 되는 일이 있다. 그 때는, 상기 실시의 형태 등에서, 소스를 드레인으로 바꾸어 읽음과 함께, 드레인을 소스로 바꾸어 읽어도 좋다.

[0138] 또한, 상기 실시의 형태 등에서는, 기록 트랜지스터(Tr2) 및 구동 트랜지스터(Tr1)가 n채널 MOS형의 TFT에 의해 형성되어 있는 것으로 하여 설명되고 있지만, 기록 트랜지스터(Tr2) 및 구동 트랜지스터(Tr1)의 적어도 한쪽이 p채널 MOS형의 TFT에 의해 형성되어 있어도 좋다. 또한, 구동 트랜지스터(Tr1)가 p채널 MOS형의 TFT에 의해 형성되어 있는 경우에는, 상기 실시의 형태 등에 있어서, 유기 EL 소자(13)의 애노드가 캐소드로 되고, 유기 EL 소자(13)의 캐소드가 애노드로 된다. 또한, 상기 실시의 형태 등에 있어서, 기록 트랜지스터(Tr2) 및 구동 트랜지스터(Tr1)는, 항상, 어모퍼스 실리콘형의 TFT나 마이크로 실리콘형의 TFT일 필요는 없고, 예를 들면, 저온 폴리실리콘형의 TFT나, 산화물 반도체 TFT라도 좋다.

[0139] 또한, 예를 들면, 본 기술은 이하와 같은 구성을 취할 수 있다.

[0140] (1)

[0141] 표시 유닛에 있어서,

[0142] 복수의 기록 주사선들과,

[0143] 복수의 신호선들과,

[0144] 화소 회로의 행 및 열을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고,

[0145] 상기 복수의 화소 회로들은,

[0146] 표시 소자와,

[0147] 제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와,

[0148] 상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과,

[0149] 상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고,

[0150] 상기 복수의 화소 회로들 각각은 N개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 R(여기서, $2 \leq R \leq N$)개의 연속된 열들로 연속 배치된 N개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 N개를 각각 포함하는 표시 화소 유닛들로 그룹화되고,

[0151] 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0152] (2)

[0153] 상기 (1)에 있어서,

[0154] 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0155] (3)

[0156] 상기 (1)에 있어서,

[0157] 상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 열에 각각 접속된 복수의 전원선들을 더 포함하고,

[0158] 상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

[0159] 상기 복수의 신호선들은 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

[0160] 상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 K/2로 이루어진 대응하는 유닛 전원선에 접속되는 $K \geq 4$의 연속하는 열을 각각 포함하는 구동 유닛으로 그룹화되고,

[0161] 상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 $R \geq 2$를 각각 포함하는 $L \geq 2$개의 유닛 기록 주사선들을 포함하고(여기서, $K=L \cdot R$),

[0162] 각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에 접속되는 표시 유닛.

[0163] (4)

[0164] 상기 (3)에 있어서,

[0165] 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0166] (5)

[0167] 상기 (4)에 있어서,

[0168] 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0169] (6)

[0170] 상기 (5)에 있어서,

[0171] 상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고,

[0172] 상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고,

[0173] 상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을 실행하게 하는 표시 유닛.

[0174] (7)

[0175] 상기 (6)에 있어서,

[0176] 상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 하는 표시 유닛.

[0177] (8)

[0178] 상기 (6)항에 있어서,

[0179] 상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고,

[0180] 상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고,

[0181] 서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행되는 표시 유닛.

[0182] (9)

[0183] 상기 (3)에 있어서,

[0184] N=4, R=2, K=4이고, 상기 표시 색들은 적, 녹, 청을 포함하는 표시 유닛.

[0185] (10)

[0186] 상기 (9)에 있어서,

[0187] 상기 표시 색은 백(white)을 더 포함하는 표시 유닛.

[0188] (11)

[0189] 상기 (9)에 있어서,

[0190] 상기 표시 색은 황(yellow)를 더 포함하는 표시 유닛.

[0191] (12)

[0192] 표시 유닛에 있어서,

[0193] 복수의 기록 주사선들과,

[0194] 복수의 신호선들과,

[0195] 화소 회로의 열 및 행을 포함하는 매트릭스 형상으로 배치된 복수의 화소 회로들을 포함하고,

[0196] 상기 복수의 화소 회로들은,

[0197] 표시 소자와,

[0198] 제1 트랜지스터에 접속된 상기 복수의 기록 주사선 중의 하나에 주사 펄스가 인가되는 때에, 상기 복수의 신호선 중의 하나에 전달된 전위를 샘플링하는 제1 트랜지스터와,

[0199] 상기 제1 트랜지스터에 의해 샘플링된 상기 전위를 유지하는 제1 단말을 갖는 용량과,

[0200] 상기 용량의 제1 단말과 상기 용량의 제2 단말 사이의 전압에 대응하는 크기의 구동 전류를 상기 표시 소자에 공급하는 제2 트랜지스터를 포함하고,

[0201] 상기 복수의 화소 회로들 각각은 4개의 표시 색들 중의 하나에 대응하고, 상기 복수의 화소 회로들은 2개의 연속된 열들로 연속 배치된 4개의 표시색들에 각각 대응하는 복수의 화소 회로들 중의 4개를 각각 포함하는 표시 화소 유닛들로 그룹화되고,

[0202] 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 지정된 하나의 제1 트랜지스터는, 상기 복수의 화소 회로들 중의 지정된 하나와 동일한 색에 대응하는 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들 중의 하나의 제1 트랜지스터와 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0203] (13)

[0204] 상기 (12)에 있어서,

[0205] 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛 및 행 방향으로의 상기 표시 화소 유닛들 중의 제1 표시 화소 유닛에 인접하는 상기 표시 화소 유닛들 중의 제2 표시 화소 유닛에 포함된 상기 복수의 화소 회로들의 각각에 대해, 서로 동일한 색에 대응하는 상기 화소 회로들 중의 제1 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0206] (14)

[0207] 상기 (12)에 있어서,

[0208] 상기 복수의 화소 회로들 중의 2개 각각 대응하여 인접하는 열에 각각 접속된 복수의 전원선들을 더 포함하고,

[0209] 상기 복수의 기록 주사선들은, 화소 회로들의 대응하는 열에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

[0210] 상기 복수의 신호선들은 화소 회로들의 대응하는 행에 배치되는 상기 복수의 화소 회로들 중의 하나에 각각 접속되고,

[0211] 상기 복수의 화소 회로들은 공통선으로 구성된 복수의 전원선들 중의 2개로 이루어진 대응하는 유닛 전원선에 접속되는 4개의 연속하는 열을 각각 포함하는 구동 유닛으로 그룹화되고,

[0212] 상기 구동 유닛들의 각각은 공통선으로 구성된 복수의 기록 주사선들 중의 2개를 각각 포함하는 2개의 유닛 기록 주사선들을 포함하고,

[0213] 각각의 유닛 기록 주사선은 표시 색들 중의 적어도 하나에 대응하고, 각각의 유닛 기록 주사선이 대응하는 표시 색들 중의 어느 하나에 대응하며 각각의 유닛 기록 주사선이 속하는 구동 유닛에 포함되는 모든 화소 회로들에 접속되는 표시 유닛.

[0214] (15)

[0215] 상기 (14)에 있어서,

[0216] 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주사선에 접속된 화소 회로들의 상기 제1 트랜지스터는 서로 동일한 레이이웃 배열로 배치되는 표시 유닛.

[0217] (16)

[0218] 상기 (15)에 있어서,

[0219] 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 각각에 대해, 서로 동일한 유닛 기록 주

사선에 접속된 화소 회로들의 상기 제2 트랜지스터는 서로 동일한 레이아웃 배열로 배치되는 표시 유닛.

[0220] (17)

[0221] 상기 (16)에 있어서,

[0222] 상기 복수의 기록 주사선들, 상기 복수의 신호선들, 및 상기 복수의 전원선들을 제어 구동함에 의해, 상기 복수의 화소 회로들로 하여금 입력 화상 데이터에 대응하는 화상 프레임들을 표시하게 하는 구동 제어부를 더 포함하고,

[0223] 상기 복수의 화소 회로들은 상기 구동 제어부의 구동하에 상기 복수의 화소 회로들 중의 각각의 하나의 용량 내에 상기 복수의 화소 회로들 중의 각각의 하나의 제2 트랜지스터의 임계치 전압을 축적하는 임계치 보정 동작을 실행하고,

[0224] 상기 구동 제어부는 상기 구동 유닛들 중의 상기 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금 지정된 화상 프레임 기간 중에 동시에 상기 임계치 보정 동작을 실행하게 하는 표시 유닛.

[0225] (18)

[0226] 상기 (17)에 있어서,

[0227] 상기 구동 제어부는, 레퍼런스 전위가 각각의 상기 화소 회로에 접속된 신호선상에 전달되며 구동 전압이 상기 각각의 화소 회로의 제2 트랜지스터에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 있게 함으로써, 상기 구동 유닛들 중의 지정된 하나에 포함된 상기 복수의 화소 회로들 중의 각각으로 하여금, 상기 임계치 보정 동작을 실행하게 하는 표시 유닛.

[0228] (19)

[0229] 상기 (17)에 있어서,

[0230] 상기 구동 제어부는, 영상 신호 전위가 각각의 상기 화소 회로에 접속된 상기 신호선에 인가되는 동안에, 각각의 상기 화소 회로의 상기 제1 트랜지스터를 도전 상태에 둠으로써, 상기 복수의 화소 회로들로 하여금 영상 신호 전위를 샘플링하는 신호 기록 동작을 실행하도록 하고,

[0231] 상기 신호 기록 동작은 동일한 유닛 기록 주사선에 접속된 상기 복수의 화소 회로의 유닛 기록 주사선에 대해, 지정된 화상 프레임 기간 중에 동시에 실행되고,

[0232] 서로 다른 유닛 기록 주사선에 접속된 화소 회로에 대해, 신호 기록 동작이 각각의 상이한 타이밍에서 지정된 프레임 기간 중에 실행되는 표시 유닛.

[0233] (20)

[0234] 상기 (14)에 있어서,

[0235] 상기 표시 색들은 적, 녹, 청, 및 백을 포함하는 표시 유닛.

[0236] (21)

[0237] 표시 패널에 있어서,

[0238] 발광색이 서로 다른 복수종류의 서브 픽셀을 포함하고, 또한 매트릭스형상으로 배치된 복수의 화소와,

[0239] 제1 화소행에 포함되는 제1 화소를 행방향에서 끼워넣는 제1 신호선 및 제2 신호선과,

[0240] 제1 화소행과 열방향에서 인접하는 제2 화소행에 포함되는, 상기 제1 화소와 같은 색의 발광색의 제2 화소를 행방향에서 끼워넣는 제3 신호선 및 제4 신호선을 구비하고,

[0241] 상기 제1 화소 및 상기 제2 화소는, 각각, 발광 소자와, 상기 발광 소자를 구동하는 화소 회로를 가지며,

[0242] 상기 화소 회로는, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 제1 트랜지스터를 포함하여 구성되고,

[0243] 상기 제1 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제1 신호선 및 상기 제2 신호선 중 좌측의 신호선에 접속되고,

[0244] 상기 제2 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제3 신

호선 및 상기 제4 신호선중 우측의 신호선에 접속되고,

[0245] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향 및 나열 순서가, 상기 제1 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제1 트랜지스터에서, 서로 동등하도록 되어 있는 표시 패널.

[0246] (22)

[0247] 상기 (21)에 있어서,

[0248] 상기 화소 회로는,

[0249] 상기 제1 트랜지스터와,

[0250] 게이트 전극, 소스 전극 및 드레인 전극을 포함하고, 상기 발광 소자를 구동하는 제2 트랜지스터와,

[0251] 상기 제2 트랜지스터의 게이트-소스 사이 전압을 유지하는 유지 용량을 포함하여 구성되고,

[0252] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향 및 나열 순서가, 상기 제1 화소에 포함되는 화소 회로에서의 제2 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제2 트랜지스터에서, 서로 동등하도록 되어 있는 표시 패널.

[0253] (23)

[0254] 상기 (22)에 있어서,

[0255] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향이, 상기 제1 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제1 화소에 포함되는 화소 회로에서의 제2 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제2 트랜지스터에서, 서로 동등하도록 되어 있는 표시 패널.

[0256] (24)

[0257] 상기 (21)에 있어서,

[0258] 상기 제1 신호선과, 상기 제3 신호선은, 동일한 신호선이고,

[0259] 상기 제2 신호선과, 상기 제4 신호선은, 동일한 신호선인 표시 패널.

[0260] (25)

[0261] 상기 (24)에 있어서,

[0262] 상기 제1 신호선 및 상기 제2 신호선은, 각각, 본선의 연재 방향과 교차하는 방향으로 연재되는 제1분지를 가지며,

[0263] 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극이, 상기 제1분지에 접속되어 있는 표시 패널.

[0264] (26)

[0265] 상기 (25)에 있어서,

[0266] 상기 제1 트랜지스터에서, 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향이, 상기 제1 신호선 및 상기 제2 신호선의 본선의 연재 방향과 평행하도록 되어 있는 표시 패널.

[0267] (27)

[0268] 상기 (26)에 있어서,

[0269] 발광색의 종류의 수 및 각 화소에 포함되는 서브 픽셀의 수는, 모두, 4이고,

[0270] 4개의 서브 픽셀은, 4개의 직사각형 배열로 되어 있고,

[0271] 상기 4개의 서브 픽셀 중 좌측 또는 우측의 2개의 서브 픽셀이, 행방향에서 상기 제1 신호선과 상기 제2 신호선에 의해 끼어져 있는 표시 패널.

[0272] (28)

[0273] 상기 (27)에 있어서,

[0274] 2개의 화소행을 1유닛으로 하였을 때에 1유닛마다 2개씩 할당되고, 또한 각 화소의 선택에 이용되는 복수의 주사선과,

[0275] 1유닛마다 1개씩 할당되고, 또한 각 화소에의 구동 전류의 공급에 이용되는 복수의 전원선을 구비하고,

[0276] 각 주사선은, 1유닛 내에서 동일 발광색의 복수의 서브 픽셀에 접속되고,

[0277] 각 전원선은, 1유닛 내의 모든 서브 픽셀에 접속되어 있는 표시 패널.

[0278] (29)

[0279] 상기 (28)에 있어서,

[0280] 각 주사선은, 2개의 제2분지를 가지며,

[0281] 각 제2분지는, 4개의 직사각형 배열의 중앙을 횡단하고 있는 표시 패널.

[0282] (30)

[0283] 상기 (29)에 있어서,

[0284] 상기 제1 트랜지스터의 게이트 전극은, 상기 제2분지에 접속되어 있는 표시 패널.

[0285] (31)

[0286] 상기 (30)에 있어서,

[0287] 각 전원선은, 2개의 제3분지를 가지며,

[0288] 각 제3분지는, 4개의 직사각형 배열의 중앙을 횡단하고 있는 표시 패널.

[0289] (32)

[0290] 상기 (31)에 있어서,

[0291] 상기 화소 회로는,

[0292] 상기 제1 트랜지스터와,

[0293] 게이트 전극, 소스 전극 및 드레인 전극을 포함하고, 상기 발광 소자를 구동하는 제2 트랜지스터와,

[0294] 상기 제2 트랜지스터의 게이트-소스 사이 전압을 유지하는 유지 용량을 포함하여 구성되고,

[0295] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향이, 상기 제1 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제1 화소에 포함되는 화소 회로에서의 제2 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제2 트랜지스터에서, 서로 동등하도록 되어 있는 표시 패널.

[0296] (33)

[0297] 상기 (21)에 있어서,

[0298] 상기 제1 신호선, 상기 제2 신호선, 상기 제3 신호선, 및 상기 제4 신호선은, 행방향에 있어서, 이 순서로 나열하여 배치되어 있는 표시 패널.

[0299] (34)

[0300] 상기 (33)에 있어서,

[0301] 상기 제1 신호선 및 상기 제2 신호선은, 각각, 본선의 연재 방향과 교차하는 방향으로 연재되는 분지를 가지며,

[0302] 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극이, 상기 분지에 접속되어 있는 표시 패널.

[0303] (35)

[0304] 상기 (34)에 있어서,

[0305] 상기 제1 트랜지스터에서, 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향이, 상기 제1 신호선 및 상기 제2 신호선의 본선의 연재 방향과 평행하도록 되어 있는 표시 패널.

[0306] (36)

[0307] 상기 (35)에 있어서,

[0308] 발광색의 종류의 수 및 각 화소에 포함되는 서브 픽셀의 수는, 모두, 4이고,

[0309] 4개의 서브 픽셀은, 4개의 직사각형 배열로 되어 있고,

[0310] 상기 4개의 서브 픽셀 중 좌측의 2개의 서브 픽셀이, 행방향에서 상기 제1 신호선과 상기 제2 신호선에 의해 끼어져 있고,

[0311] 상기 4개의 서브 픽셀 중 우측의 2개의 서브 픽셀이, 행방향에서 상기 제3 신호선과 상기 제4 신호선에 의해 끼어져 있는 표시 패널.

[0312] (37)

[0313] 표시 장치에 있어서,

[0314] 표시 패널과, 상기 표시 패널을 구동하는 구동 회로를 구비하고,

[0315] 상기 표시 패널은,

[0316] 발광색이 서로 다른 복수종류의 서브 픽셀을 포함하고, 또한 매트릭스형상으로 배치된 복수의 화소와,

[0317] 제1 화소행에 포함되는 제1 화소를 행방향에서 끼워넣는 제1 신호선 및 제2 신호선과,

[0318] 제1 화소행과 열방향에서 인접하는 제2 화소행에 포함되는, 상기 제1 화소와 같은 색의 발광색의 제2 화소를 행방향에서 끼워넣는 제3 신호선 및 제4 신호선을 가지며,

[0319] 상기 제1 화소 및 상기 제2 화소는, 각각, 발광 소자와, 상기 발광 소자를 구동하는 화소 회로를 가지며,

[0320] 상기 화소 회로는, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 제1 트랜지스터를 포함하여 구성되고,

[0321] 상기 제1 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제1 신호선 및 상기 제2 신호선 중 좌측의 신호선에 접속되고,

[0322] 상기 제2 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제3 신호선 및 상기 제4 신호선중 우측의 신호선에 접속되고,

[0323] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향 및 나열 순서가, 상기 제1 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제1 트랜지스터에서, 서로 동등하도록 되어 있는 표시 장치.

[0324] (38)

[0325] 전자 시스템에 있어서,

[0326] 표시 장치를 구비하고,

[0327] 상기 표시 장치는,

[0328] 표시 패널과,

[0329] 상기 표시 패널을 구동하는 구동 회로를 가지며,

[0330] 상기 표시 패널은,

[0331] 발광색이 서로 다른 복수종류의 서브 픽셀을 포함하고, 또한 매트릭스형상으로 배치된 복수의 화소와,

[0332] 제1 화소행에 포함되는 제1 화소를 행방향에서 끼워넣는 제1 신호선 및 제2 신호선과,

[0333] 제1 화소행과 열방향에서 인접하는 제2 화소행에 포함되는, 상기 제1 화소와 같은 색의 발광색의 제2 화소를 행방향에서 끼워넣는 제3 신호선 및 제4 신호선을 가지며,

[0334] 상기 제1 화소 및 상기 제2 화소는, 각각, 발광 소자와, 상기 발광 소자를 구동하는 화소 회로를 가지며,

[0335] 상기 화소 회로는, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 제1 트랜지스터를 포함하여 구성되고,

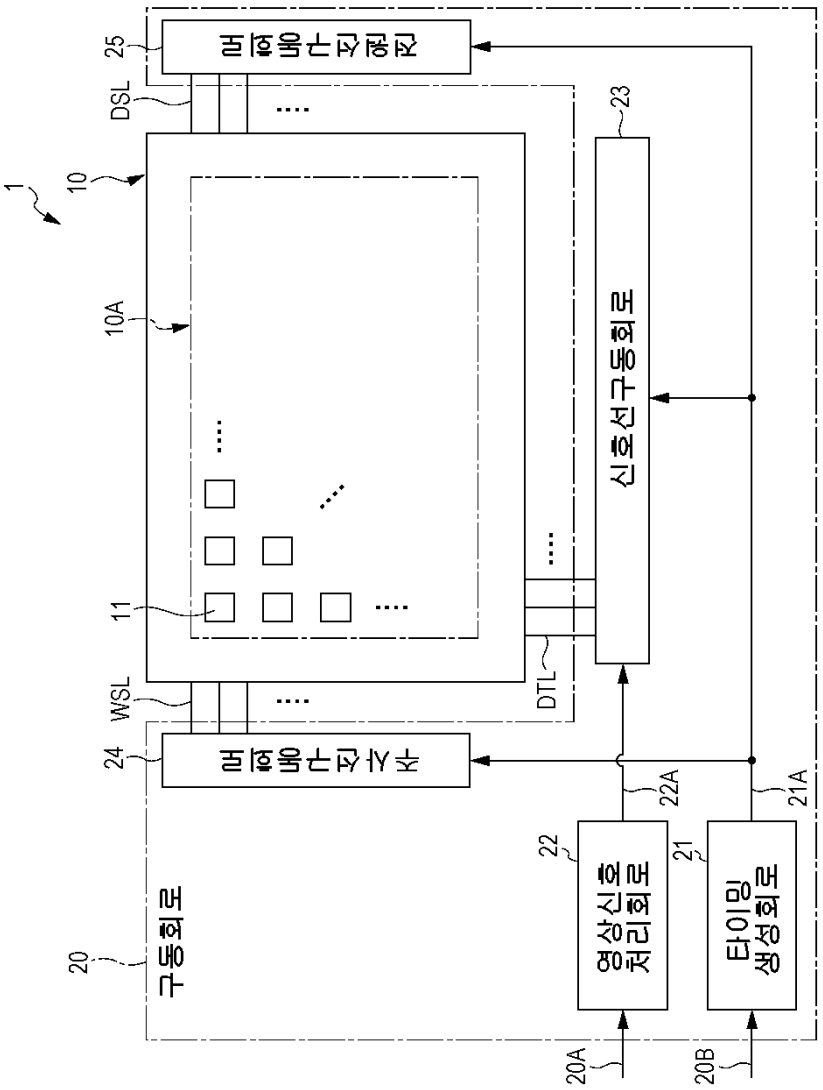
[0336] 상기 제1 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제1 신호선 및 상기 제2 신호선 중 좌측의 신호선에 접속되고,

[0337] 상기 제2 화소에 포함되는 화소 회로에서, 상기 제1 트랜지스터의 소스 전극 또는 드레인 전극은, 상기 제3 신호선 및 상기 제4 신호선중 우측의 신호선에 접속되고,

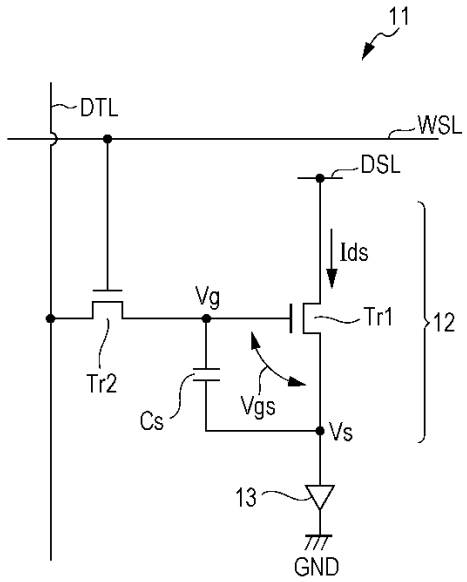
[0338] 상기 게이트 전극, 상기 소스 전극 및 상기 드레인 전극의 배열 방향 및 나열 순서가, 상기 제1 화소에 포함되는 화소 회로에서의 제1 트랜지스터와, 상기 제2 화소에 포함되는 화소 회로에서의 제1 트랜지스터에서, 서로 동등하도록 되어 있는 전자 시스템.

도면

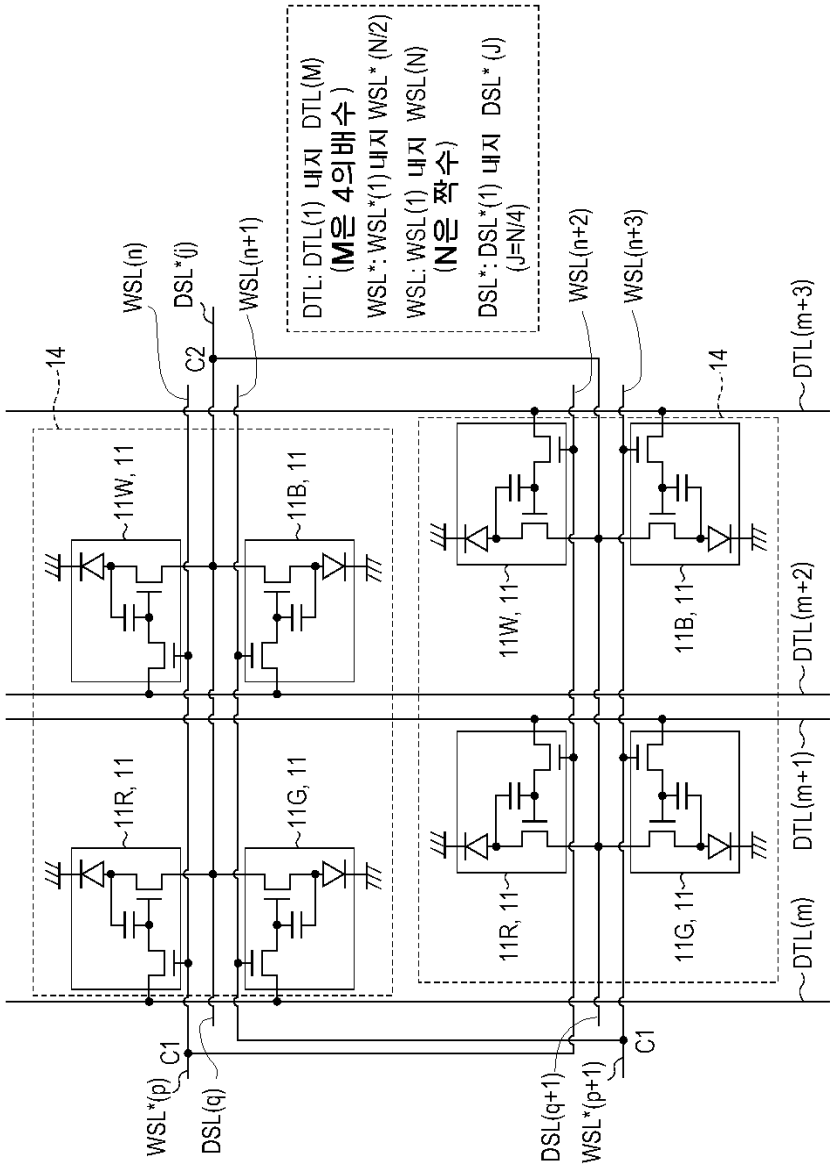
도면1



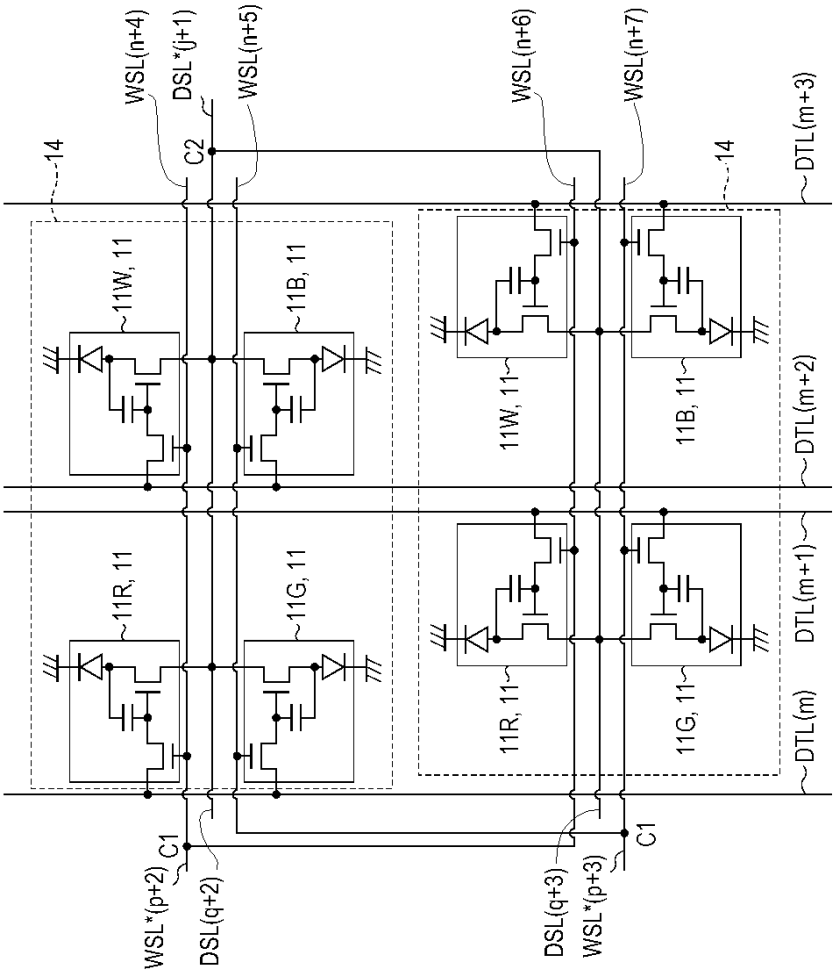
도면2



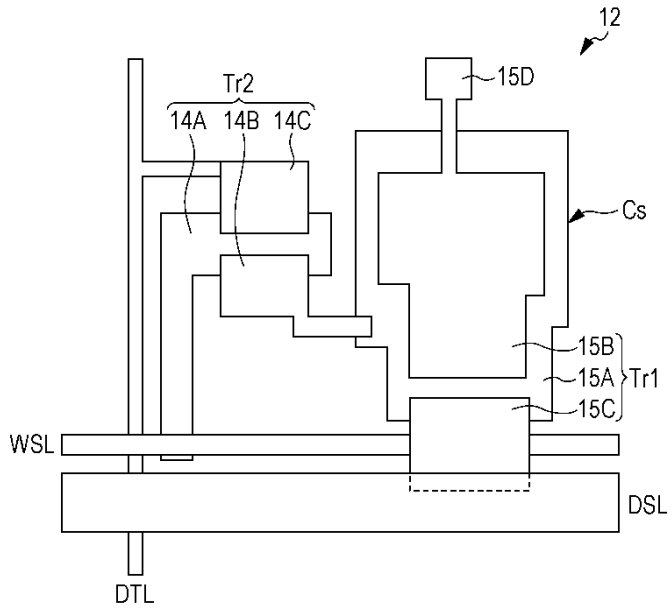
도면3


DTL: DTL(1) 내지 DTL(M)
(M은 4의 배수)
WSL*: WSL*(1) 내지 WSL*(N/2)
WSL: WSL(1) 내지 WSL(N)
(N은 짝수)
DSL*: DSL*(1) 내지 DSL*(J)
(J=N/4)
WSL(n)
DSL*(j)
WSL(n+1)
WSL(n+2)
WSL(n+3)
14
C2
C1
11W, 11
11B, 11
11R, 11
11G, 11
DTL(m+3)
DTL(m+2)
DTL(m+1)
DTL(m)
WSL*(p)
DSL(q)
DSL(q+1)
WSL*(p+1)

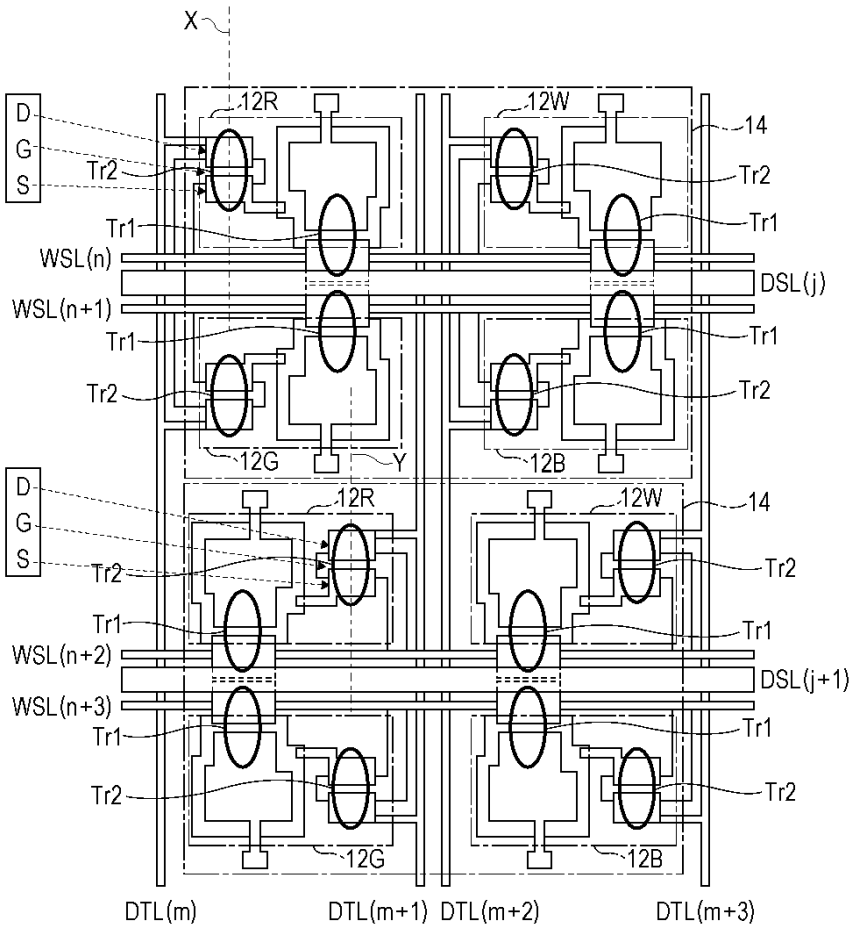
도면4


WSL(n+4)
DSL*(j+1)
WSL(n+5)
WSL(n+6)
WSL(n+7)
DTL(m+3)
14
C2
11W, 11
11B, 11
DTL(m+2)
DTL(m+1)
11R, 11
11G, 11
DTL(m)
C1
WSL*(p+2)
DSL(q+2)
DSL(q+3)
WSL*(p+3)

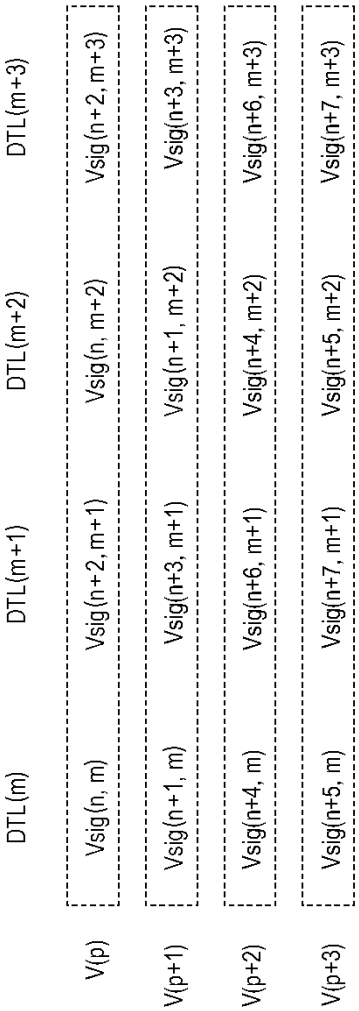
도면5


12
Tr2
14A
14B
14C
15D
Cs
15B
15A
Tr1
15C
WSL
DSL
DTL

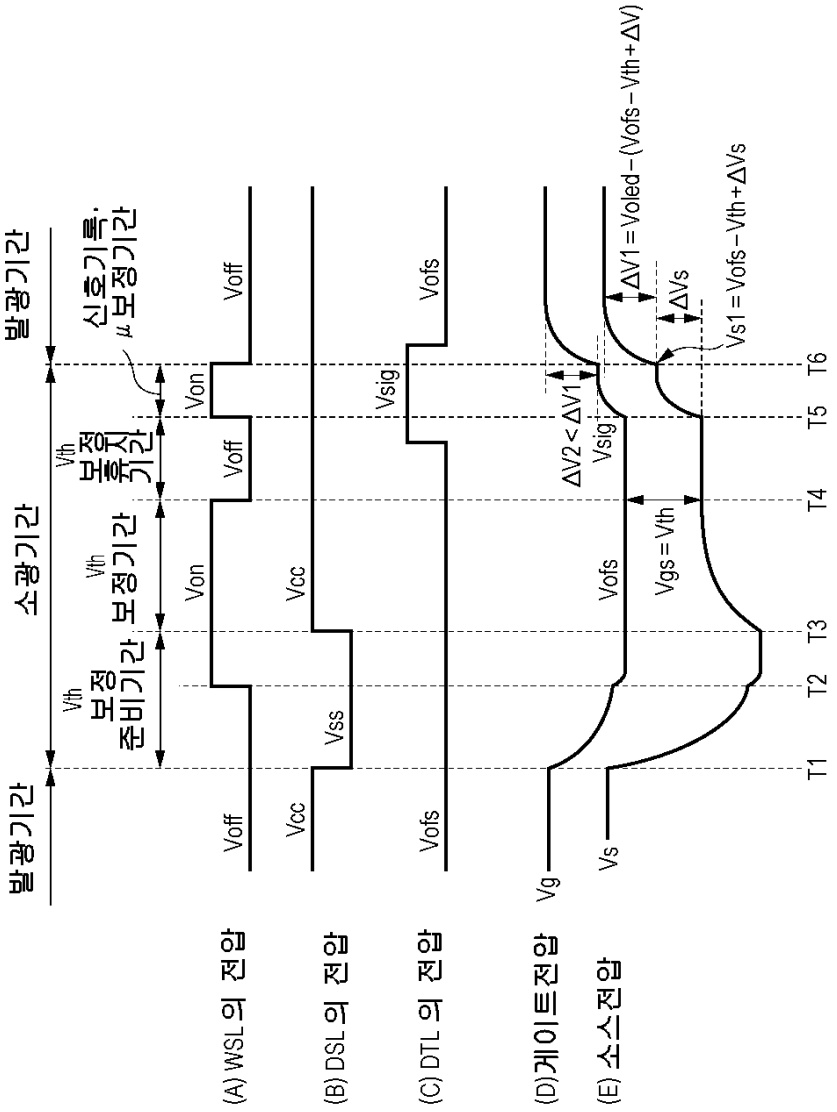
도면6


X
D
G
S
12R
12W
14
Tr2
Tr1
WSL(n)
DSL(j)
WSL(n+1)
12G
Y
12B
WSL(n+2)
DSL(j+1)
WSL(n+3)
DTL(m)
DTL(m+1)
DTL(m+2)
DTL(m+3)

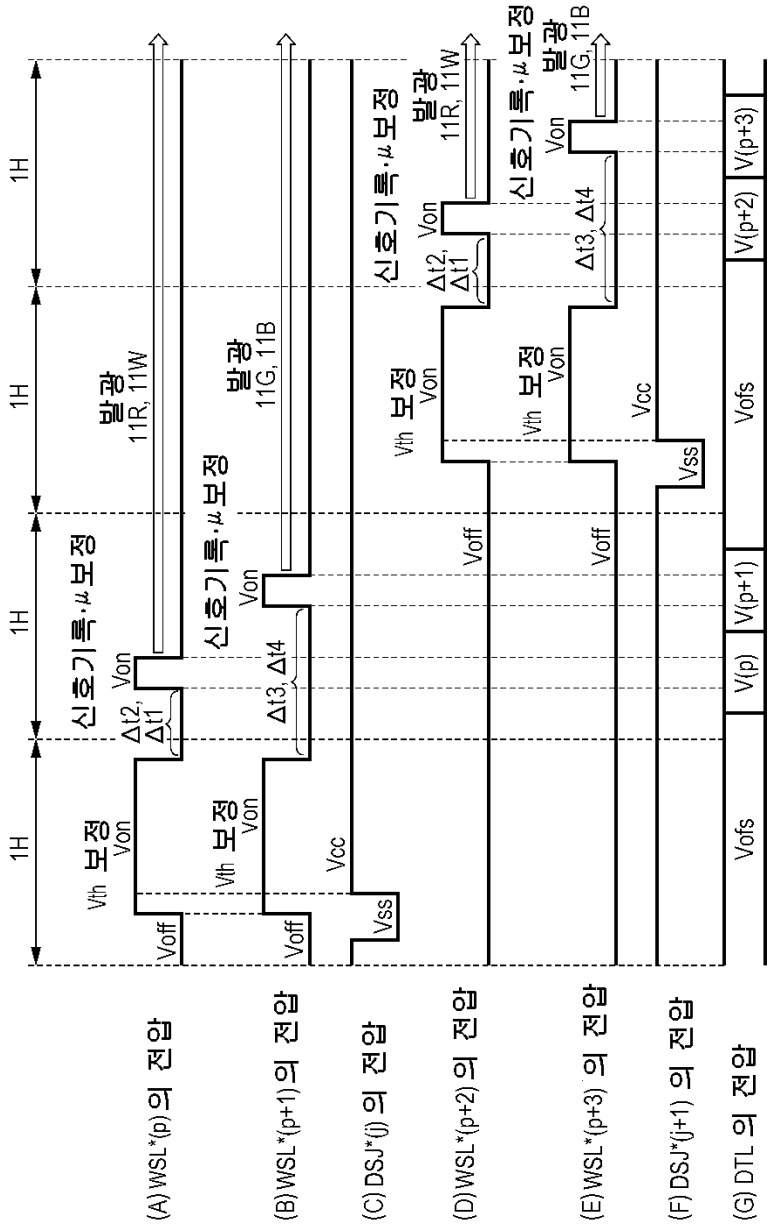
도면7


DTL(m)
DTL(m+1)
DTL(m+2)
DTL(m+3)
V(p)
Vsig(n, m)
Vsig(n+2, m+1)
Vsig(n, m+2)
Vsig(n+2, m+3)
V(p+1)
Vsig(n+1, m)
Vsig(n+3, m+1)
Vsig(n+1, m+2)
Vsig(n+3, m+3)
V(p+2)
Vsig(n+4, m)
Vsig(n+6, m+1)
Vsig(n+4, m+2)
Vsig(n+6, m+3)
V(p+3)
Vsig(n+5, m)
Vsig(n+7, m+1)
Vsig(n+5, m+2)
Vsig(n+7, m+3)

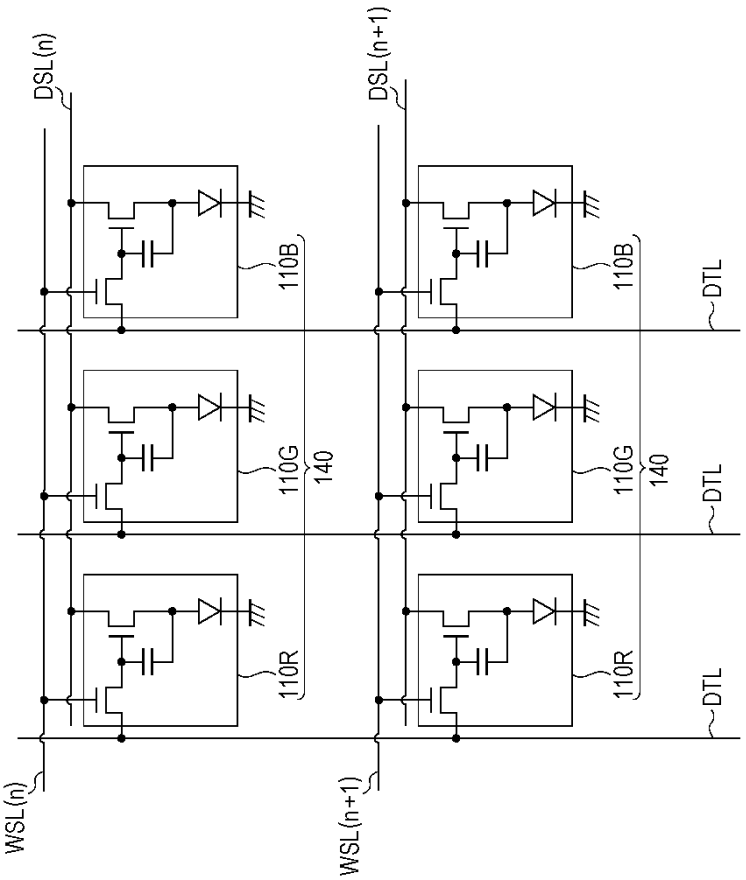
도면8


발광기간
소광기간
발광기간
Vth 보정 준비기간
Vth 보정 기간
Vth 보정 홀딩 기간
신호기록, μ보정기간
T1
T2
T3
T4
T5
T6
(A) WSL의 전압
(B) DSL의 전압
(C) DTL의 전압
(D)게이트전압
(E) 소스전압
Voff
Von
Vss
Vcc
Vofs
Vsig
Vg
Vs
ΔV2 < ΔV1
Vgs = Vth
ΔV1 = Voled - (Vofs - Vth + ΔV)
ΔVs
Vs1 = Vofs - Vth + ΔVs

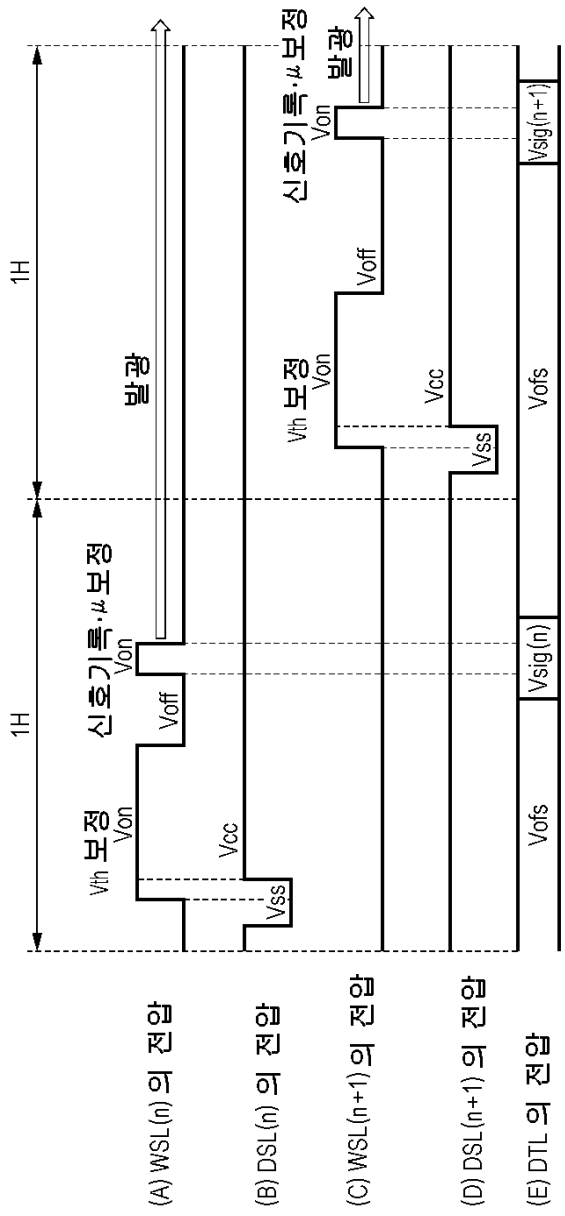
도면9


1H
1H
1H
1H
Vth 보정 Von
Voff
Δt2, Δt1
신호기록,μ보정 Von
발광 11R, 11W
Vth 보정 Von
Voff
Δt3, Δt4
신호기록,μ보정 Von
발광 11G, 11B
Vcc
Vss
Vth 보정 Von
Voff
Δt2, Δt1
신호기록,μ보정 Von
발광 11R, 11W
Vth 보정 Von
Voff
Δt3, Δt4
신호기록,μ보정 Von
발광 11G, 11B
Vcc
Vss
Vofs
V(p)
V(p+1)
Vofs
V(p+2)
V(p+3)
(A) WSL*(p)의 전압
(B) WSL*(p+1)의 전압
(C) DSJ*(j) 의 전압
(D) WSL*(p+2) 의 전압
(E) WSL*(p+3) 의 전압
(F) DSJ*(j+1) 의 전압
(G) DTL 의 전압

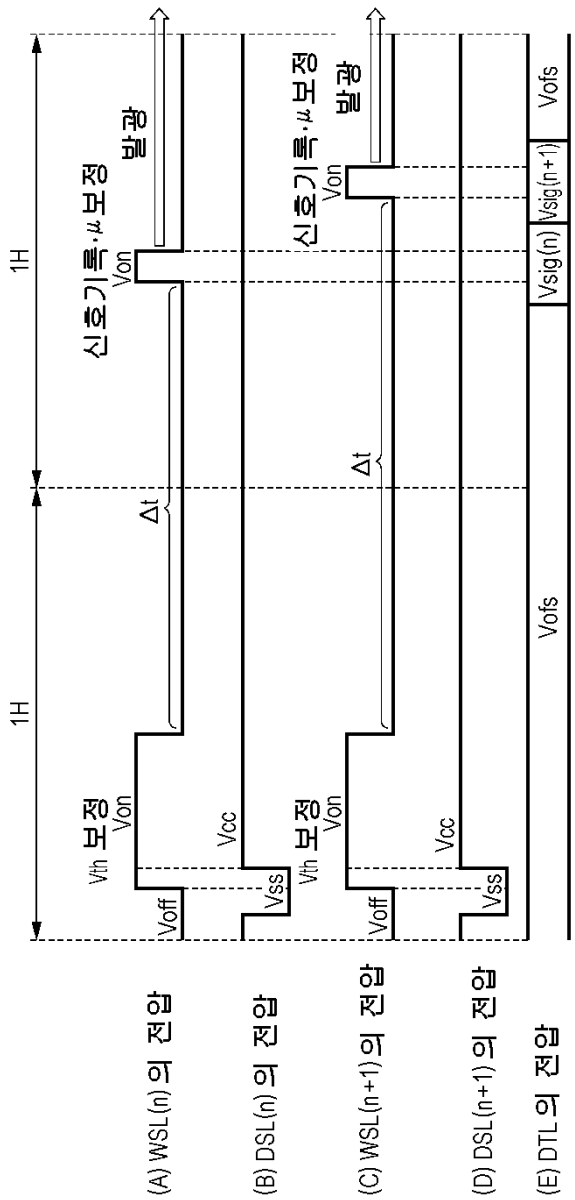
도면10



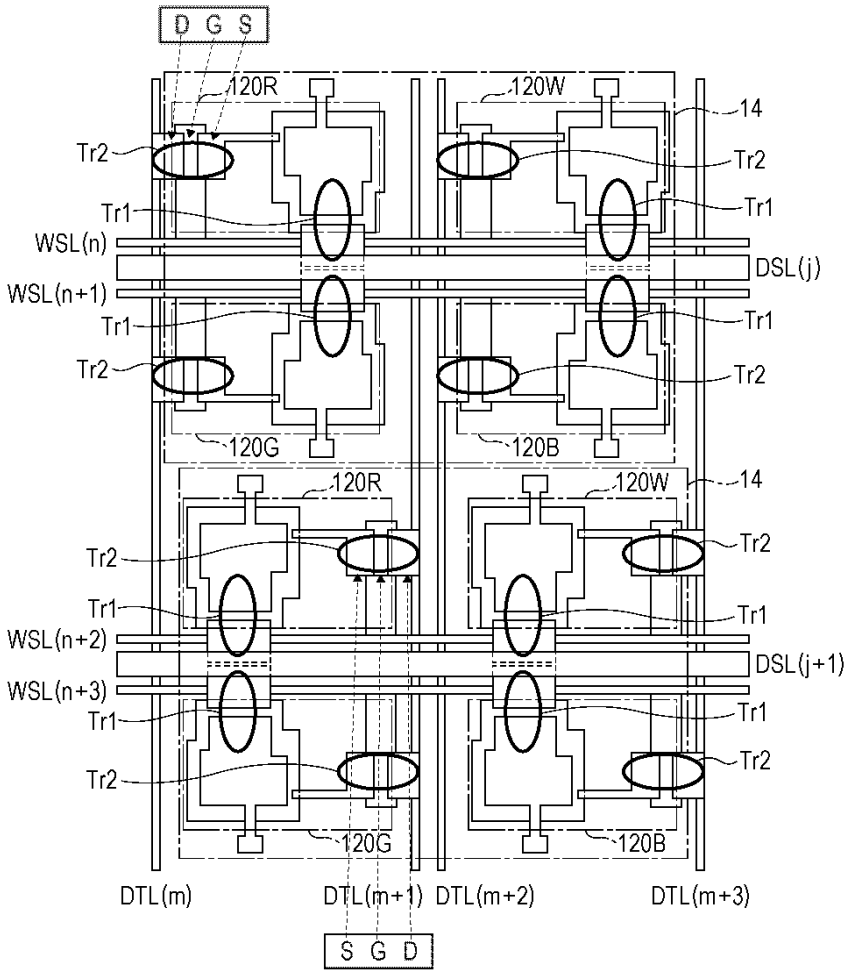
도면11


1H
1H
발광
신호기록·μ보정
Von
Voff
Vth 보정
Von
Vcc
Vss
Vofs
Vsig(n)
Vsig(n+1)
신호기록·μ보정
발광
Von
Voff
Vth 보정
Von
Vcc
Vss
Vofs
(A) WSL(n) 의 전압
(B) DSL(n) 의 전압
(C) WSL(n+1) 의 전압
(D) DSL(n+1) 의 전압
(E) DTL 의 전압

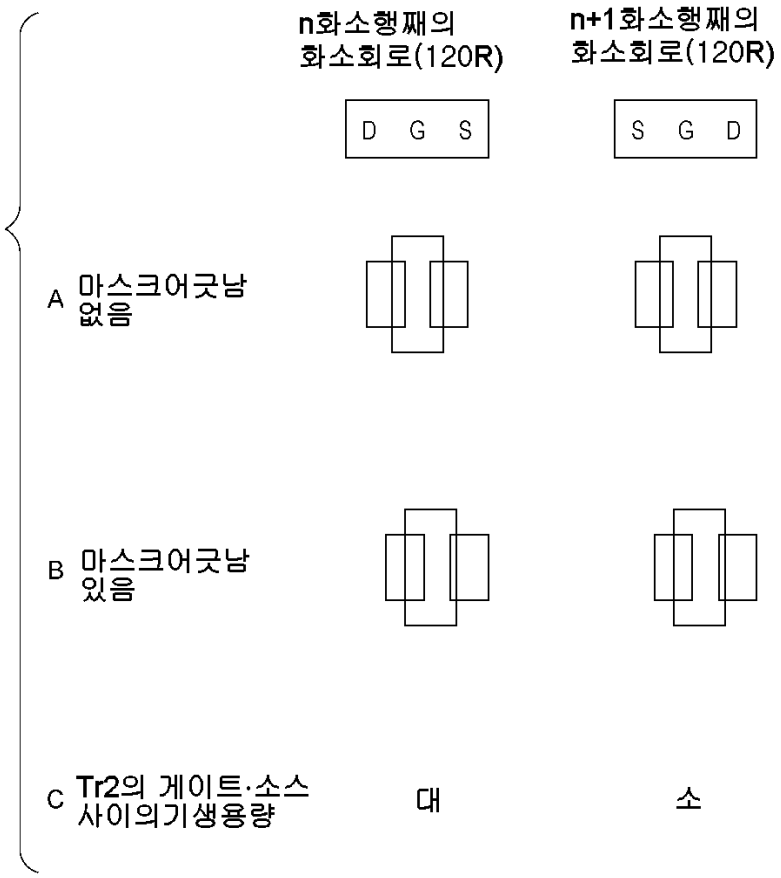
도면12


1H
1H
Δt
Δt
신호기록,μ보정
발광
신호기록,μ보정
발광
Vth 보정
Von
Voff
Vcc
Vss
Vth 보정
Von
Voff
Vcc
Vss
Von
Von
Vofs
Vsig(n)
Vsig(n+1)
Vofs
(A) WSL(n)의 전압
(B) DSL(n)의 전압
(C) WSL(n+1)의 전압
(D) DSL(n+1)의 전압
(E) DTL의 전압

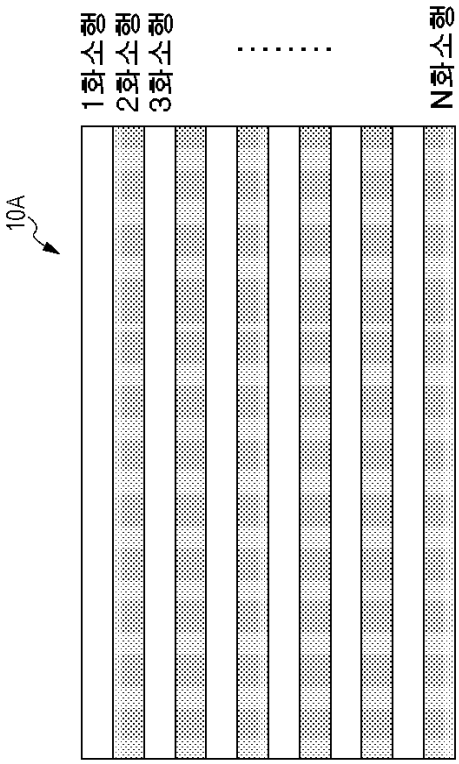
도면13


D G S
120R
120W
14
Tr2
Tr1
WSL(n)
DSL(j)
WSL(n+1)
120G
120B
WSL(n+2)
DSL(j+1)
WSL(n+3)
DTL(m)
DTL(m+1)
DTL(m+2)
DTL(m+3)
S G D

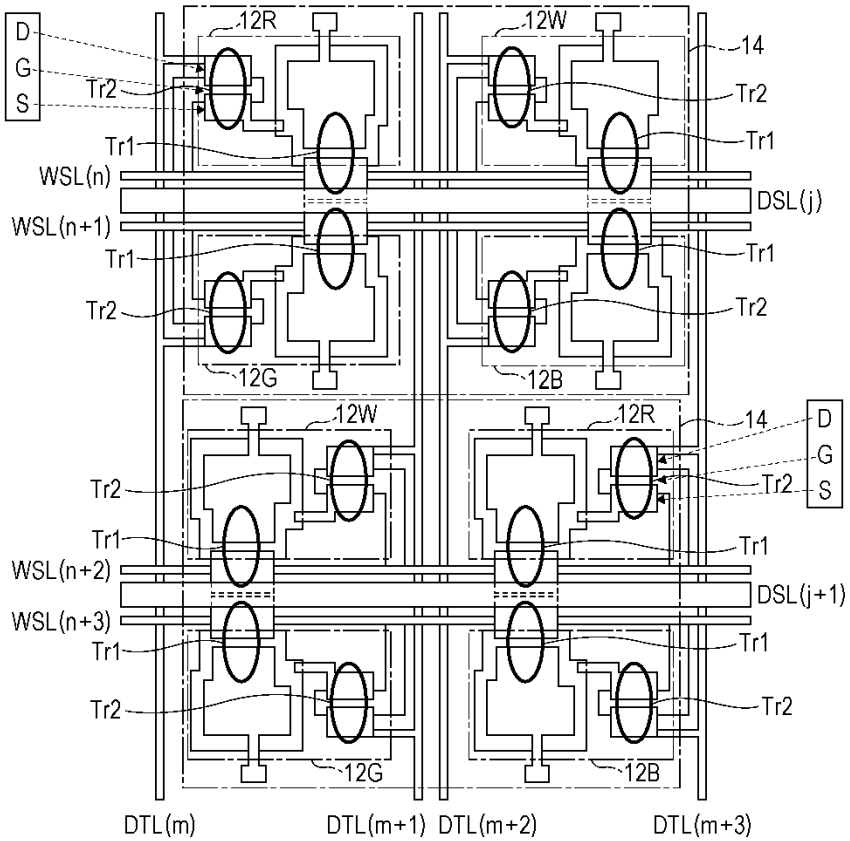
도면14


n화소행째의
화소회로(120R)
n+1화소행째의
화소회로(120R)
D G S
S G D
A 마스크어긋남
없음
B 마스크어긋남
있음
C Tr2의 게이트·소스
사이의기생용량
대
소

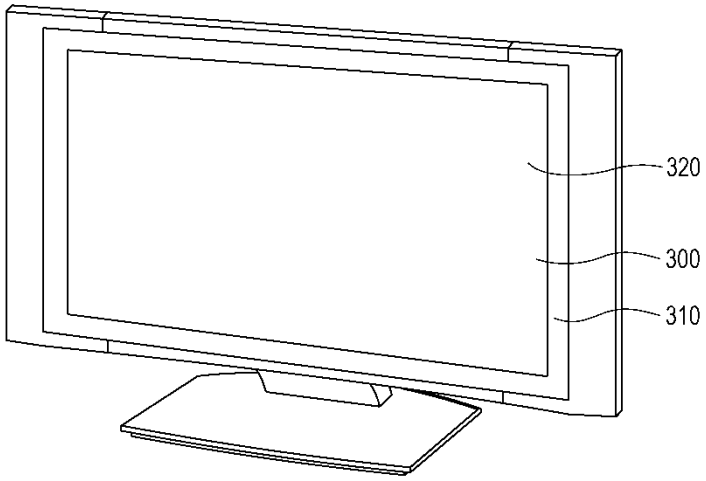
도면15


1화소행
2화소행
3화소행
N화소행
10A

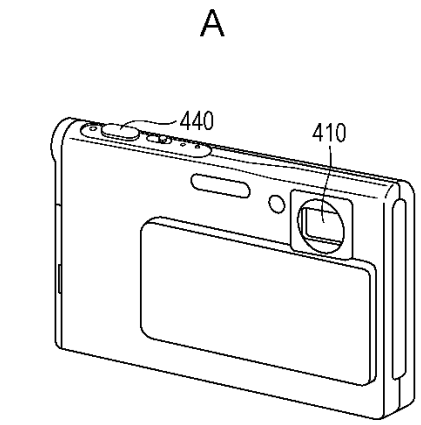
도면16

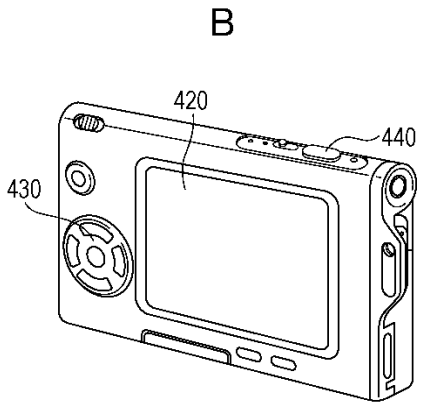

D
G
S
12R
12W
14
Tr1
Tr2
WSL(n)
WSL(n+1)
DSL(j)
12G
12B
WSL(n+2)
WSL(n+3)
DSL(j+1)
DTL(m)
DTL(m+1)
DTL(m+2)
DTL(m+3)

도면17

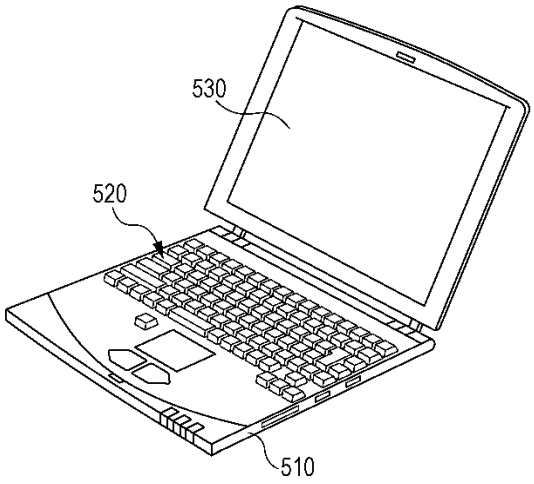


도면18

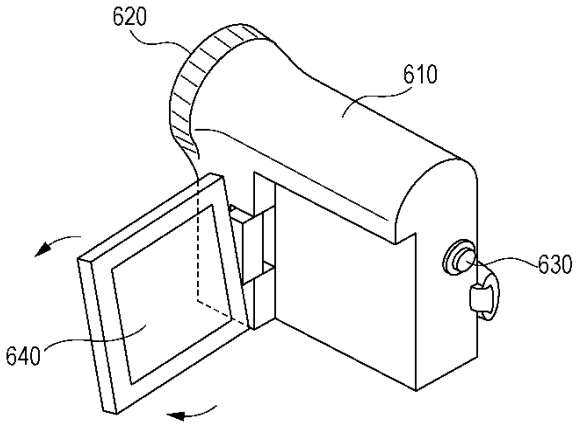




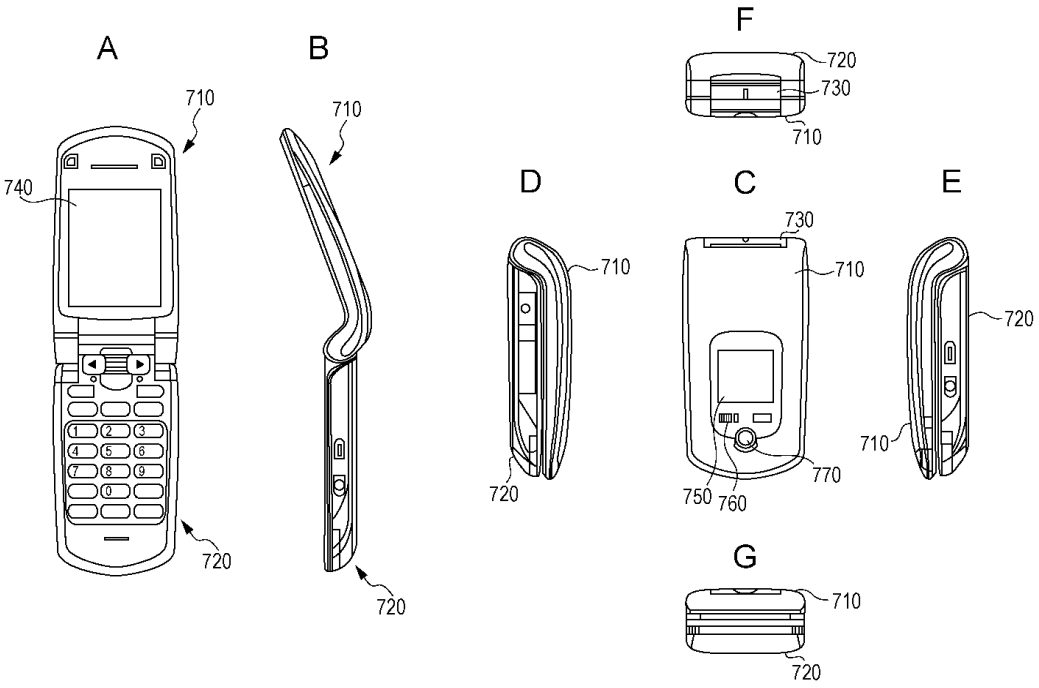
도면19



도면20



도면21


A
710
740
720
B
710
720
D
710
720
F
720
730
710
C
730
710
770
750
760
E
720
710
G
710
720