

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4814976号
(P4814976)

(45) 発行日 平成23年11月16日(2011.11.16)

(24) 登録日 平成23年9月2日(2011.9.2)

(51) Int.Cl. F I
H O 1 L 21/027 (2006.01)
H O 1 L 21/30 5 6 4 D
H O 1 L 21/30 5 0 2 C
H O 1 L 21/30 5 1 4 A

請求項の数 7 (全 25 頁)

(21) 出願番号	特願2009-125421 (P2009-125421)	(73) 特許権者	000219967
(22) 出願日	平成21年5月25日(2009.5.25)		東京エレクトロン株式会社
(65) 公開番号	特開2010-272802 (P2010-272802A)		東京都港区赤坂五丁目3番1号
(43) 公開日	平成22年12月2日(2010.12.2)	(74) 代理人	100070150
審査請求日	平成23年4月26日(2011.4.26)		弁理士 伊東 忠彦
		(72) 発明者	大塚 貴久
			東京都港区赤坂五丁目3番1号 赤坂B i zタワー 東京エレクトロン株式会社内
		審査官	佐野 浩樹

最終頁に続く

(54) 【発明の名称】 レジスト塗布処理方法及びレジストパターンの形成方法。

(57) 【特許請求の範囲】

【請求項 1】

所定のピッチで配列した第1のレジストパターンのそれぞれのスペースに追加レジストパターンを追加することによって第2のレジストパターンを形成するために、前記第1のレジストパターンが形成された基板上に前記追加レジストパターンとなるレジストを塗布処理するレジスト塗布処理方法であって、

前記基板上に、前記第1のレジストパターンの段差よりも小さい膜厚のレジストを塗布処理する塗布処理ステップと、

塗布したレジストを熱処理する熱処理ステップと
を含み、

前記塗布処理ステップと前記熱処理ステップとを交互に複数回繰り返し、前記第1のレジストパターンの段差を前記レジストで埋めることを特徴とするレジスト塗布処理方法。

【請求項 2】

2回目以降の前記塗布処理ステップにおいて、前記第1のレジストパターン上のレジストが溶解除去されることを特徴とする請求項1に記載のレジスト塗布処理方法。

【請求項 3】

前記塗布処理ステップと前記熱処理ステップとを交互に2回繰り返すことを特徴とする請求項1又は請求項2に記載のレジスト塗布処理方法。

【請求項 4】

1回目の前記塗布処理ステップで塗布されるレジストの膜厚が、前記第1のレジストパ

ターンの段差の半分未満であることを特徴とする請求項 3 に記載のレジスト塗布処理方法。

【請求項 5】

1 回目の前記熱処理ステップにおける熱処理の温度が、2 回目以降の前記熱処理ステップにおける熱処理の温度よりも低いことを特徴とする請求項 1 から請求項 4 のいずれかに記載のレジスト塗布処理方法。

【請求項 6】

所定のピッチで配列した第 1 のレジストパターンのそれぞれのスペースに追加レジストパターンを追加することによって第 2 のレジストパターンを形成するレジストパターンの形成方法であって、

請求項 1 から請求項 5 のいずれかに記載のレジスト塗布処理方法を行って前記追加レジストパターンとなる追加レジスト膜を形成する追加レジスト膜形成ステップと、

前記追加レジスト膜に露光、現像を行って前記追加レジストパターンを形成する追加レジストパターン形成ステップと

を含むことを特徴とするレジストパターンの形成方法。

【請求項 7】

基板上にレジストを塗布し、熱処理を行ってレジスト膜を形成するレジスト膜形成ステップと、

前記レジスト膜に露光、現像を行って前記レジスト膜よりなるパターンを形成するパターン形成ステップと、

前記レジスト膜よりなるパターン上に保護膜を形成することによって前記第 1 のレジストパターンを形成する保護膜形成ステップと

を含むことを特徴とする請求項 6 に記載のレジストパターンの形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体ウェハ等の基板上にレジストを塗布するレジスト塗布処理方法及びそのレジスト塗布処理方法を含むレジストパターンの形成方法に関する。

【背景技術】

【0002】

半導体デバイスの製造においては、被処理基板である半導体ウェハ（以下、単に「ウェハ」という。）上に回路パターンを形成するためにフォトリソグラフィ技術が用いられている。フォトリソグラフィ技術を用いる回路パターンを形成するためには、ウェハ上にレジストを塗布してレジスト膜を形成し、このレジスト膜に光を照射して回路パターンに対応するようにレジスト膜を露光した後、これを現像処理するといった手順よりなるパターンニング処理を行う。

【0003】

半導体デバイスは近時、動作速度の向上等の観点から高集積化の傾向にあるため、フォトリソグラフィ技術においては、ウェハ上に形成される回路パターンの微細化が要求されている。そこで、45 nm ノードの高解像度を實現するフォトリソグラフィ技術として、ウェハと露光用の投影レンズの間に空気よりも高い屈折率を有する純水等の露光液を供給し、露光液の屈折率を利用して投影レンズからの投射光の波長を短くすることにより露光の線幅を細くする液浸露光が提案されている。しかし、液浸露光処理のみで 45 nm ノードの高解像度を實現するには、解決すべき課題が多い。従って、45 nm ノードの高解像度を實現するためには、液浸露光の技術を、レジスト塗布、露光、現像よりなるパターンニング処理を 2 回行って微細パターンを形成するダブルパターンニングと称する技術と組合せて行うことが検討されている。

【0004】

ダブルパターンニングは、ウェハ上に形成された被エッチング層をエッチングするための微細なレジストパターンを形成するために用いられる。すなわち、被エッチング層をエッ

10

20

30

40

50

チング処理するエッチング工程を行う前に、レジスト塗布、露光、現像よりなるフォトリソグラフィ技術によるパターンニングを2回行う。1回目のレジスト塗布、露光、現像よりなる1回目のパターンニングを行って、所定のピッチで配列する第1のレジストパターンを形成し、その後、2回目のレジスト塗布、露光、現像よりなる2回目のパターンニングを行って、第1のレジストパターンのそれぞれのスペースに追加レジストパターンを追加する。これにより、第1のレジストパターン及び追加レジストパターンよりなり、所定のピッチの略半分のピッチを有する第2のレジストパターンを形成することができる。このとき、2回目のパターンニングを行うために、第1のレジストパターンが形成され、段差が生じているウェハ上に2回目のレジスト塗布を行う必要がある（例えば特許文献1参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2008-281825号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

ところが、上記のレジスト塗布処理方法を用いて、1回目のパターンニング処理が行われたウェハ上に2回目のレジスト塗布処理を行う場合、次のような問題があった。

【0007】

1回目のパターンニング処理が行われたウェハ上に2回目にレジストを塗布する場合、1回目のパターンニング処理で形成された第1のレジストパターンの段差の形状により、2回目にレジストを塗布して形成するレジスト膜を平坦にすることができないという問題があった。レジスト膜を平坦にすることができなければ、露光の際に照射される光の光路の距離が第1のレジストパターンのそれぞれのスペースの中心側及び両端側で異なるため、2回目にパターンニング処理されて形成されるパターンの線幅寸法が、設計通りの寸法にならなくなってしまう。

【0008】

また、レジスト膜を平坦にすることができない結果として、2回目に塗布されたレジストの膜厚がウェハ面内で均一にならないという問題があった。レジストの膜厚がウェハ面内で均一にならない場合、2回目にパターンニング処理されて形成されるパターンの線幅が面内で不均一になってしまう。

【0009】

本発明は上記の点に鑑みてなされたものであり、ダブルパターンニングの2回目のパターンニング処理でレジストを塗布して形成するレジスト膜の膜厚を基板面内で均一にすることができるレジスト塗布処理方法及びそのレジスト塗布処理方法を含むレジストパターンの形成方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記の課題を解決するために本発明では、次に述べる各手段を講じたことを特徴とするものである。

【0011】

第1の発明は、所定のピッチで配列した第1のレジストパターンのそれぞれのスペースに追加レジストパターンを追加することによって第2のレジストパターンを形成するために、前記第1のレジストパターンが形成された基板上に前記追加レジストパターンとなるレジストを塗布処理するレジスト塗布処理方法であって、前記基板上に、前記第1のレジストパターンの段差よりも小さい膜厚のレジストを塗布処理する塗布処理ステップと、塗布したレジストを熱処理する熱処理ステップとを含み、前記塗布処理ステップと前記熱処理ステップとを交互に複数回繰り返し、前記第1のレジストパターンの段差を前記レジストで埋めることを特徴とする。

【0012】

第2の発明は、第1の発明に係るレジスト塗布処理方法において、2回目以降の前記塗布処理ステップにおいて、前記第1のレジストパターン上のレジストが溶解除去されることを特徴とする。

【0013】

第3の発明は、第1又は第2の発明に係るレジスト塗布処理方法において、前記塗布処理ステップと前記熱処理ステップとを交互に2回繰り返すことを特徴とする。

【0014】

第4の発明は、第3の発明に係るレジスト塗布処理方法において、1回目の前記塗布処理ステップで塗布されるレジストの膜厚が、前記第1のレジストパターンの段差の半分未満であることを特徴とする。

【0015】

第5の発明は、第1から第4のいずれかの発明に係るレジスト塗布処理方法において、1回目の前記熱処理ステップにおける熱処理の温度が、2回目以降の前記熱処理ステップにおける熱処理の温度よりも低いことを特徴とする。

【0016】

第6の発明は、所定のピッチで配列した第1のレジストパターンのそれぞれのスペースに追加レジストパターンを追加することによって第2のレジストパターンを形成するレジストパターンの形成方法であって、第1から第5のいずれかの発明に係るレジスト塗布処理方法を行って前記追加レジストパターンとなる追加レジスト膜を形成する追加レジスト膜形成ステップと、前記追加レジスト膜に露光、現像を行って前記追加レジストパターンを形成する追加レジストパターン形成ステップとを含むことを特徴とする。

【0017】

第7の発明は、第6の発明に係るレジストパターンの形成方法において、基板上にレジストを塗布し、熱処理を行ってレジスト膜を形成するレジスト膜形成ステップと、前記レジスト膜に露光、現像を行って前記レジスト膜よりなるパターンを形成するパターン形成ステップと、前記レジスト膜よりなるパターン上に保護膜を形成することによって前記第1のレジストパターンを形成する保護膜形成ステップとを含むことを特徴とする。

【発明の効果】

【0018】

本発明によれば、ダブルパターニングの2回目のパターニング処理でレジストを塗布して形成するレジスト膜の膜厚の基板面内での不均一性を低減することができる。

【図面の簡単な説明】

【0019】

【図1】本発明の実施の形態に係るパターン形成装置の概略平面図である。

【図2】本発明の実施の形態に係るパターン形成装置の概略斜視図である。

【図3】本発明の実施の形態に係るパターン形成装置の塗布現像装置における第3処理ユニット群G3、第4処理ユニット群G4、第5処理ユニット群G5の構成を説明するための模式図である。

【図4】本発明の実施の形態に係るレジスト塗布処理方法を行うためのレジスト塗布装置ユニットCOTを示す断面図である。

【図5】本発明の実施の形態に係るレジスト塗布処理方法を行うためのレジスト塗布装置ユニットCOTを示す平面図である。

【図6】本発明の実施の形態に係るレジスト塗布処理方法を行うためのレジスト塗布装置ユニットCOTの制御系の構成を示す図である。

【図7】本発明の実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法の各工程の手順を説明するためのフローチャートである。

【図8A】本発明の実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図（その1）である。

【図8B】本発明の実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図（その2）である。

10

20

30

40

50

【図 9】本発明の実施の形態に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【図 10】従来のレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【図 11】本発明の実施の形態の第 1 の変形例に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【図 12】本発明の実施の形態の第 2 の変形例に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【図 13】本発明の実施の形態の第 3 の変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法の各工程の手順を説明するためのフローチャートである。

10

【図 14 A】本発明の実施の形態の第 3 の変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図（その 1）である。

【図 14 B】本発明の実施の形態の第 3 の変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図（その 2）である。

【発明を実施するための形態】

【0020】

次に、本発明を実施するための形態について図面と共に説明する。

（実施の形態）

20

最初に、図 1 から図 12 を参照し、本発明の実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法について説明する。

【0021】

始めに、図 1 から図 4 を参照し、本発明の実施の形態に係るパターン形成方法を行うパターン形成装置について説明する。

【0022】

図 1 は、本実施の形態に係るパターン形成装置の概略平面図であり、図 2 はその概略斜視図である。図 3 は、本実施の形態に係るパターン形成装置の塗布現像装置における第 3 処理ユニット群 G 3、第 4 処理ユニット群 G 4、第 5 処理ユニット群 G 5 の構成を説明するための模式図である。

30

【0023】

図 1 及び図 2 に示すように、パターン形成装置 1 は、半導体基板であるウェハ W に所定のレジストパターンを形成するためのものであり、ウェハ W にレジスト等を塗布し、かつ露光後の現像を行う塗布現像装置 2 と、ウェハ W に露光処理を施す液浸露光装置である露光装置 3 とを備えている。塗布現像装置 2 は、ウェハ W の搬送ステーションであるカセットステーション 11 と、ウェハ W に所定の処理を施す複数の処理ユニットを有する処理ステーション 12 と、処理ステーション 12 及び露光装置 3 の間でウェハ W を受け渡すためのインターフェイスステーション 13 とを備えている。カセットステーション 11、処理ステーション 12、インターフェイスステーション 13 及び露光装置 3 は、この順にパターン形成装置 1 の長さ方向（Y 方向）に直列に配置されている。

40

【0024】

カセットステーション 11 は、複数枚、例えば 13 枚のウェハ W が収容されたウェハカセット CR を載置するカセット載置台 11a と、カセット載置台 11a 上のウェハカセット CR と後述する処理ステーション 12 の第 3 処理ユニット群 G 3 に設けられた受け渡しユニット TRS 1 との間でウェハ W を搬送するためのウェハ搬送部 11c とを有している。カセット載置台 11a 上には、ウェハカセット CR を位置決めするための位置決め部 11b が、パターン形成装置 1 の幅方向（X 方向）に複数、例えば 5 個設けられており、ウェハカセット CR は、その間口がウェハ搬送部 11c の筐体の壁面に設けられた開閉部 11e と対向するように、位置決め部 11b の位置に載置される。ウェハ搬送部 11c は、その筐体内に配置された、ウェハ W を保持可能な搬送ピック 11d を有し、搬送ピック 1

50

1 dによりカセット載置台 1 1 a 上の各ウェハカセット C R と受け渡しユニット T R S 1 との間でウェハ W を搬送するように構成されている。

【0025】

処理ステーション 1 2 は、筐体 1 5 内に配置されており、前面側（図 1 下側）に、カセットステーション 1 1 側からインターフェイスステーション 1 3 側に向かって順に、第 1 処理ユニット群 G 1 と第 2 処理ユニット群 G 2 とを有し、背面側に（図 1 上側）に、カセットステーション 1 1 側からインターフェイスステーション 1 3 側に向かって順に、第 3 処理ユニット群 G 3、第 4 処理ユニット群 G 4 及び第 5 処理ユニット群 G 5 を有している。また、処理ステーション 1 2 は、第 3 処理ユニット群 G 3 と第 4 処理ユニット群 G 4 との間に第 1 主搬送部 A 1 を有しており、第 4 処理ユニット群 G 4 と第 5 処理ユニット群 G 5 との間に第 2 主搬送部 A 2 を有している。また、第 1 主搬送部 A 1 の背面側には、第 6 処理ユニット群 G 6 が設けられている。

10

【0026】

図 2 に示すように、第 1 処理ユニット群 G 1 は、ウェハ W に露光時の光の反射を防止する反射防止膜を形成する 2 つのボトムコーティングユニット B A R C と、ウェハ W にレジスト膜を形成する 3 つのレジスト塗布ユニット C O T とが積み重ねられて構成されている。第 2 処理ユニット群 G 2 は、ウェハ W に現像処理を施す例えば 3 つの現像ユニット D E V と、ウェハ W に形成されたレジスト膜の表面に撥水性を有する保護膜（トップコート膜）を形成する例えば 2 つのトップコーティングユニット I T C とが積み重ねられて構成されている。

20

【0027】

図 3 に示すように、第 3 処理ユニット群 G 3、第 4 処理ユニット群 G 4、第 5 処理ユニット群 G 5 は、例えば、レジスト塗布後のウェハ W に加熱処理を施すプリベークユニット P A B、現像処理後のウェハ W に加熱処理を施すポストベークユニット P O S T、露光後現像前のウェハ W に加熱処理を施すポストエクスポージャーベークユニット P E B、疎水化処理またはプリベークされたウェハ W を所定温度に調整するための温調ユニットである冷却ユニット C P L 1、露光後ベークユニット P E B で加熱されたウェハ W を所定温度に調整する温調ユニットである冷却ユニット C P L 3、ポストベークユニット P O S T で加熱されたウェハ W を冷却する冷却ユニット C P L 4 等を例えば 1 0 段に積み重ねて構成されている。また、第 6 処理ユニット群 G 6 は、ウェハ W に疎水化処理を施すアドヒージョンユニット A D H を例えば 2 段積み重ねて構成されている。

30

【0028】

図 3 に示すように、第 3 処理ユニット群 G 3 は、カセットステーション 1 1 と第 1 主搬送部 A 1 との間でのウェハ W の受け渡し部となる受け渡しユニット T R S 1 を有している。また、第 5 処理ユニット群 G 5 は、第 2 主搬送部 A 2 とインターフェイスステーション 1 3 の後述する第 1 ウェハ搬送機構 2 1 との間でのウェハ W の受け渡し部となる受け渡しユニット T R S 2 を有している。

【0029】

プリベークユニット P A B およびポストベークユニット P O S T はいずれも加熱プレートを備え、第 1 主搬送部 A 1 および第 2 主搬送部 A 2 の双方からアクセスすることができるよう構成されている。一方、露光後ベークユニット P E B は、ウェハ W を加熱する加熱プレートおよび加熱後のウェハ W を冷却する冷却プレートを備え、やはり第 2 主搬送部 A 2 および第 1 ウェハ搬送機構 2 1 の双方からアクセスすることができるよう構成されている。

40

【0030】

第 1 主搬送部 A 1 は、ウェハ W を保持可能な第 1 主ウェハ搬送アーム 1 6 を有している。第 1 主ウェハ搬送アーム 1 6 は、第 1 処理ユニット群 G 1、第 3 処理ユニット G 3、第 4 処理ユニット群 G 4 及び第 6 処理ユニット群 G 6 の各ユニットに選択的にアクセスできるようになっている。第 2 主搬送部 A 2 は、ウェハ W を保持可能な第 2 主ウェハ搬送アーム 1 7 を有している。第 2 主ウェハ搬送アーム 1 7 は、第 2 処理ユニット群 G 2、第 4 処

50

理ユニット群G 4及び第5処理ユニット群G 5の各ユニットに選択的にアクセスできるようになっている。

【0031】

図1に示すように、インターフェイスステーション13は、筐体内に配置された、処理ステーション12側の第1インターフェイスステーション13aと、露光装置3側の第2インターフェイスステーション13bとを有している。第1インターフェイスステーション13aには、第5処理ユニット群G 5の開口部と対面するように、ウェハWを搬送するための第1ウェハ搬送機構21が設けられており、第2インターフェイスステーション13bには、ウェハWを搬送するための第2ウェハ搬送機構22が設けられている。

【0032】

第1インターフェイスステーション13aの正面側には、周辺露光装置、イン用バッファカセット、アウト用バッファカセット、前洗浄ユニット、後洗浄ユニット等が積み重ねられて構成された第7処理ユニット群G 7が配置されている。第1インターフェイスステーション13aの背面側には、高精度温調ユニットが2段に積み重ねられて構成された第8処理ユニット群G 8が配置されている。第2インターフェイスステーション13bの正面側には、検査ユニットとリジエクトウェハカセットが2段に積み重ねられて構成された第9処理ユニット群G 9が配置されている。

【0033】

図1に示すように、露光装置3は、インターフェイスステーション13から搬送されたウェハWを載置するインステージ3aと、インターフェイスステーション13に搬送されるウェハWを載置するアウトステージ3bと、レジスト膜が形成されたウェハWを所定の液体に浸漬させた状態でレジスト膜を露光する液浸露光部30と、インステージ3a、液浸露光部30およびアウトステージ3bの間でウェハWを搬送するウェハ搬送機構25とを有している。

【0034】

次に、以上のように構成されたパターン形成装置1における処理動作について説明する。

まず、ウェハ搬送部11cの搬送ピック11dにより、ウェハカセットCRから1枚のウェハWを取り出し、処理ステーション12の第3処理ユニット群G 3に設けられた受け渡しユニットTRS 1に搬送する。次に、第1及び第2主搬送部A 1、A 2により、レシピの順序に従って、第1～第6処理ユニット群G 1～G 6の所定のユニットにウェハWを順次搬送し、ウェハWに一連の処理を施す。例えば、アドヒージョンユニットADHでのアドヒージョン処理、ボトムコーティングユニットBARCでの反射防止膜の形成、レジスト塗布ユニットCOTでのレジスト膜の形成、トップコーティングユニットITCでの保護膜の形成、プリベークユニットPABでのプリベーク処理を行う。その後、インターフェイスステーション13にて、第1ウェハ搬送機構21によりウェハWを搬送して、図示しない周辺露光装置での周辺露光処理、図示しない前洗浄ユニットでの前洗浄処理、図示しない高精度温調ユニットでのウェハWを高精度で所定の温度に温調した後、第2ウェハ搬送機構22によってウェハWを露光装置3のインステージ3aに搬送する。その後、露光装置3のウェハ搬送機構25によってウェハWを液浸露光部30に搬送してウェハWに液浸露光処理を施す。

【0035】

その後、ウェハ搬送機構25によってウェハWをアウトステージ3bに搬送し、次いで、インターフェイスステーション13の第2ウェハ搬送機構22によってウェハWを搬送し、図示しない後洗浄ユニットでの後洗浄処理を行う。その後、第5処理ユニット群G 5の受け渡しユニットTRS 2を介して、第1及び第2主搬送部A 1、A 2により、レシピの順序に従って、第1～5処理ユニット群G 1～G 5の所定のユニットにウェハWを順次搬送する。例えばポストエクスポージャーベークユニットPEBでのポストエクスポージャーベーク処理、現像ユニットDEVでの現像処理、ポストベークユニットPOSTでのポストベーク処理を順次行う。その後、ウェハWを、第3処理ユニット群G 3に設けられ

た受け渡しユニットT R S 1を介してカセットステーション11のウェハカセットC Rへ搬送する。

【0036】

次に、図4から図6を参照し、本実施の形態に係るレジスト塗布処理方法を行うためのレジスト塗布装置ユニットC O Tについて説明する。図4及び図5は、本実施の形態に係るレジスト塗布処理方法を行うためのレジスト塗布装置ユニットC O Tを示す断面図及び平面図である。図6はレジスト塗布装置ユニットC O Tの制御系の構成を示す図である。

【0037】

図4及び図5に示すように、レジスト塗布装置ユニットC O Tの中央部には環状のカップC Pが配置され、カップC Pの内側にはスピンチャック52が配置されている。スピンチャック52は真空吸着によってウェハWを固定保持した状態で駆動モータ54によって回転駆動される。駆動モータ54は、ユニット底板50に設けられた開口50aに昇降移動可能に配置され、たとえばアルミニウムからなるキャップ状のフランジ部材58を介してたとえばエアシリンダよりなる昇降駆動手段60及び昇降ガイド手段62と結合されている。駆動モータ54の側面には例えばS U Sよりなる筒状の冷却ジャケット64が取り付けられ、フランジ部材58は、この冷却ジャケット64の上半部を覆うように取り付けられている。

【0038】

レジスト塗布時、フランジ部材58の下端58aは、開口50aの外周付近でユニット底板50に密着し、これによってユニット内部が密閉される。スピンチャック52と第1主搬送部A1の第1主ウェハ搬送アーム16との間でウェハWの受け渡しが行われる時は、昇降駆動手段60が駆動モータ54ないしスピンチャック52を上方へ持ち上げることでフランジ部材58の下端がユニット底板50から浮くようになっている。

【0039】

ウェハWの表面にレジストを供給するためのレジストノズル66は、レジスト供給管68を介して図示しないレジスト供給部に接続されている。このレジストノズル66はレジストノズルスキャンアーム72の先端部にノズル保持体70を介して着脱可能に取り付けられている。このレジストノズルスキャンアーム72は、ユニット底板50の上に一方方向(Y方向)に敷設されたガイドレール74上で水平移動可能な垂直支持部材76の上端部に取り付けられており、図示しないY方向駆動機構によって垂直支持部材76と一体にY方向に移動するようになっている。

【0040】

またレジストノズルスキャンアーム72は、レジストノズル待機部80でレジストノズル66を選択的に取り付けるためにY方向と直角なX方向にも移動可能であり、図示しないX方向駆動機構によってX方向にも移動するようになっている。

【0041】

さらに、レジストノズル待機部80でレジストノズル66の吐出口が溶媒雰囲気室の口80aに挿入され、中で溶媒の雰囲気中に晒されることで、ノズル先端のレジストが固化または劣化しないようになっている。また、複数本のレジストノズル66が設けられ、例えばレジストの種類に応じてそれらのノズルが使い分けられるようになっている。

【0042】

また、レジストノズルスキャンアーム72の先端部(ノズル保持体70)には、ウェハ表面へのレジストの供給に先立ってウェハ表面にウェハ表面を濡らすための溶剤例えばシンナーを供給する溶剤ノズル71が取り付けられている。この溶剤ノズル71は図示しない溶剤供給管を介して後述する溶剤供給部に接続されている。溶剤ノズル71とレジストノズル66はレジストノズルスキャンアーム72のY移動方向に沿う直線上に各々の吐出口が位置するように取り付けられている。

【0043】

さらに、ガイドレール74上には、レジストノズルスキャンアーム72を支持する垂直支持部材76だけでなく、リンスノズルスキャンアーム81を支持しY方向に移動可能な

垂直支持部材 8 2 も設けられている。Y 方向駆動機構（図示せず）によってリンスノズルスキャンアーム 8 1 及びリンスノズル 8 4 はカップ C P の側方に設定されたリンスノズル待機位置（実線の位置）とスピンチャック 5 2 に設置されているウェハ W の周辺部の真上に設定されたリンス液吐出位置（点線の位置）との間で並進または直線運動するようになっている。

【0044】

図 6 に示すように、制御部 9 0 は、レジスト塗布装置ユニット C O T 内の各部を制御するもので、例えば駆動モータ 5 4 の駆動を制御する他、レジスト供給部 9 1 や溶剤供給部（シンナ供給部） 9 2 等を制御する。具体的には、制御部 9 0 は、駆動モータ 5 4 の回転速度を数段階、例えば後述するようにレジスト塗布時に 4 段階（溶剤供給も合わせると 5 段階）に制御する。また、制御部 9 0 は、レジスト供給部 9 1 からレジストノズル 6 6 へのレジストの供給や、溶剤供給部 9 2 から溶剤ノズル 7 1 への溶剤、例えばシンナーの供給を制御している。

10

【0045】

次に、本実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法について説明する。

【0046】

図 7 は、本実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法の各工程の手順を説明するためのフローチャートである。図 8 A 及び図 8 B は、本実施の形態に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

20

【0047】

なお、図 8 A（a）から図 8 B（h）のそれぞれは、ステップ S 1 1 からステップ S 1 8 が行われた後の基板表面の構造を示す。

【0048】

本実施の形態に係るレジストパターンの形成方法は、図 7 に示すように、レジスト膜形成ステップ（ステップ S 1 1）と、パターン形成ステップ（ステップ S 1 2）と、保護膜形成ステップ（ステップ S 1 3）と、追加レジスト膜形成ステップ（ステップ S 1 4～ステップ S 1 7）と、追加レジストパターン形成ステップ（ステップ S 1 8）とを含む。

【0049】

また、本実施の形態に係るレジスト塗布処理方法である追加レジスト膜形成ステップ（ステップ S 1 4～ステップ S 1 7）は、図 7 に示すように、塗布処理ステップ（ステップ S 1 4、ステップ S 1 6）と、熱処理ステップ（ステップ S 1 5、ステップ S 1 7）とを含む。すなわち、本実施の形態に係る追加レジスト膜形成ステップ（ステップ S 1 4～ステップ S 1 7）は、塗布処理ステップと熱処理ステップとを交互に 2 回繰り返す。

30

【0050】

始めに、ステップ S 1 1 のレジスト膜形成ステップを行う。レジスト膜形成ステップは、基板上にレジストを塗布し、熱処理を行ってレジスト膜を形成する工程である。図 8 A（a）は、ステップ S 1 1 の工程が行われた後の基板表面の構造を示す。

【0051】

ステップ S 1 1 では、図 8 A（a）に示すように、予め半導体基板 1 0 1 上に、順次被エッチング層 1 0 2、反射防止膜（B A R C：Bottom Anti-Reflecting Coating） 1 0 3 を形成しておき、被エッチング層 1 0 2、反射防止膜 1 0 3 が形成された基板上にレジストを塗布し、熱処理を行ってレジスト膜 1 0 4 を形成する。

40

【0052】

半導体基板 1 0 1 は、半導体、例えば、シリコン基板のみを示すものではなく、半導体基板内、又は半導体基板上に形成された半導体素子や集積回路パターンに対応した導電膜、これらを絶縁する層間絶縁膜が形成された構造体とを含む、と定義する。

【0053】

被エッチング層 1 0 2 の材質は、特に限定されるものではなく、例えば S i N、S i O

50

2などの絶縁膜、アモルファスシリコン、ポリシリコンのような導電膜を用いることができる。また、被エッチング層102の厚さは、特に限定されるものではなく、例えば100nmとすることができる。

【0054】

反射防止膜（BARC）103の材質は、特に限定されるものではなく、例えば化学気相法（CVD：Chemical Vapor Deposition）により成膜されたアモルファスカーボン、スピノンにより成膜されたポリフェノールやi線レジスト等のフォトレジストを含む広範な有機系の材料を用いることができる。また、反射防止膜（BARC）103の厚さは、特に限定されるものではなく、例えば30nmとすることができる。

【0055】

レジスト膜104の材質は、特に限定されるものではなく、例えばArFレジストを用いることができる。また、レジスト膜104の厚さH1は、特に限定されるものではなく、例えば50～200nmとすることができる。レジストの塗布条件、熱処理条件は、後述する塗布処理ステップ（ステップS14、ステップS16）、熱処理ステップ（ステップS15、ステップS17）を行う際の条件と同様にして行うことができる。

【0056】

ステップS11におけるレジストの塗布条件としては、特に限定されるものではなく、例えば以下の表1

【0057】

【表1】

ステップ 番号	処理時間 (sec)	回転数 (rpm)	加速度 (rpm/s)	吐出液
1	1.0	2000	10000	溶剤
2	1.5	3000	10000	レジスト液
3	1.0	100	30000	—
4	40	1000	10000	—
5	1.0	0	10000	—

に示すような条件を用いて行うことができる。例えば、表1の番号4に示すステップで回転数を1000rpmとすることにより、H1を150nmとすることができ、表1の番号4に示すステップで回転数を2000rpmとすることにより、H1を120nmとすることができる。

【0058】

また、ステップS11におけるレジスト塗布後の熱処理条件は、特に限定されるものではなく、例えば120℃で90秒間とすることができる。

【0059】

次に、ステップS12のパターン形成ステップを行う。パターン形成ステップは、レジスト膜104に露光、現像を行って、レジスト膜104よりなるパターン104aを形成する工程である。図8A（b）は、ステップS12の工程が行われた後の基板表面の構造を示す。

【0060】

ステップS12では、図8A（b）に示すように、フォトリソグラフィ技術を用いて、レジスト膜104を、第1のピッチp1を有し、レジスト膜よりなるパターン104aに

10

20

30

40

50

加工する。従って、レジスト膜よりなるパターン104aは、第1のピッチp1で配列する。例えば、第1のピッチp1を180nmとすることができる。

【0061】

次に、ステップS13の保護膜形成ステップを行う。ステップS13は、レジスト膜よりなるパターン104aの表面を処理して保護膜105を形成することによって第1のレジストパターンを形成する工程である。また、図8A(c)は、ステップS13の工程が行われた後の基板表面の構造を示す断面図である。

【0062】

レジスト膜よりなるパターン104aの表面を処理する方法としては、レジスト膜よりなるパターン104aの表面が、その次のステップである追加レジスト膜形成ステップを行う間に、溶解、劣化等しないように処理できるのであれば、特に限定されるものではない。ここでは、一例として、アルカリ処理を行う。

【0063】

アルカリ処理は、例えば、レジスト膜よりなるパターン104aが形成された基板をアルカリ水溶液中に浸漬するか、又はアルカリ水溶液をスピコート法等により基板上に塗布する方法等によって、行うことができる。アルカリ水溶液としては、特に限定されるものではなく、一般的に現像液として用いられている0.1~10質量%のTMAH水溶液、又は水酸化カリウム水溶液等のアルカリ水溶液等を用いることができる。

【0064】

その結果、図8A(c)に示すように、レジスト膜よりなるパターン104aの表面が処理され、保護膜105が形成されることによって第1のレジストパターンが形成される。第1のレジストパターンは、保護膜105が形成されたレジスト膜よりなるパターン104aである。また、保護膜105が形成された状態での段差をH11とする。例えばH11を120nmとし、保護膜105の厚さを5nmとすると、H11は125nmである。

【0065】

あるいは、アルカリ処理に代え、フルオロカーボンガス等のハロゲン含有ガス又は酸素ガス等を含むArガス等の不活性ガスをプラズマ化したプラズマガスを導入した処理容器内でプラズマ処理を行ってもよい。この場合は、レジスト膜よりなるパターン104aのスペースも含めて全面にわたり基板が保護膜で被覆されるため、段差H11はレジスト膜よりなるパターン104aの段差H1に略等しい。

【0066】

あるいは、アルカリ処理に代え、図2を用いて説明したトップコーティングユニットITCにより、レジスト膜の表面に例えば撥水性を有する保護膜（トップコート膜）を形成してもよい。この場合も、レジスト膜よりなるパターン104aのスペースも含めて全面にわたり基板が保護膜で被覆されるため、段差H11はレジスト膜よりなるパターン104aの段差H1に略等しい。

【0067】

次に、ステップS14の塗布処理ステップ（1回目）を行う。塗布処理ステップは、レジストパターンの段差よりも小さい膜厚のレジストを塗布する工程である。図8B(d)は、塗布処理ステップが行われた後の基板表面の構造を示す断面図である。

【0068】

ステップS14では、図8B(d)に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aである第1のレジストパターンの上にレジスト膜106を形成するためのレジストPRを塗布する。ただし、レジストPRの厚さ（レジスト膜106の厚さと同一と仮定する）H2は、保護膜105で被覆されたパターン104aの段差H11よりも小さい。また、塗布処理ステップと熱処理ステップを交互に複数回繰り返し、レジスト膜よりなるパターン104aの段差を埋めるようにするため、1回の塗布処理ステップで塗布するレジストPRの塗布厚さは、レジスト膜よりなるパターン104aのみの段差H1を繰り返し回数で割った値に略等しい。本実施の形態では、一例として繰り返

10

20

30

40

50

し回数が2回の場合について説明しており、H2をH11を2で割った値に略等しくなるようにすることができる。具体的には、H11が125nmであって、塗布処理ステップの繰り返し回数が2回である場合、H2を63nm程度とすることができる。

【0069】

なお、図8B(d)に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに膜厚H2のレジストPRが塗布されるとともに、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのライン上にもレジストPRが塗布される。ただし、ライン上のレジストPRの塗布厚さH21は、スペースでのレジストの塗布厚さH2よりも小さくなる。

【0070】

レジスト膜104の材質は、特に限定されるものではなく、例えばArFレジストを用いることができる。また、レジストの塗布条件としては、特に限定されるものではなく、例えば以下の表2

【0071】

【表2】

ステップ 番号	処理時間 (sec)	回転数 (rpm)	加速度 (rpm/s)	吐出液
1	1.0	2000	10000	溶剤
2	1.5	3000	10000	レジスト液
3	1.0	100	30000	—
4	40	2000	10000	—
5	1.0	0	10000	—

に示すような条件を用いて行うことができる。

【0072】

ステップS14における表2に示す回転数2000rpmは、ステップS11における表1に示す回転数1000rpmの2倍である。ステップS11とステップS14と同一の粘度のレジストを用いる場合、回転数を制御することによって、ステップS14におけるレジスト膜106の膜厚を制御することができる。例えば、表2の番号4に示すステップで回転数を2000rpmとすることにより、H2を63nmとすることができる。

【0073】

次に、ステップS15の熱処理ステップ(1回目)を行う。熱処理ステップは、塗布したレジストを熱処理し、溶剤を蒸発させ、レジスト膜にする工程である。図8B(e)は、熱処理ステップが行われた後の基板表面の構造を示す断面図である。

【0074】

ステップS15では、例えば前述したプリバークユニットPAB上に基板を載置し、図8B(e)に示すように、基板下側から加熱することによって熱処理を行う。熱処理条件は、特に限定されるものではなく、例えば120℃で90秒間とすることができる。図8B(e)に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに、塗布されたレジストと略同一の膜厚を有するレジスト膜106が形成される。また、保護膜105が形成されたレジスト膜よりなるパターン104aの上にも塗布されたレジストと略同一の形状を有するレジスト膜106aが形成される。

【0075】

次に、ステップS 1 6の塗布処理ステップ（2回目）を行う。ステップS 1 6は、1回目の塗布処理ステップであるステップS 1 4を繰り返して行う工程である。図8 B（f）は、塗布処理ステップが行われた後の基板表面の構造を示す断面図である。

【0076】

ステップS 1 6では、図8 B（f）に示すように、レジスト膜106の上に、レジスト膜107を形成するためのレジストPRを塗布する。レジストの材質、レジストの塗布条件は、ステップS 1 4（1回目の塗布処理ステップ）と同様にして行うことができる。また、レジストPRの厚さ（レジスト膜107の厚さと同一と仮定する）H3は、ステップS 1 4と同様に、保護膜105で保護されたレジスト膜よりなるパターン104aの段差H11よりも小さい。具体的には、例えばH3を63nm程度とすることができる。

10

【0077】

図8 B（f）に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに形成されたレジスト膜106の上に膜厚H3のレジストPRが塗布される。パターン104aのそれぞれのスペースにおけるレジスト膜106、107の合計の膜厚H4は、1回目の塗布処理ステップのレジスト膜106の膜厚H2と、2回目の塗布処理ステップのレジストPRの塗布厚さH3との合計H2+H3となり、パターン104aのそれぞれのスペースは埋められる。

【0078】

一方、図8 B（f）に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのライン上にもレジストPRが塗布される。ただし、2回目に塗布処理ステップで保護膜105が形成されたレジスト膜よりなるパターン104aのライン上に塗布されたレジストの塗布厚さをH31とすると、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのライン上におけるレジスト膜106a、107aの合計の膜厚H41は、1回目の塗布処理ステップのレジスト膜106aの膜厚H21と2回目の塗布処理ステップのレジストPRの塗布膜厚さH31との合計H21+H31よりも小さくなる。

20

【0079】

次に、ステップS 1 7の熱処理ステップ（2回目）を行う。ステップS 1 7は、1回目の熱処理ステップであるステップS 1 5を繰り返して行う工程である。図8 B（g）は、塗布処理ステップが行われた後の基板表面の構造を示す断面図である。

30

【0080】

ステップS 1 7でも、ステップS 1 5と同様に、図8 B（g）に示すように、基板下側から加熱することによって熱処理を行う。熱処理条件は、特に限定されるものではなく、例えば120℃で90秒間とすることができる。図8 B（g）に示すように、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに、塗布されたレジストと略同一の膜厚を有するレジスト膜107が形成される。このとき、また、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上にも塗布されたレジストと略同一の形状を有するレジスト膜107aが形成される。ステップS 1 6と同様に、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースにおいて、1回目の塗布処理ステップのレジスト膜106の膜厚H2と、2回目の塗布処理ステップのレジスト膜107の膜厚H3との合計であるH4は、H2+H3となる。また、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのライン上におけるレジスト膜106a、107aの合計の膜厚H41は、1回目の塗布処理ステップのレジスト膜106aの膜厚と2回目の塗布処理ステップのレジストPRの塗布膜厚さとの合計H21+H31よりも小さい。

40

【0081】

最後に、ステップS 1 8の追加レジストパターン形成ステップを行う。追加レジストパターン形成ステップは、レジスト膜106、107に露光、現像を行って、レジスト膜106、107よりなる追加レジストパターン107bを形成する工程である。図8 B（h）は、ステップS 1 8の工程が行われた後の基板表面の構造を示す。

50

【0082】

ステップS18では、図8B(h)に示すように、フォトリソグラフィ技術を用いて、レジスト膜106、107を、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに追加レジストパターン107bが追加されるように、加工する。保護膜105が形成されたレジスト膜よりなるパターン104a及び追加レジストパターン107bよりなるパターンは本発明における第2のレジストパターンに相当し、第1のピッチp1の略半分の第2のピッチp2で配列する。

【0083】

次に、図9及び図10を参照し、本実施の形態に係るレジスト塗布処理方法により、ダブルパターンニングの2回目のパターンニング処理を行う際にレジスト膜の膜厚を基板面内で均一にすることができる作用効果について説明する。

10

【0084】

図9は、本実施の形態に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。図10は、従来のレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【0085】

なお、図9、図10の各図においては、所定のピッチで配列し線幅の細い密なパターンを左方側に示し、線幅の太いか又は所定のピッチで配列しない疎なパターンを右方側に示している。以下、左方側の密なパターンの場合について作用効果を説明する。

【0086】

20

図9(a)から図9(e)のうち、図9(a)、図9(b)、図9(d)、及び図9(e)は、それぞれ図7に示すステップS14、ステップS15、ステップS16、ステップS17に相当する。すなわち、図9(a)、図9(b)、図9(d)、及び図9(e)は、それぞれ図8B(d)、図8B(e)、図8B(f)、図8B(g)に相当する。

【0087】

本実施の形態に係るレジスト塗布処理方法において、図9(a)に示すステップS14の塗布処理ステップ(1回目)、図9(b)に示すステップS15の熱処理ステップ(1回目)を行って、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのライン上に形成されるレジスト膜106aの膜厚はH21である。また、その次に、図9(d)に示すステップS16の塗布処理ステップ(2回目)、図9(e)に示すステップS17の熱処理ステップ(2回目)を行って、レジスト膜106aの上に形成されるレジスト膜107aの膜厚をH31とする。また、レジスト膜106aの膜厚H21及びレジスト膜107aの膜厚H31の合計の膜厚をH41とする。

30

【0088】

このとき、H41は、H21+H31よりも小さくなる。これは、ステップS16の塗布処理ステップ(2回目)において、レジスト膜106aの全部又は一部が溶解したためである。

【0089】

図9(c)に示すように、レジストノズル66からレジストPRが塗布されると、レジストに溶剤が含まれているため、レジスト膜106aの全部又は一部がレジストPR中に溶解する。その結果、レジストPRの塗布が終了した後は、図9(d)に示すように、レジスト膜106aが全部除去されるか、又は図示しないが、レジスト膜106aの一部が除去される。

40

【0090】

すなわち、本実施の形態に係るレジスト塗布処理方法は、2回目以降の塗布処理ステップにおいて、保護膜105が形成されたレジスト膜よりなるパターン104a(本発明における第1のレジストパターンに相当)のライン上のレジストが溶解除去されることを特徴とする。なお、上述したように、本発明においてレジストが溶解除去されるとは、レジストの全部が除去される場合のみならず、レジストの一部が除去される場合も含む。

【0091】

50

なお、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのパターン間（ライン間）、すなわちそれぞれのスペースに塗布されているレジスト膜106は、パターン104aのライン上にあるレジスト膜106aに比べ露出が少ないため、2回目の塗布処理ステップにおいてあまり溶解しない。

【0092】

従って、図9（d）に示すステップS16の塗布処理ステップ（2回目）が行われた後のレジスト膜106a及びレジスト膜107aの膜厚の合計H41は、 $H21 + H31$ よりも小さい。図9（d）に示すように塗布処理ステップ（2回目）でレジスト膜106aの全部が溶解除去される場合には、H41はH31に等しくなる。更に、ステップS16の塗布処理ステップ（2回目）とステップS14の塗布処理ステップ（1回目）とのレジストPRの塗布条件を同一にした場合、すなわちH31をH21と略等しくした場合、 $H41 = H21$ 、すなわちH41をH21と略等しくすることができる。

10

【0093】

一方、従来のレジスト塗布処理方法によれば、追加レジストパターンとなるレジストを塗布処理する場合、図10（a）に示すように、1回の塗布処理ステップで保護膜105が形成されたレジスト膜よりなるパターン104aの段差H11を埋めるように塗布処理条件を設定し、図10（b）に示すように、熱処理してレジスト膜108を形成する。すなわち、図7に示すフローチャートにおいて、ステップS14、ステップS15を行った後、ステップS16、ステップS17を行わず、ステップS18に進む。ステップS11とステップS14と同一の粘度のレジストを用いる場合は、ステップS14における回転数をステップS11における表1に示す回転数1000rpmと同じにすることによって、保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースに塗布されるレジスト膜108の膜厚H5を、膜厚H11と略同じにすることができる。その結果、ステップS14の1回の塗布処理ステップで、保護膜105が形成されたレジスト膜よりなるパターン104aの段差を埋めることができる。

20

【0094】

しかしながら、このとき、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上に形成されるレジスト膜108aの膜厚H51は、図9（b）に示すH21よりも大きくなる。保護膜105が形成されたレジスト膜よりなるパターン104aのラインのエッジ部分等の影響を無視すると、H51はH21の略2倍（ $H51 = 2 \times H21$ ）になる。2回目以降の塗布処理ステップにおいて保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジストが全部溶解除去されると仮定した場合、 $H41 = H21 + H31 = H21 \cdot (1/2) \times H51$ となる。すなわち、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジスト膜厚に起因する膜厚の不均一を二分の一に減少させることができる。更に、N回の塗布処理ステップで保護膜105が形成されたレジスト膜よりなるパターン104aの段差を埋める場合には、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジスト膜厚に起因する膜厚の不均一を、従来の1回で段差を埋める場合に比べ、N分の一に減少させることができる。

30

【0095】

このようにして、本実施の形態に係るレジスト塗布処理方法によれば、ダブルパターンニングの2回目のパターンニング処理でレジストを塗布して形成するレジスト膜の膜厚の基板面内での不均一性を低減することができる。

40

【0096】

なお、図9の各図において左方側に示す密なパターンについて説明した作用効果は、右方側に示す疎なパターンについても同様である。そのため、本実施の形態に係るレジスト塗布処理方法は、ダブルパターンニングを用いて疎密パターンが混在した各種のパターンを形成する場合にも、2回目のパターンニング処理でレジストを塗布して形成するレジスト膜の膜厚の基板面内での不均一性を低減することができる。

【0097】

50

また、本実施の形態によれば、ダブルパターニングの2回目のパターニング処理でレジストを塗布して形成するレジスト膜の膜厚の基板面内での不均一性を低減することができるため、ダブルパターニングの2回目のパターニング処理で形成される追加レジストパターンの線幅のばらつきをも低減することができる。

【0098】

また、本実施の形態では、ステップS12のパターン形成ステップを行って形成したレジスト膜よりなるパターン104a、ステップS18の追加レジストパターン形成ステップを行って形成した追加レジストパターンについて、線幅の調整を行わない例を説明した。しかしながら、ステップS12のパターン形成ステップ、ステップS18の追加レジストパターン形成ステップを行った後、それぞれ形成したレジスト膜よりなるパターン104a、追加レジストパターン107bについて、トリミングステップ、スリミングステップ等の工程を追加し、線幅の調整を行ってもよい。

10

(実施の形態の第1の変形例)

次に、図11を参照し、実施の形態の第1の変形例に係るレジスト塗布処理方法について説明する。

【0099】

本変形例に係るレジスト塗布処理方法は、1回目の塗布処理ステップで塗布されるレジストの膜厚が、第1のレジストパターンの段差の半分未満である点で、実施の形態に係るレジスト塗布処理方法と相違する。

【0100】

20

図11は、本変形例に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。図11(a)から図11(e)のそれぞれは、図7に示すステップS14からステップS18のそれぞれに相当する。すなわち、図11(a)から図11(e)のそれぞれは、図8B(d)から図8B(h)のそれぞれに相当する。

【0101】

本変形例では、図7に示すステップS14における回転数を制御することによって、ステップS14におけるレジスト膜106の膜厚H2を保護膜105が形成されたレジスト膜よりなるパターン104aの段差H11の半分未満($H2 < (1/2)H11$)とする。

【0102】

30

実施の形態で説明したように、2回目の塗布処理ステップであるステップS14において、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジスト膜106aの全部が溶解除去できない場合がある。一方、本変形例では、1回目の塗布処理ステップにおける保護膜105が形成されたレジスト膜よりなるパターン104aのそれぞれのスペースにおけるレジスト膜の膜厚106を薄くする。これにより、2回目の塗布処理ステップであるステップS16において、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジスト膜106aを完全に除去しやすくすることができる。本変形例に係るレジスト塗布処理方法を行うことによって、レジスト膜の膜厚の基板面内での不均一性をより低減することができる。

【0103】

40

なお、本変形例においては、塗布処理ステップと熱処理ステップを交互に繰り返す回数を2回としているが、塗布処理ステップと熱処理ステップを交互に繰り返す回数は、3回以上であってもよい。その場合、1回目の塗布処理ステップで塗布されるレジストの膜厚が2回目以降の塗布処理ステップで塗布されるレジストの膜厚より少なくなるようにしてもよい。あるいは、先の塗布処理ステップで塗布されるレジストの膜厚が、後の塗布処理ステップで塗布されるレジストの膜厚よりも少なくなるようにしてもよい。

(実施の形態の第2の変形例)

次に、図12を参照し、実施の形態の第2の変形例に係るレジスト塗布処理方法について説明する。

【0104】

50

本変形例に係るレジスト塗布処理方法は、1回目の熱処理ステップにおける熱処理の温度が、2回目以降の熱処理ステップにおける熱処理の温度よりも低い点で、実施の形態に係るレジスト塗布処理方法と相違する。

【0105】

図12は、本変形例に係るレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。図12(a)から図12(e)のそれぞれは、図7に示すステップS14からステップS18のそれぞれに相当する。すなわち、図12(a)から図12(e)のそれぞれは、図8B(d)から図8B(h)のそれぞれに相当する。

【0106】

本変形例では、図7に示すステップS15における熱処理の温度を、ステップS17に

10

における熱処理の温度よりも低くなるように設定する。

【0107】

実施の形態で説明したように、2回目の塗布処理ステップであるステップS16において、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上のレジスト膜106aの全部が溶解除去できない場合がある。このような場合において、1回目の熱処理ステップであるステップS15における熱処理の温度を、2回目の熱処理ステップであるステップS17における熱処理の温度よりも低くする。これにより、保護膜105が形成されたレジスト膜よりなるパターン104aのライン上に1回目の塗布処理ステップで塗布されたレジスト膜106aが、溶剤が完全に蒸発していないため、2回目の塗布処理ステップであるステップS16において、完全に除去しやすくなることができる。本

20

変形例に係るレジスト塗布処理方法を行うことによって、レジスト膜の膜厚の基板面内での不均一性をより低減することができる。

【0108】

なお、本変形例においては、塗布処理ステップと熱処理ステップを交互に繰り返す回数を2回としているが、塗布処理ステップと熱処理ステップを交互に繰り返す回数は、3回以上であってもよい。その場合、2回目以降の熱処理ステップにおける熱処理の温度が、1回目の熱処理ステップにおける熱処理の温度よりも高くなるようにすることができる。(実施の形態の第3の変形例)

次に、図13及び図14を参照し、実施の形態の第3の変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法について説明する。

30

【0109】

本変形例に係るレジストパターンの形成方法は、第1のレジストパターンの表面が保護膜で被覆されていない点で、実施の形態に係るレジスト塗布処理方法と相違する。

【0110】

図13は、本変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法の各工程の手順を説明するためのフローチャートである。図14A及び図14Bは、本変形例に係るレジストパターンの形成方法及びレジスト塗布処理方法の各ステップにおける基板表面の構造を模式的に示す断面図である。

【0111】

なお、図14A(a)から図14B(g)のそれぞれは、ステップS21からステップS27が行われた後の基板表面の構造を示す。

40

【0112】

本変形例に係るレジストパターンの形成方法は、図13に示すように、レジスト膜形成ステップ(ステップS21)と、パターン形成ステップ(ステップS22)と、追加レジスト膜形成ステップ(ステップS23～ステップS26)と、追加レジストパターン形成ステップ(ステップS27)とを含む。

【0113】

また、本変形例に係るレジスト塗布処理方法である追加レジスト膜形成ステップ(ステップS23～ステップS26)は、図13に示すように、塗布処理ステップ(ステップS23、ステップS25)と、熱処理ステップ(ステップS24、ステップS26)とを含

50

む。すなわち、本変形例に係る追加レジスト膜形成ステップ（ステップS 2 3～ステップS 2 6）は、塗布処理ステップと熱処理ステップとを交互に2回繰り返す。

【0 1 1 4】

本変形例に係るレジストパターンの形成方法のレジスト膜形成ステップ（ステップS 2 1）と、パターン形成ステップ（ステップS 2 2）とは、実施の形態に係るレジストパターン形成方法の、レジスト膜形成ステップ（ステップS 1 1）と、パターン形成ステップ（ステップS 1 2）と同様である。

【0 1 1 5】

ただし、本変形例に係るレジストパターンの形成方法では、実施の形態に係るレジストパターンの形成方法において、図7のステップS 1 3に示す保護膜形成ステップを行わない。パターン形成ステップ（ステップS 2 2）が行われた後、追加レジスト膜形成ステップの塗布処理ステップ（1回目）であるステップS 2 3を行う。

10

【0 1 1 6】

また、追加レジスト膜形成ステップ（ステップS 2 3～ステップS 2 6）及び追加レジストパターン形成ステップ（ステップS 2 7）のそれぞれは、実施の形態に係るレジストパターン形成方法の追加レジスト膜形成ステップ（ステップS 1 4～ステップS 1 7）及び追加レジストパターン形成ステップ（ステップS 1 8）のそれぞれに相当する。

【0 1 1 7】

すなわち、図1 4 B（c）から図1 4 B（g）のそれぞれは、実施の形態においてレジスト膜1 0 4よりなるパターン1 0 4 aの上面及び側面が表面処理されてできる保護膜1 0 5がない点を除いては、図8 B（d）から図8 B（h）のそれぞれと同一であり、実施の形態に係るレジスト塗布処理方法を行うことができる。

20

【0 1 1 8】

本変形例においては、第1のレジストパターンを形成する際に、レジスト膜よりなるパターンの表面を処理しないため、パターンの表面は、レジスト膜が露出している。しかしながら、ステップS 2 1に示すレジスト膜形成ステップにおける塗布処理条件又は熱処理条件等、ステップS 2 2に示すパターン形成ステップにおける露光条件、現像条件等を制御することにより、第1のレジストパターンをその後に塗布されるレジストに含まれる溶剤に対して溶解しないようにすることが可能である。そのような場合には、ステップS 2 3、ステップS 2 5の塗布処理ステップを行っても第1のレジストパターンが溶解されることがないため、本変形例に係るレジスト塗布処理方法を行うことによって、ダブルパターンニングの2回目のパターンニング処理でレジストを塗布して形成するレジスト膜の膜厚の基板面内での不均一性をより低減することができる。

30

【0 1 1 9】

また、本変形例に係るレジスト塗布処理方法を行う工程を含むレジストパターンの形成方法を行うことにより、ダブルパターンニングの2回目のパターンニング処理で形成される第2レジストパターンのパターン寸法のばらつきをも低減することができる。

【0 1 2 0】

以上、本発明の好ましい実施の形態について記述したが、本発明はかかる特定の実施の形態に限定されるものではなく、特許請求の範囲内に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。例えば、上記した実施の形態では、レジストの塗布処理を例に採って説明したが、本発明は、レジスト以外の他の塗布液、例えば反射防止膜、S O G（Spin On Glass）膜、S O D（Spin on Dielectric）膜などを形成する塗布液の塗布処理も適用することができる。また、上記した実施の形態では、ウェハWに塗布処理を行う例であったが、本発明は、基板がウェハ以外のF P D（フラットパネルディスプレイ）、フォトマスク用のレチクルなどの他の基板の塗布処理にも適用することができる。

40

【符号の説明】

【0 1 2 1】

1 パターン形成装置

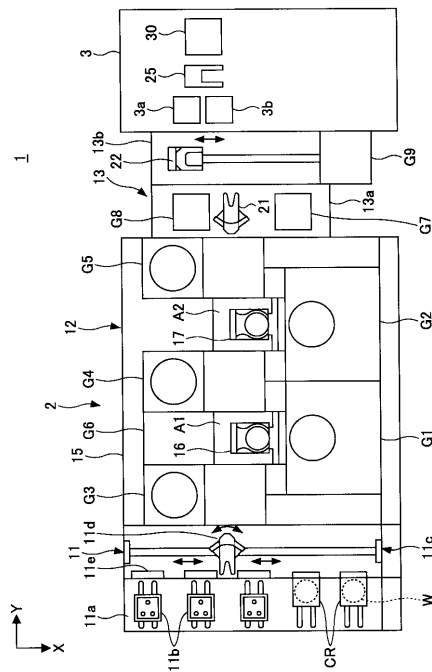
50

1 1	カセットステーション	
1 1 a	カセット載置台	
1 1 b	位置決め部	
1 1 c	ウェハ搬送部	
1 1 d	搬送ピック	
1 2	処理ステーション	
1 3	インターフェイスステーション	
1 5	筐体	
1 6	第1主ウェハ搬送アーム	
1 7	第2主ウェハ搬送アーム	10
2	塗布現像装置	
2 1	第1ウェハ搬送機構	
2 2	第2ウェハ搬送機構	
2 5	ウェハ搬送機構	
3	露光装置	
3 a	インステージ	
3 b	アウトステージ	
3 0	液浸露光部	
5 0	ユニット底板	
5 2	スピンチャック	20
5 4	駆動モータ	
5 8	フランジ部材	
6 0	昇降駆動手段	
6 2	昇降ガイド手段	
6 4	冷却ジャケット	
6 6	レジストノズル	
6 8	レジスト供給管	
7 0	ノズル保持体	
7 1	溶剤ノズル	
7 2	レジストノズルスキャンアーム	30
7 4	ガイドレール	
7 6	垂直支持部材	
8 0	レジストノズル待機部	
8 1	リンスノズルスキャンアーム	
8 2	垂直支持部材	
8 4	リンスノズル	
9 0	制御部	
9 1	レジスト供給部	
9 2	溶剤供給部	
1 0 1	半導体基板	40
1 0 2	被エッチング層	
1 0 3	反射防止膜 (BARC)	
1 0 4、1 0 4 a、1 0 6、1 0 6 a、1 0 7、1 0 7 a	レジスト膜	
1 0 5	保護膜	
1 0 7 b	追加レジストパターン	
A 1	第1主搬送部	
A 2	第2主搬送部	
A D H	アドヒージョンユニット	
B A R C	ボトムコーティングユニット	
C O T	レジスト塗布装置ユニット	50

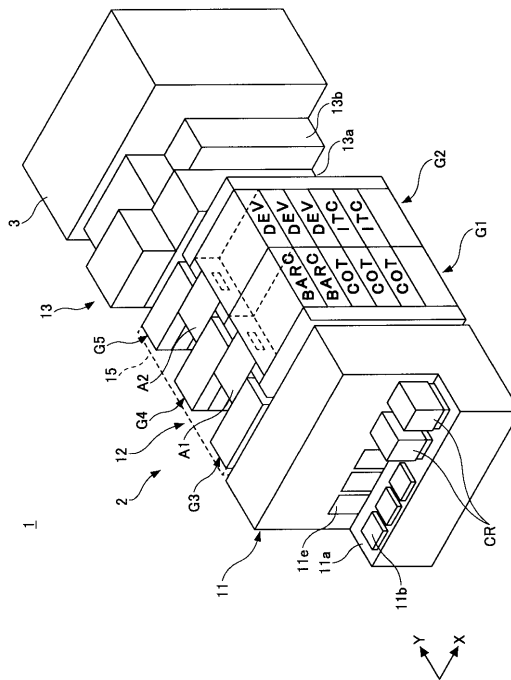
C P L 1、C P L 3、C P L 4 冷却ユニット
 C R ウェハカセット
 D E V 現像ユニット
 G 1～G 6 処理ユニット群
 I T C トップコーティングユニット
 P A B プリベークユニット
 P E B 露光後ベークユニット
 P O S T ポストベークユニット
 P R レジスト
 W ウェハ（基板）

10

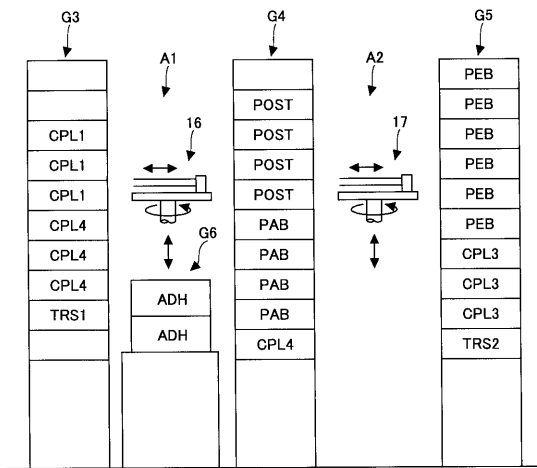
【図 1】



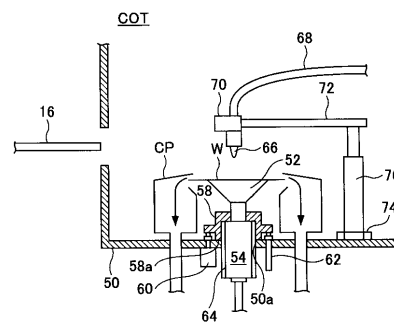
【図 2】



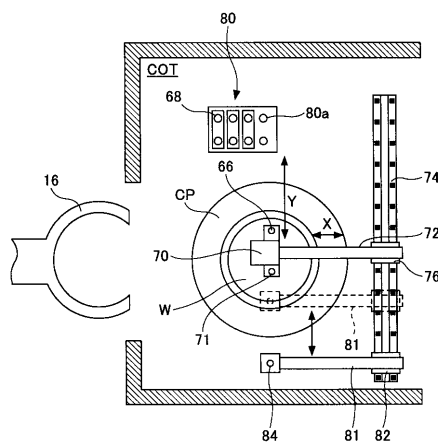
【図 3】



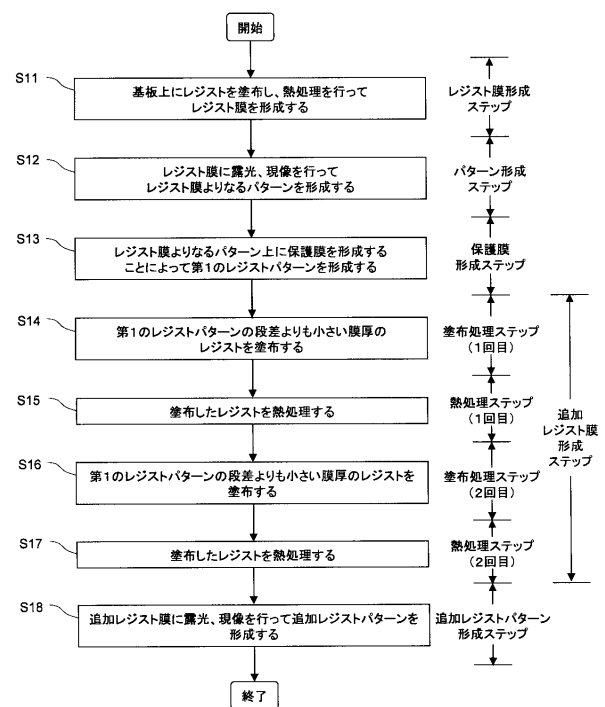
【図 4】



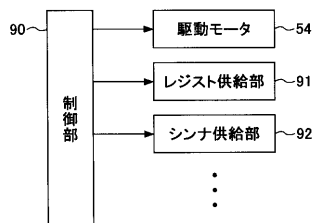
【図 5】



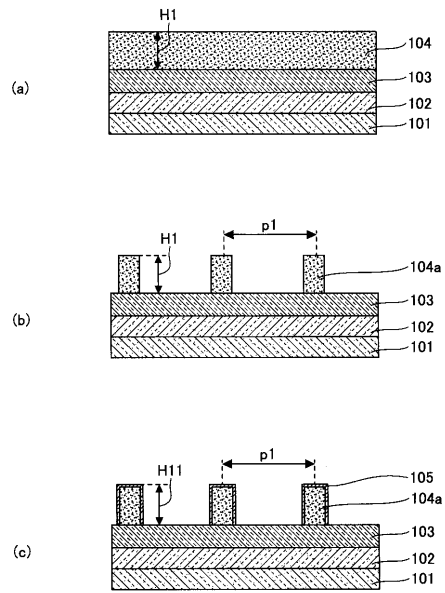
【图 7】



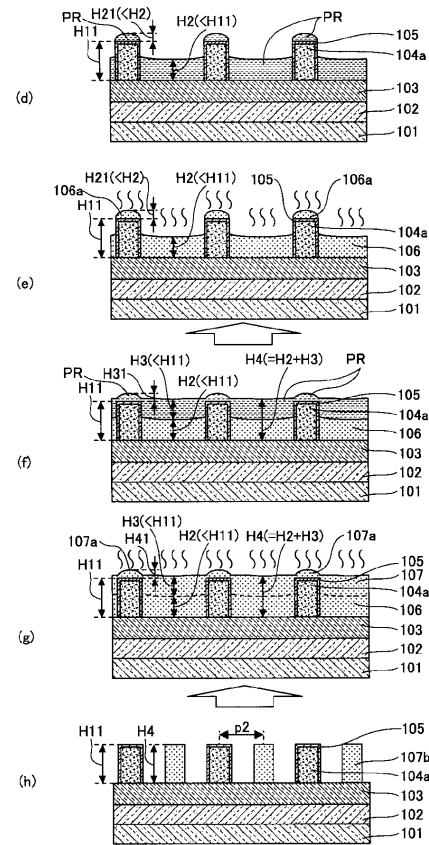
【图 6】



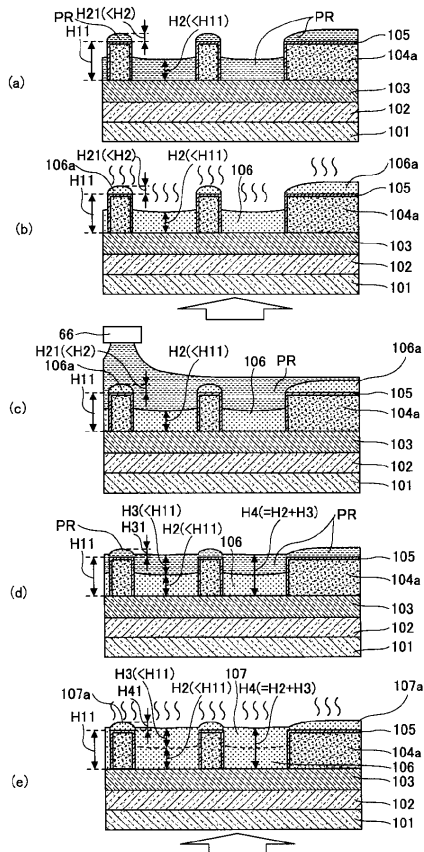
【図 8 A】



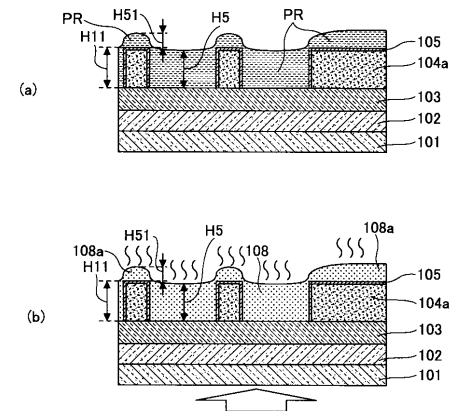
【図 8 B】



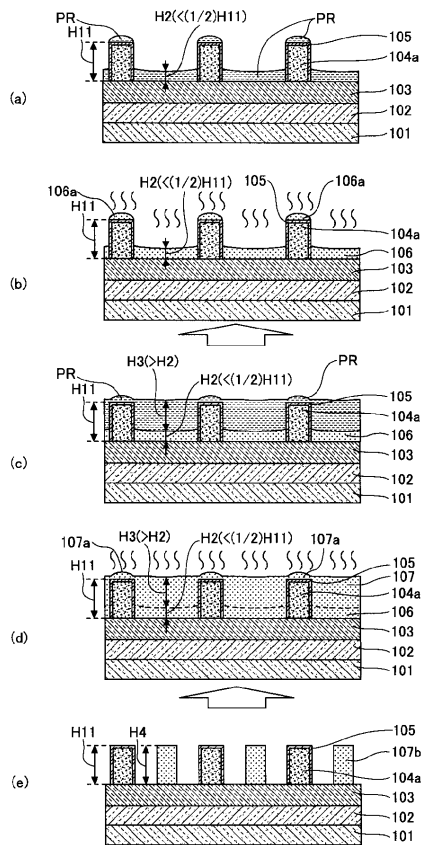
【図 9】



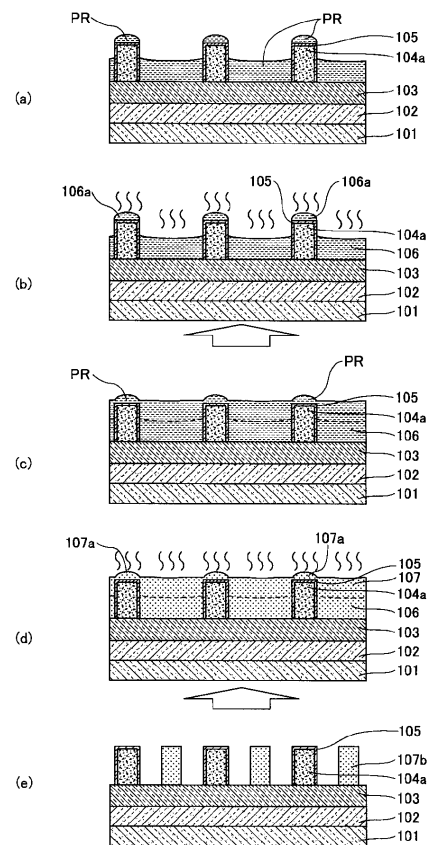
【図 10】



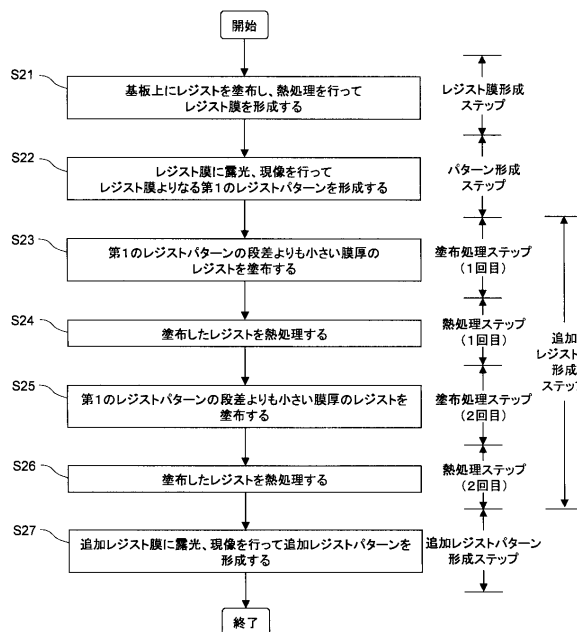
【図 1 1】



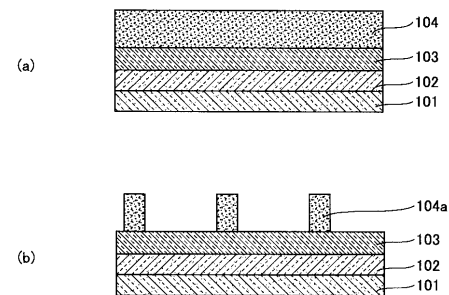
【図 1 2】



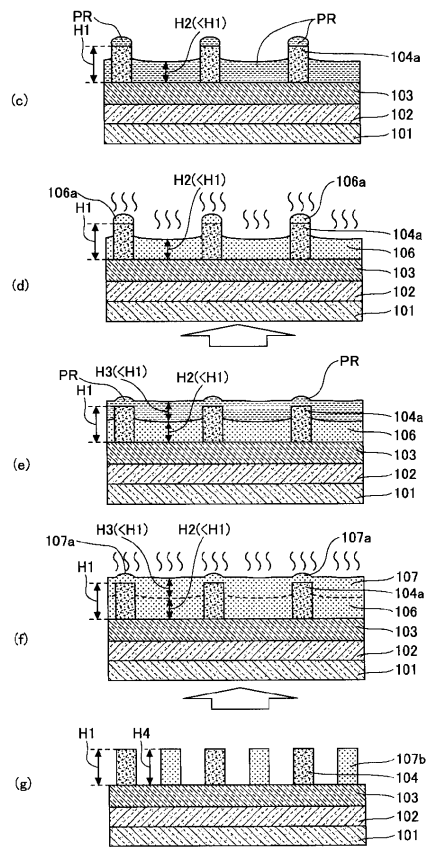
【図 1 3】



【図 1 4 A】



【図 1 4 B】



フロントページの続き

(56)参考文献 特開2008-281825 (JP, A)
特開2009-016653 (JP, A)
特開2008-108838 (JP, A)
特開2001-176775 (JP, A)
特開2000-350955 (JP, A)
特開2001-326173 (JP, A)
特開2000-347382 (JP, A)

(58)調査した分野(Int.Cl., DB名)

B05C 5/00-21/00、
G03F 7/20- 7/24、 9/00- 9/02、
H01L 21/027、21/30