



(12) 发明专利

(10) 授权公告号 CN 107005202 B

(45) 授权公告日 2020.10.30

(21) 申请号 201580067877.5  
 (22) 申请日 2015.11.17  
 (65) 同一申请的已公布的文献号  
 申请公布号 CN 107005202 A  
 (43) 申请公布日 2017.08.01  
 (30) 优先权数据  
 14/575,851 2014.12.18 US  
 (85) PCT国际申请进入国家阶段日  
 2017.06.13  
 (86) PCT国际申请的申请数据  
 PCT/US2015/061142 2015.11.17  
 (87) PCT国际申请的公布数据  
 W02016/099754 EN 2016.06.23  
 (73) 专利权人 高通股份有限公司  
 地址 美国加利福尼亚州  
 (72) 发明人 C-F·廖  
 (74) 专利代理机构 北京市金杜律师事务所  
 11256  
 代理人 王茂华

(51) Int.Cl.  
 H03F 1/02 (2006.01)  
 H03F 3/193 (2006.01)  
 H03F 3/26 (2006.01)  
 H03F 3/45 (2006.01)  
 (56) 对比文件  
 CN 101908863 A, 2010.12.08  
 WO 2013100463 A1, 2013.07.04  
 US 2011063032 A1, 2011.03.17  
 US 2011109389 A1, 2011.05.12  
 US 2014197886 A1, 2014.07.17  
 CN 1773844 A, 2006.05.17  
 Tzu-Lun Chiu等. A Receiver Front-End with Variable-Gain Control for WiMAX Applications.《Proceedings of Asia-Pacific Microwave Conference 2010》.2010,354-357.  
 Thomas Magesacher等. EXPLOITING THE COMMON-MODE SIGNAL IN xDSL.《2004 12th European Signal Processing Conference》.2004,1217-1220.

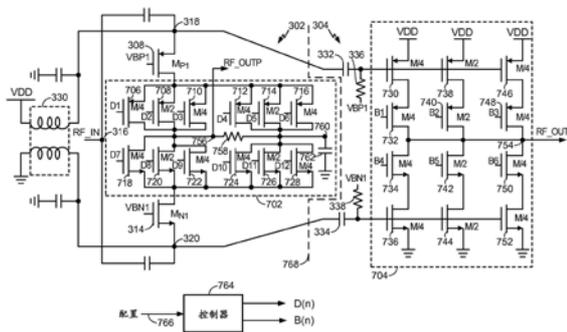
审查员 许晶

权利要求书2页 说明书10页 附图10页

(54) 发明名称  
 互补共栅和共源放大器中的增益控制

(57) 摘要

公开了互补共栅和共源放大器中的增益控制。在一个示例性实施例中，一种装置包括被配置为放大输入端子(316)处的输入信号以生成第一放大信号(RF\_OUTP)的第一放大器级(302)。第一放大器级(302)包括选择性地将电流转向以设置第一放大器级(302)的增益的电流转向器(702)。该装置还包括被配置为放大输入端子(316)处的输入信号以生成第二放大信号(RF\_OUTN)的第二放大器级(304)。第二放大器级(304)包括增益控制电路(704)以设置第二放大器级(304)的增益。



1. 一种装置, 包括:

第一放大器级, 被配置为放大输入端子处的输入信号以生成第一放大信号, 所述第一放大器级具有电流转向器, 所述电流转向器被配置为选择性地将第一电流转向以设置所述第一放大器级的增益; 以及

第二放大器级, 被配置为放大所述输入端子处的所述输入信号以生成第二放大信号, 所述第二放大器级具有设置所述第二放大器级的增益的增益控制电路,

其中所述第一放大器级被配置为互补共栅放大器, 所述互补共栅放大器生成相对于所述输入信号非反相的所述第一放大信号, 并且

其中所述第二放大器级被配置为互补共源放大器, 所述互补共源放大器生成相对于所述输入信号反相的所述第二放大信号。

2. 根据权利要求1所述的装置, 所述增益控制电路包括互补共源共栅晶体管的并联支路, 所述互补共源共栅晶体管的所述并联支路被选择性地使能以设置所述第二放大器级的所述增益。

3. 根据权利要求2所述的装置, 进一步包括控制器, 所述控制器被配置为输出控制信号, 以控制所述电流转向器来设置所述第一放大器级的所述增益并且控制所述增益控制电路来设置所述第二放大器级的所述增益。

4. 根据权利要求3所述的装置, 所述控制器被配置为输出第一控制信号以控制电流转向器将所选择量的所述第一电流转向到形成AC接地的节点, 而将所述第一放大器级的所述增益设置为所选择的增益设置, 并且所述控制器被配置为输出第二控制信号以选择性地使能所述互补共源共栅晶体管的所述并联支路, 而将所述第二放大器级的所述增益设置为所选择的所述增益设置。

5. 根据权利要求1所述的装置, 所述增益控制电路包括第二电流转向器, 所述第二电流转向器被配置为将所选择量的第二电流转向以设置所述第二放大器级的所述增益。

6. 根据权利要求5所述的装置, 所述电流转向器被配置为将所选择量的所述第一电流转向到节点, 并且所述第二电流转向器被配置为将所述所选择量的所述第二电流转向到所述节点, 所述节点形成AC信号接地。

7. 根据权利要求6所述的装置, 进一步包括耦合在所述节点与信号接地之间的电容器, 所述所选择量的所述第一电流和所述所选择量的所述第二电流在所述节点处在相反方向上流动, 导致在所述节点与所述电容器之间流动的第三电流, 所述第三电流比所述第一电流或所述第二电流小。

8. 根据权利要求6所述的装置, 进一步包括控制器, 所述控制器被配置为输出控制信号以控制电流转向器设置所述第一放大器级的所述增益, 并控制所述第二电流转向器设置所述第二放大器级的所述增益。

9. 根据权利要求1所述的装置, 进一步包括累积电路, 所述累积电路被配置为接收所述第一放大信号和所述第二放大信号并输出差分信号。

10. 根据权利要求9所述的装置, 所述累积电路包括偏置信号发生器, 所述偏置信号发生器生成偏置所述第一放大信号和所述第二放大信号的偏置信号。

11. 根据权利要求10所述的装置, 所述累积电路包括在第一绕组两端接收所述第一放大信号和所述第二放大信号的变压器, 所述第一绕组具有向所述偏置信号发生器输出共模

电压信号的中心抽头。

12. 一种装置,包括:

用于放大输入端子处的输入信号以生成第一输出端子处的第一放大信号的部件,所述第一放大信号相对于所述输入信号非反相;

用于将响应于所述输入信号而生成的第一电流转向以设置用于放大的所述部件的增益的部件;

用于在信号反相的情况下进行放大的部件,被配置为放大所述输入端子处的所述信号以生成第二输出端子处的第二放大信号,所述第二放大信号相对于所述输入信号反相;以及

用于设置用于在信号反相的情况下进行放大的所述部件的增益的部件,用于设置所述增益的所述部件包括互补共源共栅晶体管的并联支路,所述互补共源共栅晶体管的所述并联支路被选择性地使能以设置用于在信号反相的情况下进行放大的所述部件的所述增益。

13. 根据权利要求12所述的装置,用于放大的所述部件包括生成所述第一放大信号的互补共栅放大器。

14. 根据权利要求12所述的装置,用于在信号反相的情况下进行放大的所述部件包括生成所述第二放大信号的互补共源放大器。

15. 根据权利要求12所述的装置,用于将所述第一电流转向的所述部件被配置为操纵所述第一电流的所选择部分到形成AC信号接地的节点。

16. 根据权利要求15所述的装置,进一步包括耦合在所述节点与信号接地之间的电容器。

17. 根据权利要求12所述的装置,用于设置所述增益的所述部件包括用于将第二电流转向以设置用于在信号反相的情况下进行放大的所述部件的所述增益的部件。

18. 根据权利要求12所述的装置,进一步包括用于控制的部件,用于控制的所述部件输出控制信号,以控制用于将所述第一电流转向的所述部件以及用于设置所述增益的所述部件。

## 互补共栅和共源放大器中的增益控制

### 技术领域

[0001] 本公开一般地涉及放大器,并且更具体地涉及低噪声放大器中的增益控制。

### 背景技术

[0002] 无线通信系统中的无线设备(例如,蜂窝电话或智能电话)可以发射和接收数据以用于双向通信。例如,无线设备可以在频分双工(FDD)系统或时分双工(TDD)系统中操作。无线系统可以包括用于数据传输的发射机和用于数据接收的接收机。因此,无线设备可以处理模拟信号和数字信号两者,以便提供通信和/或数据服务。

[0003] 无线设备中的接收机用来接收和解调所接收的RF信号。典型的接收机包括低噪声放大器(LNA),以在解调之前放大所接收的RF信号。对于接收机中的LNA,阻抗匹配、隔离和线性度是主要问题。例如,期望LNA提供通常为50欧姆的输入阻抗来匹配接收天线的阻抗。LNA还应当提供精确的增益控制,使得在解调之前可以精确地控制应用到所接收的RF信号的放大。

[0004] 不幸的是,常规LNA可以利用数个外部部件以便提供所期望的输入阻抗。这增加了由LNA所要求的电路面积。此外,由于在常规LNA中对增益的调整可能影响输入阻抗,精确的增益控制可能是个问题。

[0005] 因此,期望具有克服了常规电路的缺点的低噪声放大器,该低噪声放大器在有恒定输入阻抗的情况下具有增益控制。

### 附图说明

[0006] 图1示出了用于在无线系统内通信的无线设备中使用的放大电路的一个示例性实施例。

[0007] 图2示出了图1中所示的放大电路的示例性实施例可以在其中操作的三个示例性频带组。

[0008] 图3示出了放大电路的一个示例性实施例。

[0009] 图4示出了用于与图3中所示的放大电路一起使用的偏置电路的一个示例性实施例。

[0010] 图5示出了用于与图3中所示的放大电路一起使用的偏置电路的一个示例性实施例。

[0011] 图6示出了用于与图3中所示的放大电路一起使用的比较器的一个示例性实施例。

[0012] 图7示出了被扩展到包括增益控制的、图3中所示的放大电路一个详细的示例性实施例。

[0013] 图8图示了用来设置图7中所示的放大电路的增益的电流转向器的示例性操作。

[0014] 图9图示了用来设置图7中所示的放大电路的增益的电流切削器的示例性操作。

[0015] 图10示出了图3中所示的放大电路被扩展到包括增益控制的一个详细的示例性实施例。

- [0016] 图11图示了具有图10中所示的增益控制的放大电路的示例性操作。
- [0017] 图12示出了由图7和图10中所示的放大电路的示例性实施例执行的示例性操作。
- [0018] 图13示出了放大装置的一个示例性实施例。

### 具体实施方式

[0019] 下文所阐述的详细描述旨在作为本公开的示例性设计的描述，而不旨在表示可以实践本公开的仅有的设计。术语“示例性”在本文中用来意指“用作示例、实例或说明”。在本文中被描述为“示例性”的任何设计不一定被解释为比其他设计优选或有利。详细描述包括为了提供对本公开的示例性设计的透彻理解的目的的具体详细。对本领域的技术人员将明显的是，本文所描述的示例性设计可以在没有这些具体细节的情况下被实践。在一些实例中，以框图形式示出了已知的结构和设备，以便避免模糊本文所呈现的示例性设计的新颖性。

[0020] 图1示出了用于在无线系统120内通信的无线设备110中使用的放大电路112的一个示例性实施例。无线系统120可以是长期演进 (LTE) 系统、码分多址 (CDMA) 系统、全球移动通信 (GSM) 系统、无线局域网 (WLAN) 系统或一些其他无线系统。CDMA系统可以实施宽带CDMA (WCDMA)、CDMA 1X、演进数据优化 (EVDO)、时分同步CDMA (TD-SCDMA) 或一些其他版本的CDMA。为了简单起见，图1示出了包括两个基站130和132及一个系统控制器140 的无线系统120。一般而言，无线系统120可以包括任何数目的基站及任何网络实体集。

[0021] 无线设备110还可以被称为用户设备 (UE)、移动站、终端、接入终端、用户单元、站或其他通信设备。无线设备110可以是蜂窝电话、智能电话、平板计算机、无线调制解调器、个人数字助理 (PDA)、手持式设备、膝上型计算机、智能本、上网本、无绳电话、无线本地环路 (WLL) 站、蓝牙设备或其他通信设备。无线设备110可以与无线系统120中的设备通信。无线设备110还可以接收来自广播站 (例如，广播站134) 的信号、或者来自一个或多个全球卫星导航系统 (GNSS) 中的卫星 (例如，卫星150) 的数据。无线设备110可以支持用于无线通信的一种或多种无线电技术，诸如LTE、WCDMA、CDMA 1X、EVDO、TD-SCDMA、GSM及802.11。在一个示例性实施例中，无线设备110包括放大电路112以提供用于与无线设备110 中的各种电路系统一起使用的方法。例如，放大电路112提供针对由无线设备110中的接收机所接收的信号的放大。放大电路112被设计为利用比常规放大器更少的电力和电路面积同时提供可调整的增益及恒定的输入阻抗。

[0022] 图2示出了无线设备110的示例性实施例可以在其中操作的三个示例性频带组。无线设备110可以在覆盖低于1000兆赫兹 (MHz) 的频率的低频带 (LB)、覆盖从1000MHz到2300MHz的频率的中频带 (MB) 和/或覆盖高于2300MHz的频率的高频带 (HB) 中操作。例如，如图2中所示的，低频带可以覆盖698MHz到960MHz，中频带可以覆盖1475MHz到2170MHz，以及高频带可以覆盖1300 MHz到2690MHz和3400MHz到3800MHz。低频带、中频带和高频带指代三个组的频带 (或频带组)，其中每个频带组包括若干频率带 (或简单地，“频带”)。每个频带可以覆盖高达200MHz。LTE 版本11支持35个频带，其被称为LTE/UMTS频带并在3GPP TS 36.101中列出。

[0023] 一般而言，可以定义任何数目的频带组。每个频带组可以覆盖任何范围的频率，其与图2中所示的频率范围中的任何范围可以匹配或不匹配。每个频带组还可以包括任何数

目的频带。在各种示例性实施例中,放大电路112适合于在各种频带组内使用以放大无线设备110 内的信号。

[0024] 图3示出了放大电路300的示例性实施例。放大电路300适合于用作图1中所示的放大电路112。放大电路300包括互补共栅放大器级302、互补共源放大器级304以及累积(summation)电路306。

[0025] 互补共栅放大器级302包括PMOS晶体管308、PMOS晶体管310,及NMOS晶体管312、NMOS晶体管314。单端RF输入信号在输入端子316处被接收,输入端子316被连接到电容器322和324。电容器322被连接到节点318,节点318进一步被连接到晶体管308的源极端子。电容器324被连接到节点320,节点320进一步被连接到晶体管314的源极端子。节点318通过电容器326被连接到信号接地并通过变压器330的第一绕组被连接到电压电源(VDD)。节点320通过电容器328并且通过变压器330的第二绕组被连接到信号接地。变压器330包括比例为(1:1)的绕组,因为晶体管308和晶体管314 的尺寸也被设定为递送相同的 $g_m$ 。例如,放大器302的NMOS侧和 PMOS侧被对称设计为具有更好的IIP2性能。互补共栅放大器级302 从节点348输出非反相的第一放大输出信号(RF\_outp)。

[0026] 晶体管308具有连接到第一“P”偏置信号(VBP1)的栅极端子,并且晶体管310具有连接到第二“P”偏置信号(VBP2)的栅极端子。晶体管314具有连接到第一“N”偏置信号(VBN1)的栅极端子,并且晶体管312具有连接到第二“N”偏置信号(VBN2)的栅极端子。

[0027] 互补共源放大器级304包括PMOS晶体管340、PMOS晶体管342,及NMOS晶体管344、NMOS晶体管346。晶体管340具有连接到电容器332的第一端子的栅极端子,且电容器332的第二端子被连接到节点318。晶体管340的栅极端子被连接到电阻器336的第一端子,且电阻器336的第二端子被连接为接收VBP1偏置信号。晶体管346 具有连接到电容器334的第一端子的栅极端子,且电容器334的第二端子被连接到节点320。晶体管346的栅极端子还被连接到电阻器338 的第一端子,且电阻器338的第二端子被连接为接收VBN1偏置信号。晶体管342具有被连接为接收VBP2偏置信号的栅极端子,且晶体管 344具有被连接为接收VBN2偏置信号的栅极端子。与输入信号反相的第二放大输出信号(RF\_outp)从节点350输出。

[0028] 在一个示例性实施例中,电容器332、326、328、334及354具有几个皮法(pF)的量级的电容值。电阻器336和338具有在20k千欧-40千欧(20k-40k) 范围中的电阻值。在一个示例性实施例中,图 3中所示的晶体管的尺寸被设定为针对给定的功耗预算提供选择的  $g_m$ 的量。例如,放大器电路300被设计为提供50欧姆的输入阻抗,因此晶体管314的 $g_m$ 和晶体管308的 $g_m$ 可以被设计成均为10mS。因此,晶体管346的 $g_m$ 和晶体管340的 $g_m$ 被设计成均为10mS,以促进由晶体管308和晶体管314产生的任何噪声或失真的抵消。

[0029] 累积电路306包括变压器352,变压器352具有连接到节点348 以接收第一放大输出信号的、第一绕组的第一端子,以及连接到节点 350以接收第二放大输出信号的、第一绕组的第二端子。电容器354 被连接到变压器352的第一绕组的两端。变压器352的第二绕组向下变频混频器电路(未示出)输出平衡差分RF信号。在一个示例性实施例中,变压器352的绕组比取决于所期望的接收机增益和放大器 300和下游混频器被设计为所提供的增益的量而被设置,以抑制来自 IF级(例如,基带IF滤波器)的噪声。

[0030] 变压器352的第一绕组的中心抽头输出连接到比较器358的非反相输入的共模电压信号(VOCM)。比较器359的反相输入被连接为接收电压参考信号(VREF)。比较器358的输

出端子输出偏置信号 VBN1。在图6中所示的比较器358的一个示例性实施例中,比较器 358还接收和利用偏置信号VBN2来生成其输出信号。

[0031] 图4示出了用于与图3中所示的放大电路300一起使用的偏置电路400的一个示例性实施例。偏置电路400生成放大电路300中所标识的偏置信号。第一偏置电路包括PMOS晶体管402,其具有连接到电阻器406的第一端子的源极端子,并且电阻器406具有连接到电压电源(VDD)的第二端子。在一个示例性实施例中,电阻器406具有在1千欧到5千欧范围中的电阻值。晶体管402具有连接到电流源408的第一端子的漏极端子,并且电流源408具有连接到信号接地的第二端子。在一个示例性实施例中,电流源408提供近似0.1毫安的电流。例如,在一个示例性实施例中,电流源408(以及实施例中所示的其他电流源)是操作在饱和区域中表现为电流源以提供所期望量的电流的NMOS晶体管。晶体管402的栅极端子被连接到漏极端子并且还输出偏置信号VBP2。

[0032] 第二偏置电路包括NMOS晶体管404,其具有连接到电阻器412的第一端子的源极端子,并且电阻器412(例如,1千欧-5千欧)具有连接到信号接地的第二端子。晶体管404具有连接到电流源410的第一端子以接收电流的漏极端子,并且电流源410具有连接到电源电压(VDD)的第二端子。在一个示例性实施例中,电流源410供应近似0.1毫安的电流。晶体管404的栅极端子被连接到源极端子并且还输出偏置信号VBN2。

[0033] 图5示出了用于与图3中所示的放大电路300一起使用的偏置电路500的一个示例性实施例。偏置电路500生成放大电路300中所标识的偏置信号。偏置电路500包括PMOS晶体管502和504。晶体管502具有连接到电源电压(VDD)的源极端子以及连接到晶体管504的源极端子的漏极端子。晶体管502的栅极端子被连接到晶体管504的漏极端子,并且还输出偏置信号VBP1。晶体管504的栅极端子接收输出自图4中所示的晶体管402的偏置信号VBP2。晶体管504的漏极端子被连接到电流源506的第一端子,并且电流源506具有连接到信号接地的第二端子。在一个示例性实施例中,电流源506供应近似0.1毫安的电流。

[0034] 图6示出了图3中所示的比较器358的一个详细的示例性实施例。比较器358接收VBN2信号、电压参考信号(VREF)及共模电压信号(VOCM),并生成偏置信号VBN1。在一个示例性实施例中,VREF信号具有 $VDD/2$ 的值。VREF信号可以通过使用流过一串电阻器的电流源或通过使用连接在VDD与GND之间的电阻分压器来生成。

[0035] 比较器358包括一对PMOS晶体管604、606,其具有连接到电流源602的第一端子以接收电流信号的源极端子。电流源602的第二端子被连接到电源电压(VDD)。在一个示例性实施例中,电流源602供应近似0.2毫安的电流。晶体管604具有被连接为接收电压参考信号(VREF)的栅极端子。晶体管606具有被连接为接收共模电压信号(VOCM)的栅极端子。

[0036] 晶体管604、606的漏极端子被连接到第一NMOS晶体管对608、610的漏极端子。晶体管604、606的漏极端子还被连接到第二NMOS晶体管对612、614的栅极端子。晶体管608、610具有连接到晶体管612、614的漏极端子的源极端子。晶体管612、614具有连接到信号接地的源极端子。晶体管612的栅极端子输出偏置信号VBN1。晶体管608、610的栅极端子接收输出自图4中所示的晶体管404的偏置信号VBN2。在一个示例性实施例中,比较器358提供用于由级302、304及累积电路306所形成的闭合反馈环的所期望量的增益。

[0037] 图7示出了被扩展到包括增益控制的放大电路300的一个详细的示例性实施例。例如,如图7中所示的,短划线768将互补共栅放大器级302与互补共源放大器级304分离。互补

共栅放大器级302被扩展到包括电流转向器702,且互补共源放大器级304被扩展到包括电流切削器704。控制器764被提供为输出控制信号来控制电流转向器 702和电流切削器704的操作,以设置图7中所示的放大电路的增益。为了清楚起见,累积电路306未在图7中示出,但是作为图7中所示的放大电路的一部分其如上文所描述的那样操作。

[0038] 在一个示例性实施例中,用电流转向器702代替互补共栅放大器级302的晶体管310、312。电流转向器702包括两组PMOS晶体管和两组NMOS晶体管。第一组PMOS晶体管包括PMOS晶体管706、708和710。晶体管706、708和710具有连接到晶体管308的漏极端子的源极端子且具有连接到节点756的漏极端子,节点756还被连接到电阻器758(例如,1千欧-5千欧)的第一端子。(非反相)输出信号RF\_OUTP从节点756输出。晶体管706、708和710具有被连接为分别接收由控制器764生成的控制信号D1、D2和D3的栅极端子。

[0039] 第二组PMOS晶体管包括PMOS晶体管712、714和716。晶体管712、714和716具有连接到晶体管308的漏极端子的源极端子,并且具有连接到节点760的漏极端子。节点760被连接到电阻器758的第二端子及电容器762的第一端子,电容器762具有连接到信号接地的第二端子。在一个示例性实施例中,电容器762的尺寸被设定为在所期望的频率范围中提供与下游混频器可比的阻抗。晶体管712、714和716具有被连接为分别接收由控制器764生成的控制信号D4、D5和D6的栅极端子。

[0040] 第一组NMOS晶体管包括NMOS晶体管718、720和722。晶体管718、720和722具有连接到晶体管314的漏极端子的源极端子,并且具有连接到节点756的漏极端子。晶体管718、720和722具有被连接为分别接收由控制器764生成的控制信号D7、D8和D9的栅极端子。

[0041] 第二组NMOS晶体管包括NMOS晶体管724、726和728。晶体管724、726和728具有连接到晶体管314的漏极端子的源极端子,并且具有连接到节点760的漏极端子。晶体管724、726和728具有被连接为分别接收由控制器764生成的控制信号D10、D11和D12的栅极端子。

[0042] 在一个示例性实施例中,电流转向器702的NMOS和PMOS晶体管的晶体管组具有指示晶体管的叉指数(例如,用于晶体管的乘数)的“M”标示。例如,如果晶体管312具有W( $\mu\text{m}$ )的宽度,那么晶体管718的尺寸被设定为 $W/4$ ,晶体管720的尺寸被设定为 $W/2$ ,以及晶体管722的尺寸被设定为 $W/4$ 。因此,该组的尺寸被设定为针对其所代替的晶体管提供1:2:1的比例。对于电流转向器702的所有晶体管组同样如此。还应当注意的是,可以使用用于晶体管的其他尺寸或比例。

[0043] 在一个示例性实施例中,用电流切削器704代替互补共源放大器级304的晶体管340、342、344和346。电流切削器704包括可以由控制器764选择性使能的多个支路。第一支路包括PMOS晶体管730和732,以及NMOS晶体管734和736。晶体管730具有连接到电源电压(VDD)的源极端子及连接到晶体管732的源极端子的漏极端子。晶体管730具有连接到电容器332的第一端子的栅极端子。

[0044] 晶体管732具有连接到晶体管734的漏极端子并连接到节点754的漏极端子,节点754输出放大的输出信号RF\_OUTN。晶体管730具有连接到控制信号B1的栅极端子,控制信号B1由控制器764生成。

[0045] 晶体管734具有连接到晶体管736的漏极端子的源极端子。晶体管734具有连接到控制信号B4的栅极端子,控制信号B4由控制器764生成。

[0046] 晶体管736具有连接到信号接地的源极端子。晶体管736具有连接到电容器334的

第一端子的栅极端子。

[0047] 第二支路包括晶体管738、740、742和744。第三支路包括晶体管746、748、750和752。第二和第三支路与第一支路类似地连接。控制信号B2和B5控制第二支路,并且控制信号B3和B6控制第三支路。

[0048] 在一个示例性实施例中,电流切削器704的晶体管支路具有指示用于晶体管的叉指数(例如,用于晶体管的乘数)的“M”标示。例如,如果晶体管340具有W(um)的宽度,那么晶体管730的尺寸被设定为W/4,晶体管738的尺寸被设定为W/2,以及晶体管746的尺寸被设定为W/4。因此,晶体管的尺寸被设定为针对其所代替的晶体管提供1:2:1的比例。对于电流切削器704的所有晶体管组同样如此。还应当注意的是,可以使用用于晶体管的其他尺寸或比例。

[0049] 控制器764包括CPU、处理器、门阵列、硬件逻辑、离散电路、存储器元件和/或执行软件的硬件中的至少一项。控制器764还被配置为使用通信线766与无线设备处的其他实体通信,以接收诸如指令、控制信息、数据、配置参数、测量的配置信息和/或其他信息。控制器764使用所接收的配置信息来生成控制信号D(n)和B(n),以控制电流转向器702和电流切削器704的操作来设置图7中所示的放大电路的增益。

[0050] 还应当注意的是,图7中所示的放大电路的输入阻抗不随增益设置的改变而改变。例如,输入阻抗由表达式 $[1/(\text{晶体管}314\text{的}g_m+\text{晶体管}308\text{的}g_m)]$ 确定。当增益被改变时,晶体管314和晶体308的操作条件保持与最高增益条件中的完全相同。因此,当增益被改变时,只有来自晶体管314的漏极电流在电流转向器中的晶体管(718、720、722、724、726和728)中间被转向,这不影响输入阻抗。对于包括晶体管308的PMOS侧同样如此。因此,不管增益如何改变,输入阻抗保持相同,这提供了精确的增益台阶。下文提供了对控制器764、电流转向器702及电流切削器704如何操作以设置放大器700的增益的详细描述。

[0051] 图8图示了电流转向器702设置图7中所示的放大电路的增益的操作。在操作期间,控制器764(在图8中未示出)输出D(n)控制信号以选择性地使能或禁用电流转向器702的晶体管。例如,控制器764基于所接收的配置信息来确定控制信号D(n)的状态。为了该说明的目的,将假定控制器764输出要处于激活状态中的控制信号D2、D5、D8及D11,以分别使能以粗体示出的晶体管708、714、720和726。剩余的D(n)控制信号被设置为非激活状态,以禁用电流转向器702的剩余晶体管。

[0052] 当RF输入转到高电平时,晶体管308可以由偏置信号VBP1使能,并且晶体管314被禁用。当晶体管308由RF输入和偏置信号VBP1使能时,电流I流过晶体管308并通过两个信号路径被转向。电流I1在第一信号路径中流过被使能的晶体管708,且电流I2在第二信号路径中流过被使能的晶体管714。电流I1流向节点756并且可用于输出。电流I2流向电容器762及信号接地。因此,放大器级302的增益可以通过调整电流转向器以将电流转向离开输出节点756来设置。当RF输入转到低电平使得晶体管308被禁用而晶体管314被使能时,类似的操作出现。在这一情况下,电流I1从输出流过晶体管720,并且与I2相等的电流从电容器762流过晶体管726,以形成流过晶体管314的电流I。

[0053] 控制器764可以输出D(n)控制信号以使能或禁用电流转向器702中的任何晶体管,从而作为将通过电流转向器702的晶体管的电流I转向的结果,可以获得各种增益设置。因此,当更多的晶体管被使能为将更多的电流转向到输出且更少的晶体管被使能将使

更少的电流转向到电容器762时,增益增大。当更少的晶体管被使能为将更少的电流转向到输出且更多的晶体管被使能为将更多的电流转向电容器 762时,增益减小。

[0054] 图9图示了电流切削器704设置图7中所示的放大电路的增益的操作。在操作期间,控制器764(在图9中未示出)输出B(n)控制信号以选择性地使能或禁用电流切削器704的晶体管的支路。例如,控制器764基于所接收的配置信息来确定控制信号B(n)的状态。为了该说明的目的,将假定控制器764输出要处于激活状态中的控制信号 B2和B5以分别使能包括以粗体示出的晶体管738、740、742和744 的一个支路。剩余的B(n)控制信号被设置为非激活状态,以禁用电流切削器704的晶体管的剩余支路。

[0055] 当晶体管740和742由B2和B5控制信号使能时,电流I<sub>b2</sub>可以流过晶体管738、740、742和744。由于剩余的B(n)控制信号将其他支路中的晶体管禁用,电流I<sub>b1</sub>和I<sub>b3</sub>被阻止在那些支路中流动。在节点318处的RF输入的低(或负)电压电平期间,晶体管738被使能,并且电流I<sub>b2</sub>通过晶体管740(由B2使能)流向节点754并可用于输出以生成反相的RF\_OUTN信号。节点320处的RF输入信号的低(或负)电压电平将晶体管744禁用,以阻止电流流向信号接地。备选地,在节点318处的RF输入的高(或正)电压电平期间,电流 I<sub>b2</sub>不通过关断的晶体管738流向节点754。然而,节点320处的RF 输入信号的对应的高(或正)电压电平使能晶体管744,以使得电流 I<sub>b2</sub>从节点754流向信号接地,从而生成反相的RF\_OUTN信号。

[0056] 因此,放大器级304的增益可以通过调整电流切削器704以激活一个或多个支路而使得电流能够流向输出节点756/从输出节点756流出而被设置。控制器764可以输出B(n)控制信号以使能或禁用电流切削器704中的晶体管支路,使得可以获得各种增益设置。例如,可以使能或禁用第一、第二及第三支路的任何组合来控制电流I<sub>b1</sub>、I<sub>b2</sub> 及I<sub>b3</sub>是否流过其相应的支路。此外,当电流切削器704的一个或多个支路被禁用时,导致电流的对应节省。

[0057] 图10示出了被扩展到包括增益控制的放大电路300的一个详细的示例性备选实施例。例如,放大器级302被扩展到包括电流转向器 702,如上文所描述的,其操作以设置互补共栅放大器级302的增益。互补共源放大器级304被扩展到包括电流转向器1000,其操作以与电流转向器702类似地设置增益。控制器764输出控制信号D(n)和D'(n) 来控制电流转向器702和电流转向器1000的操作。

[0058] 在一个示例性实施例中,用电流转向器1000代替互补共源放大器级304的晶体管342、344。电流转向器1000包括两组PMOS晶体管和两组NMOS晶体管。第一组PMOS晶体管包括晶体管1002、1004 和1006。晶体管1002、1004和1006具有连接到晶体管340的漏极端子的源极端子并且具有连接到节点760的漏极端子,节点760还被连接到电阻器1026(例如,1千欧-5千欧)的第一端子。反相输出信号 RF\_OUTN从连接到电阻器1026的第二端子的节点1028输出。晶体管1002、1004和1006具有被连接为分别接收由控制器764生成的控制信号D' 1、D' 2和D' 3的栅极端子。

[0059] 第二组PMOS晶体管包括晶体管1008、1010和1012。晶体管 1008、1010和1012具有连接到晶体管340的漏极端子的源极端子并且具有连接到节点1028的漏极端子。节点1028被连接到电阻器1026 的第二端子。晶体管1008、1010和1012具有被连接为分别接收由控制器764生成的控制信号D' 4、D' 5和D' 6的栅极端子。

[0060] 第一组NMOS晶体管包括晶体管1014、1016和1018。晶体管 1014、1016和1018具有连接到晶体管346的漏极端子的源极端子并且具有连接到节点760的漏极端子。晶体管

1014、1016和1018具有被连接为分别接收由控制器764生成的控制信号D' 7、D' 8和D' 9的栅极端子。

[0061] 第二组NMOS晶体管包括晶体管1020、1022和1024。晶体管 1020、1022和1024具有连接到晶体管346的漏极端子的源极端子并且具有连接到节点1028的漏极端子。晶体管1020、1022和1024具有被连接为分别接收由控制器764生成的控制信号D' 10、D' 11和D' 12的栅极端子。

[0062] 图11图示了电流转向器702和电流转向器1000设置图10中所示的放大器的增益的操作。在操作期间,控制器764输出D(n)控制信号以选择性地使能或禁用电流转向器702的晶体管。例如,控制器764 基于所接收的配置信息来确定控制信号D(n)的状态。为了该说明的目的,将假定控制器764输出要处于激活状态中的控制信号D2、D5、D8和D11,以分别使能以粗体示出的晶体管708、714、720和726。剩余的D(n)控制信号被设置为非激活状态,以禁用电流转向器702的剩余晶体管。

[0063] 控制器764还输出D' (n)控制信号以选择性地使能或禁用电流转向器1000的晶体管。例如,控制器764基于所接收的配置信息来确定控制信号D' (n)的状态。为了该说明的目的,将假定控制器764输出要处于激活状态中的控制信号D' 2、D' 5、D' 8和D' 11,以分别使能以粗体示出的晶体管1004、1010、1016和1022。剩余的D' (n)控制信号被设置为非激活状态,以禁用电流转向器1000的剩余晶体管。

[0064] 利用如上文所描述而设置的控制信号,当RF输入信号转到低时,晶体管314和340被使能而晶体管308和346被禁用。在电路转向器 702中,如由箭头所指示的,电流流过被使能的晶体管720和726。从节点760流出的电流(Ia)流过被使能的晶体管726。在电流转向器1000中,如箭头所指示的,电流流过被使能的晶体管1004和1010。流到节点760中的电流(Ib)流过被使能的晶体管1004。

[0065] 在这一示例性实施例中,节点760形成虚拟的AC信号接地。在该节点处,电流Ia和Ib在相反的方向上流动。少量电流可能流过电容器762。然而,归因于这一少量电流,电容器762的尺寸可以是小的。例如,电容器762仅需要足够大以提供与累积电路的输入阻抗可比的阻抗。在一个示例性实施例中,累积电路是无源网络,因此只反映耦合到图11中所示的放大器电路的下游混频器的输入阻抗。

[0066] 图12示出了由图7和图10中所示的放大电路的示例性实施例所执行的示例性操作。例如,在一个示例性实施例中,图7中所示的放大电路执行操作1200以在诸如图1所示的无线设备110之类的设备中生成放大信号。

[0067] 在操作1202期间,执行输入信号的放大,以生成差分输出的第一放大信号。在没有信号反相的情况下,执行放大。例如,互补共栅放大器级702执行这一操作。

[0068] 在操作1204期间,使用电流转向来设置用来生成第一放大信号的放大增益。例如,控制器764输出控制信号D(n),以控制电流转向器702的晶体管执行这一操作。

[0069] 在操作1206期间,执行输入信号的放大以生成差分输出的第二放大信号。在有信号反相的情况下,执行放大。例如,互补共源放大器级704执行这一操作。

[0070] 在操作1208期间,使用电流切削来设置用于生成第二放大电流的放大增益。例如,控制器764输出控制信号B(n),以控制电流切削器704的晶体管执行这一操作。备选地,电流转向器1000被用来执行这一操作。

[0071] 因此,图7和图10中所示的放大电路执行上文所描述的操作。应当注意的是,操作1200是示例性的并且对操作1200的微小改变、修改、重新布置及其他改变在示例性实施例的范围之内。

[0072] 图13示出了放大装置1300的一个示例性实施例。在一个示例性实施例中,装置1300适合于用作图7中所示的放大电路。

[0073] 装置1300包括用于放大输入端子处的输入信号以生成第一输出端子处的第一放大信号的第一部件(1302),在一个示例性实施例中该第一部件包括图7中所示的放大器级302。

[0074] 装置1300还包括用于将响应于输入信号而生成的电流转向以设置用于放大的部件的增益的第二部件(1304),在一个示例性实施例中该第二部件包括电流转向器702。

[0075] 装置1300还包括用于在信号反相的情况下进行放大的第三部件(1306),第三部件被配置为放大输入端子处的输入以生成第二输出端子处的第二放大信号,在一个示例性实施例中该第三部件包括图7中所示的放大器级304。

[0076] 装置1300还包括用于设置用于在信号反相的情况下进行放大的部件的增益的第四部件(1308),在一个示例性实施例中该第四部件包括电流切削器704或电流转向器1000。

[0077] 本文所描述的放大电路的示例性实施例可以被实施在IC、模拟 IC、RFIC、混合信号IC、ASIC、印刷电路板(PCB)、电子设备等上。放大电路的示例性实施例还可以利用各种IC工艺技术来制造,诸如互补金属氧化物半导体(CMOS)、N沟道MOS(NMOS)、P沟道MOS(PMOS)、双极结型晶体管(BJT)、双极CMOS(BiCMOS)、硅锗(SiGe)、砷化镓(GaAs)、异质结双极型晶体管(HBT)、高电子迁移率晶体管(HEMT)、绝缘体上硅(SOI)等。

[0078] 实施本文所描述的放大电路的示例性实施例的装置可以是独立的设备或者可以是更大设备的一部分。设备可以是:(i)独立IC,(ii)可以包括用于存储数据和/或指令的存储器IC的一个或多个IC的集合,(iii)诸如RF接收机(RFR)或RF发射机/接收机(RTR)的RFIC,(iv)诸如移动站调制解调器(MSM)的ASIC,(v)可以嵌入在其他设备内的模块,(vi)接收机、蜂窝电话、无线设备、手持设备或移动单元,(vii)等。

[0079] 在一个或多个示例性设计中,所描述的功能可以在硬件、固件或其任何组合中实施。如果由执行软件的硬件实施,则功能可以作为一条或多条指令或代码存储在计算机可读介质上或在其上进行传送。计算机可读介质包括计算机存储介质和通信介质两者,包括促成计算机程序从一个地方向另一地方转移的任何介质。存储介质可以是能够由计算机存取的任何可用介质。通过示例的方式而非限制,这样的计算机可读介质可以包括RAM、ROM、EEPROM、CD-ROM或其他光盘存储、磁盘存储或其他磁存储设备、或可以用来以指令或数据结构的形式承载或存储所期望的程序代码且可以由计算机存取的任何其他介质。此外,任何连接也被恰当地称为计算机可读介质。例如,如果软件是使用同轴电缆、光纤电缆、双绞线、数字用户线(DSL)、或诸如红外、无线电及微波之类的无线技术从网站、服务器或其他远程源传送而来,则该同轴电缆、光纤电缆、双绞线、DSL、或诸如红外、无线电以及微波之类的无线技术就被包括在介质的定义之中。如本文所使用的盘(disk)和碟(disc),包括压缩碟(CD)、激光碟、光碟、数字通用碟(DVD)、软盘和蓝光碟,其中盘通常磁性地再现数据而碟通过激光光学再现数据。以上的组合应当也被包括在计算机可读介质的范围内。

[0080] 提供本公开的之前的描述以使得本领域的技术人员能够采用或利用本公开。对本

领域的技术人员来说,对本公开的各种修改将是明显的,并且本文所限定的一般原理可以应用到其他变型而不脱离本公开的范围。因此,本公开不旨在限制于本文所描述的示例和设计,而是符合与本文所公开的原理和新颖特征一致的最广的范围。

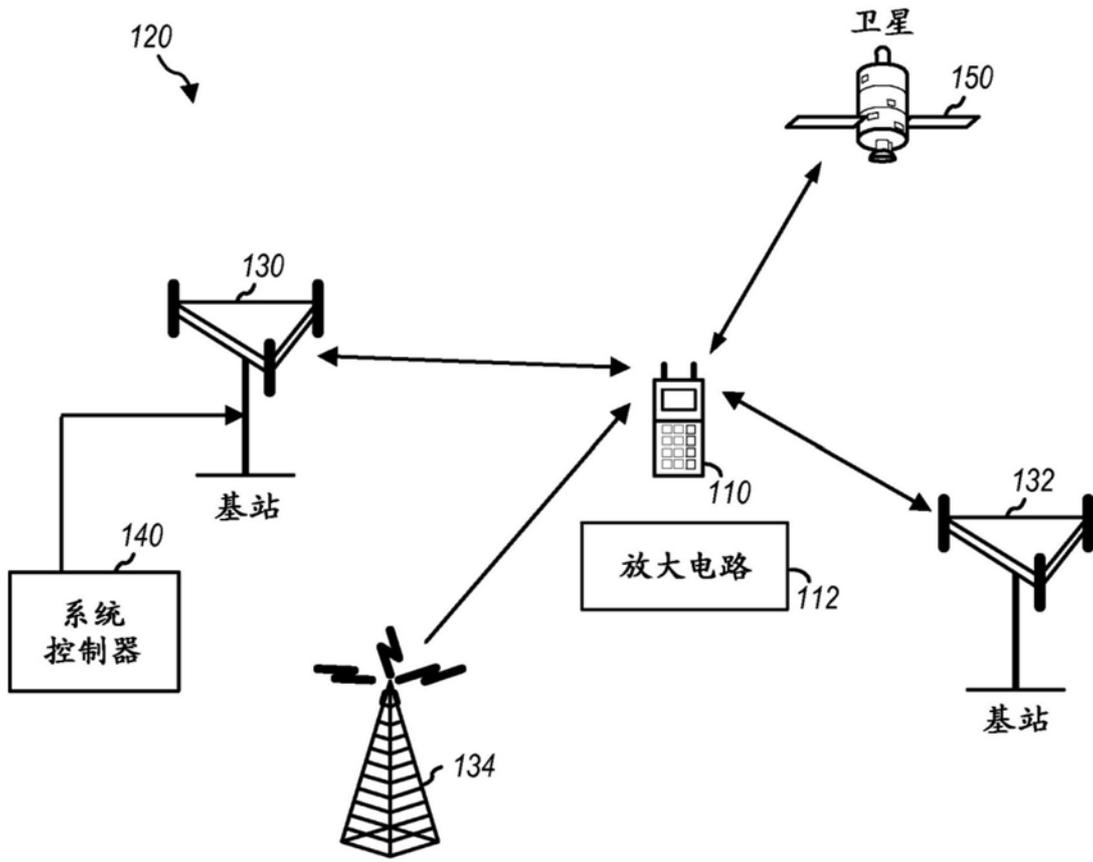


图1

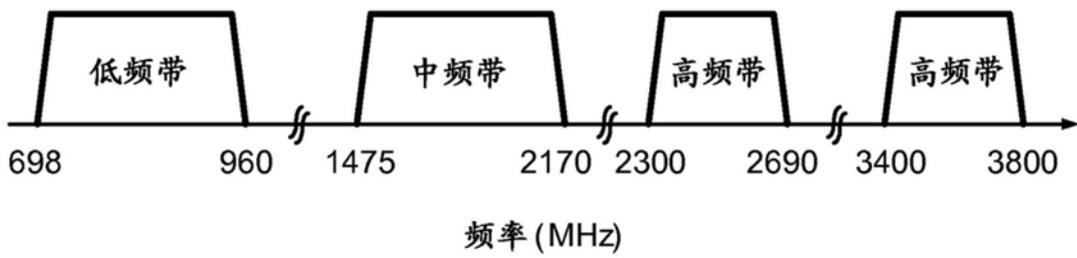


图2

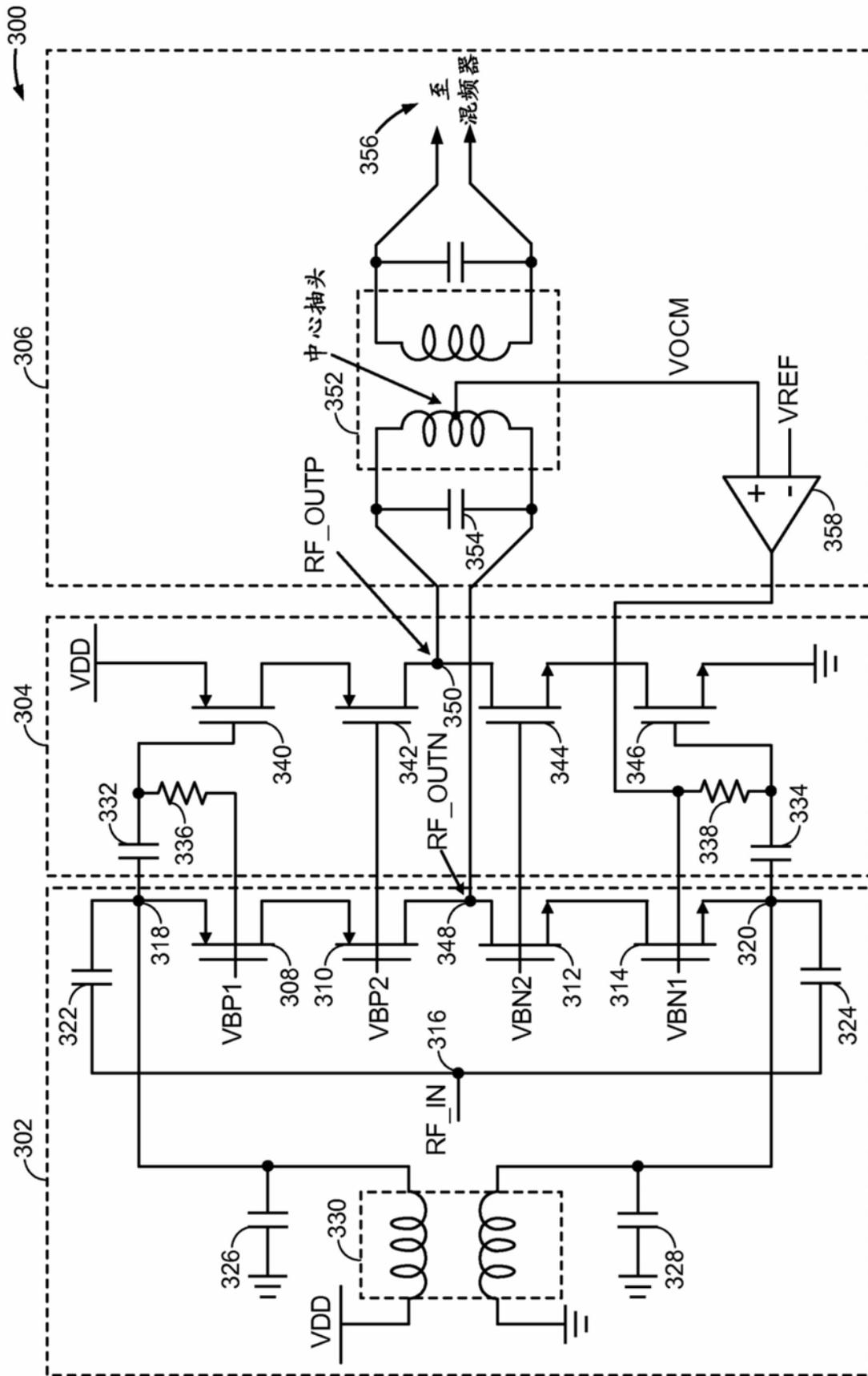


图3

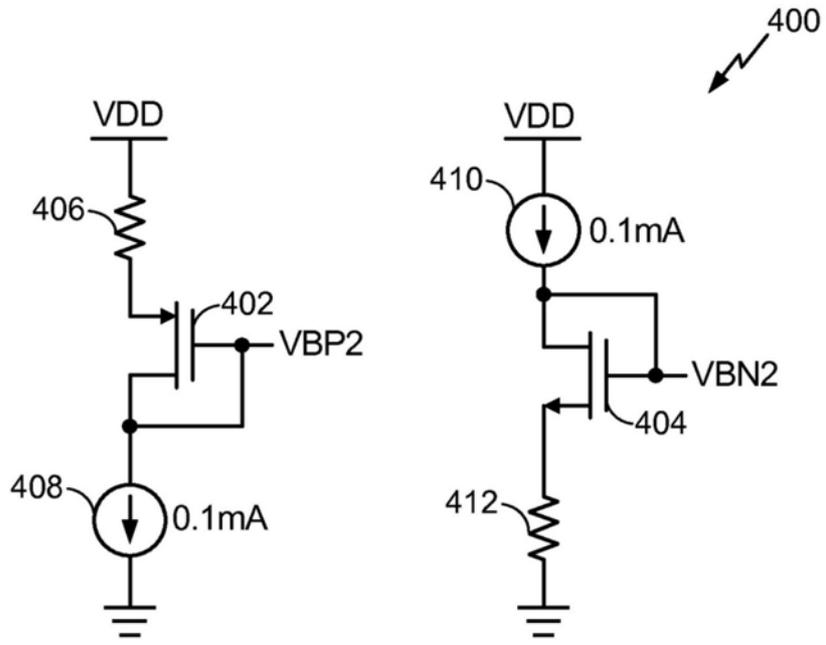


图4

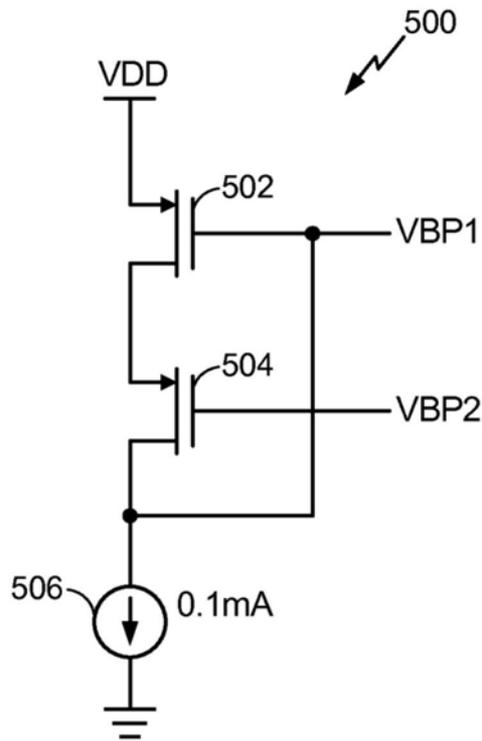


图5

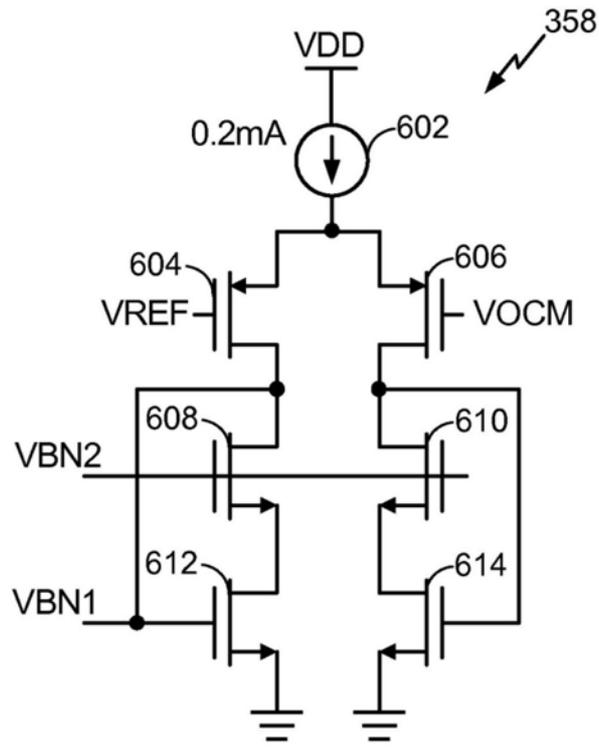


图6



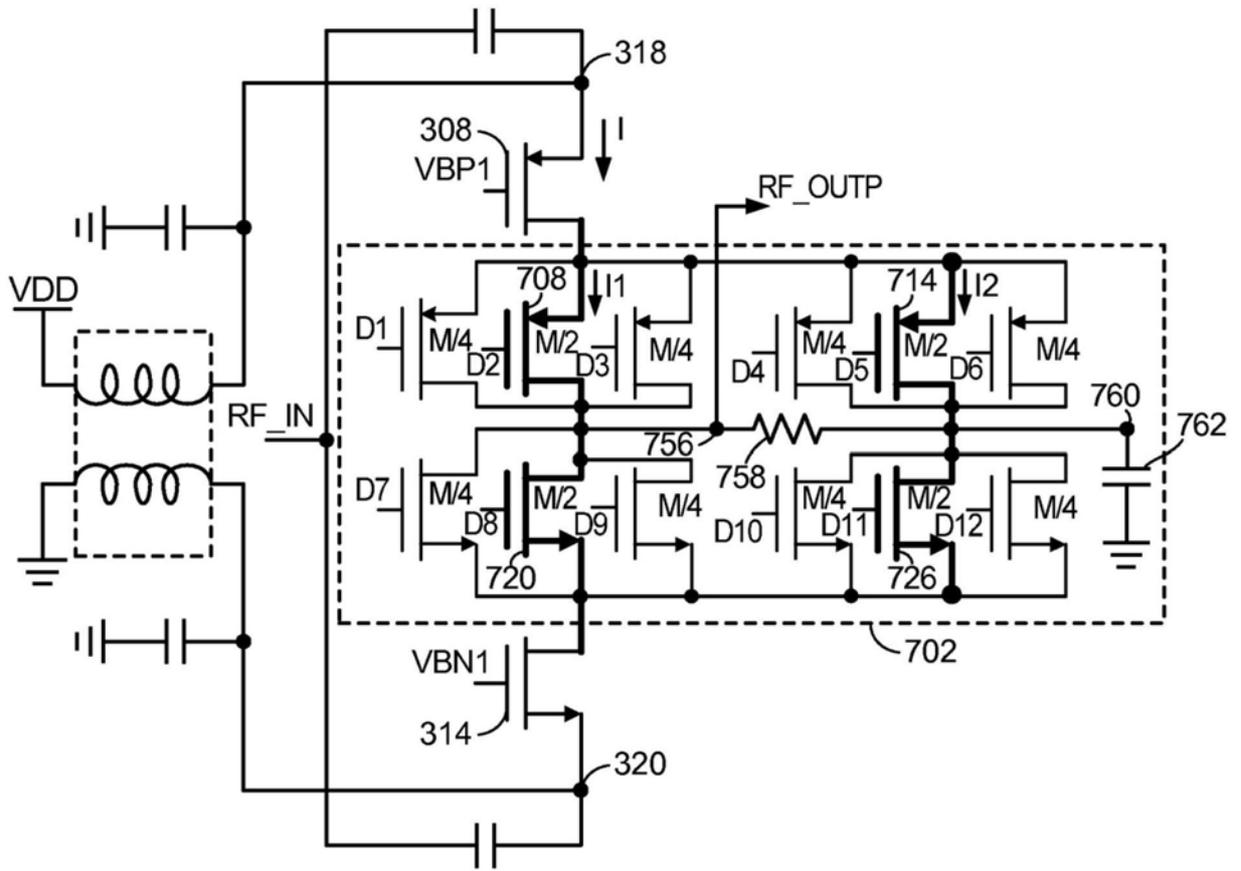


图8

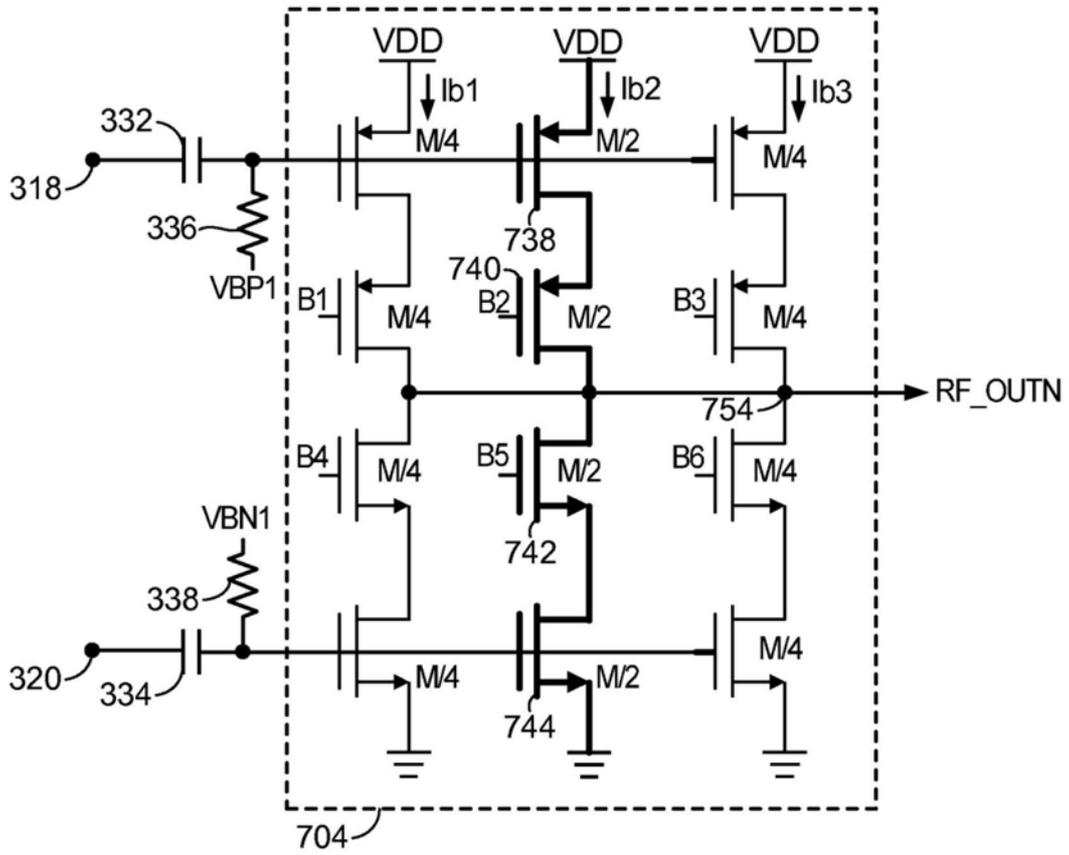


图9

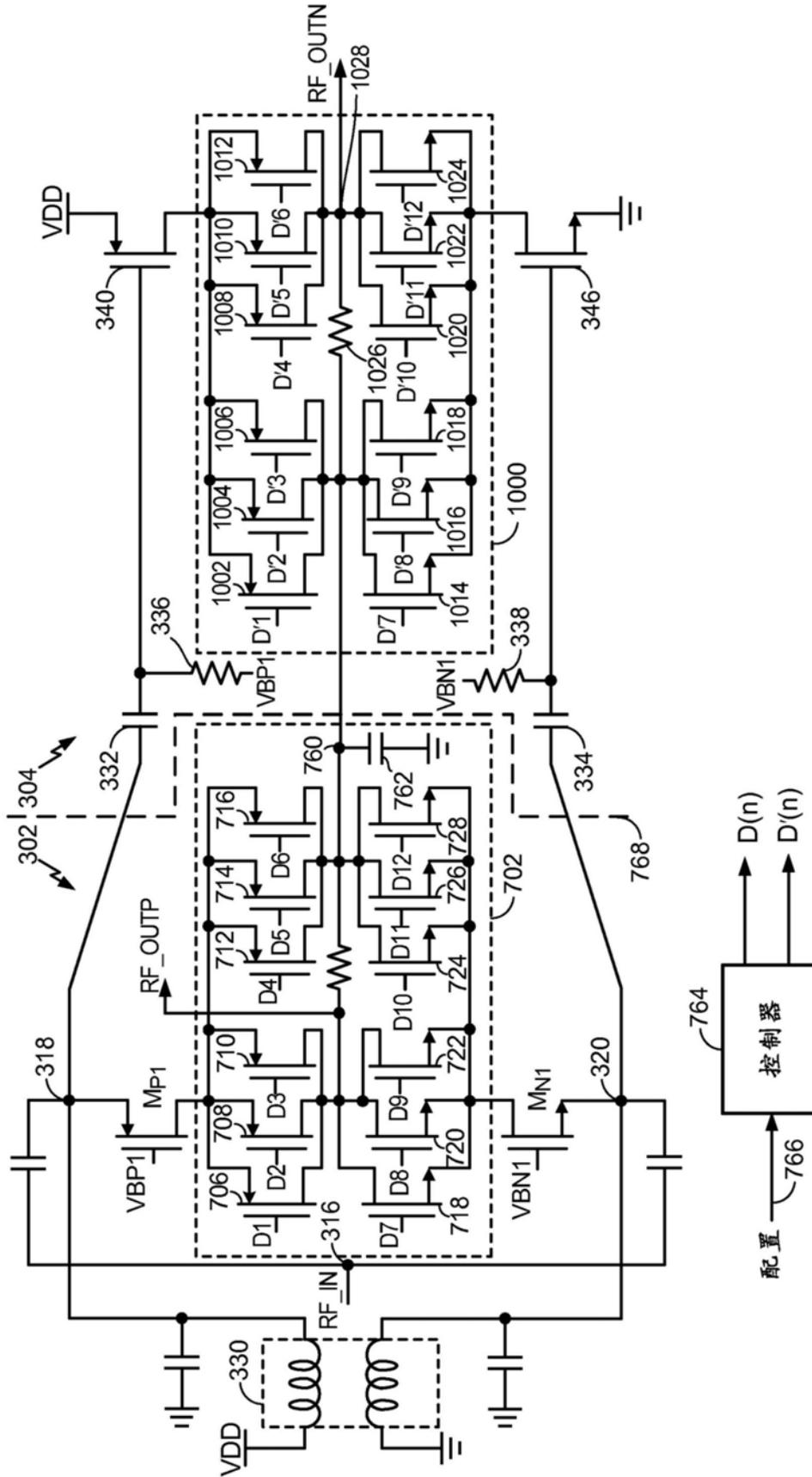


图10

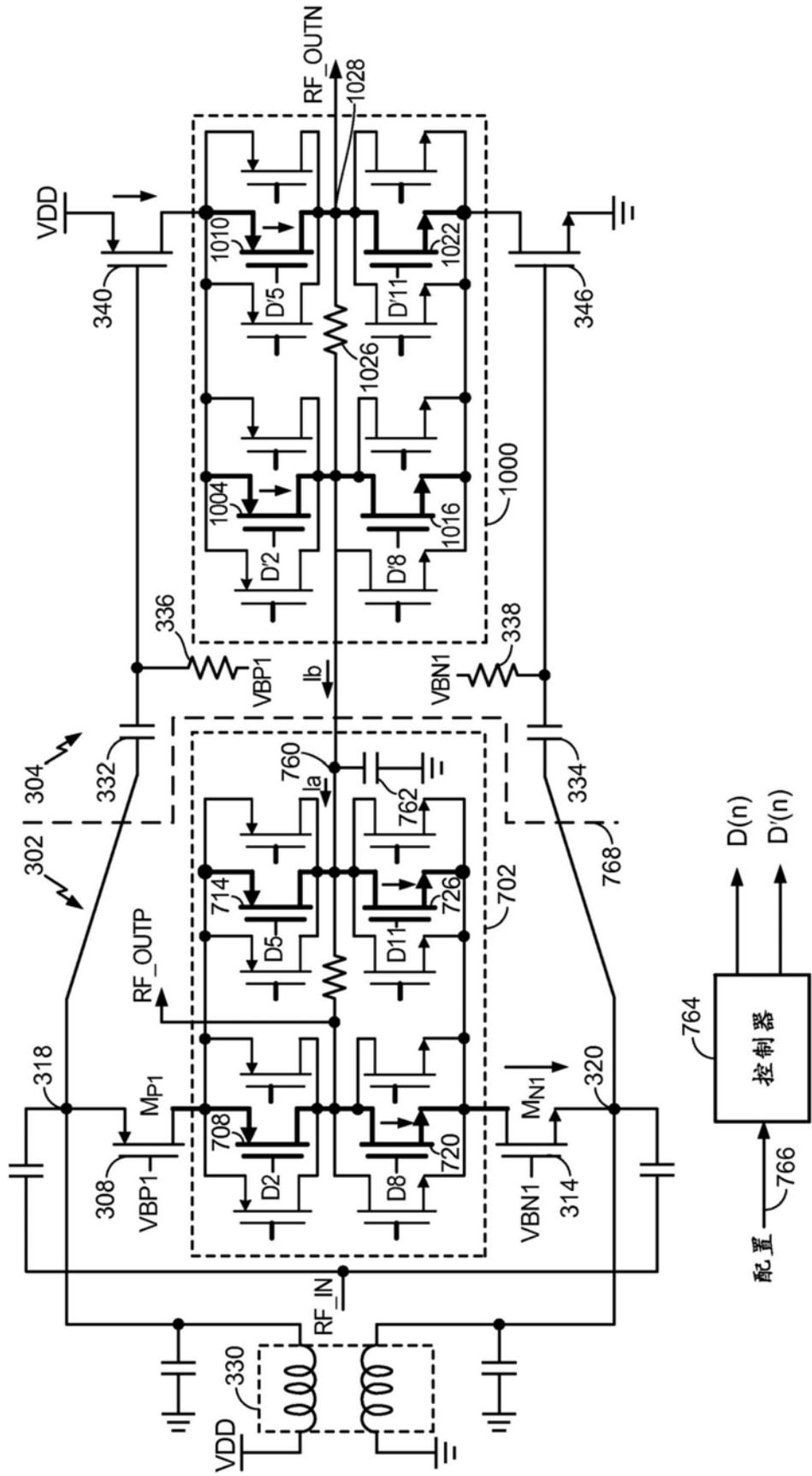


图11

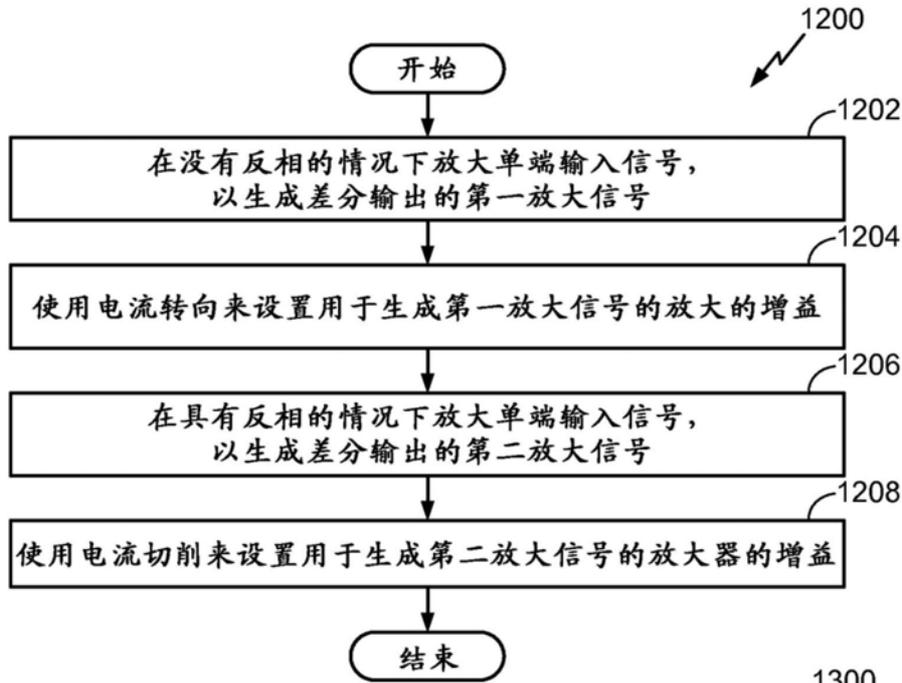


图12

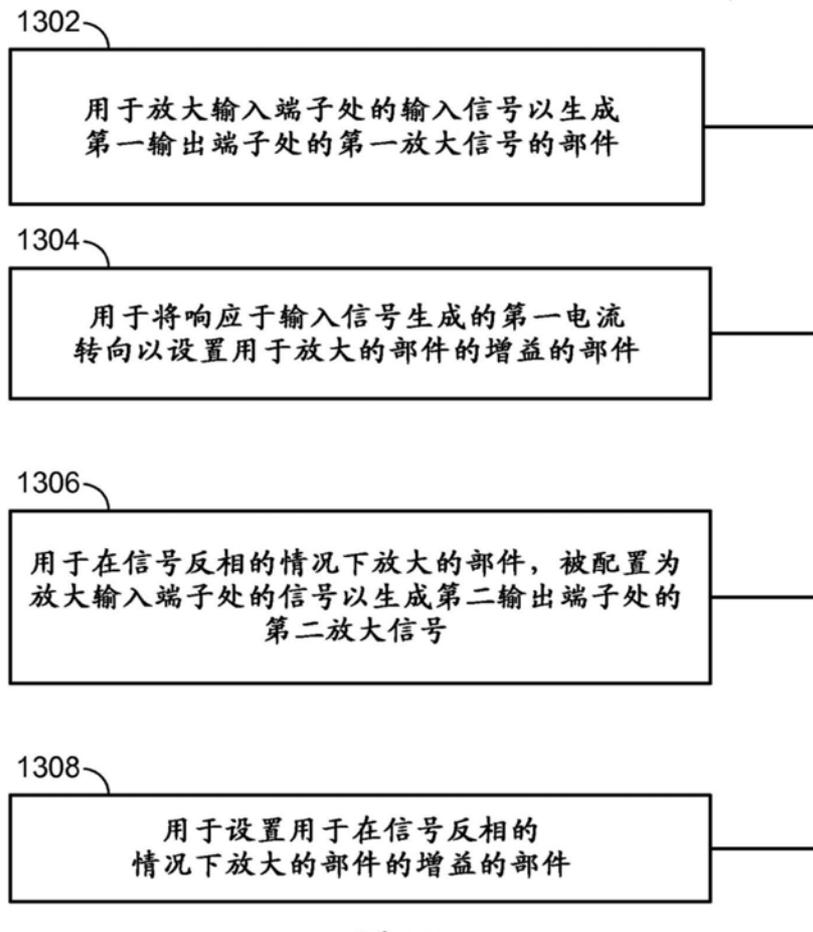


图13