

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6101047号
(P6101047)

(45) 発行日 平成29年3月22日 (2017.3.22)

(24) 登録日 平成29年3月3日 (2017.3.3)

(51) Int.Cl.

F I

G 1 1 C 11/406 (2006.01)

G 1 1 C 11/34 3 6 3 L

G 0 6 F 12/00 (2006.01)

G 0 6 F 12/00 5 5 0 B

請求項の数 18 (全 25 頁)

(21) 出願番号 特願2012-245635 (P2012-245635)
 (22) 出願日 平成24年11月7日 (2012.11.7)
 (65) 公開番号 特開2014-96188 (P2014-96188A)
 (43) 公開日 平成26年5月22日 (2014.5.22)
 審査請求日 平成27年11月4日 (2015.11.4)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 情報処理装置及びその制御方法、並びにプログラム

(57) 【特許請求の範囲】

【請求項 1】

CPUを含むSOCダイに積層されるWide I/Oメモリデバイスを具備する情報処理装置であって、

前記Wide I/Oメモリデバイスに含まれるメモリチップに設けられた温度センサから、前記温度センサの位置における前記メモリチップの温度を示すセンサ情報を取得する取得手段と、

予め実行される解析によって生成された、前記メモリチップ内の温度分布に関する情報を含む既定温度情報であって、前記SOCダイ及び前記Wide I/Oメモリデバイスの動作状況に対応する前記既定温度情報と、前記取得手段によって取得されたセンサ情報とに基づいて、前記メモリチップ内の現在の温度分布を示す温度分布情報を生成する生成手段と、

前記温度分布情報が示す温度分布に含まれる、前記温度センサの位置における温度と、前記メモリチップ内で最も温度が高くなっている位置における温度との差分に応じて、前記メモリチップのリフレッシュ動作に用いるサーマルオフセット値を設定する設定手段とを備えることを特徴とする情報処理装置。

【請求項 2】

前記生成手段は、前記センサ情報が示す、前記温度センサの位置における温度を基準として、前記SOCダイ及び前記Wide I/Oメモリデバイスの動作状況に対応する前記既定温度情報に基づいて前記温度分布情報を生成することを特徴とする請求項 1 に記載の情

10

20

報処理装置。

【請求項 3】

前記既定温度情報は、

前記 SOC ダイが特定の動作を開始した後の、前記 SOC ダイ及び前記 Wide I/O メモリデバイスの動作状況に対応した、前記メモリチップ内の温度分布の時間変化を示す情報を含み、

前記生成手段は、

前記既定温度情報が示す、前記温度センサの位置における、前記特定の動作に応じた前記メモリチップの温度の変化と、前記センサ情報が示す温度とを比較することで、前記 SOC ダイが前記特定の動作を開始してからの経過時間を特定するとともに、

前記経過時間に対応する前記メモリチップ内の温度分布を示す情報を、前記温度分布情報として生成する

ことを特徴とする請求項 1 または 2 に記載の情報処理装置。

【請求項 4】

前記生成手段は、

前記 SOC ダイが前記特定の動作を開始してから、前記温度センサの位置における前記メモリチップの温度が、前記特定の動作に応じて、前記センサ情報が示す温度に変化するまでの時間を、前記経過時間として特定することを特徴とする請求項 3 に記載の情報処理装置。

【請求項 5】

前記既定温度情報は、

前記メモリチップ内を複数の領域に分割して得られる各領域についての、前記 SOC ダイが前記特定の動作を開始した後の、異なる複数の時点における温度を示す情報を含み、

前記生成手段は、

前記複数の領域のそれぞれについて、前記既定温度情報に含まれる、前記複数の時点における温度から、前記 SOC ダイの前記特定の動作に応じた温度の変化を表す近似曲線を計算するとともに、

前記温度センサが含まれる領域について計算した前記近似曲線に基づいて、前記経過時間を特定する

ことを特徴とする請求項 3 または 4 に記載の情報処理装置。

【請求項 6】

前記生成手段は、前記温度分布情報として、前記複数の領域に対応する複数の前記近似曲線から、前記経過時間に対応する前記メモリチップ内の温度分布を示す情報を生成することを特徴とする請求項 5 に記載の情報処理装置。

【請求項 7】

前記生成手段によって生成された前記温度分布情報を、予め設定された更新間隔で、前記既定温度情報に基づいて更新する更新手段を更に備え、

前記設定手段は、前記生成手段によって生成された、または前記更新手段によって更新された前記温度分布情報に基づいて、前記サーマルオフセット値の設定を定期的に行う

ことを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の情報処理装置。

【請求項 8】

前記更新手段は、

前記生成手段によって生成された、または前回更新した前記温度分布情報に含まれる、前記温度センサの位置における温度を基準として、前記 SOC ダイ及び前記 Wide I/O メモリデバイスの動作状況に対応する前記既定温度情報に基づいて前記温度分布情報を更新することを特徴とする請求項 7 に記載の情報処理装置。

【請求項 9】

前記設定手段は、

前記更新手段によって更新された前記温度分布情報に含まれる、前記温度センサの位置

10

20

30

40

50

における温度と、前記センサ情報が示す温度との差分が、所定の閾値を上回ると、前記サーマルオフセット値を、取り得る値のうちの最大値に設定することを特徴とする請求項 7 または 8 に記載の情報処理装置。

【請求項 10】

前記更新手段によって更新された前記温度分布情報に含まれる、前記温度センサの位置における温度と、前記センサ情報が示す温度との差分が、前記所定の閾値以下であると、当該差分に応じて前記温度分布情報が示す温度分布を補正する補正手段を更に備えることを特徴とする請求項 9 に記載の情報処理装置。

【請求項 11】

前記設定手段は、

前記温度分布情報が示す温度分布に含まれる、前記温度センサの位置における温度と、前記メモリチップ内で最も温度が高くなっている位置における温度との差分が大きいほど、前記サーマルオフセット値を大きな値に設定することを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の情報処理装置。

【請求項 12】

前記メモリチップは、前記 Wide I/O メモリデバイスに含まれる複数のメモリチャネルのそれぞれに対応し、かつ、個別に前記温度センサが設けられた、複数のチップ領域に分割して使用され、

前記生成手段は、前記複数のチップ領域のそれぞれについて、個別に前記温度分布情報を生成し、

前記設定手段は、前記複数のチップ領域のそれぞれについて、個別に前記サーマルオフセット値を設定する

ことを特徴とする請求項 1 乃至 11 のいずれか 1 項に記載の情報処理装置。

【請求項 13】

前記既定温度情報は、前記 SOC ダイ及び前記 Wide I/O メモリデバイスの個別の動作状況に対応して予め個別に生成されることを特徴とする請求項 1 乃至 12 のいずれか 1 項に記載の情報処理装置。

【請求項 14】

前記メモリチップ内の温度分布とは、前記メモリチップの表面の温度の分布であることを特徴とする請求項 1 乃至 13 のいずれか 1 項に記載の情報処理装置。

【請求項 15】

前記 CPU は、

前記メモリチップをセルフリフレッシュ状態に移行させる場合には、前記設定手段によって設定されている前記サーマルオフセット値に対応したリフレッシュ周期で、前記メモリチップに前記リフレッシュ動作を実行させることを特徴とする請求項 1 乃至 14 のいずれか 1 項に記載の情報処理装置。

【請求項 16】

前記生成手段は、

前記情報処理装置が電源オフ状態から起動するごとに、前記温度分布情報を初期化して新たに生成することを特徴とする請求項 1 乃至 15 のいずれか 1 項に記載の情報処理装置。

【請求項 17】

CPU を含む SOC ダイに積層される Wide I/O メモリデバイスを具備する情報処理装置の制御方法であって、

取得手段が、前記 Wide I/O メモリデバイスに含まれるメモリチップに設けられた温度センサから、前記温度センサの位置における前記メモリチップの温度を示すセンサ情報を取得する取得工程と、

生成手段が、予め実行される解析によって生成された、前記メモリチップ内の温度分布に関する情報を含む既定温度情報であって、前記 SOC ダイ及び前記 Wide I/O メモリデバイスの動作状況に対応する前記既定温度情報と、前記取得工程で取得されたセンサ情

10

20

30

40

50

報とに基づいて、前記メモリチップ内の現在の温度分布を示す温度分布情報を生成する生成工程と、

設定手段が、前記温度分布情報が示す温度分布に含まれる、前記温度センサの位置における温度と、前記メモリチップ内で最も温度が高くなっている位置における温度との差分に応じて、前記メモリチップのリフレッシュ動作に用いるサーマルオフセット値を設定する設定工程と

を有することを特徴とする情報処理装置の制御方法。

【請求項 18】

請求項 17 に記載の情報処理装置の制御方法における各工程をコンピュータに実行させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、CPUを含むSOCダイに積層されるWide IOメモリデバイスを具備する情報処理装置及びその制御方法、並びにプログラムに関するものである。

【背景技術】

【0002】

マイクロプロセッサ等のCPUを備えた情報処理装置では、OSや各種アプリケーションを実行するためのデータの保存や、画像処理を実行するためのデータの一時保存のためにDRAMを用いることが多い。このDRAMは、CPUやSOC(System on a Chip)等に接続されて使用される。また近年、情報処理装置の多機能化・高機能化に伴って、必要となるDRAMのメモリ帯域が増加している。このため、DDR3やDDR4等の規格では、メモリのアクセス時のクロックの周波数を高くすることで、メモリ帯域を増加させている。またそれ以外に、CPUやASIC(Application Specific Integrated Circuit)に接続するDRAMチャンネルを複数備えることでメモリ帯域を確保している。しかし、クロック周波数の高周波数化や複数のメモリチャンネルの採用によって、消費電力が増加するという新たな問題が発生する。

【0003】

そこで現在注目されているのが次世代DRAM規格であるWide IOである。Wide IOは、TSV(Through Silicon Via)による3D積層技術を使い、SOCダイの上にDRAMチップを重ねて構成される。この特徴としては、512ビットの広いデータ幅で最大12.8GB/s(Gバイト/秒)以上の広帯域が得られるとともに、アクセス周波数を低く抑えているので低消費電力であることが挙げられる。また、TSVを採用したことで、従来のPOP(Package on Package)に比べてパッケージサイズを薄く小さくできる。更に、512ビットのデータ幅を、それぞれ128ビットのデータ幅の4つのチャンネルに分割し、各チャンネルを独立して制御できるように構成されている。例えば、チャンネル1とチャンネル2とをセルフリフレッシュ状態にし、チャンネル3とチャンネル4とを、通常のメモリアクセスに使用する等の使い方ができる。特許文献1には、このようなWide IOの基本的な構造や基本的なアクセス方法が記載されている。

【0004】

Wide IOの積層化構造では、SOCパッケージ内にチップを積層することで、構造的に熱の影響を受けやすくなるため、発熱に関連する問題が従来のDRAMよりも顕在化する。Wide IOでは、その対策として、メモリの温度を検知する温度センサをチップに内蔵させることが規格化されており、温度センサによって検知された温度に応じてセルフリフレッシュ・レートを制御できる。

【0005】

また、Wide IO規格に準拠して積層されたチップでは、チップ上で最も温度が高くなっている位置(以下、「ホットスポット」と称する。)の温度が、従来型のチップの場合よりも高くなる。これにより、ホットスポットの温度と非ホットスポットの温度との温度差が大きくなることが知られている。このため、例えば、チップ上で温度センサの位置

10

20

30

40

50

と異なる位置にホットスポットが生じた場合、温度センサで検知される温度とホットスポットの温度との間に大きな差異が生じる可能性がある。その結果、温度センサによって検知された温度に応じてセルフリフレッシュ・レートを設定した場合、ホットスポットに起因して、D R A Mに記憶された内容の消失や消費電力の増大を招く可能性がある。

【 0 0 0 6 】

このような現象に対処するために、ホットスポットと、温度センサが設けられた位置との間の温度差を示す「サーマルオフセット」と称される値が、規格として定められている。サーマルオフセット値は、ホットスポットと、温度センサが設けられた位置との温度差に合わせて段階的に設定される。この規格では、設定されたサーマルオフセット値に基づいてセルフリフレッシュ・レートを設定することで、このような温度差を考慮したセルフリフレッシュ・レートの制御を実現する。

10

【先行技術文献】

【特許文献】

【 0 0 0 7 】

【特許文献 1】米国特許出願公開第 2 0 1 2 / 0 0 1 8 8 8 5 号明細書

【発明の概要】

【発明が解決しようとする課題】

【 0 0 0 8 】

しかし、ホットスポットの温度と温度センサによって検知される温度との間との温度差を適切に推定し、サーマルオフセットを適切に設定することは容易ではない。これは、チップ上のホットスポットの位置及び温度が、W i d e I Oメモリデバイスに対するメモリアクセスの状態やS O Cダイの処理状態等に応じた、W i d e I Oメモリデバイスの動作状態に依存して、時々刻々と変化するためである。このため、W i d e I Oメモリデバイスの動作状態を考慮して、適切にサーマルオフセットを設定することが必要である。

20

【 0 0 0 9 】

本発明は、上述の課題に鑑みてなされたものである。本発明は、情報処理装置でW i d e I Oメモリデバイスを使用する場合に、S O Cダイ及びW i d e I Oメモリデバイスの動作状況を考慮して、適切にサーマルオフセット値を設定する技術を提供することを目的としている。

【課題を解決するための手段】

30

【 0 0 1 0 】

上記目的を達成するために、本発明の一態様に係る情報処理装置は以下のような構成を備える。即ち、

C P Uを含むS O Cダイに積層されるW i d e I Oメモリデバイスを具備する情報処理装置であって、

前記W i d e I Oメモリデバイスに含まれるメモリチップに設けられた温度センサから、前記温度センサの位置における前記メモリチップの温度を示すセンサ情報を取得する取得手段と、

予め実行される解析によって生成された、前記メモリチップ内の温度分布に関する情報を含む既定温度情報であって、前記S O Cダイ及び前記W i d e I Oメモリデバイスの動作状況に対応する前記既定温度情報と、前記取得手段によって取得されたセンサ情報とに基づいて、前記メモリチップ内の現在の温度分布を示す温度分布情報を生成する生成手段と、

40

前記温度分布情報が示す温度分布に含まれる、前記温度センサの位置における温度と、前記メモリチップ内で最も温度が高くなっている位置における温度との差分に応じて、前記メモリチップのリフレッシュ動作に用いるサーマルオフセット値を設定する設定手段とを備えることを特徴とする。

【発明の効果】

【 0 0 1 1 】

本発明によれば、情報処理装置でW i d e I Oメモリデバイスを使用する場合に、S O

50

Cダイ及びWide I Oメモリデバイスの動作状況を考慮して、適切にサーマルオフセット値を設定する技術を提供できる。

【図面の簡単な説明】

【0012】

【図1】本発明の第1の実施形態に係るMFP（デジタル複合機）の全体構成を示すブロック図。

【図2】本発明の第1の実施形態に係るWide I O - S D R A Mの構造を示す模式図。

【図3】本発明の第1の実施形態に係るWide I Oコントローラの内部構成を示すブロック図。

【図4】本発明の第1の実施形態に係るレジスタの構成を説明する図。

10

【図5】本発明の第1の実施形態に係るS O Cパッケージの俯瞰図。

【図6】本発明の第1の実施形態に係るメモリチップ（S D R A M 3 0 1）内の領域の分割例を示す図。

【図7】本発明の第1の実施形態で用いられる既定温度情報の内容の一例を示す図。

【図8】本発明の第1の実施形態に係るMFPでプリント処理が実行される場合の、メモリチップ（S D R A M 3 0 1）内の温度分布についての熱シミュレーションの結果の一例を示す図。

【図9】本発明の第1の実施形態で用いられる更新温度情報の内容の一例を示す図。

【図10】本発明の第1の実施形態に係るMFPにおいて、CPUが、更新温度情報を生成及び更新するための処理の手順を示すフローチャート。

20

【図11】温度センサ309が位置する領域についての既定温度情報に基づいて作成した近似曲線の一例を示す図。

【図12】本発明の第1の実施形態に係るMFPにおいて、CPUが、温度センサで計測した温度を示す温度情報を取得するための処理の手順を示すフローチャート。

【図13】本発明の第1の実施形態に係るMFPにおいて、CPUが、サーマルオフセット値を設定するための処理の手順を示すフローチャート。

【図14】本発明の第1の実施形態で用いられる、S 1 3 0 2で導出した温度差と設定すべきサーマルオフセット値との関係の一例を示す図。

【図15】本発明の第1の実施形態に係るMFPにおいて、CPUが、セルフリフレッシュ・モードを設定するための処理の手順を示すフローチャート。

30

【図16】本発明の第2の実施形態に係るMFPにおいて、CPUが、更新温度情報を生成及び更新するための処理の手順を示すフローチャート。

【図17】本発明の第2の実施形態に係るMFPにおいて、CPUが、サーマルオフセット値を設定するための処理の手順を示すフローチャート。

【図18】本発明の第2の実施形態に係る、S 1 6 0 3における補正前後の更新温度情報の内容の一例を示す図。

【発明を実施するための形態】

【0013】

以下、本発明を実施するための形態について図面を用いて説明する。尚、以下の実施形態は特許請求の範囲に係る発明を限定するものでなく、また実施形態で説明されている特徴の組み合わせの全てが発明の解決手段に必須のものとは限らない。以下の実施形態では、本発明を適用した情報処理装置の一例として、スキャン、プリンタ、コピーなどの複数の機能を有するMFP（デジタル複合機）を例に説明する。

40

【0014】

< MFP 100の構成 >

図1は、本実施形態に係るMFP（デジタル複合機）の全体構成を示すブロック図である。

【0015】

MFP 100は、画像入力デバイスであるスキャナ116と画像出力デバイスであるプリンタエンジン117とを有し、これらはデバイスインターフェース（I/F）107を

50

介してシステムバス 118 に接続されている。MFP 100 は、CPU 101 の制御の下に、スキャナ 116 による原稿の画像の読み取りや、プリンタエンジン 117 による印刷を行うことができる。また MFP 100 は、LAN 114 や公衆回線 (PSTN) 115 と接続しており、これらを介して LAN や公衆回線に接続された外部機器のデバイス情報や画像データの入出力を行うことができる。

【0016】

CPU 101 は、ROM 106 に記憶されたブートプログラムにより HDD 105 から WideIO-SDRAM 113 に展開されたプログラムを実行することにより、この MFP 100 の動作を制御している。

【0017】

操作部 102 は、キーボードやタッチパネル等の入力部や表示部を有し、ユーザからの指示を受け付け、また表示部によりユーザへのメッセージや処理の結果などを表示する。ネットワーク I/F 103 は、例えば LAN カード等で実現され、LAN 114 を介して外部機器との間でデバイス情報や画像データの入出力を行う。モデム 104 は、公衆回線 115 を介して外部機器との間で制御情報や画像データの入出力を行う。HDD (ハードディスクドライブ) 105 は、OS や各種アプリケーションプログラム等を記憶し、また入力された画像データ等を格納する。ROM 106 は、ブートプログラムや各種データを記憶している。デバイス I/F 107 は、スキャナ 116 やプリンタエンジン 117 と接続し、これらスキャナ 116 やプリンタエンジン 117 とシステムバス 118 との間で画像データの転送処理を行う。

【0018】

MFP 100 は、図 1 に示すように、それぞれ個別の画像処理機能を実行する複数の画像処理部 108 ~ 111 (編集用画像処理部 108、プリント画像処理部 109、スキャン画像処理部 110、及び RIP (ラスタイメージプロセッサ) 111) を備えている。編集用画像処理部 108 は、画像データの回転や変倍、色処理、トリミング・マスキング、2 値変換、多値変換、白紙判定等の各種画像処理を行う。プリント画像処理部 109 は、プリンタエンジン 117 に出力する画像データに対して、そのプリンタエンジン 117 に応じた画像処理等を行う。スキャン画像処理部 110 は、スキャナ 116 から入力される画像データに対して、補正、加工、編集等の各種処理を行う。RIP 111 は、ページ記述言語 (PDL) コードをイメージデータに展開する。尚、本実施形態では、画像処理部 108 ~ 111 は、それぞれが個別の機能を実行する複数の機能モジュールの一例である。

【0019】

WideIO コントローラ 112 は、例えば CPU 101、画像処理部 108 ~ 111 等からのメモリアクセスコマンドを、WideIO-SDRAM 113 が解釈可能なコマンドに変換して、WideIO-SDRAM 113 に対してアクセスを行う。WideIO-SDRAM 113 は、CPU 101 により実行されるプログラムを格納し、また CPU 101 が動作するためのシステムワークメモリを提供している。また、WideIO-SDRAM 113 は、入力された画像データを一時記憶するための画像メモリでもある。システムバス 118 は、図 1 に示すように、上述した各デバイスと CPU 101 とを接続し、制御信号やデータ等を転送している。

【0020】

< WideIO-SDRAM 113 の構造 >

図 2 は、本実施形態に係る WideIO-SDRAM 113 の構造を示す模式図で、図 2 (A) は WideIO-SDRAM と SOC ダイを側面から見た側面図であり、図 2 (B) は上側から見た上面図である。

【0021】

SOC ダイ 201 は、本実施形態では、例えば、CPU 101、デバイス I/F 107、画像処理部 108 ~ 111 等を備えている。WideIO-SDRAM チップ (メモリチップ) 202 ~ 205 は、SOC ダイ 201 の上に積層され、シリコン貫通ビア (TS

10

20

30

40

50

V) 206によりSOCダイ201と接続されている。WideIO-SDRAMチップは、必要とするメモリ容量に応じて最大4層まで積層することができ、図2(A)は4層を積層した例を示す。SOCパッケージ207は、SOCダイ201とWideIO-SDRAMチップ202~205とを1つのパッケージに収容したものである。WideIO-SDRAM I/F 208は、図2(B)に示されるように、SOCダイ201及びWideIO-SDRAMチップ202~205の中央部に配置される。

【0022】

<WideIOコントローラ112の構成>

図3は、本実施形態に係るWideIOコントローラ112の内部構成を示すブロック図である。

10

【0023】

図3において、WideIOコントローラ112は、図1に示したようにシステムバス118とWideIO-SDRAM113との間に接続されている。WideIOコントローラ112は、図1では図示していない温度センサ309~312と接続されている。

【0024】

SDRAM301~304は、WideIO-SDRAM113に設けられた4つのメモリであり、図3に示すように、各々が専用のインターフェース(I/F)を備える。これらの専用I/Fは、上述したようにSOCダイ201に積層されるWideIO-SDRAMチップ202~205の4つのチャネル(メモリチャネル)に相当する。また、これらの専用I/Fは、図2(B)のWideIO-SDRAM I/F 208に相当している。メモリコントローラ305~308は、SDRAM301~304に対して、個別に電源電圧及びクロック信号の供給及び停止等の制御を実行可能である。メモリコントローラ305~308のそれぞれは、システムバス118からのメモリアクセスコマンドを、接続されている対応するSDRAMに対して、そのSDRAMが解釈可能なコマンドに変換してアクセスする。尚、本実施形態において、WideIO-SDRAM113(SDRAM301~304)は、CPUを含むSOCダイに積層されるWideIOメモリデバイスの一例である。

20

【0025】

温度センサ309~312は、SDRAM301~304のうち、対応するSDRAMの温度を計測している。温度取得I/F 315は、SDRAM301~304の温度を示す温度情報を、温度センサ309~312から取得する。

30

【0026】

レジスタI/F 313は、不図示のレジスタ専用バスを経由して、CPU101からのアクセスを受け付ける。レジスタ314は、温度取得I/F 315が温度センサ309~312から取得した各温度情報(センサ情報)や、CPU101から設定されるメモリコントローラ305~308の各動作モードの設定情報を記憶する。温度取得I/F 315は、後述する温度情報格納レジスタ402(図4)からの温度情報の取得要求を検知すると、後述する温度センサ指定レジスタ401(図4)で指定された温度センサに対して、温度情報を取得するためのコマンドを発行する。これにより、温度取得I/F 315は、当該温度センサから温度情報を取得する。温度取得I/F 315は、取得した温度情報を、後述する温度情報格納レジスタ402へ出力(格納)する。

40

【0027】

<WideIOコントローラ112内のレジスタ314の構成>

図4は、本実施形態に係るレジスタ314の構成を説明する図である。

【0028】

レジスタ314は、温度センサ指定レジスタ401、温度情報格納レジスタ402、及びメモリコントローラ動作モード設定レジスタ403~406を有している。レジスタ314は、更に、サーマルオフセットステータスレジスタ407~410、及びサーマルオフセットレジスタ411~414を有している。

【0029】

50

温度センサ指定レジスタ401は、CPU101が温度センサの温度情報（センサ情報）を取得したい場合に、その対象となる温度センサを指定するための情報を格納するレジスタである。本実施形態においては、4個の温度センサを備える例を用いて説明しているため、2ビットのレジスタで構成され、2ビットの各状態によって4個の温度センサのそれぞれを特定することができる。

【0030】

温度情報格納レジスタ402は、CPU101からの温度情報の取得要求が入力されると、温度センサ指定レジスタ401で指定された温度センサの温度情報を取得するように温度取得I/F315に対して要求する。また、温度情報格納レジスタ402は、温度取得I/F315から取得した温度情報を格納し、CPU101からの温度情報の読み出し要求に応じて、そこに格納している温度情報を出力する。

10

【0031】

メモリコントローラ動作モード設定レジスタ403～406は、メモリコントローラ305～308の動作モードをそれぞれ設定するためのレジスタである。メモリコントローラ動作モード設定レジスタ403～406のそれぞれには、SDRAM301～304のそれぞれのメモリ制御に関する設定値が格納される。ここでメモリ制御に関する設定値としては、例えば、SDRAM301～304のリフレッシュ動作の時間間隔（リフレッシュ周期）、メモリアクセスに関するタイミングパラメータ等がある。

【0032】

サーマルオフセットステータスレジスタ407～410は、メモリコントローラ305～308がそれぞれSDRAM301～304に対して設定したサーマルオフセット値を保持しておくためのレジスタである。なお、サーマルオフセット値は、後述するように、SDRAM301～304のそれぞれのリフレッシュ動作に用いられる。メモリコントローラ305～308は、SDRAM301～304に対してサーマルオフセット値を設定した後、SDRAM301～304に、確認のためのリードアクセスをすることで、設定したサーマルオフセット値をそれぞれ読み出す。メモリコントローラ305～308は、読み出したサーマルオフセット値をサーマルオフセットステータスレジスタ407～410にそれぞれ記憶させる。尚、CPU101からサーマルオフセットステータスレジスタ407～410へのライトアクセスは無効である。

20

【0033】

サーマルオフセットレジスタ411～414は、メモリコントローラ305～309がそれぞれSDRAM301～304に対して新たに設定すべきサーマルオフセット値を保持しておくためのレジスタである。CPU101は、後述するように、SDRAM301～304に対して新たに設定すべきサーマルオフセット値を決定するとともに、決定した値をサーマルオフセットレジスタ411～414に設定する。

30

【0034】

<SOCパッケージ207と温度センサ309～312の配置>

図5は、図2のWideIO-SDRAMチップ202～205とSOCダイ201の物理的な位置関係を、よりわかり易く説明するSOCパッケージ207の俯瞰図である。

【0035】

SOCダイ201は、CPU101、デバイスI/F107、前述の画像処理部108～111等を備えている。SOCパッケージ207の平面を4分割した時の左上、右上、右下、左下が、それぞれ図2(B)のメモリチャネル1～4に相当する。また同様に、4分割した領域は、図3のSDRAM301～304にも相当している。前述したように、WideIO-SDRAM113は、SOCダイ201の上に積層されるメモリである。また、本実施形態においては、SDRAM301～304の各デバイスは、図5のようにSOCダイ201を4分割した領域の各上部にそれぞれ4層で積層されているものとする。SDRAM301～304の各デバイスには、それぞれのメモリの内部温度が計測できるように、温度センサ309～312が内蔵されている。ただし、各SDRAMの配置や温度センサの配置は図5に限定されるものではなく、一例に過ぎない。また、温度センサ

40

50

309～312は、SOCダイ201の内部に設けられていてもよいし、あるいは、WideIO-SDRAM113のメモリ内部に設けられていてもよい。

【0036】

このように、本実施形態では、WideIO-SDRAMチップ（メモリチップ）202～205は、図2（B）に示すように、複数のメモリチャネル1～4にそれぞれ対応する複数のチップ領域（SDRAM301～304）に分割して使用される。また、複数のチップ領域には、個別に温度センサ309～312が設けられている。

【0037】

< 既定温度情報の内容 >

本実施形態では、CPU101は、SDRAM301～304のそれぞれについて、メモリチップ内の現在の温度分布を示す温度分布情報を生成し、生成した温度分布情報に基づいて、それぞれのリフレッシュ動作に用いるサーマルオフセット値を設定する。具体的には、CPU101は、温度センサ309～312からそれぞれ取得される温度情報（センサ情報）と、予め実行された解析によって生成された「既定温度情報」とに基づいて、サーマルオフセット値の設定に用いる「温度分布情報」を生成する。この既定温度情報は、SDRAM301～304のそれぞれについて予め生成された、メモリチップ内の温度分布を含む情報であり、SOCダイ201及びWideIO-SDRAM113の個別の動作状況に対応している。なお、後述する「更新温度情報」は、センサ情報と既定温度情報とに基づいて生成される温度分布情報の一例である。

【0038】

ここでは、上述の既定温度情報の具体例について説明する。本実施形態では、SDRAM301～304のそれぞれについて、平面状のメモリチップ内の領域を複数の領域に分割して得られる各領域の温度の分布を、メモリチップ内の温度分布として評価する。図6は、SDRAM301の（平面状の）領域全体600を、X軸方向に8分割、Y軸方向に8分割して、合計64個の領域に分割した例を示している。本実施形態では、SDRAM301～304のそれぞれの領域全体600を、図6に示すように64分割する場合を想定し、各領域を座標（X，Y）（（0，0）～（7，7））で特定するものとする。なお、以下では、SDRAM301～304のうち、主としてSDRAM301について説明するが、SDRAM302～304についても同様である。

【0039】

図7（A）及び（B）は、本実施形態で用いる既定温度情報の内容の一例を示す図である。本実施形態で用いる既定温度情報は、SDRAM301上の所定位置（図6に示す、分割された各領域に相当。）の温度を示す温度情報をテーブル化したものである。既定温度情報は、SOCダイ201の設計時及び製造時に予め実行される、熱シミュレーション等の数値解析によって生成され、MFP100の出荷前にHDD105またはROM106に予め格納される。なお、図7では、環境温度が25である場合の既定温度情報を示しているが、異なる環境温度に対応した既定温度情報を予め生成し、利用可能としてもよい。

【0040】

既定温度情報は、予め実行される数値解析によって、SOCダイ201及びWideIO-SDRAM113の個別の動作状況に対応して予め個別に生成されればよい。これは、MFP100が実行する動作に依存して、SOCダイ201の動作状況、及びSOCダイ201の動作に応じたWideIO-SDRAM113へのメモリアクセスの状況が変化する結果、SDRAM301の温度分布が変化するためである。MFP100が実行する異なる複数の処理に対応して個別に既定温度情報を用意することによって、SOCダイ201及びWideIO-SDRAM113の動作状況に応じた、SDRAM301の温度分布の変化を、精度良く推定することが可能になる。

【0041】

上述の数値解析では、MFP100がプリント処理、スキャン処理等の個別の処理を実行する際の、SOCダイ201（CPU101）の動作状況と、SOCダイ201の動作

10

20

30

40

50

に応じたWideIO-SDRAM113へのメモリアクセスの状況とを解析すればよい。更に、SOCダイ201の動作状況及びWideIO-SDRAM113へのメモリアクセスの状況に応じた、メモリチップ(SDRAM301~304)内の温度分布の時間変化を解析すればよい。なお、メモリチップ内の温度分布は、例えば、メモリチップの表面の温度の分布を示す情報である。

【0042】

図7(A)は、MFP100がプリント処理を実行する場合の、SDRAM301の既定温度情報の例を示している。一方、図7(B)は、MFP100がスキャン処理を実行する場合の、SDRAM301の既定温度情報の例を示している。本実施形態では、プリント処理及びスキャン処理に対応する既定温度情報のみを図7に示している。しかし、MFP100が実行する他の処理に対応して、更に別の既定温度情報を予め生成し、利用可能としてもよい。例えば、画像編集、FAX送信/受信、電子メール送信、各種のアプリケーション処理等の処理をMFP100が実行する際の、SOCダイ201及びWideIO-SDRAM113の動作状況に対応する既定温度情報を、予め生成してもよい。あるいは、MFP100の特定の動作状態(例えば、待機状態(アイドル状態)またはスリープ状態)におけるCPU101の動作率に応じたSOCダイ201及びWideIO-SDRAM113の動作状況に対応する既定温度情報を予め生成してもよい。

【0043】

図7に示すX座標及びY座標は、図6に示すX座標及びY座標にそれぞれ対応している。また、温度C0~C4は、MFP100でプリント処理またはスキャン処理が一定時間継続した際の、各領域(X,Y)((0,0)~(7,7))における時間別の温度をそれぞれ示している。即ち、温度C0~C4は、SDRAM301の各領域における温度の時間変化を示している。

【0044】

ここで、図8は、MFP100でプリント処理が実行される場合の、SDRAM301の温度分布についての熱シミュレーションの結果の一例を示す図である。図8に示すグラフ801は、SDRAM301の特定の領域(7,7)についての温度の変化(温度特性)を表している。なお、X軸は時間、Y軸は温度を示し、温度C0~C4は、図7(A)に示す領域(7,7)の温度C0~C4に対応している。

【0045】

図8において、温度C0は、SOCダイ201が非動作状態であり、メモリチップ(SDRAM301)内の温度が位置によらず一様である場合の温度を示している。温度C1は、メモリチップ内の領域(7,7)が温度C0の状態、SOCダイ201がプリント処理のための動作を開始し、当該動作を時間t_{C01}だけ継続した時点における、領域(7,7)の温度を示している。同様に、温度C2、C3及びC4は、温度C1、C2及びC3を起点として、プリント処理のための動作を時間t_{C12}、t_{C23}及びt_{C34}だけ継続した時点における、領域(7,7)の温度をそれぞれ示している。図8に示すように、本実施形態で用いる既定温度情報は、メモリチップ内を複数の領域に分割して得られる各領域の温度を、異なる複数の時点においてサンプリングした情報を含んでいる。即ち、既定温度情報は、SOCダイ201が特定の動作を開始した後の、異なる複数の時点における各領域の温度を示す情報を、テーブル化した情報として含んでいる。

【0046】

なお、図8では、時間t_{C01}、t_{C12}、t_{C23}及びt_{C34}はそれぞれ異なる長さに設定されている。即ち、図7に示す既定温度情報に含まれる各領域の温度には、非一様な時間間隔でサンプリングされた温度が用いられている。しかし、サンプリングの時間間隔は、非一様な時間間隔であっても等間隔であってもよい。また、既定温度情報に含まれる各領域の温度のサンプル数は、図8に示すように5個であってもよいし、5個より少ない、または5個よりも多いサンプル数であってもよい。このように、本実施形態を変形した場合にも、後述する本実施形態の処理と同等の処理を実現し、かつ、同様の効果を得ることが可能である。

【 0 0 4 7 】

< 更新温度情報（温度分布情報）の内容 >

次に、上述のように、温度センサ 3 0 9 ~ 3 1 2 からそれぞれ取得される温度情報（センサ情報）と、予め実行された解析によって生成された既定温度情報とに基づいて生成される、温度分布情報（更新温度情報）の具体例について説明する。

【 0 0 4 8 】

図 9 は、本実施形態で用いる更新温度情報の内容の一例を示す図である。本実施形態では、CPU 1 0 1 は、SOC ダイ 2 0 1 及び Wide I O - S D R A M 1 1 3 の動作状況に応じて、S D R A M 3 0 1 ~ 3 0 4 のそれぞれの現在の温度分布を推定し、テーブル化した情報として、推定した温度分布を保持する。更新温度情報は、既定温度情報に基づいてリアルタイムに（例えば、予め設定された更新間隔で）更新されうる。

10

【 0 0 4 9 】

本実施形態で用いる更新温度情報は、S D R A M 3 0 1 上の所定位置（図 6 に示す、分割された各領域に相当。）における、更新済みの温度（更新温度）を示す温度情報を、図 9 に示すようにテーブル化したものである。なお、図 9 に示す X 座標及び Y 座標は、図 7 と同様、図 6 に示す X 座標及び Y 座標にそれぞれ対応している。

【 0 0 5 0 】

図 9 に示す更新温度情報は、図 7 に示す既定温度情報に基づいて生成できる。更新温度情報は、例えば、温度センサ 3 0 9 からの温度情報が示す、温度センサ 3 0 9 の位置における S D R A M 3 0 1 の温度を基準として、SOC ダイ 2 0 1 及び Wide I O - S D R A M 1 1 3 の動作状況に対応する既定温度情報に基づいて生成される。なお、このような更新温度情報の生成処理の具体例については、図 1 0 を用いて後述する。

20

【 0 0 5 1 】

図 9 において、温度情報 9 0 1 は、メモリチップ（S D R A M 3 0 1）内で、温度センサ 3 0 9 が設けられた位置（領域）における温度を示している。本実施形態では、一例として、温度センサ 3 0 9 が設けられた位置を、（X, Y）=（4, 5）としている。ただし、温度センサ 3 0 9 の位置がその位置のみに限定されることはなく、メモリチップ内の任意の位置に温度センサ 3 0 9 を設けることが可能である。また、温度情報 9 0 2 は、更新温度情報が示す現在のメモリチップ内の温度分布に含まれる、メモリチップ内で最も温度が高くなっている位置（ホットスポット）における温度を示している。即ち、図 9 に示す更新温度情報は、メモリチップ内の領域（7, 7）にホットスポットが存在することを示している。本実施形態は、後述するように、CPU 1 0 1 は、更新温度情報が示す温度分布に含まれる、温度センサの位置における温度（温度情報 9 0 1）と、ホットスポットにおける温度（温度情報 9 0 2）との差分に応じて、サーマルオフセット値を設定する。

30

【 0 0 5 2 】

< 更新温度情報（温度分布情報）の生成及び更新 >

次に、図 1 0 のフローチャートを参照して、本実施形態における更新温度情報の生成及び更新処理の手順について説明する。尚、この処理を実行するためのプログラムは、H D D 1 0 5 に予めインストールされている。この処理は、CPU 1 0 1 が H D D 1 0 5 から S D R A M 3 0 1 にプログラムを展開し、展開したプログラムを実行することによって、M F P 1 0 0 上で実現される。以下では S D R A M 3 0 1 についての処理を説明するが、CPU 1 0 1 は、S D R A M 3 0 2 ~ 3 0 4 についても同様の処理を実行する。

40

【 0 0 5 3 】

まず、S 1 0 0 1 で、電源オフ状態からの M F P 1 0 0 の起動後、CPU 1 0 1 は、更新温度情報が既に生成されているか否かを判定する。ここでは、CPU 1 0 1 は、更新フラグ（Upd f l a g）が「true」に設定されている否かを判定する。本実施形態では、CPU 1 0 1 は、更新温度情報を最初に作成した際に、更新フラグを「true」に設定する。また、CPU 1 0 1 は、また、M F P 1 0 0 の電源がオフ状態となるか、リセットされるかのいずれかに応じて、更新フラグを「false」に設定する。これにより、CPU 1 0 1 は、M F P 1 0 0 が電源オフ状態から起動するごとに、更新温度情報を初

50

期化して新たに生成する。なお、更新フラグは、HDD105に格納されてもよいし、WideIO-SDRAM113（例えばSDRAM301）に格納されてもよい。

【0054】

S1001で、CPU101は、更新フラグが「false」である（即ち、更新温度情報が生成されていない）と判定した場合、処理をS1004に進める。一方、CPU101は、更新フラグが「true」である（即ち、更新温度情報が既に生成されている）と判定した場合、処理をS1002に進める。

【0055】

S1002で、CPU101は、タイムカウンタ（Cnt）を増加させる。なお、タイムカウンタは、CPU101のタイマ機能によって実現できる。なお、図10に示す処理の開始時には、タイムカウンタは0に初期化された状態（Cnt=0）にある。続いて、S1003で、CPU101は、タイムカウンタが所定のカウンタ値（Th__cnt）に達したか否かを判定することで、更新温度情報の前回の更新から所定時間が経過してか否かを判定する。ここで、所定のカウンタ値（Th__cnt）は、予め設定された、更新温度情報の更新間隔に基づいて定められる。本実施形態では、所定のカウンタ値（Th__cnt）を一定の値に定め、更新温度情報の更新間隔を一定の時間間隔に設定している。しかし、更新温度情報の更新間隔は、例えば、SOCダイ201及びWideIO-SDRAM113の動作状況等に応じて変更されてもよい。

【0056】

S1003で、CPU101は、タイムカウンタが所定のカウンタ値以下である（Cnt<Th__cnt）と判定する限り、S1002に処理を戻す。一方、CPU101は、タイムカウンタが所定のカウンタ値より大きくなった（Cnt>Th__cnt）と判定すると、処理をS1004に進める。

【0057】

S1004で、CPU101は、HDD105またはROM106に予め格納された既定温度情報を読み出して、処理をS1005に進める。ここで、CPU101は、読み出しの時点でMFP100で実行中の処理に対応する既定温度情報を、HDD105またはROM106から読み出す。これにより、CPU101は、SOCダイ201及びWideIO-SDRAM113の動作状況に対応する既定温度情報を、更新温度情報（温度分布情報）の生成に用いることになる。なお、以下では、図7（A）に示す、プリント処理に対応した既定温度情報が読み出される場合を例に説明する。

【0058】

次に、S1005～S1010で、CPU101は更新温度情報を生成または更新する。具体的には、CPU101は、MFP100で実行中の処理に対応する、読み出した既定温度情報が示す、温度センサ309の位置におけるメモリチップ（SDRAM301）の温度の変化（温度特性）と、温度センサ309からの温度情報が示す温度とを比較する。これにより、CPU101は、SOCダイ201が特定の動作（即ち、プリント処理のための動作）を開始してからの経過時間を特定する。更に、CPU101は、特定した経過時間に対応するメモリチップ内の温度分布を示す情報を、メモリチップ内の現在の温度分布を示す更新温度情報として生成する。

【0059】

具体的には、まずS1005で、CPU101は、S1004で読み出した既定温度情報に基づいて、SDRAM301の各領域の温度変化（温度特性）を示す近似曲線を作成する。図11は、図7（A）に示す、温度センサ309が位置する領域（4，5）についての既定温度情報に基づいて作成した近似曲線の一例を示す図である。図11において、X軸は時間、Y軸は温度を示し、1101～1105の5点は、図7（A）における、温度C0～温度C4に相当する。CPU101は、これらの点に基づいて、所定の近似方法で近似曲線1110を計算する。なお、近似方法は、上述の熱シミュレーションによって得られた離散値から、温度特性を再現するのに適した方法であればよく、例えば、線形近似や対数近似によって実現できる。なお、図11では、対数近似を用いた場合を一例とし

10

20

30

40

50

て示している。

【0060】

S1005で近似曲線1102を生成した後、CPU101は、S1006で、S1001と同様にして、電源オフ状態からのMFP100の起動後、更新温度情報が既に生成されているか否かを再び判定する。S1006で、CPU101は、更新フラグが「false」である（即ち、更新温度情報が生成されていない）と判定した場合、処理をS1007に進める。一方、CPU101は、更新フラグが「true」である（即ち、更新温度情報が既に生成されている）と判定した場合、処理をS1008に進める。

【0061】

S1007及びS1008では、CPU101は、更新温度情報の生成に用いる初期温度を導出する。S1007では、CPU101は、温度センサ309から温度情報を、図12に示す手順に従って取得することで、取得した温度情報が示す、温度センサ309の位置におけるSDRAM301の温度を、初期温度として導出する。一方、S1008では、CPU101は、既に生成されている、生成または前回更新された更新温度情報に含まれる温度情報が示す、温度センサ309の位置におけるSDRAM301の温度を、初期温度として導出する。

【0062】

（温度情報の取得処理）

ここで、図12を参照して、本実施形態に係るMFP100において、CPU101が、温度センサ309～312で計測したSDRAM301～304の温度を示す温度情報を取得するための処理の手順について説明する。本実施形態では、MFP100は、4個の温度センサを備えているため、図12のフローチャートでは、4個の温度センサ309～312から温度情報を取得する処理について示している。尚、この処理を実行するためのプログラムは、HDD105に予めインストールされている。この処理は、CPU101がHDD105からSDRAM301にプログラムを展開し、展開したプログラムを実行することによって、MFP100上で実現される。

【0063】

先ずS1201で、CPU101は、温度センサ指定レジスタ401に「00」を書き込む。本実施形態では、SOCパッケージ207は4個の温度センサを備える。このため、CPU101は、各温度センサを指定するために、次のように各温度センサと温度センサ指定レジスタ401の設定値とを対応付けるものとする。即ち、温度センサ指定レジスタ401の値「00」、「01」、「10」及び「11」は、それぞれ温度センサ309～312に対応付けられるものとする。したがって、S1201では、温度センサ309を指定するために、CPU101は温度センサ指定レジスタ401に「00」を書き込む。

【0064】

次にS1202に進み、CPU101は、温度情報格納レジスタ402に対して温度情報の読み出し要求を発行して、温度センサ309で計測されたSDRAM301の温度を示す温度情報を取得する。ここで、上述したように、温度情報格納レジスタ402は、CPU101からの読み出し要求を検知すると、温度センサ指定レジスタ401で指定されている温度センサから温度情報を取得する。更に、温度情報格納レジスタ402は、取得した温度情報を、CPU101からの読み出し要求に対する応答データとして、CPU101に出力する。このようにして、S1202でCPU101は、温度センサ309からの温度情報を取得することになる。

【0065】

次にS1203に進み、CPU101は、温度センサ310で計測されたSDRAM302の温度を示す温度情報を取得するために、温度センサ指定レジスタ401に「01」を書き込む。その後S1204に進み、CPU101は、温度情報格納レジスタ402に対して温度情報の読み出し要求を発行して、温度センサ310からの温度情報を取得する。

10

20

30

40

50

【0066】

次にS1205に進み、CPU101は、温度センサ311で計測されたSDRAM303の温度を示す温度情報を取得するために、温度センサ指定レジスタ401に「10」を書き込む。その後S1206に進み、CPU101は、温度情報格納レジスタ402に対して温度情報の読み出し要求を発行して、温度センサ311からの温度情報を取得する。

【0067】

次にS1207に進み、CPU101は、温度センサ312で計測されたSDRAM304の温度を示す温度情報を取得するために、温度センサ指定レジスタ401に「11」を書き込む。その後S1208に進み、CPU101は、温度情報格納レジスタ402に対して温度情報の読み出し要求を発行して、温度センサ312からの温度情報を取得する。

10

【0068】

以上の処理により、CPU101は、温度センサ309～312で計測された、SDRAM301～304の温度を示す温度情報を、温度センサ309～312から取得できる。

【0069】

(更新温度情報の生成処理の続き)

再び図10の説明に戻り、次に、S1009で、CPU101は、S1007またはS1008で得られた初期温度とS1005で作成した近似曲線1110とに基づいて、更新温度情報の生成に用いるオフセット時間を導出する。

20

【0070】

更新温度情報が未だ生成されていない場合、S1009で、CPU101は、温度センサ309の位置に対応する近似曲線に基づいて、以下の処理を実行する。CPU101は、SOCダイ201が特定の動作を開始してから、温度センサ309の位置の温度が、S1007で取得した初期温度(温度センサ309の温度情報が示す温度)に変化するまでの経過時間を、オフセット時間 T_{ofs} として特定する。ここでは、図11に示す、温度センサ309が位置する領域(4, 5)についての近似曲線1110を用いることで、オフセット時間 T_{ofs} を導出できる。例えば、初期温度が36である場合、近似曲線1110において温度が36となる時間としてオフセット時間 T_{ofs} を導出できる。

30

【0071】

一方、更新温度情報が既に生成されている場合、S1009で、CPU101は、温度センサ309の位置に対応する近似曲線に基づいて、以下の処理を実行する。CPU101は、SOCダイ201が特定の動作を開始してから、温度センサ309の位置の温度が、S1008で取得した初期温度に変化するまでの経過時間を、オフセット時間 T_{ofs} として特定する。即ち、CPU101は、前回更新(または生成)された更新温度情報に含まれる、温度センサ309の位置の温度に基づいて、オフセット時間 T_{ofs} を導出する。例えば、前回生成された更新温度情報から得られた初期温度が36である場合、図11に示すように、近似曲線1110において温度が36となる時間としてオフセット時間 T_{ofs} を導出できる。

40

【0072】

次に、S1010で、CPU101は、S1009で特定したオフセット時間 T_{ofs} に基づいて、更新温度情報を生成または更新する。具体的には、オフセット時間 T_{ofs} から、カウンタ値Cntに相当する期間の経過後の時間 T_n に対応する、メモリチップ(SDRAM301)内の各領域の温度を特定し、特定した温度を用いて更新温度情報を生成または更新する。

【0073】

更新温度情報が未だ生成されていない場合、カウンタ値Cnt=0である。この場合、CPU101は、メモリチップ(SDRAM301)内の各領域について計算した近似曲

50

線から、オフセット時間 $T_{\text{ofs}} (= T_n)$ に対応する温度を特定することになる。これにより、CPU 101 は、SOC ダイ 201 が特定の動作を開始してからオフセット時間 T_{ofs} が経過した時点における、メモリチップ (SDRAM 301) 内の温度分布を示す情報を、更新温度情報として生成する。また、CPU 101 は、更新フラグを、更新温度情報が生成されたことを示す「true」に設定する。このようにして、CPU 101 は、メモリチップ内の複数の領域に対応する、温度についての複数の近似曲線から、SOC ダイ 201 が特定の動作を開始してからの経過時間に対応する、メモリチップ内の温度分布を示す情報を、更新温度情報として生成する。

【0074】

一方、更新温度情報が既に生成されている場合、CPU 101 は、オフセット時間 T_{ofs} から、カウンタ値 Cnt に相当する期間の経過後の時間 $T_n (> T_{\text{ofs}})$ に対応する温度を、各領域について計算した近似曲線から特定することになる。例えば、温度センサ 309 が位置する領域における温度 (更新温度) は、図 11 に示すように、近似曲線 1110 から 48 と特定される。これにより、CPU 101 は、SOC ダイ 201 が特定の動作を開始してから時間 T_n が経過した時点における、メモリチップ (SDRAM 301) 内の温度分布を示す情報で、更新温度情報を更新する。

【0075】

S1010 で生成または更新された更新温度情報は、図 9 に示すようにテーブル化された情報として、HDD 105 または Wide I/O - SDRAM 113 に格納される。最後に、S1011 で、CPU 101 は、タイムカウンタのカウンタ値 Cnt をリセット ($Cnt = 0$ に設定) して、処理を終了する。

【0076】

< サーマルオフセット値の設定 >

次に、図 13 のフローチャートを参照して、本実施形態におけるサーマルオフセット値の設定処理の手順について説明する。尚、この処理を実行するためのプログラムは、HDD 105 に予めインストールされている。この処理は、CPU 101 が HDD 105 から SDRAM 301 にプログラムを展開し、展開したプログラムを実行することによって、MFP 100 上で実現される。

【0077】

図 13 に示す処理は、MFP 100 が電源オフ状態から起動する際に実行される、一連の起動シーケンスにおいて最初に実行されるとともに、その後は定期的に行われる。まず、S1301 で、CPU 101 は、SDRAM 301 ~ 304 のそれぞれについて、図 10 に示す手順に従って、更新温度情報の生成 (更新) 処理を実行する。

【0078】

次に、S1302 で、CPU 101 は、S1301 で生成または更新された更新温度情報に基づいて、温度センサ 309 ~ 312 の位置における温度と、ホットスポットにおける温度とを比較して、それらの差分 (温度差) を導出する。例えば、更新温度情報が図 9 に示す情報である場合、温度センサ 309 が位置する領域 (4, 5) における温度が 48 (温度情報 901)、ホットスポットに相当する領域 (7, 7) における温度が 60 (温度情報 902) である。この場合、温度差として 12 が導出される。

【0079】

次に、S1303 で、CPU 101 は、S1302 で導出した温度差に応じて、SDRAM 301 ~ 304 のそれぞれについて、リフレッシュ動作に用いるサーマルオフセット値を設定する。例えば、CPU 101 は、温度センサ 309 ~ 312 の位置における温度と、ホットスポットにおける温度との差分が大きいほど、サーマルオフセット値を大きな値に設定する。

【0080】

ここで、図 14 は、本実施形態で用いる、温度差と設定すべきサーマルオフセット値との関係の一例を示す図である。図 14 に示す関係は、“JESD229 Wide I/O Single Data Rate” として既に規格化されている。図 14 に示すように、温度差 1400 (Thermal Gr

10

20

30

40

50

adjacent) が 5 未満である場合、サーマルオフセット値 1 4 0 1 (Thermal Offset) は 0 に決定される。一方、温度差 1 4 0 0 が 5 ~ 1 5 である場合、サーマルオフセット値 1 4 0 1 は 1 に決定される。

【 0 0 8 1 】

C P U 1 0 1 は、決定したサーマルオフセット値をそれぞれサーマルオフセットレジスタ 4 1 1 ~ 4 1 4 に書き込むことで、S D R A M 3 0 1 ~ 3 0 4 についてサーマルオフセット値を設定する。

【 0 0 8 2 】

< セルフリフレッシュ・モードの設定 >

次に、図 1 5 を参照して、セルフリフレッシュ・モードの設定処理の手順について説明する。尚、この処理を実行するためのプログラムは、H D D 1 0 5 に予めインストールされている。この処理は、C P U 1 0 1 が H D D 1 0 5 から S D R A M 3 0 1 にプログラムを展開し、展開したプログラムを実行することによって、M F P 1 0 0 上で実現される。図 1 5 に示す処理は、W i d e I O - S D R A M 1 1 3 の S D R A M 3 0 1 ~ 3 0 4 のそれぞれをセルフリフレッシュ状態にする際に、C P U 1 0 1 によって実行される。以下では S D R A M 3 0 1 について説明するが、C P U 1 0 1 は、S D R A M 3 0 2 ~ 3 0 4 についても同様の処理を実行する。

【 0 0 8 3 】

まず S 1 5 0 1 で、C P U 1 0 1 は、メモリコントローラ 3 0 5 によって、レジスタ 3 1 4 内のメモリコントローラ動作モード設定レジスタ 4 0 3 についての確認を行う。具体的には、C P U 1 0 1 は、メモリコントローラ動作モード設定レジスタ 4 0 3 に格納された設定値に基づいて、メモリコントローラ 3 0 5 の動作モードがセルフリフレッシュ・モードに設定されているか否かを判定する。ここで、メモリコントローラ 3 0 5 がセルフリフレッシュ・モードに設定されていない場合、C P U 1 0 1 は、S 1 5 0 1 の判定処理を繰り返す。一方、メモリコントローラ 3 0 5 がセルフリフレッシュ・モードに設定されている場合、C P U 1 0 1 は、処理を S 1 5 0 2 に進める。

【 0 0 8 4 】

S 1 5 0 2 で、C P U 1 0 1 は、メモリコントローラ 3 0 5 が待機状態 (アイドル状態) であるか否かを判定する。何らかのデータ処理を行っており、メモリコントローラ 3 0 5 が待機状態ではない場合、C P U 1 0 1 は、S 1 5 0 2 の判定処理を繰り返す。一方、メモリコントローラ 3 0 5 が待機状態である場合、処理を S 1 5 0 3 へ進める。

【 0 0 8 5 】

S 1 5 0 3 で、C P U 1 0 1 は、サーマルオフセット値を含むサーマルオフセット設定コマンドを、メモリコントローラ 3 0 5 から S D R A M 3 0 1 に対して発行させる。サーマルオフセット設定コマンドには、サーマルオフセットレジスタ 4 1 1 に格納されている設定値が含まれている。

【 0 0 8 6 】

次に、S 1 5 0 4 で、C P U 1 0 1 は、S D R A M 3 0 1 内に格納されたサーマルオフセット値の設定値を読み出すためのコマンドを、メモリコントローラ 3 0 5 から S D R A M 3 0 1 に対して発行させる。その結果、メモリコントローラ 3 0 5 は、読み出した値を、レジスタ 3 1 4 内のサーマルオフセットステータスレジスタ 4 0 7 に書き込む。これにより、S 1 5 0 3 で S D R A M 3 0 1 に設定しようとしたサーマルオフセット値が、正しいか否かを確認できる。

【 0 0 8 7 】

設定されたサーマルオフセット値が正しいことが確認されると、S 1 5 0 5 で、C P U 1 0 1 は、セルフリフレッシュ設定コマンドを、メモリコントローラ 3 0 5 から S D R A M 3 0 1 に発行させる。これにより、C P U 1 0 1 は、S D R A M 3 0 1 をセルフリフレッシュ・モードに移行 (セルフリフレッシュ状態に移行) させる。即ち、C P U 1 0 1 は、設定されているサーマルオフセット値に対応したリフレッシュ周期で、S D R A M 3 0 1 にリフレッシュ動作を実行させる。

10

20

30

40

50

【 0 0 8 8 】

なお、S 1 5 0 3、S 1 5 0 4 及び S 1 5 0 5 で発行される各コマンドに関連するプロトコルは、“JESD229 Wide I/O Single Data Rate”として既に規格化されている。

【 0 0 8 9 】

以上説明したように、本実施形態に係る M F P 1 0 0 は、予め実行される解析によって生成された既定温度情報と、温度センサ 3 0 9 ~ 3 1 2 によって得られた温度情報とに基づいて、メモリチップ内の現在の温度分布を示す温度分布情報（更新温度情報）を生成する。既定温度情報は、S O C ダイ 2 0 1 及び W i d e I O - S D R A M 1 1 3 の動作状況に対応した、メモリチップ内の温度分布に関する情報を含んでいる。M F P 1 0 0 は、更に、更新温度情報が示す温度分布に含まれる、温度センサ 3 0 9 ~ 3 1 2 の位置における温度と、メモリチップ内のホットスポットにおける温度との差分に応じて、メモリチップのリフレッシュ動作に用いるサーマルオフセット値を設定する。

10

【 0 0 9 0 】

本実施形態によれば、S O C ダイ 2 0 1 及び W i d e I O - S D R A M 1 1 3 の動作状況に応じたメモリチップ内の温度分布の変化を、精度良く推定することが可能である。更に、推定した温度分布に応じて、サーマルオフセット値をより適切に設定することが可能である。このように、サーマルオフセット値を適切に設定することで、ホットスポットと温度センサの位置の温度差に起因した、消費電力の増大やメモリチップの記憶内容の消失を防ぐことが可能である。

【 0 0 9 1 】

20

また、本実施形態に係る M F P 1 0 0 では、S O C ダイ 2 0 1 及び W i d e I O - S D R A M 1 1 3 の動作状況に応じて、更新温度情報を適切な更新間隔で更新し、更新後の更新温度情報に基づいて、サーマルオフセット値の設定を定期的に行ってもよい。これにより、S O C ダイ 2 0 1 及び W i d e I O - S D R A M 1 1 3 の動作状況の変化に合わせて、サーマルオフセット値を適切に制御して使用することが可能である。

【 0 0 9 2 】

[第 2 の実施形態]

第 1 の実施形態では、S O C ダイ 2 0 1 及び W i d e I O - S D R A M 1 1 3 の動作状況の変化に合わせて、予め設定された更新間隔で更新温度情報を更新する場合について説明している。この場合、更新温度情報を更新する際に、実際のメモリチップ（S D R A M 3 0 1 ~ 3 0 4）内の温度分布と、更新温度情報が示す温度分布との間に誤差が生じている可能性がある。第 2 の実施形態では、このような誤差が生じた場合にもサーマルオフセット値を適切に行うことを可能にする例について説明する。なお、以下では、説明の簡略化のため、第 1 の実施形態と共通する部分については説明を省略し、主に第 1 の実施形態と異なる部分を説明する。

30

【 0 0 9 3 】

< 更新温度情報（温度分布情報）の生成及び更新 >

図 1 6 を参照して、本実施形態における更新温度情報の生成及び更新処理の手順について説明する。尚、この処理を実行するためのプログラムは、H D D 1 0 5 に予めインストールされている。この処理は、C P U 1 0 1 が H D D 1 0 5 から S D R A M 3 0 1 にプログラムを展開し、展開したプログラムを実行することによって、M F P 1 0 0 上で実現される。以下では S D R A M 3 0 1 について処理を説明するが、C P U 1 0 1 は、S D R A M 3 0 2 ~ 3 0 4 についても同様の処理を実行する。

40

【 0 0 9 4 】

図 1 6 では、第 1 の実施形態（図 1 0）と同一の処理を実行するステップ（S 1 0 0 1 ~ S 1 0 1 1）に第 1 の実施形態と同一の参照符号を付している。本実施形態では、更新温度情報が既に生成されている場合、C P U 1 0 1 は、S 1 0 0 8 で初期温度を導出した後、処理を S 1 6 0 1 に進める。

【 0 0 9 5 】

S 1 6 0 1 で、C P U 1 0 1 は、S 1 0 0 7（図 1 2）と同様の処理によって、温度セ

50

ンサ 309 から、当該温度センサの位置における SDRAM 301 の温度を示す温度情報を取得する。更に、S1602 で、CPU101 は、S1601 で取得した温度情報が示す温度と、S1008 で取得した更新温度情報に含まれる温度情報が示す、温度センサ 309 の位置における温度（初期温度）との差分を計算し、所定の閾値を上回るか否かを判定する。所定の閾値は、更新温度情報に含まれる、温度センサ 309 の位置における温度と実際の温度との誤差を評価するために予め設定される閾値である。本実施形態では、当該誤差が比較的大きい場合には、サーマルオフセット値を、更新温度情報に基づいて設定せず、取り得る値のうちの最大値に設定する。

【0096】

S1602 で、CPU101 は、計算した差分が所定の閾値以下であると判定した場合、処理を S1603 へ進め、計算した差分が所定の閾値を上回ると判定した場合、処理を S1604 へ進める。S1604 では、CPU101 は、サーマルオフセット・ワーストフラグ (Worstflag) を「true」に設定する。当該フラグは、「true」の場合、更新温度情報の内容によらず、サーマルオフセット値を、取り得る値のうちの最大値に強制的に設定すべきことを示す。

【0097】

一方、S1603 では、CPU101 は、S1602 で計算した差分に応じて、生成または前回更新された更新温度情報を補正する。具体的には、CPU101 は、生成または前回更新された更新温度情報に含まれる、SDRAM 301 の各領域の温度（更新温度）に、S1602 で計算した差分をそれぞれ加算する。

【0098】

図18は、S1603における補正前後の更新温度情報の内容の一例を示す図である。温度センサ 309 の値 1800 は、温度センサ 309 から取得された温度情報が示す温度であり、温度センサ 309 が位置する領域（4，5）の温度は 52 である。補正前の更新温度 1801 は、S1008 で参照した更新温度情報に含まれる、各領域（X，Y）の更新温度であり、温度センサ 309 が位置する領域（4，5）の温度は 48 である。このように、更新温度情報に含まれる、温度センサ 309 の位置における温度は、実際の温度に対して +4 の誤差が生じている。このため、S1603 では、CPU101 は、更新温度情報に含まれる、全ての領域の更新温度に対して +4 を加算することで、図18で補正後の更新温度 1802 として示すように更新温度情報を補正する。

【0099】

本実施形態では、S1009 及び S1010 において、既に生成されている更新温度情報を更新する場合には、CPU101 は、S1603 による補正後の更新温度情報を用いた処理を実行する。

【0100】

<サーマルオフセット値の設定>

次に、図17のフローチャートを参照して、本実施形態におけるサーマルオフセット値の設定処理の手順について説明する。尚、この処理を実行するためのプログラムは、HDD105に予めインストールされている。この処理は、CPU101がHDD105からSDRAM301にプログラムを展開し、展開したプログラムを実行することによって、MFP100上で実現される。

【0101】

図17に示す処理は、第1の実施形態（図13）と同様、MFP100が電源オフ状態から起動する際に実行される、一連の起動シーケンスにおいて最初に行われるとともに、その後は定期的に行われる。また、図17に示す処理は、SDRAM301～304のそれぞれについて実行される。ここでは、SDRAM301についての処理を説明するが、SDRAM302～304についての処理も同様である。

【0102】

まず、S1701では、CPU101は、SDRAM301について、図16に示す手順に従って、更新温度情報の生成（更新）処理を実行する。

【0103】

次に、S1702で、CPU101は、サーマルオフセット・ワーストフラグ(Worst flag)が設定されているか(即ち、「true」に設定されているか)否かを判定する。CPU101は、当該フラグが設定されていない(「false」に設定されている)と判定した場合、処理をS1703へ進め、当該フラグが設定されている(「true」に設定されている)と判定した場合、処理をS1704に進める。

【0104】

S1703で、CPU101は、S1302と同様、S1701で生成または更新された更新温度情報に基づいて、温度センサ309~312の位置における温度と、ホットスポットにおける温度とを比較して、それらの差分(温度差)を導出する。例えば、更新温度情報が図18に示す情報である場合、温度センサ309が位置する領域(4,5)における(補正後の)温度が52(温度情報1811)、ホットスポットに相当する領域(7,7)における(補正後の)温度が64(温度情報1812)である。この場合、温度差として12が導出される。

10

【0105】

S1703の後、S1704で、CPU101は、S1703で導出した温度差に応じて、SDRAM301について、リフレッシュ動作に用いるサーマルオフセット値を、S1303と同様に設定し、処理を終了する。一方、S1702からS1704に処理を進めた場合、CPU101は、更新温度情報によらず、サーマルオフセット値を、取り得る値のうちの最大値(図14の場合「1」)に設定し、処理を終了する。

20

【0106】

<セルフリフレッシュ・モードの設定>

本実施形態におけるセルフリフレッシュ・モードの設定処理は、第1の実施形態(図15)と同様である。

【0107】

以上説明したように、本実施形態では、温度センサ309~312が位置する領域における、更新温度情報が示す温度と実際の温度との差分を計算し、計算した差分に応じて、更新温度情報の補正またはサーマルオフセット値の設定を行う。具体的には、計算した差分が所定の閾値以下である場合には、当該差分に応じて更新温度情報を補正する。これにより、更新温度情報に生じた誤差を適切に補正して、より精度よくサーマルオフセット値の設定を行うことが可能である。また、計算した差分が所定の閾値を上回る場合には、サーマルオフセット値を強制的に、取り得る値のうちの最大値に設定する。これにより、更新温度情報に大幅に誤差が生じた場合にも、ホットスポットに起因したメモリチップの記憶内容の消失を極力防ぐことが可能である。

30

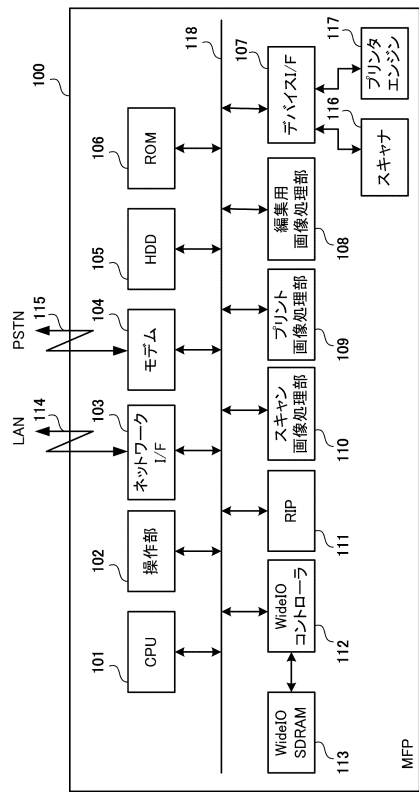
【0108】

[その他の実施形態]

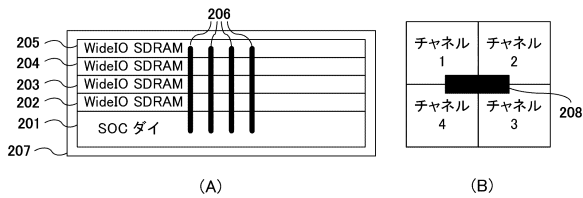
また、本発明は、以下の処理を実行することによっても実現される。即ち、上述した実施形態の機能を実現するソフトウェア(プログラム)を、ネットワークまたは各種記憶媒体を介してシステム或いは装置に供給し、そのシステム或いは装置のコンピュータ(またはCPUやMPU等)がプログラムを読み出して実行する処理である。

40

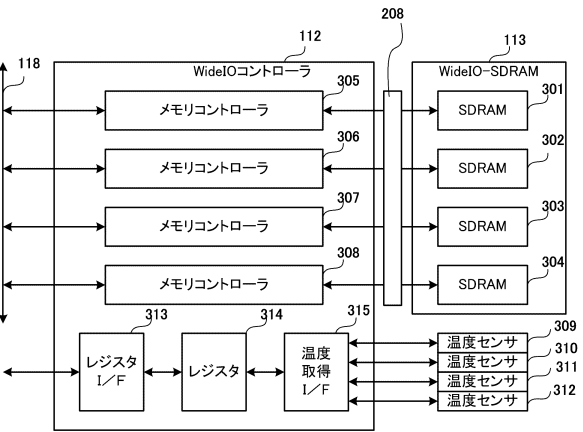
【図 1】



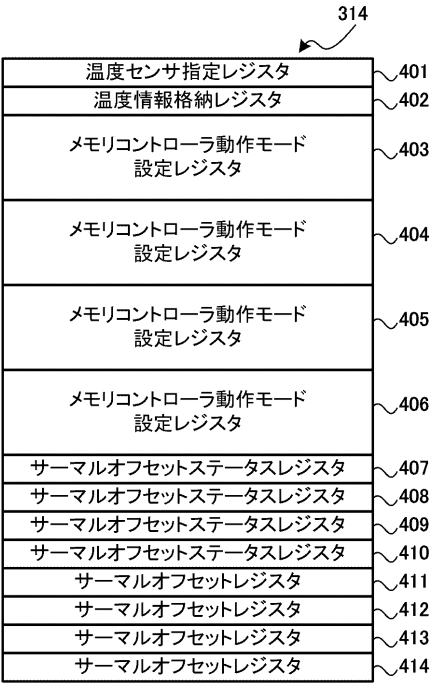
【図 2】



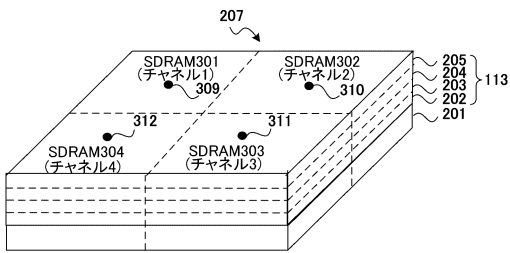
【図 3】



【図 4】



【図 5】



【図 6】

X \ Y	0	1	2	3	4	5	6	7
0								
1								
2								
3								
4								
5								
6								
7								

【図 7】

X	Y	C0	C1	C2	C3	C4
0	0	18	22	40	42	44
0	1	18	22	40	42	44
0	2	18	24	42	44	46
0	3	18	24	42	44	46
⋮						
4	3	18	24	54	56	60
4	4	18	24	54	56	60
4	5	18	26	58	60	62
4	6	18	26	60	62	64
⋮						
7	4	18	34	62	66	70
7	5	18	36	62	66	70
7	6	18	40	64	70	72
7	7	18	46	70	74	76

(環境温度 = 25°C)

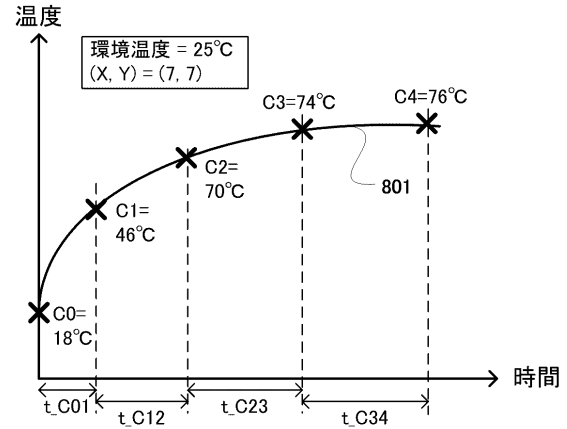
(A)

X	Y	C0	C1	C2	C3	C4
0	0	18	24	54	56	56
0	1	18	24	54	56	56
0	2	18	24	56	56	58
0	3	18	24	56	56	58
⋮						
4	3	18	40	66	66	68
4	4	18	40	66	68	70
4	5	18	40	66	68	70
4	6	18	38	60	64	68
⋮						
7	4	18	24	54	56	58
7	5	18	24	54	56	58
7	6	18	24	54	56	56
7	7	18	24	54	54	56

(環境温度 = 25°C)

(B)

【図 8】



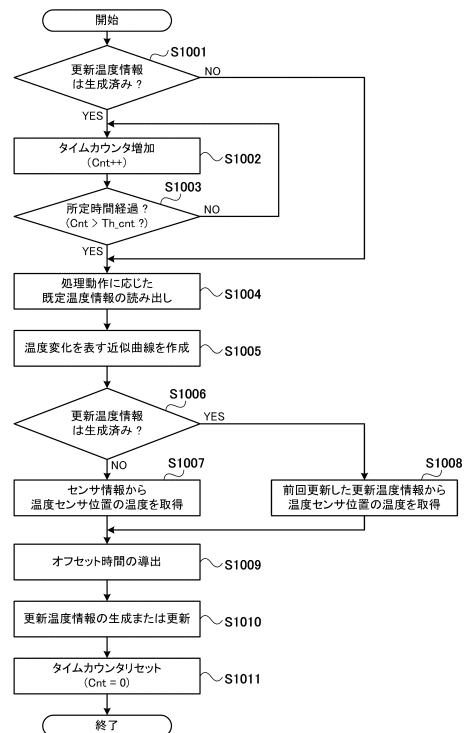
【図 9】

X	Y	更新温度
0	0	34
0	1	34
0	2	36
0	3	36
⋮		
4	3	47
4	4	47
4	5	48
4	6	48
⋮		
7	4	56
7	5	57
7	6	57
7	7	60

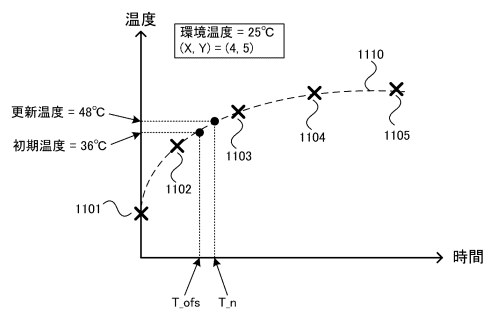
901

902

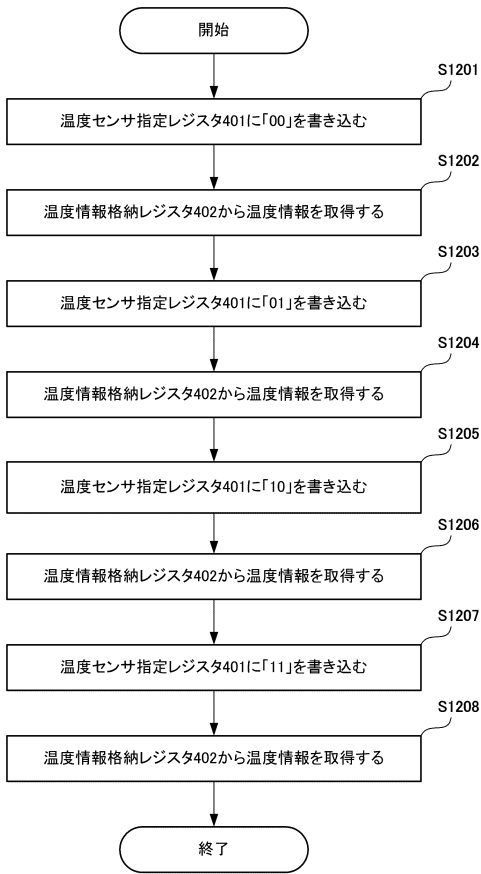
【図 10】



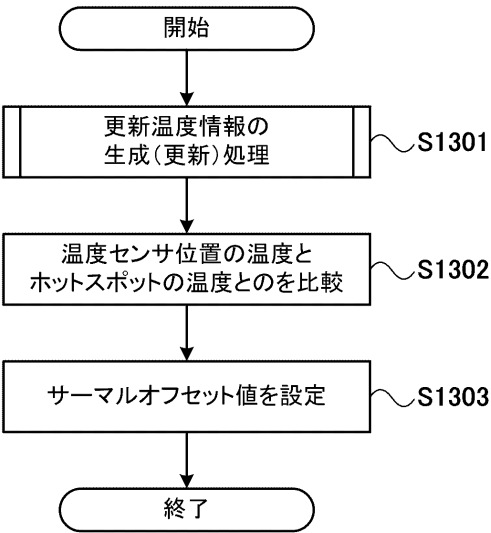
【図 1 1】



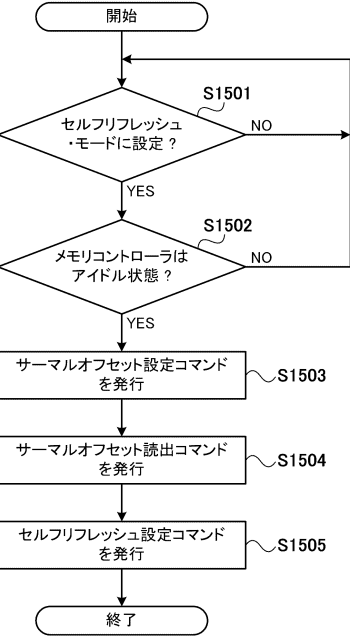
【図 1 2】



【図 1 3】



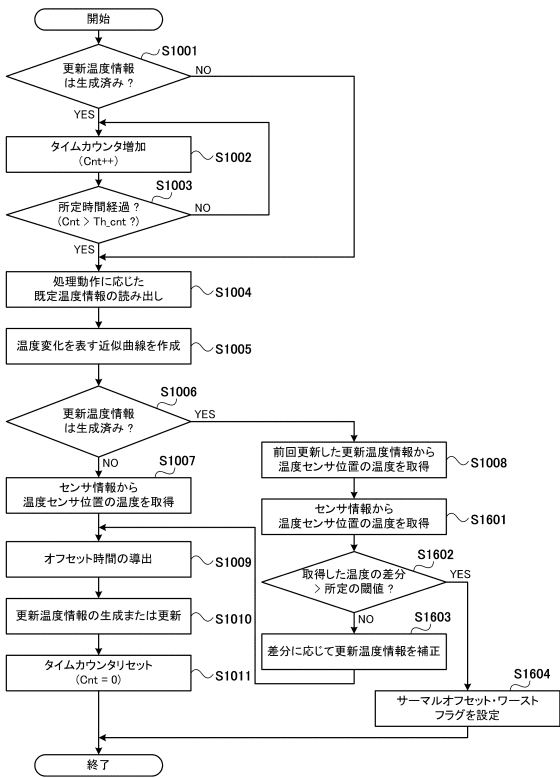
【図 1 5】



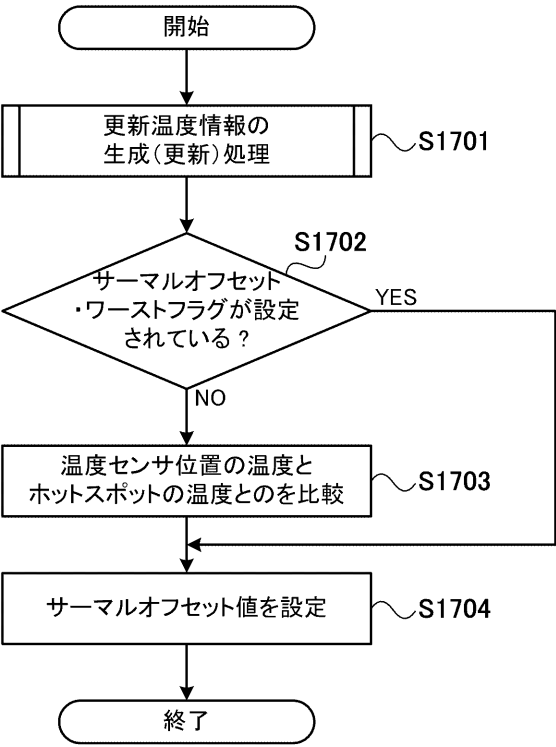
【図 1 4】

サーマル オフセット値	温度差
0	< 5
1	5 - 15

【図 16】



【図 17】



【図 18】

1800		1801	1802	
X	Y	温度センサ	更新温度 (補正前)	更新温度 (補正後)
0	0	-	34	38
0	1	-	34	38
0	2	-	36	40
0	3	-	36	40
⋮				
4	3	-	47	51
4	4	-	47	51
4	5	52	48	52
4	6	-	48	52
⋮				
7	4	-	56	60
7	5	-	57	61
7	6	-	57	61
7	7	-	60	64

フロントページの続き

(72)発明者 佐藤 義和
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 堀田 和義

(56)参考文献 特開2007-250591(JP,A)
米国特許出願公開第2007/0213882(US,A1)
特開2005-346590(JP,A)
国際公開第2005/119402(WO,A1)
米国特許出願公開第2008/0043807(US,A1)
米国特許出願公開第2012/0287731(US,A1)

(58)調査した分野(Int.Cl., DB名)
G11C 11/406
G06F 12/00