(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3617684号
(P3617684)
(45)発行日　平成17年2月9日(2005.2.9)　(24)登録日　平成16年11月19日(2004.11.19)

| (51)Int.Cl.[7] | F I | |
|---|---|---|
| H05K 9/00 | H05K 9/00 | R |
| H01L 21/60 | H01L 21/60 | 311R |
| H01L 23/14 | H01L 23/14 | X |

請求項の数 2　(全 7 頁)

(21)出願番号　特願平7-57029
(22)出願日　平成7年3月16日(1995.3.16)
(65)公開番号　特開平8-255992
(43)公開日　平成8年10月1日(1996.10.1)
審査請求日　平成14年3月15日(2002.3.15)

(73)特許権者　000003078
株式会社東芝
東京都港区芝浦一丁目１番１号
(73)特許権者　390010308
東芝デジタルメディアエンジニアリング株式会社
東京都青梅市新町３丁目３番地の１
(74)代理人　100077849
弁理士　須山　佐一
(72)発明者　斉藤　康人
東京都港区新橋３丁目３番９号　東芝エー・ブイ・イー株式会社内
(72)発明者　前川　陽子
神奈川県横浜市磯子区新杉田町８番地　株式会社東芝　マルチメディア技術研究所内
最終頁に続く

(54)【発明の名称】回路基板装置

(57)【特許請求の範囲】
【請求項１】
基準電位層を有する配線基板と、この配線基板に対して電気的に接続されている半導体チップとを有する回路基板装置であって、
前記半導体チップのうち一方の面には外部と電気的に接続するための接続パッドが形成され、少なくとも他方の面の全面は導電材料によりコーティングされており、
前記半導体チップが前記接続パッド上のバンプを介して前記配線基板に接続され、
前記導電材料と前記基準電位層が同電位となるように電気的に接続され、
前記基準電位層と前記半導体チップとの間に他の電子部品が配置されていること
を特徴とする回路基板装置。
【請求項２】
前記基準電位層が、金属または磁性体によって構成されていることを特徴とする請求項１記載の回路基板装置。
【発明の詳細な説明】
【０００１】
【産業上の利用分野】
この発明は、回路基板装置に関する。
【０００２】
【従来の技術】
近年、高度情報化社会の進展に伴ない、通信分野においては、携帯電話等の移動体通信機

器が急速に普及し、またデータ通信や画像通信が発展してきた。これらは、今後ますます高速・高機能化、高周波化が進むことが予想され、また機器の小型化も急速に進むと考えられる。

【０００３】

ここで、特に通信機器のような高速で高周波の回路においては、単に部品を回路基板に実装するだけではなく、十分なノイズ対策を施さなければならない。ノイズは大きく分けると、放射ノイズと伝導ノイズに分けられるが、それぞれ対策は異なってくる。伝導ノイズについては、伝導経路の把握ができればノイズフィルタ等対策は比較的容易に行うことができる。放射ノイズについては、ノイズ発生源の特定が難しく、一般的には回路基板全体を金属から成るシールドケース内に収納する方法がとられる。この方法では、特に携帯電話等の小型電子機器においては、小型化や軽量化の妨げとなるため、様々な簡略化したシールド装置が考えられている。

【０００４】

図５に示した、従来の小型電子機器における代表的な回路基板のシールド装置について説明する。アルミナ、ガラスエポキシ等の絶縁基板１上にエッチング法等により形成された銅等の回路パターン２を固着し、この回路パターン２の部品取り付け部分にリフロー半田付け法等により、チップ部品、半導体等の電子部品３を半田付けして回路基板４を構成する。ここで回路基板４に電子部品３が半田付けされていない面、または回路基板４の両面に電子部品３が半田付けされている場合は回路基板４の内層面に、接地や電源等の基準電位を有する配線パターン５を、ほぼ全面に形成して、回路基板４の片側のシールドを行う。

【０００５】

更に、半田付けされた電子部品３を含む一つの回路ブロックを完全に覆うように、アルミニウム、ケイ素鋼板等の金属キャップ６を、回路基板４の表面の接地や電源等の基準電位を有する、金属キャップ６の接続用ランド７に半田付けして、回路基板４全体のシールドを行うものである。１枚の回路基板４内に複数の回路ブロックが混在している場合等においては、それぞれの回路ブロック毎に金属キャップ６で覆い、各回路ブロック間での干渉を防止する構造をとる。

【０００６】

このように、十分なシールド効果を得ることが可能となる。しかし、冒頭で述べた回路基板４全体を金属製シールドケース内に収納する方法と比較すると小型化や軽量化が成されているものの、金属キャップ６の使用がこれの妨げとなっている。

【０００７】

また、図６に示すように、金属キャップ６を全く用いずにシールドを行う方法も行われている。ここでは片面実装構造を例にとって説明する。まず、図５と同じように、片面に基準電位を有する配線パターン５がほぼ全面に形成され、他方の面には電子部品３の接続用ランド３ａおよび配線パターン２が形成された絶縁基板１を用いる。さらに、回路基板４の電子部品３を接続する面の、電子部品３が半田付けされる部分を除いたほぼ全面に、エポキシ、ポリイミド等の絶縁層８をスクリーン印刷法または接着法等により形成する。次に絶縁層８上のほぼ全面に、基準電位を有する図示しない配線パターンへ電気的に接続されるように、銅等の導電ペーストを、印刷、硬化して基準電位層９を形成する。最後に電子部品３を半田付けして、シールド構造の回路基板を得るものである。

【０００８】

この構造では、金属ケース、金属キャップ等を用いないため、小型化や軽量化を図ることができるが、電子部品および電子部品接続部が露出しているため、十分なシールド効果が得られない。

【０００９】

【発明が解決しようとする課題】

上記した従来の回路基板のシールド装置では、十分なシールド効果を得るためには金属ケースまたは金属キャップが必要であり、装置の小型化・軽量化の妨げになる、という問題

があった。

【００１０】

この発明は、金属キャップを用いることなく、シールド効果に優れた回路基板装置を提供する。

【００１１】

【課題を解決するための手段】

この発明による回路基板装置は、基準電位層を有する配線基板と、この配線基板に対して電気的に接続されている半導体チップとを有する回路基板装置であって、前記半導体チップのうち一方の面には外部と電気的に接続するための接続パッドが形成され、少なくとも他方の面の全面は導電材料によりコーティングされており、前記半導体チップが前記接続バンプを介して前記配線基板に接続され、前記導電材料と前記基準電位層が同電位となるように電気的に接続され、前記基準電位層と前記半導体チップとの間に他の電子部品が配置されていることを特徴とする。

【００１２】

【作用】

上記手段により、電子部品が例えば半導体チップとした場合、この半導体チップの導電材料と回路基板に形成された基準電位層とに挟まれて他の電子部品が存在でき、金属ケースまたは金属キャップを用いることなく、電子部品をシールドすることができる。

【００１３】

【実施例】

以下、この発明の実施例について図面を参照して詳細に説明する。

図１は、この発明の一実施例を説明するための構成図である。図１において、開口部１１を有するアルミナ、ガラスエポキシ等の絶縁基板１２上に、エッチング法等により銅等の配線パターン１３を形成して回路基板１４を構成する。ここで、回路基板１４の片面は、開口部１１を含めてほぼ全面をベタパターンとし、接地、電源等回路の基準電位パターンへ電気的に接続することにより、基準電位層１５を形成する。

【００１４】

次に、半導体チップ等の電子部品１６の接続パッド１７を、バンプ１８を介して回路基板１４の配線パターン１３と電気的に接続された接続ランド１９に接続する。電子部品１６には予め接続パッド１７の内側の面に、接続パッド１７と接続された接続ランド２０を形成し、この接続ランド２０に、電子部品１６より小さい形状を有する電子部品２１の接続パッド２２をバンプ２３を介して接続してある。電子部品１６を接続ランド１９に接続するとき電子部品２１は、開口部１１に挿入された状態に位置する。電子部品２１は、配線パターン１３に電子部品１６を介して電気的に接続されることになる。

【００１５】

ここで、電子部品１６としては半導体チップを例に上げたが、素子を形成する半導体基板としては、シリコン等の導電性を有する基板を用いるか、またはガリひ素等の非導電性基板を用いる場合は、裏面に金等の金属をバックコーティングしたものを用いる。

【００１６】

最後にエポキシ等の樹脂２４を用いて、電子部品１６の接続部およびその周辺を封止するものである。

【００１７】

このように、電子部品１６を例えば半導体チップとした場合、電子部品２１および少なくとも半導体チップが配置される回路基板１４の部分は、回路基板１４に形成された基準電位層１５と、ほぼ全体または少なくとも裏面全面が導電材料から成る半導体チップにより挟まれるため、金属ケースまたは金属キャップを用いることなく、十分なシールド効果を得ることができる。

【００１８】

さらに、シールド効果を高めるためには、回路基板１４の電子部品１６の接続用ランド１９の周囲に複数個の基準電位を有するスルーホールを形成した構造、回路基板１４の電子

部品１６が接続される面の、電子部品１６が配置される以外の箇所に、基準電位層１５を形成した構造をとるとより効果が高まる。また１枚の回路基板内で、回路ブロック毎に上記構造をとることにより、回路ブロック間での干渉を防止することができる。

【００１９】

ここで、図１の実施例で用いた半導体チップ用の回路基板として一般的に用いられるシリコン基板の、シールド特性について実験した結果を説明する。５０ＭＨｚ～１８００ＭＨｚの高周波信号の入出力端子をそれぞれ特性インピーダンス５０Ωで終端し、入力端子から出力端子までの距離を約２０ｍｍ離して配置した。その一端の周囲を一面のみ解放して金属板で囲み、解放部に被測定物である厚さ０．４５ｍｍのシリコン基板を配置してノイズ除去の効果について調べた。その結果、解放状態に比べて約１０ｄＢ～２０ｄＢノイズレベルを低減することができた。この値は、金属板によりシールドした場合の約２０ｄＢ～２５ｄＢ低減と比べても、周波数帯域によってはほぼ同等であり、実用上全く問題ない結果と言える。

【００２０】

なお、回路基板１４に形成した電子部品２１を収納するための開口部１１は、凹部でも良く、凹部にした場合は、回路基板１４に形成された基準電位層１５と電子部品２１間に配線することが可能となり、より実装密度を向上することができる。

【００２１】

また回路基板に形成した基準電位層１５は、最外面に形成されているが、回路基板の内層面であってもかまわない。ただしシールド性を考えると、内層面に形成する場合は、更にその外側での配線は行わないのが望ましい。

【００２２】

また回路基板に形成した基準電位層１５は、回路基板上のみならず、その近傍、例えば回路基板を収納するための筐体表面に形成、または筐体そのものを基準電位を有する金属としてもかまわない。

【００２３】

また回路基板に形成した基準電位層１５は、放射ノイズを反射させるための電波反射層の役割を担うものだが、例えばフェライト等の絶縁性を有する磁性体を電波吸収層として形成しても良好なシールド効果が得られる。この場合透磁率の関係から、回路周波数が数百ＭＨｚ帯域までの場合は焼結体、それ以上、特にＧＨｚ帯域の場合は粉末状、または樹脂と粉末を混合したペースト状の磁性体を用いるとより効果的である。これはノイズ吸収効果が、

μ（透磁率）×ｆ（周波数）＝一定

の関係からである。

【００２４】

また、この実施例においては、電子部品１６として半導体チップを例に上げて説明したが、電子部品１６は例えば抵抗、コンデンサ等の受動素子、半導体素子の周辺に受動素子を形成した複合部品等、どのような素子または素子の組み合わせであっても何ら問題はない。ただしこれらの素子を形成する部材は、例えばシリコン、アルミニウム等の導電性を有する基板、またはフェライト等の絶縁性を有する磁性体基板、または少なくとも一方の面または内層面ほぼ全面に、金属層または絶縁性を有する磁性体層が形成されたアルミナ等の絶縁基板等、一面または内層面または材料自体に、電波反射または電波吸収を行うためのシールド部材を有する。電子部品２１については、これ自体の一方の面にシールド性を有する必要がないためいかなる部品であっても何ら問題はない。

【００２５】

また、この実施例においては、電子部品１６および電子部品２１の接続方法について詳細な説明を行っていないが、例えば電子部品１６を回路基板１４に接続する方法としては、電子部品１６に形成された回路基板１４との接続パッド１７上に、金等のバンプ１８をメッキ法、ボールバンプ法等により形成し、例えば導電性接着剤等の接続部材を用いて、回路基板１４の接続ランド１９にフェースダウンで接続する等の方法がある。しかし、接続

方法はこの限りではなく、例えば半田バンプを用いた半田接続、封止樹脂の収縮力を利用した圧接による接続等の接続法であってもかまわない。また若干シールド効果は弱まるが、電子部品１６の端面に接続用パッドを設け、回路基板１４に半田付けする方法等も可能である。同様に電子部品２１を電子部品１６に接続する方法も、接続方法について制約されるものではない。

【００２６】

図２はこの発明の他の実施例を説明するための断面図である。この実施例は、図１の実施例の電子部品２１を回路基板上へ接続したものである。すなわち、回路基板１４１に凹部２５を形成し、凹部２５の底２６の部分に配線パターン１３に電気的に接続された接続ランド２７を固着する。この接続ランド２７にチップ部品等の電子部品２８を半田２９を用いて接続する。

【００２７】

この実施例でも図１の実施例と同様に、電子部品１６の接続パッド１７が形成された反対側のシールド性と基準電位層１５とにより金属キャップに代えて実用に供する電子部品１６と２８に対しシールド効果を得ることができる。

【００２８】

図３，図４は、それぞれこの発明の第２および第３の他の実施例を説明するための断面図である。

【００２９】

まず、図３の実施例はポリイミド等のフレキシブル基板を用いて凹部２５１を一体的に形成した回路基板１４２に、電子部品１６の接続ランド２０に接続された電子部品２１を配置するとした構成部分が図１の実施例と異なる。この実施例でも上記実施例と同様の効果を奏する。

【００３０】

また、図４の実施例はポリイミド等のフレキシブル基板を用いて電子部品１６と対向する位置に一体形成された凹部２５１を有する回路基板１４２の凹部２５１の底部３０に配線パターン１３に電気的に接続された接続ランド２７１を形成し、この接続ランド２７１に半田２９を用いて電子部品２８を接続したものである。この実施例も上記した実施例と同様の効果を奏する。

【００３１】

このように、シールドを必要とする回路基板の回路部分の周囲に、電波反射または電波吸収を行うためのシールド部材を配置したため、金属キャップ等の特別なシールド部材を用いることなく、シールドが実現できるため、小型で軽量なシールド構造を得ることができる。

【００３２】

【発明の効果】

以上説明したように、この発明の回路基板装置によれば、金属キャップを用いることなくシールド効果を得ることから、小型で軽量なシールド構造を実現することができる。

【図面の簡単な説明】

【図１】この発明の一実施例を説明するための断面図である。

【図２】この発明の他の実施例を説明するための断面図である。

【図３】この発明の第２の他の実施例を説明するための断面図である。

【図４】この発明の第３の他の実施例を説明するための断面図である。

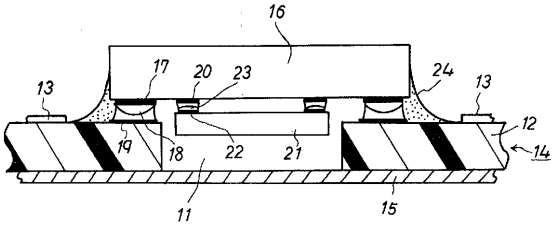
【図５】従来の回路基板のシールド装置を説明するためめの断面図である。

【図６】従来の他の回路基板のシールド装置を説明するためめの断面図である。

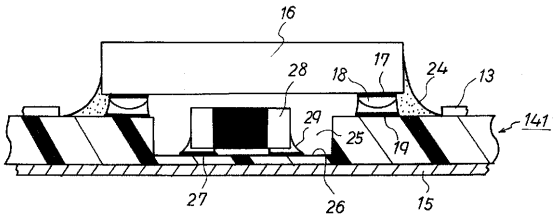
【符号の説明】

１１…開口部、１２…絶縁基板、１３…配線パターン、１４…回路基板、１５…基準電位層、１６，２１，２８…電子部品、１７，２２…接続パッド、１８，２３…バンプ、１９，２０，２７，２７１…接続ランド、２４…樹脂、２５，２５１…凹部、２６，３０…底部、２９…半田。

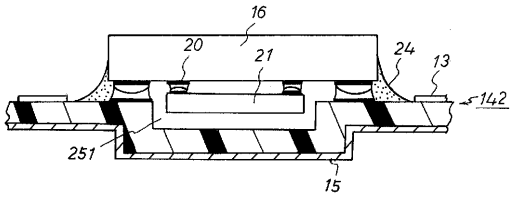
【図１】



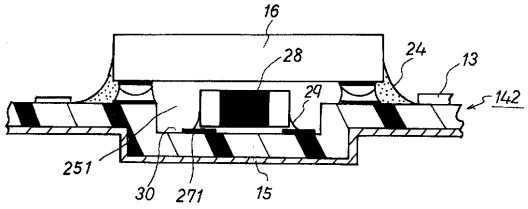

【図２】



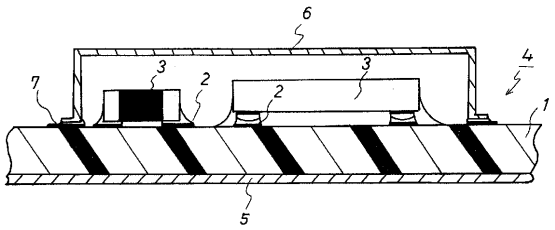

【図３】



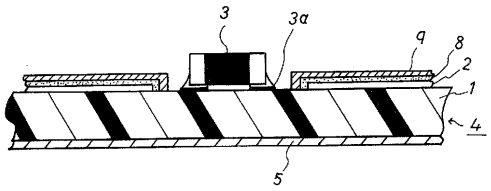

【図４】




【図５】




【図６】



フロントページの続き

(72)発明者　吉岡　心平
神奈川県横浜市磯子区新杉田町８番地　株式会社東芝　マルチメディア技術研究所内

審査官　川内野　真介

(56)参考文献　特開平０２－１２５６４３（ＪＰ，Ａ）
特開平０５－１１４７７６（ＪＰ，Ａ）
実開昭６３－０４３４９５（ＪＰ，Ｕ）
実開昭６２－１９３７９６（ＪＰ，Ｕ）
特開平０５－０６３１３６（ＪＰ，Ａ）
特開昭６０－０８０２３２（ＪＰ，Ａ）
特開平０７－２４０４９６（ＪＰ，Ａ）
特開昭６３－０８４１２８（ＪＰ，Ａ）
特開平０６－２９１２４６（ＪＰ，Ａ）
特開平０４－０４８７６８（ＪＰ，Ａ）
実開平０６－０４４１７５（ＪＰ，Ｕ）
特開平０６－３１８６１７（ＪＰ，Ａ）
特開平０５－２７５６０９（ＪＰ，Ａ）
実開平０５－０３１２５８（ＪＰ，Ｕ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
H05K 9/00
H01L 21/60
H01L 23/14
H01L 23/52
H01L 25/04-25/18