

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成21年12月3日(2009.12.3)

【公表番号】特表2009-514247(P2009-514247A)

【公表日】平成21年4月2日(2009.4.2)

【年通号数】公開・登録公報2009-013

【出願番号】特願2008-538913(P2008-538913)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

H 0 1 L 27/08 (2006.01)

H 0 1 L 21/205 (2006.01)

【F I】

H 0 1 L 29/78 6 1 8 A

H 0 1 L 29/78 6 1 8 C

H 0 1 L 29/78 6 1 3 A

H 0 1 L 29/78 6 1 8 E

H 0 1 L 27/08 3 2 1 C

H 0 1 L 27/08 3 3 1 E

H 0 1 L 27/08 3 2 1 A

H 0 1 L 21/205

【手続補正書】

【提出日】平成21年10月19日(2009.10.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

歪み半導体層を絶縁層の上に有する基板を設ける工程と、
第 1 導電型を有する第 1 の複数のデバイスを形成するための第 1 デバイス領域を設ける工程と、

第 1 導電型とは異なる第 2 導電型を有する第 2 の複数のデバイスを形成するための第 2 デバイス領域を設ける工程と、

第 2 デバイス領域の歪み半導体層に第 1 デバイス領域の歪み半導体層よりも小さい歪みを備えた、厚み増加済み歪み半導体層を形成するために、第 2 デバイス領域において歪み半導体層の膜厚を増加させる工程と、

前記第 1 デバイス領域の歪み半導体にソース/ドレイン領域を有した前記第 1 の複数のデバイスを、及び、前記第 2 デバイス領域の厚み増加済み歪み半導体層にソース/ドレイン領域を有した前記第 2 の複数のデバイスを形成する工程であって、

前記第 2 デバイス領域において歪み半導体層の厚みを増加させる工程の後で、前記厚み増加済み歪み半導体層の一部を削除することによって前記絶縁層を露出する工程と、

前記厚み増加済み歪み半導体の一部を削除する工程の後で、前記厚み増加済み歪み半導体層の側壁に隣接するようにゲート誘電体層を形成する工程とを備える、前記第 1 及び第 2 の複数のデバイスを形成する工程と

を備える、半導体構造物の製造方法。

【請求項 2】

前記歪み半導体層の膜厚を増加させる工程は、前記歪み半導体層と同一の材料を前記歪み半導体層上に直接にエピタキシャル成長させることによって厚み増加済み歪み半導体層を形成する工程からなる、請求項 1 記載の半導体構造物の製造方法。

【請求項 3】

第 1 の複数のデバイスは平面型デバイスを含み、第 2 の複数のデバイスは縦型デバイスを含む、請求項 2 記載の半導体構造物の製造方法。

【請求項 4】

歪み半導体層の膜厚を増加させる工程は、
マスク層を第 1 領域の上に形成する工程と、

第 1 領域を除外して第 2 領域のみにおいて歪み半導体層の膜厚を増加させるべく選択エピタキシャル成長を行う工程とからなる、請求項 1 記載の半導体構造物の製造方法。

【請求項 5】

歪み半導体層の内、エピタキシャル成長が行なわれる部分の膜厚はマスク層の膜厚よりも厚い、請求項 4 記載の半導体構造物の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正の内容】

【0002】

技術が半導体処理の面で進歩するにつれて、デバイスのサイズが小さくなってきている。しかしながら、デバイスのサイズが小さくなると、これらのデバイスの内部の移動度は通常、例えばリーク電流を制御するために必要となるチャネルドーピング濃度が高くなるので小さくなる。デバイスを小さくすることにより劣化する移動度を高めるために、デバイスが形成されるシリコンに歪みを加えることができる。例えば、n 型デバイスの場合には、シリコンに引っ張り歪みを与えて移動度を高めることができ、p 型デバイスの場合には、シリコンに圧縮歪みを与えて移動度を高めることができる。ここで、シリコンに大きな歪みを与えることにより、デバイスの特性に影響が現われ、加わる歪みによって変わるが、一方の導電型のデバイスが他方の導電型のデバイスよりも特性が良くなる。また、処理デバイスに使用される表面の結晶方位、及びチャネルの結晶方向もデバイス特性に影響し、この場合、特定の結晶方位及び方向が、一方の導電型のデバイスよりも他方の導電型のデバイスに対して特性が向上するように作用する。