

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

美國 2001年07月19日 09/910,311 ☒有☐無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝
訂
線

五、發明說明()

發明背景

本發明係關於一般的微波電路，更明確的說本發明係關於供微波電路使用的信號耦合器。微波電路通常都會在電路區段之間使用信號耦合器。在過去已經使用過各種的耦合結構，包括微條耦合線路，條狀線路耦合線路，及共平面波導耦合線路。最常見的微波電路形式係微條傳輸線路。在線路解析度及空間相當有限的印刷電路板中非常難以製造微條耦合器，如 Lange 耦合器。尤其是當所需要的耦合值高達 -3 dB (即入射能量的一半) 的時候更是困難。前面已經提到共平面波導耦合器能夠滿足高數值耦合的要求，同時卻僅需要中級解析的線路寬度及間隙。不過，完全以共平面波導形式所構成的耦合器卻需要進行微條-共平面波導傳輸，其會浪費空間及並對電路設計的佈局配置有許多的條件限制。

Frick 在美國專利案號 No. 5,629,654 中揭露一種全共平面波導的結構。不過，在許多的應用中吾人比較希望能夠使用微條傳輸線路入及輸出埠。先前技藝的設計需要分離的微條-共平面傳輸以便能夠使用具有微條輸入及輸出埠的共平面波導耦合器。如此一來反而增加了電路設計的複雜度並且會耗費額外的電路板空間。

本發明的目的係提供一種供微條輸入/輸出埠使用的共平面耦合器，其相當節省空間且與印刷電路板製造條件相容，同時又能提供必要的耦合數值。終端返回損失，及隔絕。

五、發明說明(2)

本發明簡單概要

根據本發明，供微波電路中的微條輸入及輸出埠使用的共平面耦合器都係製造於一印刷電路基板之上，其中該微條輸入及輸出線路係位於該基板的其中一個表面上，而該共平面耦合器線路則係位於該基板的相反表面上，利用通道連接該微條埠與該共平面耦合器線路。

金屬層係位於具有該共平面耦合器的金屬層中，但是會與該耦合器隔開。該金屬層會與該輸入及輸出埠一起形成該微條接地平面。

在較佳的具體實施例中，該共平面耦合器的第一及第二金屬線路係呈平行間隔配置，較佳的係包含U型的金屬路線。偏壓金屬線路可以放置在具有該輸入及輸出埠的表面上，其會遍佈在位於相反側表面上之共平面耦合器線路之上並與其相間隔，以便提供偏壓給該表面上的電路元件。藉由將該偏壓金屬線路接地，該共平面耦合器可能包括部分的接地共平面波導。接地共平面波導中央區域的大小可進行調整以便最佳化整個耦合器特徵。

根據本發明的結構相當地節省基板空間，因此可節省成本，易於製造，及方便應用。結合圖式，從下面的詳細說明及隨附的申請專利範圍中，將可更清楚本發明及其目的與特性。

圖式簡單說明

圖1所示的係垂直平衡放大器模組之功能方塊圖，其中運用到本發明的耦合器。

五、發明說明(3)

圖2所示的係根據本發明具體實施例之共平面耦合器的印刷電路基板之頂表面及底表面金屬路線俯視圖。

圖3A所示的係圖2結構中其中一個表面上之輸入及輸出埠金屬化之平面圖，而圖3B所示的則係圖2結構中底表面上之共平面耦合器金屬化之平面圖。

圖4所示的係頂表面及底表面中金屬路線與連接通道的立體圖。

具體實施例之詳細說明

圖1所示的係微波電路之功能方塊圖，其中輸入信號10會經由耦合器12施加於垂直平衡放大器54，56，而該放大器的放大輸出則會經由耦合器18輸送至輸出20。一般來說，輸入線路10及輸出線路20都係微條，其在一基板其中一個表面上之接地金屬層上該基板反側表面上包含一金屬路線，而耦合器12，18則係共平面金屬路線。Frick在美國專利案號No.5,629,654中揭露一種完全形成於該基板印刷電路其中一個表面中具有共平面耦合器12的輸入及輸出微條。如上所述，此種配置相當浪費成本及空間。

根據本發明，藉由在該基板的其中一個表面上放置微條輸入及輸出線路，並且在該基板的另一個表面上放置共平面耦合器線路，然後利用該基板中的鑿穿通道連接該輸入及輸出線路與該共平面耦合器，便可節省成本並改善效能。該基板可能係具有金，銀，或銅線路的陶瓷；亦可能使用其它適當的基板及金屬層。圖2所示的係利用本發明之共平面耦合器實現圖1之電路的平面圖。在此圖中，除

五、發明說明(4)

了耦合器14及16的金屬路線及電路係在底表面之外，其餘的都係在頂表面中。輸入埠10及隔絕埠11包含頂表面中的金屬化部分，其會與底表面中的金屬層形成一微條輸入線路。同樣地，輸出埠20及隔絕埠21包含頂表面中的金屬化部分，其會與底表面中的金屬層形成一微條輸出線路。共平面耦合器14，16包含形成於已經移除背面金屬化部分之區域24，26之底表面中的金屬化部分。共平面耦合器14包括交叉U型的金屬路線31，32，其中金屬路線31會透過鑿穿通道33連接至輸入金屬化部分10，及透過通道35連接至金屬路線34。同樣地，U型的金屬路線32會透過通道36連接至輸入隔絕埠11，及透過通道39連接至微條路線38。相鄰間隔的平行線路31與32會形成耦合的線路。微條34，38可提供放大器54，56平衡的輸入，其微條輸出40，42可將放大器54，56的輸出連接至底表面上的共平面耦合器16。耦合器16與耦合器14具有相同的結構，該底表面上的U型金屬路線會連接至微條40，42，並且透過該基板的導電通道連接至輸出埠20及隔絕埠21。

根據本發明的特性，偏壓(位於RF接地處)可能會由位於該底表面耦合器14之上且與其相間隔的頂表面中的微條44連接，以便提供偏壓供圖中的電路50使用。偏壓線路44會透過電容器46及通道48耦合至底表面中的接地層。跨接結構可在與該共平面耦合器線路呈直角的位置擷取該DC偏壓並且跨越該耦合器線路而不會破壞該共平面耦合器的效能，同時又可在該耦合器及該DC路線之間保持高度的電

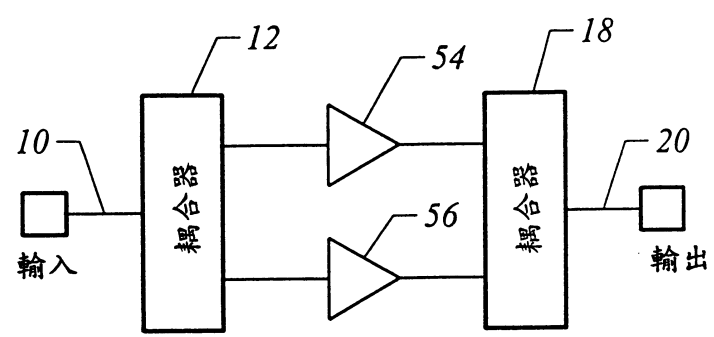


圖 1
先前技藝

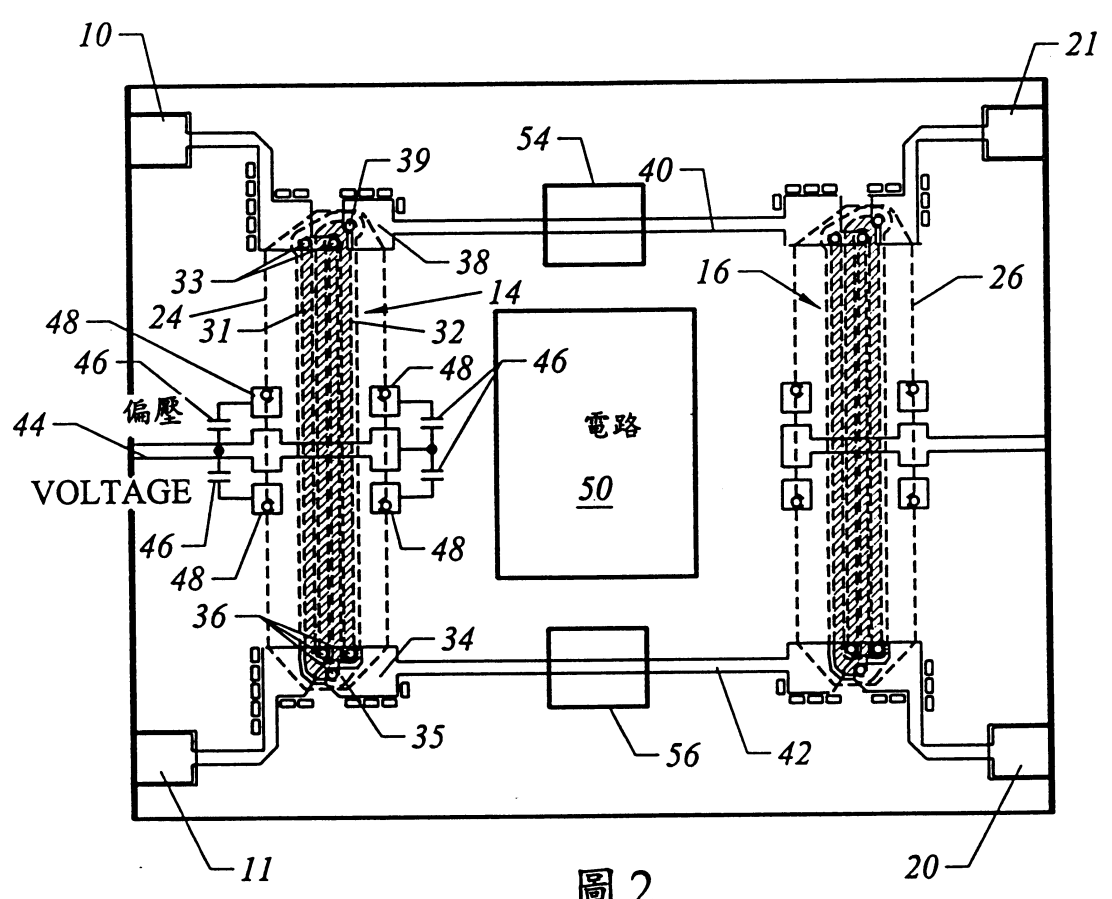


圖 2

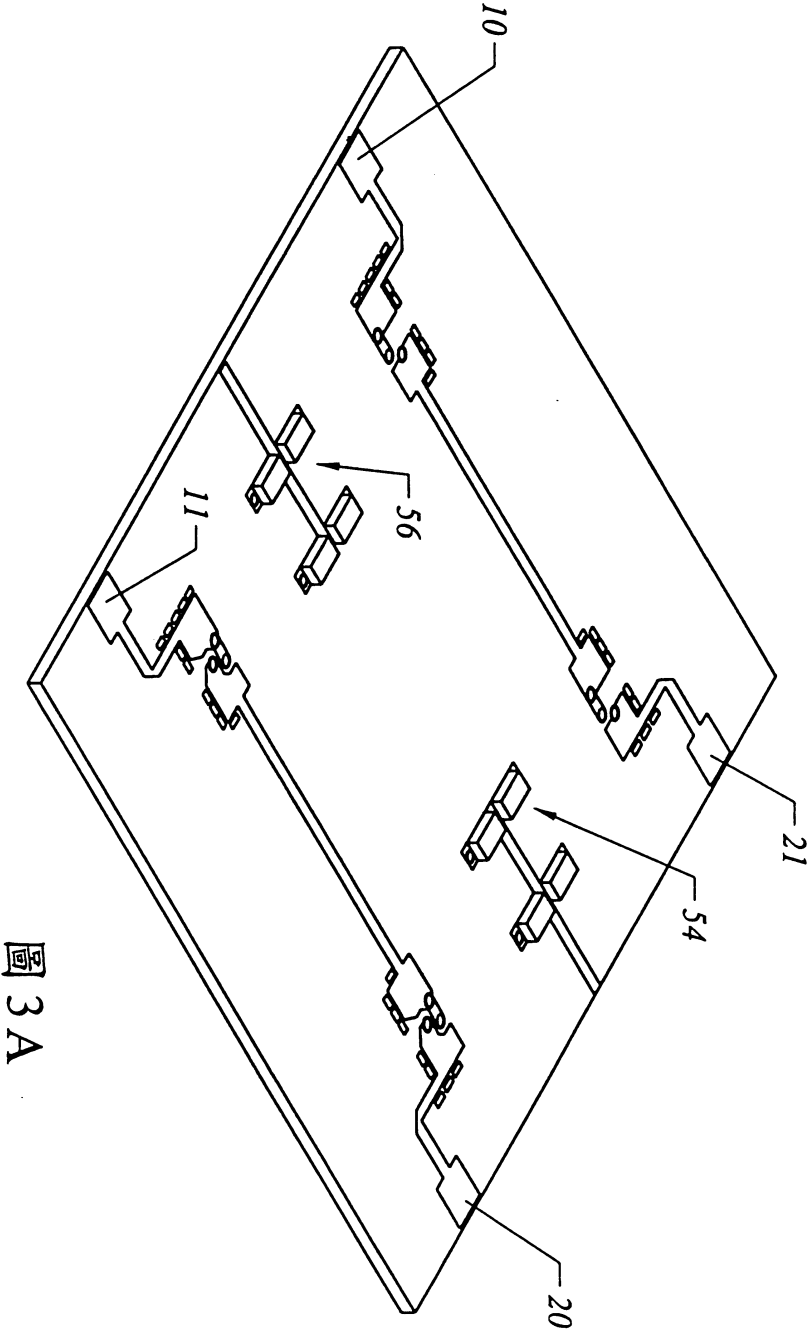


圖 3A

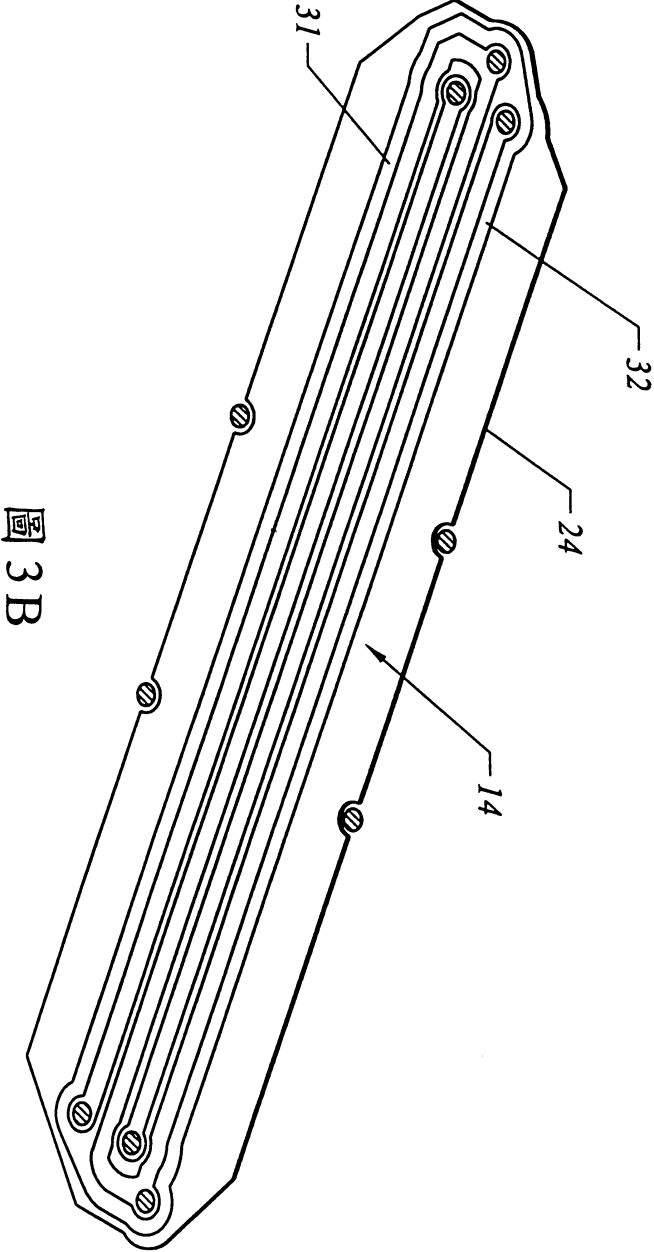


圖 3B

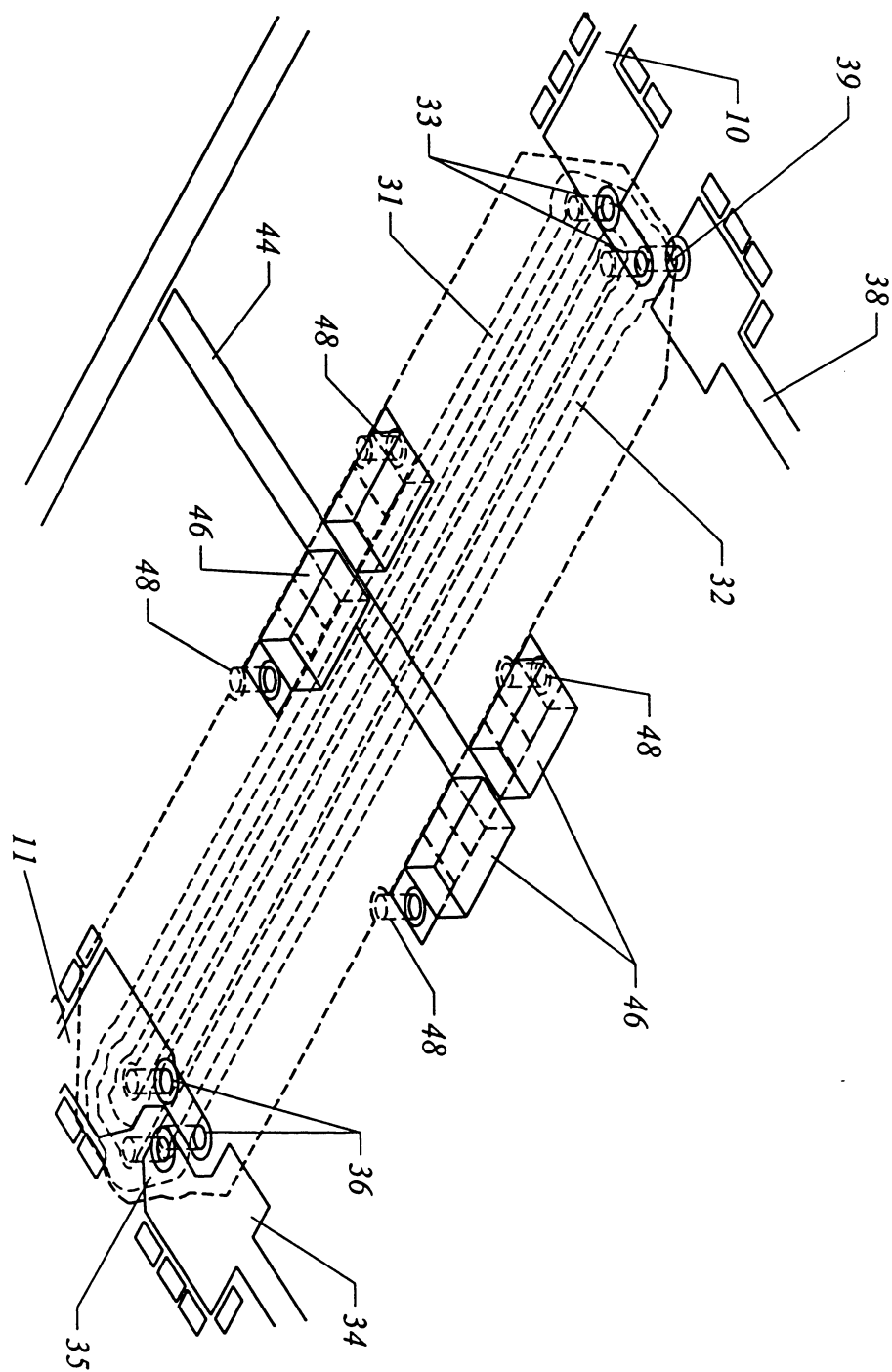


圖 4

公告本

92年12月29日修正
補充

申請日期	91.7.19
案 號	091116141
類 別	H01P 3/68

A4
C4

中文說明書替換頁(92年12月)

(以上各欄由本局填註)

586252

發明 新 型 專 利 說 明 書

一、發明 新 型 名稱	中 文	具有整合微條連接埠之倒置共平面波導耦合器及其方法 INVERTED COPLANAR WAVEGUIDE COUPLER
	英 文	WITH INTEGRAL MICROSTRIP CONNECTION PORTS AND METHOD THEREFORE
二、發明 創 作 人	姓 名	艾米爾 詹姆士 克瑞森茲二世 EMIL JAMES CRESCENZI, JR.
	國 籍	美國 U.S.A.
三、申請人	住、居所	美國加州坎布瑞拉市艾士比街640號 640 ASHBY LANE, CAMBRIA, CALIFORNIA 93428-0277, U.S.A.
	代 表 人 姓 名	M. 杜德 塔克 M. TODD TUCKER

五、發明說明(5)

性隔絕。在另一具體實施例中，該倒置的共平面耦合器的中央區段係位於該DC偏壓跨接結構下方，其功能就像是接地的共平面波導。藉由調整該接地的共平面波導中央區段的大小便可最佳化整個耦合器的特徵。

圖3A所示的係該基板頂表面一部份中的金屬路線，其包括輸入埠及微條10，隔絕埠及微條11，放大器54，56，輸出微條埠20及輸出隔絕埠21。圖3B所示的係具移除部分24之背側金屬化層平面圖，於移除部分24中可形成該共平面耦合器14。圖4所示的係通道48之立體圖，該些通道的作用係連接頂端微條路線與底端共平面波導路線。舉例來說，相同的經過改良的共平面耦合器可能會結合混頻器及調變器以便形成垂直平衡的混頻器及調變器。單個經過改良的共平面耦合器可能會結合同相的除法器/混合器以便形成IQ調變器及影像排斥混頻器。

已經說明經過改良的共平面耦合器如何與垂直功率分割及放大應用中的微條輸入及輸出線路一起使用的情況。雖然參考特定的具體實施例對本發明作說明，不過該說明僅係解釋本發明而非限制本發明。熟習本技藝的人士有可能在不脫離隨附申請專利範圍所定義的本發明的精神及範圍下進行各種的修改及應用。

五、發明說明 (6)

元件符號說明

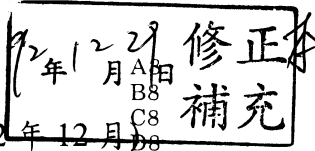
10	輸入線路
11, 21	隔絕埠
12, 14, 16, 18	耦合器
20	輸出線路
24, 26	移除區域
31, 32, 34, 38	金屬路線
33, 35, 36, 39, 48	通道
40, 42	微條輸出
44	微條
46	電容器
50	電路
54, 56	正交平衡放大器

四、中文發明摘要(發明之名稱：具有整合微條連接埠之倒置共平面波導耦合器及其方法)

本發明提供的具有微條輸入及輸出埠之共平面耦合器包括一印刷電路基板，其中於頂表面會形成第一及第二金屬輸入埠，其會與底表面中的金屬層共同合作形成微條線路；並於頂表面會形成第一及第二金屬輸出埠其會與底表面中的金屬層共同合作形成微條線路。底表面中的金屬層的功能係當作輸入埠及輸出埠的接地面，該金屬輸入及輸出埠的至少一部分下方及其間延伸區域的耦合器區域中的金屬層係可移除的。第一及第二金屬線路係形成於該耦合器區域的底表面中，且功能係供該輸入及輸出埠使用的共平面耦合器。該基板中的電性通道可相互連接該些埠與該共平面耦合器。

英文發明摘要(發明之名稱：INVERTED COPLANAR WAVEGUIDE COUPLER WITH INTEGRAL MICROSTRIP CONNECTION PORTS AND METHOD THEREFORE)

A coplanar coupler for use with microstrip input and output ports includes a printed circuit substrate in which first and second metal input ports are formed on a top surface and cooperate with a metal layer on the bottom surface as microstrip lines, and first and second metal output ports formed on the top surface which cooperate with the metal layer on the bottom surface as microstrip lines. The metal layer on the bottom surface functions as a ground plane for the input ports and the output ports, the metal layer being removed in a coupler region underlying at least portions of the metal input and output ports and extending therebetween. First and second metal lines are formed on the bottom surface in the coupler region and function as a coplanar coupler for the input and output ports. Electrical vias in the substrate interconnect the ports and the coplanar coupler.



六、申請專利範圍

1. 一種製造微波電路之方法，該微波電路於一印刷電路基板上具有一共平面耦合器作為微條輸入及輸出埠，該方法包括：
 - a) 將微條輸入及輸出線路放在該基板的其中一個表面上，
 - b) 將共平面耦合器線路放在該基板的另一個表面上，及
 - c) 連接其中一個表面上的微條輸入及輸出線路與另一個表面上的共平面耦合器線路。
2. 如申請專利範圍第1項之方法，其中步驟c)包括使用鑿穿通道。
3. 如申請專利範圍第2項之方法，其中該共平面耦合器線路包括間隔平行配置的第一及第二金屬線路。
4. 如申請專利範圍第3項之方法，其中該第一及第二金屬線路都係U型的。
5. 如申請專利範圍第4項之方法，其進一步包括下面的步驟：
 - d) 在遍佈於該共平面耦合器之第一及第二金屬線路之上且與其相間隔的表面上提供偏壓金屬線路。
6. 如申請專利範圍第1項之方法，其進一步包括下面的步驟：
 - d) 在遍佈於該共平面耦合器之第一及第二金屬線路之上且與其相間隔的表面上提供偏壓金屬線路。
7. 一種與微條輸入及輸出埠一起使用的共平面耦合器，其

六、申請專利範圍

包括：

- a) 一具有頂端及底端表面的印刷電路基板，
 - b) 形成於該頂表面的第一及第二金屬輸入埠，
 - c) 形成於該頂表面的第一及第二金屬輸出埠，
 - d) 形成於底表面中的金屬層，其功能係當作為微條的輸入埠及輸出埠的接地面，該金屬輸入及輸出埠的至少一部分下方及其間延伸區域的耦合器區域中的金屬層則會被移除，
 - e) 該耦合器區域中該底表面上的第一及第二金屬線路係當作該輸入埠及輸出埠的共平面耦合器，及
 - f) 電性連接器，用以將一個輸入埠及一個輸出埠連接至該第一金屬線路，以及將其它的輸入埠及其它的輸出埠連接至該第二金屬線路。
8. 如申請專利範圍第7項之共平面耦合器，其中該第一及第二金屬線路係呈間隔平行配置。
9. 如申請專利範圍第8項之共平面耦合器，其中該第一及第二金屬線路都係U型的。
10. 如申請專利範圍第8項之共平面耦合器，其中該電性連接器係該基板中的鑿穿通道。
11. 如申請專利範圍第10項之共平面耦合器，其中該基板係陶瓷的。
12. 如申請專利範圍第11項之共平面耦合器，其中該金屬係由下列各物組成之群組中選出：金，銀及銅。
13. 如申請專利範圍第12項之共平面耦合器，進一步包括遍

六、申請專利範圍

佈於該共平面耦合器之第一及第二金屬線路之上且與其相間隔的頂表面上的偏壓金屬線路。

14.如申請專利範圍第7項之共平面耦合器，其中該電性連接器係該基板中的鑿穿通道。

15.如申請專利範圍第14項之共平面耦合器，其中該基板係陶瓷的。

16.如申請專利範圍第15項之共平面耦合器，其中該金屬係由下列各物組成之群組中選出：金，銀及銅。

17.如申請專利範圍第7項之共平面耦合器，進一步包括遍佈於該共平面耦合器之第一及第二金屬線路之上且與其相間隔的頂表面上的偏壓金屬線路。