

[19]中华人民共和国专利局

[51]Int.Cl⁶

G06F 11/00

G11C 13/00 G11C 11/40



[12] 发明专利申请公开说明书

[21] 申请号 96198215.2

[43]公开日 1998 年 12 月 16 日

[11] 公开号 CN 1202255A

[22]申请日 96.11.13

[30]优先权

[32]95.11.13[33]US[31]60/006,478

[86]国际申请 PCT/US96/18036 96.11.13

[87]国际公布 WO97/20269 英 97.6.5

[85]进入国家阶段日期 98.5.11

[71]申请人 勒克萨微型系统股份有限公司

地址 美国加利福尼亚州

[72]发明人 伊斯特克赫里·彼特罗

阿萨尔·马赫姆德 佩特·B·盖里

[74]专利代理机构 上海华东专利事务所

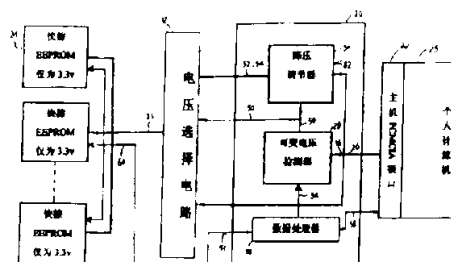
代理人 谢晋光

权利要求书 3 页 说明书 9 页 附图页数 7 页

[54]发明名称 复合电压应用中的自动电压检测

[57]摘要

本发明描述了一种包括多个快擦 EEPROM 器件 (24) 和控制装置 (20) 在内的可移动控制卡。该控制装置 (20) 还包含包括可变电压检测器 (28) 在内的电压检测电路,以确定计算机 (25) 内由电源提供的系统电压电平,并适当地使电压调节电路 (30) 把系统电压电平分割成适合于快擦 EEPROM 器件 (24) 工作的电平,把该工作电压电平施加到快擦 EEPROM 器件 (24) 上。一旦确定电源提供的系统电压电平适合于快擦 EEPROM 器件 (24) 工作,则禁止电压调节电路 (30),向快擦 EEPROM 器件 (24) 提供系统电压电平。



权利要求书

1、一种可移动控制卡，用于计算机系统中，此系统具有计算机和一接口，此接口把该计算机连接到可移动卡上以及在计算机和该卡之间进行包括电源输入和数据的数字信息接通，该卡包含：

非易失性存储器，至少包括一个快擦存储器，它回应电源电压输入，使快擦存储器进行功能数据操作；以及

控制器，包括：

电压检测器，回应具有预定电压电平的电源输入，产生电压选择信号，上述电压检测器检测电源输入的电压电平；

电压调节器，回应上述电压选择信号和上述电源输入，把电源输入的电压电平分割成降压电平，上述电压调节器还根据快擦存储器成功地进行功能数据操作时所需要的合适电压，向上述存储器提供电源电压输入，其有一电压电平，代表上述电源输入或上述降压电平的电压电平。

2、如权利要求 1 引用的可移动控制卡，其特征在于，所述电源电压电平为 $5V \pm 10\%$ ，所述降压电平为 $3.3V \pm 10\%$ 。

3、如权利要求 2 引用的可移动控制卡，其特征在于，所述电压检测器包括联接到接收所述电源输入的第一电阻分压电路，上述电阻分压电路至少包括两个电阻器，有选择地分割电源输入电压电平，产生降压电平信号。

4、如权利要求 3 引用的可移动控制卡，其特征在于，所述电压检测器包括联接到所述第一电阻分压电路的晶体管开关，用于在 PC 系统加电期间允许所述第一分压电路，以检测电源输入的电压电平，并在加电之后禁止所述第一分压电路，以降低功能效率。

5、如权利要求 4 引用的可移动控制卡，其特征在于，所述电压检测器包括联接到所述电源输入并产生所述的电压选择信号的开关电路。

6、如权利要求 5 引用的可移动控制卡，其特征在于，所述开关电路包括第一 PMOS 晶体管，它连接到接收所述电源输入和所述第一降压信号，并提供第一电压开关信号，所述开关电路还包括反相开关电路，其回应所述电源输入，并产生所述电压选择信号。

7、如权利要求 6 引用的可移动控制卡，其特征在于，所述反相开关电路还包括与 NMOS 晶体管串接以产生所述电压选择信号，回应所述电源输入和所述第一电压开关信号的第二 PMOS 晶体管，所述 NMOS 晶体管还与所述第一电压开关信号相对应。

8、如权利要求 7 引用的可移动控制卡，其特征在于，所述开关电路还包括选择存储器，产生所述电压选择信号。

9、如权利要求 8 引用的可移动控制卡，其特征在于，还包括电压选择电路，所述电压选择电路包含一电容器，其第一端联接到回应所述电源输入和运算放大器输出信号的双极开关晶体管，并连到产生所述存储器电源的电压电平，所述电容器的所述第二端接地。

10、如权利要求 9 引用的可移动控制卡，其特征在于，所述电压调节器包括联接到接收所述电源输入的第二电阻分压电路，所述分压电路至少有两个电阻器，用于分割电源信号电压电平，产生第二降压基准电平。

11、如权利要求 10 引用的可移动控制卡，其特征在于，所述电压调节器还包括联接到所述第二电阻分压电路的运算放大器，产生所述运算放大器输出信号。

12、如权利要求 11 引用的可移动控制卡，其特征在于，所述电压调节器还回应断电信号，当该卡开始断电操作时，中断所述运算放大器和所述第二电阻分压器。

13、在一计算机系统中，该计算机系统具有一计算机和接口，接口将计算机连接到可移动控制卡上以在计算机和该卡之间进行包括电源输入和数据的数字信息接通，PC 卡包括控制器，用于处理数字信息，并把该信息提供给快擦 EEPROM 存储器，以把数据存储在其内，一种方法，它检测电源输入的电压电平，并根据经分压的电源输入决定要提供电源输入或经分压的电源输入，以产生供快擦 EEPROM 器件使用的存储器电源，这种方法包含：

通过接口接收计算机的电源输入，电源输入具有预定的电压电平；

检测电源输入的预定电压电平，然后做出回应，产生电压选择信号；

分割检测到的电压电平，产生降压电平；以及

在电源输入电压电平与降压电平之间进行选择，产生存储器电源输入，使快擦器件能对数据成功地进行功能操作。

14、在一种计算机系统中，该计算机系统具有计算机、把数据和包括电源输入的电源信息从计算机传送给控制器的接口，以及至少一个把该数据存储在其内的快擦存储器，一种方法是由控制器检测电源输入的电压电平，并确定把电源输入或经分压的电源输入提供给快擦存储器，以对数据进行功能操作，该方法包含：

由 C 通过接口向控制器提供电源输入；

依照预定值进行分割提供的电源输入，产生降压电平；

把降压电平提供给快擦器件；

进行包括读、写和擦除数据的功能操作，在功能操作进行成功之后，继续向快擦器件

提供降压电平；以及

在功能操作进行不成功之后，把电源输入提供给快擦器件。

说明书

复合电压应用中的自动电压检测

发明背景

本申请是 1995 年 11 月 13 日向美国专利商标局申请登记的名称为“复合电压应用中的自动电压检测”的临时申请号为 60/006,478 的申请。

技术领域

本发明通常涉及检测诸如电池式个人计算机(PC)等系统中所有的输入电压源的电压电平,并由电源提供复合电压源,尤其是,本发明检测提供给计算机系统内的控制器芯片的输入电压源的电压电平,在计算机系统内,本发明根据所检测到之,电路用来进行功能性运作之输入电压,提供合适的电压电平。

背景技术

今天大多数的计算机或 PC 是在由 PC 的电源单元提供的 5.0 伏 $\pm$ 10%电压电平下工作的。然而在计算机业中,已有了计算机无须在 5 伏电压电平下工作的倾向,例如在 3.3 伏电压电平下工作。PC 的电子元件,即集成电路(IC)的设计者必须把这些元件设计成能在复合电压电平之一下工作,以满足各种 PC 或系统设计的要求。例如,为了减少功耗(这在诸如笔记本型、膝上型或掌上型 PC 等便携式计算机上尤其强烈),计算机业已经设计出能在较低电压电平,即 3.3 伏(V) $\pm$ 10%电平下工作。但由于各种系统以及器件的限制,仍保留了把 5V 用作电源的电压电平这一要求。

最近,随着便携式计算机的普及,以较低电压工作和消耗能量较低的电子元件和器件,非常吸引这类便携式计算机设计者。这导致需要在 3 伏至 3.6 伏下工作的电子元件,或三电池单元的等效物,它们对于用户来说较是大众化,且能较易取得。

便携式 PC 系统在诸如附加存储器、调制解调器等特点的扩展方面提供了很大的灵活性,用户可以购买 PC 卡以获取这些配备,PC 卡可在制造 PC 时或在用户单独购买到卡之后装入到 PC 上(这些 PC 卡有时称作插件卡)。这些 PC 卡包括诸如 IC 等电子元件,此外,因为这些 PC 卡引入了需要这些电压电平作为它们的电能输入源的 IC 或其他电子元件,已被设计成能在 3.3 伏或 5V 上工作。由于第一种快擦 EEPROM 器件仅能在两种电压工作,所以第一种非易失性存储器件(快擦 EEPROM 器件)设计成能以两种不同的电压电平工作,即 5V 和 12V 工作。

图 1 示出了一种利用固体卡的第一种 PC 的高阶方框图。在图 1 中,把一系列快擦 EEPROMIC 联接到控制器 12 上,控制器 12 通过主机接口 14 与主机(未示出)接通。快擦

EEPROM10 和控制器 12 一般位于固体 PC 卡上，固体 PC 卡 入到 PC 上，通过接口 14 与主机接通。控制器从 PC 系统的电源单元接收 5V 电压电平，而快擦 EEPROM 从控制器 12 接收 5V 和 12V 电压电平，在图 1 中示出这两个电压电平都在电源 13 内。控制器 12 产生 12 伏电压源。

然而，在后面的设计中，快擦 EEPROM 设计需要单个 5 伏电压。图 2 示出了应用这种快擦 EEPROM 的 PC 环境中之 PC 卡的高阶方框图。该卡仅在 5VPC 系统中工作。

最近，设计者已把快擦 EEPROM 设计成能在 3.3 伏上工作。图 3 示出了使用这种 3.3 伏快擦 EEPROM 的 PC 系统。由于图 3 所示的系统需要 3.3V 提供给快擦 EEPROM 器件，作为输入电压源，因此，可以不需要 5V 电源而工作。同样，图 2 的 5V 系统只须向快擦 EEPROM 器件提供 5 伏电源，就能工作。但，仍希望设计出一种支持 3.3 伏或 5 伏工作的系统，即，可以向 PC 卡提供其中一种电压，使它能在这其中一种电压下有效地工作。而且，PCMCIA 为业界定义的多种主机接口标准之一并为 PC 业定义和遵循，其对通过 PCMCIA 接口进行接通规定了某些要求，并且将可以在 3.3V 或 5V 上工作的 PCMCIA 卡视为必须要求之一部份。

在满足了 PCMCIA 标准之后，最近 PC 卡制造商已设计出卡，可以仅工作在 5 伏电压下，或可以工作在 5 伏和 3.3 伏电压下。然而，这两种卡皆存在损坏 PC 卡的风险，即设计成仅在 3.3 伏下工作的 PC 卡也能插入到提供 5 伏的 PC 槽。这个问题被最近的 PCMCIA 标准要求克服了，它要求对 PC 卡加上键销，以唯一地固定到特定的 PC 槽内。在这种方式中，把需要 3.3 伏的 PC 卡设计成特定地固定到仅提供 3.3 伏的 PCPCMCIA 槽内，而不能固定到提供 5 伏的 PCPCMCIA 槽中。这避免了对位于 PC 卡上仅能工作在 3.3 伏的器件的潜在危险。

近来，PCMCIA 标准已被修改，以进一步要求设计成用 5 伏来工作(这些卡应用可以在 5 伏下工作的快擦 EEPROM)，而且设计成与 5 伏卡一样带键销的卡，可以插入到 3.3 伏键销的槽座中。

如果这样，5V 电压源便可转换成 3.3V。图 4 示出了这样一种 PC 系统，在该系统中，由于卡的实际键销结构，3.3V 快擦 EEPROM 器件设置于一种卡上，此卡仅在提供 5V 输出的 PC 系统中工作。系统提供的 5 伏电压由降压调节器 16 转换成 3.3V，供快擦 EEPROM 器件 10 使用。但，如果把具有 5 伏 EEPROM 器件并需要 5 伏电源电压电平的 PC 卡插入到相同的槽中，就不需要使用电压调节器 16。事实上，如果把 5V 电压转换成 3.3 伏，PC 卡可能不工作。因此，需要检测 PC 系统电源提供的电压电平，以确定是否需要使用电压调

节器。一般更希可有选择地向诸如快擦 EEPROM 器件等电子电路提供第一和第二电压源，以防止施加错误电压而对这种电路产生危害。

因而，有需要检测，能向使用快擦 EEPROM 器件的 PC 卡提供复合电压电平之 PC 系统，其电源提供的电压电平。

发明内容

因此，本发明的主要目的在于提供一种电压检测装置，它通过自动地确定计算机系统提供的电压电平，并适当地调整电压电平供电子电路使用，以使计算机系统内的电子电路能在复合电压电平下工作。

本发明的另一个目的在于提供一种这里所描述的类型系统，以检测计算机系统提供的电源的电压电平，并确定该电压电平是否适合于系统使用的诸如快擦 EEPROM 器件等非易失性存储器，如果它适合于该快擦 EEPROM 器件使用，就提供检测到的电压电平，如果不适合，就把该电压电平转换成适合于该快擦 EEPROM 器件使用。

本发明的再一个目的在于提供一种这里所描述的类型系统，它使用电压调节电路，在把电压加到快擦 EEPROM 器件之前，分割系统电压源。

本发明的又一个目的在于提供一种利用电压检测电路来检测系统电压电平的系统。

本发明的又一个目的在于提供这种这里所描述的类型系统，它通过把经分割的系统电压电平施加到快擦 EEPROM 器件上，使它们执行功能操作，当该功能操作不成功时，确定适当的电压电平提供给快擦 EEPROM 器件，把系统电压电平加到该快擦 EEPROM 器件上，从而不需要电压检测电路。

本发明的另一个目的在于提供一种检测电路，用于确定 PC 系统提供的电压电平是 3.3 伏还是 5 伏，在确定了之后，如果系统电压电平为 3.3 伏时，把系统电压电平加到 PC 系统中配用的固体卡上，如果系统电压为 5.0 伏，则把该电压转换成 3.3 伏，然后把经转换的电压加到固体卡上。

简言之，本发明的最佳实施例包括，有快擦 EEPROM 器件和控制装置的 PC 卡上配有电压检测电路，电压检测电路还包括可变电压检测器，用于确定 PC 产品内电源提供的系统电压电平，适当地使电压调节器电路把系统电压电平分割成适合于快擦 EEPROM 器件工作的电平，并把该工作电压电平施加到该快擦 EEPROM 器件上。一旦确定了电源提供的系统电压电平适合于快擦 EEPROM 器件工作，就禁止电压调节器电路工作，把系统电压加到该快擦 EEPROM 器件上。

熟知本技术领域的人员在阅读了下面附图所示的最佳实施例的详细描述，本发明的这些和其他目的和优点将毫无疑问地变得显而易见。

附图概述

图 1 为一高阶方框图，示出了习见技术的 PC 系统，使用可在 5 伏和 12 伏工作的快擦 EEPROM 器件。

图 2 为另一高阶方框图，示出了习见技术的 PC 系统，使用仅在 5 伏下工作的快擦 EEPROM 器件。

图 3 为另一高阶方框图，示出了习见技术的 PC 系统，使用仅在 3.3 伏下工作的快擦 EEPROM 器件。

图 4 为一方框图，示出了使用习见技术 PC 系统的 PC 系统，该习见 PC 系统具有降压调节电路，把 5 伏转换成 3.3 伏，供快擦 EEPROM 器件使用。

图 5 示出将本发明的最佳实施例用在控制器 IC 中的 PC 卡，控制器 IC 中包括降压调节器、可变电压检测器和电压选择器。

图 6 示出了图 5 所示的可变电压检测器的详细电路图。

图 7 示出了本发明最佳实施例中使用的图 5 的电压调节器和电压选择电路的详细电路图。

本发明最佳实施例详述

现在参见附图，图 5 示出了使用本发明最佳实施例的 PC 系统的方框图，控制装置 20 通过主机 PCMCIA 接口 22 和电压选择电路 32 联接到一系列快擦 EEPROM 器件 24 上。控制器 20 为集成电路(IC)，它通常驻留于 PC 卡上(未图示)。电路选择电路 32 和快擦 EEPROM 器件 24 也驻留在该 PC 卡上。PC 卡可以插入到支持 PCMCIA 接口的 PC25 上。在 PC 工作期间，当 PC 卡保持插入其内时，PC 卡通过主机 PCMCIS 接口 22 与主机(或 CPU)接通，以在它们之间传送数据和命令信息。PC25 与 PC 卡之间进行接通的协议通常由一般本行采用的 PCMCIA 标准来限定。

在本发明的最佳实施例中，如图 5 所示，快擦 EEPROM 器件 24 仅在 3.3 伏下工作。PC25 通过 PCMCIA 接口 22 向 PC 卡所提供的电压源 26 的电压电平可以为 3.3V 或 5V。本发明的关键是当把 PC 卡 20 插入到 3.3V 或 5V 的 PCPCMCIA 卡时，使该 PC 卡 20 可以工作，例如保持适当的功能。

在控制器 20 中，驻留了可变电压检测器 28，向其提供的输入电压 36 是由 PC25 通过接口 22 提供。而後，电压检测器 28 把 3.3 伏选择信号 50 传送给也驻留在控制器 20 内的降

压调节器 30。电压检测器 28 回应于允许信号 34，该允许信号 34 在 PC 卡上产生，但在不是在控制器 20 内产生。当 PC 系统电源打开时，众所周知的电阻器-电容器(或 RC)电路产生允许信号 34。开始时，它处于逻辑状态“0”，在经特定延时(很大程度上由 RC 电路的电阻器和电容器的值来确定)之后，产生逻辑状态“1”。电压调节器 30 通过信号 52 和反馈信号 54 联接到电压选择电路 32。电压选择电路 32 驻留在 PC 卡内，而在控制器 20 外。电压选择电路 32 接着把电源和电压源输入通过电压输入信号 23 提供给快擦 EEPROM 器件。快擦 EEPROM 器件 23 驻留在控制器 20 和电压选择电路 32 的外面，但仍在同一 PC 卡上。

电压检测器 28 根据输入电压 36 的电压电平，通过 3.3 伏选择信号 50 启动和停止电压调节器 32，对这点将在以下内容中作更详细的讨论。电压选择电路 32 回应信号 52 和 54，选择合适的电压电平，通过电源输入信号 23，施加并提供给快擦 EEPROM 器件 24。

至此，图 5 的讨论与控制器、PC 和快擦 EEPROM 器件就电源相关信号而言的互连方式有关。而这种互连对于本发明来说是重要的，对于本技术领域的熟练人员来说，提供电源连接很明显的原因是要透过控制器 20，将数据在 PC25 及快擦 EEPROM 器件 24 之间传送。在图 5 中，该路径通常用 51 表示，PC25 通过主机 PCMCIA 接口 22 把数据、用户信息及命令信息，通过数据总线 56 传送给数据处理器 58。而後，数据处理器 58 对数据进行处理，进行诸如格式化、误差校正编码以及命令编码操作等功能，然后，把经处理的数据通过快擦数据总线 60 传送给快擦 EEPROM 器件 24。总线 56 和 60 中的每一根都包含多条信号线，用于把多条信息以并行的方式传输，以加速信息传送。

图 6 更详细地示出了包括在电压检测器 28 内的电路图。如上所述，把输入电路 36 作为输入，通过主机 PCMCIS 接口 22(图 5)提供给电压检测器 28，在控制器 20 内产生允许信号 34。现在参照图 6，R1 电阻器 38 其一端连接到输入电压 36，其第二端连接到 R2 电阻器 40，共成节点 46。R2 电阻器 40 的第二端还连接到 N2 晶体管 42 的源极，N2 晶体管 42 的漏极接地(0)V。N2 晶体管 42 的栅极连接到允许信号 34。P1 晶体管 44 为 PMOS 晶体管，其栅极连接到节点 46。P1 晶体管 44 的源极连接到输入电压 36。P1 晶体管 44 的漏极形成节点 64，连接到 R3 电阻器 62 的第一端。

节点 64 还连接到 P2 晶体管 66 和 N1 晶体管 68 的栅极。P2 和 N1 晶体管，66 和 68，一起作为反相开关电路。当受到激励时，该反相电路反转节点 64 的状态，然后表现在节点 74 上。因此，当节点处于逻辑状态“1”时，节点 74 将处于逻辑状态“1”。而当节点 64 处于逻辑状态“0”时，节点将处于状态“1”。晶体管 68 的漏极接地，源极连接到 P2 晶体管 66 的漏极，形成节点 74。P2 晶体管 66 的源极连接到输入电压 36 上。节点 74 还连接到

R4 电阻器 70 的第一端上，R4 电阻器 70 的第二端通过反馈路径连接到节点 46。通过 R4 电阻器 70，反馈路径改善了节点 46 的逻辑状态，从而防止锁存器 72 对节点 74 进行取样时发生波动。

节点 74 还向锁存器 72 的数据输入端提供输入。锁存器 72 基本上是取样和保持电路，当允许信号 34(提供作为锁存器 72 的允许输入端的输入)的逻辑状态为“1”时，锁存器 72 的输出反映了其输入端或节点 74 的状态；这通常称为“取样”。当允许信号 34 的逻辑状态为“0”时，锁存器 72 的输出保持取样期间其数据输入端上最近的值；这称为“保持”。锁存器 72 的输出端产生 3.3V 选择信号 50。3.3V 选择信号 50 内载送的逻辑状态“1”表示输入电压 36 为 3.3V $\pm$ 10%电压源，逻辑状态“0”表示输入电压 36 为 5V $\pm$ 10%电压源。

对于一般知晓本技术领域的人员来说很明白的一点就是，N2 晶体管 42 和 N1 晶体管 68 为 NMOS 型晶体管，而 P1 晶体管 44 和 P2 晶体管 66 为 PMOS 型晶体管。显然，电压检测器 28 利用 PMOS 晶体管特性的优点，检测电源电压值。R1 和 R2 电阻器 38 和 40 的电阻值被选成，其值比率决定加到 P1 晶体管 38 栅极上的电压。当系统电源电压也即输入电压 36 为 5V 而不是 3.3V 时，该电压较高。R1 和 R2 电阻器的比率据此选择，即当电源电压或输入电压 36 为 5V $\pm$ 10%时，强制使 P1 晶体管 44 处于“导通”模式，当电源电压为 3.3V $\pm$ 10%时，强制使 P1 晶体管 44 处于“截止”模式。P2 晶体管 66 和 N1 晶体管 68 被调成在 P1 晶体管 44 处于“截止”边界或处于“导通”模式边界的电压电平时引动，以确保电源电压的任何变化都不会引起锁存器 72 透过 3.3V 选择信号 50 产生错误的结果。换句话说，如此选择的 P1 晶体 44 对 R3 电阻器 62 比率，使 P1 晶体管 33 处于“导通”边界时，节点 64 的逻辑状态为“1”，P1 晶体管 44 处于“截止”模式时，节点 64 的逻辑状态为“0”。

在开始打开 PC 系统时，PC 系统的电源(未图示)通常处于不稳定状态，系统产生的信号和电压电平是未知的。在最佳实施例中，在该不稳定状态期间，图 6 所示的电压检测器被激活，允许信号 34 也被允许(或有效)，其逻辑状态为“1”。N2 晶体管 42 “导通”，确保包括 R1 和 R2，38 和 40 的电阻分压电路有效。在系统加电期间，由于允许信号 34 有效或其逻辑状态为“1”，所以锁存器 72 进行取样，从而通过 P2 晶体管 66 和 N1 晶体管 68 捕获输入电压 36 的状态。

当允许信号 34 有效时，N2 晶体管 42 为“导通”模式，节点 46 根据 R1 和 R2 电阻器的预定比率(如前所述)，提供合适的电压电平，以使 P1 晶体管 44 “导通”或“截止”。也

就是说，如果电源电压或输入电压 36 为 $5.0V \pm 10\%$ ，则 P1 晶体管 44 将处于“导通”模式，3.3V 选择信号 50 的逻辑状态为“0”。如果输入电压为 $3.3V \pm 1\%$ ，则 P1 晶体管 44 将处于“截止”模式，3.3 伏选择信号 50 的逻辑状态为“1”。

在电源稳定，锁存器 72 捕获到输入电压 36 的状态之后，控制器 20(图 5)停止允许信号 34(在这种情况下，意味着把允许信号驱动成低电压电平)。处于禁止状态的允许信号 34 保持 P2 晶体管 66 和 N1 晶体管 68 的输出端在节点 74 上捕获或取样到的电压电平。节点 74 上的电压电平为检测到的输入电压 36(或系统电源电压)的电压电平。因此，在锁存器 72 内捕获了节点 74 提供的检测到的电压电平，输出端 50 的逻辑状态为“0”表示 5V 电源电压，逻辑状态为“1”表示 3.3V 电源电压。

现在转到图 7，图 7 示出了电压调节器 30 和电压选择逻辑 32 的详细示意图。电压调节器包括 P3 晶体管 76，它通过反相器 78 接收 3.3V 选择信号 50 的反相信号，并把它送至其栅极。此外，P3 晶体管 76 还接收输入电压 36，传送到其源极。反相器 78 回应 3.3V 选择信号 50，其输出连接到 P3 晶体管 76 的栅极和双输入 NOR 门 80 的第一输入端。连接到 NOR 门 80 的第二输入端上的是调节器 PD 信号 82。当 PC25 通过接口 22 和数据总线 56 下关闭命令指令给数据处理器 58 时，或因为缺乏处理动作，控制器 20 决定关闭以节省系统能量时，控制器 20 内产生调节器 PD 信号 82。接着 NOR 门 80 把输入提供给运算放大器 86 的允许端和 N3 晶体管 84 的栅极，并把 N3 晶体管 84 的漏极接地。N3 晶体管 84 的源极连接到 R5 晶体管 88 的一端，R5 电阻器 88 的第二端在节点 92 上连接到 R4 电阻器 90 的一端，在该节点 92 上，把输入提供给运算放大器 86 的正输入端。运算放大器 86 的负输入端在节点 94 上连接到 P3 晶体管 76 的漏极上。R4 电阻器 90 的第二端连接到输入电压 36 上。

如前所述，电压调节器 30 联接到电压选择电路 32 上。电压选择电路 32 包括双极晶体管 96 和电容器 98。电压选择电路 32 接收输入电压 36，该输入电压 36 连接到双极晶体管 96 的发射极上。双极晶体管 96 的基极连接到运算放大器 86 的输出端上。双极晶体管 96 的发射极连接到电容器 98 的一端，产生电源输入信号 23。电容器 98 的第二端接地。

在使用本发明最佳实施例，透过输入电压 36 提供 5V 的 PC 系统运作里，3.3V 选择信号 50 的逻辑状态为“0”，P3 晶体管 76 处于“截止”模式，使反相器 78 输出的逻辑状态为“1”。由于调节器 PD 信号 82 的逻辑状态也为“0”，所以 NOR 门 80 输出的逻辑状态为“1”，从而启动 N3 晶体管 84 和运算放大器 86。启动晶体管 84 接入了包含 R4 电阻器 90 和 R5 电阻器 88 的电阻分压电路。根据分配给每个电阻器的电阻值适当比率，分割输入

电压 36 上表现出的 5V，在节点 92 上提供 3.3V。运算放大器 86 的输出 52 驱动双极晶体管 96 的栅极，把经分压的电压电平透过晶体管 96 和电源输入信号提供给快擦 EEPROM 器件。在这种情况下，经分压的电压电平为 3.3V $\pm$ 10%，而输入电压 36 仍保持在 5V 电压电平下。反馈路径 54 确保电源输入信号 23 保持在 3.3V 上，电容器 98 减少了电源信号 23 上的噪声和假信号。这样，当一使用 3.3V 快擦 EEPROM 器件的 PC 系统，使用本发明之最佳实施例以提供 5V 电压时，输入电压 36(5V)分压成 3.3V，并由电压调节器 30 和电压选择电路 32(如图 7 所示)提供给快擦 EEPROM 器件 24(图 5)。

当输入电压 36 载送 3.3V 时，3.3V 选择信号 50 的逻辑状态为“1”，把或 NOR 门 80 输出端的逻辑状态驱动为“0”，从而禁止运算放大器 86 和双极晶体管 96。N3 晶体管 84 也处于“截止”模式，从而禁止了包含 R4 电阻器 90 和 R5 电阻器 88 的电阻分压电路。因此，由于运算放大器 86 的允许输入端的逻辑状态为“0”，所以它将处于“关闭”模式。由于后面的电阻分压器被禁止，所以输入电压 36 将不会被分压。关闭运算放大器 86，防止了双极性晶体管 96 把输入电压 36 传送到电源信号 23。相反，由于 3.3V 选择信号 50 的状态为逻辑“1”，所以把输入电压 36 传送到处于“导通”模式的 P3 晶体管 76 上。把载送 3.3V 的输入电压 36 通过 P3 晶体管 76 传送到节点 94 和路径 54，产生电源输入信号 23。电源输入信号 23 工作，向快擦 EEPROM 器件提供 3.3V。在这一方面，由于禁止了运算放大器 86、电阻分压器和双极性晶体管 96，最佳实施例提高了电源效率，事实上节省了 PC 系统的总功耗。

在另一实施例中，当提供了非原设计的输入电源电压时，利用快擦 EEPROM 器件的无效性，进行读、写或擦除操作。这是通过把快擦 EEPROM 暴露于它们规定的最大工作电压电平下来实现的。在系统打开以及复位系统时，图 5 的控制器 20 通过把调节器 PD 信号 82 的逻辑状态设置到“0”来允许调节器 30，并使电压选择电路 32 的输出端、电源输入信号 23 把电源电压提供给快擦 EEPROM 器件。5V 选择信号 50 被强制在高电平，选择 5V 工作。然后控制器 20 开始向和从快擦 EEPROM 器件进行擦除、写和读数据。在这种工作模式下，如果 PC 系统的电源为 5.0V $\pm$ 10%，电压调节器 30 把合适的电压电平，即 3.3V $\pm$ 10%提供给快擦 EEPROM 器件。当控制器 20 尝试以最大的规格对存储在快擦 EEPROM 器件内的数据进行读、写或擦除操作的功能操作时，快擦 EEPROM 器件应当正确地起作用。因此，控制器 20 在所有时刻都允许电压调节器 30，并通过电压选择电路 32 选择电源输入信号 23 作为电源或电压源提供给快擦 EEPROM 器件 24。

当 PC 系统的电源为 3.3V $\pm$ 10%时，与信号 23 提供的一样，电压调节器 30 和选择电

路 32 的输出将低于快擦 EEPROM 器件的工作电压(或 $3.3V \pm 10\%$)。在这一方面,当控制器 20 尝试以最大规格对存储於快擦 EEPROM 器件 24 内的数据进行读、写和擦除操作等功能操作时,这些操作将无法进行,控制器 20 将取消选择的电压调节器的分压功能,把 PC 系统提供的电压电平作为输入电压 36($3.3V \pm 10\%$)加到快擦 EEPROM 器件 24 上。然后控制器 20 恢复功能操作测试,读、写和/或擦除快擦 EEPROM 内的数据,直到这些操作恢复正常运作。这样,控制器 20 确定系统提供的电压为 $3.3V \pm 10\%$,因而,不必用电压调节器 30 进行降压。应当注意,本另一实施例的性能在很大程度上依赖于快擦 EEPROM 器件的操作规定和性能。即,如果这些器件能在很大的输入电压范围内成功地工作(该范围例如覆盖了 5V 至 3.3V 的工作电压),则这种方案可能并不是最佳的。另一方面,如果没有覆盖所用快擦器件的工作电压,则该方案是非常可行的。

虽然在具体说明书中已对本发明作了描述,但可以预期,对于本技术领域的熟练人员来说,显然能对本发明进行改动和变型。因此,下述权利要求应解释为涵盖所有这些归纳于本发明精神和范围内的改动和变型。

说明书附图

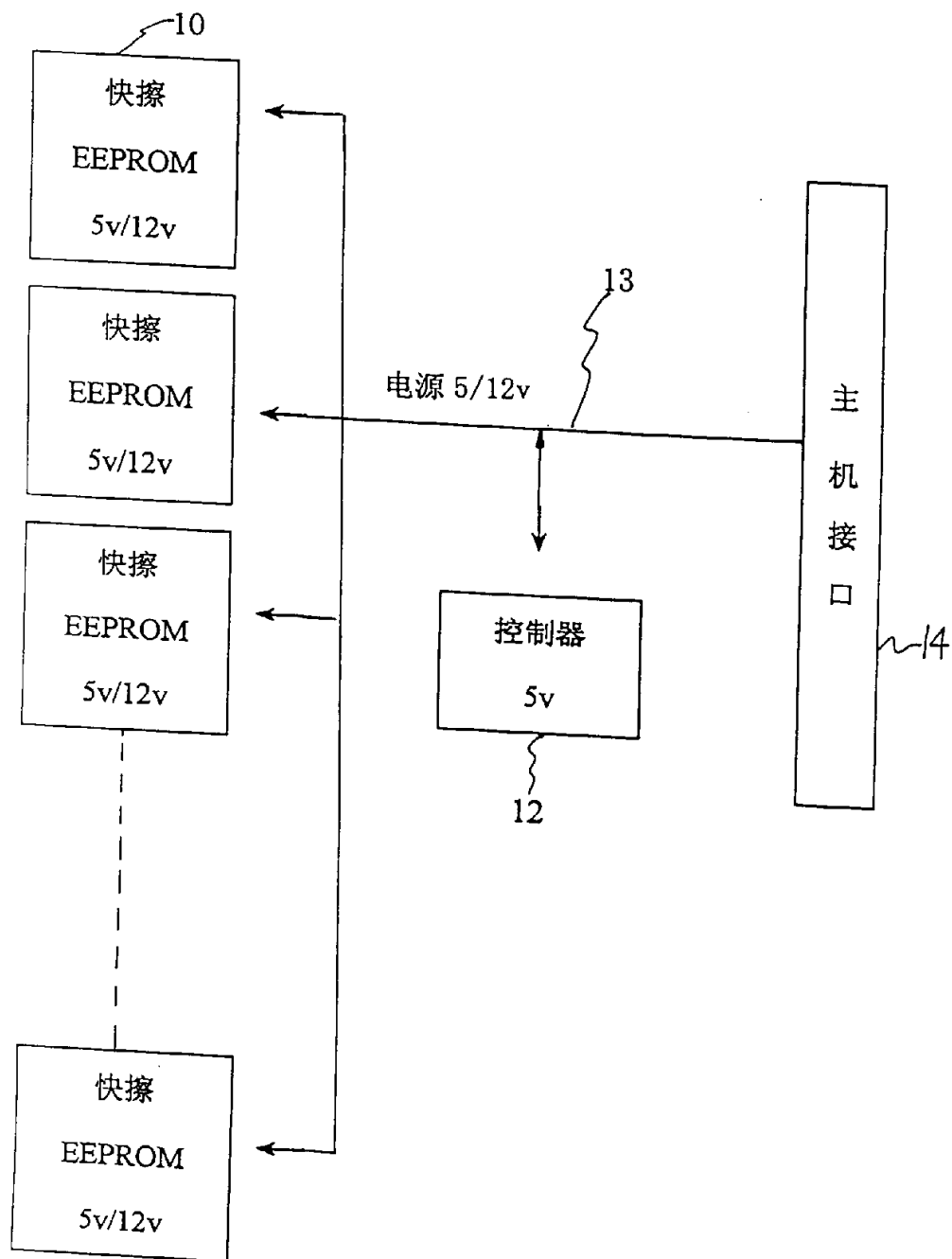


图 1

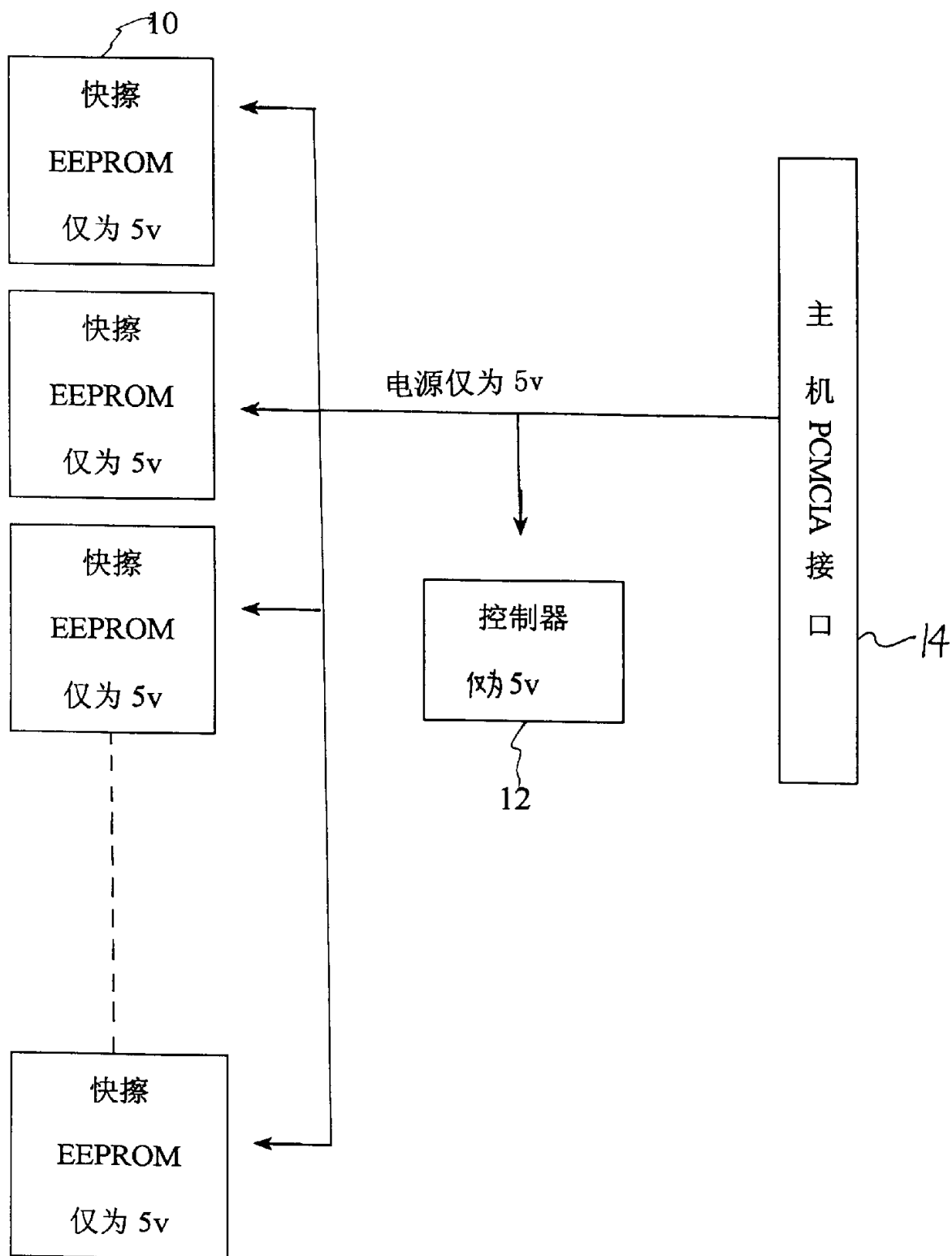


图 2

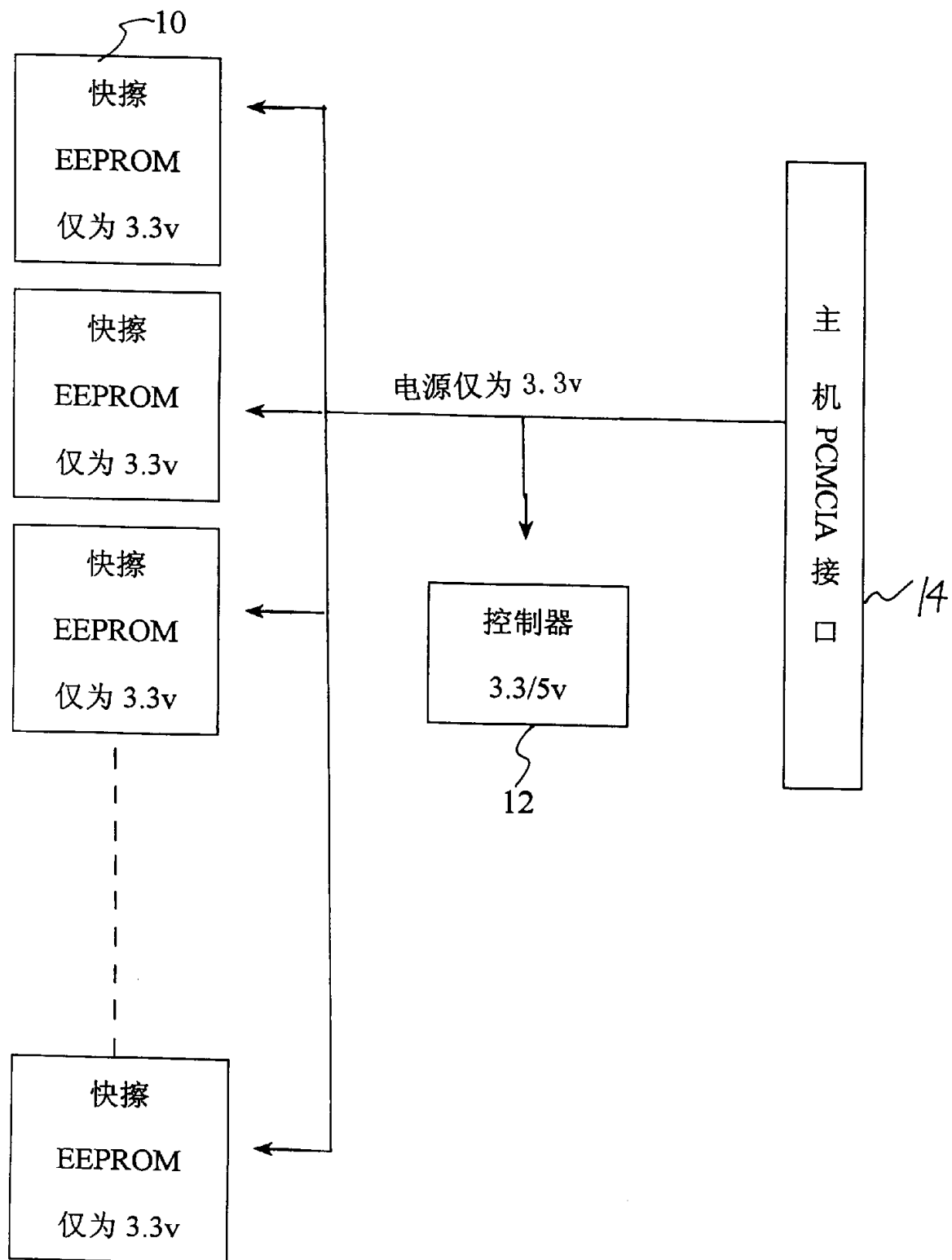


图 3

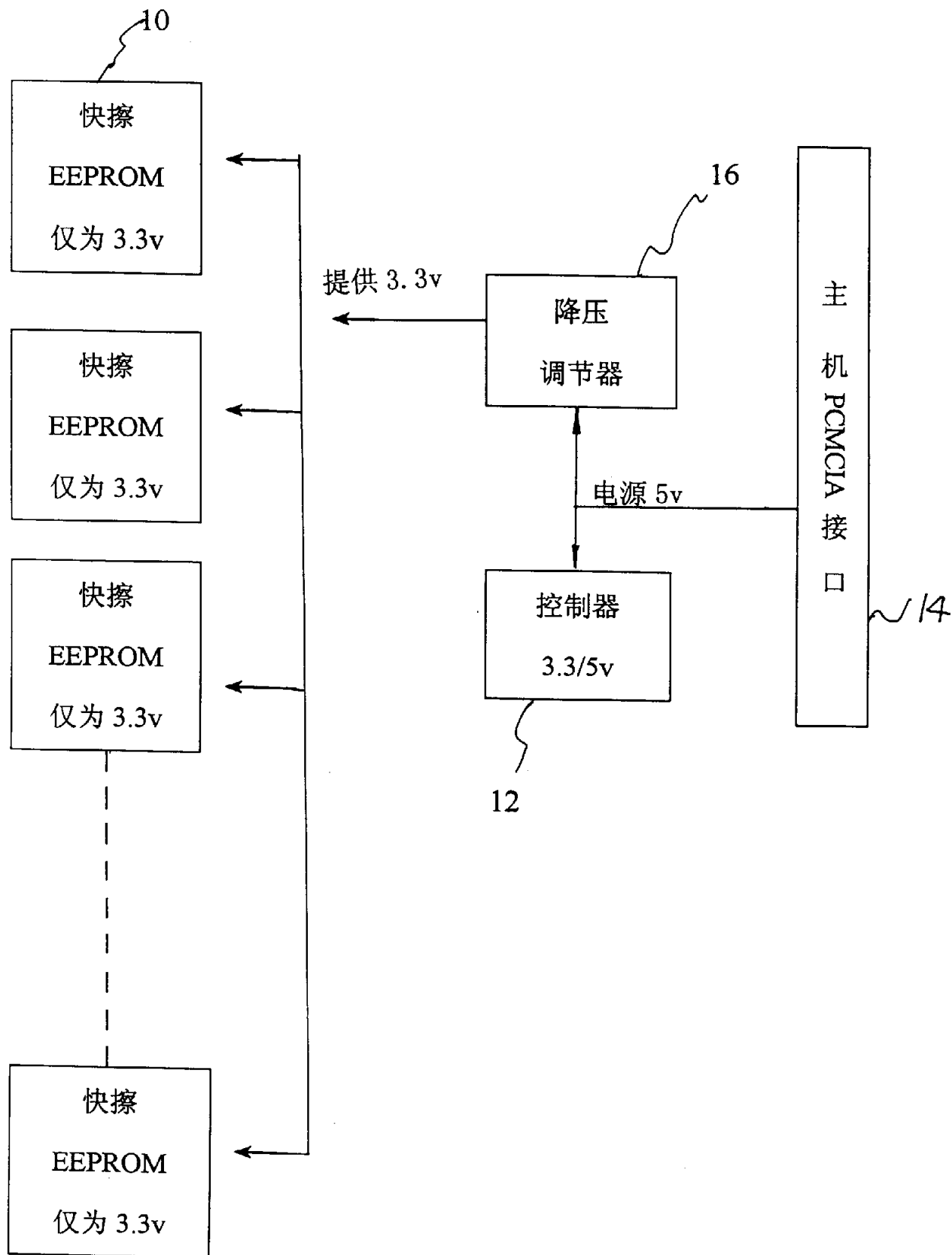


图 4

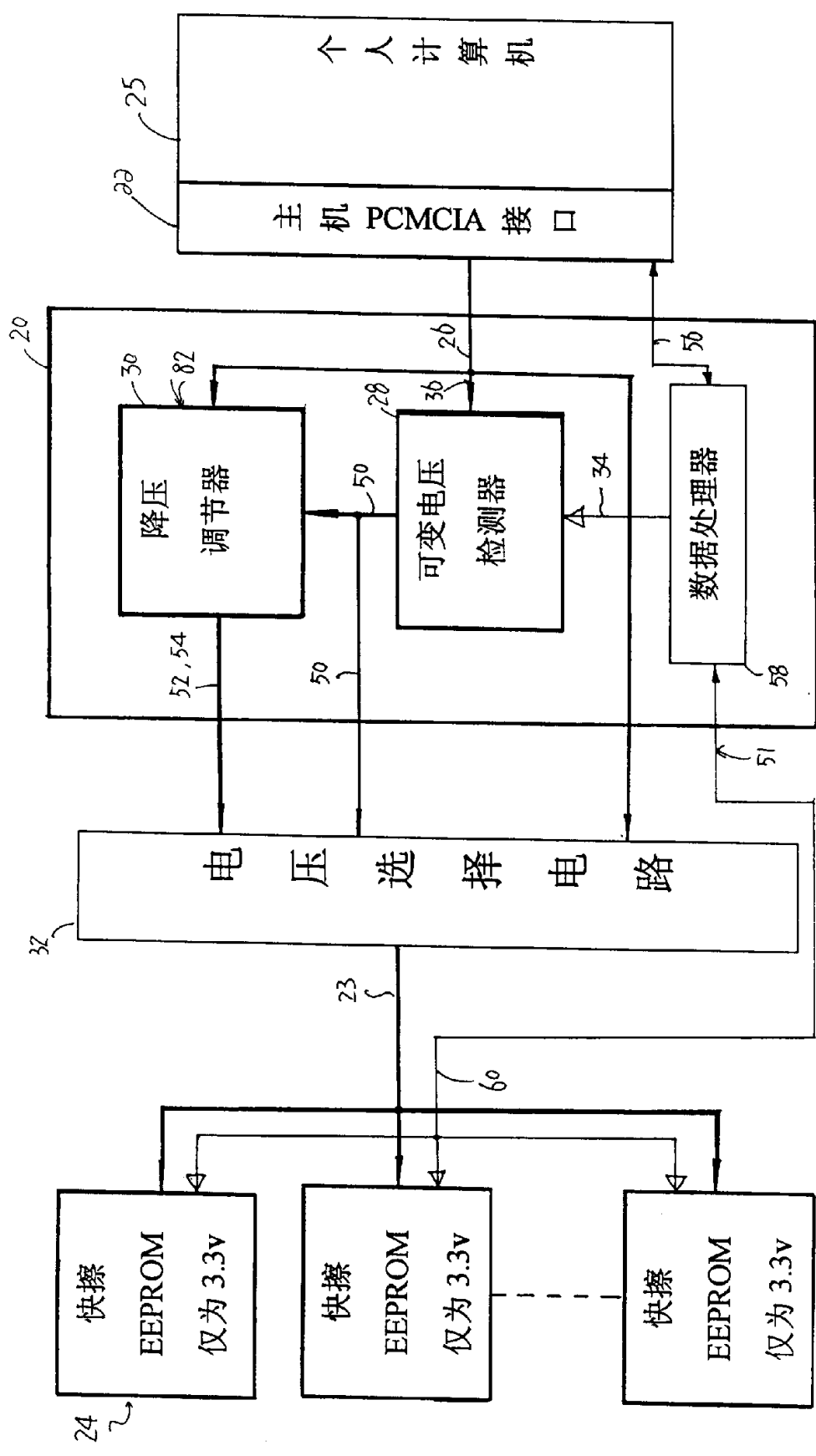


图 5

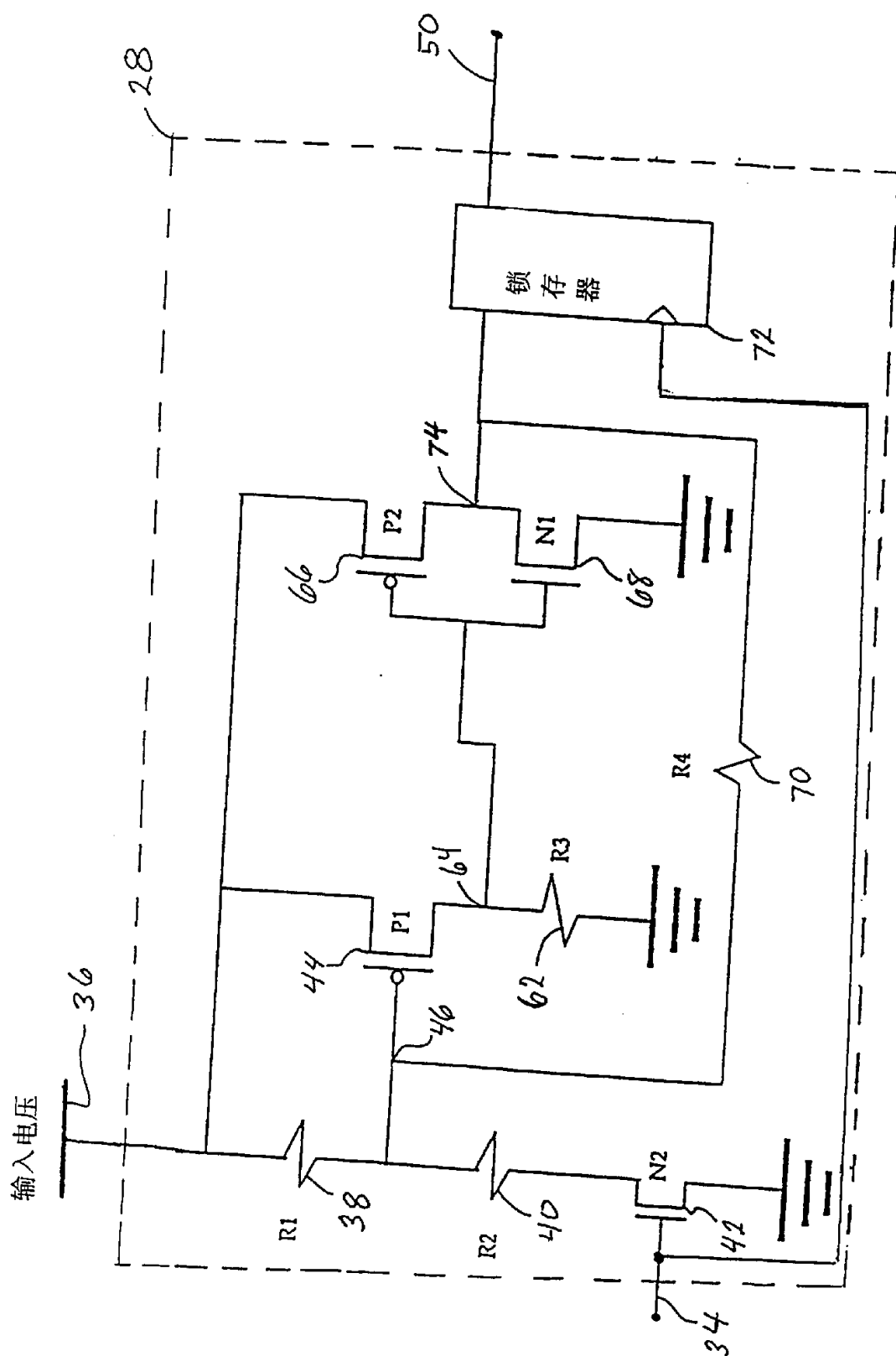


图 6

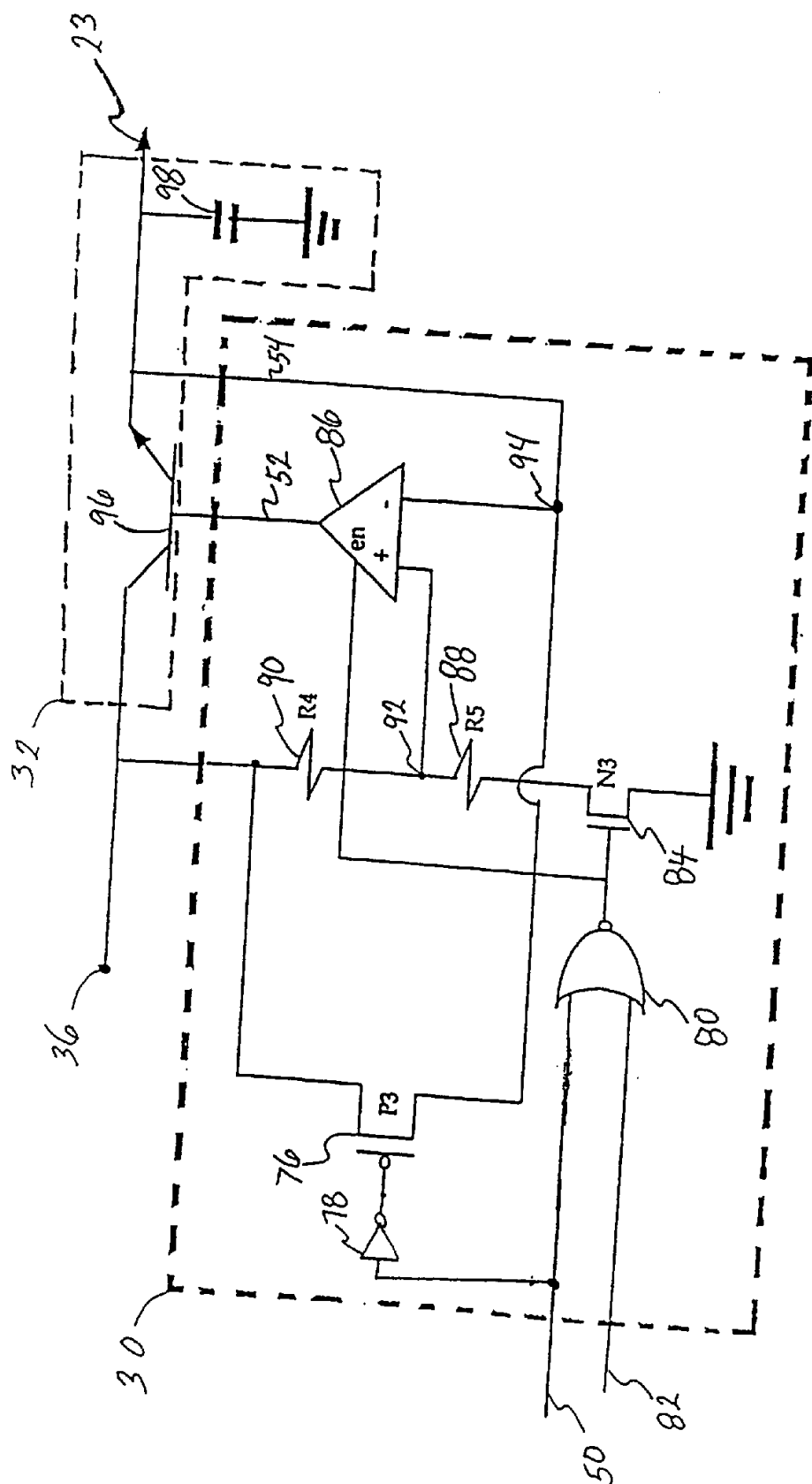


图 7