

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-129939

(P2012-129939A)

(43) 公開日 平成24年7月5日(2012.7.5)

(51) Int.Cl.	F I	テーマコード (参考)
H03K 19/0185 (2006.01)	H03K 19/00 I O I B	2 G 1 3 2
G01R 31/28 (2006.01)	G01R 31/28 P	5 J 0 5 5
H03K 17/687 (2006.01)	H03K 17/687 A	5 J 0 5 6

審査請求 未請求 請求項の数 10 O L (全 12 頁)

(21) 出願番号	特願2010-281974 (P2010-281974)	(71) 出願人	390005175
(22) 出願日	平成22年12月17日 (2010.12.17)		株式会社アドバンテスト
			東京都練馬区旭町1丁目32番1号
		(74) 代理人	110000877
			龍華国際特許業務法人
		(72) 発明者	畑 善之
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内
		(72) 発明者	中西 慎
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内
		(72) 発明者	滝川 正彦
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内

最終頁に続く

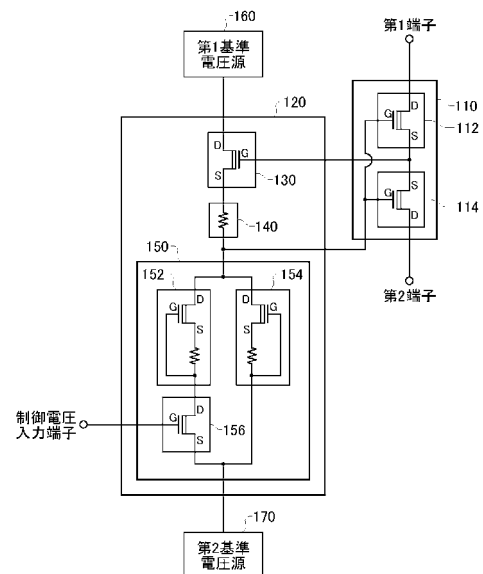
(54) 【発明の名称】 スイッチ装置および試験装置

(57) 【要約】

【課題】入力電圧範囲の大きな半導体スイッチ装置を提供する。

【解決手段】外部から入力される制御電圧に応じて第1端子および第2端子間を電氣的に接続または切断するスイッチ装置であって、第1端子および第2端子の間にソースおよびドレインが接続され、当該スイッチ装置に入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなるメインスイッチと、制御電圧および入力電圧に応じて第1基準電圧を電圧シフトさせた駆動電圧をメインスイッチのゲートに供給する制御部と、を備えるスイッチ装置を提供する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

外部から入力される制御電圧に応じて第 1 端子および第 2 端子間を電氣的に接続または切断するスイッチ装置であって、

前記第 1 端子および前記第 2 端子の間にソースおよびドレインが接続され、当該スイッチ装置に入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなるメインスイッチと、

前記制御電圧および前記入力電圧に応じて第 1 基準電圧を電圧シフトさせた駆動電圧を前記メインスイッチのゲートに供給する制御部と、

を備えるスイッチ装置。

10

【請求項 2】

前記メインスイッチは、GaN-HEMTスイッチである請求項 1 に記載のスイッチ装置。

【請求項 3】

前記制御部は、

前記第 1 基準電圧を前記入力電圧に応じて電圧シフトさせる第 1 電圧シフト部と、

前記制御電圧に応じて流れる電流の大きさを切り替える電流切替部と、

前記第 1 電圧シフト部および前記電流切替部の間に接続され、前記第 1 電圧シフト部がシフトさせた電圧を、前記電流切替部へと流れる電流の大きさに応じて更にシフトさせて前記駆動電圧を出力する第 2 電圧シフト部と、

20

を有する請求項 1 または 2 に記載のスイッチ装置。

【請求項 4】

前記第 1 電圧シフト部は、前記第 1 基準電圧および前記メインスイッチのゲートの間にドレインおよびソースが接続され、前記入力電圧をゲートに受け取る電圧シフト用スイッチを含む請求項 3 に記載のスイッチ装置。

【請求項 5】

前記電流切替部は、

並列に接続された第 1 電流源および第 2 電流源と、

前記制御電圧に応じて前記第 1 電流源に電流を流すか否かを切り替える制御スイッチと

30

を含む請求項 4 に記載のスイッチ装置。

【請求項 6】

前記制御スイッチは、前記第 1 電流源および第 2 基準電圧を供給する第 2 基準電圧源の間に接続されたエンハンスメント型の GaN-HEMT である請求項 5 に記載のスイッチ装置。

【請求項 7】

前記第 2 電圧シフト部は、前記第 1 電圧シフト部および前記電流切替部の間に接続された抵抗を含む請求項 4 から 6 のいずれか一項に記載のスイッチ装置。

【請求項 8】

前記メインスイッチは、前記第 1 端子および前記第 2 端子の間に直列に接続された第 1 メインスイッチおよび第 2 メインスイッチを有し、

40

前記制御部は、前記制御電圧と前記第 1 メインスイッチおよび前記第 2 メインスイッチの間からの前記入力電圧とに応じて前記第 1 基準電圧を電圧シフトさせて前記駆動電圧を前記第 1 メインスイッチおよび前記第 2 メインスイッチのゲートに供給する請求項 4 から 7 のいずれか一項に記載のスイッチ装置。

【請求項 9】

前記第 1 電圧シフト部は、前記第 1 基準電圧を供給する第 1 基準電圧源と前記第 2 電圧シフト部との間に直列に接続された第 1 シフト用スイッチおよび第 2 シフト用スイッチを含み、

前記第 1 シフト用スイッチは、前記メインスイッチの前記第 1 端子側から前記入力電圧

50

を受け取り、

前記第2シフト用スイッチは、前記メインスイッチの前記第2端子側から前記入力電圧を受け取る

請求項4から8のいずれか一項に記載のスイッチ装置。

【請求項10】

被試験デバイスを試験する試験装置であって、

前記被試験デバイスとの間で信号を授受する試験部と、

前記試験部および前記被試験デバイスの間の経路に設けられた請求項1から9のいずれか一項に記載のスイッチ装置と、

を備える試験装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチ装置および試験装置に関する。

【背景技術】

【0002】

従来、電気信号の通過および遮断を切り換えるスイッチ装置として、FET(Field Effect Transistor:電界効果トランジスタ)等の半導体スイッチを用いる場合があった(例えば、特許文献1参照)。

特許文献1 特開平6-244694

20

【発明の概要】

【発明が解決しようとする課題】

【0003】

しかしながら、このような半導体スイッチは、通過および遮断させる電気信号の電圧範囲が狭い。特に、電気信号を通過させている場合に、入力信号を正の電圧方向に大きくすると、ゲート電圧との差が大きくなって半導体スイッチは遮断するように動作し始める。同様に、電気信号を遮断させている場合に、入力信号を負の電圧方向に大きくすると、ゲート電圧との差が小さくなって半導体スイッチは通過するように動作し始める。

【課題を解決するための手段】

【0004】

30

上記課題を解決するために、本発明の第1の態様においては、外部から入力される制御電圧に応じて第1端子および第2端子間を電氣的に接続または切断するスイッチ装置であって、第1端子および第2端子の間にソースおよびドレインが接続され、当該スイッチ装置に入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなるメインスイッチと、制御電圧および入力電圧に応じて第1基準電圧を電圧シフトさせた駆動電圧をメインスイッチのゲートに供給する制御部と、を備えるスイッチ装置を提供する。

【0005】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

40

【0006】

【図1】本実施形態に係るスイッチ装置10の構成を示す。

【図2】本実施形態に係るスイッチ装置10に備えられる、複数のFETのそれぞれのゲート-ソース間電圧 V_{GS} に対するドレイン電流 I_D の特性の例を示す。

【図3】本実施形態の変形例に係るスイッチ装置10の回路構成を示す。

【図4】本実施形態に係る試験装置200の構成を被試験デバイス300とともに示す。

【発明を実施するための形態】

【0007】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組

50

み合わせの全てが発明の解決手段に必須であるとは限らない。

【0008】

図1は、本実施形態に係るスイッチ装置10の構成を示す。スイッチ装置10は、外部から入力される制御電圧に応じて第1端子および第2端子間を電氣的に接続または切断する。スイッチ装置10は、メインスイッチ110と、制御部120と、第1基準電圧源160と、第2基準電圧源170とを備える。

【0009】

メインスイッチ110は、第1端子および第2端子の間にソースおよびドレインが接続され、当該スイッチ装置10に入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなる。メインスイッチ110は、複数のFETを有してよく、本例においては、2つのFETを有する例を説明する。メインスイッチ110は、第1端子および第2端子の間に直列に接続された第1メインスイッチ112および第2メインスイッチ114を有する。

10

【0010】

第1メインスイッチ112および第2メインスイッチ114は、Nチャネルのデプレッション型であって、ゲート-ソース間電圧が0Vの場合にオンとなるノーマリオン型のFETであってよい。第1メインスイッチ112および第2メインスイッチ114は、化合物半導体で形成されるFETであってよく、例えば、GaN系のHEMTである。

【0011】

一例として、第1メインスイッチ112は、ドレインが第1端子に接続され、ソースが第2メインスイッチ114のソースに接続される。この場合、第1メインスイッチ112は、第1端子から入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなる。また、第2メインスイッチ114は、ドレインが第2端子に接続される。ここで、第2メインスイッチ114は、第2端子から入力される入力電圧とゲート電圧との差に応じてオンまたはオフとなる。

20

【0012】

第1メインスイッチ112および第2メインスイッチ114は、ドレインおよびソースが略同一に形成された半導体スイッチであってよく、ドレインおよびソースの接続がそれぞれ逆であってもよい。第1メインスイッチ112および第2メインスイッチ114は、制御部120からの駆動電圧をゲート電圧としてそれぞれ受け取る。

30

【0013】

制御部120は、制御電圧および入力電圧に応じて第1基準電圧源160から出力される第1基準電圧を電圧シフトさせた駆動電圧をメインスイッチ110のゲートに供給する。制御部120は、第1電圧シフト部130と、第2電圧シフト部140と、電流切替部150とを有する。

【0014】

第1電圧シフト部130は、第1基準電圧を入力電圧に応じて電圧シフトさせる。第1電圧シフト部130は、第1基準電圧およびメインスイッチ110のゲートの間にドレインおよびソースが接続され、入力電圧をゲートに受け取る電圧シフト用スイッチを含む。

【0015】

第1電圧シフト部130は、ゲートが第1メインスイッチ112および第2メインスイッチ114の間に接続される。即ち、制御部120は、制御電圧と第1メインスイッチ112および第2メインスイッチ114の間からの入力電圧とに応じて第1基準電圧を電圧シフトさせて駆動電圧を第1メインスイッチ112および第2メインスイッチ114のゲートに供給する。

40

【0016】

第2電圧シフト部140は、第1電圧シフト部130および電流切替部150の間に接続され、第1電圧シフト部130がシフトさせた電圧を、電流切替部150へと流れる電流の大きさに応じて更にシフトさせて駆動電圧を出力する。第2電圧シフト部140は、第1電圧シフト部130および電流切替部150の間に接続された抵抗を含む。これによ

50

って、第2電圧シフト部140は、当該抵抗の抵抗値と電流切替部150へと流れる電流の大きさを乗じて算出される電圧値を、第1電圧シフト部130がシフトさせた電圧から更にシフトさせることができる。

【0017】

電流切替部150は、制御電圧に応じて流れる電流の大きさを切り替える。電流切替部150は、第1電流源152と、第2電流源154と、制御スイッチ156とを有する。

【0018】

第1電流源152および第2電流源154は、電流切替部150の内部で並列に接続される。第1電流源152および第2電流源154は、FETおよび抵抗をそれぞれ有し、定電流源として機能してよい。例えば、第1電流源152および第2電流源154は、抵抗の一端がFETのソースに接続され、他端がFETのゲートに接続され、FETのドレインから抵抗の他端へと一定の電流を流す定電流回路である。

10

【0019】

制御スイッチ156は、制御電圧に応じて第1電流源152に電流を流すか否かを切り替える。制御スイッチ156は、第1電流源152および第2基準電圧源170の間に接続される。制御スイッチ156が第1電流源152に電流を流す場合、電流切替部150は、第1電流源152および第2電流源154に流れる電流の和を流す。制御スイッチ156が第1電流源152に電流を流さない場合、電流切替部150は、第2電流源154に流れる電流を流す。

【0020】

20

制御スイッチ156は、Nチャネルのデプレッション型であって、ゲート-ソース間電圧が0Vの場合にオンとなるノーマリオン型の1以上のFETでよい。制御スイッチ156は、化合物半導体で形成されるFETであってよく、例えば、GaN系のHEMTである。

【0021】

第1基準電圧源160は、第1基準電圧を供給する。第2基準電圧源170は、第2基準電圧を供給する。ここで、第1基準電圧は、第2基準電圧よりも高電圧でよい。制御部120は、第1基準電圧源160と第2基準電圧源170との間に接続され、電流切替部150によって切り換えられて流れる電流と略等しい定電流が、第1基準電圧源160から第2基準電圧源170へと流れる。

30

【0022】

一例として、第1電流源152は、 $140\mu\text{A}$ の電流を流し、第2電流源154は、 $30\mu\text{A}$ の電流を流す定電流回路である。また、一例として、第1基準電圧は $+48\text{V}$ であり、第2基準電圧は -48V である。この場合、制御スイッチ156が制御電圧に応じて第1電流源152に電流を流すと、電流切替部150は、第1基準電圧源160側から第2基準電圧源170へと $170\mu\text{A}$ の電流を流す。また、制御スイッチ156が制御電圧に応じて第1電流源152に電流を遮断すると、電流切替部150は、 $30\mu\text{A}$ の電流を流す。

【0023】

本実施形態に係るスイッチ装置10に備えられる、複数のFETの全てまたは一部は、化合物半導体で形成されるFETであってよく、例えば、GaN系のHEMTである。また、複数のFETの全てまたは一部は、MIS(Metal-Insulator-Semiconductor)構造を有してよい。

40

【0024】

図2は、本実施形態に係るスイッチ装置10に備えられる、複数のFETのそれぞれのゲート-ソース間電圧 V_{GS} に対するドレイン電流 I_D の特性の例を示す。スイッチ装置10が備える全てのFETは、一例として、図2のAまたはBに示すような特性を有する。

【0025】

図中のAは、ゲート-ソース間電圧が0でもドレイン電流が流れるノーマリオンの特性

50

を有し、Nチャネルのデプレッション型FETの特性を示す。本例において、Nチャネルのデプレッション型FETは、ゲート・ソース間電圧が -6 V 以上の場合に完全にオンとなり、ゲート・ソース間電圧が -9 V 以下の場合に完全にオフとなる。ここで、ゲート・ソース間電圧が -6 V から -8 V までの範囲の場合、FETは完全にオンにも完全にオフにもならない状態（半オン状態）となって、ドレイン・ソース間に数 $\mu\text{ A}$ ～数百 $\mu\text{ A}$ の電流を流す。

【0026】

図中のBは、ゲート・ソース間電圧が0ではドレイン電流が流れないノーマリオフの特性を有し、Nチャネルのエンハンスメント型FETの特性を示す。エンハンスメント型FETは、デプレッション型FETに比べてオンになるゲート・ソース間電圧が高くなる。

10

【0027】

ここで、一例として、スイッチ装置10が備える全てのFETが図2のAに示すような特性を有する場合を説明する。この場合、制御スイッチ156は、例えば第2基準電圧の -48 V に対して制御電圧を -54.5 V にすることで、ゲート・ソース間電圧を -6.5 V として半オン状態にでき、ドレイン・ソース間に $140\mu\text{ A}$ の電流を流すことができる。また、制御スイッチ156は、制御電圧を -57.5 V にすることで、ゲート・ソース間電圧を -9.5 V として完全オフ状態にでき、ドレイン・ソース間の電流を略ゼロにすることができる。

【0028】

ここで、制御スイッチ156は、第1電流源152および第2基準電圧源170の間に接続されたエンハンスメント型のFETであってもよい。エンハンスメント型のFETは、図2のBに示すような特性を有するので、制御スイッチ156がオンまたはオフとなる制御電圧を、デプレッション型のFETに比べて高くすることができる。したがって、制御電圧の設計自由度を向上させることができる。

20

【0029】

電流切替部150は、制御電圧に応じて第1基準電圧源160から第2基準電圧源170へと流れる電流値を切り換えることができるので、第2電圧シフト部140は、流れる電流に応じてシフトさせる電圧値を変化させる。一例として、第2電圧シフト部140が $150\text{ k}\Omega$ の抵抗の場合、制御スイッチ156がオンまたは半オンの状態になって第1電流源152に電流を流すと、第2電圧シフト部140は 25.5 V の電圧をシフトする。また、制御スイッチ156がオフ状態となって第1電流源152の電流を遮断すると、第2電圧シフト部140は 4.5 V の電圧をシフトする。

30

【0030】

また、第1電圧シフト部130であるFETは、第1基準電圧源160から第2基準電圧源170へと流れる電流値が $170\mu\text{ A}$ または $30\mu\text{ A}$ なので、いずれの状態においても半オン状態であり、ゲート・ソース間電圧は -6 V から -8 V までの範囲の定電圧となる。一例として、第1電圧シフト部130は、第1基準電圧源160から第2基準電圧源170へと流れる電流値が $170\mu\text{ A}$ の場合、ゲート・ソース間電圧が -7.5 V となる。また、第1基準電圧源160から第2基準電圧源170へと流れる電流値が $30\mu\text{ A}$ の場合、ゲート・ソース間電圧は -7.8 V となる。

40

【0031】

したがって、第1電圧シフト部130および第2電圧シフト部140は、第1基準電圧源160から第2基準電圧源170へと流れる電流値が $170\mu\text{ A}$ の場合、メインスイッチ110のゲート電圧を基準とすると、合計で -18 V （ $=7.5\text{ V} - 25.5\text{ V}$ ）シフトする。この電圧が第1メインスイッチ112および第2メインスイッチ114のゲート・ソース間電圧になるので、第1メインスイッチ112および第2メインスイッチ114は完全にオフとなる。

【0032】

ここで、第1端子および/または第2端子に信号が入力しても、制御部120は、第1電圧シフト部130および第2電圧シフト部140がシフトする電圧を一定に保つ。即ち

50

制御部 120 は、入力電圧に追従した駆動電圧を、第 1 メインスイッチ 112 および第 2 メインスイッチ 114 のゲート電圧として供給することができる。

【0033】

したがって、このように第 1 端子と第 2 端子の間を遮断させている場合に、入力信号が負の電圧方向に減少しても、制御部 120 は、メインスイッチ 110 のゲート電圧を追従して減少させるので、メインスイッチ 110 を遮断した状態に保つことができる。

【0034】

一方、第 1 電圧シフト部 130 および第 2 電圧シフト部 140 は、第 1 基準電圧源 160 から第 2 基準電圧源 170 へと流れる電流値が $30\mu\text{A}$ の場合、メインスイッチ 110 のゲート電圧を基準とすると、合計で 3.3V ($= 7.8\text{V} - 4.5\text{V}$) シフトする。この電圧が第 1 メインスイッチ 112 および第 2 メインスイッチ 114 のゲート - ソース間電圧になるので、第 1 メインスイッチ 112 および第 2 メインスイッチ 114 は完全にオンとなる。

10

【0035】

ここで、第 1 端子および / または第 2 端子に信号が入力されても、制御部 120 は、第 1 電圧シフト部 130 および第 2 電圧シフト部 140 がシフトする電圧を一定に保つ。即ち制御部 120 は、入力電圧に追従した駆動電圧を、第 1 メインスイッチ 112 および第 2 メインスイッチ 114 のゲート電圧として供給することができる。

【0036】

したがって、このように第 1 端子と第 2 端子の間に入力信号を通過させている場合に、入力信号が正の電圧方向に増加しても、制御部 120 は、メインスイッチ 110 のゲート電圧を追従して増加させるので、メインスイッチ 110 を通過させた状態に保つことができる。

20

【0037】

以上の本実施例のスイッチ装置 10 によれば、メインスイッチ 110 の駆動電圧を入力信号に追従させることで、メインスイッチ 110 を通過および遮断させる入力信号の電圧範囲を拡大することができる。また、スイッチ装置 10 は、メインスイッチ 110 の FET を完全にオフにさせて入力信号を遮断することができる。ここで、スイッチ装置 10 が備える FET を GaN 系 HEMT で形成することで、スイッチ装置 10 は、高電圧を扱うことができる。例えば、スイッチ装置 10 は、入力電圧範囲を数十 V にすることができる。

30

【0038】

また、本実施例のスイッチ装置 10 は、第 1 端子からの入力電圧は第 1 メインスイッチ 112 を用いて遮断し、第 2 端子からの入力電圧は第 2 メインスイッチ 114 が遮断して、いずれの方向からの入力電圧に対してもそれぞれ対応する FET を完全にオフにして遮断することができる。ここで、入力電圧が入力される方向が予め決まっている場合、メインスイッチ 110 は、第 1 メインスイッチ 112 または第 2 メインスイッチ 114 のいずれか一方を有した構成にしてもよい。

【0039】

図 3 は、本実施形態の変形例に係るスイッチ装置 10 の回路構成を示す。本変形例のスイッチ装置 10 において、図 1 に示された本実施形態に係るスイッチ装置 10 の動作と略同一のものには同一の符号を付け、説明を省略する。

40

【0040】

メインスイッチ 110 は、第 1 メインスイッチ 112 を有する。第 1 電圧シフト部 130 は、第 1 基準電圧源 160 と第 2 電圧シフト部 140 との間に直列に接続された第 1 シフト用スイッチ 132 および第 2 シフト用スイッチ 134 を含む。第 1 シフト用スイッチ 132 および第 2 シフト用スイッチ 134 は、N チャネルのデプレッション型であって、ゲート - ソース間電圧が 0V の場合にオンとなるノーマリオン型の 1 以上の FET でよい。第 1 シフト用スイッチ 132 および第 2 シフト用スイッチ 134 は、化合物半導体で形成される FET であってよく、例えば、GaN 系の HEMT である。

50

【 0 0 4 1 】

第 1 シフト用スイッチ 1 3 2 は、メインスイッチ 1 1 0 の第 1 端子側から入力電圧を受け取る。例えば、第 1 シフト用スイッチ 1 3 2 は、ドレインが第 1 基準電圧源 1 6 0 と接続され、ゲートがメインスイッチの第 1 端子側と接続される。第 2 シフト用スイッチ 1 3 4 は、メインスイッチ 1 1 0 の第 2 端子側から入力電圧を受け取る。例えば、第 2 シフト用スイッチ 1 3 4 は、ドレインが第 1 シフト用スイッチ 1 3 2 のソースと接続され、ソースが第 2 電圧シフト部 1 4 0 と接続され、ゲートがメインスイッチの第 2 端子側と接続される。

【 0 0 4 2 】

電流切替部 1 5 0 は、図 1 と同様に、制御電圧に応じて第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値を切り換える。第 2 電圧シフト部 1 4 0 は、一例として、第 1 電流源 1 5 2 に電流を流すと、25.5 V の電圧をシフトする。また、第 1 電流源 1 5 2 の電流を遮断すると、第 2 電圧シフト部 1 4 0 は 4.5 V の電圧をシフトする。

10

【 0 0 4 3 】

また、第 1 シフト用スイッチ 1 3 2 および第 2 シフト用スイッチ 1 3 4 は、第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値が $170\text{ }\mu\text{A}$ または $30\text{ }\mu\text{A}$ なので、いずれの状態においても半オン状態であり、ゲート - ソース間電圧はそれぞれ - 6 V から - 8 V までの範囲の定電圧となる。一例として、第 1 シフト用スイッチ 1 3 2 および第 2 シフト用スイッチ 1 3 4 は、第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値が $170\text{ }\mu\text{A}$ の場合、ゲート - ソース間電圧がそれぞれ - 7.5 V となる。また、第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値が $30\text{ }\mu\text{A}$ の場合、ゲート - ソース間電圧はそれぞれ - 7.8 V となる。

20

【 0 0 4 4 】

ここで、第 1 電圧シフト部 1 3 0 は、第 1 シフト用スイッチ 1 3 2 および第 2 シフト用スイッチ 1 3 4 の二つの略同一の FET で電圧をシフトするので、いずれのシフト電圧も 7.8 V または 7.5 V である。また、第 1 シフト用スイッチ 1 3 2 によるシフト電圧は、第 2 シフト用スイッチ 1 3 4 のドレイン - ソースを介して第 2 電圧シフト部 1 4 0 に伝わるので、2 つのシフト電圧が加算されることはない。即ち、第 1 電圧シフト部 1 3 0 は、第 1 電圧シフト部 1 3 0 を流れる電流に応じて 7.8 V または 7.5 V をシフトする。

【 0 0 4 5 】

30

したがって、第 1 電圧シフト部 1 3 0 および第 2 電圧シフト部 1 4 0 は、第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値が $170\text{ }\mu\text{A}$ の場合、第 1 メインスイッチ 1 1 2 のゲート電圧を基準とすると、合計で - 18 V (= 7.5 V - 25.5 V) シフトする。この電圧が第 1 メインスイッチ 1 1 2 のゲート - ソース間電圧になるので、第 1 メインスイッチ 1 1 2 は完全にオフとなる。

【 0 0 4 6 】

ここで、第 1 端子に信号が入力しても、制御部 1 2 0 は、第 1 シフト用スイッチ 1 3 2 および第 2 電圧シフト部 1 4 0 がシフトする電圧を一定に保つ。また、第 2 端子に信号が入力しても、制御部 1 2 0 は、第 2 シフト用スイッチ 1 3 4 および第 2 電圧シフト部 1 4 0 がシフトする電圧を一定に保つ。即ち制御部 1 2 0 は、入力電圧に追従した駆動電圧を、第 1 メインスイッチ 1 1 2 のゲート電圧として供給することができる。

40

【 0 0 4 7 】

したがって、このように第 1 端子と第 2 端子の間を遮断させている場合に、入力信号が負の電圧方向に減少しても、制御部 1 2 0 は、メインスイッチ 1 1 0 のゲート電圧を追従して減少させるので、メインスイッチ 1 1 0 を遮断した状態に保つことができる。

【 0 0 4 8 】

一方、第 1 電圧シフト部 1 3 0 および第 2 電圧シフト部 1 4 0 は、第 1 基準電圧源 1 6 0 から第 2 基準電圧源 1 7 0 へと流れる電流値が $30\text{ }\mu\text{A}$ の場合、メインスイッチ 1 1 0 のゲート電圧を基準とすると、合計で 3.3 V (= 7.8 V - 4.5 V) シフトする。この電圧が第 1 メインスイッチ 1 1 2 のゲート - ソース間電圧になるので、第 1 メインス

50

ッチ 1 1 2 は完全にオンとなる。

【 0 0 4 9 】

ここで、第 1 端子に信号が入力されても、制御部 1 2 0 は、第 1 シフト用スイッチ 1 3 2 および第 2 電圧シフト部 1 4 0 がシフトする電圧を一定に保つ。また、第 2 端子に信号が入力しても、制御部 1 2 0 は、第 2 シフト用スイッチ 1 3 4 および第 2 電圧シフト部 1 4 0 がシフトする電圧を一定に保つ。即ち制御部 1 2 0 は、入力電圧に追従した駆動電圧を、第 1 メインスイッチ 1 1 2 のゲート電圧として供給することができる。

【 0 0 5 0 】

したがって、このように第 1 端子と第 2 端子の間に入力信号を通過させている場合に、入力信号が正の電圧方向に増加しても、制御部 1 2 0 は、第 1 メインスイッチ 1 1 2 のゲート電圧を追従して増加させるので、第 1 メインスイッチ 1 1 2 を通過させた状態に保つことができる。

10

【 0 0 5 1 】

以上の本変形例のスイッチ装置 1 0 によれば、第 1 メインスイッチ 1 1 2 の駆動電圧を入力信号に追従させることで、第 1 メインスイッチ 1 1 2 を通過および遮断させる入力信号の電圧範囲を拡大することができる。また、スイッチ装置 1 0 は、第 1 メインスイッチ 1 1 2 を完全にオフにさせて入力信号を遮断することができる。ここで、スイッチ装置 1 0 が備える F E T を G a N 系 H E M T で形成することで、スイッチ装置 1 0 は、高電圧を扱うことができる。例えば、スイッチ装置 1 0 は、入力電圧範囲を数十 V にすることができる。

20

【 0 0 5 2 】

図 4 は、本実施形態に係る試験装置 2 0 0 の構成を被試験デバイス 3 0 0 とともに示す。試験装置 2 0 0 は、被試験デバイス 3 0 0 を試験する。試験装置 2 0 0 は、被試験デバイスとの間で信号を授受する試験部と、スイッチ装置 1 0 と、スイッチ制御部 2 5 0 とを備える。

【 0 0 5 3 】

本例の試験部は、試験信号発生部 2 1 0 と、ドライバ 2 2 0 と、コンパレータ 2 3 0 と、判定部 2 4 0 とを備える。試験信号発生部 2 1 0 は、被試験デバイス 3 0 0 を試験するための試験信号を発生する。

【 0 0 5 4 】

ドライバ 2 2 0 は、試験信号発生部 2 1 0 から発生された試験信号を被試験デバイス 3 0 0 へと供給する。コンパレータ 2 3 0 は、試験信号が供給されたことに応じて被試験デバイス 3 0 0 から出力された応答信号の論理値を取得する。判定部 2 4 0 は、コンパレータ 2 3 0 により取得された論理値と期待値とを比較して、被試験デバイス 3 0 0 の良否を判定する。

30

【 0 0 5 5 】

スイッチ装置 1 0 は、ドライバ 2 2 0 と被試験デバイス 3 0 0 との間に設けられる。スイッチ装置 1 0 は、スイッチ制御部 2 5 0 から供給される制御信号の電圧に応じて、ドライバ 2 2 0 と被試験デバイス 3 0 0 との間を導通または切断する。スイッチ制御部 2 5 0 は、試験信号発生部 2 1 0 による試験時においてスイッチ装置 1 0 を導通状態として、試験信号発生部 2 1 0 による試験時以外においてスイッチ装置 1 0 を切断状態とする。

40

【 0 0 5 6 】

以上の本実施例における試験装置 2 0 0 は、小型、長寿命、かつ信頼性の高い F E T で構成され、入力電圧範囲を拡大させたスイッチ装置 1 0 を用いて試験を実行することができる。

【 0 0 5 7 】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

50

【 0 0 5 8 】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

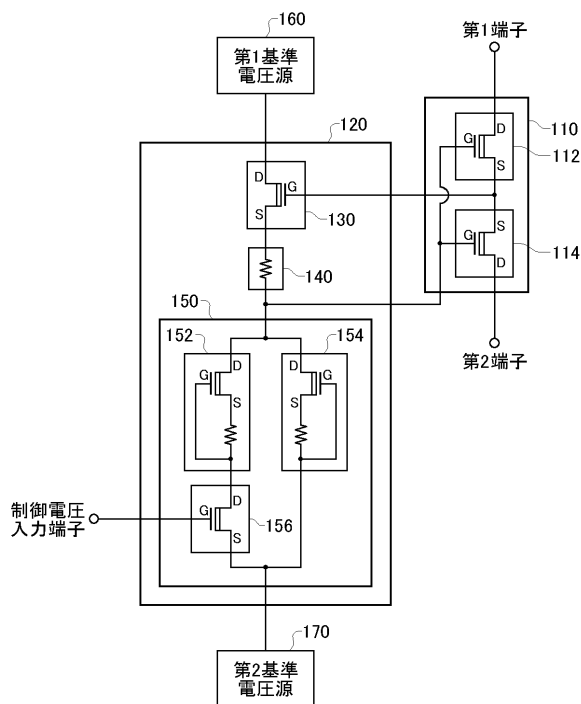
【 符号の説明 】

【 0 0 5 9 】

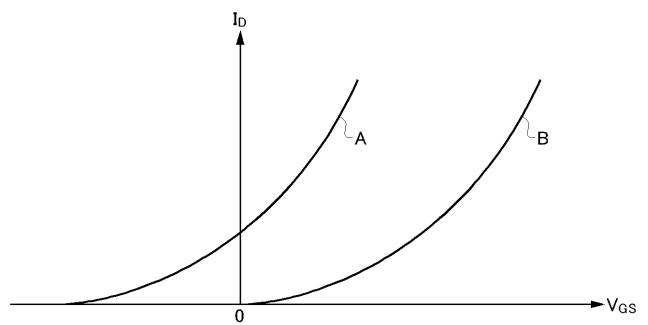
10 スイッチ装置、110 メインスイッチ、112 第1メインスイッチ、114 第2メインスイッチ、120 制御部、130 第1電圧シフト部、132 第1シフト用スイッチ、134 第2シフト用スイッチ、140 第2電圧シフト部、150 電流切替部、152 第1電流源、154 第2電流源、156 制御スイッチ、160 第1基準電圧源、170 第2基準電圧源、200 試験装置、210 試験信号発生部、220 ドライバ、230 コンパレータ、240 判定部、250 スイッチ制御部、300 被試験デバイス

10

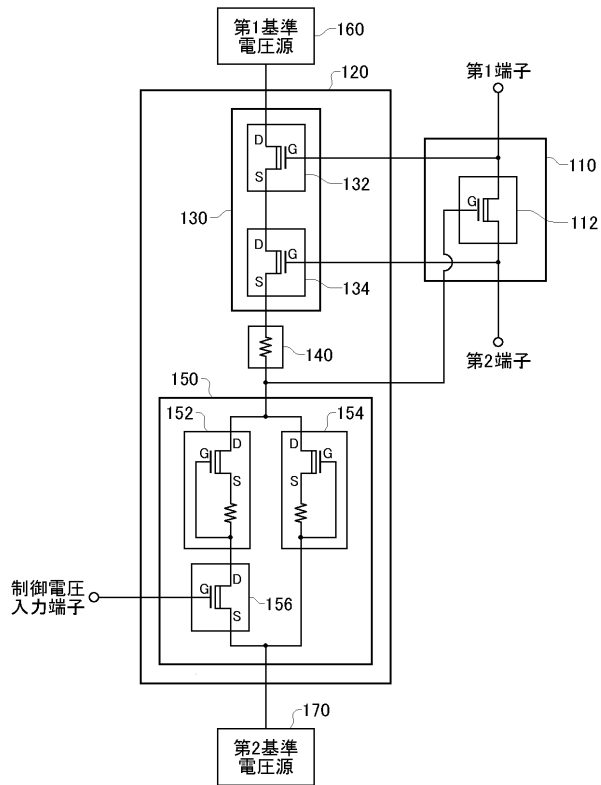
【 図 1 】



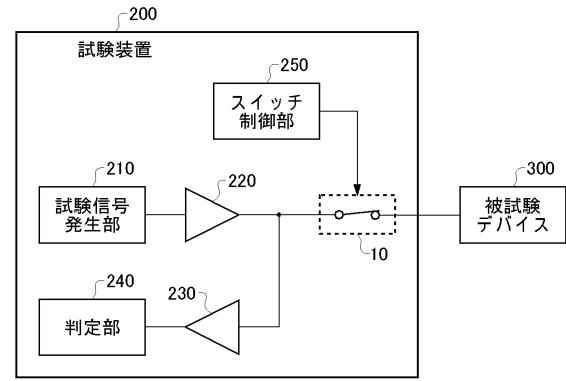
【 図 2 】



【図 3】



【図 4】



フロントページの続き

F ターム(参考) 2G132 AE06 AE08 AE14 AL00 AL03 AL11
5J055 AX00 AX07 AX49 BX16 DX12 DX72 EX07 EY00 EY01 EY21
EZ20 FX05 FX12 FX19 FX32 GX01 GX06
5J056 AA04 AA37 BB58 CC04 CC09 CC21 DD17 EE11 FF08 GG09