

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 9월 29일 (29.09.2016)



(10) 국제공개번호
WO 2016/153218 A1

- (51) 국제특허분류:
H01L 33/46 (2010.01) *H01L 33/62* (2010.01)
- (21) 국제출원번호: PCT/KR2016/002713
- (22) 국제출원일: 2016년 3월 17일 (17.03.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0042677 2015년 3월 26일 (26.03.2015) KR
- (71) 출원인: 엘지이노텍(주) (LG INNOTEK CO., LTD.)
[KR/KR]; 04637 서울시 중구 한강대로 416(서울스퀘어), Seoul (KR).
- (72) 발명자: 정성호 (JUNG, Sung Ho); 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). 최진경 (CHOI, Jin Kyung); 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). 이상열 (LEE, Sang Youl); 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR).
- (74) 대리인: 박영복 (PARK, Young Bok) 등; 13494 경기도 성남시 분당구 판교역로 225-18 이룸빌딩 2층 KPH 어소시에이츠, Gyeonggi-do (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

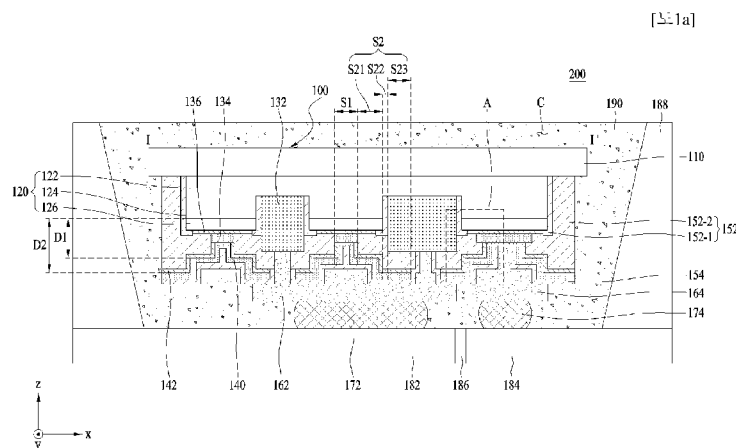
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: LIGHT EMITTING DIODE, LIGHT EMITTING DIODE PACKAGE CONTAINING SAME, AND LIGHTING DEVICE CONTAINING PACKAGE

(54) 발명의 명칭 : 발광 소자, 이를 포함하는 발광 소자 패키지 및 이 패키지를 포함하는 조명 장치



(57) Abstract: A light emitting diode of an embodiment comprises: a substrate; a light emitting structure arranged below the substrate and comprising a first conductive semiconductor layer, an active layer, and a second conductive semiconductor layer; first and second electrodes respectively connected to the first and second conductive semiconductor layers; a metal reflective layer arranged below the light emitting structure; and first insulation layers arranged between the first electrode and the light emitting structure, between the first electrode and the second electrode, and between the first electrode and the metal reflective layer, wherein the metal reflective layer comprises a first segment overlapping with the second electrode in the thickness direction of the light emitting structure and a second segment arranged to extend from the first segment.

(57) 요약서:

[다음 쪽 계속]

WO 2016/153218 A1



실시 예의 발광 소자는 기판과, 기판 아래에 배치되며, 제 1 도전형 반도체층, 활성층 및 제 2 도전형 반도체층을 포함하는 발광 구조물과, 제 1 및 제 2 도전형 반도체층에 각각 연결되는 제 1 및 제 2 전극과, 발광 구조물 아래에 배치된 금속 반사층 및 제 1 전극과 발광 구조물 사이, 제 1 전극과 제 2 전극 사이 및 제 1 전극과 금속 반사층 사이에 배치된 제 1 절연층을 포함하고, 금속 반사층은 발광 구조물의 두께 방향으로 제 2 전극과 중첩되는 제 1 세그먼트 및 제 1 세그먼트로부터 연장되어 배치된 제 2 세그먼트를 포함한다.

명세서

발명의 명칭: 발광 소자, 이를 포함하는 발광 소자 패키지 및 이 패키지를 포함하는 조명 장치

기술분야

- [1] 실시 예는 발광 소자, 이를 포함하는 발광 소자 패키지 및 이 패키지를 포함하는 조명 장치에 관한 것이다.

배경기술

- [2] 발광 다이오드(LED:Light Emitting Diode)는 화합물 반도체의 특성을 이용하여 전기를 적외선 또는 빛으로 변환시켜서 신호를 주고 받거나, 광원으로 사용되는 반도체 소자의 일종이다.
- [3] III-V족 질화물 반도체(group III-V nitride semiconductor)는 물리적 및 화학적 특성으로 인해 발광 다이오드(LED) 또는 레이저 다이오드(LD:Laser Diode) 등 발광소자의 핵심 소재로 각광을 받고 있다.
- [4] 이러한 발광 다이오드는 백열등과 형광등 등의 기존 조명기구에 사용되는 수은(Hg)과 같은 환경 유해물질이 포함되어 있지 않아 우수한 친환경성을 가지며, 긴 수명과 저전력 소비특성 등과 같은 장점이 있기 때문에 기존의 광원들을 대체하고 있다.
- [5] 플립칩 본딩 구조를 갖는 기존의 발광 소자 패키지의 경우, 활성층에서 방출된 광을 반사시키기 위해 분산 브래그 반사부(DBR:Distributed Bragg Reflector)를 사용하였다. 이때, DBR을 사용함으로써 인해 다양한 문제가 대두될 수 있다.

발명의 상세한 설명

기술적 과제

- [6] 실시 예는 개선된 광속을 가지며, 열 방출 특성이 우수하고 높은 전계로부터 보호될 수 있으며, 제조 공정 기간이 짧고 크랙이나 박리가 최소화되거나 없는 발광 소자, 이를 포함하는 발광 소자 패키지 및 이 패키지를 포함하는 조명 장치를 제공한다.

과제 해결 수단

- [7] 일 실시 예에 의한 발광 소자는, 기판; 상기 기판 아래에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물; 상기 제1 및 제2 도전형 반도체층에 각각 연결되는 제1 및 제2 전극; 상기 발광 구조물 아래에 배치된 금속 반사층; 및 상기 제1 전극과 상기 발광 구조물 사이, 상기 제1 전극과 상기 제2 전극 사이 및 상기 제1 전극과 상기 금속 반사층 사이에 배치된 제1 절연층을 포함하고, 상기 금속 반사층은 상기 발광 구조물의 두께 방향으로 상기 제2 전극과 중첩되는 제1 세그먼트; 및 상기 제1 세그먼트로부터 연장되어 배치된 제2 세그먼트를 포함할 수 있다.
- [8] 예를 들어, 상기 금속 반사층은 상기 제2 전극을 중심으로 상기 발광 구조물의

두께 방향과 수직한 방향으로 대칭인 단면 형상을 가질 수 있다.

- [9] 예를 들어, 상기 제2 세그먼트는 상기 발광 구조물과 상기 두께 방향으로 상기 발광 구조물과 중첩되는 제2-1 세그먼트; 및 상기 제1 전극과 상기 발광 구조물 사이에 배치된 상기 제1-1 절연층과 상기 두께 방향으로 중첩되는 제2-2 세그먼트를 포함할 수 있다. 또한, 상기 제2 세그먼트는 상기 제1 전극과 상기 두께 방향으로 중첩되는 제2-3 세그먼트를 더 포함할 수 있다.
- [10] 예를 들어, 상기 금속 반사층은 상기 제2 전극과 전기적으로 연결되어 배치될 수 있다.
- [11] 예를 들어, 상기 발광 구조물의 두께 방향으로, 상기 금속 반사층은 상기 활성층의 두 번째 우물층으로부터 $\lambda/(4n)$ (여기서, λ 는 상기 활성층에서 방출되는 광의 파장을 나타내고, n 은 상기 제1 절연층의 굴절률)의 홀수 배만큼 이격되어 배치될 수 있다. 상기 이격 거리는 상기 제2 전극으로부터 멀어질수록 증가할 수 있다. 상기 이격 거리는 계단식으로 증가할 수 있다.
- [12] 예를 들어, 상기 금속 반사층은 굴곡진 단면 형상을 가질 수 있다.
- [13] 예를 들어, 상기 제1 절연층은 상기 발광 구조물의 측벽과 상기 제1 전극 사이에 배치된 제1-1 절연층; 및 상기 제1-1 절연층 및 상기 발광 구조물 각각의 아래에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 제1-2 절연층을 포함할 수 있다.
- [14] 예를 들어, 상기 발광 소자는 상기 금속 반사층과 상기 제1-2 절연층 사이에 배치된 제2 투광성 전도층을 더 포함할 수 있다.
- [15] 예를 들어, 상기 금속 반사층과 상기 제2 전극은 동일한 재질을 포함할 수 있다. 상기 발광 소자는 상기 제1 및 제2 전극과 각각 연결되는 제1 및 제2 본딩 패드; 및 상기 제2 전극을 노출시키면서 상기 금속 반사층의 아래에 배치되어, 상기 금속 반사층과 상기 제1 본딩 패드를 전기적으로 이격시키는 제2 절연층을 더 포함할 수 있다.
- [16] 예를 들어, 상기 제1-1 절연층, 상기 제1-2 절연층 또는 상기 제2 절연층 중 적어도 2개는 동일한 재질을 포함할 수 있다.
- [17] 다른 실시 예에 의한 발광 소자는 기판; 상기 기판 아래에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물; 상기 제1 및 제2 도전형 반도체층에 각각 연결되는 제1 및 제2 전극; 상기 발광 구조물 아래에 배치된 금속 반사층; 및 상기 제1 전극과 상기 발광 구조물 사이, 상기 제1 전극과 상기 제2 전극 사이 및 상기 제1 전극과 상기 금속 반사층 사이에 배치된 제1 절연층을 포함하고, 상기 금속 반사층은 상기 제2 전극과 전기적으로 이격되어 배치될 수 있다.
- [18] 예를 들어, 상기 제1 절연층은 상기 발광 구조물의 측벽과 상기 제1 전극 사이에 배치된 제1-1 절연층; 및 상기 제1-1 절연층 및 상기 발광 구조물 각각의 아래에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 제1-2 절연층을 포함할 수 있고, 상기 금속 반사층과 상기 제1-2 절연층 사이에 배치된 제2 투광성 전도층을 더 포함할 수 있다.

- [19] 예를 들어, 상기 금속 반사층과 상기 제2 전극 사이에 제3 절연층이 배치될 수 있다.
- [20] 또 다른 실시 예에 의한 발광 소자 패키지는, 상기 발광 소자; 서로 전기적으로 이격된 제1 및 제2 리드 프레임; 상기 제1 도전형 반도체층과 상기 제1 리드 프레임을 전기적으로 연결하는 제1 솔더부; 및 상기 제2 도전형 반도체층과 상기 제2 리드 프레임을 전기적으로 연결하는 제2 솔더부를 포함할 수 있다.
- [21] 또 다른 실시예는 상술한 발광 소자 패키지를 포함하는 조명 장치를 제공한다.

발명의 효과

- [22] 실시 예에 따른 발광 소자, 이를 포함하는 발광 소자 패키지 및 이 패키지를 포함하는 조명 장치는 금속 반사층을 이용하여 광을 반사함으로써 개선된 광속을 가지며, 분산 브래그 반사층(DBR:Distributed Bragg Reflector)을 사용할 때의 제반 문제들 즉, 파티클에 민감하여 제조 공정 조건이 까다롭고, 금속 반사층의 스텝 커버리지가 불균일하여 DBR을 원하는 두께로 제조하기 어렵고, 제조 공정 기간이 길고, 크랙이나 박리가 야기될 수 있는 염려가 해소될 수 있으며, 금속 반사층이 필드 플레이트의 역할을 함으로써 높은 전계에서 소자가 파괴될 염려가 해소되며, 열 방출 특성이 개선될 수 있다.

도면의 간단한 설명

- [23] 도 1a는 실시 예에 의한 발광 소자 패키지의 단면도를 나타낸다.
- [24] 도 1b는 다른 실시 예에 의한 발광 소자 패키지의 단면도를 나타낸다.
- [25] 도 2는 도 1a에 도시된 발광 소자의 평면도를 나타낸다.
- [26] 도 3은 도 1a에 도시된 'A' 부분을 확대 도시한 단면도를 나타낸다.
- [27] 도 4a 내지 도 4i는 도 1a에 도시된 발광 소자의 제조 방법을 설명하기 위한 공정 단면도를 나타낸다.

발명의 실시를 위한 최선의 형태

- [28] 이하, 본 발명을 구체적으로 설명하기 위해 실시 예를 들어 설명하고, 발명에 대한 이해를 돕기 위해 첨부도면을 참조하여 상세하게 설명하기로 한다. 그러나, 본 발명에 따른 실시 예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시 예들에 한정되는 것으로 해석되지 않아야 한다. 본 발명의 실시 예들은 당 업계에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위해서 제공되는 것이다.
- [29] 본 발명에 따른 실시 예의 설명에 있어서, 각 element의 "상(위)" 또는 "하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두 개의 element가 서로 직접(directly) 접촉되거나 하나 이상의 다른 element가 상기 두 element 사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 "상(위)" 또는 "하(아래)(on or under)"로 표현되는 경우 하나의 element를 기준으로 위쪽 방향뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.

- [30] 또한, 이하에서 이용되는 "제1" 및 "제2," "상/상부/위" 및 "하/하부/아래" 등과 같은 관계적 용어들은, 그런 실체 또는 요소들 간의 어떠한 물리적 또는 논리적 관계 또는 순서를 반드시 요구하거나 내포하지는 않으면서, 어느 한 실체 또는 요소를 다른 실체 또는 요소와 구별하기 위해서 이용될 수도 있다.
- [31] 도 1a는 일 실시 예에 의한 발광 소자 패키지(200)의 단면도를 나타내고, 도 2는 도 1a에 도시된 발광 소자(100)의 평면도를 나타낸다.
- [32] 도 1a에 도시된 발광 소자(100)는 도 2에 도시된 발광 소자(100)를 I-I'선을 따라 절취한 단면도에 해당한다. 이해를 돕기 위해, 도 2에서 제1 및 제2 본딩 패드(162, 164)에 의해 덮여진 제1 및 제2 관통홀(TH1, TH2)은 점선으로 도시하였다.
- [33] 도 1a를 참조하면, 발광 소자 패키지(200)는 발광 소자(100), 제1 및 제2 솔더부(172, 174), 제1 및 제2 리드 프레임(182, 184), 절연부(186), 패키지 몸체(188) 및 몰딩 부재(190)를 포함할 수 있다.
- [34] 도 1a 내지 도 2를 참조하면, 발광 소자(100)는 기판(110), 발광 구조물(120), 제1 및 제2 전극(132, 134), 제1 투광성 전도층(136), 금속 반사층(140), 제2 투광성 전도층(142), 제1 및 제2 절연층(152, 154), 제1 및 제2 본딩 패드(162, 164)를 포함할 수 있다.
- [35] 기판(110) 아래에 발광 구조물(120)이 배치될 수 있다. 기판(110)은 도전형 물질 또는 비도전형 물질을 포함할 수 있다. 예를 들어, 기판(110)은 사파이어(Al_2O_3), GaN, SiC, ZnO, GaP, InP, Ga_2O_3 , GaAs 및 Si 중 적어도 하나를 포함할 수 있다. 또한, 활성층(124)에서 방출된 광이 발광 소자(100)로부터 탈출함을 도울 수 있도록 예를 들어, 기판(110)은 패턴(미도시)을 갖는 PSS(Patterned Sapphire Substrate)일 수 있으나, 실시 예는 이에 국한되지 않는다.
- [36] 기판(110)과 발광 구조물(120) 간의 열 팽창 계수의 차이 및 격자 부정합을 개선하기 위해, 이들(110, 120) 사이에 버퍼층(또는, 전이층)(미도시)이 배치될 수 있다. 버퍼층은 예를 들어 Al, In, N 및 Ga로 구성되는 군으로부터 선택되는 적어도 하나의 물질을 포함할 수 있으나, 이에 국한되지 않는다. 또한, 버퍼층은 단층 또는 다층 구조를 가질 수도 있다.
- [37] 발광 구조물(120)은 기판(110) 아래에 순차적으로 배치된 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 포함할 수 있다.
- [38] 제1 도전형 반도체층(122)은 기판(110) 아래에 배치되며, 제1 도전형 도펀트가 도핑된 III-V 족 또는 II-VI 족 등의 화합물 반도체로 구현될 수 있다. 제1 도전형 반도체층(122)이 n형 반도체층인 경우, 제1 도전형 도펀트는 n형 도펀트로서, Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.
- [39] 예를 들어, 제1 도전형 반도체층(122)은 $Al_xIn_yGa_{(1-x-y)}N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제1 도전형 반도체층(122)은 GaN, InN, AlN, InGaN, AlGaIn, InAlGaIn, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상을 포함할

수 있다.

- [40] 활성층(124)은 제1 도전형 반도체층(122)과 제2 도전형 반도체층(126) 사이에 배치된다. 활성층(124)은 제1 도전형 반도체층(122)을 통해서 주입되는 전자(또는, 정공)와 제2 도전형 반도체층(126)을 통해서 주입되는 정공(또는, 전자)이 서로 만나서, 활성층(124)을 이루는 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출하는 층이다. 활성층(124)은 단일 우물 구조, 다중 우물 구조, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다.
- [41] 활성층(124)의 우물층/장벽층은 InGaN/GaN, InGaN/InGaN, GaN/AlGaN, InAlGaN/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 패어 구조로 형성될 수 있으나 이에 한정되지 않는다. 우물층은 장벽층의 밴드갭 에너지보다 낮은 밴드갭 에너지를 갖는 물질로 형성될 수 있다.
- [42] 활성층(124)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 도전형 클래드층은 활성층(124)의 장벽층의 밴드갭 에너지보다 더 높은 밴드갭 에너지를 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaN, InAlGaN 또는 초격자 구조 등을 포함할 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [43] 제2 도전형 반도체층(126)은 활성층(124) 아래에 배치되며, 반도체 화합물로 형성될 수 있으며, III-V 족 또는 II-VI 족 등의 화합물 반도체로 구현될 수 있다. 예컨대, 제2 도전형 반도체층(126)은 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제2 도전형 반도체층(126)에는 제2 도전형 도펀트가 도핑될 수 있다. 제2 도전형 반도체층(126)이 p형 반도체층인 경우, 제2 도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다.
- [44] 제1 도전형 반도체층(122)은 n형 반도체층으로, 제2 도전형 반도체층(126)은 p형 반도체층으로 구현할 수 있다. 또는, 제1 도전형 반도체층(122)은 p형 반도체층으로, 제2 도전형 반도체층(126)은 n형 반도체층으로 구현할 수도 있다.
- [45] 발광 구조물(120)은 n-p 접합 구조, p-n 접합 구조, n-p-n 접합 구조, p-n-p 접합 구조 중 어느 한 구조로 구현할 수 있다.
- [46] 도 1a 내지 도 2에 도시된 발광 소자 패키지(200, 300)는 플립 칩 본딩 구조이기 때문에, 활성층(124)에서 방출된 광은 기판(110) 및 제1 도전형 반도체층(122)을 통해 출사된다. 이를 위해, 기판(110) 및 제1 도전형 반도체층(122)은 투광성을 갖는 물질로 이루어지고, 제2 도전형 반도체층(126)과 제2 전극(134)은 투광성이나 비투광성을 갖는 물질로 이루어질 수 있다.
- [47] 제1 전극(132)은 제2 도전형 반도체층(126)과 활성층(124)과 제1 도전형 반도체층(122)의 일부를 관통하여 노출된 제1 도전형 반도체층(122) 아래에 배치되어, 제1 도전형 반도체층(122)과 전기적으로 연결될 수 있다. 제1

전극(132)은 오믹 접촉하는 물질을 포함하여 오믹 역할을 수행하여 별도의 오믹층(미도시)이 배치될 필요가 없을 수도 있고, 별도의 오믹층이 제1 전극(132)과 제1 도전형 반도체층(122) 사이에 배치될 수도 있다.

- [48] 또한, 제1 전극(132)은 활성층(124)에서 방출된 광을 흡수하지 않고 반사시키거나 투과시킬 수 있고, 제1 도전형 반도체층(122)에 양질로 성장될 수 있는 어느 물질로 형성될 수 있다. 예를 들어, 제1 전극(132)은 금속으로 형성될 수 있으며, Ag, Ni, Ti, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au, Hf, Cr 및 이들의 선택적인 조합으로 이루어질 수 있다. 예를 들어, 제1 전극(132)은 Ti/Al/Ti/Ni/Ti로 구현될 수 있으나, 실시 예는 이에 국한되지 않는다.
- [49] 제2 전극(134)은 제2 도전형 반도체층(126) 아래에 배치되어, 제2 도전형 반도체층(126)과 전기적으로 연결될 수 있다. 제2 전극(134)은 알루미늄(Al), 금(Au), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh), 티타늄(Ti), 크롬(Cr) 혹은 Al이나 Ag이나 Pt나 Rh를 포함하는 합금을 포함하는 금속층으로 이루어질 수 있다. 예를 들어, 제2 전극(134)은 Ag/Ni/Ti일 수 있으나, 실시 예는 이에 국한되지 않는다.
- [50] 제1 투광성 전도층(136)이 제2 전극(134)과 제2 도전형 반도체층(126) 사이에 배치될 수 있다. 제1 투광성 전도층(136)은 오믹층의 역할을 수행할 수 있다. 이를 위해, 제1 투광성 전도층(136)은 투명 전도성 산화막(TCO:Transparent Conductive Oxide)일 수도 있다. 예를 들어, 제1 투광성 전도층(136)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 포함할 수 있으며, 이러한 재료로 한정하지는 않는다.
- [51] 만일, 제2 전극(134)이 오믹층의 역할을 수행할 수 있다면, 제1 투광성 전도층(136)은 생략될 수도 있다.
- [52] 한편, 금속 반사층(140)은 발광 구조물(120) 아래에 배치되어 발광 구조물(120)의 하부 방향(예를 들어 -z축 방향)으로 진행하는 광을 반사시키는 역할을 수행할 수 있다.
- [53] 또한, 금속 반사층(140)은 제1 및 제2 세그먼트(S1, S2)를 포함할 수 있다.
- [54] 제1 세그먼트(S1)란, 금속 반사층(140)에서 발광 구조물(120)의 두께 방향(예를 들어, z축 방향)(이하, '제1 방향'이라 한다)으로 제2 전극(134)과 중첩되는 부분을 의미할 수 있다.
- [55] 제2 세그먼트(S2)란, 금속 반사층(140)에서 제1 세그먼트(S1)로부터 연장되어 배치된 부분을 의미할 수 있다. 이때, 제2 세그먼트(S2)는 제2-1, 제2-2 또는 제2-3 세그먼트(S21, S22, S23) 중 적어도 하나를 포함할 수 있다.
- [56] 제2-1 세그먼트(S21)란, 금속 반사층(140)에서 제2 전극(134)과 제1 방향으로 수직으로 중첩되지 않지만 발광 구조물(120)과 수직으로 중첩하는 부분을

- 의미할 수 있다. 즉, 제2-1 세그먼트(S21)란, 금속 반사층(140)에서 발광 구조물(120)과 수직 방향인 제1 방향으로 중첩되는 부분 중 제2 전극(134)과 수직 방향인 제1 방향으로 중첩되는 부분을 제외한 부분을 의미할 수 있다.
- [57] 제2-2 세그먼트(S22)란, 금속 반사층(140)에서 제1 전극(132)과 발광 구조물(120) 사이에 배치된 제1-1 절연층(152-1)과 제1 방향으로 수직으로 중첩되는 부분을 의미할 수 있다.
- [58] 제2-3 세그먼트(S23)란, 금속 반사층(140)에서 제1 전극(132)과 제1 방향으로 수직으로 중첩되는 부분을 의미할 수 있다.
- [59] 또한, 제2 전극(134)을 중심으로 금속 반사층(140)은 제1 방향과 수직한 방향(예를 들어, x축 방향 또는 y축 방향)으로 대칭인 단면 형상을 가질 수 있다. 이하, x축 방향을 '제2 방향'이라 하고 y축 방향을 '제3 방향'이라 한다. 예를 들어, 도 1a에 도시된 바와 같이, 금속 반사층(140)은 제2 전극(134)을 중심으로 제2 방향으로 대칭인 단면 형상을 가질 수 있다. 그러나, 다른 실시 예에 의하면, 금속 반사층(140)은 제2 전극(134)을 중심으로 제2 또는 제3 방향 중 적어도 한 방향으로 비대칭인 단면 형상을 가질 수도 있다.
- [60] 또한, 도 1a에 도시된 바와 같이, 금속 반사층(140)은 제2 전극(134)과 전기적으로 연결되어 배치될 수 있다. 이와 같이, 금속 반사층(140)이 제2 전극(134)과 전기적으로 연결될 경우, 금속 반사층(140)은 광을 반사하는 반사 기능뿐만 아니라 후술되는 필드 플레이트(field plate)의 역할 및 방열 기능을 수행할 수도 있다.
- [61] 또는, 도 1b에 도시된 바와 같이, 금속 반사층(140)과 제2 전극(134) 사이에 제3 절연층(156)이 배치되어 금속 반사층(140)은 제2 전극(134)과 전기적으로 이격되어 배치될 수도 있다. 이 경우, 금속 반사층(140)은 반사 기능만을 수행할 수 있다.
- [62] 그리고, 제3 절연층(156)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있다.
- [63] 도 3은 도 1a에 도시된 'A' 부분을 확대 도시한 단면도를 나타낸다.
- [64] 도 3을 참조하면, 제1 방향으로 금속 반사층(140)은 활성층(124)의 두 번째 우물층으로부터 $\lambda/(4n)$ 의 홀수 배만큼 이격되어 배치될 수 있다. 여기서, λ 는 활성층(124)에서 방출되는 광의 파장을 나타내고, n 은 제1 절연층(152)(예를 들어, 제1-2 절연층(152-2))의 굴절률을 나타낸다. 이와 같이, 금속 반사층(140)이 제1 방향으로 활성층(124)의 두 번째 우물층으로부터 $\lambda/(4n)$ 의 홀수 배만큼 이격될 경우 발광 소자 패키지(200)의 광 추출 효율은 극대화될 수 있다.
- [65] 금속 반사층(140)의 제2-1 세그먼트(S21)의 적어도 일부는 활성층(124)의 두 번째 우물층으로부터 제1 방향으로 제1 이격 거리(D1)만큼 이격될 수 있고, 제2-2 및 제2-3 세그먼트(S22, S23)의 적어도 일부는 활성층(124)의 두 번째 우물층으로부터 제1 방향으로 제2 이격 거리(D2)만큼 이격될 수도 있다. 예를 들어 제1 이격 거리(D1)는 $\lambda i/(4n)$ 이고, 제2 이격 거리(D2)는 $\lambda j/(4n)$ 일 수 있다.

여기서, i 와 j 는 홀수이고, j 는 i 보다 클 수 있다.

- [66] 또한, 금속 반사층(140)이 활성층(124)의 두 번째 우물층으로부터 제1 방향으로 이격된 거리는 제2 전극(134)으로부터 멀어질수록 증가할 수 있다. 예를 들어, 도 1a에 도시된 바와 같이 금속 반사층(140)이 활성층(124)의 두 번째 우물층으로부터 제1 방향으로 이격된 거리는 계단식으로 증가할 수 있다. 이와 같이, 금속 반사층(140)은 굴곡진 단면 형상을 가질 수 있으나, 실시 예는 이에 국한되지 않는다.
- [67] 전술한 바와 같이, 금속 반사층(140)이 활성층(124)의 두 번째 우물층으로부터 제1 방향으로 $\lambda/(4n)$ 의 홀수 배만큼 이격되도록 배치될 경우, 광 추출 효율은 극대화될 수 있다. 이러한 이격 거리를 만족시키도록, 제1-1 및 1-2 절연층(152-1, 152-2)의 두께가 결정될 수 있다.
- [68] 도 1a 및 도 1b를 참조하면, 금속 반사층(140)의 재질은 전술한 제2 전극(134)의 재질과 동일할 수도 있고, 서로 다를 수도 있다. 예를 들어, 금속 반사층(140)은 알루미늄(Al), 금(Au), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh), 티타늄(Ti), 크롬(Cr) 혹은 Al이나 Ag이나 Pt나 Rh를 포함하는 합금을 포함하는 금속층으로 이루어질 수 있으나, 실시 예는 이에 국한되지 않는다.
- [69] 제1 절연층(152)은 제1 전극(132)과 발광 구조물(120)의 측벽 사이, 제1 전극(132)과 제2 전극(134) 사이 및 제1 전극(132)과 금속 반사층(140) 사이에 각각 배치될 수 있다.
- [70] 제1 절연층(152)은 제1-1 절연층(152-1) 및 제1-2 절연층(152-2)을 포함할 수 있다. 제1-1 절연층(152-1)은 발광 구조물(120)의 측벽과 제1 전극(132) 사이에 배치될 수 있다. 또한, 제1-1 절연층(152-1)은 발광 구조물(120)의 측벽으로부터 발광 구조물(120)의 하부 가장자리 아래까지 연장되어 배치될 수 있다.
- [71] 제1-1 절연층(152-1)은 일종의 전류 차단층(CBL: Current Blocking Layer)의 역할을 수행할 수 있으며, 제1 전극(132)과 발광 구조물(120)의 측부를 서로 전기적으로 이격시키는 역할을 수행할 수 있다. 예를 들어, 제1-1 절연층(152-1)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있다.
- [72] 제1-2 절연층(152-2)은 제1-1 절연층(152-1) 및 발광 구조물(120) 각각의 아래에서 제1 전극(132)과 제2 전극(134) 사이에 배치될 수 있다. 제1-2 절연층(152-2)이 배치됨으로써, 제1 전극(132)과 제2 전극(134)은 서로 전기적으로 이격될 수 있다. 예를 들어, 제1-2 절연층(152-2)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있다.
- [73] 또한, 제2 투광성 전도층(142)이 금속 반사층(140)과 제1-2 절연층(152-2) 사이에 배치될 수 있다. 이와 같이, 제2 투광성 전도층(142)이 배치될 경우, 금속 반사층(140)과 제1-2 절연층(152-2) 간의 접착력이 개선될 수 있다. 경우에 따라서, 제2 투광성 전도층(142)은 생략될 수 있다.
- [74] 제2 투광성 전도층(142)과 전술한 제1 투광성 전도층(136)은 서로 동일하거나

서로 다른 재질을 포함할 수 있으나, 실시 예는 이에 국한되지 않는다.

- [75] 제2 투광성 전도층(142)은 투명 전도성 산화막(TCO:Transparent Conductive Oxide)일 수도 있다. 예를 들어, 제2 투광성 전도층(142)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 포함할 수 있으며, 이러한 재료로 한정하지는 않는다.
- [76] 제2 절연층(154)은 제1 및 제2 관통홀(TH1, TH2)을 형성하면서 금속 반사층(140)의 아래에 배치될 수 있다. 여기서, 제1 관통홀(TH1)은 제1 전극(132)을 노출시키고 제2 관통홀(TH2)은 제2 전극(134)을 노출시킨다. 제1 및 제2 관통홀(TH1, TH2) 각각은 블라인드 홀(blind hole)일 수 있다.
- [77] 제2 절연층(154)이 금속 반사층(140) 아래에 배치됨으로써, 금속 반사층(140)과 제1 본딩 패드(162)가 전기적으로 이격될 수 있다.
- [78] 또한, 제2 절연층(154)은 제2 본딩 패드(164)와 금속 반사층(140) 사이에 배치될 수도 있다. 이때, 제2 절연층(154)은 제2 전극(134)과 제2 본딩 패드(164) 사이에는 배치되지 않는다. 그러나, 다른 실시 예에 의하면, 제2 절연층(154)은 제2 본딩 패드(164)와 금속 반사층(140) 사이에는 배치되지 않을 수도 있다.
- [79] 제2 절연층(154)은 SiO₂, TiO₂, ZrO₂, Si₃N₄, Al₂O₃, 또는 MgF₂ 중 적어도 하나를 포함할 수 있다.
- [80] 제1-1 절연층(152-1), 제1-2 절연층(152-2) 또는 제2 절연층(154) 중 적어도 2개는 동일한 재질을 포함할 수 있다. 예를 들어, 제1-1 절연층(152-1), 제1-2 절연층(152-2) 및 제2 절연층(154)은 모두 동일한 재질로 이루어질 수 있다. 또는, 제1-1 절연층(152-1)과 제1-2 절연층(152-2)은 동일한 재질로 이루어지고, 제2 절연층(154)은 제1-1 및 제1-2 절연층(152-1, 152-2)과 다른 재질로 이루어질 수 있다.
- [81] 제1 본딩 패드(162)는 제2 절연층(154)에 의해 정의되는 제1 관통홀(TH1)에 매립되어 제1 전극(132)과 전기적으로 연결될 수 있다. 즉, 제1 본딩 패드(162)는 제1 전극(132)을 통해 제1 도전형 반도체층(122)과 전기적으로 연결될 수 있다.
- [82] 제2 본딩 패드(164)는 제2 절연층(154)에 의해 정의되는 제2 관통홀(TH2)에 매립되어 제2 전극(134)과 전기적으로 연결될 수 있다. 즉, 제2 본딩 패드(164)는 제2 전극(134)을 통해 제2 도전형 반도체층(126)과 전기적으로 연결될 수 있다.
- [83] 제1 본딩 패드(162)와 제2 본딩 패드(164)는 제1 방향과 직교하는 제2 또는 제3 방향으로 서로 이격되어 배치될 수 있다.
- [84] 제1 및 제2 본딩 패드(162, 164) 각각은 전기적 전도성을 갖는 금속 물질을 포함할 수 있으며, 제1 및 제2 전극(132, 134) 각각의 물질과 동일하거나 다른 물질을 포함할 수 있다. 제1 및 제2 본딩 패드(162, 164) 각각은 Ti, Ni, Au 또는 Sn 중 적어도 하나를 포함할 수 있으나, 실시 예는 이에 국한되지 않는다. 예를 들어,

- 제1 및 제2 본딩 패드(162, 164) 각각은 Ti/Ni/Ti/Ni/Cu/Ni/Au로 구현될 수 있다.
- [85] 제1 및 제2 리드 프레임(182, 184)은 절연부(186)에 의해 서로 전기적으로 이격될 수 있다. 제1 리드 프레임(182)은 제1 솔더부(172)를 통해 제1 본딩 패드(162)와 전기적으로 연결되고, 제2 리드 프레임(184)은 제2 솔더부(174)를 통해 제2 본딩 패드(164)와 전기적으로 연결될 수 있다. 제1 및 제2 리드 프레임(182, 184)은 절연부(186)에 의해 서로 전기적으로 이격될 수 있다. 제1 및 제2 리드 프레임(182, 184) 각각은 도전형 물질 예를 들면 금속으로 이루어질 수 있으며, 실시 예는 제1 및 제2 리드 프레임(182, 184) 각각의 물질의 종류에 국한되지 않는다.
- [86] 절연부(186)는 제1 및 제2 리드 프레임(182, 184) 사이에 배치되어, 제1 및 제2 리드 프레임(182, 184)을 전기적으로 절연시킨다. 이를 위해, 절연부(186)는 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있지만, 실시 예는 이에 국한되지 않는다.
- [87] 제1 솔더부(172)는 제1 본딩 패드(162)와 제1 리드 프레임(182) 사이에 배치되어, 이들(162, 182)을 전기적으로 연결하는 역할을 한다. 제1 솔더부(172)는 제1 본딩 패드(162) 및 제1 전극(132)을 경유하여 제1 도전형 반도체층(122)과 전기적으로 연결된다. 따라서, 제1 솔더부(172)는 제1 도전형 반도체층(122)을 제1 리드 프레임(182)에 전기적으로 연결시킬 수 있다.
- [88] 제2 솔더부(174)는 제2 본딩 패드(164)와 제2 리드 프레임(184) 사이에 배치되어, 이들(164, 184)을 전기적으로 연결하는 역할을 한다. 제2 솔더부(174)는 제2 본딩 패드(164), 제2 전극(134) 및 제1 투광성 전도층(136)을 경유하여 제2 도전형 반도체층(126)과 전기적으로 연결된다. 따라서, 제2 솔더부(174)는 제2 도전형 반도체층(126)을 제2 리드 프레임(184)에 전기적으로 연결시킬 수 있다.
- [89] 제1 및 제2 솔더부(172, 174) 각각은 솔더 페이스트(solder paste) 또는 솔더 볼(solder ball)일 수 있으나, 실시 예는 이에 국한되지 않는다. 경우에 따라서, 제1 솔더부(172) 및 제2 솔더부(174)는 생략될 수도 있다. 이 경우, 제1 본딩 패드(162)가 제1 솔더부(172)의 역할을 수행하고, 제2 본딩 패드(164)가 제2 솔더부(174)의 역할을 수행할 수 있다. 즉, 제1 솔더부(172)와 제2 솔더부(174)가 생략될 경우, 제1 본딩 패드(162)는 제1 리드 프레임(182)과 직접 연결되고, 제2 본딩 패드(164)는 제2 리드 프레임(184)과 직접 연결될 수 있다.
- [90] 또한, 패키지 몸체(188)는 제1 및 제2 리드 프레임(182, 184)과 함께 캐비티(C)를 형성할 수 있으나, 실시 예는 이에 국한되지 않는다. 다른 실시 예에 의하면, 패키지 몸체(188)만으로 캐비티(C)를 형성할 수도 있다. 또는, 상부면이 평평한 패키지 몸체(188) 위에 격벽(barrier wall)(미도시)이 배치되고, 격벽과 패키지 몸체(188)의 상부면에 의해 캐비티가 정의될 수도 있다.
- [91] 캐비티(C) 내에 도 1a 및 도 1b에 도시된 바와 같이 발광 소자(100)가 배치될 수 있다.

- [92] 패키지 몸체(188)는 실리콘, 합성수지, 또는 금속을 포함하여 형성될 수 있다. 만일, 패키지 몸체(188)가 도전형 물질 예를 들면 금속 물질로 이루어질 경우, 제1 및 제2 리드 프레임(182, 184)은 패키지 몸체(188)의 일부일 수도 있다. 이 경우에도, 제1 및 제2 리드 프레임(182, 184)을 형성하는 패키지 몸체(188)는 절연부(186)에 의해 서로 전기적으로 분리될 수 있다.
- [93] 또한, 몰딩 부재(190)는 캐비티(C) 내에 배치된 발광 소자(100)를 포위하여 보호하도록 배치될 수 있다. 몰딩 부재(190)는 예를 들어 실리콘(Si)으로 구현될 수 있으며, 형광체를 포함하므로 발광 소자(100)에서 방출된 광의 파장을 변화시킬 수 있다. 형광체로는 발광 소자(100)에서 발생된 빛을 백색광으로 변환시킬 수 있는 YAG계, TAG계, Silicate계, Sulfide계 또는 Nitride계 중 어느 하나의 파장변환수단인 형광물질이 포함될 수 있으나, 실시 예는 형광체의 종류에 국한되지 않는다.
- [94] YAG 및 TAG계 형광물질에는 $(Y, Tb, Lu, Sc, La, Gd, Sm)_3(Al, Ga, In, Si, Fe)_5(O, S)_{12}:Ce$ 중에서 선택하여 사용가능하며, Silicate계 형광물질에는 $(Sr, Ba, Ca, Mg)_2SiO_4: (Eu, F, Cl)$ 중에서 선택 사용 가능하다.
- [95] 또한, Sulfide계 형광물질에는 $(Ca, Sr)S:Eu$, $(Sr, Ca, Ba)(Al, Ga)_2S_4:Eu$ 중에서 선택하여 사용가능하며, Nitride계 형광체는 $(Sr, Ca, Si, Al, O)_N:Eu$ (예, $CaAlSiN_4:Eu$ β - $SiAlON:Eu$ 또는 $Ca-\alpha$ $SiAlON:Eu$ 계인 $(Ca_x, My)(Si, Al)_{12}(O, N)_{16}$, 여기서 M은 Eu, Tb, Yb 또는 Er 중 적어도 하나의 물질이며 $0.05 < (x+y) < 0.3$, $0.02 < x < 0.27$ and $0.03 < y < 0.3$, 형광체 성분 중에서 선택하여 사용 할 수 있다.
- [96] 적색 형광체로는, N(예, $CaAlSiN_3:Eu$)을 포함하는 질화물(Nitride)계 형광체를 사용할 수 있다. 이러한 질화물계 적색 형광체는 황화물(Sulfide)계 형광체보다 열, 수분 등의 외부 환경에 대한 신뢰성이 우수할 뿐만 아니라 변색 위험이 작다.
- [97] 이하, 도 1a에 도시된 발광 소자(100)의 제조 방법을 도 4a 내지 도 4i를 참조하여 다음과 같이 설명하지만, 실시 예는 이에 국한되지 않는다. 즉, 도 1a에 도시된 발광 소자(100)는 다른 제조 방법에 의해서도 제조될 수 있음은 물론이다.
- [98] 도 4a 내지 도 4i는 도 1a에 도시된 발광 소자(100)의 제조 방법을 설명하기 위한 공정 단면도를 나타낸다.
- [99] 도 4a를 참조하면, 기판(110) 위에 제1 도전형 반도체층(122)과 활성층(124)과 제2 도전형 반도체층(126)을 순차적으로 적층하여 발광 구조물(120)을 형성할 수 있다.
- [100] 기판(110)은 도전형 물질 또는 비도전형 물질을 포함할 수 있다. 예를 들어, 기판(110)은 사파이어(Al_2O_3), GaN, SiC, ZnO, GaP, InP, Ga_2O_3 , GaAs 및 Si 중 적어도 하나를 포함할 수 있다.
- [101] 기판(110) 위에 제1 도전형 반도체층(122), 활성층(124) 및 제2 도전형 반도체층(126)을 순차적으로 적층하여 발광 구조물(120)을 형성할 수 있다.
- [102] 제1 도전형 반도체층(122)은 제1 도전형 도펀트가 도핑된 III-V 족 또는 II-VI 족 등의 화합물 반도체를 이용하여 형성될 수 있다. 제1 도전형 반도체층(122)이 n형

반도체층인 경우, 제1 도전형 도펀트는 n형 도펀트로서, Si, Ge, Sn, Se, Te를 포함할 수 있으나 이에 한정되지 않는다.

- [103] 예를 들어, 제1 도전형 반도체층(122)은 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 이용하여 형성될 수 있다. 제1 도전형 반도체층(122)은 GaN, InN, AlN, InGaN, AlGaN, InAlGaN, AlInN, AlGaAs, InGaAs, AlInGaAs, GaP, AlGaP, InGaP, AlInGaP, InP 중 어느 하나 이상을 이용하여 형성될 수 있다.
- [104] 활성층(124)은 단일 우물 구조, 다중 우물 구조, 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 중 적어도 어느 하나로 형성될 수 있다.
- [105] 활성층(124)의 우물층/장벽층은 InGaN/GaN, InGaN/InGaN, GaN/AlGaN, InAlGaN/GaN, GaAs(InGaAs)/AlGaAs, GaP(InGaP)/AlGaP 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지 않는다. 우물층은 장벽층의 밴드갭 에너지보다 낮은 밴드갭 에너지를 갖는 물질로 형성될 수 있다.
- [106] 활성층(124)의 위 또는/및 아래에는 도전형 클래드층(미도시)이 형성될 수 있다. 도전형 클래드층은 활성층(124)의 장벽층의 밴드갭 에너지보다 더 높은 밴드갭 에너지를 갖는 반도체로 형성될 수 있다. 예를 들어, 도전형 클래드층은 GaN, AlGaN, InAlGaN 또는 초격자 구조 등을 포함할 수 있다. 또한, 도전형 클래드층은 n형 또는 p형으로 도핑될 수 있다.
- [107] 제2 도전형 반도체층(126)은 반도체 화합물로 형성될 수 있으며, III-V 족 또는 II-VI 족 등의 화합물 반도체를 이용하여 형성될 수 있다. 예컨대, 제2 도전형 반도체층(126)은 $\text{In}_x\text{Al}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질을 포함할 수 있다. 제2 도전형 반도체층(126)에는 제2 도전형 도펀트가 도핑될 수 있다. 제2 도전형 반도체층(126)이 p형 반도체층인 경우, 제2 도전형 도펀트는 p형 도펀트로서, Mg, Zn, Ca, Sr, Ba 등을 포함할 수 있다.
- [108] 이후, 도 4b를 참조하면, 제2 도전형 반도체층(126)과 활성층(124)과 제1 도전형 반도체층(122)을 메사 식각(Mesa etching)하여 제1 도전형 반도체층(122)을 노출하는 제3 관통홀(TH3)을 형성할 수 있다. 제3 관통홀(TH3)이 형성됨에 따라 발광 구조물(120)의 제2 도전형 반도체층(126) 및 활성층(124)의 측부가 제3 관통홀(TH3)에서 노출될 수 있다.
- [109] 이후, 도 4c를 참조하면, 제3 관통홀(TH3)에서 노출된 발광 구조물(120)의 측벽과 상부 가장 자리를 감싸고, 제1 투광성 전도층(136)이 형성될 제2 도전형 반도체층(126)의 상부를 노출하도록 제1-1 절연층(152-1)을 형성할 수 있다.
- [110] 예를 들어, 제1-1 절연층(152-1)은 SiO_2 , TiO_2 , ZrO_2 , Si_3N_4 , Al_2O_3 , 또는 MgF_2 중 적어도 하나를 포함할 수 있다.
- [111] 이후, 도 4d를 참조하면, 제1-1 절연층(152-1)에 의해 노출된 제2 도전형 반도체층(126) 위에 제1 투광성 전도층(136)을 형성한다. 예를 들어, 제1-1 절연층(152-1)에 의해 노출된 제2 도전형 반도체층(126) 위에 ITO를 증착하고

열처리하여 제1 투광성 전도층(136)을 형성할 수 있다.

[112] 제1 투광성 전도층(136)은 투명 전도성 산화막(TCO:Transparent Conductive Oxide)일 수도 있다. 예를 들어, 제1 투광성 전도층(136)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide), AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 이용하여 형성될 수 있으나, 이러한 재료로 한정하지는 않는다.

[113] 이후, 도 4e를 참조하면, 제3 관통홀(TH3)을 매립하면서 제1-1 절연층(152-1)에 의해 덮이지 않고 노출된 제1 도전형 반도체층(122) 위에 제1 전극(132)을 형성한다. 제1 전극(132)은 금속으로 형성될 수 있으며, Ag, Ni, Ti, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au, Hf, Cr 및 이들의 선택적인 조합으로 이루어질 수 있다.

[114] 이후, 도 4f를 참조하면, 제1 투광성 전도층(136) 위에 제2 전극(134)을 형성한다. 제2 전극(134)은 알루미늄(Al), 금(Au), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh), 티타늄(Ti), 크롬(Cr) 혹은 Al이나 Ag이나 Pt나 Rh를 포함하는 합금을 포함하는 금속층으로 형성될 수 있다.

[115] 이후, 도 4g를 참조하면, 제1-1 절연층(152-1)의 측부와 상부를 덮고, 제2 전극(134)의 상부 영역을 노출하면서 제1-2 절연층(152-2)을 발광 구조물(120) 위에 형성한다. 제1-2 절연층(152-2)은 제1-1 절연층(152-1)과 동일한 물질일 수도 있고 서로 다른 물질일 수도 있다. 제1-2 절연층(152-2)은 예를 들어, SiO₂, TiO₂, ZrO₂, Si₃N₄, Al₂O₃, 또는 MgF₂ 중 적어도 하나를 이용하여 형성될 수 있다.

[116] 이후, 도 4h를 참조하면, 제1-2 절연층(152-2)에 의해 덮이지 않고 노출된 제2 전극(134)의 상부와 제1-2 절연층(152-2) 위에 금속 반사층(140)을 형성한다. 금속 반사층(140)과 제1-2 절연층(152-2) 간의 접착력을 향상시키기 위해, 금속 반사층(140)을 형성하기 이전에 제1-2 절연층(152-2)의 상부에 제2 투광성 전도층(142)을 더 형성할 수도 있다. 그러나, 다른 실시 예에 의하면, 제2 투광성 전도층(142)의 형성은 생략될 수도 있다.

[117] 금속 반사층(140)의 재질은 전술한 제2 전극(134)의 재질과 동일할 수도 있고, 서로 다를 수도 있다. 예를 들어, 금속 반사층(140)은 알루미늄(Al), 금(Au), 은(Ag), 니켈(Ni), 백금(Pt), 로듐(Rh), 티타늄(Ti), 크롬(Cr) 혹은 Al이나 Ag이나 Pt나 Rh를 포함하는 합금을 포함하는 금속층으로 형성될 수 있으나, 실시 예는 이에 국한되지 않는다.

[118] 제2 투광성 전도층(142)은 전술한 제1 투광성 전도층(136)과 동일하거나 서로 다른 재질을 이용하여 형성될 수 있으나, 실시 예는 이에 국한되지 않는다. 제2 투광성 전도층(142)은 투명 전도성 산화막(TCO:Transparent Conductive Oxide)일 수도 있다. 예를 들어, 제2 투광성 전도층(142)은 ITO(indium tin oxide), IZO(indium zinc oxide), IZTO(indium zinc tin oxide), IAZO(indium aluminum zinc oxide), IGZO(indium gallium zinc oxide), IGTO(indium gallium tin oxide),

AZO(aluminum zinc oxide), ATO(antimony tin oxide), GZO(gallium zinc oxide), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 이용하여 형성될 수 있으며, 이러한 재료로 한정하지는 않는다.

- [119] 이후, 도 4i를 참조하면, 제1 전극(132)의 상부를 노출시키는 제1 관통홀(TH1)과 제2 전극(134)의 상부를 노출시키는 제2 관통홀(TH2)을 정의하면서, 도 4h에 도시된 결과물 위에 제2 절연층(154)을 형성할 수 있다. 제2 절연층(154)은 제1-1 및 제1-2 절연층(152-1, 152-2)과 동일한 물질 또는 다른 물질로 구현될 수 있다. 제2 절연층(154)은 SiO₂, TiO₂, ZrO₂, Si₃N₄, Al₂O₃, 또는 MgF₂ 중 적어도 하나를 이용하여 형성될 수 있다.
- [120] 이후, 도 1a 내지 도 2를 참조하면, 제1 관통홀(TH1)에 제1 본딩 패드(162)를 매립하고 제2 관통홀(TH2)에 제2 본딩 패드(164)를 매립하여 발광 소자(100)를 완성할 수 있다.
- [121] 제1 및 제2 본딩 패드(162, 164)는 각각은 전기적 전도성을 갖는 금속 물질을 포함할 수 있으며, 제1 및 제2 전극(132, 134) 각각의 물질과 동일하거나 다른 물질을 포함할 수 있다. 제1 및 제2 본딩 패드(162, 164) 각각은 Ti, Ni, Au 또는 Sn 중 적어도 하나를 이용하여 형성될 수 있으나, 실시 예는 이에 국한되지 않는다.
- [122] 전술한 실시 예에 의한 발광 소자 패키지(200, 300)는 플립 칩 본딩형 구조를 갖는다. 따라서, 활성층(124)에서 방출되는 광을 상부 방향(예를 들어, +z축 방향)으로 출사시키거나 측부 방향(예를 들어, x축 방향)으로 출사시키고자 할 경우, 하부 방향(예를 들어, -z축 방향)으로 진행되는 광을 상부 방향을 향해 반사시킬 필요가 있다. 그러므로, 실시 예에 의한 발광 소자 패키지(200, 300)의 경우 금속 반사층(140)을 이용하여 광을 상부 방향으로 반사시킴으로써 광속이 개선될 수 있다. 예를 들어, 도 3에서 화살표(OL)로 표시한 바와 같이, 활성층(124)에서 방출된 광은 제1 전극(132)에서 반사된 후 금속 반사층(140)에서 반사된 후 다시 제1 전극(132)에서 반사되어 상부 방향으로 출사될 수 있다.
- [123] 또한, 실시 예에서와 같이, 광을 반사시키기 위해 금속 반사부(140)를 사용하지 않고 분산 브래그 반사층(DBR:Distributed Bragg Reflector)(미도시)을 사용할 경우, 다음과 같은 문제점이 야기될 수 있다.
- [124] DBR은 파티클에 민감하다. 따라서, DBR을 제조하는 공정에서 파티클이 존재할 경우 DBR이 제대로 형성되지 못할 수 있다. 그러나, 실시 예에서와 같이 DBR 대신에 금속 반사층(140)을 이용할 경우 금속 반사층(140)은 파티클에 DBR만큼 민감하지 않으므로, 제조 공정 조건이 까다롭지 않게 된다.
- [125] 또한, DBR은 일반적으로 물리적 기상 증착(PVD:Physical Vapor Deposition)법에 의해 제조될 수 있다. PVD법의 특성으로 인해, DBR의 스텝 커버리지(step coverage)는 열악하다. 그러나, 일반적으로 DBR이 제 기능을 수행하기 위해서는 DBR이 원하는 두께를 가져야 한다. 따라서, 스텝 커버리지가 열악한 DBR의 광 반사 능력이 저하될 수 있다. 그러나, 실시 예에 의하면, DBR

대신에 사용되는 금속 반사층(140)은 스텝 커버리지가 양호하므로 반사 능력이 저하되지 않는다. 예를 들어, 금속 반사층(140)은 스퍼터(sputter) 방식에 의해 제조될 수 있어 스텝 커버리지가 양호하다. 결국, 실시 예에서와 같이 DBR 대신에 금속 반사층(140)을 사용할 경우, 두께에 따른 제약도 해소될 수 있다.

[126] 또한, DBR의 제조 공정에 장시간이 소요되는 반면, 금속 반사층(140)의 제조 공정은 상대적으로 단시간 내에 수행될 수 있다. 따라서, 실시 예에 의하면, DBR 대신에 금속 반사층(140)을 이용하므로 제조 공정 기간이 단축될 수 있다.

[127] 또한, DBR을 사용할 경우, 박막의 열적 스트레스 혹은 열 팽창 계수의 차이로 인해 발광 소자 패키지에 크랙이나 박리가 야기될 수 있다. 그러나, 실시 예에 의하면, DBR 대신에 금속 반사층(140)을 사용하므로 크랙이나 박리가 야기될 염려가 해소될 수 있다.

[128] 또한, 금속 반사층(140)이 배치되지 않을 경우, ESD(Electrostatic Discharge) 등에 의해 제2 전극(134)과 제1-2 절연층(152-2)의 경계면(B)에 매우 높은 전계(E1)가 집중되어 발광 소자 패키지가 파괴될 수 있다. 반면에, 도 3을 참조하면, 실시 예에 의한 발광 소자 패키지(200)의 경우, 금속 반사층(140)이 제2 도전형 캐리어(예를 들어, 정공(+))가 공급되는 제2 전극(134)과 전기적으로 연결되어 배치된다. 이와 같이 금속 반사층(140)에 제2 도전형 캐리어가 존재하므로 금속 반사층(140)과 접하는 제1-2 절연층(152-2)의 일측(152A)에는 제1 도전형 캐리어(예를 들어, 전자(-))가 몰리게 된다. 이로 인해, 제1-2 절연층(152-2)의 반대쪽의 제1-1 절연층(152-1)의 타측(152B)에는 제2 도전형 캐리어(예를 들어, 정공(+))가 몰린다. 따라서, 제1-1 절연층(152-1)의 타측(152B)과 접하는 제2 도전형 반도체층(126)에는 제1 도전형 캐리어(예를 들어, 전자(-))가 몰리게 된다.

[129] 결국, 금속 반사층(140)의 제2-1 세그먼트(S21)에서 도시된 바와 같이 전위차가 야기되어, 피크 전위(또는, 피크 전계)는 억압(suppress)(즉, 쉴드 효과(shielding effect))되어, 금속 반사층(140)이 존재하지 않을 경우의 제1 전계(E1)보다 낮은 제2 전계(E2)로 전계(E)가 감소될 수 있다. 이와 같이, 금속 반사층(140)은 발광 소자 패키지(200)의 파괴를 방지하는 역할을 수행할 수도 있다.

[130] 또한, 은(Ag)은 금속 중에서도 열 전달도가 매우 높은 물질이다. 이를 고려할 때, 금속 반사층(140)이 은과 같이 열 전달도가 높은 물질로 구현되고 금속 반사층(140)의 표면적이 넓어질 경우, 발광 소자 패키지(200)의 열 저항은 감소하여 열 방출 특성이 개선될 수 있다.

[131] 실시 예에 따른 발광 소자 패키지는 복수 개가 기판 상에 어레이될 수 있고, 발광 소자 패키지의 광 경로 상에 광학 부재인 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광 소자 패키지, 기판, 광학 부재는 백라이트 유닛으로 기능할 수 있다.

[132] 또한, 실시 예에 따른 발광 소자 패키지를 포함하는 표시 장치, 지시 장치, 조명 장치로 구현될 수 있다.

- [133] 여기서, 표시 장치는 바텀 커버와, 바텀 커버 상에 배치되는 반사판과, 광을 방출하는 발광 모듈과, 반사판의 전방에 배치되며 발광 모듈에서 발산되는 빛을 전방으로 안내하는 도광판과, 도광판의 전방에 배치되는 프리즘 시트들을 포함하는 광학 시트와, 광학 시트 전방에 배치되는 디스플레이 패널과, 디스플레이 패널과 연결되고 디스플레이 패널에 화상 신호를 공급하는 화상 신호 출력 회로와, 디스플레이 패널의 전방에 배치되는 컬러 필터를 포함할 수 있다. 여기서 바텀 커버, 반사판, 발광 모듈, 도광판, 및 광학 시트는 백라이트 유닛(Backlight Unit)을 이룰 수 있다.
- [134] 또한, 조명 장치는 기판과 실시 예에 따른 발광 소자 패키지를 포함하는 광원 모듈, 광원 모듈의 열을 발산시키는 방열체, 및 외부로부터 제공받은 전기적 신호를 처리 또는 변환하여 광원 모듈로 제공하는 전원 제공부를 포함할 수 있다. 예를 들어, 조명 장치는, 램프, 헤드 램프, 또는 가로등을 포함할 수 있다.
- [135] 헤드 램프는 기판 상에 배치되는 발광 소자 패키지들을 포함하는 발광 모듈, 발광 모듈로부터 조사되는 빛을 일정 방향, 예컨대, 전방으로 반사시키는 리플렉터(reflector), 리플렉터에 의하여 반사되는 빛을 전방으로 굴절시키는 렌즈, 및 리플렉터에 의하여 반사되어 렌즈로 향하는 빛의 일부분을 차단 또는 반사하여 설계자가 원하는 배광 패턴을 이루도록 하는 셰이드(shade)를 포함할 수 있다.
- [136] 이상에서 실시 예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

발명의 실시를 위한 형태

- [137] 발명의 실시를 위한 형태는 전술한 "발명의 실시를 위한 최선의 형태"에서 충분히 설명되었다.

산업상 이용가능성

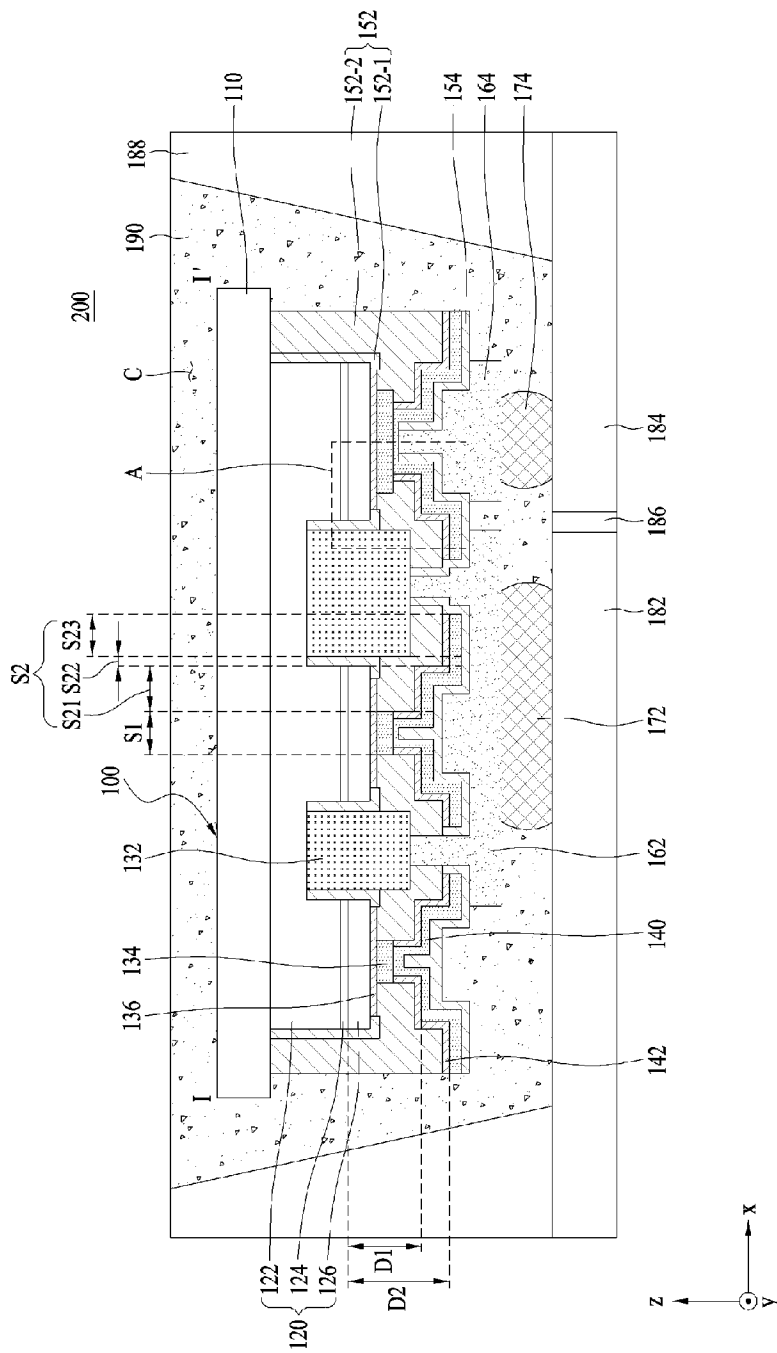
- [138] 실시 예에 따른 발광 소자, 이 소자를 포함하는 발광 소자 패키지는 금속 반사층이 필드 플레이트의 역할을 함으로써 높은 전계에서 파괴되는 것을 방지하고, 열 방출 특성이 개선된 표시 장치, 지시 장치, 조명 장치를 구현할 수 있다.

청구범위

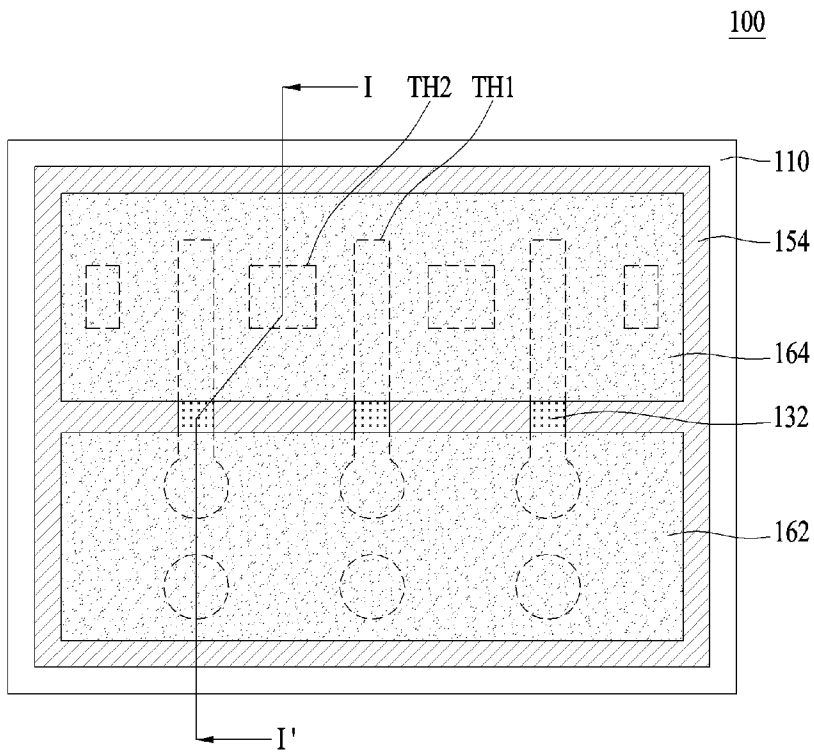
- [청구항 1] 기판;
 상기 기판 아래에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물;
 상기 제1 및 제2 도전형 반도체층에 각각 연결되는 제1 및 제2 전극;
 상기 발광 구조물 아래에 배치된 금속 반사층; 및
 상기 제1 전극과 상기 발광 구조물 사이, 상기 제1 전극과 상기 제2 전극 사이 및 상기 제1 전극과 상기 금속 반사층 사이에 배치된 제1 절연층을 포함하고,
 상기 금속 반사층은
 상기 발광 구조물의 두께 방향으로 상기 제2 전극과 중첩되는 제1 세그먼트; 및
 상기 제1 세그먼트로부터 연장되어 배치된 제2 세그먼트를 포함하는 발광 소자.
- [청구항 2] 제1 항에 있어서, 상기 금속 반사층은 상기 제2 전극을 중심으로 상기 발광 구조물의 두께 방향과 수직한 방향으로 대칭인 단면 형상을 갖는 발광 소자.
- [청구항 3] 제1 항에 있어서, 상기 제2 세그먼트는
 상기 발광 구조물과 상기 두께 방향으로 상기 발광 구조물과 중첩되는 제2-1 세그먼트; 및
 상기 제1 전극과 상기 발광 구조물 사이에 배치된 상기 제1-1 절연층과 상기 두께 방향으로 중첩되는 제2-2 세그먼트를 포함하는 발광 소자.
- [청구항 4] 제3 항에 있어서, 상기 제2 세그먼트는
 상기 제1 전극과 상기 두께 방향으로 중첩되는 제2-3 세그먼트를 더 포함하는 발광 소자.
- [청구항 5] 제1 항에 있어서, 상기 금속 반사층은 상기 제2 전극과 전기적으로 연결되어 배치된 발광 소자.
- [청구항 6] 제1 항에 있어서, 상기 발광 구조물의 두께 방향으로, 상기 금속 반사층은 상기 활성층의 두 번째 우물층으로부터 $\lambda/(4n)$ (여기서, λ 는 상기 활성층에서 방출되는 광의 파장을 나타내고, n 은 상기 제1 절연층의 굴절률)의 홀수 배만큼 이격되어 배치된 발광 소자.
- [청구항 7] 제6 항에 있어서, 상기 이격 거리는 상기 제2 전극으로부터 멀어질수록 증가하는 발광 소자.
- [청구항 8] 제6 항에 있어서, 상기 이격 거리는 계단식으로 증가하는 발광 소자.
- [청구항 9] 제1 항에 있어서, 상기 금속 반사층은 굴곡진 단면 형상을 갖는 발광 소자.
- [청구항 10] 제1 항에 있어서, 상기 제1 절연층은
 상기 발광 구조물의 측벽과 상기 제1 전극 사이에 배치된 제1-1 절연층; 및

- 상기 제1-1 절연층 및 상기 발광 구조물 각각의 아래에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 제1-2 절연층을 포함하는 발광 소자.
- [청구항 11] 제10 항에 있어서, 상기 금속 반사층과 상기 제1-2 절연층 사이에 배치된 제2 투광성 전도층을 더 포함하는 발광 소자.
- [청구항 12] 제1 항에 있어서, 상기 금속 반사층과 상기 제2 전극은 동일한 재질을 포함하는 발광 소자.
- [청구항 13] 제10 항에 있어서, 상기 발광 소자는
상기 제1 및 제2 전극과 각각 연결되는 제1 및 제2 본딩 패드; 및
상기 제2 전극을 노출시키면서 상기 금속 반사층의 아래에 배치되어,
상기 금속 반사층과 상기 제1 본딩 패드를 전기적으로 이격시키는 제2 절연층을 더 포함하는 발광 소자.
- [청구항 14] 제13 항에 있어서, 상기 제1-1 절연층, 상기 제1-2 절연층 또는 상기 제2 절연층 중 적어도 2개는 동일한 재질을 포함하는 발광 소자.
- [청구항 15] 기판;
상기 기판 아래에 배치되며, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광 구조물;
상기 제1 및 제2 도전형 반도체층에 각각 연결되는 제1 및 제2 전극;
상기 발광 구조물 아래에 배치된 금속 반사층; 및
상기 제1 전극과 상기 발광 구조물 사이, 상기 제1 전극과 상기 제2 전극 사이 및 상기 제1 전극과 상기 금속 반사층 사이에 배치된 제1 절연층을 포함하고,
상기 금속 반사층은 상기 제2 전극과 전기적으로 이격되어 배치되는 발광 소자.
- [청구항 16] 제15 항에 있어서, 상기 제1 절연층은
상기 발광 구조물의 측벽과 상기 제1 전극 사이에 배치된 제1-1 절연층; 및
상기 제1-1 절연층 및 상기 발광 구조물 각각의 아래에서 상기 제1 전극과 상기 제2 전극 사이에 배치된 제1-2 절연층을 포함하는 발광 소자.
- [청구항 17] 제15 항에 있어서, 상기 금속 반사층과 상기 제1-2 절연층 사이에 배치된 제2 투광성 전도층을 더 포함하는 발광 소자.
- [청구항 18] 제15 항에 있어서, 상기 금속 반사층과 상기 제2 전극 사이에 제3 절연층이 배치되는 발광 소자.
- [청구항 19] 제1 항 내지 제18 항 중 어느 한 항에 기재된 상기 발광 소자;
서로 전기적으로 이격된 제1 및 제2 리드 프레임;
상기 제1 도전형 반도체층과 상기 제1 리드 프레임을 전기적으로 연결하는 제1 솔더부; 및
상기 제2 도전형 반도체층과 상기 제2 리드 프레임을 전기적으로 연결하는 제2 솔더부를 포함하는 발광 소자 패키지.
- [청구항 20] 제19 항에 기재된 발광 소자 패키지를 포함하는 조명 장치.

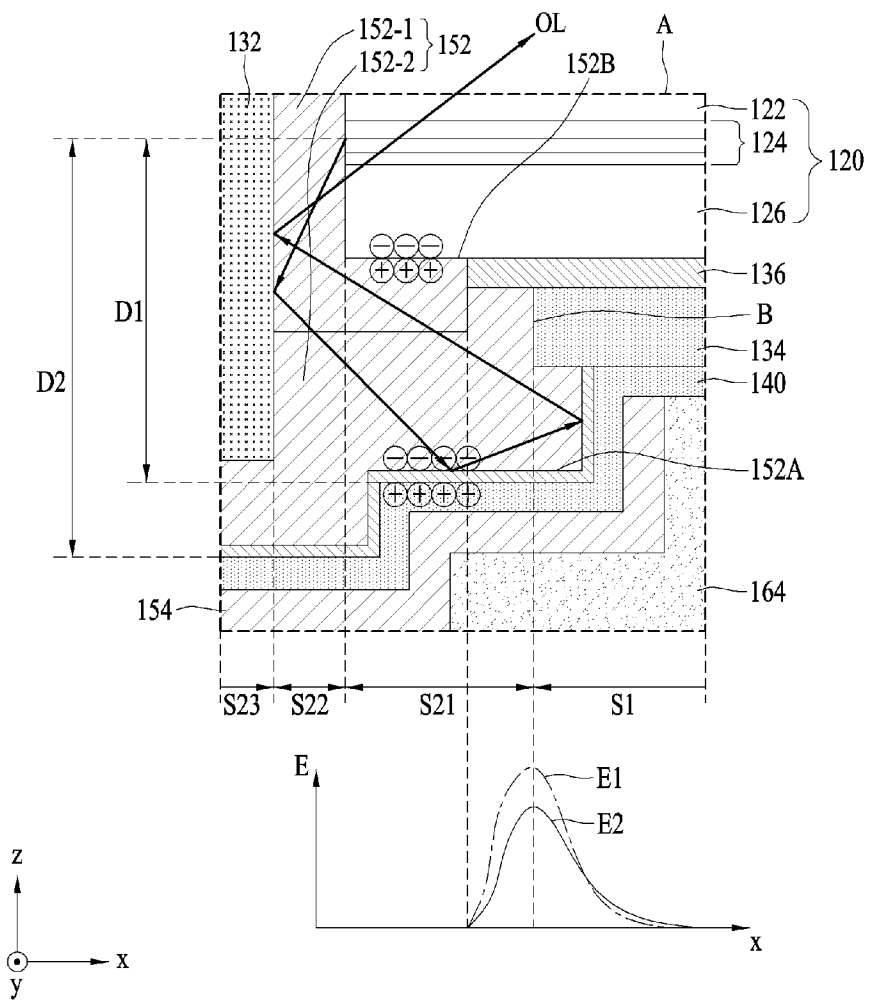
[도 1a]



[도2]



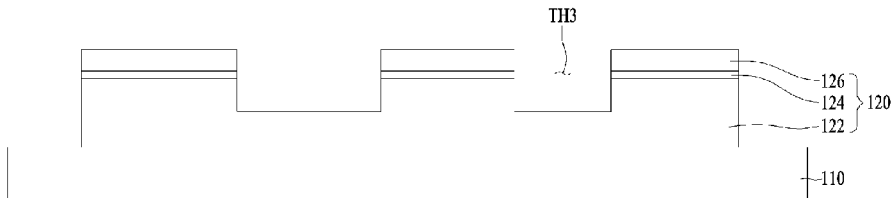
[도3]



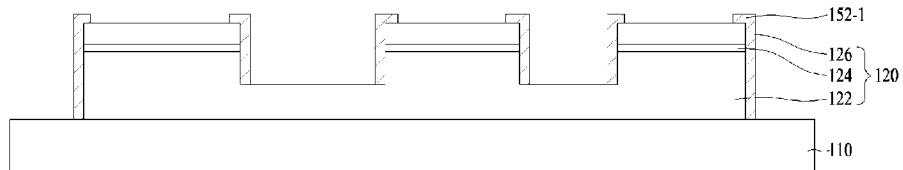
[도4a]



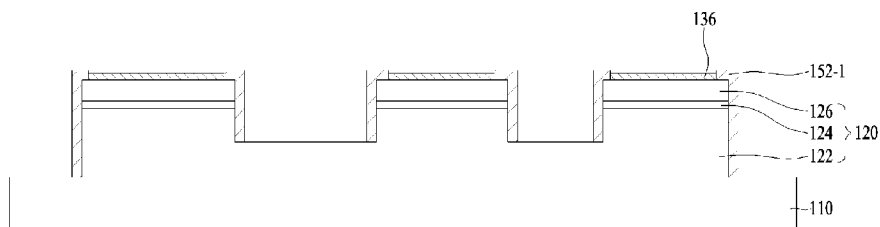
[도4b]



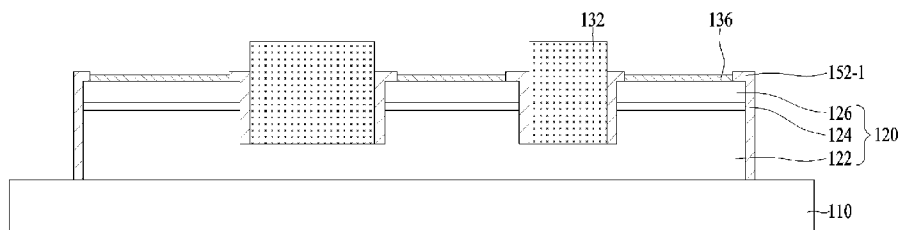
[도4c]



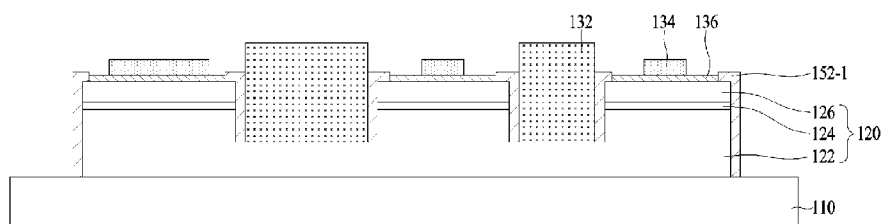
[도4d]



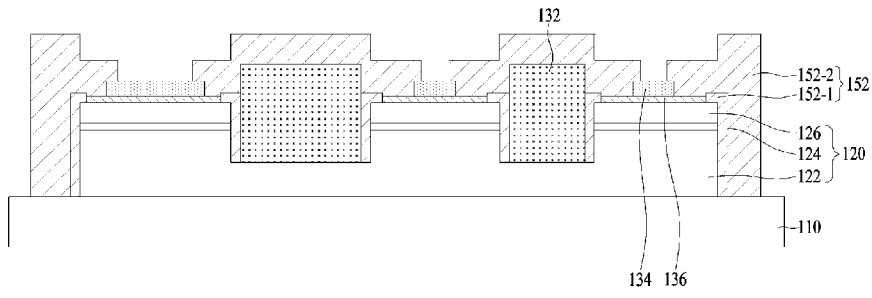
[도4e]



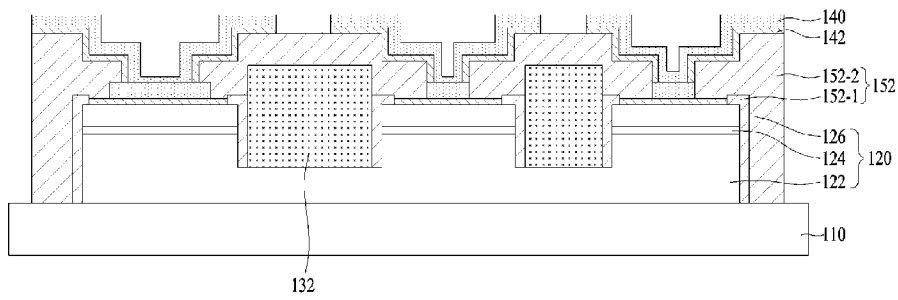
[도4f]



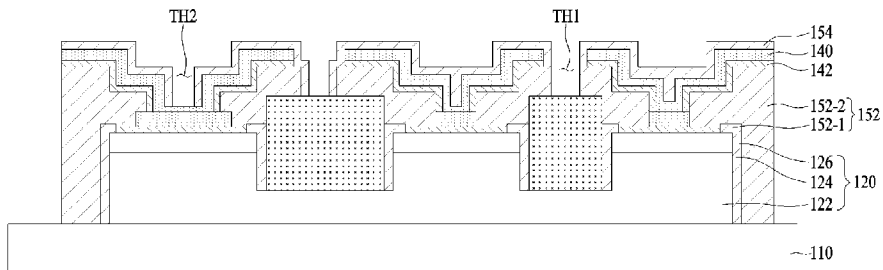
[도4g]



[도4h]



[도4i]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/002713**A. CLASSIFICATION OF SUBJECT MATTER****H01L 33/46(2010.01)i, H01L 33/62(2010.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/46; H01L 33/10; H01L 33/36; H01L 33/60; H01L 33/42; H01L 33/44; H01L 33/38; H01L 33/50; H01L 33/62

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: reflectance, electrode, metal, flip chip, wavelength

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 4976849 B2 (ROHM CO., LTD.) 18 July 2012 See paragraphs [17]-[24], claim 1 and figure 1.	15-18
Y		1-5,9-14,19-20
A		6-8
Y	JP 2015-032621 A (TOSHIBA CORP.) 16 February 2015 See paragraphs [35]-[50], claim 1 and figure 1.	1-5,9-14,19-20
A	JP 2014-044971 A (NICHIA CHEM. IND., LTD.) 13 March 2014 See paragraphs [48]-[60], claim 1 and figures 1-2.	1-20
A	KR 10-2014-0016516 A (SEMICON. LIGHT CO., LTD.) 10 February 2014 See paragraph [14], claim 1 and figure 20.	1-20
A	JP 2013-004546 A (SHOWA DENKO K.K.) 07 January 2013 See paragraphs [37]-[48], claim 1 and figure 1.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

14 JUNE 2016 (14.06.2016)

Date of mailing of the international search report

15 JUNE 2016 (15.06.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/002713

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 4976849 B2	18/07/2012	CN 1820378 A	16/08/2006
		KR 10-2007-0041411 A	18/04/2007
		TW 1379433 B	11/12/2012
		US 2006-0273335 A1	07/12/2006
		US 7375380 B2	20/05/2008
		WO 2006-006555 A1	19/01/2006
JP 2015-032621 A	16/02/2015	EP 2833421 A1	04/02/2015
		HK 1204388 A1	13/11/2015
		KR 10-2015-0015345 A	10/02/2015
		TW 201505212 A	01/02/2015
		US 2015-0034985 A1	05/02/2015
		US 9172016 B2	27/10/2015
JP 2014-044971 A	13/03/2014	CN 102969414 A	13/03/2013
		EP 2565944 A2	06/03/2013
		EP 2565944 A3	26/11/2014
		KR 10-2013-0024852 A	08/03/2013
		TW 201316556 A	16/04/2013
		US 2013-0049053 A1	28/02/2013
KR 10-2014-0016516 A	10/02/2014	US 8823031 B2	02/09/2014
		CN 103988322 A	13/08/2014
		EP 2782148 A2	24/09/2014
		KR 10-1364246 B1	17/02/2014
		KR 10-1378948 B1	17/04/2014
		KR 10-1419867 B1	16/07/2014
JP 2013-004546 A	07/01/2013	KR 10-2014-0012002 A	29/01/2014
		US 2014-0231839 A1	21/08/2014
		WO 2014-014300 A2	23/01/2014
		WO 2014-014300 A3	13/03/2014
		JP 5708285 B2	30/04/2015

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/46(2010.01)i, H01L 33/62(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/46; H01L 33/10; H01L 33/36; H01L 33/60; H01L 33/42; H01L 33/44; H01L 33/38; H01L 33/50; H01L 33/62

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 반사, 전극, 금속, 플립칩, 파장

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	JP 4976849 B2 (ROHM CO., LTD.) 2012.07.18 단락 17-24, 청구항 1 및 도면 1 참조.	15-18
Y		1-5, 9-14, 19-20
A		6-8
Y	JP 2015-032621 A (TOSHIBA CORP.) 2015.02.16 단락 35-50, 청구항 1 및 도면 1 참조.	1-5, 9-14, 19-20
A	JP 2014-044971 A (NICHIA CHEM. IND., LTD.) 2014.03.13 단락 48-60, 청구항 1 및 도면 1-2 참조.	1-20
A	KR 10-2014-0016516 A (주식회사 세미콘라이트) 2014.02.10 단락 14, 청구항 1 및 도면 20 참조.	1-20
A	JP 2013-004546 A (SHOWA DENKO K.K.) 2013.01.07 단락 37-48, 청구항 1 및 도면 1 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 06월 14일 (14.06.2016)

국제조사보고서 발송일

2016년 06월 15일 (15.06.2016)

ISA/KR의 명칭 및 우편주소



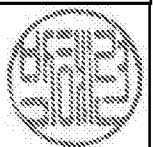
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

박혜련

전화번호 +82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 4976849 B2	2012/07/18	CN 1820378 A KR 10-2007-0041411 A TW I379433 B US 2006-0273335 A1 US 7375380 B2 WO 2006-006555 A1	2006/08/16 2007/04/18 2012/12/11 2006/12/07 2008/05/20 2006/01/19
JP 2015-032621 A	2015/02/16	EP 2833421 A1 HK 1204388 A1 KR 10-2015-0015345 A TW 201505212 A US 2015-0034985 A1 US 9172016 B2	2015/02/04 2015/11/13 2015/02/10 2015/02/01 2015/02/05 2015/10/27
JP 2014-044971 A	2014/03/13	CN 102969414 A EP 2565944 A2 EP 2565944 A3 KR 10-2013-0024852 A TW 201316556 A US 2013-0049053 A1 US 8823031 B2	2013/03/13 2013/03/06 2014/11/26 2013/03/08 2013/04/16 2013/02/28 2014/09/02
KR 10-2014-0016516 A	2014/02/10	CN 103988322 A EP 2782148 A2 KR 10-1364246 B1 KR 10-1378948 B1 KR 10-1419867 B1 KR 10-2014-0012002 A US 2014-0231839 A1 WO 2014-014300 A2 WO 2014-014300 A3	2014/08/13 2014/09/24 2014/02/17 2014/04/17 2014/07/16 2014/01/29 2014/08/21 2014/01/23 2014/03/13
JP 2013-004546 A	2013/01/07	JP 5708285 B2	2015/04/30