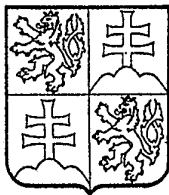


ČESKÁ A SLOVENSKÁ
FEDERATÍVNA
REPUBLIKA
(19)



FEDERÁLNY ÚRAD
PRE VYNÁLEZY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVEDČENIU

272 867

(11)

(13) B1

(51) Int. Cl. 5

G 06 F 3/14

(21) PV 6399-88. Z

(22) Prihlásené 28 09 88

(40) Zverejnené 13 06 90

(45) Vydané 16 12 91

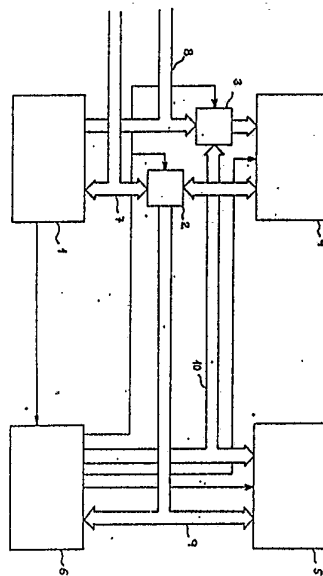
(75) Autor vynálezu

MOTYČKA IVAN ing.,
BEER LADISLAV ing., NOVÉ MESTO NAD VÁHOM

(54)

Zapojenie rýchleho grafického terminálu

(57) Podstata riešenia spočíva v použití pomocnej videopamäte, čím sa dosiahne rozdelenie adresnej a datovej zbernice, čo umožňuje nezávislú činnosť procesora a videoprocessora. Riešenie umožňuje vytvorenie kresleného obrazca v pamäti procesora s možnosťou okamžitého prenesenia do videopamäte.



Vynález sa týka zapojenia rýchleho grafického terminálu.

Doteraz známe zapojenia grafického terminálu pozostávajú z procesora multiplexérov datovej a adresnej zbernice, pamäte RAM a videoprocesora, u ktorých je činnosť procesora spomalovaná na úkor videoprocesora. Toto zapojenie používa spoločne adresnú, datovú zbernicu a pamäť, čoho nevýhodou je rozdelenie činnosti medzi procesor a videoprocesor, čo umožňuje iba postupné zobrazovanie kresleného obrazu, čím sa spomaľuje činnosť vlastného procesora.

Vyššie uvedené nevýhody odstraňuje a technický problém rieši zapojenie rýchleho grafického terminálu podľa vynálezu, ktorého podstatou je, že videoprocesor je pripojený prostredníctvom datovej zbernice videoprocesora na pomocnú pamäť RAM a na multiplexér datových zberníc procesora. Videoprocesor je prostredníctvom adresnej zbernice videoprocesora pripojený na pomocnú pamäť RAM a na multiplexér adresných zberníc.

Zapojením rýchleho grafického terminálu sa docieľi rozdelenie adresnej a datovej zbernice, čo umožňuje nezávislú činnosť procesora a videoprocesora. Vynález umožňuje vytvorenie kresleného obrazca v pamäti procesora s možnosťou okamžitého prenesenia do video-pamäte.

Na pripojenom výkrese je bloková schéma zapojenia rýchleho grafického terminálu.

Zapojenie rýchleho grafického terminálu pozostáva z procesora 1 pripojeného prostredníctvom datovej zbernice 7 na multiplexér 2 datových zberníc pripojený na pamäť 4 RAM. Multiplexér 2 datových zberníc je prostredníctvom datovej zbernice 9 pripojený na videoprocesor 6 a na pomocnú pamäť 5 RAM. Procesor 1 je prostredníctvom adresnej zbernice 8 pripojený na multiplexér 3 adresných zberníc pripojený na pamäť 4 RAM. Multiplexér 3 adresných zberníc je prostredníctvom adresnej zbernice 10 spojený s videoprocesorom 6 a pomocnou pamäťou 5 RAM.

Stav A:

Pri zobrazovaní statického obrazca videoprocesora 6 adresuje pamäť 4 RAM cez adresnú zbernicu 10, vyberá z nej dáta cez datovú zbernicu 9, pričom multiplexéry 2, 3 umožňujú požadovaný tok údajov. V tomto stave pomocná pamäť 5 RAM videoprocesora 6 kopíruje obsah pamäte 4 RAM.

Stav B:

Pri zmene obrazca procesor 1 adresuje pamäť 4 RAM cez adresnú zbernicu 8, zapisuje do nej dáta cez datovú zbernicu 7, pričom multiplexéry 2, 3 umožňujú požadovaný tok údajov. Počas tejto činnosti videoprocesor 6 adresuje pomocnú pamäť 5 RAM cez adresnú zbernicu 10, vyberá z nej povodné dáta cez datovú zbernicu 9, čím je zabezpečený plynulý chod grafického terminálu.

Po vytvorení nového obrazca v pamäti 4 RAM prejde zapojenie do stavu A, čím sa zabezpečí zobrazenie nového obrazca.

Vynález je možné využiť všeobecne pri konštrukcii grafických terminálov pre výpočtové systémy požadujúce rýchly grafický výstup.

P R E D M E T V Y N Á L E Z U

Zapojenie rýchleho grafického terminálu pozostávajúce z procesora pripojeného datovou zbernicou cez multiplexér datových zberníc a adresnou zbernicou cez multiplexér adresných zberníc na pamäť RAM, vyznačujúce sa tým, že videoprocesor (6) je pripojený prostredníctvom datovej zbernice (9) videoprocesora (6) jednak na pomocnú pamäť (5) RAM a jednak na multiplexér (2) datových zberníc (7) procesora (1), pričom videoprocesor (6) je prostredníctvom adresnej zbernice (10) videoprocesora (6) pripojený na pomocnú pamäť (5) RAM a na multiplexér (3) adresných zberníc (8).

