



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I542120 B

(45) 公告日：中華民國 105 (2016) 年 07 月 11 日

(21) 申請案號：101124311

(22) 申請日：中華民國 101 (2012) 年 07 月 05 日

(51) Int. Cl. : **H02M1/00 (2007.01)**

(30) 優先權：2011/07/25 美國 13/190,306

(71) 申請人：半導體組件工業公司 (美國) SEMICONDUCTOR COMPONENTS INDUSTRIES  
L.L.C. (US)

美國

(72) 發明人：派塔席克 卡瑞 PTACEK, KAREL (CZ)；優瑞克 傑洛米 UHEREK, JAROMIR  
(CZ)；布部朗 吉利 BUBLA, JIRI (CZ)；帕斯塔納 朱安 卡洛斯 PASTRANA,  
JUAN CARLOS (US)

(74) 代理人：陳長文

(56) 參考文獻：

TW 560766

TW 201036312A

TW 201112603A

CN 101989810A

US 2007/0274104A1

US 2011/0176341A1

審查人員：涂公遠

申請專利範圍項數：24 項 圖式數：8 共 45 頁

(54) 名稱

電源供應器及操作其之方法

POWER SUPPLY AND METHOD FOR OPERATING THE SAME

(57) 摘要

根據一實施例，一種電源供應器可包含耦合至一放電電路之一輸入端子之一濾波級，及耦合至該放電電路之一輸出端子之一供應電容器。根據另一實施例，一種用於使至少一個電容器放電之一方法包含回應於該放電電路之該輸入端子上之一信號不同於一參考信號而使該至少一個電容器放電。

In accordance with an embodiment, a power supply may include a filter stage coupled to an input terminal of a discharge circuit and a supply capacitor coupled to an output terminal of the discharge circuit. In accordance with another embodiment, a method for discharging at least one capacitor includes discharging the at least one capacitor in response to a signal at the input terminal of the discharge circuit being different from a reference signal.

指定代表圖：

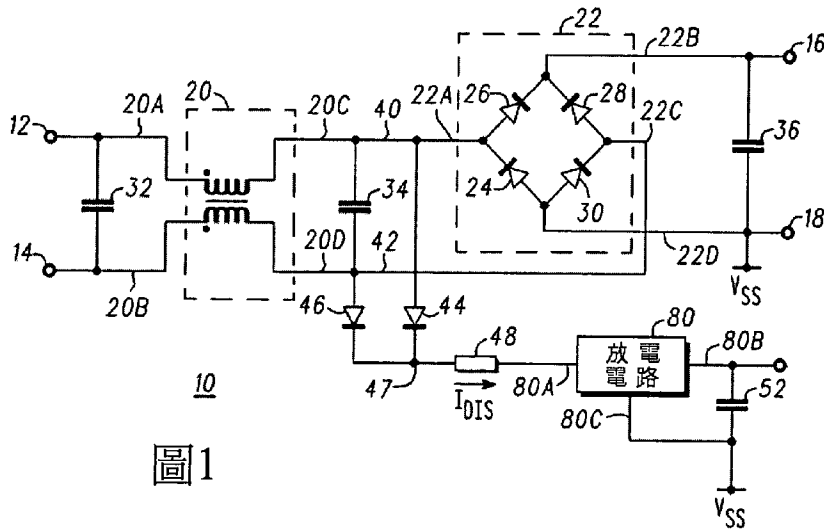


圖1

符號簡單說明：

- 10 . . . 轉換器
- 12 . . . 輸入端子
- 14 . . . 輸入端子
- 16 . . . 輸出端子
- 18 . . . 輸出端子
- 20 . . . 感應濾波器
- 20A . . . 輸入端子
- 20B . . . 輸入端子
- 20C . . . 輸出端子
- 20D . . . 輸出端子
- 22 . . . 橋式整流器
- 22A . . . 橋接端子
- 22B . . . 橋接端子
- 22C . . . 橋接端子
- 22D . . . 橋接端子
- 24 . . . 二極體
- 26 . . . 二極體
- 28 . . . 二極體
- 30 . . . 二極體
- 32 . . . 濾波電容器
- 34 . . . 濾波電容器
- 36 . . . 輸出電容器
- 40 . . . 節點
- 42 . . . 節點
- 44 . . . 二極體
- 46 . . . 二極體
- 47 . . . 節點
- 48 . . . 阻抗元件/電阻器
- 52 . . . 電容器
- 80 . . . 放電電路
- 80A . . . 輸入端子
- 80B . . . 輸出端子
- 80C . . . 輸出端子

# 發明專利說明書

中文說明書替換頁(105年3月17日)

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：101124311

※ 申請日期：101年7月5日

※IPC 分類：H02M 1/00 (2006.01)

## 一、發明名稱：(中文/英文)

電源供應器及操作其之方法

POWER SUPPLY AND METHOD FOR OPERATING THE SAME

## 二、中文發明摘要：

根據一實施例，一種電源供應器可包含耦合至一放電電路之一輸入端子之一濾波級，及耦合至該放電電路之一輸出端子之一供應電容器。根據另一實施例，一種用於使至少一個電容器放電之一方法包含回應於該放電電路之該輸入端子上之一信號不同於一參考信號而使該至少一個電容器放電。

## 三、英文發明摘要：

In accordance with an embodiment, a power supply may include a filter stage coupled to an input terminal of a discharge circuit and a supply capacitor coupled to an output terminal of the discharge circuit. In accordance with another embodiment, a method for discharging at least one capacitor includes discharging the at least one capacitor in response to a signal at the input terminal of the discharge circuit being different from a reference signal.

## 四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

10	轉換器
12	輸入端子
14	輸入端子
16	輸出端子
18	輸出端子
20	感應濾波器
20A	輸入端子
20B	輸入端子
20C	輸出端子
20D	輸出端子
22	橋式整流器
22A	橋接端子
22B	橋接端子
22C	橋接端子
22D	橋接端子
24	二極體
26	二極體
28	二極體
30	二極體
32	濾波電容器
34	濾波電容器

36	輸出電容器
40	節點
42	節點
44	二極體
46	二極體
47	節點
48	阻抗元件/電阻器
52	電容器
80	放電電路
80A	輸入端子
80B	輸出端子
80C	輸出端子

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

## 六、發明說明：

### 【發明所屬之技術領域】

本發明大致係關於電子器件，且更特定地關於形成半導體裝置及結構之方法。

### 【先前技術】

在過去，電子工業使用開關模式電源供應器供應以對通信系統、航空系統、電信系統、消費電子器件等等中使用之電子裝置提供調節功率。一種用於提供調節功率之技術描述於由 Thomas M. Ingman 申請，且於 2008 年 10 月 9 日公開之美國專利申請公開案第 2008/0246459 號中。此等應用中之關注領域係開關模式電源供應器中的功率消耗。用於降低功率消耗之技術已在由 Wei-Hsuan Huang 等人申請的美國專利申請公開案第 2010/0309694 A1 號中，及在 2010 年 9 月由 Power Integrations 公開的題為「CAPZero-Family Design Considerations」之申請單 AN-48，Rev. C 中描述。儘管此等揭示內容中包含之技術可降低功率消耗，但是其等可能不適用於滿足 X 電容器之放電需求，例如資訊技術設備 IEC 60950 安全準則中指定之放電需求。

因此，具有用於使 X 電容器放電之方法及結構會有利。再者，需要方法及結構實施起來具成本效益及時間效率。

### 【發明內容】

在一實施例中，一種電源供應器包括：一第一信號偵測電路，其具有一輸入端子及一輸出端子；一邏輯電路，其具有第一輸入端子與第二輸入端子以及一輸出端子，該第

一輸入端子耦合至該第一信號偵測電路之該輸出端子；一第二信號偵測電路，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子經耦合用於接收一第一參考信號，且該輸出端子耦合至該邏輯電路之該第二輸入端子；一第一電流控制元件，其具有第一載流端子及第二載流端子以及一控制端子，該邏輯電路之該第二輸入端子耦合至該第一電流控制元件之該控制端子，該第一載流端子耦合至該第一信號偵測電路之該輸入端子；及一第二電流控制元件，其具有第一載流端子及第二載流端子以及一控制端子，該控制端子耦合至該邏輯電路之該輸出端子，且該第一載流端子耦合至該第一電流控制元件之該第二載流端子。

在又一實施例中，一種電源供應器包括：一濾波級，其具有至少一輸入端子及一輸出端子；一放電電路，其具有一輸入端子及一輸出端子，該輸入端子耦合至該輸出端子，該放電電路包括：一第一偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子用作該放電電路之該輸入端子；一閘控元件，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子耦合至該第一偵測級之該輸出端子；一第二偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該輸出端子耦合至該閘控元件之該第二輸入端子；一第一電流控制元件，其具有一控制端子以及第一載流端子及第二載流端子，該第一電流控制端子耦合至該閘控元件之該輸出端，

且該第一載流端子耦合至該第二偵測級之該第一輸入端子。

在另一實施例中，一種用於運作一電源供應器之方法，其包括：回應於從至一濾波級之一輸入中移除一第一 AC 信號而產生一第一信號，其中該第一信號大於或小於一第一參考位準；及回應於該第一信號大於或小於該第一參考位準達一預定時間週期而使耦合至該濾波級之一個或多個電容器放電。

### 【實施方式】

現將通過閱讀結合附圖進行的下文詳細描述更好地瞭解本發明，附圖中相同參考字符指相同元件。

為闡釋之簡單及明瞭，圖中之元件不一定按比例，且不同圖中之相同參考符號指示相同元件。再者，為了描述之簡單，省略熟知步驟及元件之描述及細節。如本文中所使用，載流電極意味著裝置之一元件，其透過該裝置攜載電流，諸如一 MOS 電晶體之源極或汲極，或一雙極電晶體之發射極或集電極，或二極體之陰極或陽極，且一控制電極意味著該裝置之一元件，其控制穿過該裝置流動之電流，諸如 MOS 電晶體之閘極，或雙極電晶體之基極。儘管裝置在本文中作為某些 N 通道或 P 通道裝置，或某些 N 型或 P 形摻雜區域而解釋，但是一般技術者應瞭解，根據本發明之實施例，互補裝置亦可。熟習此項技術者應瞭解，本文中使用的詞語期間、同時及當並非係意味著在起始動作時立即發生之動作的確切術語，但是可能存在一些較小

但合理之延遲，諸如在由起始動作啟動之反應與起始動作之間之傳播延遲。詞語近似、約或大體上之使用意味著一元件之值具有預期非常接近規定值或位置之參數。然而，如本技術中所熟知，總是存在使該等值或位置不如所規定般確切的微小變化。本技術中公認，與所描述之確切理想目標之間高至約百分之十(10%)(且對於半導體摻雜濃度高至百分之二十(20%))之變化視作合理變化。

應注意，邏輯零電壓位準( $V_L$ )亦稱為邏輯低電壓，且邏輯零電壓之電壓位準係電源供應器電壓及邏輯系列類型之函數。例如，在互補金屬氧化物半導體(CMOS)邏輯系列中，邏輯零電壓可為電源供應器電壓位準之百分之三十。在五伏特電晶體-電晶體邏輯(TTL)系統中，邏輯零電壓位準可為約0.8伏特，而對於五伏特CMOS系統，該邏輯零電壓可為約1.5伏特。邏輯一電壓位準( $V_H$ )亦稱為邏輯高電壓位準，且就如邏輯零電壓位準，該邏輯高電壓位準亦可為該電源供應器及邏輯系列類型之函數。例如，在一CMOS系統中，邏輯一電壓可為電源供應器電壓位準之約百分之七十。在五伏特TTL系統中，邏輯一電壓可為約2.4伏特，而對於五伏特CMOS系統，邏輯一電壓可為約3.5伏特。

本發明大體上提供具有可與啟動電路整合之放電電路之一轉換器，及回應於轉換器從總電源供應器斷開而使輸入濾波電容器放電之方法。根據一實施例，針對每一輸入端子使用二極體對轉換器之每一AC輸入端子上之電壓進行

或運算。例如，使用圖1所示之二極體44及46對輸入端子12及14上之電壓進行或運算。放電電路藉由在該放電電路之輸入端子上偵測高至低電壓轉變及低至高電壓轉變而偵測AC線電壓之移除。該放電電路之一輸入端子連接至或運算二極體。該放電電路包含一計時器，該計時器在至計時器之輸入信號之每一高至低及每一低至高轉變時重設。若在計時器超時之前未偵測到轉變，則使用一恆定電流源、一開關或一矽控整流器(SCR)使供應電容器放電至下供應臨限。回應於到達該下供應臨限，該放電電路使該輸入濾波電容器放電，且將儲存於該等輸入濾波電容器中之電荷轉移至供應電容器。本文中描述之實施例適於回應於總電源供應器從轉換器斷開而滿足X2電容器放電需求，例如在短於1秒內放電至一適宜電壓。

圖1係根據本發明之一實施例之一轉換器10之一電路示意圖。轉換器10包括透過一感應濾波器20及一橋式整流器22耦合至輸出端子16及18之交流(AC)輸入端子12及14。感應濾波器20具有輸入端子20A及20B，及輸出端子20C及20D，其中AC輸入端子12及14分別連接至輸入端子20A及20B。橋式整流器22包括二極體24、26、28及30。二極體24之陰極連接至二極體26之陽極以形成橋接端子22A；二極體26之陰極連接至二極體28之陰極以形成橋接端子22B；二極體28之陽極連接至二極體30之陰極以形成橋接端子22C；且二極體30之陽極連接至二極體24之陽極以形成橋接端子22D。橋接端子22A連接至感應濾波器20之輸

出端子20C，且橋接端子22C連接至感應濾波器20之輸出端子20D。橋接端子22B連接至輸出端子16，且橋接端子22D連接至輸出端子18。應注意，感應濾波器20之輸入端子20A可用作AC輸入端子12；感應濾波器20之輸入端子20B可用作AC輸入端子14；橋接端子22B可用作輸出端子16；且橋接端子22D可用作輸出端子18。

濾波電容器32耦合於輸入端子12與14之間，且濾波電容器34耦合於輸出端子20C與20D之間，其中電容器34之端子連接至端子20C及22A以形成節點40，且電容器34之另一端子連接至端子20D及22C以形成節點42。濾波電容器32及34可稱為電容性濾波器或X2電容器。輸出電容器36耦合於輸出端子16與18之間。

根據本發明之一實施例，二極體44連接至節點40，且二極體46連接至節點42。更特定言之，二極體44之陽極連接至節點40；二極體46之陽極連接至節點42；且二極體44及46之陰極共同連接在一起以形成節點47。阻抗元件48具有連接至二極體44及46共同連接之陰極(即，連接至節點47)之一端子，及連接至放電電路80之輸入端子80A之一端子。舉例而言，阻抗元件48係一電阻器。

放電電路80具有一輸入端子80A及輸出端子80B及80C。一供應電容器52耦合於輸出端子80B與運作電位 $V_{SS}$ 源之間。供應電容器52儲存用於放電電路80之運作之電荷。輸出端子80C可經耦合以接收運作電位 $V_{SS}$ 源。舉例而言，運作電位 $V_{SS}$ 係接地電位。

在運作中，放電電路80透過二極體44及46及阻抗元件48感測AC線信號，例如跨節點40及42之電壓。應注意，若輸入端子80A上之信號週期性降至低於一預定臨限電壓，且週期性增至高於該預定臨限電壓，則該信號定義為AC信號。回應於輸入端子80A上的電壓大於或小於該預定臨限電壓達預定時間量，放電階段開始。應進一步注意，可回應於在正或負方向上越過預定臨限電壓之輸入信號(即，在電壓增加之方向或電壓減小之方向上越過該預定臨限電壓)而偵測AC線信號。舉例而言，回應於從低電壓位準越過該預定臨限電壓至較高電壓位準而偵測AC線信號。在放電階段期間，電容器32及34透過二極體44及46、阻抗48及放電電路80放電。來自電容器32、電容器34或電容器32及34兩者之由放電電路80放電之電荷可用於對可能耦合至輸出端子80B之外部電路供應電壓。

圖2係繪示根據本發明之一實施例之例如轉換器10之運作期間之電壓圖60A、60B、60C、60D、60E及電流圖60F之時序圖60。回應於跨輸入端子12及14接收之一AC信號，在放電電路80之輸入端子80A上產生一週期AC信號。二極體44及46及電阻器48感測在輸入端子12及14上AC信號之存在。更特定言之，二極體44及46協作以在其等之陰極建立週期AC信號。電阻器48係傳播其自身與放電電路80之間之功率損失之視需要電路元件。回應於輸入端子80A上之AC信號，放電電路80運作使得在輸入端子80A上出現高阻抗狀態。因此，回應於輸入端子80A上的信號轉

變穿過一預定位準  $V_{PRE}$ ，放電電路 80 運作使得在輸入端子 80A 上出現高阻抗狀態。舉例而言，該預定值  $V_{PRE}$  係約 20 伏特。此電壓位準可根據總電源供應器之電壓位準而不同，或可為適應性的。回應於在輸入端子 80A 上無 AC 信號，放電電路 80 使電容器 32 及 34 放電(展示於圖 1 中)，直到在輸入端子 80A 上之 DC 電壓小於將放電電路 80 維持於開啟狀態之電壓。舉例而言，該 DC 電壓位準係約 5 伏特。

仍然參考圖 2，插座在時間  $t_0$  處被插入，即，一 AC 信號連接至輸入端子 12 及 14。在第 60A 圖，連接狀態電壓信號  $V_{CON}$  在時間  $t_0$  處處於邏輯高電壓位準下，指示一 AC 信號連接至輸入端子 12 及 14。應注意，出於理解放電電路 80 之運作，包含連接信號  $V_{CON}$ ，且一電路實施中可能不存在或包含連接信號  $V_{CON}$ 。第 60B 圖繪示在時間  $t_0$  處跨節點 40 及 42 之電容器電壓信號  $V_{XCAP}$  係正在上升或增加之週期電壓信號之一部分，且第 60D 圖繪示在二極體 44 及 46 之陰極上之經整流(或經或運算) AC 電壓  $V_{CAT}$ 。應注意，二極體 44 及 46 之陰極上之經整流 AC 電壓之頻率大於跨節點 40 及 42 之電壓  $V_{XCAP}$  之頻率。第 62E 圖繪示在時間  $t_0$  處跨電容器 52 之電容器電壓信號  $V_{C52}$  因電容器 52 由附接至輸出端子 80B 之電路(未繪示)充電而增加。第 60C 圖繪示在端子 80A 上之電壓波形，其類似於時間  $t_0$  與  $t_1$  之間二極體 44 及 46 之陰極上之波形。第 60F 圖指示在時間  $t_0$  處無放電電流  $I_{DIS}$ ，即，在時間  $t_0$  處放電電流大體上等於零安培。

在時間  $t_1$  處，例如藉由將輸入端子 12 及 14 從一電源供應

器(諸如，例如總電源供應器)拔出或斷開而將AC信號從輸入端子12及14移除。回應於AC信號之移除，第60A圖所示之連接狀態電壓 $V_{CON}$ 轉變為邏輯低電壓位準，且電容器電壓 $V_{XCAP}$ 變為具有非常大量值之大體上恆定的電壓(例如約350伏特)及該總電源供應器上之電壓及AC信號移除何時發生之函數。例如，該AC電壓信號可在+350伏特與-350伏特之電壓位準之間振盪。第60B圖繪示當電壓 $V_{XCAP}$ 係約-350伏特時移除AC信號。電容器電壓 $V_{C52}$ 保持於大體上恆定值 $V_{DIS}$ 。

再者，在時間 $t_1$ 處陰極電壓 $V_{CAT}$ 變為具有約+350伏特之量值之大體上恆定值。如上文所討論且不像電容器電壓 $V_{XCAP}$ ，陰極電壓 $V_{CAT}$ 從經整流電壓信號上升。在時間 $t_1$ 處，放電電路80處於高阻抗狀態下；放電電流 $I_{DIS}$ 大體上為零安培；且陰極電壓 $V_{CAT}$ 出現在輸入端子80A上。因此，放電電路80感測或監測輸入端子80A上之電壓，該電壓指示跨節點40及42之電壓，即，電壓 $V_{XCAP}$ 。更特定言之，輸入端子80A之電壓信號用作跨節點40及42，及因此輸入端子12及14上之電壓之感測信號。放電電路80監測此電壓達一預定時間週期，諸如，例如50毫秒。

回應於輸入端子80A上之電壓信號保持大體上恆定達預定時間週期，放電電路80在時間 $t_2$ 處產生一放電電流 $I_{DIS}$ ，該放電電流開始使電容器32及34放電，並降低節點47上之陰極電壓 $V_{CAT}$ 。再者，放電電路80產生一電流，該電流將輸入端子80A帶至一較低電壓位準，諸如大體上等

於  $V_{SS}$  加上兩個電晶體之汲極至源極電壓的電壓位準。電容器 52 將電力供應至系統，此使電容器 52 放電，並降低電壓  $V_{C52}$ 。進一步參考圖 6 及圖 7 描述放電電路 80 之實施例。

在時間  $t_3$  處，例如藉由將輸入端子 12 及 14 連接至一 AC 信號源(諸如，例如總電源供應器)而將一 AC 信號施加至輸入端子 12 及 14。連接狀態指示信號  $V_{CON}$  轉變至邏輯高電壓位準指示一 AC 信號耦合至輸入端子 12 及 14。將輸入端子 12 及 14 耦合至一 AC 信號源產生如由電容器電壓信號  $V_{XCAP}$  所指示之跨節點 40 及 42 之週期信號。

儘管已在時間  $t_3$  處將一 AC 信號源耦合至輸入端子 12 及 14，但是放電電路 80 因跨電阻器 48 之電壓降使輸入端子 80A 上之電壓降低而繼續在時間  $t_3$  處產生放電電流  $I_{DIS}$ ，且因此無法在輸入端子 80A 上偵測到信號轉變(第 60C 圖所示)。在一預定時間週期(諸如，例如 100 毫秒)之後，放電電路 80 停止放電，並監測端子 80A 上之電壓位準。

在時間  $t_4$  處，放電電路 80 停止放電。回應於端子 80A 上之電壓信號之上升沿在時間  $t_4$  處轉變穿過預定電壓位準  $V_{PRE}$ ，放電電流  $I_{DIS}$  變為大體上零安培。電容器 52 由耦合至端子 80B 之電路(未繪示)充電，且電壓  $V_{C52}$  增加。

在時間  $t_5$  處，例如藉由將輸入端子 12 及 14 從電源供應器(諸如，例如總電源供應器)拔出或斷開而將 AC 信號從輸入端子 12 及 14 移除。回應於 AC 信號之移除，第 60A 圖所示之連接狀態電壓  $V_{CON}$  轉變至邏輯低電壓位準，且電容器電壓  $V_{XCAP}$  變為具有非常大量值(例如，約 350 伏特)之大體上恆

定的電壓，及該總電源供應器上之電壓及AC信號移除何時發生之函數。例如，該AC電壓信號可在+350伏特與-350伏特之電壓位準之間振盪。第60B圖繪示當電壓 $V_{XCAP}$ 係約350伏特時AC信號之移除。電容器電壓 $V_{C52}$ 保持於大體上恆定值 $V_{DIS}$ 。

再者，在時間 $t_5$ 處，陰極電壓 $V_{CAT}$ 變為具有約+350伏特之量值之大體上恆定值。如上文所討論且不像電容器電壓 $V_{XCAP}$ ，陰極電壓 $V_{CAT}$ 從整流電壓信號上升。在時間 $t_5$ 處，放電電路80處於高阻抗狀態下；放電電流 $I_{DIS}$ 係大體上零安培；且陰極電壓 $V_{CAT}$ 出現在輸入端子80A上。因此，放電電路80感測或監測輸入端子80A上之電壓，該電壓指示跨節點40及42之電壓，即，電壓 $V_{XCAP}$ 。更特定言之，輸入端子80A上之電壓信號用作跨節點40及42，及因此輸入端子12及14上之電壓之感測信號。放電電路80監測此電壓達一預定時間週期，諸如，例如100毫秒。

回應於輸入端子80A上之電壓信號保持大體上恆定達預定時間週期，放電電路80在時間 $t_6$ 處產生一放電電流 $I_{DIS}$ ，該放電電流開始使電容器32及34放電，並減小節點47上之陰極電壓 $V_{CAT}$ 。電容器52供應電力至該系統，此使電容器52放電，並減小電壓 $V_{C52}$ 。應注意，在時間 $t_6$ 處，輸入端子80A上之電壓可大於或小於該預定參考電壓 $V_{PRE}$ 。達大於預定延遲時間之時間，即，輸入端子80A上之電壓在從時間 $t_5$ 至 $t_6$ 之時間週期期間不轉變穿過電壓 $V_{PRE}$ 。再者，放電電路80產生一電壓，該電壓將輸入端子80A帶至

一較低電壓位準，諸如大體上等於 $V_{SS}$ 加上兩個電晶體之汲極至源極電壓的電壓位準。

回應於在時間 $t_7$ 處之預定時間週期之流逝，放電電路80終止放電過程，並等待另一放電信號。因此，放電電流 $I_{DIS}$ 大體上變為零安培。若放電電路80在一預定時間週期(例如，100毫秒)期間未感測到重置信號，則放電電路80在時間 $t_8$ 處開始另一放電循環。應注意，電壓 $V_{CON}$ 、 $V_{XCAP}$ 、 $V_{CS2}$ 、 $V_{CAT}$ 及輸入端子80上之電壓在時間週期 $t_7$ 與 $t_8$ 之間保持大體上恆定位準，其中該等電壓位準通常彼此不同。此次序重複，直到電容器40及42完全放電或放電至可接受位準。

圖3係繪示根據本發明之另一實施例之例如轉換器10之運作期間之電壓圖62A、62B、62C、62D、62E及電流圖62F之時序圖62。回應於跨輸入端子12及14接收之一AC信號，在放電電路80之輸入端子80A上產生一週期AC信號。二極體44及46及電阻器48感測輸入端子12及14上AC信號之存在。更特定言之，二極體44及46協作以在其等之陰極上建立週期AC信號。電阻器48係傳播其自身與放電電路80之間之功率損失之視需要電路元件。回應於輸入端子80A上之AC信號，放電電路80運作使得輸入端子80A上出現高阻抗狀態。因此，回應於輸入端子80A上的信號轉變穿過一預定位準 $V_{PRE}$ ，放電電路80運作使得在輸入端子80A上出現高阻抗狀態。舉例而言，該預定值 $V_{PRE}$ 係約20伏特。此電壓位準可根據總電源供應器之電壓位準而不

同，或可為適應性的。回應於在輸入端子80A上無AC信號，放電電路80使電容器32及34放電(展示於圖1中)，直到輸入端子80A上之DC電壓小於將放電電路80維持為開啟狀態之電壓。舉例而言，該DC電壓位準係約5伏特。

仍然參考圖3，插座在時間 $t_0$ 處被插入，即，一AC信號連接至輸入端子12及14。在第62A圖，連接狀態電壓信號 $V_{CON}$ 在時間 $t_0$ 處處於邏輯高電壓位準下，指示一AC信號連接至輸入端子12及14。如上文所討論，為理解放電電路80之運作，包含連接信號 $V_{CON}$ ，且一電路實施中可能不存在或包含連接信號 $V_{CON}$ 。第62B圖繪示在時間 $t_0$ 處跨節點40及42之電容器電壓信號 $V_{XCAP}$ 係在上升或增加之週期電壓信號之一部分，且第62D圖繪示在二極體44及46之陰極上之經整流(或或運算)AC電壓 $V_{CAT}$ 。應注意，在二極體44及46之陰極上之經整流AC電壓之頻率大於跨節點40及42之電壓 $V_{XCAP}$ 之頻率。第62E圖繪示在時間 $t_0$ 處跨電容器52之電容器電壓信號 $V_{C52}$ 因電容器52由附接至輸出端子80B之電路(未繪示)充電而增加。第62C圖繪示端子80A上之電壓波形，其類似於在時間 $t_0$ 與 $t_1$ 之間二極體44及46之陰極上之波形。第62F圖指示在時間 $t_0$ 處無放電電流 $I_{DIS}$ ，即，在時間 $t_0$ 處放電電流大體上等於零安培。

在時間 $t_1$ 處，例如藉由將輸入端子12及14從一電源供應器(諸如，例如總電源供應器)拔出或斷開而將AC信號(亦稱為AC線)從輸入端子12及14移除。回應於AC信號之移除，第62A圖所示之連接狀態電壓 $V_{CON}$ 轉變為邏輯低電壓

位準，且電容器電壓  $V_{XCAP}$  變為具有非常大量值之大體上恆定的電壓(例如約350伏特)及該總電源供應器上之電壓及AC信號移除何時發生之函數。例如，該AC電壓信號可在+350伏特與-350伏特之電壓位準之間振盪。第62B圖繪示當電壓  $V_{XCAP}$  係約-350伏特時AC信號之移除。電容器電壓  $V_{C52}$  保持於大體上恆定值  $V_{DIS}$ 。

再者，在時間  $t_1$  處陰極電壓  $V_{CAT}$  變為具有約+350伏特之量值之大體上恆定值。如上文所討論且不像電容器電壓  $V_{XCAP}$ ，陰極電壓  $V_{CAT}$  從經整流電壓信號上升。在時間  $t_1$  處，放電電路80處於高阻抗狀態下；放電電流  $I_{DIS}$  係大體上零安培；且陰極電壓  $V_{CAT}$  出現在輸入端子80A上。因此，放電電路80感測或監測輸入端子80A上之電壓，該電壓指示跨節點40及42之電壓，即，電壓  $V_{XCAP}$ 。更特定言之，輸入端子80A上之電壓信號用作跨節點40及42，及因此輸入端子12及14上之電壓之感測信號。放電電路80監測此電壓達一預定時間週期，諸如100毫秒。

回應於輸入端子80A上之電壓信號保持大體上恆定達預定時間週期，放電電路80之內部計時器驗證AC信號已從輸入端子12及14移除。回應於該驗證，放電電路80使電容器52放電至其最小電壓位準，此導致放電電路80在時間  $t_3$  處產生一放電電流  $I_{DIS}$ 。放電電流  $I_{DIS}$  將能量從電容器32及34轉移至電容器52，且將電容器52充電至導致放電電路80在時間  $t_4$  處關閉放電電流  $I_{DIS}$  之位準。因為輸入端子12及14上不存在AC信號，故放電電路80使電容器52放電至其

最小電壓位準，此導致放電電路80在時間 $t_5$ 處產生一放電電流 $I_{DIS}$ 。放電電流 $I_{DIS}$ 將能量從電容器32及34轉移至電容器52，並將電容器52充電至導致放電電路80在時間 $t_6$ 處關閉放電電流 $I_{DIS}$ 之位準。此過程繼續，直到在時間 $t_7$ 處重新施加AC信號，或電容器32及34完全放電。根據圖3所示之實例，該AC信號在時間 $t_7$ 處重新施加。

因此，在時間 $t_7$ 處，例如藉由將輸入端子12及14連接至一AC信號源(諸如，例如總電源供應器)而將一AC信號施加至輸入端子12及14。連接狀態指示信號 $V_{CON}$ 轉變至邏輯高電壓位準，指示一AC信號耦合至輸入端子12及14。將輸入端子12及14耦合至一AC信號源產生如電容器電壓信號 $V_{XCAP}$ 所示之跨節點40及42之週期信號、端子80A上之電壓信號、及陰極電壓 $V_{CAT}$ 。

儘管已在時間 $t_7$ 處將一AC信號源耦合至輸入端子12及14，但是放電電路80繼續在時間 $t_7$ 處產生放電電流 $I_{DIS}$ ，直到電容器52被充電。

在時間 $t_9$ 處，例如藉由將輸入端子12及14從電源供應器(諸如，例如總電源供應器)拔出或斷開而將AC信號從輸入端子12及14移除。回應於AC信號之移除，第62A圖所示之連接狀態電壓 $V_{CON}$ 轉變至邏輯低電壓位準，且電容器電壓 $V_{XCAP}$ 變為具有非常大量值(例如，約350伏特)之大體上恆定的電壓，及該總電源供應器上之電壓及AC信號移除何時發生之函數。例如，該AC電壓信號可在+350伏特與-350伏特之電壓位準之間振盪。第62B圖繪示當電壓 $V_{XCAP}$

係約350伏特時AC信號之移除。電容器電壓 $V_{C52}$ 保持於大體上恆定值 $V_{DIS}$ 。

再者，在時間 $t_9$ 處，陰極電壓 $V_{CAT}$ 變為具有約+350伏特之量值之大體上恆定值。如上文所討論且不像電容器電壓 $V_{XCAP}$ ，陰極電壓 $V_{CAT}$ 從經整流電壓信號上升。在時間 $t_9$ 處，放電電路80處於高阻抗狀態下；放電電流 $I_{DIS}$ 係大體上零安培；且陰極電壓 $V_{CAT}$ 出現在輸入端子80A上。因此，放電電路80感測或監測輸入端子80A上之電壓，該電壓指示跨節點40及42之電壓，即，電壓 $V_{XCAP}$ 。更特定言之，輸入端子80A上之電壓信號用作跨節點40及42，及因此輸入端子12及14上之電壓之感測信號。放電電路80監測此電壓達一預定時間週期，諸如，例如100毫秒。

回應於輸入端子80A上之電壓信號保持大體上恆定達預定時間週期，放電電路80之內部計時器驗證AC信號已從輸入端子12及14移除。回應於該驗證，放電電路80使電容器52放電，此導致放電電路80在時間 $t_{11}$ 處產生放電電流 $I_{DIS}$ 。放電電流 $I_{DIS}$ 將能量從電容器32及34轉移至電容器52，並將電容器52充電至導致放電電路80在時間 $t_{12}$ 處關閉放電電流 $I_{DIS}$ 之位準。因為輸入端子12及14上不存在AC信號，故放電電路80使電容器52放電至其最小電壓位準，此導致放電電路80在時間 $t_{13}$ 處產生一放電電流 $I_{DIS}$ 。放電電流 $I_{DIS}$ 將能量從電容器32及34轉移至電容器52，並將電容器52充電至導致放電電路80在時間 $t_{14}$ 處關閉放電電流 $I_{DIS}$ 之位準。此過程繼續，直到電容器32及34被完全放電。應

注意，因為電壓信號  $V_{C52}$  及放電電流  $I_{DIS}$  在從時間  $t_{11}$  至時間  $t_{24}$  之時間週期內振盪，故電壓  $V_{XCAP}$ 、輸入端子 80A 上之電壓及電壓  $V_{CAT}$  隨從時間  $t_{11}$  至  $t_{24}$  之週期而降低，直到電容器 32 及 34 放電或放電至預定電壓。

圖 4 係根據本發明之另一實施例之一轉換器 110 之一電路示意圖。轉換器 110 類似於轉換器 10，只是缺少視需要電阻器 48。轉換器 110 之運作類似於轉換器 10 之運作。如上文所提及，電阻器 48 傳播其自身與放電電路 80 之間之功率消散。

圖 5 係根據本發明之另一實施例之一轉換器 150 之一電路示意圖。轉換器 150 類似於轉換器 10，只是二極體 44 及 46 之陰極並非共同連接在一起以形成節點 47。而是，二極體 44 之陰極透過阻抗元件 48 而耦合至放電電路 80，且二極體 46 之陰極透過阻抗元件  $48_1$  而耦合至放電電路  $80_1$ 。放電電流  $I_{DIS1}$  流動穿過阻抗元件  $48_1$ 。放電電路 80 及  $80_1$  可具有彼此相同之組態，且阻抗元件 48 及  $48_1$  可具有彼此相同之組態或值。轉換器 150 之運作類似於轉換器 10 之運作。阻抗元件 48 及  $48_1$  分別傳播其等自身與放電電路 80 及  $80_1$  之間之功率消散。

圖 6 係根據本發明之一實施例之放電電路 80 之一電路示意圖。圖 6 中繪示連接至一或閘 86 之一輸入端子 86A 之一信號偵測電路 82，及連接至或閘 86 之一輸入端子 86B 之一信號偵測電路 84。信號偵測電路 82 及 84 可稱為信號偵測級或偵測級，且或閘 86 可稱為邏輯電路、閘控元件或閘控電

路。放電電路 80 可包含連接至一電流控制元件 87 之一電流控制元件 88。舉例而言，電流控制元件 87 係一電流源，且電流控制元件 88 係一開關。電流源 87 具有一控制端子 87A 及載流端子 87B 及 87C，其中控制端子 87A 連接至或閘 86 之輸出端子，且載流端子 87B 連接至信號偵測電路 82 之輸入端子 80A。開關 88 具有共同連接至信號偵測電路 82 之一輸出端子 82C 及或閘 86 之輸入端子 86A 之一控制端子 88A、連接至電流源 87 之載流端子 87C 之一載流端子 88B、及耦合用於接收運作電位  $V_{SS}$  源之一載流端子 88C。電流源 87 之載流端子 87C 及開關 88 之載流端子 88B 透過二極體 89 連接至信號偵測電路 84 之一輸入端子 84A。舉例而言，開關 88 係具有用作控制端子之閘極端子、用作載流端子 88B 之汲極端子及用作載流端子 88C 之源極端子的電晶體。或者，電流控制元件 87 及 88 可為開關，或電流控制元件 87 及 88 可為電流源，或電流控制元件 87 可為一開關，且電流控制元件 88 可為一電流源。

信號偵測電路 82 包含一 AC 偵測器 90，該 AC 偵測器 90 具有可用作或可耦合至輸入端子 80A 之一輸入端子 90A、耦合用於接收一參考電位  $V_{REF1}$  之一輸入端子 90B、及一輸出端子 90C。根據本發明之一實施例，AC 偵測器 90 可包括連接至一濾波器 94 之一比較器 92。舉例而言，比較器 92 具有可用作或連接至輸入端子 90A 之一非反向輸入端子、可用作或連接至輸入端子 90B 之一反向輸入端子、及一輸出端子 92A。濾波器 94 具有一輸入端子及一輸出端子，其中該

輸入端子連接至比較器 92 之輸出端子 92A，且該輸出端子可連接至或用作輸出端子 90C。

信號偵測電路 82 進一步包含透過計時器 96 及 98 而耦合至 AC 偵測器 90 之鎖存器 100。更特定言之，計時器 96 具有輸入端子 96A 及 96B 及輸出端子 96C 及 96D，且計時器 98 具有輸入端子及輸出端子。輸入端子 96B 連接至輸出端子 90C，且輸入端子 96A 連接至鎖存器 100 之一重設輸入端子。輸出端子 96C 連接至鎖存器 100 之一設定輸入端子，且輸出端子 96D 連接至計時器 98 之輸入端子。計時器 98 之輸出端子共同連接至鎖存器 100 之重設輸入端子及計時器 96 之輸入端子 96A。鎖存器 100 之輸出端子可用作或連接至輸出端子 82C。如上文所討論，輸出端子 82C 共同連接至或開 86 之輸入端子 86A 及開關 88 之控制端子 88A。

舉例而言，信號偵測電路 84 包括一磁滯比較器 85，其具有可用作或連接至輸入端子 80B 或 84A 之一反向輸入端子、可耦合用於接收參考電壓  $V_{REF2}$  之一非反向輸入端子、及連接至或開 86 之輸入端子 86B 之一輸出端子。

在根據本發明之一實施例之運作中，AC 偵測器 90 感測或偵測輸入端子 80A 上是否存在一 AC 信號。回應於輸入端子 12 及 14 上之一 AC 信號，二極體 44 及 46 協作以在其等之陰極上建立一週期 AC 信號，且在放電電路 80 之輸入端子 80A 上產生一週期 AC 信號。如上文所討論，電阻器 48 係在其自身與放電電路 80 之間傳播功率損失之一視需要電路元件。回應於輸入端子 80A 上之 AC 信號，放電電路 80 經組態

以運作於高阻抗狀態，使得在輸入端子80A上出現高阻抗。

在輸入端子80A上無AC信號的情況下，大體上係一DC電壓之電壓出現於輸入端子80A，且藉由比較器92與參考電壓 $V_{REF1}$ 對比。舉例而言，參考電壓 $V_{REF1}$ 係約20伏特。回應於輸入端子80A上之一DC電壓之電壓小於或大於參考電壓 $V_{REF1}$ ，不存在越過參考電壓 $V_{REF1}$ 。因此，放電電路80使電容器32及34(展示於圖1中)放電，直到輸入端子80A上之DC電壓小於使電流源87及開關88維持於開啟狀態的電壓。舉例而言，該DC電壓位準係約5伏特。回應於輸入端子80A上之電壓低於此電壓位準，放電電路80以閒置模式運作，其中電流源87不導電，且開關88斷開。閒置模式運作指示電容器32及34被充分放電，使得跨此等電容器之電壓低於由安全準則(諸如，例如IEC 60950資訊技術設備安全準則)給出之安全位準。

回應於輸入端子80A上之電壓越過參考電壓 $V_{REF1}$ ，AC偵測器90在輸出端子90C上產生一邏輯高電壓之一經濾波前導沿，其傳輸至輸入端子96B，並啟用計時器96。若AC偵測器90在計時器96超時時間之前未偵測到轉變，則計時器96在輸出端子96C上產生一邏輯高電壓，及在輸出端子96D上產生一邏輯高電壓。輸出端子96C上之邏輯高電壓傳輸至鎖存器100之設定輸入端子，且輸出端子96D上之邏輯高電壓傳輸至計時器98之輸入端子。該設定輸入端子上之邏輯高電壓導致鎖存器100在輸出端子82C產生一邏輯

高電壓，導致或開 86 在其輸出端子產生啟用電流源 87 之一邏輯高電壓信號。再者，輸出端子 82C 上之邏輯高電壓信號出現在開關 88 之控制端子，導致其閉合。在開關 88 係一電晶體之實施例中，應注意，電晶體 88 開啟，並傳導電流  $I_{DIS}$ ，且其汲極電壓接近運作電位  $V_{SS}$  源之電壓。輸入端子 80B 從電晶體 88 之汲極端子透過二極體 89 耦合以抑制電容器 52 之放電(展示於圖 1 中)。

回應於其輸入端子上邏輯高電壓之一前導沿，計時器 98 在一預定時間週期之後在其輸出端子產生一邏輯高電壓。該邏輯高電壓傳輸至鎖存器 100 之重設輸入端子及計時器 96 之輸入端子 96A。回應於在輸入端子 96A 及該重設輸入端子上之邏輯高電壓之一前導沿，放電電路 80 啟動另一偵測階段。

因為開關 88 閉合且傳導電流，故大部分放電電流  $I_{DIS}$  流動穿過開關 88，而非朝輸入端子 80B 並且穿過一電路元件，諸如，例如電容器 52(展示於圖 1 中)。應注意，在開關 88 係開啟之一電晶體之實施例中，輸入端子 84A 上之電壓藉由二極體 89 從端子 87C 及 88B 上去耦合，且電容器 52 供應電力至系統。若輸入端子 84A 上之電壓小於參考電壓  $V_{REF2}$ ，則比較器 85 之輸出端子及或開 86 之輸入端子 86B 上出現邏輯高電壓。回應於輸入端子 86B 上之邏輯高電壓，或開 86 在其輸出端子產生邏輯高電壓，該邏輯高電壓使電流源 87 獨立於信號偵測電路 82 之狀態而維持開啟並傳導電流。二極體 89 用於透過開關 88 使放電路徑避開供應電容器

52(展示於圖 1 中)。

圖 7 係根據本發明之另一實施例之一放電電路 81 之一電路示意圖。放電電路 81 類似於放電電路 80，只是無二極體 89 及計時器 98，且或閘 86 由具有輸入端子 186A 及 186B 之與閘 186 取代，其中輸入端子 186B 係一反向輸入端子。放電電路 81 可取代轉換器 10 中之放電電路 80、轉換器 110 中之放電電路 80、或轉換器 150 中之放電電路 80 及 80<sub>1</sub>。包含計時器 96 以驗證端子 12 及 14 上之輸入電壓是否為一 AC 電壓或一 DC 電壓。計時器 96 在每次轉變時啟用，且在後續轉變時重設。若 AC 偵測器 90 在計時器 96 超時時間之前未偵測到轉變，則計時器 96 在輸出端子 96C 上產生一邏輯高電壓信號，該邏輯高電壓信號傳輸至鎖存器 100 之設定輸入端子。該設定輸入端子上之邏輯高電壓導致鎖存器 100 在輸出端子 82C 產生傳輸至與閘 186 之一邏輯高電壓。因為輸入端子 80B 上之電壓大於參考電壓  $V_{REF2}$ ，故信號偵測電路 84 產生一邏輯低電壓位準，該邏輯低電壓位準傳輸至輸入端子 186B。回應於輸入端子 186A 上之邏輯高電壓位準及輸入端子 186B 上之邏輯低電壓位準，與閘 186 在其輸出端子上產生啟用或開啟開關 88 之一邏輯高電壓位準。來自信號偵測電路 84 之邏輯低輸出電壓將電流源 87 關閉。

啟用開關 88 使供應電容器 52 放電至由參考電壓  $V_{REF2}$  及磁滯比較器 85 之磁滯作用給出之下供應臨限電壓。回應於到達該下供應臨限電壓，在磁滯比較器 85 之輸出端子及輸入端子 186B 上出現邏輯高電壓。輸入端子 186B 上之邏輯

高電壓傳輸至與閘186之反向輸入端子，該與閘186在其輸出端子上產生停用開關88之一邏輯低電壓信號。輸入端子186B上之邏輯高電壓開啟電流源87，該電流源87使輸入濾波電容器32及34放電。輸入濾波電容器32及34上之電荷被轉移至供應電容器52，並將其充電至由參考電壓 $V_{REF2}$ 及磁滯比較器85之磁滯作用給出之上供應電壓。回應於到達上電壓臨限，比較器85之輸出端子上及輸入端子186B上出現一邏輯低電壓。輸入端子186B上之邏輯低電壓位準使電流源87停用，且傳輸至與閘186之反向輸入端子，導致與閘186在其輸出端子上產生一邏輯高電壓位準，該邏輯高電壓位準啟用開關88，使得放電電路80可啟動另一放電階段。

圖8係根據本發明之另一實施例之一電源供應器200之一方塊圖。電源供應器200包含透過二極體44及46及阻抗元件48耦合至放電電路80之一濾波電路或濾波級202。更特定言之，二極體44及46之陽極連接至濾波電路202之對應輸出端子，且二極體44及46之陰極共同連接在一起以形成節點47。視需要，放電電路80透過電阻器48耦合至二極體44及46之陰極。一電容器52耦合至放電電路80之輸出端子80B。濾波電路202可包括展示於圖1中之感應濾波器20、電容器32及34及二極體橋22。或者，濾波電路202可包括電容器34，其中節點40及42分別用作輸入端子，諸如，例如輸入端子12及14。

現在應瞭解，已提供一種具有一放電電路之轉換器，及

一種用於使濾波電容器放電之方法。該放電電路可與一啟動電路整合，以使用單一端子提供高電壓啟動及輸入濾波電容器功能。儘管該放電電路可與該啟動電路整合，但是其並不干擾系統重啟時間。根據多種實施例，該放電電路將電荷從輸入濾波電容器 32 及 34 轉移到一個或多個供應電容器，諸如電容器 52。應注意，實施例可能不包含高電壓輸入端子與接地之間之直接路徑。

根據一實施例，一放電電路包含一信號偵測電路 82 及一信號偵測電路 84。該信號偵測電路偵測或感測該轉換器之輸入端子上是否存在一 AC 信號或一 DC 信號。若存在一 AC 信號，則該等輸入濾波電容器不放電，且若存在一 DC 信號，則可能需要使該等輸入濾波電容器放電。信號偵測電路 84 控制一個或多個供應電容器之充電。回應於輸入端子 80B 上之電壓小於一預定參考電壓，該信號偵測電路 84 產生能夠開啟電流源 87 之一信號至連接至輸入端子 80B 之一供應電容器。回應於輸入端子 80B 上之電壓大於該預定參考電壓，信號偵測電路 84 產生用於停用電流源 87 之一信號。

儘管本文中已揭示特定實施例，但是並非意欲將本發明限制於所揭示之實施例。熟習此項技術者應瞭解，可在未脫離本發明之精神之下作出修改及變動。本發明意欲涵蓋落入隨附申請專利範圍之範疇內的所有此等修改及變動。

### 【圖式簡單說明】

圖 1 係根據本發明之一實施例之一轉換器之電路示意

圖；

圖2係根據本發明之一實施例之圖1之轉換器之一時序

圖；

圖3係根據本發明之另一實施例之圖1之轉換器之一時序

圖；

圖4係根據本發明之另一實施例之一轉換器之電路示意

圖；

圖5係根據本發明之另一實施例之一轉換器之電路示意

圖；

圖6係根據本發明之另一實施例之一放電電路之一電路示意圖；

圖7係根據本發明之另一實施例之一放電電路之電路示意圖；及

圖8係根據本發明之另一實施例之一轉換器之電路示意圖。

### 【主要元件符號說明】

10	轉換器
12	輸入端子
14	輸入端子
16	輸出端子
18	輸出端子
20	感應濾波器
20A	輸入端子
20B	輸入端子

20C	輸出端子
20D	輸出端子
22	橋式整流器
22A	橋接端子
22B	橋接端子
22C	橋接端子
22D	橋接端子
24	二極體
26	二極體
28	二極體
30	二極體
32	濾波電容器
34	濾波電容器
36	輸出電容器
40	節點
42	節點
44	二極體
46	二極體
47	節點
48	阻抗元件/電阻器
48 <sub>1</sub>	阻抗元件
52	電容器
80	放電電路
80 <sub>1</sub>	放電電路

80A	輸入端子
80 <sub>1</sub> A	輸入端子
80B	輸出端子
80 <sub>1</sub> B	輸出端子
80C	輸出端子
80 <sub>1</sub> C	輸出端子
81	放電電路
82	信號偵測電路
82C	輸出端子
84	信號偵測電路
84A	輸入端子
85	磁滯比較器
86	或閘
86A	輸入端子
86B	輸入端子
87	電流控制元件/電流源
87A	控制端子
87B	載流端子
87C	載流端子
88	電流控制元件/開關
88A	控制端子
88B	載流端子
88C	載流端子
89	二極體

90	AC偵測器
90A	輸入端子
90B	輸入端子
90C	輸出端子
92	比較器
92A	輸出端子
94	濾波器
96	計時器
96A	輸入端子
96B	輸入端子
96C	輸出端子
96D	輸出端子
98	計時器
100	鎖存器
110	轉換器
150	轉換器
186	與閘
186A	輸入端子
186B	輸入端子
200	電源供應器
202	濾波電路

## 七、申請專利範圍：

### 1. 一種電源供應器，其包括：

一第一信號偵測電路，其具有一輸入端子及一輸出端子；

一邏輯電路，其具有第一輸入端子與第二輸入端子以及一輸出端子，該第一輸入端子耦合至該第一信號偵測電路之該輸出端子；

一第二信號偵測電路，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子經耦合用於接收一第一參考信號，且該輸出端子耦合至該邏輯電路之該第二輸入端子；

一第一電流控制元件，其具有第一載流端子及第二載流端子以及一控制端子，該邏輯電路之該第二輸入端子耦合至該第一電流控制元件之該控制端子，該第一載流端子耦合至該第一信號偵測電路之該輸入端子；及

一第二電流控制元件，其具有第一載流端子及第二載流端子以及一控制端子，該控制端子耦合至該邏輯電路之該輸出端子，且該第一載流端子耦合至該第一電流控制元件之該第二載流端子。

### 2. 如請求項 1 之電源供應器，其中該第一信號偵測電路包括：

一 AC 偵測器，其具有用作該第一信號偵測電路之該輸入端子之一第一輸入端子、一第二輸入端子及一輸出端子；

一第一計時器，其具有第一輸入端子及第二輸入端子以及第一輸出端子及第二輸出端子，該第一輸入端子耦合至該AC偵測器之該輸出端子；

一第二計時器，其具有一輸入端子及一輸出端子，該第二計時器之該輸入端子耦合至該第一計時器之該第一輸出端子，且該第二計時器之該輸出端子耦合至該第一計時器之該第二輸入端子；及

一鎖存器，其具有第一輸入端子及第二輸入端子以及一輸出端子，該鎖存器之該第一輸入端子共同耦合至該第二計時器之該輸出端子及該第一計時器之該第二輸入端子，該鎖存器之該第二輸入端子耦合至該第一計時器之該第二輸出端子，且該鎖存器之該輸出端子用作該第一信號偵測電路之該輸出端子。

3. 如請求項1之電源供應器，其進一步包含一個二極體，該二極體具有耦合於該第一電流控制元件之該第二載流端子之一陽極與耦合於該第二偵測電路之該第二輸入端子之一陰極。

4. 如請求項1之電源供應器，其中

該邏輯電路包括一或閘或一與閘；

該第一電流控制元件包括一第一電流源；且

該第二電流控制元件包括一開關。

5. 如請求項1之電源供應器，其中

該邏輯電路包括一或閘或一與閘；

該第一電流控制元件包括一第一電流源；且

- 該第二電流控制元件包括一第二電流源。
6. 如請求項1之電源供應器，其中
- 該邏輯電路包括一或閘或一與閘；
  - 該第一電流控制元件包括一第一開關；且
  - 該第二電流控制元件包括一第二開關。
7. 如請求項1之電源供應器，其中該信號偵測電路包括：
- 一AC偵測器，其具有用作該第一信號偵測電路之該輸入端子之一第一輸入端子、一第二輸入端子及一輸出端子；
  - 一計時器，其具有第一輸入端子及第二輸入端子以及第一輸出端子及第二輸出端子，該第一輸入端子耦合至該AC偵測器之該輸出端子；及
  - 一鎖存器，其具有第一輸入端子及第二輸入端子以及一輸出端子，該鎖存器之該第一輸入端子耦合至該計時器之該輸出端子，該鎖存器之該第二輸入端子耦合至該第一計時器之該第二輸出端子，且該鎖存器之該輸出端子用作該第一信號偵測電路之該輸出端子。
8. 如請求項1之電源供應器，其中
- 該邏輯電路包括一與閘；
  - 該第一電流控制元件包括一第一電流源；且
  - 該第二電流控制元件包括一開關。
9. 如請求項1之電源供應器，其中該第二信號偵測電路包括具有磁滯之一比較器。
10. 如請求項1之電源供應器，其進一步包含一電容器，該

電容器具有耦合至該第一信號偵測電路之該輸入端子之一第一端子。

11. 一種電源供應器，其包括：

一濾波級，其具有至少一輸入端子及一輸出端子；

一放電電路，其具有一輸入端子及一輸出端子，該放電電路之該輸入端子耦合至該濾波級之該輸出端子，該放電電路包括：

一第一偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子用作該放電電路之該輸入端子；

一閘控元件，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子耦合至該第一偵測級之該輸出端子；

一第二偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該輸出端子耦合至該閘控元件之該第二輸入端子；

一第一電流控制元件，其具有一控制端子以及第一載流端子及第二載流端子，該第一電流控制元件之該控制端子耦合至該閘控元件之該輸出端，且該第一載流端子耦合至該第二偵測級之該第一輸入端子；及

具有一陽極及一陰極之一個二極體，該陽極耦合於該第一電流控制元件之該第一載流端子且該陰極耦合於該第二偵測電路之該第一輸入端子。

12. 如請求項11之電源供應器，其中該閘控元件包括一或閘

或一與閘。

13. 如請求項 11 之電源供應器，其中該第一電流控制元件包括一電晶體。
14. 如請求項 11 之電源供應器，其進一步包含一第二電流控制元件，該第二電流控制元件具有一控制端子以及第一載流端子及第二載流端子，該第二電流控制元件之該控制端子耦合至該閘控元件之該第二輸入端子，且該第一載流端子耦合至該第一電流控制元件之該第一載流端子。
15. 如請求項 11 之電源供應器，其進一步包含一第二電流控制元件，該第二電流控制元件具有一控制端子以及第一載流端子及第二載流端子，該第二電流控制元件之該控制端子耦合至該閘控元件之該第二輸入端子，且該第一載流端子耦合至該偵測級之該輸入端子。
16. 一種電源供應器，其包括：
  - 一濾波級，其具有至少一輸入端子及一輸出端子；
  - 一放電電路，其具有一輸入端子及一輸出端子，該放電電路之該輸入端子耦合至該濾波級之該輸出端子，該放電電路包括：
    - 一第一偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子用作該放電電路之該輸入端子，其中該第一偵測級包括：
      - 一 AC 偵測器，其具有用作該第一偵測級之該第一輸入端子之一第一輸入端子、一第二輸入端子及一

輸出端子；

至少一計時器，其具有第一輸入端子及第二輸入端子以及第一輸出端子及第二輸出端子，該第一輸入端子耦合至該AC偵測器之該輸出端子；及

一鎖存器，其具有耦合至該至少一計時器之該第一輸出端子之一第一輸入端子且該輸出端子用作該第一偵測級之該輸出端子；

一閘控元件，其具有第一輸入端子及第二輸入端子以及一輸出端子，該第一輸入端子耦合至該第一偵測級之該輸出端子；

一第二偵測級，其具有第一輸入端子及第二輸入端子以及一輸出端子，該輸出端子耦合至該閘控元件之該第二輸入端子；

一第一電流控制元件，其具有一控制端子以及第一載流端子及第二載流端子，該第一電流控制元件之該控制端子耦合至該閘控元件之該輸出端，且該第一載流端子耦合至該第二偵測級之該第一輸入端子。

17. 如請求項16之電源供應器，其中該閘控元件包括一或閘或一與閘。
18. 如請求項16之電源供應器，其中該第一電流控制元件包括一電晶體。
19. 如請求項16之電源供應器，其進一步包含一第二電流控制元件，該第二電流控制元件具有一控制端子以及第一載流端子及第二載流端子，該第二電流控制元件之該控

制端子耦合至該閘控元件之該第二輸入端子，且該第二電流控制元件之該第一載流端子耦合至該第一電流控制元件之該第一載流端子。

20. 如請求項16之電源供應器，其進一步包含一第二電流控制元件，該第二電流控制元件具有一控制端子以及第一載流端子及第二載流端子，該第二電流控制元件之該控制端子耦合至該閘控元件之該第二輸入端子，且該第二電流控制元件之該第一載流端子耦合至該第一偵測級之該第一輸入端子。

21. 一種用於運作一電源供應器之方法，其包括：

回應於從至一濾波級之一輸入中移除一第一AC信號而產生一第一信號，其中該第一信號大於或小於一第一參考位準；及

回應於該第一信號大於或小於該第一參考位準達一預定時間週期而使耦合至該濾波級之一個或多個電容器放電，其中使耦合至該濾波級之該一或多個電容器放電包含：

回應於該第一信號而啟動一第一計時器；

回應於該第一信號延遲達一第二預定時間週期而啟動一第二計時器；及

回應於該第一信號延遲達該第一預定時間週期而產生一控制信號；及

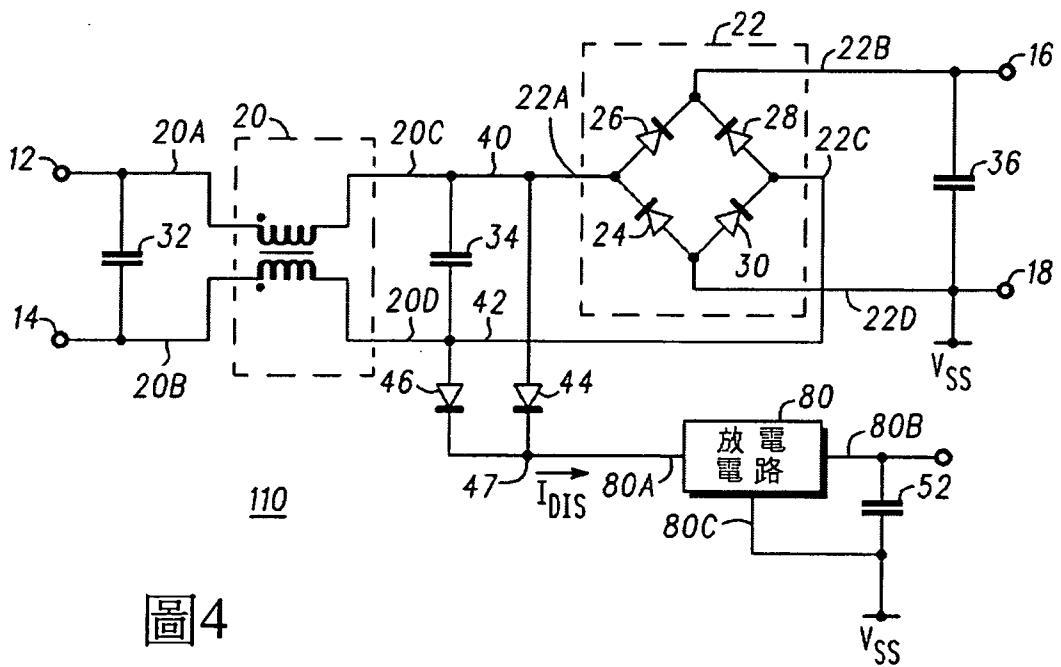
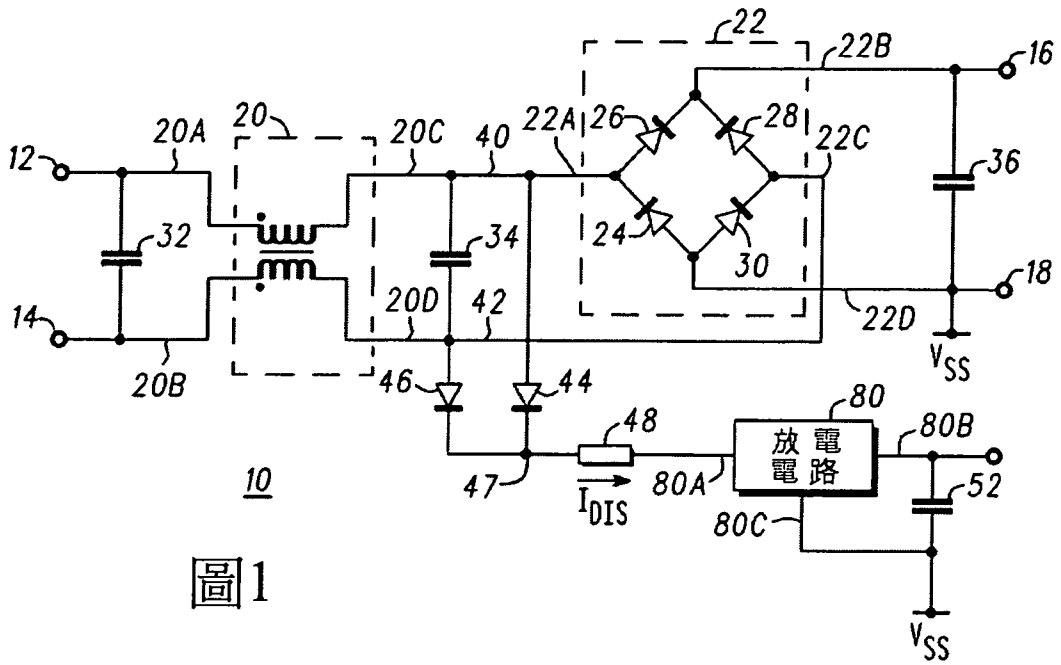
使用該控制信號以產生一放電電流。

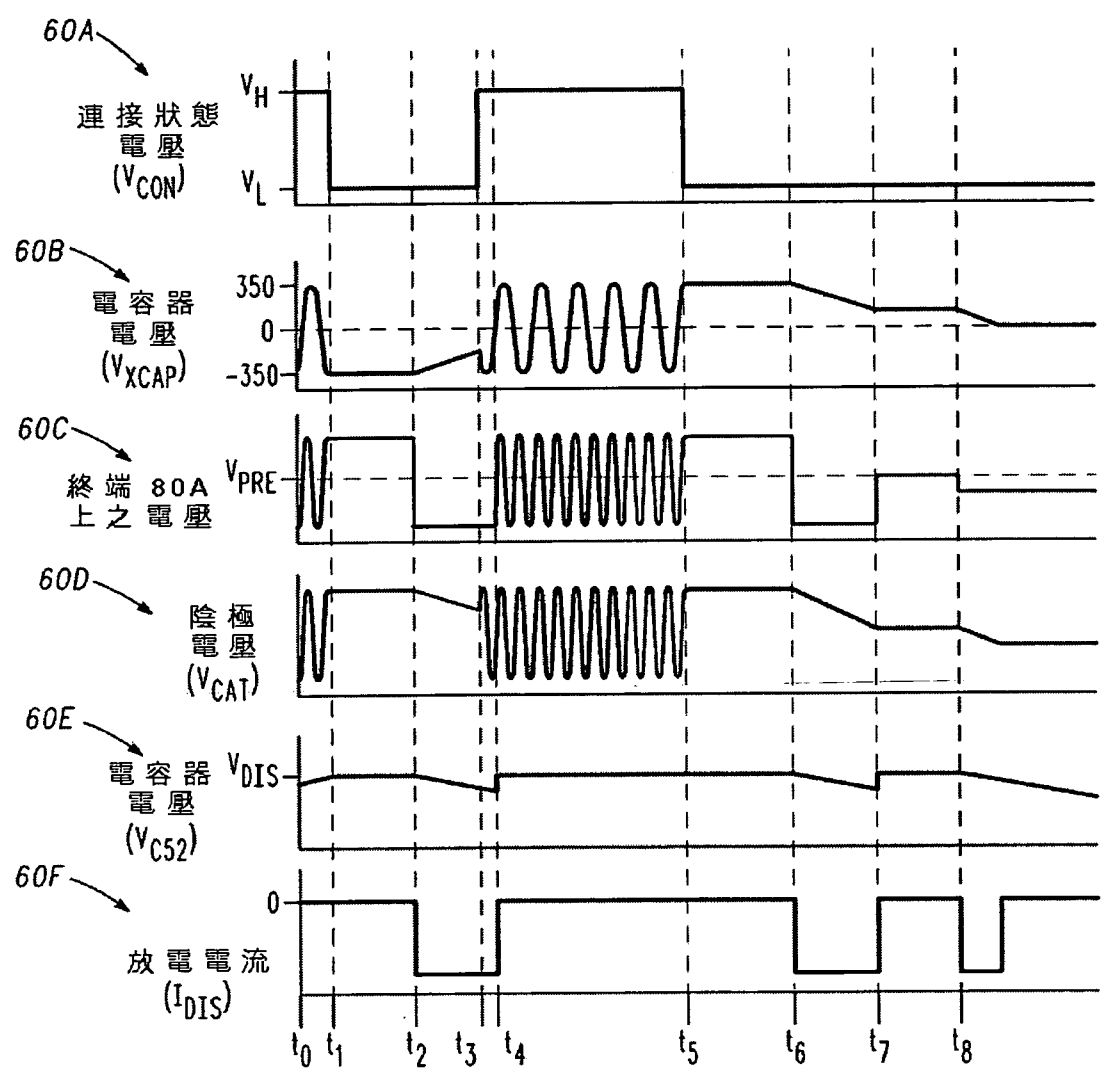
22. 如請求項21之方法，其進一步包含回應於透過該第一信

號之一第二AC信號轉變而將耦合至該濾波級之該一或多個電容器充電。

23. 如請求項21之方法，其中使用該控制信號以產生該放電電流包含將該放電電流路由至一第一運作電位源。
24. 如請求項21之方法，其中使用該控制信號以產生該放電電流包含使用該放電電流以使一供應電容器充電。

八、圖式：





60

圖2

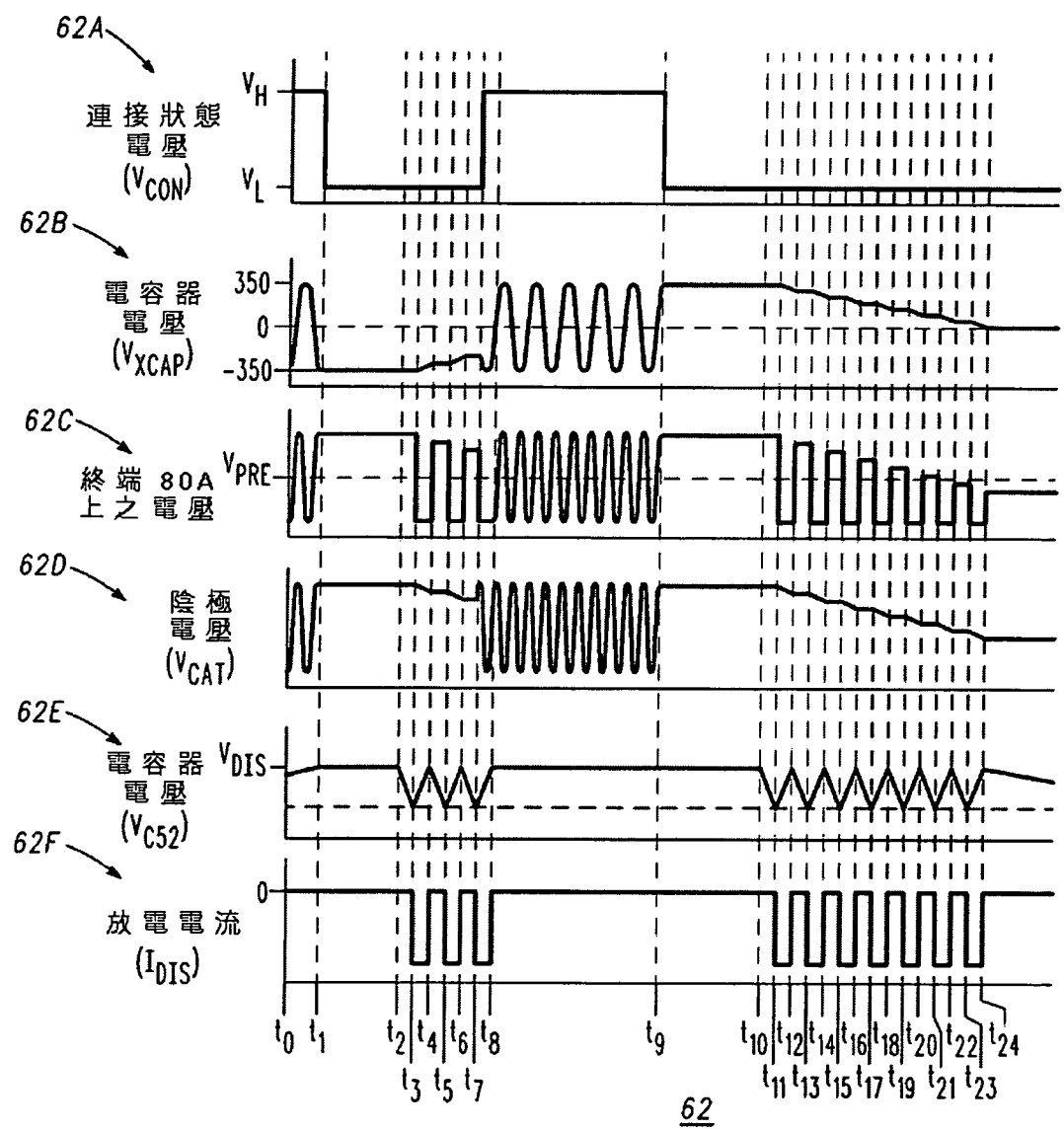


圖3

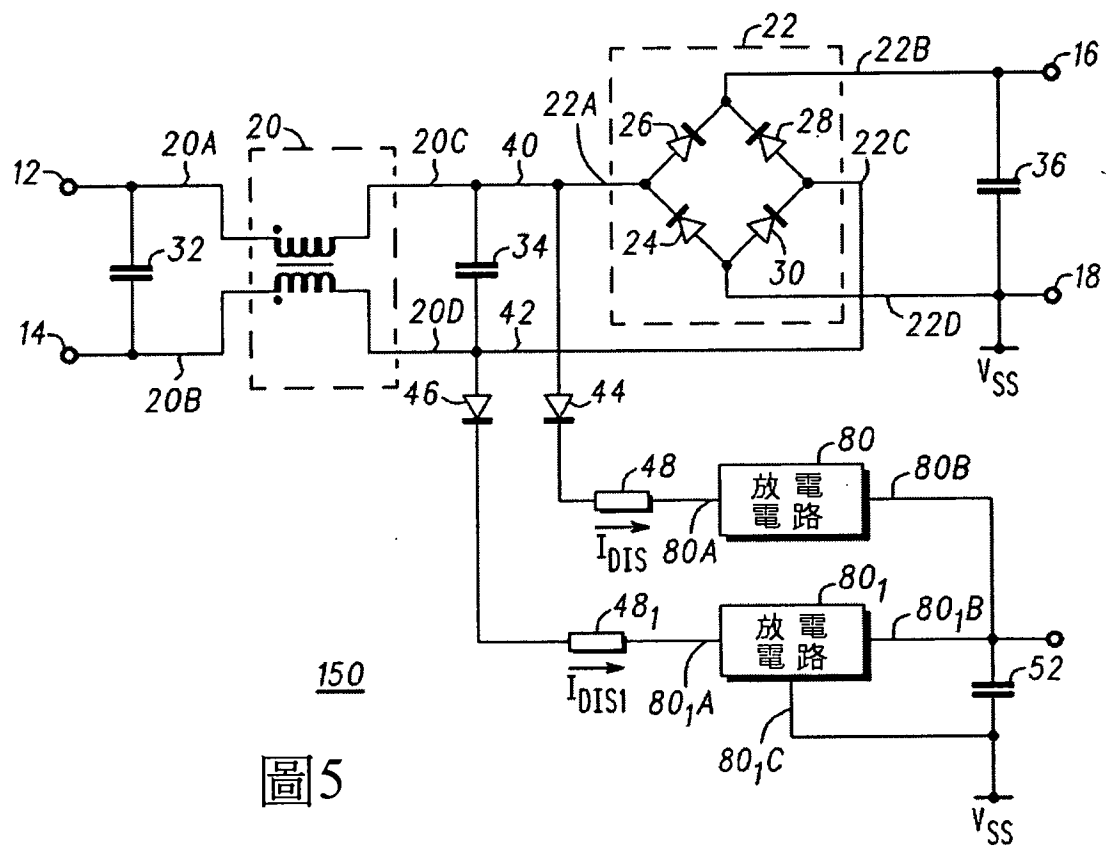


圖5

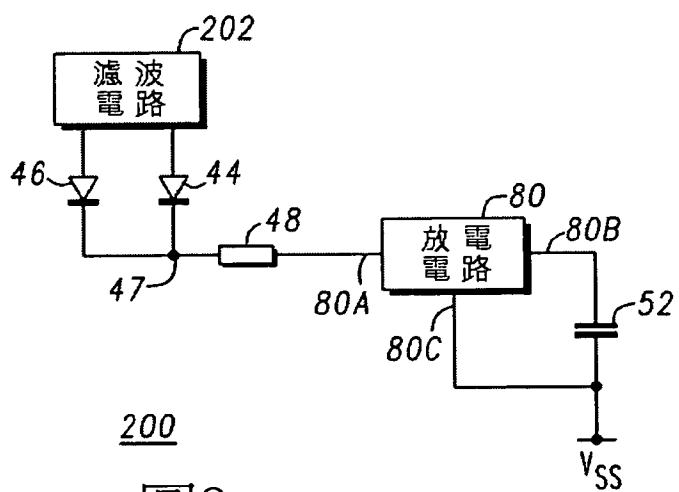
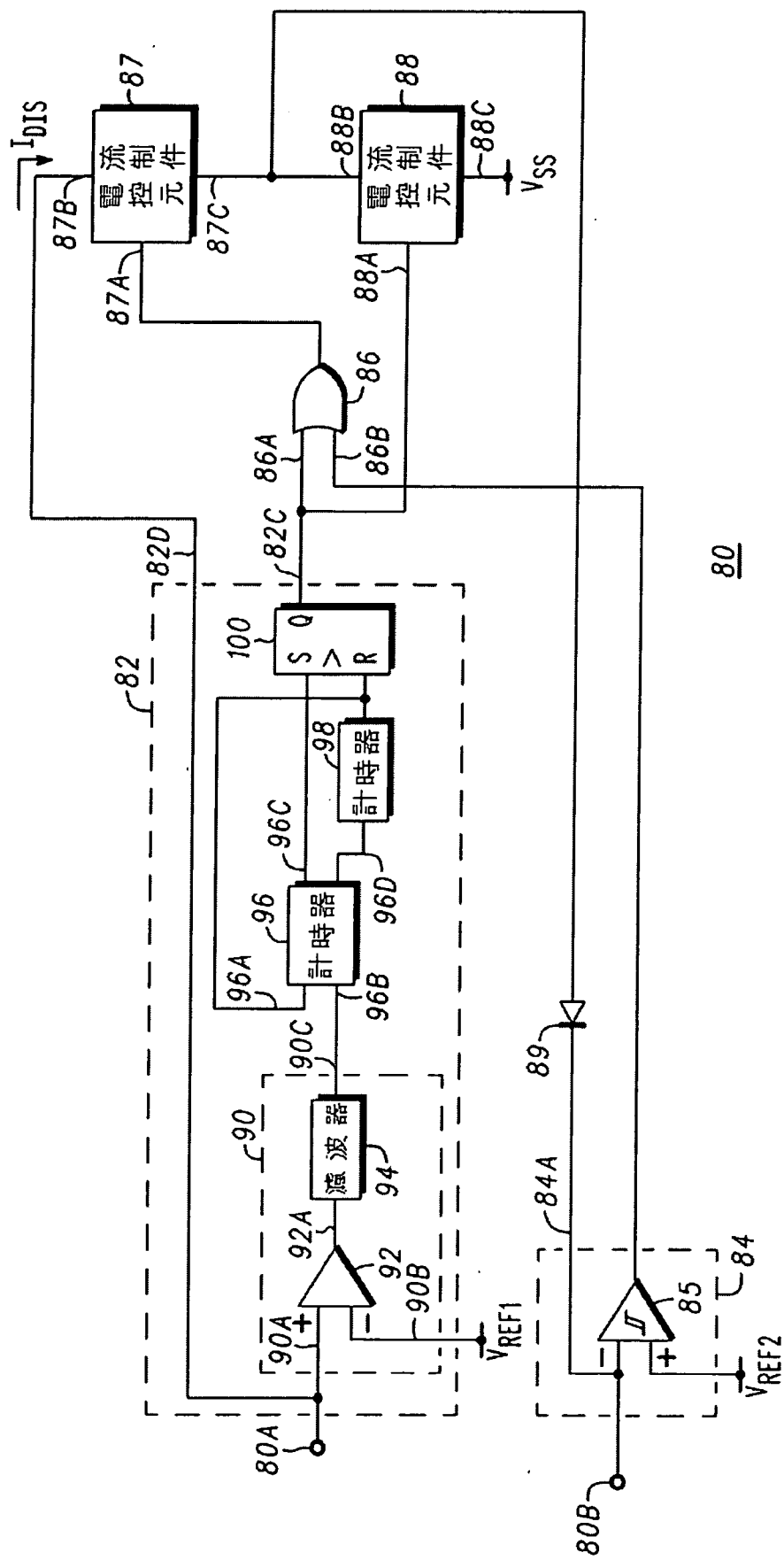
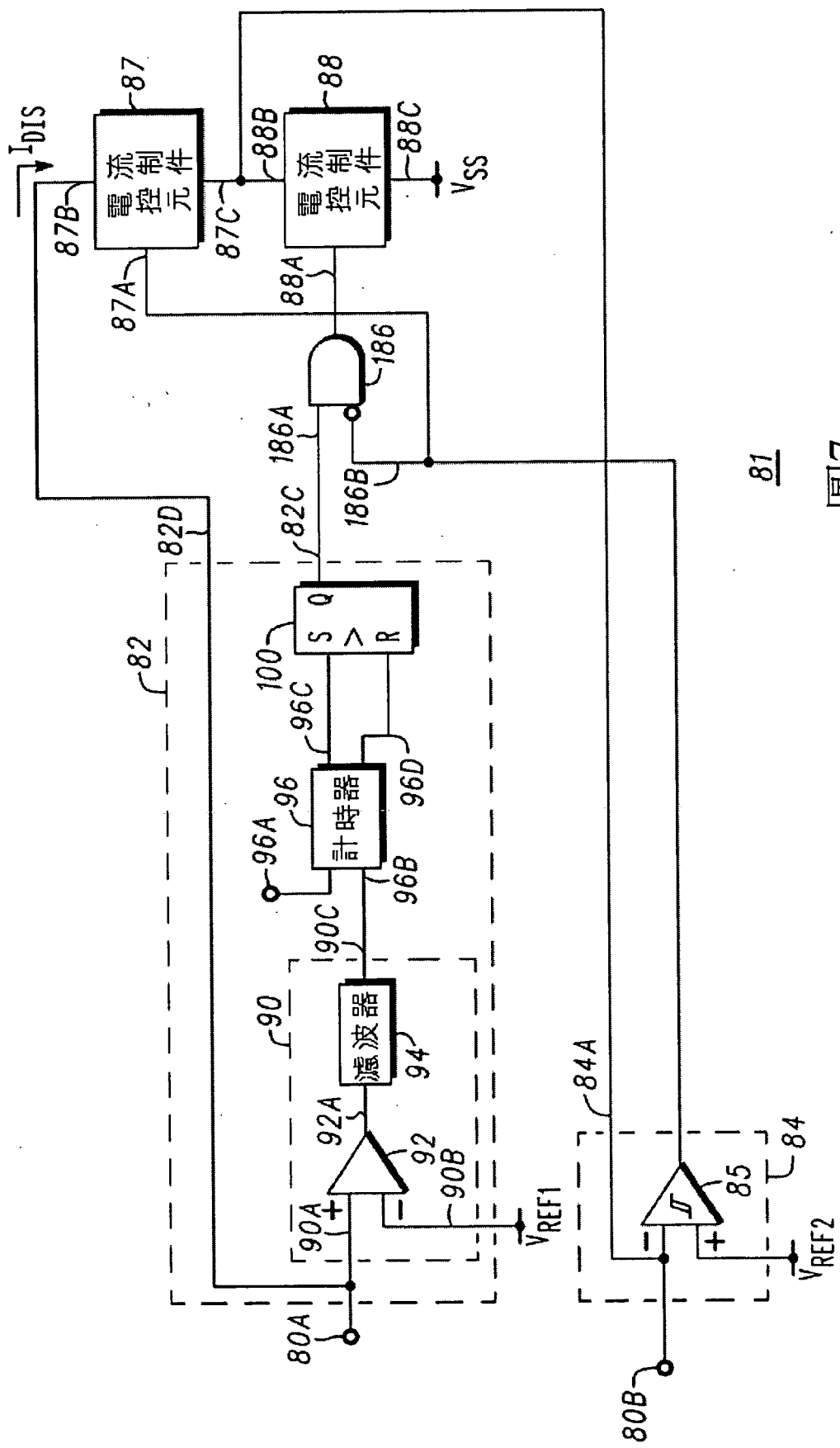


圖8



80 圖6



81 圖7