

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200580017826.8

[51] Int. Cl.

H03K 17/16 (2006.01)

H03K 17/687 (2006.01)

H03K 19/0175 (2006.01)

[43] 公开日 2007 年 5 月 9 日

[11] 公开号 CN 1961481A

[22] 申请日 2005.6.1

[21] 申请号 200580017826.8

[30] 优先权

[32] 2004.6.2 [33] JP [31] 164291/2004

[86] 国际申请 PCT/JP2005/010039 2005.6.1

[87] 国际公布 WO2005/119912 日 2005.12.15

[85] 进入国家阶段日期 2006.12.1

[71] 申请人 罗姆股份有限公司

地址 日本京都府

[72] 发明人 大久保利郎

[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 刘建

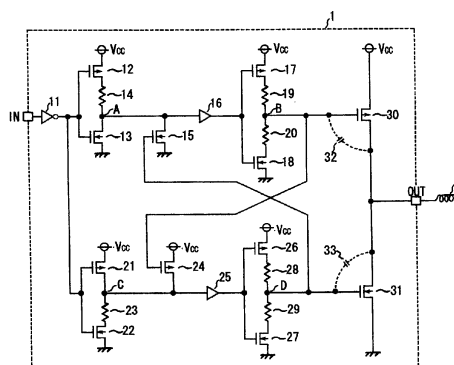
权利要求书 1 页 说明书 7 页 附图 3 页

[54] 发明名称

线圈负载驱动输出电路

[57] 摘要

本发明提供一种能够降低由切换产生的辐射噪声的线圈负载驱动输出电路。该线圈负载驱动输出电路(1)包括：输出电源侧驱动晶体管控制电压的第(1)以及第(2)控制晶体管(17)、(18)；限制这些电流的第(1)以及第(2)限流阻抗元件(19)、(20)；输出接地侧驱动晶体管控制电压的第(3)以及第(4)控制晶体管(26)、(27)；限制这些电流的第(3)以及第(4)限流阻抗元件(28)、(29)；分别由电源侧或者接地侧驱动晶体管控制电压控制并且输出线圈负载(2)的驱动电压的电源侧以及接地侧驱动晶体管(30)、(31)；分别由电源侧或者接地侧驱动晶体管控制电压控制并且当导通时强制性地使接地侧或者电源侧驱动晶体管截止的电源侧以及接地侧检测晶体管(24)、(15)。



1、一种线圈负载驱动输出电路，包括：

第1以及第2控制晶体管，在电源电位和接地电位之间串联连接并且从中间点输出电源侧驱动晶体管控制电压；

第1以及第2限流阻抗元件，分别限制在第1以及第2控制晶体管中流动的电流；

第3以及第4控制晶体管，在电源电位和接地电位之间串联连接并且从中间点输出接地侧驱动晶体管控制电压；

第3以及第4限流阻抗元件，分别限制在第3以及第4控制晶体管中流动的电流；

电源侧驱动晶体管以及接地侧驱动晶体管，在电源电位和接地电位之间串联连接，分别由电源侧驱动晶体管控制电压或者接地侧驱动晶体管控制电压控制并且从中间点输出用于驱动线圈负载的驱动电压；

电源侧检测晶体管，由电源侧驱动晶体管控制电压控制，当导通时强制性地使接地侧驱动晶体管截止；

接地侧检测晶体管，由接地侧驱动晶体管控制电压控制，当导通时强制性地使电源侧驱动晶体管截止。

2、根据权利要求1所述的线圈负载驱动输出电路，其特征在于，

电源侧驱动晶体管是P型MOS晶体管，接地侧驱动晶体管是N型MOS晶体管，

第2以及第3限流阻抗元件比第1以及第4限流阻抗元件的电阻值要大。

3、根据权利要求1所述的线圈负载驱动输出电路，其特征在于，

电源侧驱动晶体管及接地侧驱动晶体管皆是N型MOS晶体管，

第1以及第3限流阻抗元件比第2以及第4限流阻抗元件的电阻值要大。

线圈负载驱动输出电路

技术领域

本发明涉及用于对电动机和传动装置等线圈负载进行驱动的线圈负载驱动输出电路。

背景技术

通常，为了驱动线圈负载，在采用脉宽调制（PWM）脉冲的装置中，因为由其切换产生的辐射噪声较多，所以存在对其它信号的串扰等影响等的问题。特别是，由于输出线圈负载的驱动电压的线圈负载驱动输出电路的驱动晶体管的电流输出能力大，所以由其切换产生的辐射噪声较大。

另一方面，作为减小一般的输出电路中的切换产生的噪声的措施，采用例如专利文献 1、2 中所示的方案。即，这些输出电路通过使电源侧驱动晶体管或者接地侧驱动晶体管缓慢地导通，获得噪声降低。另外，由此同时也能防止电源侧驱动晶体管和接地侧驱动晶体管的穿透电流。

但是，在此输出电路驱动的负载是线圈负载的情况下、即在输出电路是线圈负载驱动输出电路的情况下，由于线圈负载的电感性质就产生特别的现象。例如，如图 4 所示，在从输出端子 OUT 向线圈负载 2 提供电流 I_1 的电源侧驱动晶体管 111 通过切换变为截止的情况下，由于根据线圈负载 2 的电感性质而电流继续流动，因此再生电流 I_2 经过与接地侧驱动晶体管 112 并联存在的寄生二极管 113 流向线圈负载 2。因而，此时输出端子 OUT 的电压从电源电位 V_{CC} 急剧地下降为接地电位以下，由此产生辐射噪声。

通常通过将电容器等噪声减小元件安装在必要的位置可以解决此辐射噪声，但减少辐射噪声本身这点在性能和成本方面是重要的。

专利文献 1：日本特开平 6-152374 号公报。

专利文献 2：日本特开平 11-317653 号公报。

发明内容

本发明是鉴于相关理由作成的发明，其目的在于提供一种能够降低由切换产生的辐射噪声的线圈负载驱动输出电路。

为了达到上述目的，本发明的优选实施方式涉及的线圈负载驱动输出电路具备：第1及第2控制晶体管，在电源电位和接地电位之间串联连接并从中点输出电源侧驱动晶体管控制电压；第1以及第2限流阻抗元件，分别限制在第1及第2控制晶体管中流动的电流；第3及第4控制晶体管，在电源电位和接地电位之间串联连接并从中点输出接地侧驱动晶体管控制电压；第3及第4限流阻抗元件，分别限制在第3及第4控制晶体管中流动的电流；电源侧驱动晶体管以及接地侧驱动晶体管，在电源电位和接地电位之间串联连接并分别由电源侧驱动晶体管控制电压或者接地侧驱动晶体管控制电压控制且从中点输出用于驱动线圈负载的驱动电压；电源侧检测晶体管，由电源侧驱动晶体管控制电压控制当导通时强制性地使接地侧驱动晶体管截止；接地侧检测晶体管，由接地侧驱动晶体管控制电压控制当导通时强制性地使电源侧驱动晶体管截止。

作为优选，电源侧驱动晶体管是P型MOS晶体管，接地侧驱动晶体管是N型MOS晶体管，第2及第3限流阻抗元件比第1及第4限流阻抗元件的电阻值要大。

或者作为优选，电源侧驱动晶体管以及接地侧驱动晶体管皆是N型MOS晶体管，第1及第3限流阻抗元件比第2及第4限流阻抗元件的电阻值要大。

发明的效果

根据本发明，线圈负载驱动输出电路，由于设置有分别限制各个控制晶体管中流动的电流的限流阻抗元件，所以能使电源侧驱动晶体管以及接地侧驱动晶体管缓慢截止以及导通，由此能够降低由切换产生的辐射噪声。

附图说明

图 1 是本发明的优选实施方式涉及的线圈负载驱动输出电路的电路图。

图 2 是表示同上的各个部分中产生的波形的波形图。

图 3 是本发明的另一优选实施方式涉及的线圈负载驱动输出电路的电路图。

图 4 是对切换时的现象进行说明的电路图。

图中：1、51—线圈负载驱动输出电路，2—线圈负载，15—接地侧检测晶体管，17—第 1 控制晶体管，18—第 2 控制晶体管，19、53—第 1 限流阻抗元件，20、54—第 2 限流阻抗元件，24、55—电源侧检测晶体管，26—第 3 控制晶体管，27—第 4 控制晶体管，28—第 3 限流阻抗元件，29—第 4 限流阻抗元件，30、56—电源侧驱动晶体管，31—接地侧驱动晶体管。

具体实施方式

以下，参照附图同时说明本发明的最佳实施方式。图 1 是本发明的优选实施方式涉及的线圈负载驱动输出电路 1 的电路图。11 是反相器，该反相器 11 将从图外的电动机控制电路或者传动装置控制电路输入到输入端子 IN 的高或者低电平的输入信号（PWM 信号）反相输出。12 和 13 是 P 型 MOS 晶体管和 N 型 MOS 晶体管，该 P 型 MOS 晶体管 12 以及 N 型 MOS 晶体管 13 在电源电位 V_{CC} 和接地电位之间串联连接，输入反相器 11 的输出信号而从中间点即节点 A 反相输出。14 是限流阻抗元件，该限流阻抗元件 14 限制在 P 型 MOS 晶体管 12 中流动的电流。15 是 N 型 MOS 晶体管即接地侧检测晶体管，该接地侧检测晶体管 15 与节点 A 连接，由后述的节点 D 的电压即接地侧驱动晶体管控制电压控制。16 是缓冲器，该缓冲器 16 对节点 A 的电压波形进行整形。17 和 18 是 P 型 MOS 晶体管的第 1 控制晶体管和 N 型 MOS 晶体管的第 2 控制晶体管，该第 1 控制晶体管 17 以及第 2 控制晶体管 18 在电源电位 V_{CC} 和接地电位之间串联连接，输入缓冲器 16 的输出信号而从中间点即节点 B 输出电源侧驱动晶体管控制电压。19 和 20 是第 1 以及第 2 限流阻抗元件，该第 1 以及第 2 限流阻抗元件 19 和 20 分别限制在第 1 以及第 2 控制晶体管 17 和 18 中流动的电

流。

进一步, 21、22 是 P 型 MOS 晶体管、N 型 MOS 晶体管, 该 P 型 MOS 晶体管 21 以及 N 型 MOS 晶体管 22 在电源电位 V_{CC} 和接地电位之间串联连接, 输入反相器 11 的输出信号而从中间点即节点 C 反相输出。23 是限流阻抗元件, 该限流阻抗元件 23 限制在 N 型 MOS 晶体管 22 中流动的电流。24 是作为 P 型 MOS 晶体管的电源侧检测晶体管, 该电源侧检测晶体管 24 与节点 C 连接, 由节点 B 的电压即电源侧驱动晶体管控制电压控制。25 是缓冲器, 该缓冲器 25 对节点 C 的电压波形进行整形。26 和 27 是作为 P 型 MOS 晶体管的第 3 控制晶体管和作为 N 型 MOS 晶体管的第 4 控制晶体管, 该第 3 控制晶体管 26 以及第 4 控制晶体管 27 在电源电位 V_{CC} 和接地电位之间串联连接, 输入缓冲器 25 的输出信号而从中间点即节点 D 输出接地侧驱动晶体管控制电压。28 及 29 是第 3 以及第 4 限流阻抗元件, 该第 3 以及第 4 限流阻抗元件 28、29 分别限制在第 3 以及第 4 控制晶体管 26、27 中流动的电流。

进一步, 30 和 31 是作为 P 型 MOS 晶体管的电源侧驱动晶体管和作为 N 型 MOS 晶体管的接地侧驱动晶体管, 该电源侧驱动晶体管 30 以及接地侧驱动晶体管 31, 在电源电位 V_{CC} 和接地电位之间串联连接, 分别由电源侧驱动晶体管控制电压或者接地侧驱动晶体管控制电压控制, 从中间点经由输出端子 OUT 输出用于驱动线圈负载 2 的驱动电压。还有, 在图 1 中, 为了易于理解, 表示有电源侧驱动晶体管 30 的漏极·栅极间的寄生电容 32、和接地侧驱动晶体管 31 的漏极·栅极间的寄生电容 33。另外, 在线圈负载 2 的未图示的一侧设置与线圈负载驱动输出电路 1 同样的电路。

此处, 限流阻抗元件 14、19、20、23、28、29 是电阻。限流阻抗元件 14, 是当接地侧检测晶体管 15 导通时即使 P 型 MOS 晶体管 12 导通也能使节点 A 的电压保持为低电平的程度的电阻值。限流阻抗元件 23, 是当电源侧检测晶体管 24 导通时即使 N 型 MOS 晶体管 22 导通也能使节点 C 的电压保持为高电平的程度的电阻值。第 1 限流阻抗元件 19 和第 4 限流阻抗元件 29 的电阻值相同或者大致相同 (例如, 1K 至 2K Ω), 比第 2 限流阻抗元件 20 和第 3 限流阻抗元件 28 的电阻值 (例如 10K 至 30K Ω) 要小。

基于图 2 的波形图说明该线圈负载驱动输出电路 1 的动作。首先,说明电流从输出端子 OUT 向线圈负载 2 的方向流动的情况。还有,在同图中,OUT 的波形表示此种情况下的输出端子 OUT 的电压波形,OUT'表示后述的电流从线圈负载 2 向输出端子 OUT 的方向流动时的输出端子 OUT 的电压波形。当来自输入端子 IN 的输入信号由高电平变为低电平时,节点 A 变为低电平,由于第 1 控制晶体管 17 导通而使节点 B 的电压按照由阻抗元件 19 的电阻值和寄生电容 32 的电容值决定的时间常数上升。随着节点 B 的电压变化,电源侧驱动晶体管 30 的导通电阻慢慢变高,线圈负载 2 由于电感的性质而继续流动电流,由此输出端子 OUT 的电压慢慢下降。因而,输出端子 OUT 的电压没有急剧下降,由此降低辐射噪声。

还有,此时电源侧检测晶体管 24 导通,而使节点 C 保持为高电平且节点 D 保持为低电平,因而,接地侧驱动晶体管 31 不管来自输入端子 IN 的输入信号还是被强制性地截止。于是,节点 B 的电压进一步上升在电源侧驱动晶体管 30 的栅极·源极间电压变得比阈值(threshold)小的情况下,电源侧驱动晶体管 30 变为所谓亚阈值区域并且导通电阻急剧变高,由此开始截止。接着,同时地电源侧检测晶体管 24 也开始截止,从而节点 C 变为低电平。由于第 3 控制晶体管 26 导通,节点 D 的电压就按照由阻抗元件 28 的电阻值和寄生电容 33 的电容值决定的时间常数上升。

此处,因为阻抗元件 28 比阻抗元件 19 的电阻值要大,所以节点 D 的电压按照比节点 B 的电压缓慢的方式上升。由此,即使在亚阈值区域,流动少量电流的电源侧驱动晶体管 30 完全截止之后电流就在接地侧驱动晶体管 31 中流动,由此也抑制这 2 个晶体管 30、31 中的穿透电流。为了抑制该穿透电流,需要使节点 B 的电压比较快地上升至电源电位 V_{CC} 为止,由此如前所述那样阻抗元件 19 比阻抗元件 28 的电阻值要小。

在来自输入端子 IN 的输入信号由低电平变为高电平的情况下,节点 C 变为高电平,由于第 4 控制晶体管 27 导通而使节点 D 的电压按照由阻抗元件 29 的电阻值和寄生电容 33 的电容值决定的时间常数下降。随着节点 D 的电压变化,接地侧驱动晶体管 31 的导通电阻慢慢变高,虽然线圈负载 2 通过电感性质继续流动电流而使输出端子 OUT 的电压略微地下降,但由与接地侧驱动晶体管 31 并联存在的寄生二极管(图中未表示)钳位。

还有，此时接地侧检测晶体管 15 导通，由此节点 A 被保持为低电平而节点 B 被保持为高电平，因而，电源侧驱动晶体管 30 不管来自输入端子 IN 的输入信号还是被强制截止。于是，节点 D 的电压进一步下降在接地侧驱动晶体管 31 的栅极·源极间电压变得比阈值（threshold）小的情况下，接地侧驱动晶体管 31 变为亚阈值区域并且导通电阻急剧变高，由此开始截止。接着，同时地接地侧检测晶体管 15 也开始截止，而使节点 A 变为高电平。由于第 2 控制晶体管 18 导通，节点 B 的电压就按照由阻抗元件 20 的电阻值和寄生电容 32 的电容值决定的时间常数缓慢地下降。随着该节点 B 的电压而输出端子 OUT 的电压慢慢地上升。因而，降低辐射噪声。

接着，对电流从线圈负载 2 向输出端子 OUT 的方向流动的情况进行说明。输出端子 OUT（图 2 的波形 OUT'）之外的各部分表示与前述同样的动作。在来自输入端子 IN 的输入信号由高电平变为低电平或者由低电平变为高电平的情况下，输出端子 OUT 的电压随着节点 D 的电压慢慢下降或者上升。也就是说，输出端子 OUT 的电压，从接地侧驱动晶体管 31 开始导通时开始下降，而从接地侧驱动晶体管 31 开始截止时开始上升。此种情况也同样地降低辐射噪声。

接着，对作为本发明的另一优选实施方式的线圈负载驱动输出电路进行说明。该线圈负载驱动输出电路 51，如图 3 所示，将线圈负载驱动输出电路 1 中作为 P 型 MOS 晶体管的电源侧驱动晶体管 30 置换成作为 N 型 MOS 晶体管的电源侧驱动晶体管 56。伴随于此，分别将作为 P 型 MOS 晶体管的电源侧检测晶体管 24 换成作为 N 型 MOS 晶体管的电源侧检测晶体管 55，将缓冲器 16 换成反相缓冲器 52，将第 1 限流阻抗元件 19 换成电阻值较大（例如 10K 至 30K Ω ）的第 1 限流阻抗元件 53，将第 2 限流阻抗元件 20 换成电阻值较小（例如 1K 至 2K Ω ）的第 2 限流阻抗元件 54。该线圈负载驱动输出电路 51，虽然所述图 2 中节点 B 的电压波形上下相反，但进行与线圈负载驱动输出电路 1 同样的动作并且辐射噪声降低。

还有，线圈负载驱动输出电路 1 或者 51，通过设置接地侧检测晶体管 15 以及电源侧检测晶体管 24 或者 55 等，而使电源侧驱动晶体管 30 或者 56 导通时接地侧驱动晶体管 31 被强制截止，并且接地侧驱动晶体管 31 导通时电源侧驱动晶体管 30 被强制截止，自动地抑制电源侧驱动晶体管

30 或者 56 和接地侧驱动晶体管 31 中的穿透电流，但也可单独地控制第 1 至第 4 控制晶体管 17、18、26、27 的栅极来抑制穿透电流。

以上，对作为本发明的实施方式的线圈负载驱动输出电路进行了说明，但本发明并不限于实施方式中所记载的，可以在权利要求书中记载的项目范围内进行各种设计变更。例如，限流阻抗元件 14、19（或者 53）、20（或者 54）、23、28、29 是电阻，但也可设为直流电源。另外，除了寄生电容 32、33 外，还可以积极地增加电容。

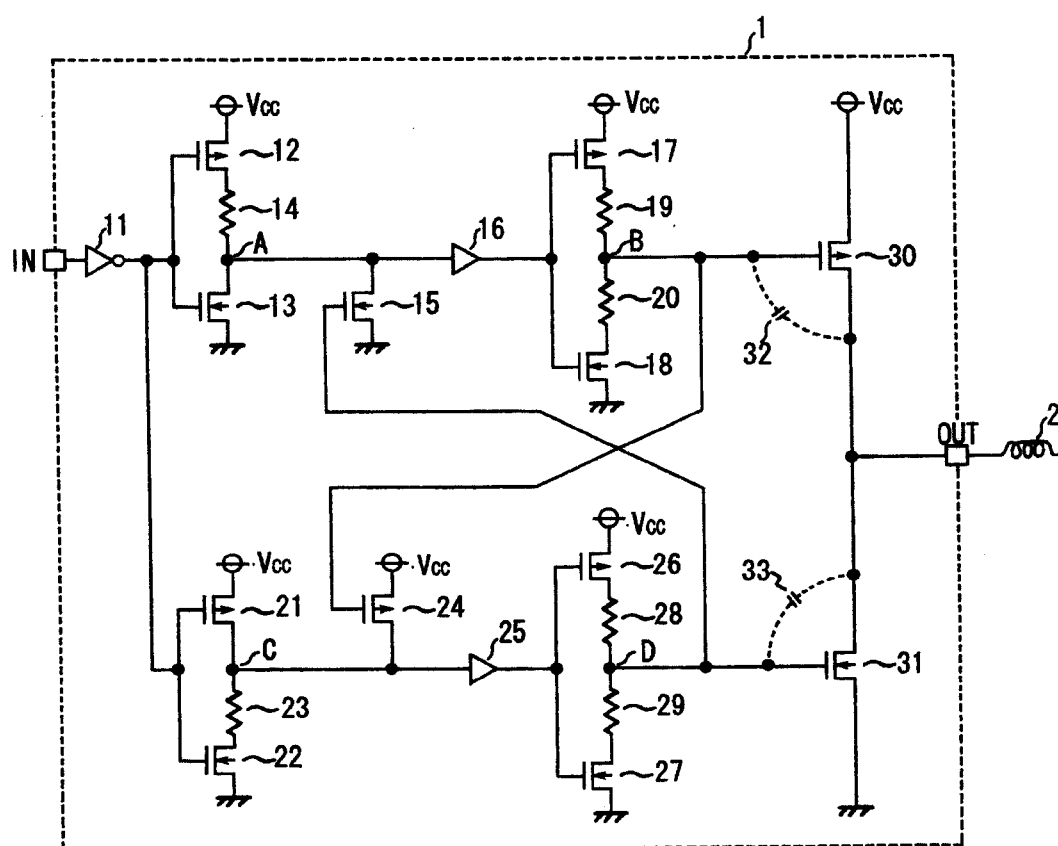


图 1

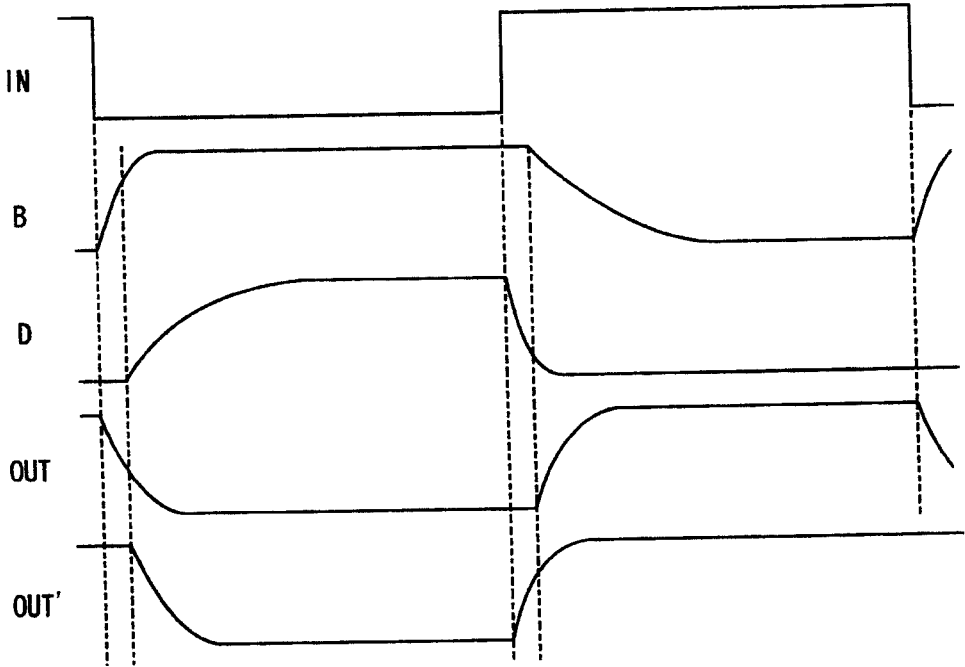


图 2

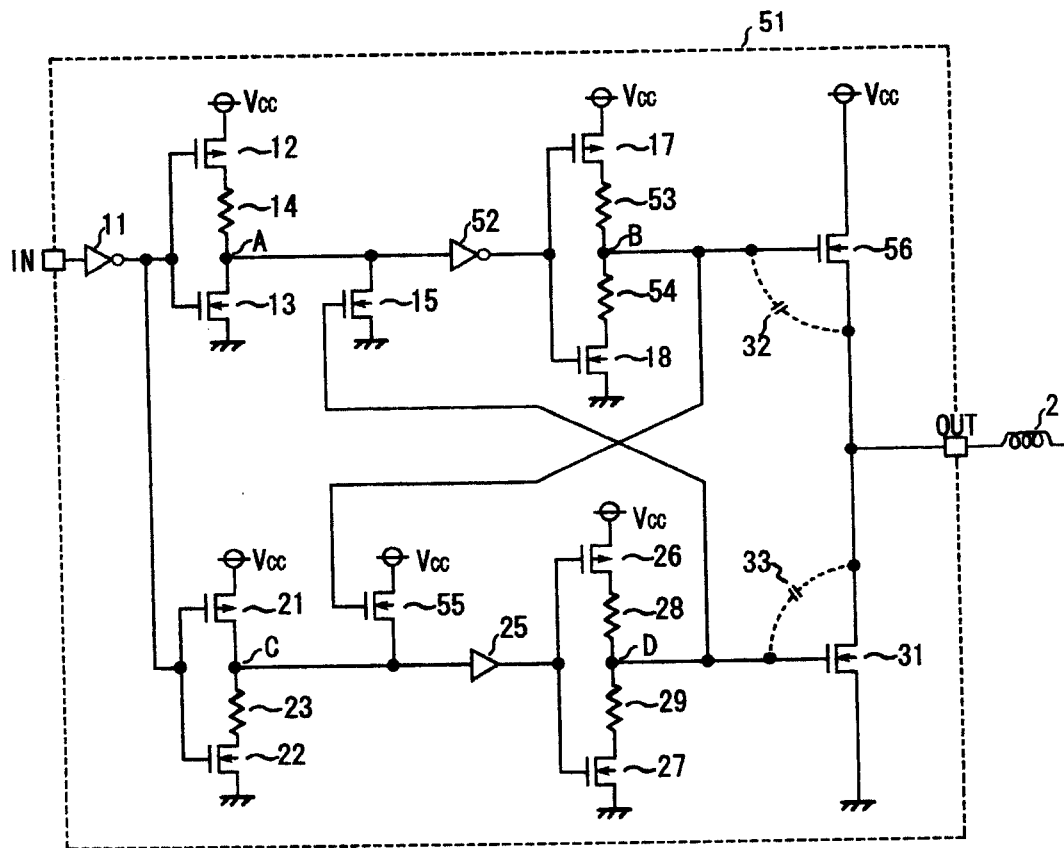


图 3

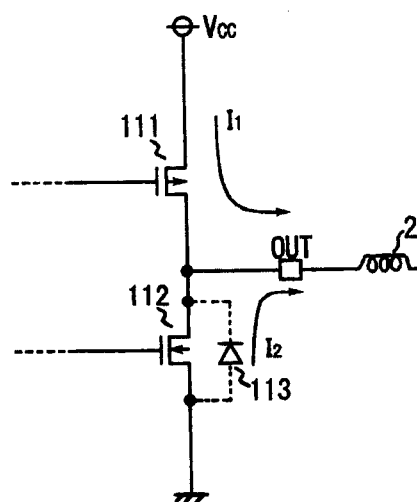


图 4