

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2009年1月22日 (22.01.2009)

PCT

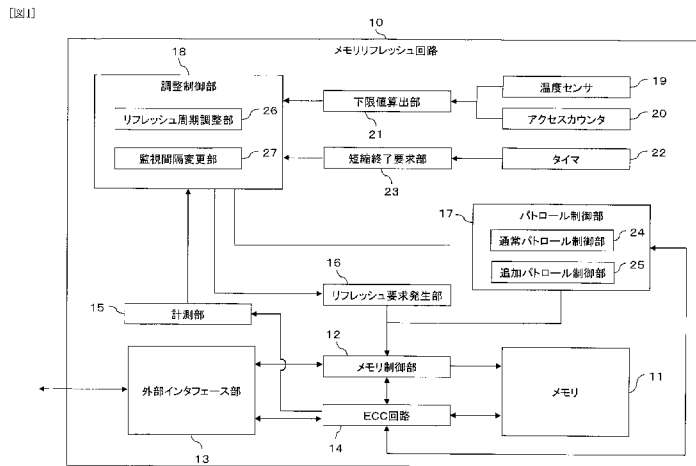
(10) 国際公開番号  
WO 2009/011052 A1

- (51) 国際特許分類:  
G06F 12/16 (2006.01) G11C 11/406 (2006.01)  
G11C 11/401 (2006.01) G11C 29/42 (2006.01)
- (21) 国際出願番号: PCT/JP2007/064199
- (22) 国際出願日: 2007年7月18日 (18.07.2007)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 富士通株式会社 (FUJITSU LIMITED) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 日下田 雅紀 (HIGETA, Masanori) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP). 鈴木 賢司 (SUZUKI, Kenji) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目
- 1番1号 富士通株式会社内 Kanagawa (JP). 佐々木 崇諭 (SASAKI, Takatsugu) [JP/JP]; 〒2118588 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内 Kanagawa (JP).
- (74) 代理人: 真田 有 (SANADA, Tamotsu); 〒1800004 東京都武蔵野市吉祥寺本町1丁目10番31号 吉祥寺マークビル5階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[ 続葉有 ]

(54) Title: MEMORY REFRESH DEVICE AND MEMORY REFRESH METHOD

(54) 発明の名称: メモリリフレッシュ装置およびメモリリフレッシュ方法



- 18 ADJUSTING CONTROL UNIT
- 12 MEMORY CONTROL UNIT
- 26 REFRESH PERIOD ADJUSTING UNIT
- 14 ECC CIRCUIT
- 27 MONITORING INTERVAL CHANGING UNIT
- 19 TEMPERATURE SENSOR
- 15 MEASURING UNIT
- 20 ACCESS COUNTER
- 13 EXTERNAL INTERFACE UNIT
- 22 TIMER
- 10 MEMORY REFRESH CIRCUIT
- 17 PATROL CONTROL UNIT
- 21 LOWER LIMIT VALUE CALCULATING UNIT
- 24 ORDINARY PATROL CONTROL UNIT
- 23 SHORTENING COMPLETION REQUIRING UNIT
- 25 ADDITIONAL PATROL CONTROL UNIT
- 16 REFRESH REQUEST GENERATING UNIT
- 11 MEMORY

(57) Abstract: A memory refresh device comprises an ordinary patrol control unit (24) for controlling an ordinary patrol operation in which a memory (11) is patrolled, an additional patrol control unit (25) for, when an error of the memory (11) is detected in the ordinary patrol operation, controlling an additional patrol operation in which an error generating portion in the memory (11) is patrolled, a measuring unit (15) for, when an error is detected in the additional patrol operation, measuring information on the error in the error generating portion as error frequency, and a refresh period

[ 続葉有 ]

WO 2009/011052 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 国際調査報告書

---

adjusting unit (26) for adjusting a refresh period according to the error frequency measured by the measuring unit (15). Thus, the optimization of the refresh period is efficiently performed according to the state of the generation of the error in the memory.

(57) 要約: メモリ (11) のパトロールを行なう通常パトロール動作を制御する通常パトロール制御部 (24) と、通常パトロール動作においてメモリ (11) のエラーを検出した場合に、メモリ (11) におけるエラー発生箇所に対してパトロールを行なう追加パトロール動作を制御する追加パトロール制御部 (25) と、追加パトロール動作においてエラーを検出した場合に、エラー発生箇所におけるエラーに関する情報をエラー頻度として計測する計測部 (15) と、計測部 (15) によって計測されたエラー頻度に応じて、リフレッシュ周期を調整するリフレッシュ周期調整部 (26) とをそなえることにより、メモリにおけるエラーの発生状態に合わせたリフレッシュ周期の最適化を効率よく行なう。

## 明 細 書

### メモリリフレッシュ装置およびメモリリフレッシュ方法

#### 技術分野

[0001] 本発明は、メモリのリフレッシュ周期に合わせてメモリリフレッシュを行なう技術に関する。

#### 背景技術

[0002] 近年のコンピュータの高性能化により、DRAM (Dynamic Random Access Memory) 等のメモリのリフレッシュを行なう際の時間ロスや消費電力のロスが無視できなくなっている。このような中で、エラー(データエラー)が発生し難い状態においては長い周期でメモリリフレッシュを行ない、動作条件が厳しくエラーが発生し易い状態においてはリフレッシュ周期を短くするようにリフレッシュ周期を制御することが行なわれている。

[0003] 図18は従来のメモリリフレッシュ周期を制御する動作方式の例を模式的に示す図である。

従来のメモリリフレッシュ周期の制御方式では、例えば、図18に示すように、メモリリフレッシュ回路90を用いて、メモリ91のエラーを監視しながらメモリリフレッシュ周期を制御するようになっている。例えば、この図18に示すメモリリフレッシュ回路90は、メモリ制御部92, ECC (Error Correcting Code) 回路93, エラーレートモニタ94, リフレッシュ周期生成部95, リフレッシュ要求発生部96および外部インタフェース部97をそなえて構成されている。

[0004] メモリ制御部92は、メモリ91へのアクセスを制御するものであって、例えば、メモリリフレッシュを行なわせたり、メモリ91へのデータアクセスの際にメモリ91のデータの読み出しを行なわせたりするようになっている。

ECC回路93は、メモリ制御部92の制御によりメモリ91に対しデータを書き込む際に、書込みデータから誤り検出訂正符号(検査ビット)を生成してデータに付加し、メモリ91に書き込むものであって、例えば、メモリ制御部92によりメモリ91からデータを読み出したときに、読み出したデータとその誤り検出訂正符号を使用してデータの正

常性を検査し、訂正可能な誤りをエラーとして検出した場合にデータの誤りを訂正するようになっている。そして、ECC回路93は、エラーの有無をエラーレートモニタ94に通知するようになっている。

- [0005] エラーレートモニタ94は、エラーの発生量を保持するものであって、例えば、ECC回路93から通知されたエラーの有無に基づいてエラー数(エラー発生量)をカウントするようになっている。例えば、このエラーレートモニタ94は、“エラー数”を変数として保持し、エラーがない場合には、保持している“エラー数”から所定値を減算し、エラーがある場合には、保持している“エラー数”に所定値を加算する。
- [0006] リフレッシュ周期生成部95は、リフレッシュ周期を生成するものであって、例えば、エラーレートモニタ94によって保持されている“エラー数”と予め規定された基準値(エラーレート)とを比較することにより、この“エラー数”が基準値を上回った場合にリフレッシュ周期を短くし、“エラー数”が基準値を下回った場合にはリフレッシュ周期を長くするようになっている。
- [0007] リフレッシュ要求発生部96は、リフレッシュ周期生成部95によって生成されたリフレッシュ周期でリフレッシュ動作をメモリ制御部92に要求するものである。
- 外部インタフェース部97は、メモリリフレッシュ回路90を組み込んでいる情報処理装置(図示省略)のプロセッサや他の制御装置を含む上位装置とのインタフェース制御を行なうものであって、例えば、プロセッサからのリードコマンドまたはライトコマンドの受信、プロセッサに対するリードデータの応答、プロセッサに対するメモリステータス情報の送信をインタフェース制御として行なうようになっている。
- [0008] 従って、従来のメモリリフレッシュ周期の制御方式においては、まず、ECC回路93が、メモリ制御部92により読み出されたメモリ91のデータに基づいて、メモリ91のエラーを検出する。ここで、エラーレートモニタ94が保持する“エラー数”は、ECC回路93においてエラーが検出されなかった場合には小さくなり、ECC回路93においてエラーが検出された場合には大きくなる。そして、このエラー数が基準値を下回るとリフレッシュ周期が長く調整され、“エラー数”が基準値を上回るとリフレッシュ周期が短く調整される。
- [0009] また、下記特許文献1には、ECC回路により一定のリフレッシュ周期で複数のデー

タとそれに対応した検査ビットを読み出して誤り検出と訂正を行ない、誤りのないことの第1検出信号を積算し、誤りのあることの第2検出信号を上記第1検出信号よりも大きな重みを持って、しかも第1積算量を減ずるように積算させ、その積算量が一定の量を超えたときにリフレッシュ周期を所定の時間だけ長くし、積算量が一定量より少なくなったときにリフレッシュ周期を所定時間だけ短くする技術が開示されている。

[0010] さらに、下記特許文献2には、ECC回路が訂正可能なエラーを検知するまでリフレッシュ間隔を延ばして、ブロックごとに最適なリフレッシュ周期を設定し、未使用領域のリフレッシュ周期を無限大(リフレッシュ動作を行なわないこと)に設定する技術が開示されている。

特許文献1:特開2002-025299号公報

特許文献2:国際公開WO96/28825号パンフレット

発明の開示

発明が解決しようとする課題

[0011] しかしながら、上述した従来のメモリリフレッシュ周期を制御する動作方式や、上記特許文献1および上記特許文献2においては、常にメモリ全体を対象としてエラーを検出しなければならない。そのため、メモリにおける一部のアドレスのみでエラーが発生した場合のような、局所的に発生したエラーを検出する場合には時間がかかり、システムの動作環境が一時的に変化する場合の応答性が低いという課題がある。

[0012] 特に、上記特許文献1および上記特許文献2は、メモリのスタンバイモードにおける制御を前提とする技術であるので、スタンバイモードの場合にのみリフレッシュ周期を変更できる一方、通常動作時において動的にリフレッシュ周期を変更することができず、メモリにおけるエラーの発生状態に合わせたリフレッシュ周期の最適化を行なうことができないという課題がある。

[0013] 本発明は、このような課題に鑑み創案されたもので、メモリにおけるエラーの発生状態に合わせたリフレッシュ周期の最適化を効率よく行なうことを目的とする。

課題を解決するための手段

[0014] 上記の目的を達成するために、本発明のメモリリフレッシュ装置は、リフレッシュ周期に合わせてメモリのリフレッシュを行なうメモリリフレッシュ装置であって、該メモリの

パトロールを行なう通常パトロール動作を制御する通常パトロール制御部と、該通常パトロール制御部による該通常パトロール動作において該メモリのエラーを検出した場合に、該エラーが発生したエラー発生箇所のパトロールを行なう追加パトロール動作を制御する追加パトロール制御部と、該追加パトロール制御部による該追加パトロール動作において該エラー発生箇所のエラーを検出した場合に、前記エラー発生箇所のエラーに関する情報をエラー頻度として計測する計測部と、該計測部によって計測された該エラー頻度に応じて、該リフレッシュ周期を調整するリフレッシュ周期調整部とをそなえることを特徴としている。

- [0015] また、該リフレッシュ周期調整部は、該計測部によって計測された該エラー頻度が大きくなった場合に、該リフレッシュ周期を段階的に短縮し、該計測部によって計測された該エラー頻度が小さくなった場合に、該リフレッシュ周期を段階的に延長することが好ましい。

さらに、該計測部は、該エラー発生箇所における所定時間あたりのエラー数を該エラー頻度として計測することが好ましい。

- [0016] また、該計測部は、該追加パトロール制御部による該追加パトロール動作において複数のエラー発生箇所を検出した場合に、該エラー発生箇所の数を該エラー頻度として計測してもよい。

さらに、該リフレッシュ周期調整部は、予め設定された下限値以上で該リフレッシュ周期を調整することが好ましい。

- [0017] また、該リフレッシュ周期調整部は、該メモリへのアクセス頻度に基づいて、該下限値を変更してもよく、該メモリの温度であるメモリ温度に基づいて、該下限値を変更してもよい。

さらに、該リフレッシュ周期調整部は、該通常パトロール制御部による該通常パトロール動作において該メモリのエラーを検出してからの経過時間が所定時間を超えた場合に、該リフレッシュ周期を既定値に戻してもよい。

- [0018] また、該リフレッシュ周期調整部によって調整された該リフレッシュ周期に基づいて、該追加パトロール動作の監視間隔を変更する監視間隔変更部をそなえてもよい。

さらに、該監視間隔変更部は、該計測部によって計測された該エラー頻度が一定

になった場合に、該監視間隔を延長してもよい。

なお、本発明のメモリリフレッシュ方法は、リフレッシュ周期に合わせてメモリのリフレッシュを行なうメモリリフレッシュ方法であって、該メモリのパトロールを行なう通常パトロール動作を制御する通常パトロール制御ステップと、該通常パトロール制御ステップによる該通常パトロール動作において該メモリのエラーを検出した場合に、該エラーが発生したエラー発生箇所のパトロールを行なう追加パトロール動作を制御する追加パトロール制御ステップと、該追加パトロール制御ステップによる該追加パトロール動作において該エラー発生箇所のエラーを検出した場合に、前記エラー発生箇所のエラーに関する情報をエラー頻度として計測する計測ステップと、該計測ステップにおいて計測された該エラー頻度に応じて、該リフレッシュ周期を調整するリフレッシュ周期調整ステップとをそなえることを特徴としている。

[0019] また、該リフレッシュ周期調整ステップにおいて、該計測ステップにおいて計測された該エラー頻度が大きくなった場合に、該リフレッシュ周期を段階的に短縮し、該計測ステップにおいて計測された該エラー頻度が小さくなった場合に、該リフレッシュ周期を段階的に延長することが好ましい。

さらに、該計測ステップにおいて、該エラー発生箇所における所定時間あたりのエラー数を該エラー頻度として計測することが好ましい。

[0020] また、該計測ステップにおいて、該追加パトロール制御ステップによる該追加パトロール動作において複数のエラー発生箇所を検出した場合に、該エラー発生箇所の数を該エラー頻度として計測してもよい。

さらに、該リフレッシュ周期調整ステップにおいて、予め設定された下限値以上で該リフレッシュ周期を調整することが好ましい。

[0021] また、該リフレッシュ周期調整ステップにおいて、該メモリへのアクセス頻度に基づいて、該下限値を変更してもよく、該リフレッシュ周期調整ステップにおいて、該メモリの温度であるメモリ温度に基づいて、該下限値を変更してもよい。

さらに、該リフレッシュ周期調整ステップにおいて、該通常パトロール制御ステップによる該通常パトロール動作において該メモリのエラーを検出してからの経過時間が所定時間を超えた場合に、該リフレッシュ周期を既定値に戻してもよい。

[0022] また、該リフレッシュ周期調整ステップにおいて調整された該リフレッシュ周期に基づいて、該追加パトロール動作の監視間隔を変更する監視間隔変更ステップをそなえてもよい。

さらに、該監視間隔変更ステップにおいて、該計測ステップにおいて計測された該エラー頻度が一定になった場合に、該監視間隔を延長してもよい。

### 発明の効果

[0023] 本発明によれば、メモリのパトロールを行なう通常パトロール動作を制御するとともに、通常パトロール動作においてメモリのエラーを検出した場合に、エラー発生箇所に対してパトロールを行なう追加パトロール動作を制御することにより、エラーの検出機構が効率化される。又、追加パトロール動作においてエラーを検出した場合に、このエラー発生箇所におけるエラー頻度に応じてリフレッシュ周期を調整することにより、メモリ全体に対してパトロールを行なう場合に比べて短い間隔で、エラーの発生状態に合わせたリフレッシュ周期の最適化を行なうことができ、システムの動作環境が一時的に変化する場合の応答性を向上させることができる。

[0024] また、エラー頻度が大きくなった場合に、リフレッシュ周期を段階的に短縮し、エラー頻度が小さくなった場合に、リフレッシュ周期を段階的に延長することにより、エラー頻度の変化に合わせたリフレッシュ周期の調整処理を短い間隔で少しずつ行なうので、エラー頻度の変化が小さい場合に調整の度合いを小さく抑えることができる。従って、メモリにおけるエラーの発生状態に合わせたリフレッシュ周期の最適化をより効率よく行なうことができる。

[0025] さらに、メモリの温度に基づいて下限値を変更することにより、エラー頻度のみによる制御では回避できない過剰なリフレッシュを防止するとともに、過剰なリフレッシュによりメモリの動作に与える悪影響を抑制することができる。

また、メモリのアクセス頻度に基づいて下限値を変更することにより、エラー頻度のみによる制御では回避できない過剰なリフレッシュを防止するとともに、リード/ライト(read/write)アクセスの阻害によりメモリの動作に与える悪影響を抑制することができる。

[0026] さらに、通常パトロール動作においてメモリのエラーを検出してからの経過時間がタ

イマ閾値を超えた場合に、通常リフレッシュモードのリフレッシュ周期に強制的に戻すことにより、改善不可能なエラーに対してリフレッシュ周期の調整処理を行なうことができなくなり、無駄なリフレッシュを続けることを防止することができる。

また、エラー頻度が一定になった場合に、追加監視間隔を延長することにより、不必要なパトロールを削減することができる。又、リフレッシュ周期を調製する際に追加監視間隔も合わせて調整することにより、エラー検出機構の効率化を図ることができる。

### 図面の簡単な説明

[0027] [図1]本発明の一実施形態としてのメモリリフレッシュ回路の構成例を模式的に示す図である。

[図2]本発明の一実施形態としてのメモリリフレッシュ回路におけるメモリの構成例を模式的に示す図である。

[図3] (a)～(c)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路における通常パトロール部および追加パトロール部によりパトロール要求を発行する例を示すタイミングチャートである。

[図4] (a)～(c)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路における通常パトロール部および追加パトロール部によりパトロール要求を発行する例を示すタイミングチャートである。

[図5] (a), (b)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期を調整する例を示すタイミングチャートである。

[図6] (a), (b)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期を調整する例を示すタイミングチャートである。

[図7] (a), (b)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路における監視間隔変更部により追加監視間隔を変更する例を示すタイミングチャートである。

[図8] (a), (b)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路にお

るリフレッシュ周期調整部によりリフレッシュ周期の下限值を変更する例を示すタイミングチャートである。

[図9] (a), (b)はそれぞれ本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期の調整処理を解除する例を示すタイミングチャートである。

[図10]本発明の一実施形態に係るメモリリフレッシュ回路のメモリにおいてリフレッシュを行なう具体的な処理手順の例を示すフローチャートである。

[図11]本発明の一実施形態に係るメモリリフレッシュ回路のメモリ制御部により通常パトロール動作を制御する具体的な処理手順を示すフローチャートである。

[図12]本発明の一実施形態に係るメモリリフレッシュ回路において初期化処理を行なう手順を示すフローチャートである。

[図13]本発明の一実施形態に係るメモリリフレッシュ回路のメモリ制御部により追加パトロール動作を制御する具体的な処理手順を示すフローチャートである。

[図14]本発明の一実施形態に係るメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期を調整する処理手順を示すフローチャートである。

[図15]本発明の一実施形態としてのメモリリフレッシュ回路の監視間隔変更部において追加監視間隔を変更する具体的な処理手順を示すフローチャートである。

[図16]本発明の一実施形態に係るメモリリフレッシュ回路における下限値算出部により下限値を算出する具体的な処理手順を示すフローチャートである。

[図17]本発明の一実施形態に係るメモリリフレッシュ回路の短縮終了要求部においてタイマ閾値を経過した場合の具体的な処理手順を示すフローチャートである。

[図18]従来のメモリリフレッシュ周期を制御する動作方式の例を模式的に示す図である。

## 符号の説明

- [0028] 10 メモリリフレッシュ回路
- 11 メモリ
- 12 メモリ制御部
- 13 外部インタフェース部

- 14 ECC回路
- 15 計測部
- 16 リフレッシュ要求発生部
- 17 パトロール制御部
- 18 調整制御部
- 19 温度センサ
- 20 アクセスカウンタ
- 21 下限値算出部
- 22 タイマ
- 23 短縮終了要求部
- 24 通常パトロール制御部
- 25 追加パトロール制御部
- 26 リフレッシュ周期調整部
- 27 監視間隔変更部
- 34-1~34-4 メモリセルアレイ
- 36-1~36-4 行デコーダ
- 38-1~38-4 列デコーダ
- 40-1~40-4 センスアンプ
- 42 アドレスバッファ
- 44 I/Oバッファ
- 46 コントロールロジック
- 48 RFカウンタ
- 50 アドレスバス
- 52 データバス
- 54 制御コマンド線
- 60-1~60-4 通常パトロールトリガ信号
- 64 検出通知
- 66-1~66-N 追加パトロールトリガ信号

## 発明を実施するための最良の形態

[0029] 以下、図面を参照しながら本発明の実施の形態について説明する。

### [1] 本発明の一実施形態の説明

図1は本発明の一実施形態としてのメモリリフレッシュ回路の構成例を模式的に示す図、図2はそのメモリリフレッシュ回路におけるメモリの構成例を模式的に示す図である。

本実施形態に係るメモリリフレッシュ回路(メモリリフレッシュ装置)10は、リフレッシュ周期に合わせてメモリ11のリフレッシュを行なうものであって、図1に示すように、メモリ11、メモリ制御部12、外部インタフェース部13、ECC(Error Correcting Code)回路14、計測部15、リフレッシュ要求発生部16、パトロール制御部17、調整制御部18、温度センサ19、アクセスカウンタ20、下限値算出部21、タイマ22および短縮終了要求部23をそなえた回路として構成されている。このメモリリフレッシュ回路10は、例えば、PC(Personal Computer)等の情報処理装置に搭載されるメモリボード(図示省略)にそなえられる。

[0030] メモリ11は、DRAM(Dynamic Random Access Memory)またはSDRAM(Static Random Access Memory)等のメモリデバイスであり、例えば、MICRON社製のDDR2 SDRAMが使用される。

このメモリ11は、例えば、図2に示すように、4バンク構成のメモリセルアレイであり、メモリセルアレイ34-1、34-2、34-3および34-4をそなえて構成されている。又、メモリセルアレイ34-1~34-4のそれぞれに対しては、行デコーダ36-1~36-4、列デコーダ38-1~38-4およびセンスアンプ40-1~40-4が設けられている。

[0031] 行デコーダ36-1~36-4および列デコーダ38-1~38-4に対しては、アドレスバッファ42が設けられ、メモリ制御部12(図1参照)からアドレスバス50により指示された行アドレス及び列アドレスがデコードされ、対応するメモリ有りのデータを例えばワード(8ビット)を最小単位としてアクセスして、ライト動作またはリード動作が行なわれる。

[0032] このため、センスアンプ40-1~40-4に対しては、I/Oバッファ44が設けられ、I

／Oバッファ44に対しては、外部インタフェース部13(図1参照)からのデータバス52がECC回路14(図1参照)を介して接続されている。

また、メモリ11には、RFカウンタ(リフレッシュカウンタ)48とコントロールロジック46とが設けられている。RFカウンタ48は、リフレッシュが行なわれてから次のリフレッシュが行なわれるまでの時間をカウントするものである。

[0033] コントロールロジック46は、メモリ制御部12からのアドレスバス50と制御コマンド線54とが入力されるようになっており、制御コマンド線54に基づく制御コマンド信号に基づき、メモリ11の制御駆動を行なうようになっている。コントロールロジック46によるメモリ11の制御駆動としては、ライト動作、リード動作、リフレッシュ動作及びパトロール動作が主な制御動作である。又、制御コマンドの例としてリフレッシュコマンドがコントロールロジック46に対しメモリ制御部12から受信された際に、RFカウンタ48で定まるメモリセルアレイ34-1～34-4の列アドレスを順次指定して、1回のリフレッシュ動作を実行する。

[0034] ここで、4バンクのメモリセルアレイ34-1～34-4における行数は例えばそれぞれ8192行であり、リフレッシュ実行時は4バンク同時に行なう。このためRFカウンタ48は1回のリフレッシュコマンドを受けた際に8192行分の行アドレスを順次発生して、メモリセルアレイ34-1～34-4における全ての記憶素子(セル)のリフレッシュ動作を実行する。

[0035] この8192行アドレスの順次発生によるリフレッシュ動作の周期は、例えば64msであり、従って、1つの行アドレス当たりのリフレッシュ周期は7.8125 $\mu$ sとなる。

メモリセルアレイ34-1～34-4に設けられている記憶素子(図示省略)に対するリフレッシュ動作は、リード動作におけるデータ出力を除いた動作手順と同じであり、次のようになる。

[0036] (1)プリチャージスイッチ(図示省略)をオンして内部データ線(図示省略)をプリチャージ電源ライン(図示省略)の電圧(センスアンプスレッシュホールド電圧)と同じ電圧にする。

(2)プリチャージスイッチをオフする。このとき内部データ線には、規制容量によりプリチャージされた電圧が保持される。

[0037] (3)ワード線(図示省略)を選択して電圧を与え、これにより記憶素子におけるFETのソース、ドレイン間が導通し、キャパシタ(図示省略)の情報が内部データ線に現れ、このとき内部データ線はプリチャージ電圧(スレッショルド電圧)になっているため、キャパシタに電荷があるデータ1の場合はスレッショルド電圧を超える電圧値となり、電荷がないデータ0の場合にはスレッショルド電圧を下回る電圧値となる。

[0038] (4)センスアンプ40-1~40-4を動作し、内部データ線の電圧をスレッショルド電圧を基準に0と1に該当する電圧に変換して出力し、このとき記憶素子のキャパシタには同じデータが再度記憶される。

メモリ制御部12は、図1に示すように、メモリ11へのアクセスを制御するものであって、例えば、メモリ11として使用するメモリデバイスによって決まるタイミングで制御コマンド信号を出力し、メモリ11に対するデータの書込みと読出し、更にはリフレッシュ動作およびパトロール動作を制御するようになっている。

[0039] このメモリ制御部12は、メモリ11の仕様で予め規定されるリフレッシュ周期でメモリ11のリフレッシュ動作を制御する通常リフレッシュモードや、後述するリフレッシュ周期調整部26によって調整されたリフレッシュ周期でメモリ11のリフレッシュ動作を制御するリフレッシュ周期短縮モードを実行するようになっている。

また、メモリ制御部12は、後述する通常パトロール制御部24の制御に従って、予め設定された監視間隔(通常監視間隔)でメモリ11全体のパトロール(エラーパトロール;メモリパトロール)を行なう通常パトロール動作を行なわせるようになっている。具体的には、メモリ制御部12は、通常パトロール動作として、通常監視間隔でメモリ11のアドレス全体を定期的に走査し、これらのアドレスのデータを読み出すようになっている。

[0040] さらに、メモリ制御部12は、後述する通常パトロール制御部24の制御に基づく通常パトロール動作においてメモリ11のエラーを検出した場合に、後述する追加パトロール制御部25の制御に従って、エラーが発生したエラー発生アドレス(エラー発生箇所)に対してパトロールを行なう追加パトロール動作を行なわせるようになっている。具体的には、メモリ制御部12は、追加パトロール動作として、後述するECC回路14によって訂正可能なデータの誤りをエラーとして検出した場合に、エラー発生アドレ

スを、通常監視間隔よりも十分短い監視間隔(追加監視間隔)で集中的にパトロールを行なうようになっている。

[0041] また、本実施形態においては、メモリ制御部12は、通常パトロール動作が実行されてから次の通常パトロール動作が実行されるまでの時間をカウントする全体PTカウンタ(図示省略)を用いて通常パトロール動作を制御し、追加パトロール動作が実行されてから次の追加パトロール動作が実行されるまでの時間をカウントする追加PTカウンタ(図示省略)と、追加パトロール動作を実行した回数をカウントするPT回数カウンタ(図示省略)とを用いて追加パトロール動作を制御するようになっている。

[0042] なお、全体PTカウンタ、追加PTカウンタおよびPT回数カウンタは既知の手法により実現されるものであり、その詳細な説明を省略するものとし、これらの全体PTカウンタ、追加PTカウンタおよびPT回数カウンタを用いた場合の具体的な処理手順については後述する。

外部インタフェース部13は、メモリフレッシュ回路10を組み込んでいる情報処理装置(図示省略)のプロセッサや他の制御装置を含む上位装置とのインタフェース制御を行なうものであって、例えば、プロセッサからのリードコマンドまたはライトコマンドの受信、プロセッサに対するリードデータの応答、プロセッサに対するメモリステータス情報の送信をインタフェース制御として行なうようになっている。

[0043] ECC回路14は、メモリ制御部12の制御によりメモリ11に対しデータを書き込む際に、書込みデータから誤り検出訂正符号(検査ビット)を生成してデータに付加し、メモリ11に書き込むものであって、例えば、メモリ制御部12による通常パトロール動作および追加パトロール動作においてメモリ11からデータを読み出したときに、読み出したデータとその誤り検出訂正符号を使用してデータの正常性を検査し、訂正可能な誤りをエラーとして検出した場合にデータの誤りを訂正するようになっている。

[0044] 本実施形態においては、ECC回路14は、例えば、単一誤り訂正二重誤り検出符号を誤り検出訂正符号として使用している。そのため、本実施形態のECC回路14は、読み出したデータから一重誤り(単一誤り)を検出した場合には、訂正可能な誤り(エラー)であると判断してこれを訂正し、二重誤り以上の誤りを検出した場合には、誤り訂正ができない誤りであると判断し、システム障害として外部インタフェース部13を

介して上位装置としてのプロセッサに通知するようになっている。

[0045] 計測部15は、追加パトロール制御部25による追加パトロール動作においてエラーを検出した場合、即ち、ECC回路14によって訂正可能なデータの誤りをエラーとして検出した場合に、エラー発生アドレスのエラーに関する情報をエラー頻度として計測するものであって、例えば、エラー発生アドレスにおける所定時間あたりのエラー数をエラー頻度として計測するようになっている。

[0046] そして、計測部15は、計測したエラー頻度を後述する調整制御部18に通知するようになっている。

リフレッシュ要求発生部16は、メモリ制御部12に対しリフレッシュコマンドを発生させるためのトリガ信号を出力するものである。そして、このトリガ信号を受けたメモリ制御部12は、メモリ11に対しリフレッシュコマンドを発行してリフレッシュ動作を行なわせるようになっている。

[0047] パトロール制御部17は、メモリ11のデータを定期的に読み出してデータの点検(メモリパトロール)を行なうための制御をするものであって、図1に示すように、通常パトロール制御部24および追加パトロール制御部25をそなえて構成されている。

通常パトロール制御部24は、上述した通常パトロール動作を制御するものであり、追加パトロール制御部25は、上述した追加パトロール動作を制御するものである。

[0048] 図3および図4は本発明の一実施形態としてのメモリリフレッシュ回路におけるメモリ制御部12によりパトロール動作を制御する例を示すタイミングチャートであり、図3(a)および図4(a)はECC回路14の誤り検出通知、図3(b)および図4(b)はパトロール制御部17のバトロール要求の発行、図3(c)および図4(c)は後述するリフレッシュ周期調整部26の動作状態をそれぞれ示している。

[0049] 図3(a)～(c)に示す例では、通常パトロール制御部24は、通常パトロール動作時において、図3(b)に示すように、通常監視間隔“P1”でメモリ制御部12に対し通常パトロールトリガ信号60-1～60-4を出力しており、メモリ制御部12は、これらの通常パトロールトリガ信号60-1～60-4を受けて、メモリ11に対し通常パトロールコマンドを発行して通常パトロール動作を制御している。

[0050] この状態で、例えば、時刻t1でECC回路14がメモリ11の読出しデータにつき訂正

可能な一重誤りを検出した場合には、調整制御部18は、図3(a)の誤り検出通知64を受信するとともに、一重誤りを検出したエラー発生アドレスを受信して保持する。

また、図3(c)に示すように、リフレッシュ周期調整部26は、図3(a)の誤り検出通知64を受信するとともに、後述するリフレッシュ周期短縮モードに移行し、リフレッシュ周期の調整処理を繰り返し行なう。

[0051] そして、調整制御部18は、時刻 $t_1$ で一重誤りの誤り検出通知64を受信すると、追加パトロール制御部25に対して、エラー発生アドレスに対する追加パトロール要求を発行する。

そのため、時刻 $t_1$ 以降については、通常監視間隔“P1”で行なっている通常パトロールトリガ信号60-1~60-4に加え、追加パトロール要求を受けた追加パトロール制御部25が、図3(b)に示すように、通常監視間隔“P1”より短い追加監視間隔“P2”で追加パトロール要求に対応した追加パトロールトリガ信号66-1~66-6を発生する。

[0052] この追加パトロールトリガ信号66-1~66-6を受けたメモリ制御部12は、エラー発生アドレスを指定して追加パトロールコマンドをメモリ11に発行し、この結果、エラー検出アドレスに対し追加パトロール動作が実行され、後述するリフレッシュ周期調整部26によって調整したリフレッシュ周期のリフレッシュ動作に伴うエラー発生アドレスのエラー発生頻度減少の効果を測定する。

[0053] 時刻 $t_1$ からのメモリ制御部12における追加パトロール動作の制御は、図4(a)~(c)に示すように、リフレッシュ周期調整部26のリフレッシュ周期短縮モードが解除されるまで行なわれる。リフレッシュ周期短縮モードが解除される条件については後述する。

調整制御部18は、計測部15によって計測されたエラー頻度に基づいて、リフレッシュ周期を調整するとともに、メモリ11に対する監視間隔を変更するものであって、図1に示すように、リフレッシュ周期調整部26および監視間隔変更部27をそなえて構成されている。

[0054] リフレッシュ周期調整部26は、計測部15によって計測されたエラー頻度に応じて、リフレッシュ周期を調整するものであって、例えば、計測部15によって計測されたエラ

一頻度が大きくなった場合に、リフレッシュ周期を段階的に短縮し、計測部15によって計測されたエラー頻度が小さくなった場合に、リフレッシュ周期を段階的に延長するようになっている。即ち、リフレッシュ周期調整部26は、エラー頻度に応じてリフレッシュ周期の短縮度合いを調整するのである。

[0055] 図5および図6は本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期を調整する例を示すタイミングチャートであり、図5(a)、(b)はリフレッシュ周期を短縮してもエラー頻度が解消されない場合を示しており、図6(a)、(b)はリフレッシュ周期を短縮することでエラー頻度が解消される場合を示している。

[0056] また、図5(a)および図6(a)は、エラー頻度の変化を時系列で示す図であり、縦軸にエラー頻度を、横軸に時間をそれぞれ示している。又、図5(b)および図6(b)は、リフレッシュ周期の変化を時系列で示す図であり、縦軸に単位時間あたりのリフレッシュ回数を、横軸に時間をそれぞれ示している。

なお、単位時間あたりのリフレッシュ回数が多くなるということは、リフレッシュ周期が短縮されることを意味するものである。

[0057] 具体的には、リフレッシュ周期調整部26は、例えば、メモリ11のリフレッシュを10回行なう毎に1回程度の周期(例えば、図5(b)の時間“t”参照)でリフレッシュ周期の調整処理を繰り返し行なう。ここで、リフレッシュ周期調整部26は、例えば、ECC回路14で訂正可能なエラーが検出された場合には、リフレッシュ周期短縮モードに移行する。リフレッシュ周期短縮モードでは、調整処理を行なう毎(図5(b)の時間“t”参照)に、単位時間あたりのリフレッシュ回数を予め設定された単位回数(例えば、図5(b)の符号“n”参照)ずつ加算することにより、リフレッシュ周期を予め設定された単位周期“cn”ずつ短縮し、計測部15によって計測されたエラー頻度が予め設定された閾値以下の場合もしくはエラー頻度が0の場合には、調整処理を行なう毎にリフレッシュ周期を単位周期ずつ延長する。

[0058] そして、リフレッシュ周期調整部26は、リフレッシュ周期の調整処理を開始した後に、通常リフレッシュモードのリフレッシュ周期と同等のリフレッシュ周期に調整されると、エラー多発状況から脱したものと判断し、リフレッシュ周期短縮モードを解除して通常

リフレッシュモードに戻すようになっている。

例えば、図5(a)および図5(b)に示すように、通常リフレッシュモードの単位時間あたりのリフレッシュ回数“N1”(図5(b)参照)で算出されるリフレッシュ周期“CN1”(図示省略)でリフレッシュが実行されている場合において、ECC回路14でエラーが検出されると(図5(a)の時間“T1”参照)、通常リフレッシュモードからリフレッシュ周期短縮モードに移行する(図5(a)(b)の時間“T1”以降(図中右側)参照)。

[0059] なお、以下、単位時間あたりのリフレッシュ回数を示す符号“N1”, “N2”の前にそれぞれ符号“C”を付すことにより、単位時間あたりのリフレッシュ回数“N1”, “N2”で算出されるリフレッシュ周期“CN1”, “CN2”をそれぞれ示すものとする。

このリフレッシュ周期短縮モードにおいては、リフレッシュ周期調整部26が、調整処理を開始し、調整処理を行なう毎(図5(b)の時間“t”参照)にリフレッシュ周期を段階的に短縮することにより(図5(b)の時間“T1”~“T4”参照)、エラー発生頻度に応じた適切なリフレッシュ周期に調整する。即ち、リフレッシュ周期調整部26は、図5(b)に示すように、単位時間あたりのリフレッシュ回数を所定回数(図5(b)の符号“n”参照)ずつ段階的に増加させ、これに伴いリフレッシュ周期を段階的に短縮させるのである。

[0060] そして、エラー頻度が徐々に低下し(図5(a)の時間“T2”~“T3”参照)、エラー頻度が閾値“TH”よりも高い一定の値“E1”を維持する状態になった場合には(図5(a)の時間“T3”以降参照)、リフレッシュ周期調整部26は、リフレッシュ周期の短縮を停止させて一定のリフレッシュ周期“CN2”(図5(b)の符号“N2”参照)を維持する(図5(b)の時間“T4”以降参照)。

[0061] また、例えば、図6(a)および図6(b)に示すように、通常リフレッシュモードのリフレッシュ周期“CN1”(図6(b)の符号“N1”参照)でリフレッシュが実行されている場合において、ECC回路14でエラーが検出されると(図6(a)の時間“T5”参照)、通常リフレッシュモードからリフレッシュ周期短縮モードに移行する(図6(a)および(b)の時間“T5”以降参照)。

[0062] このリフレッシュ周期短縮モードにおいては、リフレッシュ周期調整部26が、調整処理を開始し、調整処理を行なう毎(図6(b)の時間“t”参照)に、単位時間あたりのリフ

リフレッシュ回数を予め設定された単位回数(例えば、図6(b)の符号“n”参照)ずつ加算することにより、リフレッシュ周期を段階的に短縮し、エラー発生頻度に応じた適切なリフレッシュ周期“CN2”(図6(b)の符号“N2”参照)に調整する(図6(b)の時間“T5”~“T6”参照)。

[0063] そして、エラー頻度が徐々に低下して閾値“TH”よりも低い状態を維持するようになった場合には(図6(a)に示す例では“0”;時間“T6”以降参照)、リフレッシュ周期調整部26は、調整処理を行なう毎(図6(b)の時間“t”参照)に、単位時間あたりのリフレッシュ回数を予め設定された単位回数(例えば、図6(b)の符号“n”参照)ずつ減算することにより、リフレッシュ周期を段階的に延長し、通常リフレッシュモードのリフレッシュ周期“CN1”(図6(b)の符号“N1”参照)まで戻す(図6(b)の時間“T7”~“T8”参照)。

[0064] その後、エラー頻度が閾値“TH”よりも高くならなければ(図6(a)の時間“T8”以降参照)、リフレッシュ周期調整部26は、通常リフレッシュモードのリフレッシュ周期“CN1”(図6(b)の符号“N1”参照)を維持する(図6(b)の時間“T8”以降参照)。

監視間隔変更部27は、計測部15によって計測されたエラー頻度に基づいて、パトロール制御部17による追加監視間隔を変更するものであって、例えば、計測部15によって計測されたエラー頻度が一定になった場合に、追加監視間隔を延長するようになっている。即ち、監視間隔変更部27は、メモリ11のパトロールを行なうタイミングをパトロール制御部17(通常パトロール制御部24, 追加パトロール制御部25)に指示するのである。

[0065] また、本実施形態においては、監視間隔変更部27は、計測部15による前回の測定から計測部15による今回の測定までに連続してエラー頻度が変化しなかった回数をカウントする収束カウンタ(図示省略)を用いて、上述した監視間隔を変更する制御を行なうようになっている。

なお、収束カウンタは既知の手法により実現されるものであり、その詳細な説明を省略するものとし、収束カウンタを用いた場合の具体的な処理手順については後述する。

[0066] 図7(a), (b)は本発明の一実施形態としてのメモリリフレッシュ回路における監視間

隔変更部により追加監視間隔を変更する例を示すタイミングチャートであり、図7(a)は、パトロール回数の変化を時系列で示す図であり、縦軸に単位時間あたりのパトロール回数を、横軸に時間をそれぞれ示しており、図7(b)は、リフレッシュ周期の変化を時系列で示す図であり、縦軸に単位時間あたりのリフレッシュ回数を、横軸に時間をそれぞれ示している。

[0067] なお、単位時間あたりのパトロール回数が多くなるということは、監視間隔が短くなることを意味するものである。

例えば、メモリ制御部12が、単位時間あたりの監視回数“P1”で算出される通常監視間隔“IP1”で通常パトロール動作を制御しており、通常リフレッシュモードのリフレッシュ周期“CN1”(図7(b)の符号“N1”参照)でリフレッシュ動作を制御している場合において、計測部15によって計測されたエラー頻度が閾値よりも高くなると(図示省略)、通常リフレッシュモードからリフレッシュ周期短縮モードに移行する。

[0068] なお、以下、単位時間あたりの監視回数を示す符号“P1”、“P2”、“P3”の前にそれぞれ符号“I”を付すことにより、単位時間あたりの監視回数“P1”、“P2”、“P3”で算出される監視間隔“IP1”、“IP2”、“IP3”をそれぞれ示すものとする。

このリフレッシュ周期短縮モードにおいては、メモリ制御部12が、追加監視間隔のデフォルト値(default値;短間隔)“CP2”(図7(a)の符号“P2”参照)で追加パトロール動作を制御し、これに合わせて、リフレッシュ周期調整部26が、調整処理を開始し、調整処理を行なう毎(図7(b)の時間“t”参照)に、単位時間あたりのリフレッシュ回数を予め設定された単位回数(例えば、図7(b)の符号“n”参照)ずつ加算することにより、リフレッシュ周期を段階的に短縮し、エラー発生頻度に応じた適切なリフレッシュ周期“CN2”(図7(b)の符号“N2”参照)に調整する(図7(b)の時間“T9”~“T10”参照)。

[0069] そして、リフレッシュ周期調整部26においてリフレッシュ周期“CN2”を維持する状態になった場合(図7(b)の時間“T10”以降参照)、即ち、計測部15によって計測されたエラー頻度が一定に収束した場合(図示省略)には、監視間隔変更部27は、計測部15によって計測されたエラー頻度に基づいて、追加監視間隔を、短間隔“IP2”(図7(a)の符号“P2”参照)からこの短間隔“IP2”よりも長い間隔(長間隔)“IP3”(図

7(a)の符号“P3”参照)に延長する制御を行なう(図7(a)の時間“T11”参照)。

[0070] これにより、不必要なパトロールを削減することができ、更に、リフレッシュ周期を調整する際に追加監視間隔も合わせて調整することにより、エラー検出機構の効率化を図るのである。

図1中、温度センサ19は、メモリ11の温度を検知するものである。アクセスカウンタ20は、メモリ11へのアクセス頻度を計測するものであって、例えば、一定時間内におけるメモリ11へのアクセス数をアクセス頻度としてカウントするようになっている。

[0071] なお、これらの温度センサ19およびアクセスカウンタ20は既知の技術であり、その詳細な説明については省略するものとする。

下限値算出部21は、図1に示すように、温度センサ19によって検知された温度やアクセスカウンタ20によって計測されたアクセス頻度に基づいて、リフレッシュ周期の下限値(限界値)を算出するものであって、例えば、予め設定された時間間隔で温度センサ19やアクセスカウンタ20を監視し、正常なアクセス頻度の上限値として予め設定されたアクセス頻度閾値や正常な温度の上限値として予め設定された温度閾値を超えた場合には、アクセス頻度や温度に応じて、リフレッシュ周期の下限値を段階的に短縮するようになっている。この下限値算出部21は、メモリ11に悪影響を与えない下限値になるまで段階的に短縮されるようになっている。

[0072] また、下限値算出部21は、算出した下限値をリフレッシュ周期調整部26に通知し、リフレッシュ周期調整部26が、下限値算出部21から通知されたリフレッシュ周期の下限値を設定するようになっている。即ち、リフレッシュ周期調整部26は、予め設定された下限値以上で該リフレッシュ周期を調整し、メモリ11の温度であるメモリ温度やメモリ11へのアクセス頻度に基づいて、下限値を変更するのである。

[0073] 図8(a), (b)は本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期の下限値を変更する例を示すタイミングチャートである。

また、図8(a)は、エラー頻度の変化を時系列で示す図であり、縦軸にエラー頻度を、横軸に時間をそれぞれ示している。又、図8(b)は、リフレッシュ周期の変化を時系列で示す図であり、縦軸に単位時間あたりのリフレッシュ回数を、横軸に時間をそれ

ぞれ示している。

[0074] 例えば、図8(a)および(b)に示すように、計測部15によって計測されたエラー頻度が閾値“TH”よりも高い状態を維持している場合には、リフレッシュ周期短縮モードが実行されており、リフレッシュ周期調整部26が、調整処理を行なう毎(図8(b)の時間“t”参照)に、単位時間あたりのリフレッシュ回数を予め設定された単位回数(例えば、図8(b)の符号“n”参照)ずつ加算することにより、リフレッシュ周期を段階的に短縮する(図8(b)の時間“T12”～“T13”参照)。

[0075] そして、リフレッシュ周期調整部26は、予め設定されている単位時間あたりのリフレッシュ回数“NL3”(図8(b)参照)で算出される下限値のデフォルト値(default値)“CNL3”までリフレッシュ周期を短縮すると、この下限値のデフォルト値“CNL3”のリフレッシュ周期を維持する(図8(b)の時間“T13”～“T14”参照)。

[0076] なお、以下、単位時間あたりのリフレッシュ回数を示す符号“NL3”～“NL5”の前にそれぞれ符号“C”を付すことにより、単位時間あたりのリフレッシュ回数“NL3”～“NL5”で算出される下限値“CNL3”～“CNL5”をそれぞれ示すものとする。

ここで、下限値算出部21は、予め設定された時間間隔(図8(b)の時間“T14”～“T15”参照)でアクセス頻度や温度を監視し、メモリ11が高温もしくは頻繁にアクセスされる状態になったことを検知した場合には、これらのアクセス頻度や温度に基づいて、下限値のデフォルト値“NL3”よりも長い下限値“NL4”を算出する。又、リフレッシュ周期調整部26は、下限値を“CNL3”(図8(b)の符号“NL3”参照)から“CNL4”(図8(b)の符号“NL4”参照)に変更するとともに、リフレッシュ周期を“CNL3”から“CNL4”に調整する(図8(b)の時間“T14”参照)。

[0077] リフレッシュ周期の下限値を“CNL4”に変更した後に、メモリ11が高温もしくは頻繁にアクセスされる状態が解消されない場合には、下限値算出部21は、アクセス頻度や温度に基づいて、下限値“CNL4”よりも長い下限値“CNL5”(図8(b)の符号“NL5”参照)を算出する。又、リフレッシュ周期調整部26は、下限値を“CNL4”から“CNL5”に変更するとともに、リフレッシュ周期を“CNL4”から“CNL5”に調整する(図8(b)の時間“T15”参照)。

[0078] なお、メモリ11が高温もしくは頻繁にアクセスされる状態が解消されると、リフレッシュ

周期調整部26は、下限値をデフォルト値“CNL3”に戻す。

これにより、過剰なリフレッシュを防止するとともに、過剰なリフレッシュによりメモリ11の動作に与える悪影響を抑制することができるのである。

タイマ22は、図1に示すように、通常パトロール制御部24による通常パトロール動作においてメモリ11のエラーを検出してからの経過時間を計測(カウント)するものであって、既知の種々の技術で実現できる。このタイマ22は、リフレッシュ周期調整部26においてリフレッシュ周期の調整処理が始まると時間の計測を開始し、経過時間が予め設定された時間(タイマ閾値)を経過すると、その旨を後述する短縮終了要求部23に通知するようになっている。なお、タイマ22は、経過時間がタイマ閾値を経過する前にリフレッシュ周期の調整処理が終わると、経過時間の計測を終了するようになっている。

[0079] 短縮終了要求部23は、経過時間が上述したタイマ閾値を経過した旨の通知をタイマ22から受けた場合に、リフレッシュ周期調整部26に対して、リフレッシュ周期の調整処理を終了する命令を短縮終了要求として通知するものである。

そして、リフレッシュ周期調整部26は、短縮終了要求部23から短縮終了要求が通知されると、リフレッシュ周期の調整処理を終了し、通常リフレッシュモードのリフレッシュ周期(既定値)に強制的に戻すとともに、調整処理を終了した旨をメモリエラーとしてシステム(情報処理装置; 図示省略)に通知するようになっている。

[0080] 図9(a), (b)は本発明の一実施形態としてのメモリリフレッシュ回路におけるリフレッシュ周期調整部によりリフレッシュ周期の調整処理を解除する例を示すタイミングチャートである。

また、図9(a)は、エラー頻度の変化を時系列で示す図であり、縦軸にエラー頻度を、横軸に時間をそれぞれ示している。又、図9(b)は、リフレッシュ周期の変化を時系列で示す図であり、縦軸に単位時間あたりのリフレッシュ回数を、横軸に時間をそれぞれ示している。

[0081] 例えば、図9(a)および(b)に示すように、メモリ制御部12が通常リフレッシュモードのリフレッシュ周期“CN1”(図9(b)の符号“N1”参照)でリフレッシュ動作を制御している場合において、ECC回路14でエラーが検出されると(図9(a)の時間“T16”参

照)、通常リフレッシュモードからリフレッシュ周期短縮モードに移行する(図9(a)および(b)の時間“T16”以降参照)。

[0082] このリフレッシュ周期短縮モードにおいては、リフレッシュ周期調整部26が、調整処理を開始し、調整処理を行なう毎(図9(b)の時間“t”参照)に、単位時間あたりのリフレッシュ回数を予め設定された単位回数(例えば、図9(b)の符号“n”参照)ずつ加算することにより、リフレッシュ周期を段階的に短縮する(図9(b)の時間“T16”～“T18”参照)。

[0083] そして、予め設定されている下限値のデフォルト値(default値)“CNL3”(図9(b)の符号“NL3”参照)までリフレッシュ周期を短縮しても、エラー頻度が閾値“TH”よりも高い状態である場合には(図9(a)の時間“T18”参照)、リフレッシュ周期調整部26は、下限値のデフォルト値“CNL3”のリフレッシュ周期を維持する(図9(b)の時間“T18”～“T19”参照)。

[0084] この状態において、エラー頻度が閾値“TH”よりも高い状態を維持したままタイマ閾値“X”を経過した場合には、短縮終了要求部23は、タイマ22からの通知を受けて、短縮終了要求をリフレッシュ周期調整部26に通知する。短縮終了要求部23から通知を受けたリフレッシュ周期調整部26は、リフレッシュ周期の調整処理を終了し、通常リフレッシュモードのリフレッシュ周期“CN1”に戻す(図9(b)の時間“T19”参照)。

[0085] 従って、リフレッシュ周期調整部26は、通常パトロール制御部24による通常パトロール動作においてメモリ11のエラーを検出してからの経過時間が所定時間を超えた場合に、リフレッシュ周期を既定値に戻すようになっている。

これにより、リフレッシュ周期を短縮して長時間が経過してもエラーが解消されない場合、即ち、リフレッシュ周期の調整処理を一定時間以上行なっても効果が得られない場合には、タイマ22からの指示によりリフレッシュ周期の調整処理を強制的に解除することができるのである。

[0086] 上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10のメモリ11においてリフレッシュを行なう具体的な処理手順の例を、図10に示すフローチャート(A11～A15)に従って説明する。

なお、以下の説明においては、“RFカウンタ”は、RFカウンタ48の値を示す変数で

あり、“RF周期”は、リフレッシュ周期としてRFカウンタ48の上限値を示す変数である。即ち、“RFカウンタ”の値が“RF周期”の値に達するとリフレッシュが行なわれる。又、“RF最大値”は、通常リフレッシュモードのリフレッシュ周期“CN1”としてRFカウンタ48の最大許容値を示す定数であり、“RF周期”＝“RF最大値”のときに通常リフレッシュモードのリフレッシュ周期(エラー未発生時のリフレッシュ周期)でリフレッシュが行なわれる。

[0087] 情報処理装置10がパワーオンされると、“RF周期”に“RF最大値”の値が設定され(ステップA11)、“RFカウンタ”の値がリセットされる(ステップA12)。

また、“RFカウンタ”に値“1(1Step)”が所定間隔で順次加算され(ステップA13)、“RFカウンタ”の値と“RF周期”の値との比較が行なわれ(ステップA14)、この加算する処理が、“RFカウンタ”の値が“RF周期”の値に達するまで繰り返し行なわれる(ステップA14の“NO”ルート参照)。

[0088] そして、“RFカウンタ”の値が“RF周期”の値に達すると(ステップA14の“YES”ルート参照)、メモリ11のリフレッシュが行なわれた後に(ステップA15)、ステップA12に戻り、上述したステップA12～ステップA15の処理が繰り返し行なわれる。

これにより、メモリ11のリフレッシュが定期的に行なわれるのである。

[0089] 次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10のメモリ制御部12により通常パトロール動作を制御する具体的な処理手順を、図11に示すフローチャート(ステップB11～B17)に従って説明する。

なお、以下の説明においては、“全体PTカウンタ”は、全体PTカウンタの値を示す変数であり、“通常監視間隔”は、通常監視間隔“IP1”として全体PTカウンタの上限値を示す定数である。

[0090] メモリ制御部12は、後述する初期化処理を実行し(ステップB11)、“全体PTカウンタ”の値をリセットする(ステップB12)。

メモリ制御部12は、“全体PTカウンタ”に値“1(1Step)”を順次加算し(ステップB13)、“全体PTカウンタ”の値と“通常監視間隔”の値との比較を順次行なうことにより(ステップB14)、この加算する処理を“全体PTカウンタ”の値が“通常監視間隔”の値に達するまで繰り返し行なう(ステップB14の“NO”ルート参照)。

[0091] “全体PTカウンタ”の値が予め設定された“通常監視間隔”の値に達すると(ステップB14の“YES”ルート参照)、メモリ制御部12は、通常パトロール動作を制御する(ステップB15;通常パトロール制御ステップ)。

通常パトロール動作においてエラーを検出した場合には(ステップB16の“YES”ルート参照)、後述するリフレッシュ周期短縮モードの処理が開始され(ステップB17)、ステップB11に戻る。

[0092] 一方、通常パトロール動作においてエラーを検出しなかった場合には(ステップB16の“NO”ルート参照)、ステップB12に戻る。

そして、メモリ制御部12は、上述したステップB11～ステップB17の処理を繰り返す行なう。

これにより、予め設定された通常監視間隔で、メモリ11全体に対して通常パトロール動作が実行されるのである。

[0093] 次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10において初期化処理を行なう手順を、図12に示すフローチャート(ステップC11～C14)に従って説明する。

なお、以下の説明においては、上記同様に、“RF周期”および“RF最大値”を示し、“RF最小値”は、リフレッシュ周期短縮モードのリフレッシュ周期としてRFカウンタ48の最小許容値を示す変数であり、“RF周期”＝“RF最小値”のときにリフレッシュ周期短縮モードのリフレッシュ周期でリフレッシュが行なわれる。又、“前ER頻度”は、計測部15によって前回計測されたエラー頻度(一巡前のループで計算されたエラー頻度)を示す変数である。更に、“追加監視間隔”は、追加監視間隔として追加PTカウンタの上限値を示す変数である。

[0094] 先ず、“RF周期”に“RF最大値”が設定され(ステップC11)、“RF最小値”にデフォルト値が設定される(ステップC12)。

また、“追加監視間隔”にデフォルト値が設定され(ステップC13)、“前ER頻度”に“0”が設定されて(ステップC14)、処理を終了する。

次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10のメモリ制御部12により追加パトロール動作を制御する具体的な処理手順を、図13

に示すフローチャート(ステップD11~D19)に従って説明する。

[0095] なお、以下の説明においては、上記同様に、“追加監視間隔”を示し、“追加PTカウンタ”は、追加PTカウンタの値を示す変数であり、“PT回数カウンタ”は、PT回数カウンタの値を示す変数である。又、“エラー数”は、メモリ制御部12によってエラー発生アドレスのエラーを検出した回数(エラーアドレスへのパトロールリードによってエラーが検出された回数)を示す変数であり、“PT閾値”は、リフレッシュ周期の調整処理を行なう時間間隔としてPT回数カウンタを示す定数である。

[0096] メモリ制御部12は、“エラー数”の値をリセットし(ステップD11)、“追加PTカウンタ”の値をリセットする(ステップD12)。

メモリ制御部12は、“追加PTカウンタ”に値“1(1Step)”を順次加算(インクリメント)し(ステップD13)、“追加PTカウンタ”の値と“追加監視間隔”の値との比較を順次行なうことにより(ステップD14)、この加算する処理を“追加PTカウンタ”の値が“追加監視間隔”の値に達するまで繰り返し行なう(ステップD14の“NO”ルート参照)。

[0097] “追加PTカウンタ”の値が“追加監視間隔”の値以上になると(ステップD14の“YES”ルート参照)、メモリ制御部12は、追加パトロール動作を制御する(ステップD15;追加パトロール制御ステップ)。

追加パトロール動作においてエラー検出を行ない(ステップD16)、追加パトロール動作においてエラーを検出した場合には(ステップD16の“YES”ルート参照)、メモリ制御部12は、“エラー数”に値“1”を加算し(ステップD17)、“PT回数カウンタ”に値“1(1Step)”を加算する(ステップD18)。

[0098] 一方、追加パトロール動作においてエラーを検出しなかった場合には(ステップD16の“NO”ルート参照)、ステップD18に移行する。

メモリ制御部12は、“PT回数カウンタ”の値と“PT閾値”の値とを比較し(ステップD19)、“PT回数カウンタ”の値が“PT閾値”の値以上の場合には(ステップD19の“YES”ルート参照)、処理を終了する。

[0099] 一方、“PT回数カウンタ”の値が“PT閾値”の値未満の場合には(ステップD19の“NO”ルート参照)、ステップD12に戻る。

そして、“PT回数カウンタ”の値が“PT閾値”の値以上になるまで、上述したステッ

プD12～ステップD19の処理を繰り返し行なう。

これにより、通常監視間隔よりも十分短い間隔で、エラー発生アドレスに対して追加パトロール動作が実行されるのである。

[0100] 次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10のリフレッシュ周期調整部26によりリフレッシュ周期を調整する具体的な処理手順を、図5および図6を参照しながら、図14に示すフローチャート(ステップE11～E19)に従って説明する。

なお、以下の説明においては、上記同様に、“エラー数”、“PT閾値”、“RF周期”、“RF最大値”、“前ER頻度”および“RF最小値”を示し、“ER頻度”は、計測部15によって計測されたエラー頻度(エラーの発生割合)を示す変数である。又、“ER閾値”は、リフレッシュ周期を短縮するか否かを判断する閾値“TH”(図5および図6参照)を示す定数であり、“ER頻度”>“ER閾値”のときにリフレッシュ周期が短縮される。

[0101] 計測部15は、追加パトロール動作が実行されている状態で(ステップE11)、“エラー数”の値を“PT閾値”の値で除算して“ER頻度”を算出する(ステップE12;計測ステップ)。

リフレッシュ周期調整部26は、“ER頻度”の値と“ER閾値”の値(図5(a)および図6(a)の符号“TH”参照)とを比較する(ステップE13)。

[0102] 比較の結果、“ER頻度”の値が“ER閾値”の値以上の場合には(ステップE13の“NO”ルート参照;図5(a)の時間“T2”および図6(a)の時間“T5”～“T6”参照)、リフレッシュ周期調整部26は、“ER頻度”の値が“前ER頻度”の値と同一であるか否かを判定する(ステップE14)。

“ER頻度”の値が“前ER頻度”の値と異なる場合には(ステップE14の“NO”ルート参照;図5(a)の時間“T1”～“T3”参照)、リフレッシュ周期調整部26は、“RF周期”の値が“RF最小値”の値と同一であるか否かを判定する(ステップE15)。

[0103] “RF周期”の値が“RF最小値”の値と異なる場合には(ステップE15の“NO”ルート参照;図5(b)の時間“T2”～“T3”および図6(b)の時間“T5”～“T8”参照)、リフレッシュ周期調整部26は、“RF周期”から値“1(1Step;図3(b)および図4(b)の時間“t”参照)”を減算(デクリメント)し(ステップE16;リフレッシュ周期調整ステップ)、“前

ER頻度を“ER頻度”に設定して(ステップE17)、ステップE11に戻る。

[0104] “RF周期”の値が“RF最小値”の値と同一である場合には(ステップE15の“YES”ルート参照)、ステップE17に移行する。

“ER頻度”の値が“前ER頻度”の値と同一である場合には(ステップE14の“YES”ルート参照;図5(a)の時間“T4”以降参照)、ステップE17に移行する。

一方、“ER頻度”の値が“ER閾値”の値未満の場合には(ステップE13の“YES”ルート参照;図6(a)の時間“T6”以降参照)、リフレッシュ周期調整部26は、“RF周期”の値と“RF最大値”の値とを比較する(ステップE18)。

[0105] “RF周期”の値が“RF最大値”の値未満の場合には(ステップE18の“NO”ルート参照;図6(b)の時間“T7”~“T8”参照)、リフレッシュ周期調整部26は、“RF周期”に値“1(1Step)”を加算し(ステップE19;リフレッシュ周期調整ステップ)、ステップE17に移行する。

“RF周期”の値が“RF最大値”の値以上の場合には(ステップE18の“YES”ルート参照;図6(b)の時間“T8”以降参照)、処理を終了する。

[0106] 即ち、リフレッシュ周期調整部26は、図14に示す処理を実行することにより、表1に示す制御を行なうようになっている。

[0107] [表1]

変数		制御	
ER頻度	RF周期		
> 閾値	= 前回	なし	
	Else	Minimum	なし
		Else	RF周期-1
< 閾値		< max	RF周期+1
		Else	終了

[0108] これにより、エラー頻度に合わせてリフレッシュ周期が調整されるのである。

次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路21の監視間隔変更部27において追加監視間隔を変更する具体的な処理手順を、図7を参照しながら、図15に示すフローチャート(ステップF11~F29)に従って説明する

。

なお、以下の説明においては、上記と同様に、“エラー数”，“PT閾値”，“RF周期”，“RF最大値”，“前ER頻度”，“RF最小値”，“通常監視間隔”，“追加監視間隔”および“ER閾値”を示し、“収束閾値”は、収束カウンタの上限値を示す定数である。又、“短間隔”は、追加監視間隔のデフォルト値“IP2”を示す定数であり、“長間隔”は、短間隔“IP2”よりも長い間隔“IP3”を追加監視間隔として示す定数である。

[0109] 監視間隔変更部27は、“追加監視間隔”に“短間隔”の値(図7(a)の時間“P2”参照)を設定する(ステップF11)。

そして、計測部15は、追加パトロール動作が実行されている状態で(ステップF12; 図7の時間“T8”以降参照)、“エラー数”の値を“PT閾値”の値で除算して“エラー頻度”を算出し(ステップF13)、リフレッシュ周期調整部26は、“ER頻度”の値と“ER閾値”の値とを比較する(ステップF14)。

[0110] 比較の結果、“ER頻度”の値が“ER閾値”の値以上の場合には(ステップF14の“NO”ルート参照)、リフレッシュ周期調整部26は、“ER頻度”の値が“前ER頻度”の値と同一であるか否かを判定する(ステップF15)。

“ER頻度”の値が“前ER頻度”の値と異なる場合には(ステップF15の“NO”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値が“RF最小値”の値と同一であるか否かを判定する(ステップF16)。

[0111] “RF周期”の値が“RF下限値”の値と異なる場合には(ステップF16の“NO”ルート参照; 図7(b)の時間“T9”～“T10”参照)、リフレッシュ周期調整部26は、“RF周期”から値“1(1Step)”を減算する(ステップF17)。

そして、監視間隔変更部27は、“収束カウンタ”の値をリセットするとともに(ステップF18)、“追加監視間隔”に“短間隔”の値を設定した後に(ステップF19)、リフレッシュ周期調整部26が、“前ER頻度”に“ER頻度”の値を設定して(ステップF20)、ステップF12に戻る。

[0112] “RF周期”の値が“RF最小値”の値(図7(b)の符号“NL3”参照)と同一である場合には(ステップF16の“YES”ルート参照; 図7(b)の時間“T10”～“T11”参照)、監視間隔変更部27は、“収束カウンタ”の値をリセットするとともに(ステップF21)、“追

加監視間隔”に“短間隔”の値を設定して(ステップF22)、ステップF20に移行する。

[0113] “ER頻度”の値が“前ER頻度”の値と同一である場合には(ステップF15の“YES”ルート参照)、監視間隔変更部27は、“収束カウンタ”に値“1(1Step)”を加算し(ステップF23)、“収束カウンタ”の値と“収束閾値”の値とを比較する(ステップF24)。

“収束カウンタ”の値が“収束閾値”の値以上の場合には(ステップF24の“YES”ルート参照)、監視間隔変更部27は、“追加監視間隔”の値を“長間隔”の値(図7(a)の符号“P3”参照)に設定して(ステップF25;図7(a)の時間“T11”以降参照;監視間隔変更ステップ)、ステップF20に移行する。

[0114] “収束カウンタ”の値が“収束閾値”の値未満の場合には(ステップF24の“NO”ルート参照)、ステップF20に移行する。

一方、“ER頻度”の値が“ER閾値”の値未満の場合には(ステップF14の“YES”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値と“RF最大値”の値とを比較する(ステップF26)。

[0115] “RF周期”の値が“RF最大値”の値未満の場合には(ステップF26の“NO”ルート参照)、リフレッシュ周期調整部26は、“RF周期”に値“1(1Step)”を加算する(ステップF27)。

そして、監視間隔変更部27は、“収束カウンタ”の値をリセットし(ステップF28)、“追加監視間隔”の値を“短間隔”の値に設定して(ステップF29)、ステップF20に移行する。

[0116] “RF周期”の値が“RF最大値”の値以上の場合には(ステップF26の“YES”ルート参照)、処理を終了する。

これにより、短縮されたリフレッシュ周期が一定値に収束した場合に追加監視間隔を延長するのである。

次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10の下限値算出部21により下限値を算出する具体的な処理手順を、メモリ11の温度に基づいて算出する場合を例に、図8を参照しながら、図16に示すフローチャート(ステップG11~G25)に従って説明する。

[0117] なお、以下の説明においては、上記同様に、“エラー数”、“PT閾値”、“RF周期”、

“RF最大値”，“前ER頻度”，“RF最小値”および“ER閾値”を示し、“温度”は、温度センサ19によって計測される温度を示す変数であり、“温度閾値”は、システムが正常と判断する温度の上限値を示す定数である。

計測部15は、追加パトロール動作が実行されている状態で(ステップG11)、“エラー数”の値を“PT閾値”の値で除算して“エラー頻度”を算出する(ステップG12)。

[0118] 下限値算出部21は、温度センサ19に基づいて温度の計測を実行し(ステップG13)、 “温度”の値と“温度閾値”の値とを比較する(ステップG14)。

“温度”の値が“温度閾値”の値よりも大きい場合には(ステップG14の“YES”ルート参照)、下限値算出部21は、“RF最小値”から値“1(1Step;図8(b)の符号“n”参照)”を減算し(ステップG15)、ステップG18に移行する。

[0119] “温度”の値が“温度閾値”の値以下である場合には(ステップG14の“NO”ルート参照)、下限値算出部21は、“RF最小値”の値がデフォルト値であるか否かを判断する(ステップG16)。“RF最小値”の値がデフォルト値である場合には(ステップG16の“YES”ルート参照)、ステップG18に移行する。

“RF最小値”の値がデフォルト値でない場合には(ステップG16の“NO”ルート参照)、下限値算出部21は、“RF最小値”に値“1(1Step)”を加算し(ステップG17)、ステップG18に移行する。

[0120] そして、リフレッシュ周期調整部26は、“ER頻度”の値と“ER閾値”の値(図8(a)の符号“TH”参照)とを比較する(ステップG18)。

比較の結果、“ER頻度”の値が“ER閾値”の値以上の場合には(ステップG18の“NO”ルート参照;図8(a)参照)、リフレッシュ周期調整部26は、“ER頻度”の値が“前ER頻度”の値と同一であるか否かを判定する(ステップG19)。

[0121] “ER頻度”の値が“前ER頻度”の値と異なる場合には(ステップG19の“NO”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値が“RF最小値”の値と同一であるか否かを判定する(ステップG20)。

“RF周期”の値が“RF最小値”の値と異なる場合には(ステップG20の“NO”ルート参照)、“RF周期”から値“1(1Step)”を減算し(ステップG21)、“前ER頻度”の値を“ER頻度”の値に設定して(ステップG22)、ステップG11に戻る。

[0122] “RF周期”の値が“RF最小値”の値と同一である場合には(ステップG20の“YES”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値を“RF最小値”の値に設定し(ステップG23)、ステップG22に移行する。

“ER頻度”の値が“前ER頻度”の値と同一である場合には(ステップG19の“YES”ルート参照;図8(a)参照)、ステップG22に移行する。

[0123] 一方、“ER頻度”の値が“ER閾値”の値未満の場合には(ステップG18の“YES”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値と“RF最大値”の値とを比較する(ステップG24)。

“RF周期”の値が“RF最大値”の値未満の場合には(ステップG24の“NO”ルート参照)、リフレッシュ周期調整部26は、“RF周期”に値“1(1Step)”を加算し(ステップG25)、ステップG22に移行する。

[0124] “RF周期”の値が“RF最大値”の値以上の場合には(ステップG24の“YES”ルート参照)、処理を終了する。

これにより、過剰なリフレッシュを防止するとともに、過剰なリフレッシュによりメモリ11の動作に与える悪影響を抑制することができるのである。

次に、上述の如く構成された本発明の一実施形態に係るメモリリフレッシュ回路10の短縮終了要求部23においてタイマ閾値を経過した場合の具体的な処理手順を、図9を参照しながら、図17に示すフローチャート(ステップH11~H22)に従って説明する。

[0125] なお、以下の説明においては、上記同様に、“エラー数”、“PT閾値”、“RF周期”、“RF最大値”、“前ER頻度”、“RF最小値”および“ER閾値”を示し、“経過時間”は、タイマ22の時間を示す変数であり、“タイマ閾値”は、タイムアウトとして制御を終了するための上限値“X”(図9(b)参照)を示す定数である。

タイマ22は、“経過時間”の値と“タイマ閾値”の値(図9(b)の符号“X”参照)とを比較する(ステップH11)。

[0126] “経過時間”の値が“タイマ閾値”の値以上の場合には(ステップH11の“YES”ルート参照;図9の時間“T19”以降参照)、短縮終了要求部23は、調整処理を終了した旨をメモリエラーとしてシステム(情報処理装置;図示省略)に通知するとともに(ス

テップH12)、リフレッシュ周期調整部26に対して短縮終了要求を通知して(ステップH13)、処理を終了する。

[0127] “経過時間”の値が“タイマ閾値”の値未満の場合には(ステップH11の“NO”ルート参照;図9(b)の時間“T16”~“T19”参照)、計測部15は、追加パトロール動作が実行されている状態で(ステップH14)、“エラー数”の値を“PT閾値”の値で除算して“エラー頻度”を算出する(ステップH15)。

リフレッシュ周期調整部26は、“ER頻度”の値と“ER閾値”の値(図9(a)の符号“TH”参照)とを比較する(ステップH16)。

[0128] 比較の結果、“ER頻度”の値が“ER閾値”の値以上の場合には(ステップH16の“NO”ルート参照;図9(a)の時間“T17”以降参照)、リフレッシュ周期調整部26は、“ER頻度”の値が“前ER頻度”の値と同一であるか否かを判定する(ステップH17)。

“ER頻度”の値が“前ER頻度”の値と異なる場合には(ステップH17の“NO”ルート参照;図9(b)の時間“T16”~“T19”参照)、リフレッシュ周期調整部26は、“RF周期”の値が“RF最小値”の値(図9(b)の符号“NL3”参照)と同一であるか否かを判定する(ステップH18)。

[0129] “RF周期”の値が“RF最小値”の値と異なる場合には(ステップH18の“NO”ルート参照;図9(b)の時間“T16”~“T19”参照)、“RF周期”から値“1(1Step)”を減算し(ステップH19)、“前ER頻度”を“ER頻度”に設定して(ステップH20)、ステップH11に戻る。

“RF周期”の値が“RF最小値”の値と同一である場合には(ステップH18の“YES”ルート参照;図9(b)の時間“T18”~“T19”参照)、ステップH20に移行する。

[0130] “ER頻度”の値が“前ER頻度”の値と同一である場合には(ステップH17の“YES”ルート参照)、ステップH20に移行する。

一方、“ER頻度”の値が“ER閾値”の値未満の場合には(ステップH16の“YES”ルート参照)、リフレッシュ周期調整部26は、“RF周期”の値と“RF最大値”の値とを比較する(ステップH21)。

[0131] “RF周期”の値が“RF最大値”の値未満の場合には(ステップH21の“NO”ルート参照)、リフレッシュ周期調整部26は、“RF周期”に値“1(1Step)”を加算し(ステッ

プH22)、ステップH20に移行する。

“RF周期”の値が“RF最大値”の値以上の場合には(ステップH21の“YES”ルート参照)、処理を終了する。

[0132] これにより、リフレッシュ周期を短縮して長時間が経過してもエラーが解消されない場合に、リフレッシュ周期の調整処理を強制的に解除することができるのである。

このように、本発明の一実施形態としてのメモリリフレッシュ回路10によれば、メモリ11のパトロールを行なう通常パトロール動作を制御するとともに、通常パトロール動作においてメモリ11のエラーを検出した場合に、エラー発生アドレスのパトロールを行なう追加パトロール動作を制御することにより、エラーの検出機構が効率化される。又、追加パトロール動作においてエラー発生アドレスのエラーを検出した場合に、このエラー発生アドレスにおけるエラー頻度に応じてリフレッシュ周期を調整することにより、メモリ11全体に対してパトロールを行なう場合に比べて短い間隔で、エラーの発生状態に合わせたリフレッシュ周期の最適化を行なうことができ、システムの動作環境が一時的に変化する場合の応答性を向上させることができる。

[0133] また、計測部15によって計測されたエラー頻度が大きくなった場合に、リフレッシュ周期を段階的に短縮し、計測部15によって計測されたエラー頻度が小さくなった場合に、リフレッシュ周期を段階的に延長することにより、エラー頻度の変化に合わせたリフレッシュ周期の調整処理を短い間隔で少しずつ行なうので、エラー頻度の変化が小さい場合に調整の度合いを小さく抑えることができる。従って、メモリ11におけるエラーの発生状態に合わせたリフレッシュ周期の最適化をより効率よく行なうことができる。

[0134] さらに、下限値算出部21がメモリ11の温度に基づいて下限値を変更することにより、エラー頻度のみによる制御では回避できない過剰なリフレッシュを防止するとともに、過剰なリフレッシュによりメモリ11の動作に与える悪影響を抑制することができる。

また、下限値算出部21がメモリ11のアクセス頻度に基づいて下限値を変更することにより、エラー頻度のみによる制御では回避できない過剰なリフレッシュを防止するとともに、リード/ライト(read/write)アクセスの阻害によりメモリ11の動作に与える悪影響を抑制することができる。

[0135] さらに、通常パトロール動作においてメモリ11のエラーを検出してからの経過時間がタイム閾値を超えた場合に、通常リフレッシュモードのリフレッシュ周期に強制的に戻すことにより、改善不可能なエラーに対してリフレッシュ周期の調整処理を行なうことがなくなり、無駄なリフレッシュを続けることを防止することができる。

また、計測部15によって計測されたエラー頻度が一定になった場合に、追加監視間隔を延長することにより、不必要なパトロールを削減することができる。又、リフレッシュ周期を調製する際に追加監視間隔も合わせて調整することにより、エラー検出機構の効率化を図ることができる。

[0136] [2]その他

なお、本発明は上述した実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で種々変形して実施することができる。

例えば、上記実施形態においては、計測部15がエラー発生箇所における所定時間あたりのエラー数をエラー頻度として計測しているが、それに限定されるものではなく、追加パトロール制御部25による追加パトロール動作において複数のエラー発生アドレスを検出した場合に、計測部15がエラー発生箇所の数をエラー頻度として計測してもよい。これにより、一定時間のエラー数をカウントする場合のように一定時間の経過を待つことなく短時間で計測することができる。

[0137] また、上記実施形態においては、ECC回路14として単一誤り訂正二重誤り符号を用いているが、それに限定されるものではなく、検出訂正能力を持つ誤り検出訂正符号を用いてもよい。

さらに、上記実施形態においては、下限値算出部21、短縮終了要求部23および監視間隔変更部27をそなえて構成しているが、それに限定されるものではなく、必ずしもこれらを全部そなえていなくてもよい。

[0138] なお、本発明の各実施形態が開示されていれば、本発明を当業者によって実施・製造することが可能である。

産業上の利用可能性

[0139] リフレッシュ動作を必要とする各種メモリデバイスに適用できる。

## 請求の範囲

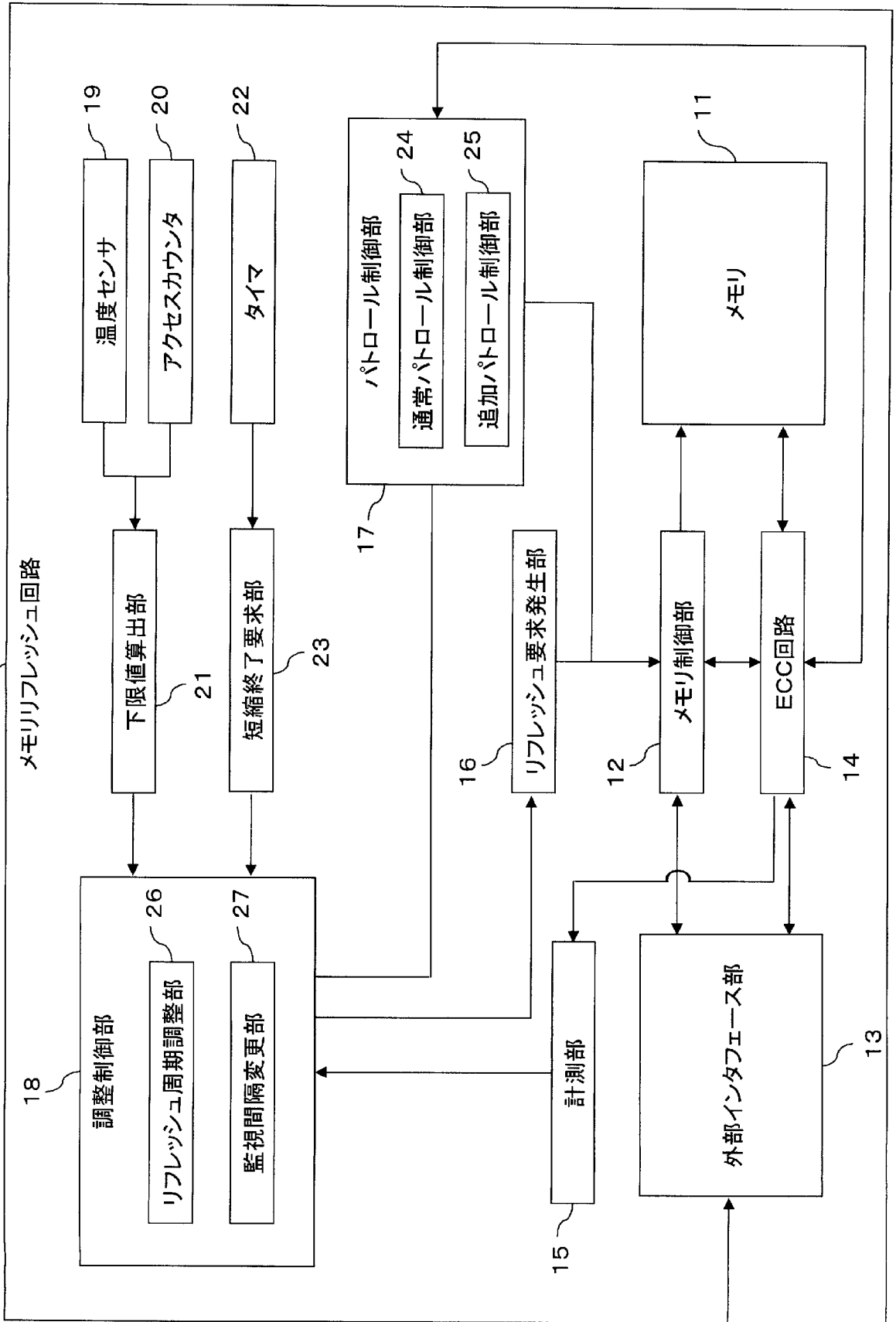
- [1] リフレッシュ周期に合わせてメモリのリフレッシュを行なうメモリリフレッシュ装置であつて、  
該メモリのパトロールを行なう通常パトロール動作を制御する通常パトロール制御部と、  
該通常パトロール制御部による該通常パトロール動作において該メモリのエラーを検出した場合に、該エラーが発生したエラー発生箇所のパトロールを行なう追加パトロール動作を制御する追加パトロール制御部と、  
該追加パトロール制御部による該追加パトロール動作において該エラー発生箇所のエラーを検出した場合に、前記エラー発生箇所のエラーに関する情報をエラー頻度として計測する計測部と、  
該計測部によって計測された該エラー頻度に応じて、該リフレッシュ周期を調整するリフレッシュ周期調整部とをそなえることを特徴とする、メモリリフレッシュ装置。
- [2] 該リフレッシュ周期調整部は、該計測部によって計測された該エラー頻度が大きくなった場合に、該リフレッシュ周期を段階的に短縮し、該計測部によって計測された該エラー頻度が小さくなった場合に、該リフレッシュ周期を段階的に延長することを特徴とする、請求項1に記載のメモリリフレッシュ装置。
- [3] 該計測部は、該エラー発生箇所における所定時間あたりのエラー数を該エラー頻度として計測することを特徴とする、請求項1または請求項2に記載のメモリリフレッシュ装置。
- [4] 該計測部は、該追加パトロール制御部による該追加パトロール動作において複数のエラー発生箇所を検出した場合に、該エラー発生箇所の数を該エラー頻度として計測することを特徴とする、請求項1または請求項2に記載のメモリリフレッシュ装置。
- [5] 該リフレッシュ周期調整部は、予め設定された下限値以上で該リフレッシュ周期を調整することを特徴とする、請求項1～4のいずれか1項に記載のメモリリフレッシュ装置。
- [6] 該リフレッシュ周期調整部は、該メモリへのアクセス頻度に基づいて、該下限値を変更することを特徴とする、請求項5に記載のメモリリフレッシュ装置。

- [7] 該リフレッシュ周期調整部は、該メモリの温度であるメモリ温度に基づいて、該下限値を変更することを特徴とする、請求項5または請求項6に記載のメモリリフレッシュ装置。
- [8] 該リフレッシュ周期調整部は、該通常パトロール制御部による該通常パトロール動作において該メモリのエラーを検出してからの経過時間が所定時間を超えた場合に、該リフレッシュ周期を既定値に戻すことを特徴とする、請求項5～7のいずれか1項に記載のメモリリフレッシュ装置。
- [9] 該リフレッシュ周期調整部によって調整された該リフレッシュ周期に基づいて、該追加パトロール動作の監視間隔を変更する監視間隔変更部をそなえることを特徴とする、請求項1～8のいずれか1項に記載のメモリリフレッシュ装置。
- [10] 該監視間隔変更部は、該計測部によって計測された該エラー頻度が一定になった場合に、該監視間隔を延長することを特徴とする、請求項9に記載のメモリリフレッシュ装置。
- [11] リフレッシュ周期に合わせてメモリのリフレッシュを行なうメモリリフレッシュ方法であって、  
該メモリのパトロールを行なう通常パトロール動作を制御する通常パトロール制御ステップと、  
該通常パトロール制御ステップによる該通常パトロール動作において該メモリのエラーを検出した場合に、該エラーが発生したエラー発生箇所のパトロールを行なう追加パトロール動作を制御する追加パトロール制御ステップと、  
該追加パトロール制御ステップによる該追加パトロール動作において該エラー発生箇所のエラーを検出した場合に、前記エラー発生箇所のエラーに関する情報をエラー頻度として計測する計測ステップと、  
該計測ステップにおいて計測された該エラー頻度に応じて、該リフレッシュ周期を調整するリフレッシュ周期調整ステップとをそなえることを特徴とする、メモリリフレッシュ方法。
- [12] 該リフレッシュ周期調整ステップにおいて、該計測ステップにおいて計測された該エラー頻度が大きくなった場合に、該リフレッシュ周期を段階的に短縮し、該計測ス

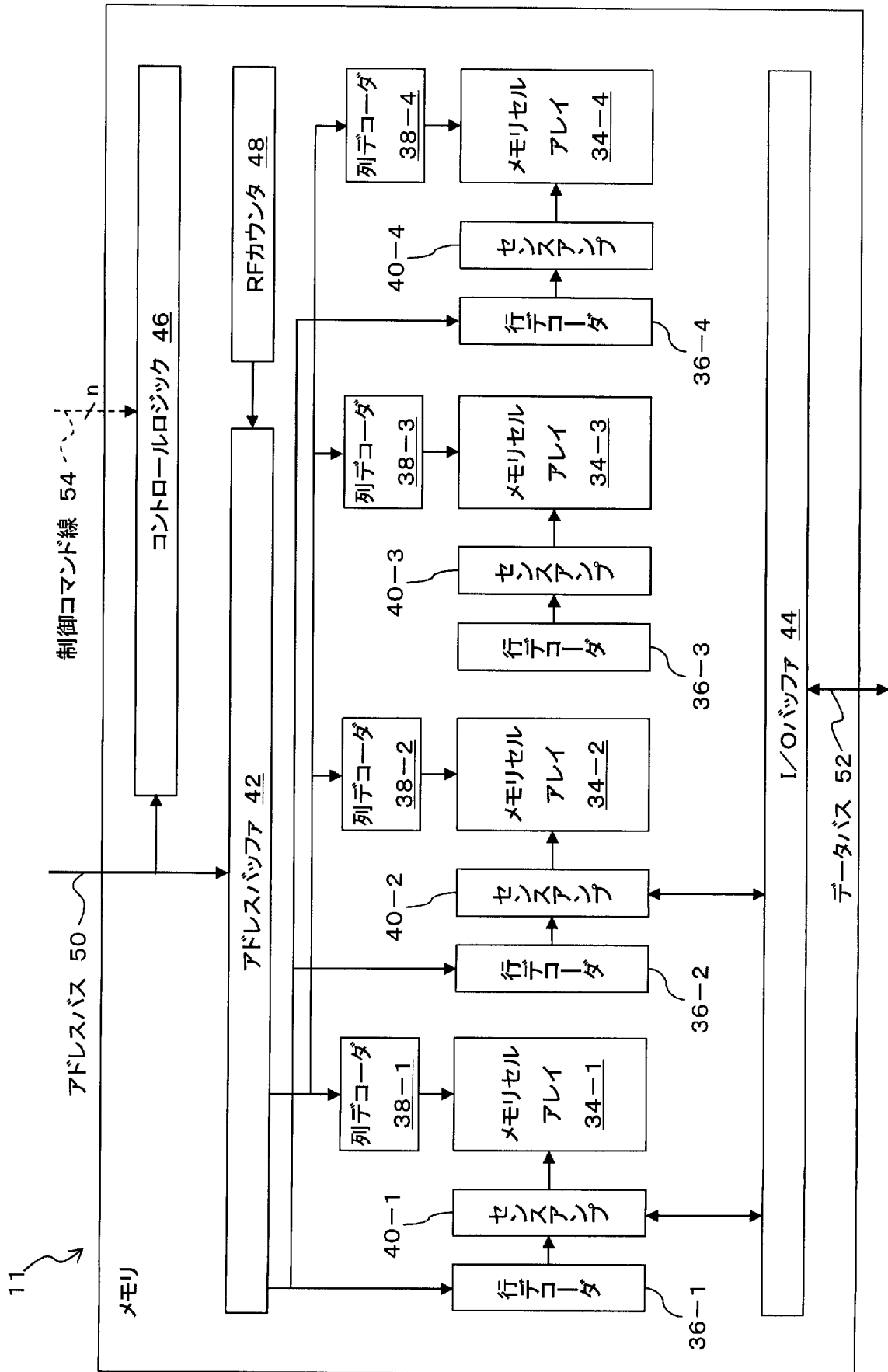
テップにおいて計測された該エラー頻度が小さくなった場合に、該リフレッシュ周期を段階的に延長することを特徴とする、請求項11に記載のメモリリフレッシュ方法。

- [13] 該計測ステップにおいて、該エラー発生箇所における所定時間あたりのエラー数を該エラー頻度として計測することを特徴とする、請求項11または請求項12に記載のメモリリフレッシュ方法。
- [14] 該計測ステップにおいて、該追加パトロール制御ステップによる該追加パトロール動作において複数のエラー発生箇所を検出した場合に、該エラー発生箇所の数を該エラー頻度として計測することを特徴とする、請求項11または請求項12に記載のメモリリフレッシュ方法。
- [15] 該リフレッシュ周期調整ステップにおいて、予め設定された下限値以上で該リフレッシュ周期を調整することを特徴とする、請求項11～14のいずれか1項に記載のメモリリフレッシュ方法。
- [16] 該リフレッシュ周期調整ステップにおいて、該メモリへのアクセス頻度に基づいて、該下限値を変更することを特徴とする、請求項15に記載のメモリリフレッシュ方法。
- [17] 該リフレッシュ周期調整ステップにおいて、該メモリの温度であるメモリ温度に基づいて、該下限値を変更することを特徴とする、請求項15または請求項16に記載のメモリリフレッシュ方法。
- [18] 該リフレッシュ周期調整ステップにおいて、該通常パトロール制御ステップによる該通常パトロール動作において該メモリのエラーを検出してからの経過時間が所定時間を超えた場合に、該リフレッシュ周期を既定値に戻すことを特徴とする、請求項15～17のいずれか1項に記載のメモリリフレッシュ方法。
- [19] 該リフレッシュ周期調整ステップにおいて調整された該リフレッシュ周期に基づいて、該追加パトロール動作の監視間隔を変更する監視間隔変更ステップをそなえることを特徴とする、請求項11～18のいずれか1項に記載のメモリリフレッシュ方法。
- [20] 該監視間隔変更ステップにおいて、該計測ステップにおいて計測された該エラー頻度が一定になった場合に、該監視間隔を延長することを特徴とする、請求項19に記載のメモリリフレッシュ方法。

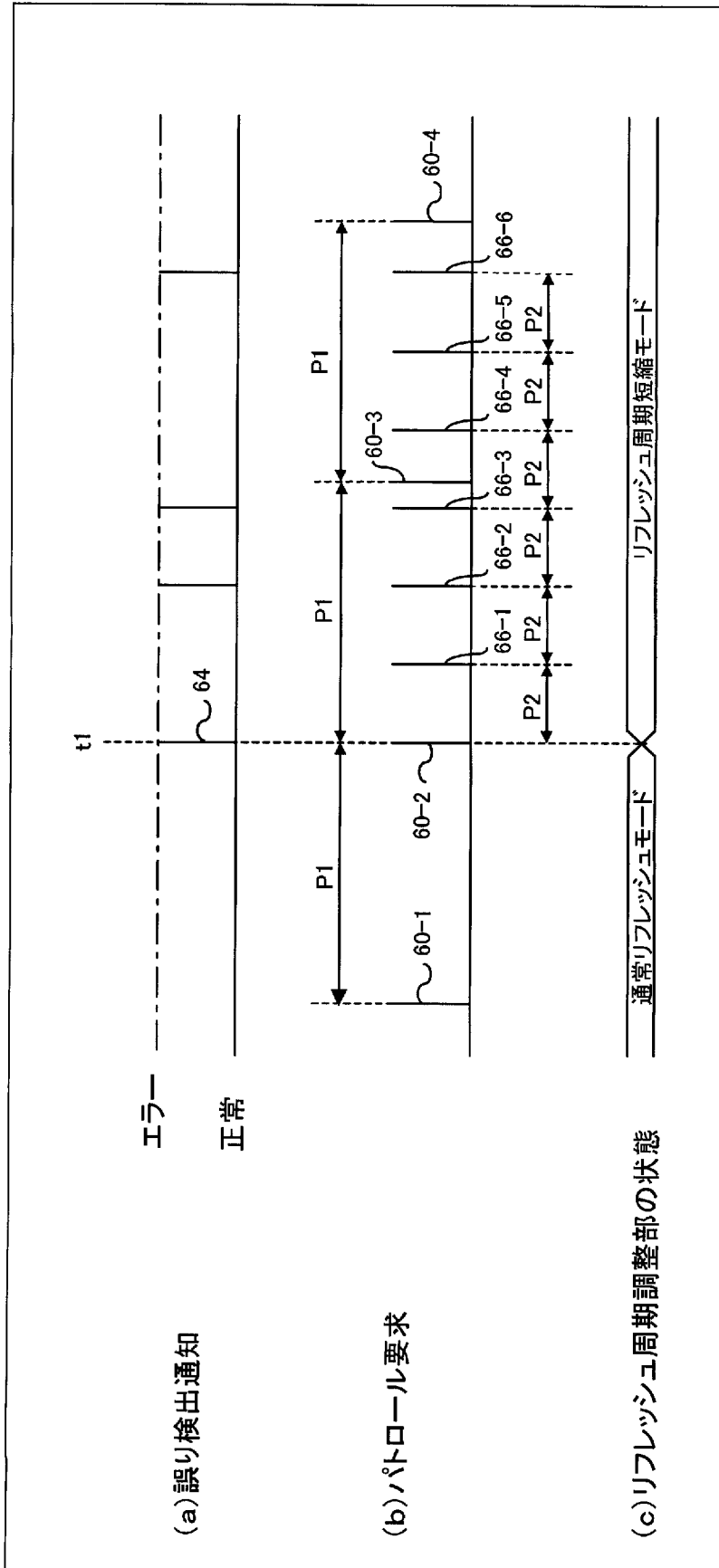
[図1]



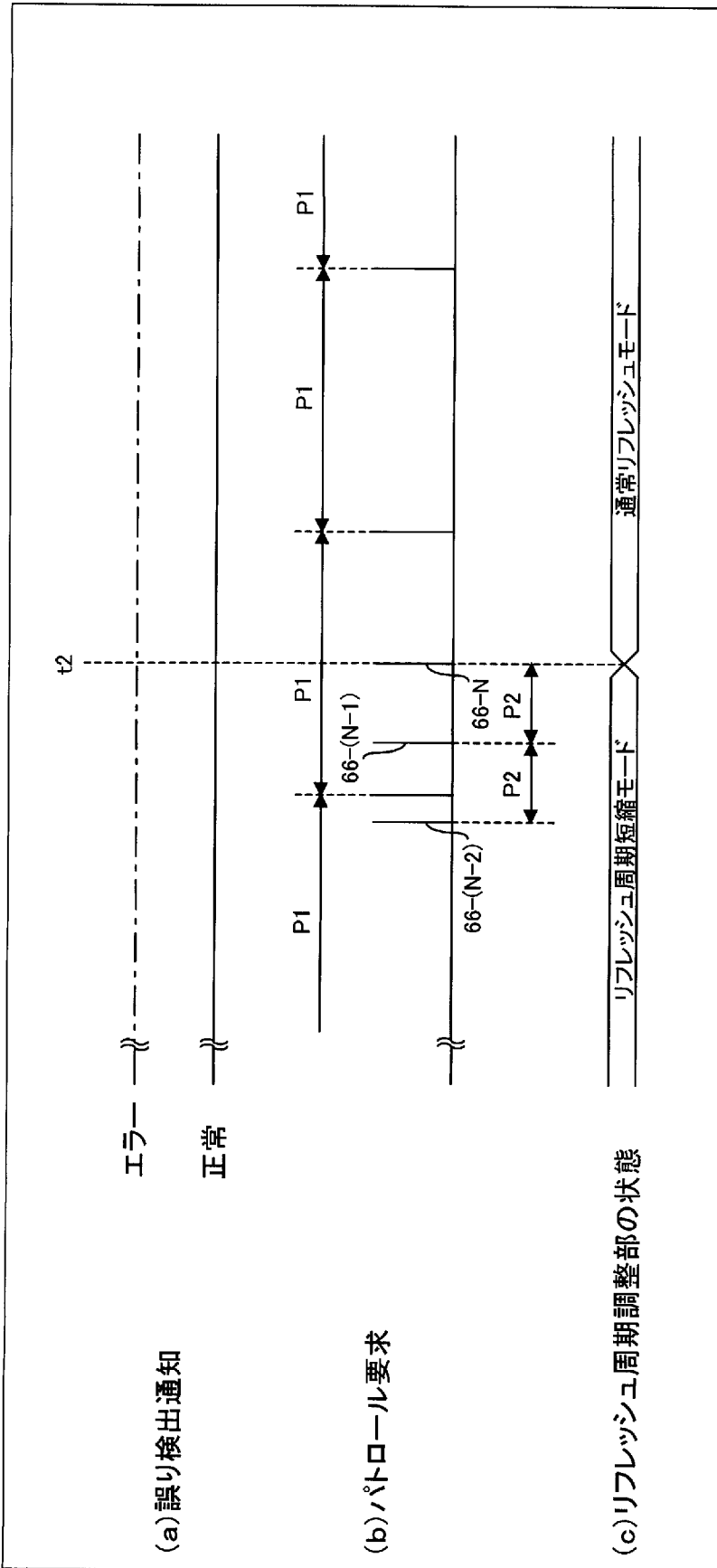
[図2]



[図3]



[図4]

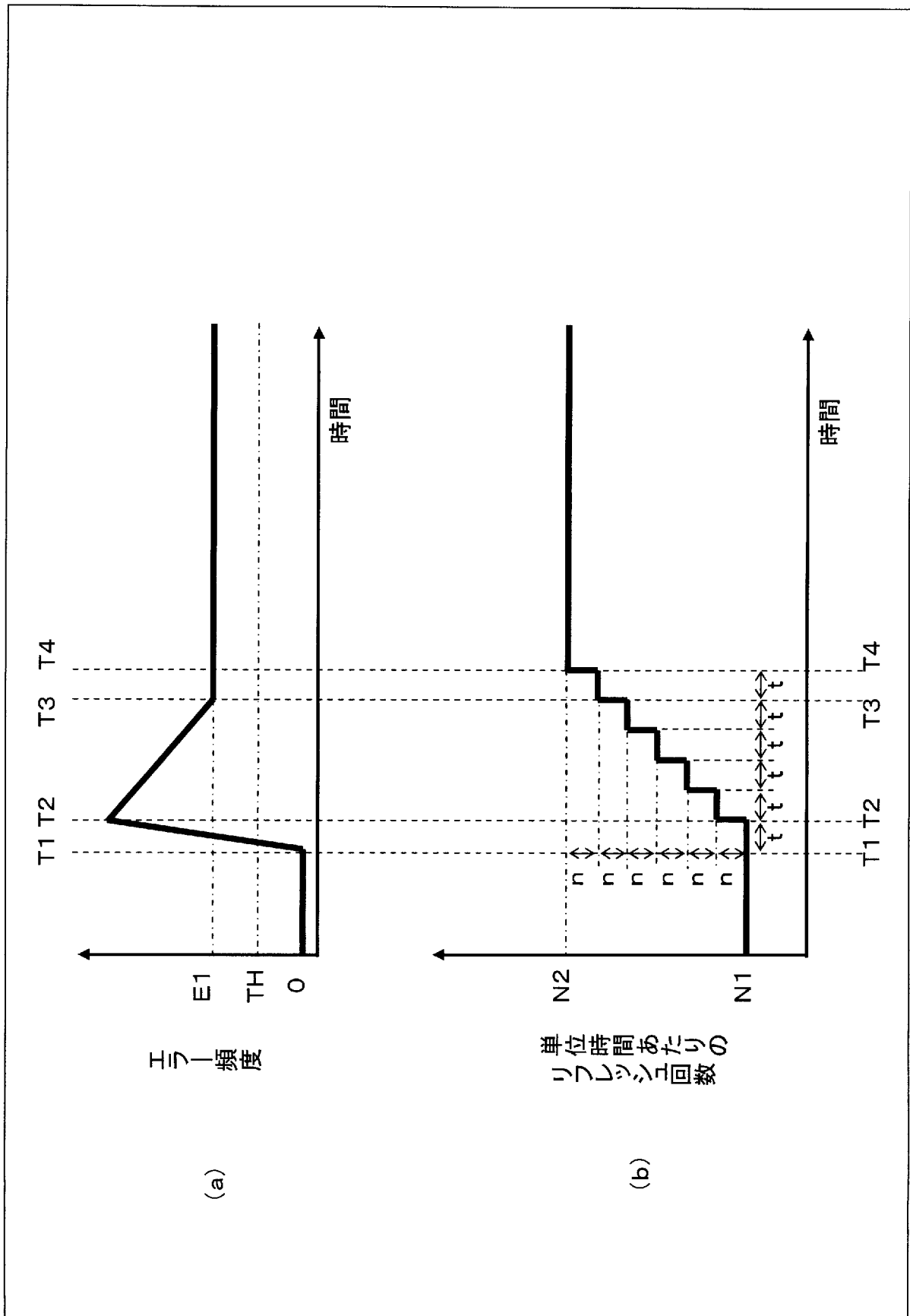


(a) 誤り検出通知

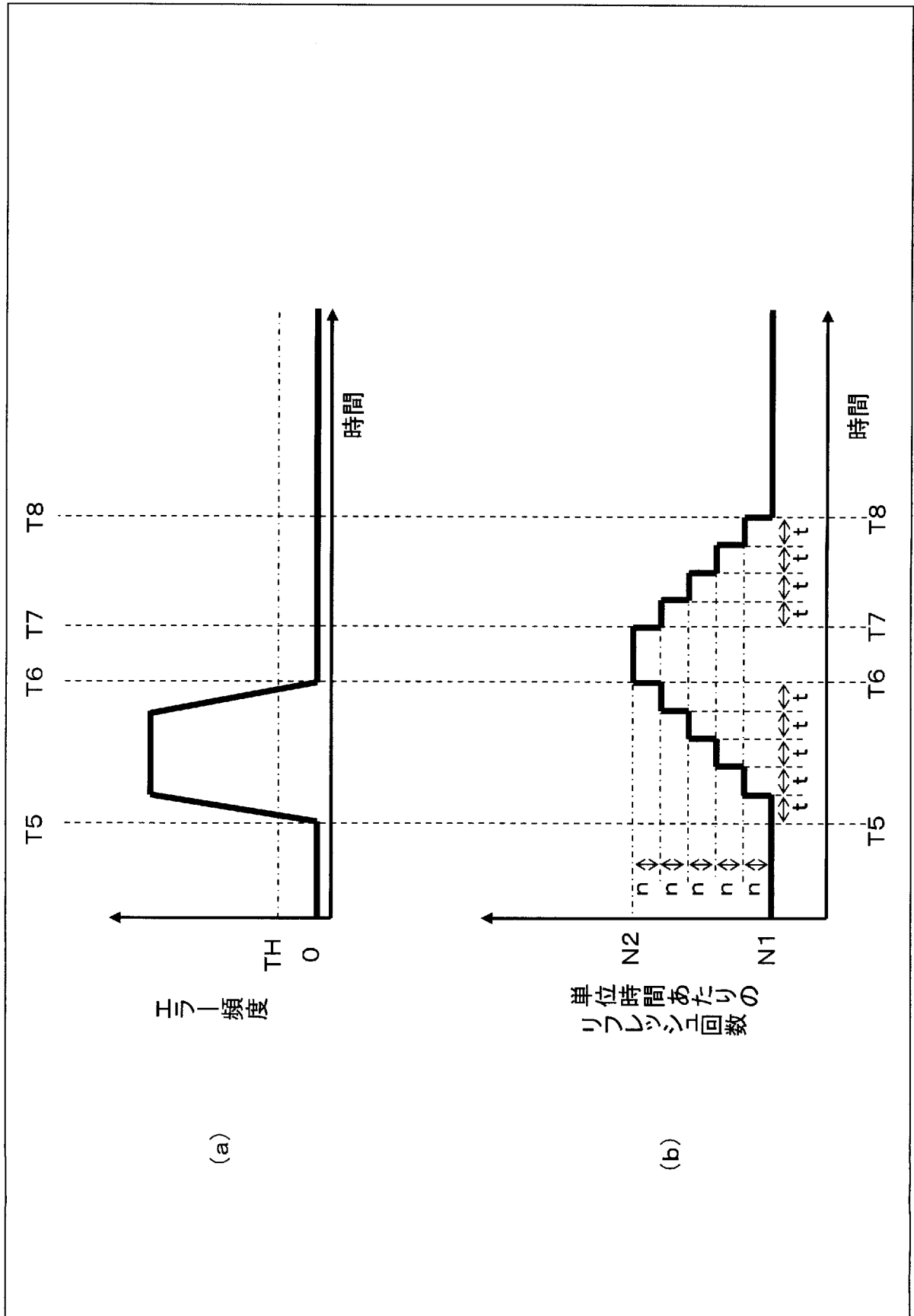
(b) パトロール要求

(c) リフレッシュ周期調整部の状態

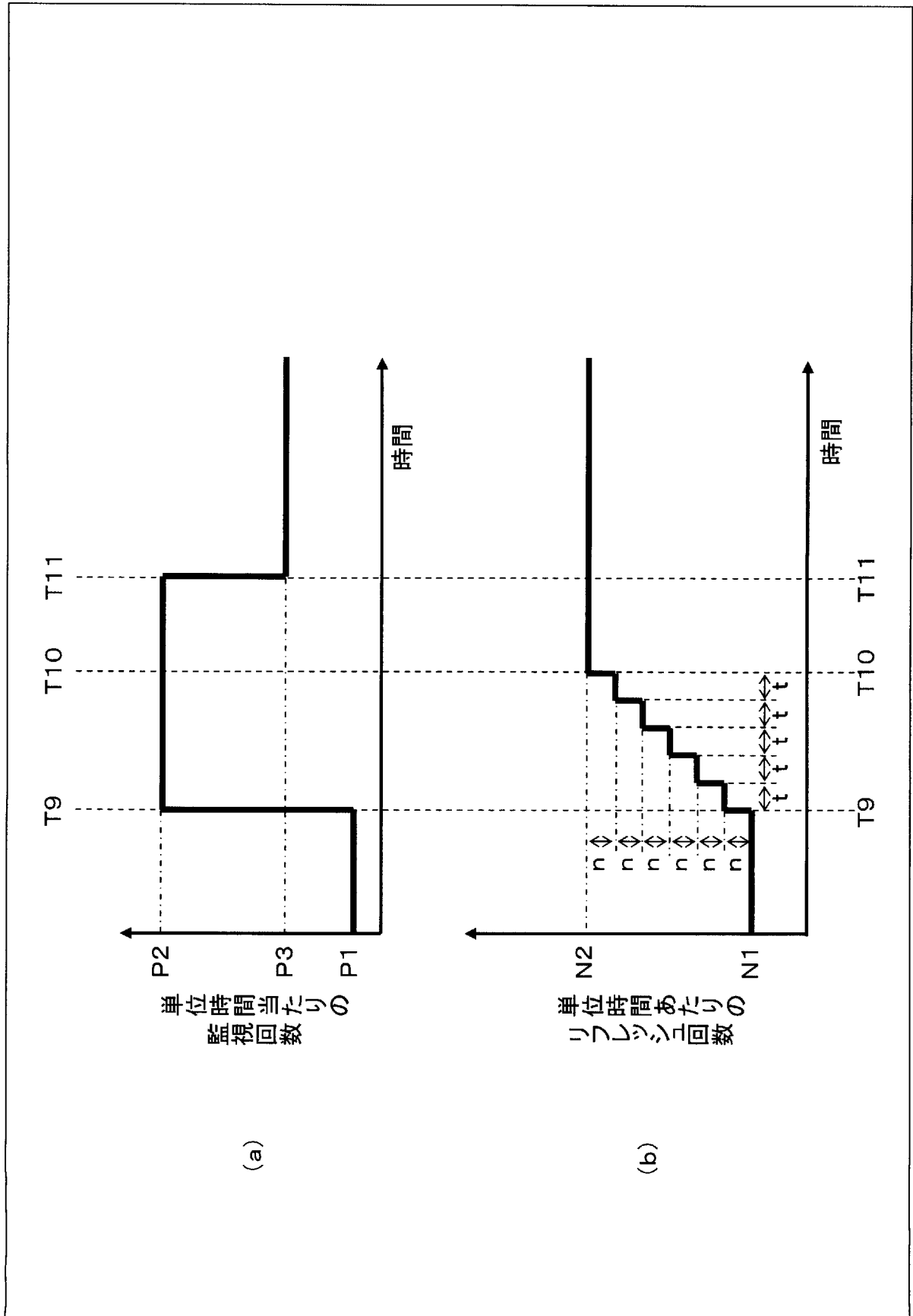
[図5]



[図6]

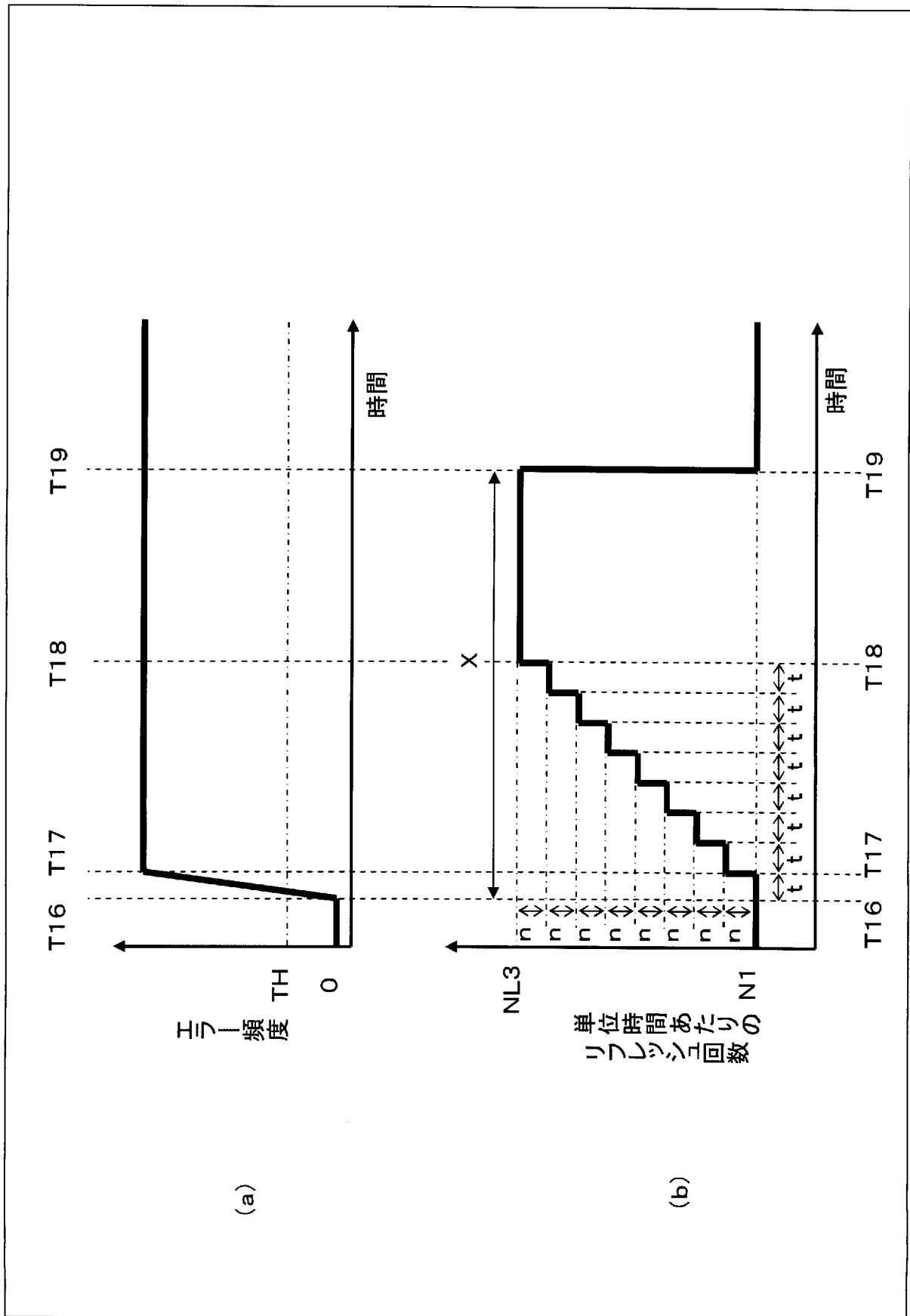


[図7]

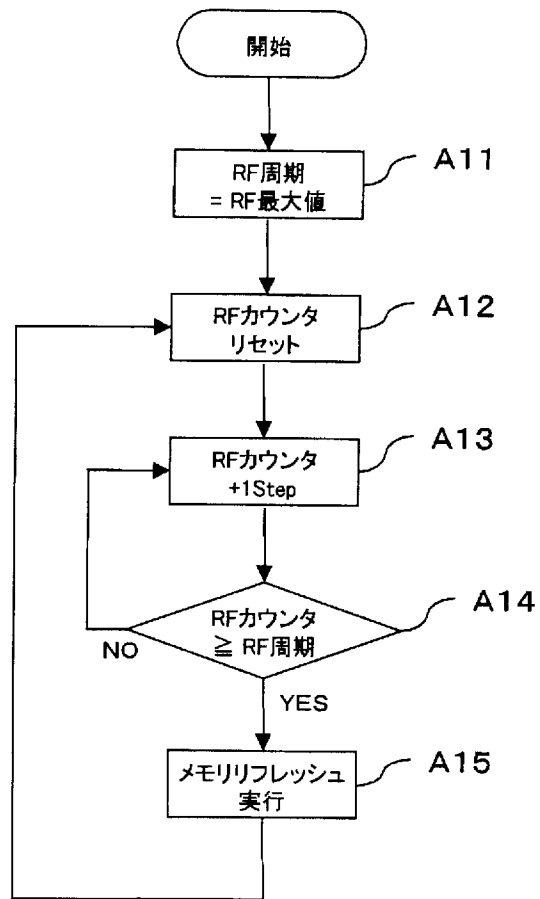




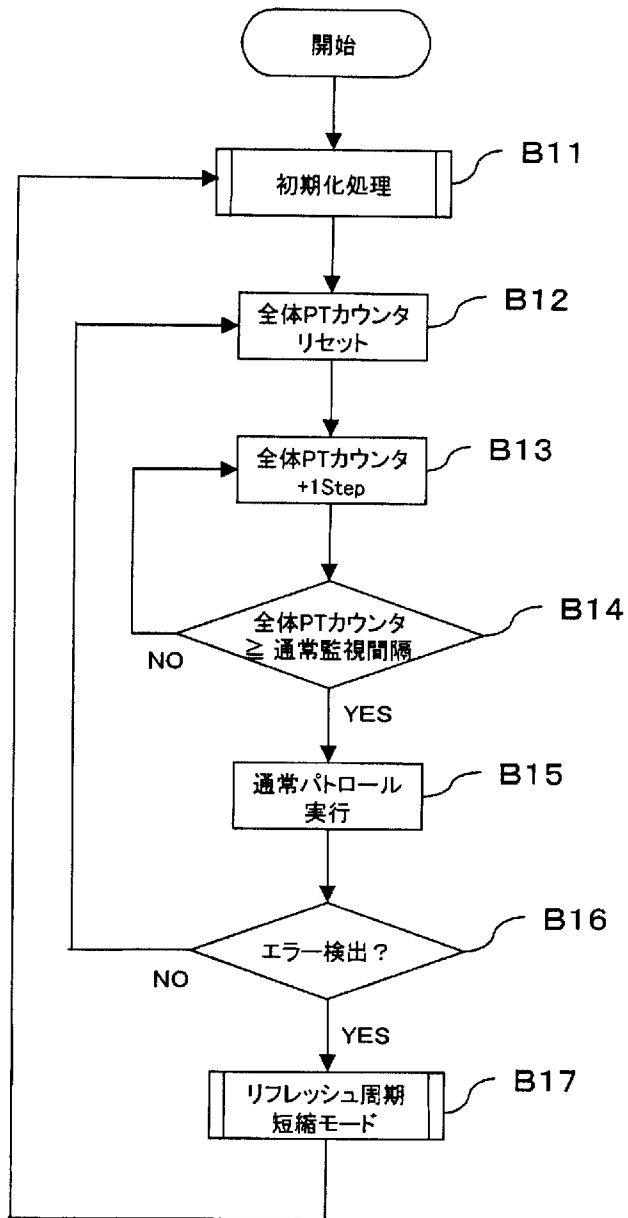
[図9]



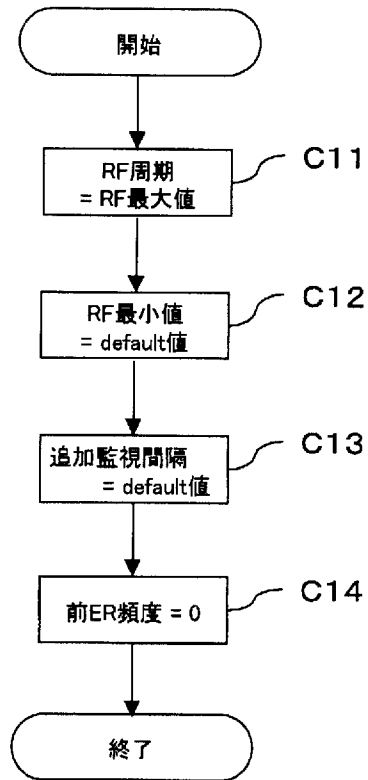
[図10]



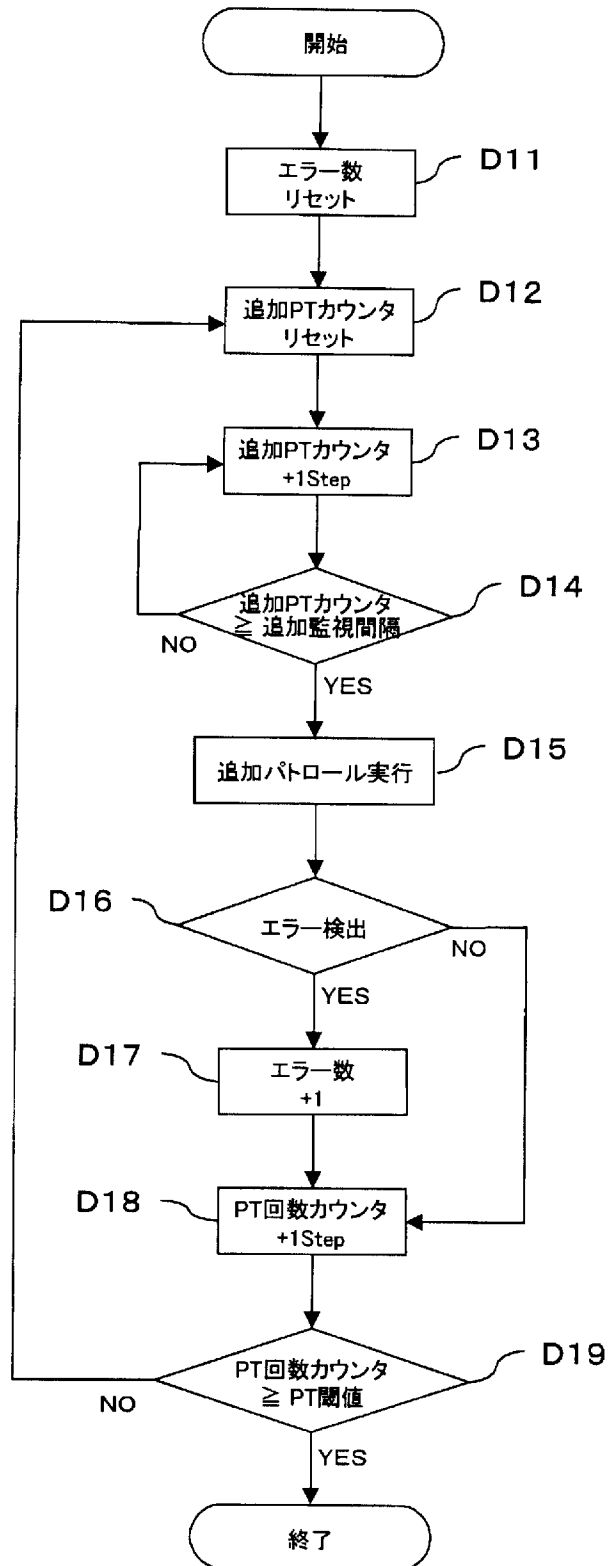
[図11]



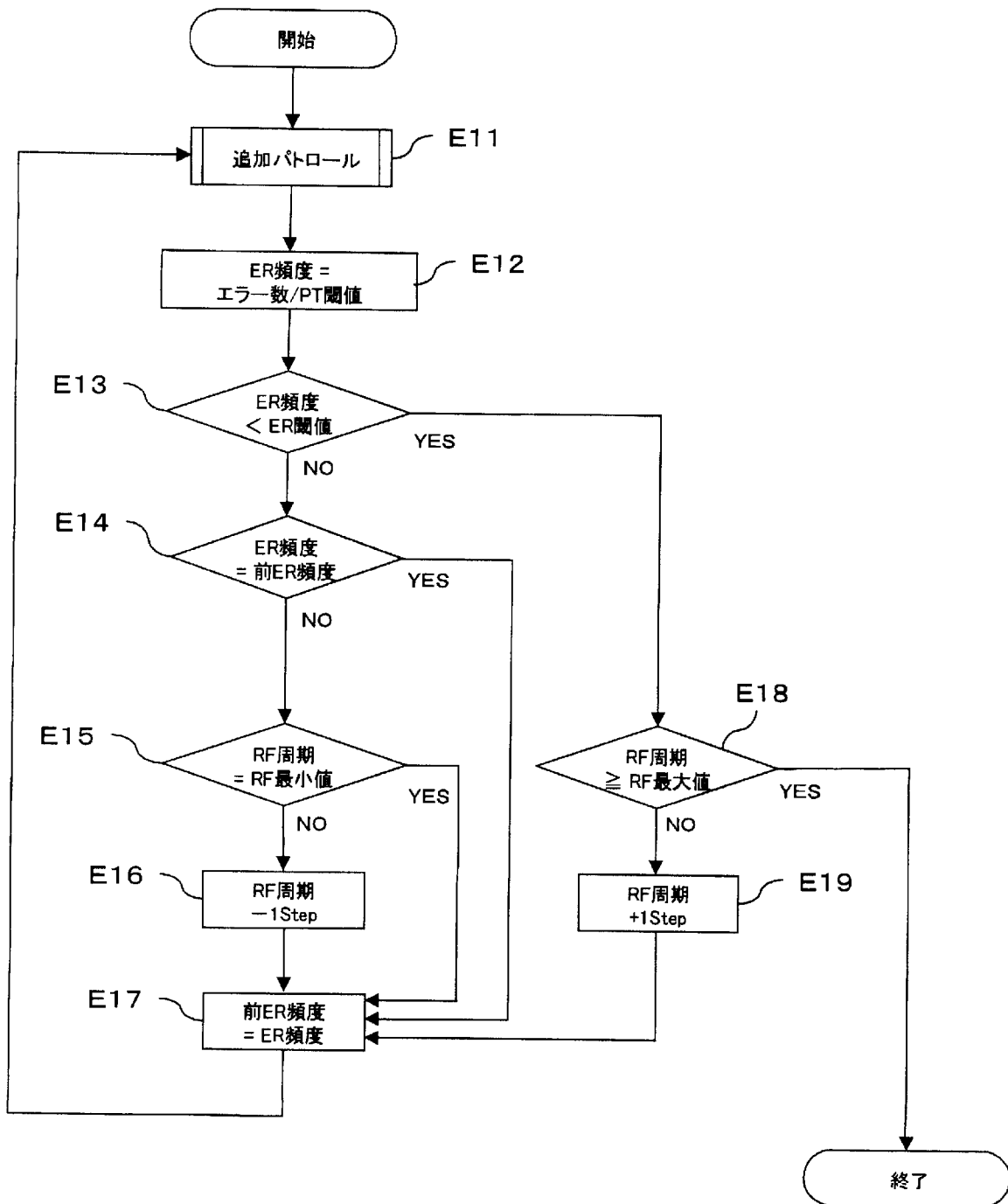
[図12]



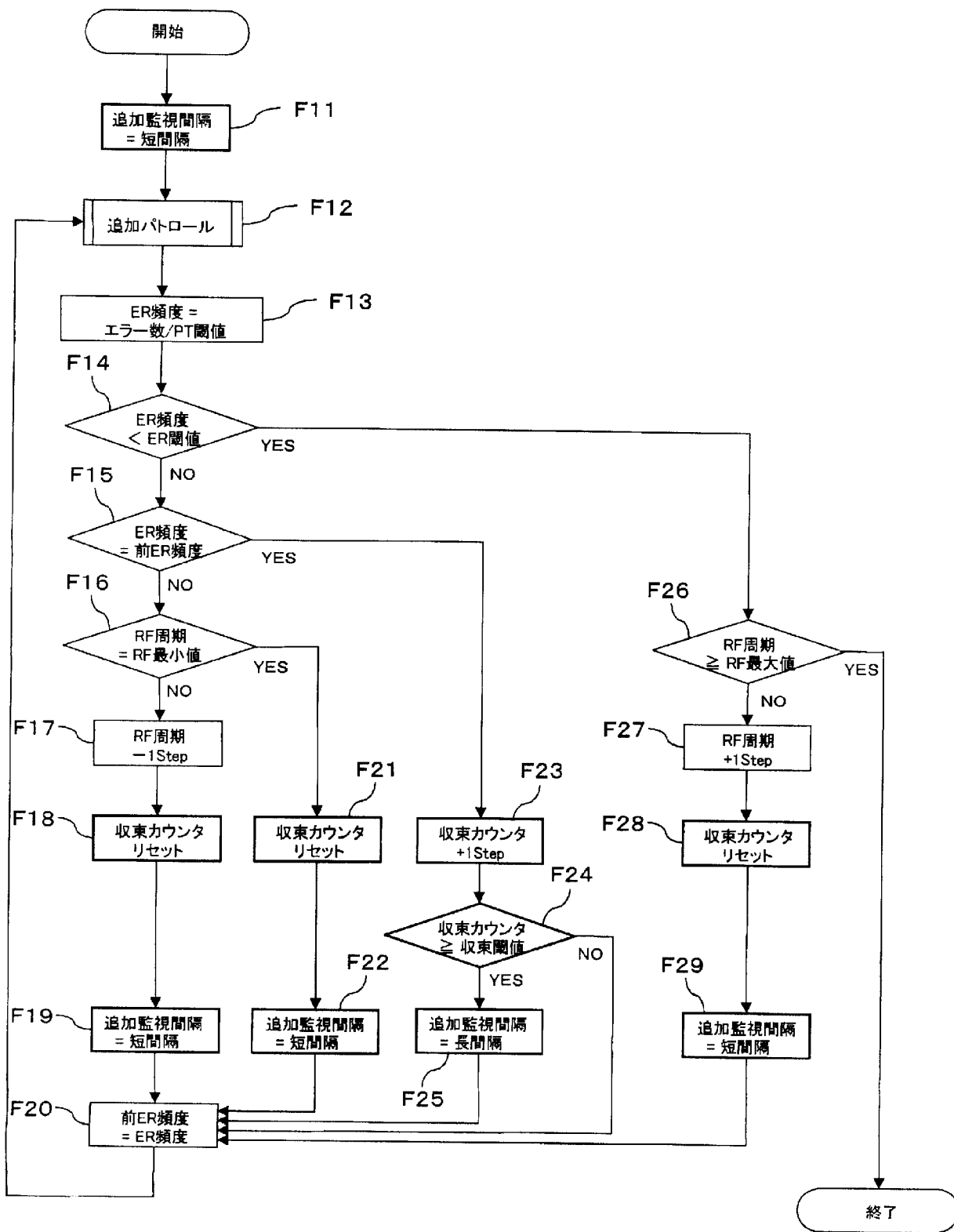
[図13]



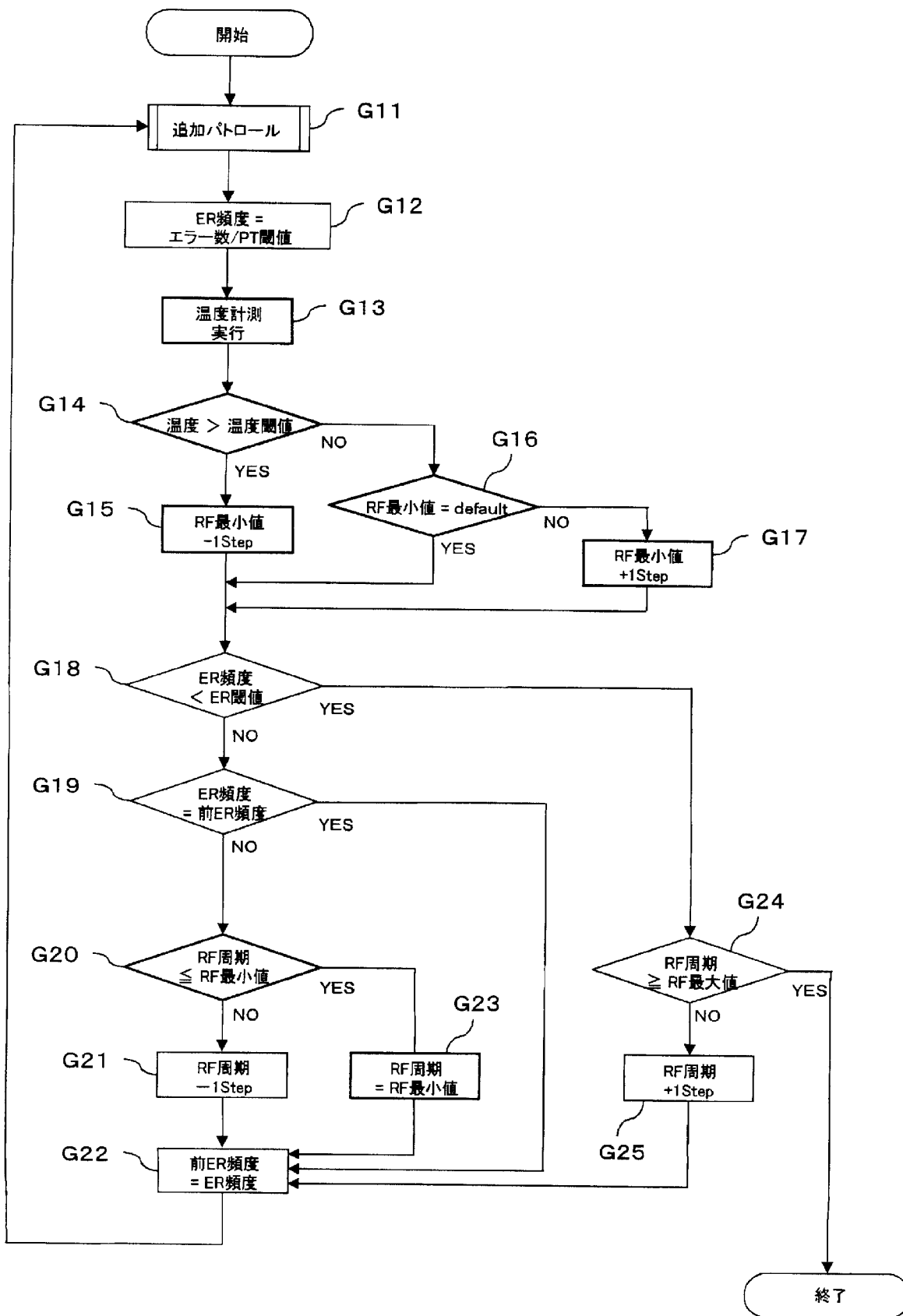
[図14]



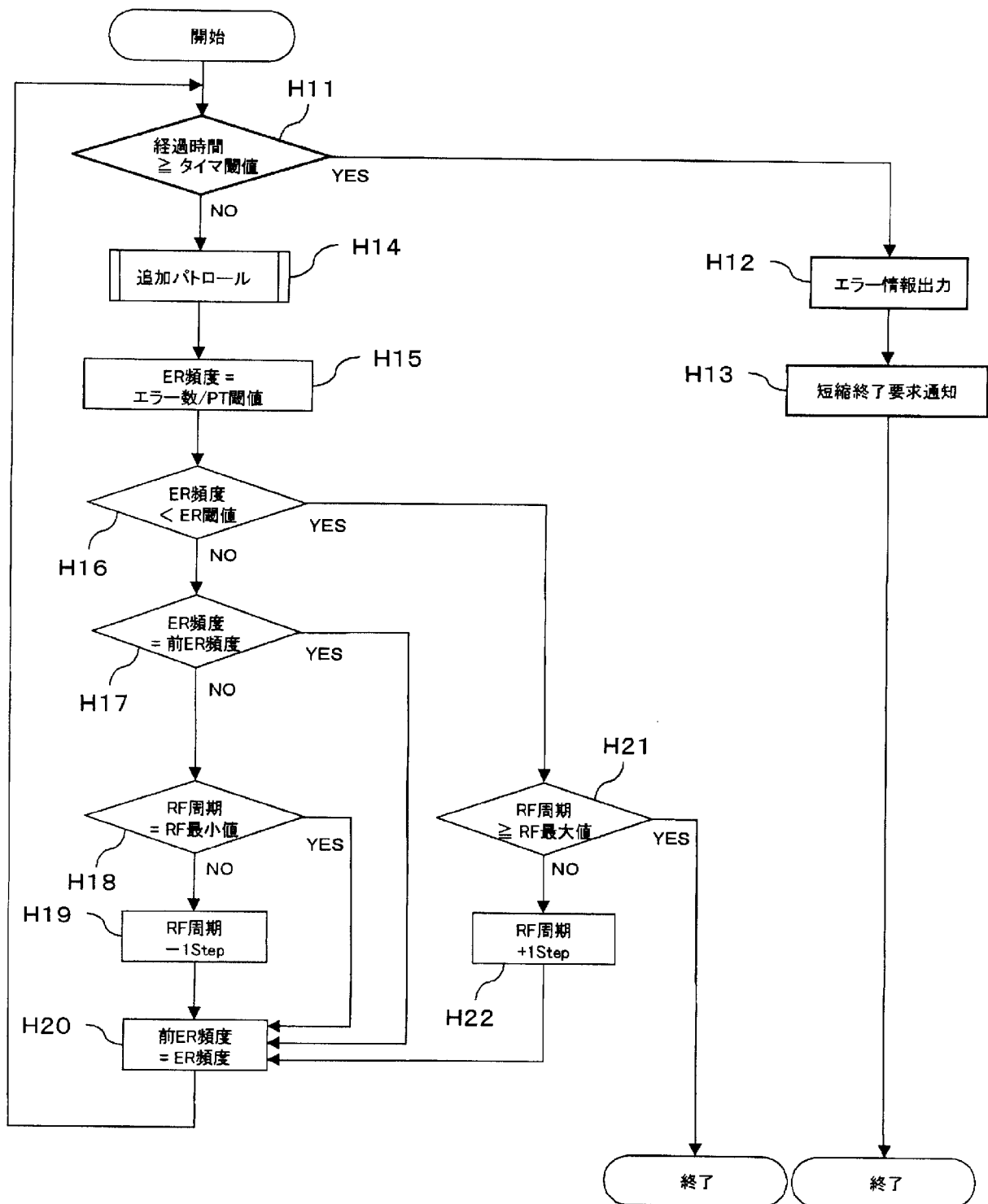
[図15]



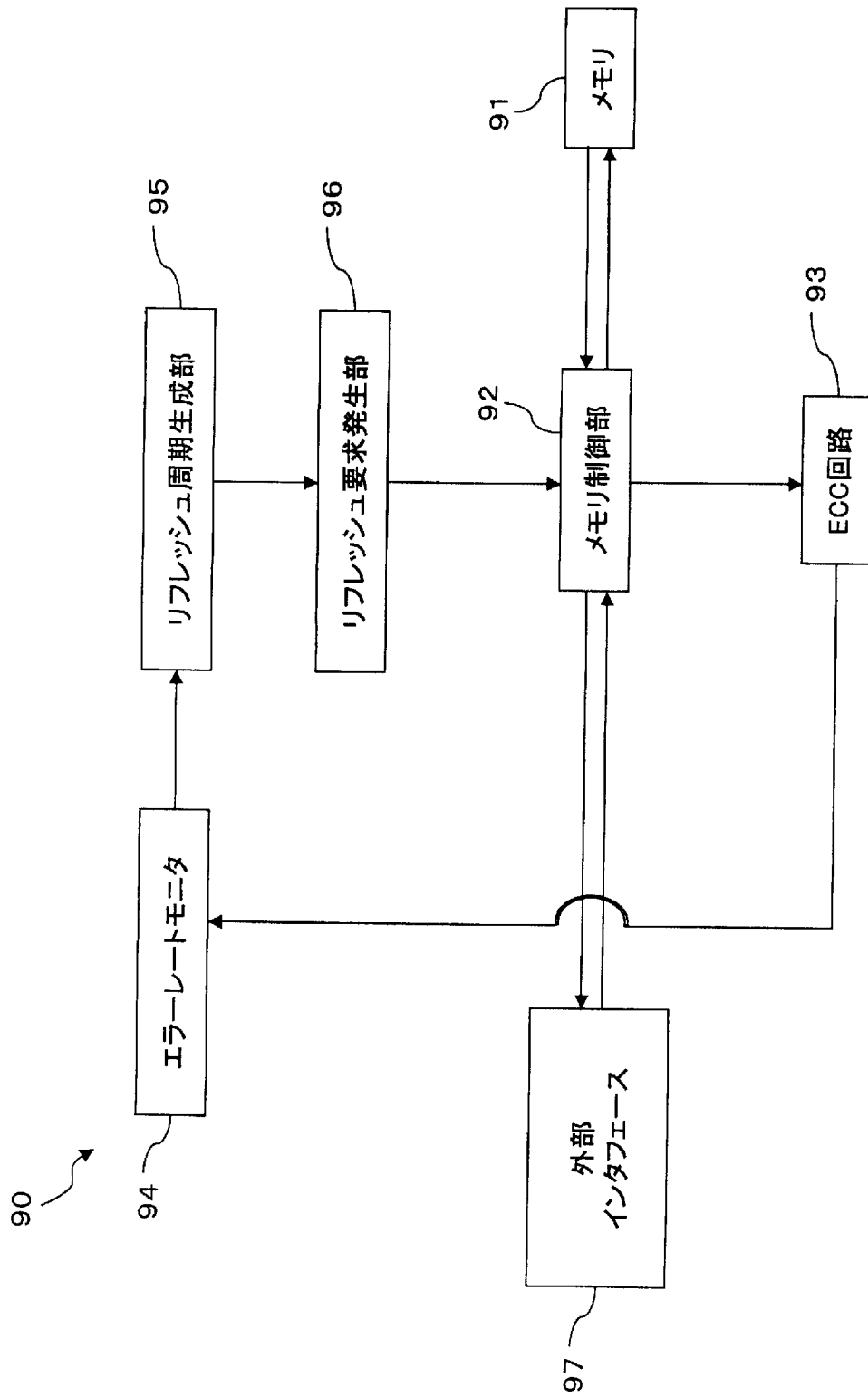
[図16]



[図17]



[図18]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2007/064199

## A. CLASSIFICATION OF SUBJECT MATTER

G06F12/16(2006.01) i, G11C11/401(2006.01) i, G11C11/406(2006.01) i,  
G11C29/42(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F12/16, G11C11/401, G11C11/406, G11C29/42

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2007
Kokai Jitsuyo Shinan Koho	1971-2007	Toroku Jitsuyo Shinan Koho	1994-2007

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-35035 A (Honeywell International Inc.), 08 February, 2007 (08.02.07), Par. Nos. [0017] to [0018] & US 2007/022244 A1 & EP 1748362 A2	1-20
A	JP 4-60988 A (Canon Inc.), 26 February, 1992 (26.02.92), Page 2, lower left column, line 13 to page 3, upper right column, line 3 (Family: none)	1-20
A	JP 56-165989 A (Fujitsu Ltd.), 19 December, 1981 (19.12.81), Page 2, lower left column, line 8 to page 3, upper right column, line 17 (Family: none)	1-20

Further documents are listed in the continuation of Box C.

See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance  
 "E" earlier application or patent but published on or after the international filing date  
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
 "O" document referring to an oral disclosure, use, exhibition or other means  
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art  
 "&" document member of the same patent family

Date of the actual completion of the international search  
09 October, 2007 (09.10.07)

Date of mailing of the international search report  
23 October, 2007 (23.10.07)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G06F12/16(2006.01)i, G11C11/401(2006.01)i, G11C11/406(2006.01)i, G11C29/42(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G06F12/16, G11C11/401, G11C11/406, G11C29/42			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2007年 日本国実用新案登録公報 1996-2007年 日本国登録実用新案公報 1994-2007年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
A	JP 2007-35035 A (ハネウェル・インターナショナル・インコーポレーテッド) 2007.02.08, 段落【0017】～【0018】 & US 2007/022244 A1 & EP 1748362 A2	1-20	
A	JP 4-60988 A (キヤノン株式会社) 1992.02.26, 第2頁左下欄第13行-第3頁右上欄第3行 (ファミリーなし)	1-20	
A	JP 56-165989 A (富士通株式会社) 1981.12.19, 第2頁左下欄第8行-第3頁右上欄第17行 (ファミリーなし)	1-20	
<input type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。	
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的な技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 09.10.2007		国際調査報告の発送日 23.10.2007	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 堀江 義隆	5 N   9 1 7 2
		電話番号 03-3581-1101 内線 3586	