

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 1 部門第 2 区分

【発行日】平成29年3月16日(2017.3.16)

【公開番号】特開2017-18715(P2017-18715A)

【公開日】平成29年1月26日(2017.1.26)

【年通号数】公開・登録公報2017-004

【出願番号】特願2016-211893(P2016-211893)

【国際特許分類】

A 6 3 F 5/04 (2006.01)

【F I】

A 6 3 F 5/04 5 1 2 Z

【手続補正書】

【提出日】平成29年2月8日(2017.2.8)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 制御を行うための第 1 制御プログラムを記憶する第 1 制御領域と、  
 前記第 1 制御領域とは異なる領域であって、第 2 制御を行うための第 2 制御プログラムを記憶する第 2 制御領域と、  
 前記第 1 制御において更新および参照され、前記第 2 制御においては更新されない可変データを記憶する第 1 R W M 領域と、  
 前記第 1 R W M 領域とは異なる領域であって、前記第 2 制御において更新および参照され、前記第 1 制御においては更新されない可変データを記憶する第 2 R W M 領域と、  
 前記第 1 制御領域、前記第 2 制御領域、前記第 1 R W M 領域および前記第 2 R W M 領域を有する制御装置が、該制御装置の外部の装置にデータの出力を行う出力ポートと、  
前記第 1 制御および前記第 2 制御において演算処理を行う際にデータを記憶するレジスタと、  
 前記第 1 制御領域および前記第 2 制御領域を有する単一の制御領域記憶手段と、  
 前記第 1 R W M 領域および前記第 2 R W M 領域を有する単一の R W M 領域記憶手段と、  
 を備え、  
 前記出力ポートは、  
 前記第 1 制御において更新され、前記第 2 制御においては更新されない第 1 出力ポートと、  
 前記第 2 制御において更新され、前記第 1 制御においては更新されない第 2 出力ポートと、を有し、  
 前記第 2 制御領域は、前記外部の装置のうちの 1 つである試験装置に信号を出力するための処理の少なくとも一部を構成する前記第 2 制御プログラムを記憶するとともに、前記第 2 制御プログラムに応じた前記第 2 制御によって、前記試験装置に信号を出力するため、前記第 2 出力ポートを更新し、  
前記第 1 制御領域または前記第 2 制御領域は、前記第 1 制御における演算処理によるデータが格納された前記レジスタの値を保護する前記第 1 制御プログラムまたは前記第 2 制御プログラムを記憶する  
 ことを特徴とする遊技機。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

このような課題を解決するために、本発明に係る遊技機は、第1制御を行うための第1制御プログラムを記憶する第1制御領域と、前記第1制御領域とは異なる領域であって、第2制御を行うための第2制御プログラムを記憶する第2制御領域と、前記第1制御において更新および参照され、前記第2制御においては更新されない可変データを記憶する第1RWM領域と、前記第1RWM領域とは異なる領域であって、前記第2制御において更新および参照され、前記第1制御においては更新されない可変データを記憶する第2RWM領域と、前記第1制御領域、前記第2制御領域、前記第1RWM領域および前記第2RWM領域を有する制御装置が、該制御装置の外部の装置にデータの出力を行う出力ポートと、前記第1制御および前記第2制御において演算処理を行う際にデータを記憶するレジスタと、前記第1制御領域および前記第2制御領域を有する単一の制御領域記憶手段と、前記第1RWM領域および前記第2RWM領域を有する単一のRWM領域記憶手段と、を備え、

前記出力ポートは、前記第1制御において更新され、前記第2制御においては更新されない第1出力ポートと、前記第2制御において更新され、前記第1制御においては更新されない第2出力ポートと、を有し、前記第2制御領域は、前記外部の装置のうちの1つである試験装置に信号を出力するための処理の少なくとも一部を構成する前記第2制御プログラムを記憶するとともに、前記第2制御プログラムに応じた前記第2制御によって、前記試験装置に信号を出力するため、前記第2出力ポートを更新し、前記第1制御領域または前記第2制御領域は、前記第1制御における演算処理によるデータが格納された前記レジスタの値を保護する前記第1制御プログラムまたは前記第2制御プログラムを記憶することを特徴とする。