

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6552388号
(P6552388)

(45) 発行日 令和1年7月31日(2019.7.31)

(24) 登録日 令和1年7月12日(2019.7.12)

(51) Int. Cl.		F I			
HO2M	7/12	(2006.01)	HO2M	7/12	GO1C
HO2M	7/48	(2007.01)	HO2M	7/12	M
HO2M	7/797	(2006.01)	HO2M	7/48	X
			HO2M	7/797	

請求項の数 4 (全 18 頁)

(21) 出願番号	特願2015-220931 (P2015-220931)	(73) 特許権者	597144439 Mywayプラス株式会社 神奈川県横浜市西区花咲町6-145 横浜花咲ビル
(22) 出願日	平成27年11月11日(2015.11.11)	(74) 代理人	100130982 弁理士 黒瀬 泰之
(65) 公開番号	特開2017-93169 (P2017-93169A)	(72) 発明者	徐 進 神奈川県横浜市西区花咲町6-145 横浜花咲ビル Mywayプラス株式会社内
(43) 公開日	平成29年5月25日(2017.5.25)	(72) 発明者	下里 昇 神奈川県横浜市西区花咲町6-145 横浜花咲ビル Mywayプラス株式会社内
審査請求日	平成30年5月29日(2018.5.29)	(72) 発明者	岸本 俊彦 神奈川県横浜市西区花咲町6-145 横浜花咲ビル Mywayプラス株式会社内 最終頁に続く

(54) 【発明の名称】 電流形電力変換装置の制御装置及び制御方法

(57) 【特許請求の範囲】

【請求項1】

三相交流の第1相乃至第3相にそれぞれ対応する第1乃至第3の交流側ノードと、第1及び第2の直流側ノードと、それぞれ前記第1乃至第3の交流側ノードと前記第1の直流側ノードとの間に接続される第1乃至第3のスイッチング素子と、それぞれ前記第1乃至第3の交流側ノードと前記第2の直流側ノードとの間に接続される第4乃至第6のスイッチング素子とを備える電流形電力変換装置の制御装置であって、前記第1相にかかる第1の交流電圧の絶対値が前記第2相にかかる第2の交流電圧の絶対値及び前記第3相にかかる第3の交流電圧の絶対値より大きい場合、前記第1乃至第3の交流電圧にそれぞれ同期する第1乃至第3の指令値のうち少なくとも2つの絶対値と鋸波であるキャリア信号との比較結果に基づいて前記第4乃至第6のスイッチング素子のオンオフ状態を制御するよう構成され、

前記第1の交流電圧の絶対値が前記第2の交流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第2の交流電圧の絶対値が前記第3の交流電圧の絶対値より大きい場合、前記第6のスイッチング素子をオン状態とした後に続けて前記第5のスイッチング素子をオン状態とし、

前記第1の交流電圧の絶対値が前記第2の交流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第3の交流電圧の絶対値が前記第2の交流電圧の絶対値より大きい場合、前記第5のスイッチング素子をオン状態とした後に続けて前記第6のスイ

ッチング素子をオン状態とする
ことを特徴とする制御装置。

【請求項 2】

前記第 1 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値及び前記第 3 の交流電圧の絶対値より大きく、かつ、前記第 2 の交流電圧の絶対値が前記第 3 の交流電圧の絶対値より大きい場合、前記第 1 のスイッチング素子をオン状態とするとともに、前記第 3 の指令値の絶対値が周期信号であるキャリア信号以上であれば前記第 6 のスイッチング素子を、前記第 3 の指令値の絶対値が前記キャリア信号より小さく、かつ、前記第 1 の指令値の絶対値が前記キャリア信号以上であれば前記第 5 のスイッチング素子を、前記第 1 の指令値の絶対値が前記キャリア信号より小さければ前記第 4 のスイッチング素子をそれぞれオン状態とし、

10

前記第 1 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値及び前記第 3 の交流電圧の絶対値より大きく、かつ、前記第 3 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値より大きい場合、前記第 1 のスイッチング素子をオン状態とするとともに、前記第 1 の指令値の絶対値から前記第 3 の指令値の絶対値を減じてなる値又は前記第 2 の指令値の絶対値が前記キャリア信号以上であれば前記第 5 のスイッチング素子を、前記第 1 の指令値の絶対値から前記第 3 の指令値の絶対値を減じてなる値又は前記第 2 の指令値の絶対値が前記キャリア信号より小さく、かつ、前記第 1 の指令値の絶対値が前記キャリア信号以上であれば前記第 6 のスイッチング素子を、前記第 1 の指令値の絶対値が前記キャリア信号より小さければ前記第 4 のスイッチング素子をそれぞれオン状態とする

20

ことを特徴とする請求項 1 に記載の制御装置。

【請求項 3】

前記電流形電力変換装置は、

前記第 1 乃至第 6 のスイッチング素子とそれぞれ直列に接続された第 1 乃至第 6 のダイオードと、

一端が前記第 1 の直流側ノードに接続されたリアクトルとを備える

ことを特徴とする請求項 1 又は 2 に記載の制御装置。

【請求項 4】

三相交流の第 1 相乃至第 3 相にそれぞれ対応する第 1 乃至第 3 の交流側ノードと、

第 1 及び第 2 の直流側ノードと、

30

それぞれ前記第 1 乃至第 3 の交流側ノードと前記第 1 の直流側ノードとの間に接続される第 1 乃至第 3 のスイッチング素子と、

それぞれ前記第 1 乃至第 3 の交流側ノードと前記第 2 の直流側ノードとの間に接続される第 4 乃至第 6 のスイッチング素子とを備える電流形電力変換装置の制御方法であって、

前記第 1 相にかかる第 1 の交流電圧の絶対値が前記第 2 相にかかる第 2 の交流電圧の絶対値及び前記第 3 相にかかる第 3 の交流電圧の絶対値より大きい場合、前記第 1 乃至第 3 の交流電圧にそれぞれ同期する第 1 乃至第 3 の指令値のうち少なくとも 2 つの絶対値と鋸波であるキャリア信号との比較結果に基づいて前記第 4 乃至第 6 のスイッチング素子のオンオフ状態を制御するよう構成され、

前記第 1 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値及び前記第 3 の交流電圧の絶対値より大きく、かつ、前記第 2 の交流電圧の絶対値が前記第 3 の交流電圧の絶対値より大きい場合、前記第 6 のスイッチング素子をオン状態とした後に続けて前記第 5 のスイッチング素子をオン状態とし、

40

前記第 1 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値及び前記第 3 の交流電圧の絶対値より大きく、かつ、前記第 3 の交流電圧の絶対値が前記第 2 の交流電圧の絶対値より大きい場合、前記第 5 のスイッチング素子をオン状態とした後に続けて前記第 6 のスイッチング素子をオン状態とする

ことを特徴とする制御方法。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は電流形電力変換装置の制御装置及び制御方法に関し、特に、パルス幅変調（P WM : Pulse Width Modulation）制御により電流形電力変換装置を制御する制御装置及び制御方法に関する。

【 背景技術 】

【 0 0 0 2 】

ブリッジ回路を利用して三相交流電力と直流電力とを相互に変換する電力変換装置が知られている。この種の電力変換装置においては、ブリッジ回路を構成する複数のスイッチング素子に対して、三相交流電力に同期する指令値と所定のキャリア信号（周期信号）とに基づいて生成されるP WM信号が供給される。各スイッチング素子がこのP WM信号に 10
 応じて高速でオンオフを繰り返すことの結果として、三相交流電力から直流電力の生成（力行）、又は、直流電力から三相交流電力の生成（回生）が行われる。

【 0 0 0 3 】

特許文献1及び非特許文献1には、上記電力変換装置のうち電流形と呼ばれるタイプのものが記載されている。電流形の電力変換装置は、直流側にインダクタを設けることで、直流側に流れる電流が一定時間内に一定となるように構成したもので、定電流源として動作する。特徴としては、直流側電流の方向を変えることなく力行と回生の両方を可能にした点が挙げられ、エレベータなど比較的大型の装置で使用されることが多くなっている。これに対し、直流側にインダクタではなくコンデンサを有する電圧形の電力変換装置も知ら 20
 れている。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献1 】 特開2001-008458号公報

【 非特許文献 】

【 0 0 0 5 】

【 非特許文献1 】 佐藤之彦著、「電流形P WM整流回路の状態帰還制御による入力波形改善に関する研究」、東京工業大学博士論文、1995年

【 発明の概要 】

【 発明が解決しようとする課題 】 30

【 0 0 0 6 】

ところで、電力変換装置には、寄生インダクタンスが不可避免的に生ずる。この寄生インダクタンスはスイッチング時にスパイク電圧が発生する原因となるが、こうして発生するスパイク電圧は電流の変化率が大きいほど大きくなるため、近年の電力変換装置の高速化に伴い、より大きなスパイク電圧が発生するようになっている。スパイク電圧が大きくなりすぎるとスイッチング素子を破壊するおそれが出てくるため、スパイク電圧の低減が課題となっている。

【 0 0 0 7 】

ここで、スパイク電圧を減らす技術のひとつに、キャパシタと抵抗素子を直列に接続してなるスナバ回路を用いるものがある。スナバ回路を用いればスパイク電圧を低減することが可能となるが、一方でスナバ回路は、装置体積の増大や回路全体の損失の増大といった別の問題の原因となる。以下、この点について詳しく説明する。 40

【 0 0 0 8 】

図7は、背景技術による電流形の電力変換装置101の構成例を示す図である。同図に示すように、電力変換装置101は、6つのスイッチング素子 U_p 、 V_p 、 W_p 、 U_n 、 V_n 、 W_n 、6つのダイオード U_{pd} 、 V_{pd} 、 W_{pd} 、 U_{nd} 、 V_{nd} 、 W_{nd} 、3つのインダクタからなる交流リアクトル ACL 、3つのキャパシタからなる入力キャパシタ C 、1つのインダクタからなる直流リアクトル DCL 、及び、12個のスナバ回路 S のそれぞれが、3相交流電源に接続される端子 U 、 V 、 W と、直流電力が取り出される端子 P 、 N との間に、図示するように接続された構成を有している。 50

【0009】

スイッチング素子 U_p , V_p , W_p 及びダイオード U_{pd} , V_{pd} , W_{pd} は電力変換装置101の上アーム(直流電力のプラス側)を構成し、スイッチング素子 U_n , V_n , W_n 及びダイオード U_{nd} , V_{nd} , W_{nd} は、電力変換装置101の下アーム(直流電力のマイナス側)を構成する。スイッチング素子 U_p , V_p , W_p , U_n , V_n , W_n それぞれのスイッチングは、図示しない制御回路からそれぞれのゲートに供給されるPWM信号 S_{up} , S_{vp} , S_{wp} , S_{un} , S_{vn} , S_{wn} によって制御される。ダイオード U_{pd} , V_{pd} , W_{pd} , U_{nd} , V_{nd} , W_{nd} はそれぞれスイッチング素子 U_p , V_p , W_p , U_n , V_n , W_n と直列に接続されており、電流の逆流を防止する役割を果たす。

10

【0010】

スナバ回路Sは、回路に生ずる過渡的な高電圧を吸収する機能を有している。したがって、上述したスパイク電圧も吸収するので、スナバ回路Sを有する電力変換装置101においては、スナバ回路Sを設けない場合に比べてスパイク電圧が低減されることになる。

【0011】

しかしながら、図7にも示されるように、スパイク電圧を低減するためには、非常に多くのスナバ回路Sが必要となる。したがって、スナバ回路Sを設けることにより、装置全体の体積が大きくなってしまふ。また、スナバ回路Sは抵抗素子を含むことから、スナバ回路Sを設けることにより、回路全体の損失が大きくなってしまふという問題も発生する。

20

【0012】

したがって、本発明の目的のひとつは、電流形電力変換装置で生ずるスパイク電圧をスナバ回路によらずに低減できる電流形電力変換装置の制御装置及び制御方法を提供することにある。

【課題を解決するための手段】

【0013】

上記目的を達成するための本発明による電流形電力変換装置の制御装置は、三相交流の第1相乃至第3相にそれぞれ対応する第1乃至第3の交流側ノードと、第1及び第2の直流側ノードと、それぞれ前記第1乃至第3の交流側ノードと前記第1の直流側ノードとの間に接続される第1乃至第3のスイッチング素子と、それぞれ前記第1乃至第3の交流側ノードと前記第2の直流側ノードとの間に接続される第4乃至第6のスイッチング素子とを備える電流形電力変換装置の制御装置であって、前記第1相にかかる第1の交流電圧の絶対値が前記第2相にかかる第2の交流電圧の絶対値及び前記第3相にかかる第3の交流電圧の絶対値より大きく、かつ、前記第2の交流電圧の絶対値が前記第3の交流電圧の絶対値より大きい場合、前記第6のスイッチング素子をオン状態とした後に続けて前記第5のスイッチング素子をオン状態とし、前記第1の交流電圧の絶対値が前記第2の交流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第3の交流電圧の絶対値が前記第2の交流電圧の絶対値より大きい場合、前記第5のスイッチング素子をオン状態とした後に続けて前記第6のスイッチング素子をオン状態とすることを特徴とする。

30

【0014】

また、上記目的を達成するための本発明による電流形電力変換装置の制御方法は、三相交流の第1相乃至第3相にそれぞれ対応する第1乃至第3の交流側ノードと、第1及び第2の直流側ノードと、それぞれ前記第1乃至第3の交流側ノードと前記第1の直流側ノードとの間に接続される第1乃至第3のスイッチング素子と、それぞれ前記第1乃至第3の交流側ノードと前記第2の直流側ノードとの間に接続される第4乃至第6のスイッチング素子とを備える電流形電力変換装置の制御方法であって、前記第1相にかかる第1の交流電圧の絶対値が前記第2相にかかる第2の交流電圧の絶対値及び前記第3相にかかる第3の交流電圧の絶対値より大きく、かつ、前記第2の交流電圧の絶対値が前記第3の交流電圧の絶対値より大きい場合、前記第6のスイッチング素子をオン状態とした後に続けて前記第5のスイッチング素子をオン状態とし、前記第1の交流電圧の絶対値が前記第2の交

40

50

流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第3の交流電圧の絶対値が前記第2の交流電圧の絶対値より大きい場合、前記第5のスイッチング素子をオン状態とした後に続けて前記第6のスイッチング素子をオン状態とすることを特徴とする。

【0015】

本発明によれば、第1及び第2の直流側ノードの間に現れる電圧の急激な上昇を抑制することができる。したがって、電流形電力変換装置で生ずるスパイク電圧を、スナバ回路によらずに低減することが可能になる。

【0016】

上記制御装置において、前記第1乃至第3の交流電圧とそれぞれ同期する第1乃至第3の指令値を生成し、前記第1の交流電圧の絶対値が前記第2の交流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第2の交流電圧の絶対値が前記第3の交流電圧の絶対値より大きい場合、前記第1のスイッチング素子をオン状態とするとともに、前記第3の指令値の絶対値が周期信号であるキャリア信号以上であれば前記第6のスイッチング素子を、前記第3の指令値の絶対値が前記キャリア信号より小さく、かつ、前記第1の指令値の絶対値が前記キャリア信号以上であれば前記第5のスイッチング素子を、前記第1の指令値の絶対値が前記キャリア信号より小さければ前記第4のスイッチング素子をそれぞれオン状態とし、前記第1の交流電圧の絶対値が前記第2の交流電圧の絶対値及び前記第3の交流電圧の絶対値より大きく、かつ、前記第3の交流電圧の絶対値が前記第2の交流電圧の絶対値より大きい場合、前記第1のスイッチング素子をオン状態とするとともに、前記第2の指令値の絶対値又は前記第1の指令値の絶対値から前記第3の指令値の絶対値を減じてなる値が前記キャリア信号以上であれば前記第5のスイッチング素子を、前記第2の指令値の絶対値又は前記第1の指令値の絶対値から前記第3の指令値の絶対値を減じてなる値が前記キャリア信号より小さく、かつ、前記第1の指令値の絶対値が前記キャリア信号以上であれば前記第6のスイッチング素子を、前記第1の指令値の絶対値が前記キャリア信号より小さければ前記第4のスイッチング素子をそれぞれオン状態とすることとしてもよい。これによれば、好適に第1乃至第6のスイッチング素子の制御を行うことが可能になる。

【0017】

上記制御装置においてさらに、前記キャリア信号は鋸波であることとしてもよい。これによれば、鋸波であるキャリア信号に基づいて、好適に第1乃至第6のスイッチング素子の制御を行うことが可能になる。

【0018】

上記各制御装置に関して、前記電流形電力変換装置は、前記電流形電力変換装置は、前記第1乃至第6のスイッチング素子とそれぞれ直列に接続された第1乃至第6のダイオードと、一端が前記第1の直流側ノードに接続されたリアクトルとを備えることとしてもよい。

【0019】

また、本発明の他の一側面による電流形電力変換装置の制御装置は、三相交流の第1相乃至第3相にそれぞれ対応する第1乃至第3の交流側ノードと、第1及び第2の直流側ノードと、それぞれ前記第1乃至第3の交流側ノードと前記第1の直流側ノードとの間に接続される第1乃至第3のスイッチング素子と、それぞれ前記第1乃至第3の交流側ノードと前記第2の直流側ノードとの間に接続される第4乃至第6のスイッチング素子とを備え、前記第1のスイッチング素子の一端と前記第4のスイッチング素子の一端とは相互に接続され、前記第2のスイッチング素子の一端と前記第5のスイッチング素子の一端とは相互に接続され、前記第3のスイッチング素子の一端と前記第6のスイッチング素子の一端とは相互に接続される電流形電力変換装置の制御装置であって、それぞれ前記第1相乃至第3相にかかる前記第1乃至第3の交流電圧とそれぞれ同期する第1乃至第3の指令値を生成し、前記第1のスイッチング素子をオン状態、前記第2及び第3のスイッチング素子をオフ状態とするとともに、前記第2の指令値の絶対値又は前記第1の指令値の絶対値が

10

20

30

40

50

ら前記第3の指令値の絶対値を減じてなる値が前記キャリア信号以上であれば前記第5のスイッチング素子を、前記第2の指令値の絶対値又は前記第1の指令値の絶対値から前記第3の指令値の絶対値を減じてなる値が前記キャリア信号より小さく、かつ、前記第1の指令値の絶対値が前記キャリア信号以上であれば前記第6のスイッチング素子を、前記第1の指令値の絶対値が前記キャリア信号より小さければ前記第4のスイッチング素子をそれぞれオン状態とすることを特徴とする。

【0020】

同様に、本発明の他の一側面による電流形電力変換装置の制御方法は、三相交流の第1相乃至第3相にそれぞれ対応する第1乃至第3の交流側ノードと、第1及び第2の直流側ノードと、それぞれ前記第1乃至第3の交流側ノードと前記第1の直流側ノードとの間に接続される第1乃至第3のスイッチング素子と、それぞれ前記第1乃至第3の交流側ノードと前記第2の直流側ノードとの間に接続される第4乃至第6のスイッチング素子とを備え、前記第1のスイッチング素子の一端と前記第4のスイッチング素子の一端とは相互に接続され、前記第2のスイッチング素子の一端と前記第5のスイッチング素子の一端とは相互に接続され、前記第3のスイッチング素子の一端と前記第6のスイッチング素子の一端とは相互に接続される電流形電力変換装置の制御方法であって、それぞれ前記第1相乃至第3相にかかる前記第1乃至第3の交流電圧とそれぞれ同期する第1乃至第3の指令値を生成し、前記第1のスイッチング素子をオン状態、前記第2及び第3のスイッチング素子をオフ状態とするとともに、前記第2の指令値の絶対値又は前記第1の指令値の絶対値から前記第3の指令値の絶対値を減じてなる値が前記キャリア信号以上であれば前記第5のスイッチング素子を、前記第2の指令値の絶対値又は前記第1の指令値の絶対値から前記第3の指令値の絶対値を減じてなる値が前記キャリア信号より小さく、かつ、前記第1の指令値の絶対値が前記キャリア信号以上であれば前記第6のスイッチング素子を、前記第1の指令値の絶対値が前記キャリア信号より小さければ前記第4のスイッチング素子をそれぞれオン状態とすることを特徴とする。

【0021】

本発明の他の一側面によっても、第1及び第2の直流側ノードの間に現れる電圧の急激な上昇を抑制することができる。したがって、電流形電力変換装置で生ずるスパイク電圧を、スナバ回路によらずに低減することが可能になる。

【発明の効果】

【0022】

本発明によれば、第1及び第2の直流側ノードの間に現れる電圧の急激な上昇を抑制することができる。したがって、電流形電力変換装置で生ずるスパイク電圧を、スナバ回路によらずに低減することが可能になる。

【図面の簡単な説明】

【0023】

【図1】本発明の好ましい実施の形態による電流形電力変換装置11及びその制御装置10を示す図である。

【図2】本発明の好ましい実施の形態によるPWM制御に関する信号の波形を示す信号波形図である。

【図3】図2から空間C、Dにかかる部分を抜き出して示す信号波形図である。

【図4】本発明の好ましい実施の形態の第1の変形例による電流形電力変換装置11及びその制御装置10を示す図である。

【図5】本発明の好ましい実施の形態の第2の変形例による電流形電力変換装置11及びその制御装置10を示す図である。

【図6】本発明の好ましい実施の形態の第3の変形例による電流形電力変換装置11及びその制御装置10を示す図である。

【図7】背景技術による電流形電力変換装置101を示す図である。

【図8】図7に示した電流形電力変換装置101からスナバ回路Sを除去した例を示す図である。

10

20

30

40

50

【図9】本発明の背景技術によるPWM制御に関する信号の波形を示す信号波形図である。

【図10】図9から空間IIにかかる部分を抜き出して示す信号波形図である。

【発明を実施するための形態】

【0024】

以下、添付図面を参照しながら、本発明の好ましい実施の形態について詳細に説明する。以下では、初めに本発明の背景技術によるPWM制御とその課題について説明した後、本発明の実施の形態について説明する。

【0025】

図9は、本発明の背景技術によるPWM制御に関する信号の波形を示す信号波形図である。このPWM制御は、図8に示した電流形電力変換装置101に対して実行されるものである。なお、図8に示した電流形電力変換装置101は、図7に示した電流形電力変換装置101からスナバ回路Sを除去したものとなっている。また、図9に示した波形は基本的にシミュレーション結果を示すものであるが、電圧Vdcに限りイメージ図となっている。この点は、後述する図10、図2、図3でも同様である。

10

【0026】

図9に示す交流電圧Vu, Vv, Vwはそれぞれ図8に示した端子U, V, Wに現れる電圧であり、三相交流を構成している。また、指令値du*, dv*, dw*は、交流電圧Vu, Vv, Vwと同じ位相を有する三相変調波指令値である。電流形電力変換装置101においては、これら指令値du*, dv*, dw*を操作することにより、直流側と

20

【0027】

キャリア信号Caは、スイッチング素子Up, Vp, Wp, Un, Vn, Wnのオンオフ制御の周波数と同じ周波数を有する周期信号である。図9では、図示の都合でキャリア信号Caの周波数を三相交流の周波数の36倍としているが、実際のキャリア信号Caは、三相交流の周波数の数十倍～数千倍の周波数を有する高周波信号となる。キャリア信号Caはいわゆる鋸波であり、その値は、各周期の始点で所定の最小値、終点で所定の最大値となり、その間を一定の上昇率で直線状に上昇するように変化する。なお、キャリア信号Caを三角波によって構成することも可能である。これらの点は、後述する図2及び図

30

【0028】

電圧Vdcは、直流リアクトルDCLの一端（両端のうち端子Pに接続されない方の端部）と、端子Nとの間に現れる電圧である。電流形電力変換装置101の用途が三相交流電力を直流電力に変換することにある場合、電圧Vdcは電流形電力変換装置101の出力電圧となる。

【0029】

上記三相交流の一周期は、交流電圧Vu, Vv, Vwの位相に応じて、図9に示すように6つの空間I~VIに分けることができる。具体的には、交流電圧Vuの位相が0°以上60°未満である領域を空間I、60°以上120°未満である領域を空間II、120°以上180°未満である領域を空間III、180°以上240°未満である領域を空間IV、240°以上300°未満である領域を空間V、300°以上360°未満である領域を空間VIと定義する。PWM信号Sup, Sv, Swp, Sun, Svn, Swnは、こうして定義される空間ごとに異なる処理によって生成される。以下、一例として空間IIを取り上げて説明する。

40

【0030】

図10は、図9から空間IIにかかる部分を抜き出して示す信号波形図である。空間IIでは、指令値du*の絶対値|du*|が指令値dv*の絶対値|dv*|及び指令値dw*の絶対値|dw*|より大きくなっている。なお、同図では、空間IIに含まれるキャリア信号Caの6つの周期のうち2つ目と5つ目にのみ説明用の符号を付しているが

50

、他の周期についても同様である。

【0031】

背景技術によれば、空間 I I においては、次の表 1 に示す条件分岐によって各 P W M 信号の値が決定される。表中、「H」は各 P W M 信号の値がハイであることを示し、「L」は各 P W M 信号の値がローであることを示す。スイッチング素子 U p , V p , W p , U n , V n , W n はそれぞれ、ゲートに供給される P W M 信号の値がハイである場合にオンとなり、ローである場合にオフとなる。この点は、後述する電流形電力変換装置 1 1 についても同様である。

【0032】

表 1 に示す各 P W M 信号の値によれば、まず上アームについては、スイッチング素子 U p がオンに固定され、スイッチング素子 V p , W n がオフに固定される。一方、下アームについては、絶対値 | d w * | がキャリア信号 C a 以上であればスイッチング素子 W n がオン、スイッチング素子 U n , V n がオフとなり、絶対値 | d w * | がキャリア信号 C a より小さく、かつ、絶対値 | d u * | がキャリア信号 C a 以上であればスイッチング素子 V n がオン、スイッチング素子 U n , W n がオフとなり、絶対値 | d u * | がキャリア信号 C a より小さければスイッチング素子 U n がオン、スイッチング素子 V n , W n がオフとなる。

【0033】

【表 1】

条件	S u p	S v p	S w p	S u n	S v n	S w n
$c a \leq d w * $	H	L	L	L	L	H
$ d w * < C a \leq d u * $					H	L
$ d u * < C a$				H	L	

【0034】

以上の制御の結果として、電圧 V d c は、図 1 0 に示したような変化を見せる。すなわち、まずスイッチング素子 U n がオンとなっている場合には、電圧 V d c はゼロとなる。一方、スイッチング素子 W n がオンとなっている場合には、電圧 V d c は交流電圧 V u から交流電圧 V w を減じてなる値 V u - V w となり、スイッチング素子 V n がオンとなっている場合には、電圧 V d c は交流電圧 V u から交流電圧 V v を減じてなる値 V u - V v となる。

【0035】

表 1 及び図 1 0 から明らかなように、上記制御によれば、スイッチング素子 W n は、スイッチング素子 U n がオン状態となった後に続けてオン状態となる。その結果、スイッチング素子 W n がオンとなるタイミング（すなわち、キャリア信号 C a の各周期の始期）で U 相と W 相の間に電圧 V d c (V u - V w) がかかり、U 相下アームの電流が減少し、V 相下アームの電流が増大する。この間、電流の変化率が大きくなることと、電流形電力変換装置 1 0 1 内の交流側寄生インダクタンスとの影響により、図示したようなスパイク電圧 V s p 1 が発生する。電流の変化率は電圧 V d c の変化 (= V u - V w) が大きいほど大きくなるので、スパイク電圧 V s p 1 も値 V u - V w が大きいほど大きくなる。値 V u - V w は空間 I I の終期に近づくにつれて大きくなるため、図 1 0 にも示すように、スパイク電圧 V s p 1 も大きくなる。そして、特に空間 I I の後半では、スパイク電圧 V s p 1 の大きさが、回路内の半導体素子に悪影響を及ぼすレベルに達する可能性がある。

【0036】

そこで背景技術では、スパイク電圧 V s p 1 を低減するため、図 7 に示したようにスナバ回路 S が利用される。上述したようにスナバ回路 S は過渡的な高電圧を吸収する性質を有するので、スナバ回路 S を設けることにより、図 1 0 の例に比べてスパイク電圧 V s p 1 を低減することが可能になる。一方で、このようにスナバ回路 S を設けると電流形電力

10

20

30

40

50

変換装置 101 の体積増大や回路全体の損失の増大といった別の問題が発生するという点は、上述したとおりである。

【0037】

なお、上記制御によれば、少なくとも空間 I I の前半では、スイッチング素子 V_n がオンとなるタイミングでも電圧 V_{dc} が急上昇する。そのため、図 10 にも示すように、このタイミングでもスパイク電圧 V_{sp2} が発生する。しかしながら、この場合の電圧 V_{dc} の上昇幅はさほど大きくないため、スパイク電圧 V_{sp2} もそれほど大きくはならない。

【0038】

以上、空間 I I に着目したが、図 9 に示すように、他の空間でも同様にスパイク電圧 V_{sp1} 、 V_{sp2} が発生し、特に各空間の後半において、スパイク電圧 V_{sp1} が回路内の半導体素子に悪影響を及ぼすレベルに達する可能性がある。本発明による PWM 制御は、このような性質を有するスパイク電圧 V_{sp1} の低減を、スナバ回路 S によらずに実現するものである。以下、本発明の実施の形態について、詳しく説明する。

【0039】

図 1 は、本実施の形態による電流形電力変換装置 11 及びその制御装置 10 を示す図である。

【0040】

電流形電力変換装置 11 は、図 1 に示すように、6 つのスイッチング素子 U_p 、 V_p 、 W_p 、 U_n 、 V_n 、 W_n 、6 つのダイオード U_{pd} 、 V_{pd} 、 W_{pd} 、 U_{nd} 、 V_{nd} 、 W_{nd} 、3 つのインダクタからなる交流リアクトル ACL 、3 つのキャパシタからなる入力キャパシタ C 、1 つのインダクタからなる直流リアクトル DCL 、及び、5 つの端子 U 、 V 、 W 、 P 、 N を有して構成される。電流形電力変換装置 11 は、三相交流電力を直流電力に変換する用途（力行）、直流電力を三相交流電力に変換する用途（回生）のいずれでも利用可能である。

【0041】

スイッチング素子 U_p 、 V_p 、 W_p 、 U_n 、 V_n 、 W_n は、絶縁ゲートバイポーラトランジスタ（IGBT: Insulated Gate Bipolar Transistor）又は MOS トランジスタによって構成される。図 1 では、スイッチング素子 U_p 、 V_p 、 W_p 、 U_n 、 V_n 、 W_n のそれぞれと並列に接続されたダイオードを図示しているが、これは構造上生ずるダイオードである。

【0042】

スイッチング素子 U_p の一端は電流形電力変換装置 11 内に設けられる交流側ノード N_u に接続され、他端はダイオード U_{pd} のアノードに接続される。また、スイッチング素子 V_p の一端は電流形電力変換装置 11 内に設けられる交流側ノード N_v に接続され、他端はダイオード V_{pd} のアノードに接続される。さらに、スイッチング素子 W_p の一端は電流形電力変換装置 11 内に設けられる交流側ノード N_w に接続され、他端はダイオード W_{pd} のアノードに接続される。ダイオード U_{pd} 、 V_{pd} 、 W_{pd} それぞれのカソードは、電流形電力変換装置 11 内に設けられる直流側ノード N_p に共通に接続される。直流側ノード N_p は、直流リアクトル DCL を介して端子 P に接続される。

【0043】

同様に、スイッチング素子 U_n の一端は交流側ノード N_u に接続され、他端はダイオード U_{nd} のカソードに接続される。また、スイッチング素子 V_n の一端は交流側ノード N_v に接続され、他端はダイオード V_{nd} のカソードに接続される。さらに、スイッチング素子 W_n の一端は交流側ノード N_w に接続され、他端はダイオード W_{nd} のカソードに接続される。ダイオード U_{nd} 、 V_{nd} 、 W_{nd} それぞれのアノードは、電流形電力変換装置 11 内に設けられる直流側ノード N_n に共通に接続される。直流側ノード N_n は、端子 N に直接接続される。

【0044】

交流リアクトル ACL を構成する 3 つのインダクタは、一端が端子 U に接続され、他端

10

20

30

40

50

がノード N_u に接続されるインダクタと、一端が端子 V に接続され、他端がノード N_v に接続されるインダクタと、一端が端子 W に接続され、他端がノード N_w に接続されるインダクタとによって構成される。また、入力キャパシタ C を構成する3つのキャパシタはデルタ結線されており、その3つの接続点はそれぞれノード N_u , N_v , N_w に接続される。なお、図1には、入力キャパシタ C とノード N_u , N_v , N_w の間にインダクタンス L_p を図示しているが、これは電流形電力変換装置11内の寄生インダクタンスを模式的に図示したものであって、この位置に素子としてのインダクタを挿入しているわけではない。交流リアクトル ACL 及び入力キャパシタ C は、 AC フィルタを構成する。

【0045】

端子 U , V , W には、系統電源12から、それぞれ三相交流の U 相、 V 相、 W 相が供給される。図1に示した交流電圧 V_u , V_v , V_w はそれぞれ、 U 相、 V 相、 W 相に対応する電圧を示している。一方、端子 P , N の間には負荷13が接続される。電流形電力変換装置11の力行時の出力電圧 V_{dc} は、直流側ノード N_p , N_n 間の電位差によって表される。

【0046】

なお、ここでは端子 U , V , W に系統電源12が接続されることとしているが、例えば三相誘導モーターのような電源でない負荷を接続することも可能である。この場合の負荷13は直流電源となり、電流形電力変換装置11は、負荷13から供給される直流電力を三相交流電力に変換して交流側の負荷（三相誘導モーターなど）に供給する役割を果たす。

【0047】

制御装置10は、交流電圧 V_u , V_v , V_w と同期する PWM 信号 S_{up} , S_{vp} , S_{wp} , S_{un} , S_{vn} , S_{wn} を生成し、それぞれをスイッチング素子 U_p , V_p , W_p , U_n , V_n , W_n のゲートに供給することにより、電流形電力変換装置11の PWM 制御を行う装置である。より具体的に説明すると、制御装置10は、まず端子 U , V , W に系統電源12が接続されている場合には、系統電源12から供給される交流電圧 V_u , V_v , V_w の少なくとも一部に基づき、これらと同期するように上述した指令値 d_u^* , d_v^* , d_w^* を生成する。一方、端子 U , V , W に電源でない負荷が接続されている場合には、制御装置10は、内蔵する第1のクロック回路（図示せず）が生成するクロック信号に同期するように、上述した指令値 d_u^* , d_v^* , d_w^* を生成する。なお、制御装置10は、指令値 d_u^* , d_v^* , d_w^* の振幅を適宜制御することにより、出力の調整及び力行と回生の切り替えを行う機能も有している。また、制御装置10は、内蔵する第2のクロック回路（図示せず）が生成するクロック信号に同期するように、キャリア信号 C_a を生成する。そして制御装置10は、こうして生成した指令値 d_u^* , d_v^* , d_w^* 及びキャリア信号 C_a に基づいて、 PWM 信号 S_{up} , S_{vp} , S_{wp} , S_{un} , S_{vn} , S_{wn} を生成するよう構成される。以下、この PWM 信号 S_{up} , S_{vp} , S_{wp} , S_{un} , S_{vn} , S_{wn} の生成について、詳しく説明する。

【0048】

図2は、本実施の形態による PWM 制御に関する信号の波形を示す信号波形図である。同図に示すように、交流電圧 V_u , V_v , V_w 、指令値 d_u^* , d_v^* , d_w^* 、及びキャリア信号 C_a の波形は、図9に示した背景技術のものと同様である。

【0049】

図9の例では、三相交流の一周期を、交流電圧 V_u , V_v , V_w の位相に応じて6つの空間 $I \sim VI$ に分けたが、本実施の形態では、図2に示すように、交流電圧 V_u , V_v , V_w の位相に応じて12個の空間 $A \sim L$ に分ける。具体的には、交流電圧 V_u の位相が 0° 以上 30° 未満である領域を空間 A 、 30° 以上 60° 未満である領域を空間 B 、 60° 以上 90° 未満である領域を空間 C 、 90° 以上 120° 未満である領域を空間 D 、 120° 以上 150° 未満である領域を空間 E 、 150° 以上 180° 未満である領域を空間 F 、 180° 以上 210° 未満である領域を空間 G 、 210° 以上 240° 未満である領域を空間 H 、 240° 以上 270° 未満である領域を空間 I 、 270° 以上 300° 未

10

20

30

40

50

満である領域を空間J、300°以上330°未満である領域を空間K、330°以上360°未満である領域を空間Lと定義する。PWM信号 S_{up} 、 S_{vp} 、 S_{wp} 、 S_{un} 、 S_{vn} 、 S_{wn} は、こうして定義される空間ごとに異なる処理によって生成される。以下、一例として空間C、Dを取り上げて説明する。

【0050】

図3は、図2から空間C、Dにかかる部分を抜き出して示す信号波形図である。同図と図10を比較すると明らかなように、本実施の形態による空間C、Dは、背景技術による空間IIの前半と後半にそれぞれ対応している。空間Cでは、指令値 d_{u^*} の絶対値 $|d_{u^*}|$ が指令値 d_{v^*} の絶対値 $|d_{v^*}|$ 及び指令値 d_{w^*} の絶対値 $|d_{w^*}|$ より大きく、かつ、絶対値 $|d_{v^*}|$ が絶対値 $|d_{w^*}|$ より大きくなっている。一方、空間Dでは、指令値 d_{u^*} の絶対値 $|d_{u^*}|$ が指令値 d_{v^*} の絶対値 $|d_{v^*}|$ 及び指令値 d_{w^*} の絶対値 $|d_{w^*}|$ より大きく、かつ、絶対値 $|d_{w^*}|$ が絶対値 $|d_{v^*}|$ より大きくなっている。なお、図3では、空間Cに含まれるキャリア信号Caの3つの周期のうちの2つ目と、空間Dに含まれるキャリア信号Caの3つの周期のうちの2つ目とにのみ説明用の符号を付しているが、他の周期についても同様である。

10

【0051】

図10を参照して説明したように、背景技術では空間IIの全体にわたり、スイッチング素子 W_n をオン状態とした後に続けてスイッチング素子 V_n をオン状態とする処理が行われていた。これに対し、制御装置10は、空間C（背景技術による空間IIの前半に相当）では背景技術と同様にスイッチング素子 W_n をオン状態とした後に続けてスイッチング素子 V_n をオン状態とする一方、空間D（背景技術による空間IIの後半に相当）ではその順序を逆にし、スイッチング素子 V_n をオン状態とした後に続けてスイッチング素子 W_n をオン状態とする。制御装置10がこのような処理を行うことにより、本実施の形態によれば、電圧Vdcに現れるスパイク電圧の低減が実現される。以下、詳しく説明する。

20

【0052】

制御装置10は、まず空間Cにおいては、次の表2に示す条件分岐によって各PWM信号の値を決定する。表2の内容は、上掲した表1と同一である。したがって、まず上アームについては、スイッチング素子 U_p がオンに固定され、スイッチング素子 V_p 、 W_n がオフに固定される。一方、下アームについては、絶対値 $|d_{w^*}|$ がキャリア信号Ca以上であればスイッチング素子 W_n がオン、スイッチング素子 U_n 、 V_n がオフとなり、絶対値 $|d_{w^*}|$ がキャリア信号Caより小さく、かつ、絶対値 $|d_{u^*}|$ がキャリア信号Ca以上であればスイッチング素子 V_n がオン、スイッチング素子 U_n 、 W_n がオフとなり、絶対値 $|d_{u^*}|$ がキャリア信号Caより小さければスイッチング素子 U_n がオン、スイッチング素子 V_n 、 W_n がオフとなる。

30

【0053】

【表2】

条件	S_{up}	S_{vp}	S_{wp}	S_{un}	S_{vn}	S_{wn}
$ca \leq d_{w^*} $	H	L	L	L	L	H
$ d_{w^*} < Ca \leq d_{u^*} $					H	L
$ d_{u^*} < Ca$				H	L	

40

【0054】

一方、空間Dにおいては、制御装置10は、次の表3に示す条件分岐によって各PWM信号の値を決定する。これによれば、まず上アームについては、空間Cと同様、スイッチング素子 U_p がオンに固定され、スイッチング素子 V_p 、 W_n がオフに固定される。一方

50

、下アームについては、絶対値 $|d u^*|$ から絶対値 $|d w^*|$ を減じてなる値 $|d u^*| - |d w^*|$ がキャリア信号 $C a$ 以上であればスイッチング素子 $V n$ がオン、スイッチング素子 $U n, W n$ がオフとなり、値 $|d u^*| - |d w^*|$ がキャリア信号 $C a$ より小さく、かつ、絶対値 $|d u^*|$ がキャリア信号 $C a$ 以上であればスイッチング素子 $W n$ がオン、スイッチング素子 $U n, V n$ がオフとなり、絶対値 $|d u^*|$ がキャリア信号 $C a$ より小さければスイッチング素子 $U n$ がオン、スイッチング素子 $V n, W n$ がオフとなる。

【 0 0 5 5 】

【表 3】

10

条件	S u p	S v p	S w p	S u n	S v n	S w n
$c a \leq d u^* - d w^* $	H	L	L	L	H	L
$ d u^* - d w^* < C a$ $\leq d u^* $					L	H
$ d u^* < C a$				H	L	

【 0 0 5 6 】

以上の制御の結果として、電圧 $V d c$ は、図 3 に示したような変化を見せる。すなわち、まずスイッチング素子 $U n$ がオンとなっている場合には、電圧 $V d c$ はゼロとなる。一方、スイッチング素子 $W n$ がオンとなっている場合には、電圧 $V d c$ は交流電圧 $V u$ から交流電圧 $V w$ を減じてなる値 $V u - V w$ となり、スイッチング素子 $V n$ がオンとなっている場合には、電圧 $V d c$ は交流電圧 $V u$ から交流電圧 $V v$ を減じてなる値 $V u - V v$ となる。

20

【 0 0 5 7 】

図 3 と図 1 0 を比較すると理解されるように、本実施の形態による P W M 制御は、空間 C を経て空間 D (背景技術による空間 I I の後半) に入ったときに、スイッチング素子 $W n, V n$ のそれぞれをオンとする順序を入れ替えている点で、背景技術による P W M 制御と相違している。この違いの結果、本実施の形態による空間 D では、電圧 $V d c$ は、ゼロから上昇する際にまず $V u - V v$ だけ上昇し、次いで $V u - V w$ まで上昇することになる。 $V u - V v$ は空間 D ではそれほど大きな値とはならないので、図 3 に示すように、スパイク電圧 $V s p 1$ もそれほど大きな値とはならない。また、 $V u - V w$ まで上昇する際に発生するスパイク電圧 $V s p 2$ についても、ゼロからではなく $V u - V v$ からの上昇となるため、それほど大きな値とはならない。したがって、本実施の形態によれば、空間 D において電圧 $V d c$ に現れるスパイク電圧が低減されることになる。

30

【 0 0 5 8 】

ここまで空間 C , D に着目して説明したが、制御装置 1 0 は、他の空間においても上記と同様の制御を行っている。以下、各空間において制御装置 1 0 が行う制御について、一般化した説明を行う。以下の説明において登場する構成と、図 1 ~ 図 3 に示した本実施の形態との対応関係は、次の表 4 のとおりである。また、例えば「第 1 相にかかる第 1 の交流電圧」とは、第 1 相が V 相である場合には電圧 $V v$ を意味する。

40

【 0 0 5 9 】

【表 4】

空間	A	B	C	D	E	F	G	H	I	J	K	L
第1相	V相		U相		W相		V相		U相		W相	
第2相	W相		V相		U相		W相		V相		U相	
第3相	U相		W相		V相		U相		W相		V相	
第1のスイッチング素子	V _n		U _p		W _n		V _p		U _n		W _p	
第2のスイッチング素子	W _n		V _p		U _n		W _p		V _n		U _p	
第3のスイッチング素子	U _n		W _p		V _n		U _p		W _n		V _p	
第4のスイッチング素子	V _p		U _n		W _p		V _n		U _p		W _n	
第5のスイッチング素子	W _p		V _n		U _p		W _n		V _p		U _n	
第6のスイッチング素子	U _p		W _n		V _p		U _n		W _p		V _n	

10

【0060】

制御装置10は、第1相にかかる第1の交流電圧の絶対値が第2相にかかる第2の交流電圧の絶対値及び第3相にかかる第3の交流電圧の絶対値より大きく、かつ、第2の交流電圧の絶対値が第3の交流電圧の絶対値より大きい場合（すなわち、空間A、C、E、G、I、K）、第1のスイッチング素子をオン状態とし、第2及び第3のスイッチング素子をオフとするよう構成される。そして、第3の交流電圧と同期する第3の指令値の絶対値が周期信号であるキャリア信号Ca以上であれば第6のスイッチング素子をオン、第4及び第5のスイッチング素子をオフとし、第3の指令値の絶対値がキャリア信号Caより小さく、かつ、第1の交流電圧と同期する第1の指令値の絶対値がキャリア信号Ca以上であれば第5のスイッチング素子をオン、第4及び第6のスイッチング素子をオフとし、第1の指令値の絶対値がキャリア信号Caより小さければ第4のスイッチング素子をオン、第5及び第6のスイッチング素子をオフとするよう構成される。

20

【0061】

また、制御装置10は、第1相にかかる第1の交流電圧の絶対値が第2相にかかる第2の交流電圧の絶対値及び第3相にかかる第3の交流電圧の絶対値より大きく、かつ、第3の交流電圧の絶対値が第2の交流電圧の絶対値より大きい場合（すなわち、空間B、D、F、H、J、L）、第1のスイッチング素子をオン状態とし、第2及び第3のスイッチング素子をオフとするよう構成される。そして、第1の交流電圧と同期する第1の指令値の絶対値から第3の交流電圧と同期する第3の指令値の絶対値を減じてなる値がキャリア信号Ca以上であれば第5のスイッチング素子をオン、第4及び第6のスイッチング素子をオフとし、第1の指令値の絶対値から第3の指令値の絶対値を減じてなる値がキャリア信号Caより小さく、かつ、第1の指令値の絶対値がキャリア信号Ca以上であれば第6のスイッチング素子をオン、第4及び第5のスイッチング素子をオフとし、第1の指令値の絶対値がキャリア信号Caより小さければ第4のスイッチング素子をオン、第5及び第6のスイッチング素子をオフとするよう構成される。

30

40

【0062】

このように、制御装置10は、空間A、C、E、G、I、Kと、空間B、D、F、H、J、Lとで異なる処理により、各スイッチング素子のオンオフ制御を行っている。その結果、本実施の形態では、スナバ回路を利用していないにも関わらず、図2に示すように、空間B、D、F、H、J、Lにおいて電圧Vdcに現れるスパイク電圧の低減が実現される。

【0063】

以上説明したように、本実施の形態による制御装置10及びPWM制御によれば、電流形電力変換装置11で生ずるスパイク電圧をスナバ回路によらずに低減することが可能になる。別の言い方をすれば、本実施の形態による制御装置10及びPWM制御によれば、

50

背景技術における各空間の後半に相当する空間 B , D , F , H , J , L においても、前半に相当する空間 A , C , E , G , I , K と同様に、キャリア信号 C a の一周期に生ずるスパイク電圧が 2 つ (スパイク電圧 V s p 1 , V s p 2) に分散されている。したがって、スパイク電圧 V s p 1 の大きさを低減することが実現されている。

【 0 0 6 4 】

以上、本発明の好ましい実施の形態について説明したが、本発明はこうした実施の形態に何等限定されるものではなく、本発明が、その要旨を逸脱しない範囲において、種々なる態様で実施され得ることは勿論である。

【 0 0 6 5 】

例えば、上記実施の形態による制御装置 1 0 は、空間 B , D , F , H , J , L において、第 1 の指令値の絶対値から第 3 の指令値の絶対値を減じてなる値がキャリア信号 C a 以上であれば第 5 のスイッチング素子をオン、第 4 及び第 6 のスイッチング素子をオフとし、第 1 の指令値の絶対値から第 3 の指令値の絶対値を減じてなる値がキャリア信号 C a より小さく、かつ、第 1 の指令値の絶対値がキャリア信号 C a 以上であれば第 6 のスイッチング素子をオン、第 4 及び第 5 のスイッチング素子をオフとしたが、第 2 の指令値の絶対値がキャリア信号 C a 以上であれば第 5 のスイッチング素子をオン、第 4 及び第 6 のスイッチング素子をオフとし、第 2 の指令値の絶対値がキャリア信号 C a より小さく、かつ、第 1 の交流電圧の絶対値がキャリア信号 C a 以上であれば第 6 のスイッチング素子をオン、第 4 及び第 5 のスイッチング素子をオフとするように制御装置 1 0 を構成することも可能である。この場合、例えば空間 D を例にとると、制御装置 1 0 は、前述した表 3 に代え、次の表 5 により P W M 制御を行うこととなる。

【 0 0 6 6 】

【表 5】

条件	S u p	S v p	S w p	S u n	S v n	S w n
$c a \leq d v^* $	H	L	L	L	H	L
$ d v^* < C a \leq d u^* $					L	H
$ d u^* < C a$				H		L

【 0 0 6 7 】

また、スイッチング素子 U p , V p , W p , U n , V n , W n の具体的な構成は、図 1 に示したものに限定されない。例えば、図 4 に示すように、スイッチング素子 U p , V p , W p , U n , V n , W n は何らかのスイッチング素子であればよい。また、スイッチング素子 U p , V p , W p , U n , V n , W n と、対応するダイオード U p d , V p d , W p d , U n d , V n d , W n d とは直列に接続されていればよく、例えば図 5 に示すように、スイッチング素子とダイオードの位置関係が図 1 とは逆になっていてもよい。さらに、ダイオード U p d , V p d , W p d , U n d , V n d , W n d を使わず、逆阻止機能を有するスイッチング素子 U p , V p , W p , U n , V n , W n のみを利用することも可能である。この場合、図 6 に示す例のように、素子としてのダイオード U p d , V p d , W p d , U n d , V n d , W n d は回路図に現れないことになる。

【 0 0 6 8 】

また、上記実施の形態による制御装置 1 0 は、各指令値の絶対値とキャリア信号 C a との比較を行う際、比較時点での各指令値の絶対値を利用して比較を行っていたが、例えばキャリア信号 C a の立ち上がり時点で各指令値の絶対値をホールドしておき、ホールドした値とキャリア信号 C a とを比較するようにしてもよい。実際のキャリア信号 C a は、上述したように三相交流の周波数の数十倍 ~ 数千倍の周波数を有する高周波信号であるため、各指令値の絶対値は、キャリア信号 C a の一周期の間に変動しないとみなすことができる。したがって、上記のように、ホールドした各指令値の絶対値とキャリア信号 C a とを比較することとしても、比較時点での各指令値の絶対値を利用して比較を行う場合と同様

10

20

30

40

50

の効果を得ることが可能である。

【0069】

また、図1や図4～図6に示した電流形電力変換装置11にはスナバ回路Sを設けていないが、本発明を適用した制御装置10を用いる場合であっても、電流形電力変換装置11に図7と同様のスナバ回路Sを設けても構わない。その場合、本発明ではスナバ回路Sによらずにスパイク電圧が低減されているので、スナバ回路Sを構成するキャパシタ及び抵抗素子として、背景技術によるスナバ回路Sよりも小さなものを用いることができる。したがって、背景技術に比べ、装置体積を小さくし、回路全体の損失を低減することが可能になる。

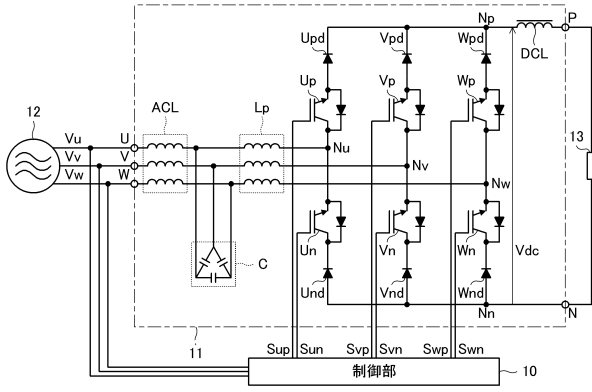
【符号の説明】

10

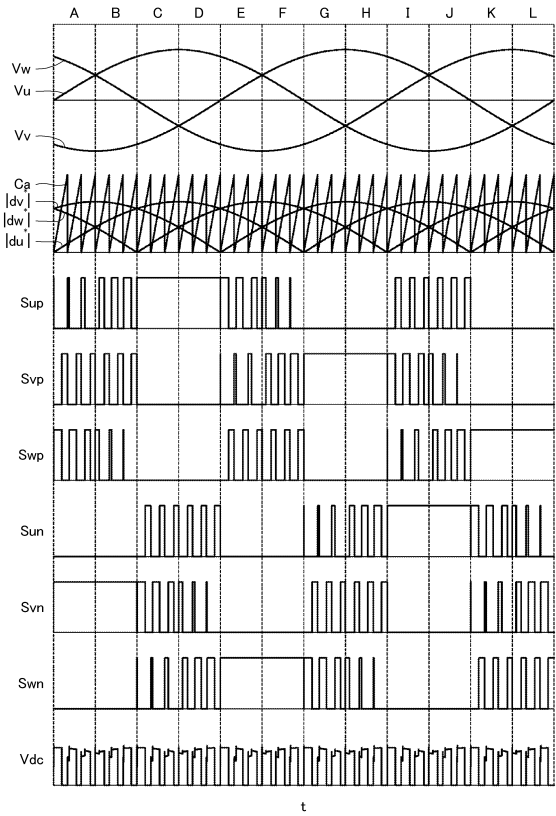
【0070】

10	制御装置	
11	電流形電力変換装置	
12	系統電源	
13	負荷	
ACL	交流リアクトル	
C	入力キャパシタ	
Ca	キャリア信号	
DCL	直流リアクトル	
Lp	寄生インダクタンス	20
P, N, U, V, W	端子	
Np, Nn	直流側ノード	
Nu, Nv, Nw	交流側ノード	
Sup, Svp, Swp, Sun, Svn, Swn	PWM信号	
Upd, Vpd, Wpd, Und, Vnd, Wnd	ダイオード	
Up, Vp, Wp, Un, Vn, Wn	スイッチング素子	
Vdc	直流側ノードNp, Nn間の電位差	
Vsp1, Vsp2	スパイク電圧	
Vu, Vv, Vw	交流電圧	
du*, dv*, dw*	指令値	30
du* , dv* , dw*	指令値の絶対値	

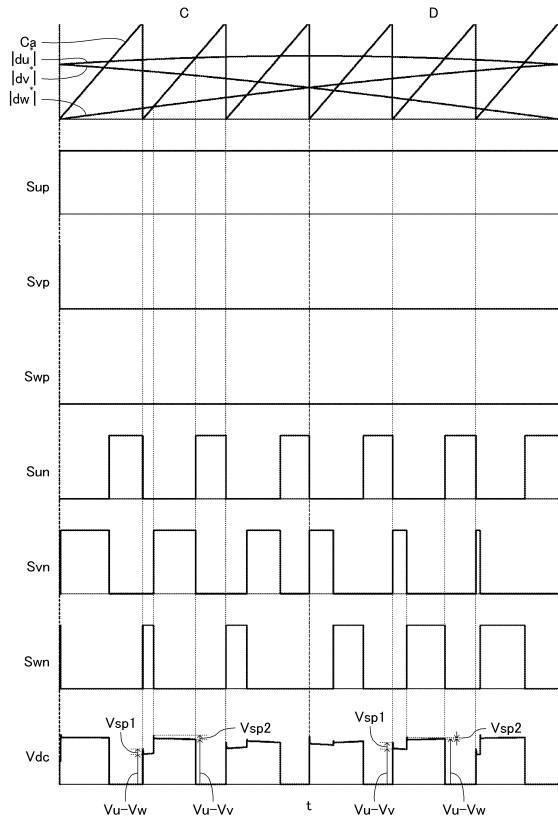
【図1】



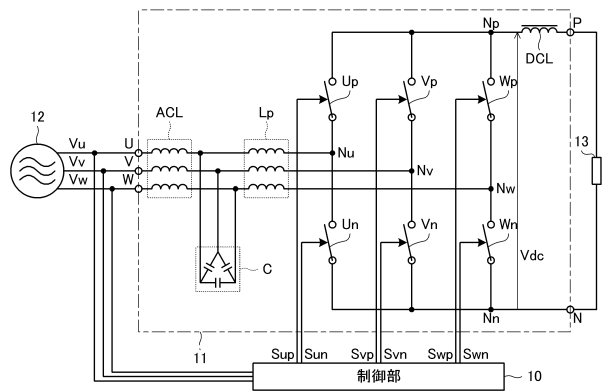
【図2】



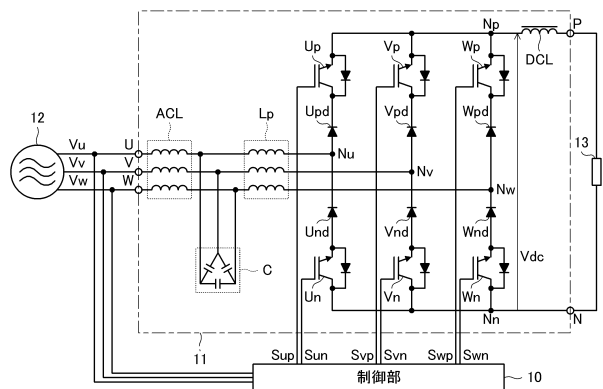
【図3】



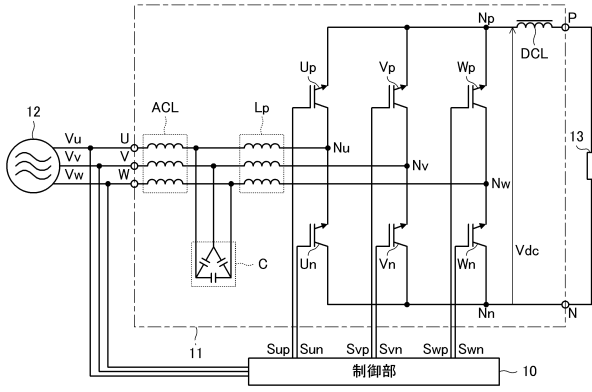
【図4】



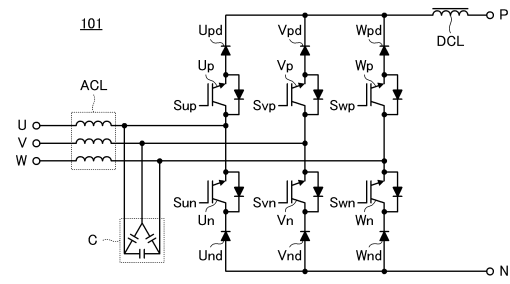
【図5】



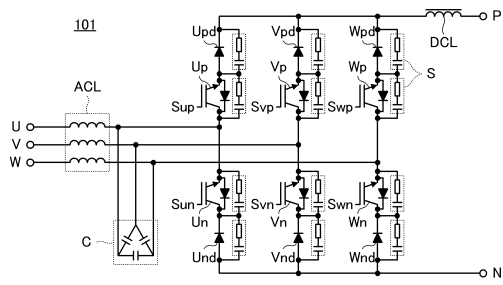
【図6】



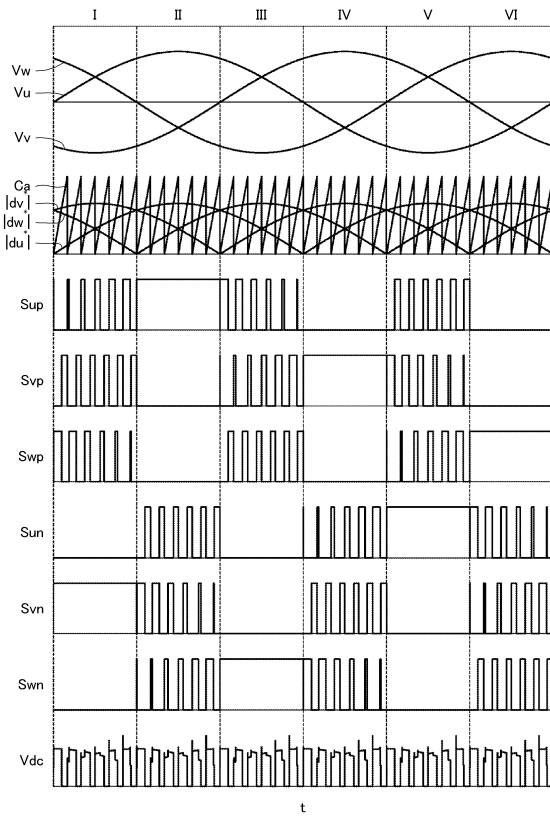
【図8】



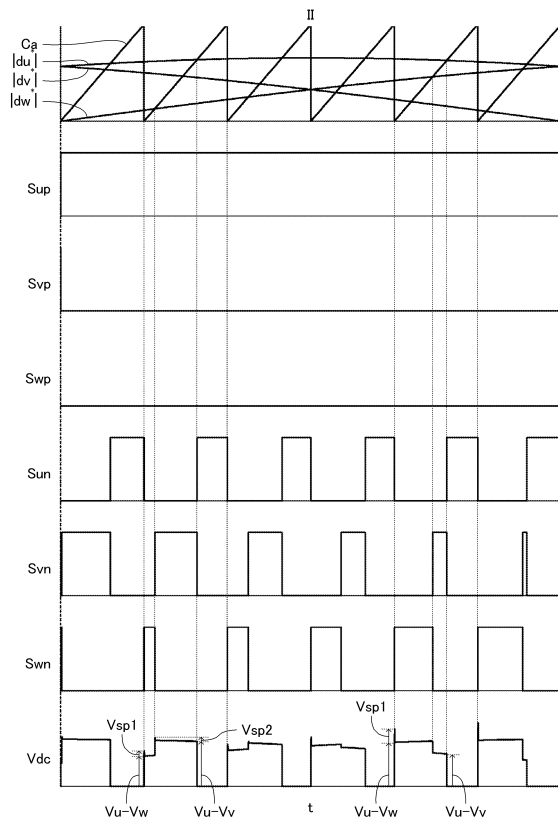
【図7】



【図9】



【図10】



フロントページの続き

審査官 小林 秀和

- (56)参考文献 特開昭63-310376(JP,A)
特開2001-078456(JP,A)
特開平05-252752(JP,A)
特開2001-008458(JP,A)
大山和伸, 外3名, “誘導機駆動用電流形インバータのPWM制御法”, 電気学会論文誌B, 1985年11月20日, 第105巻, 第11号, p.893-900, ISSN 0385-4213

- (58)調査した分野(Int.Cl., DB名)
H02M 7/12
H02M 7/48
H02M 7/797