

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/3205 (2006.01)

H01L 21/336 (2006.01)

H01L 21/31 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200680001528.4

[45] 授权公告日 2009年9月9日

[11] 授权公告号 CN 100539042C

[22] 申请日 2006.2.8

[21] 申请号 200680001528.4

[30] 优先权

[32] 2005.2.25 [33] US [31] 11/067,257

[86] 国际申请 PCT/US2006/004186 2006.2.8

[87] 国际公布 WO2006/093631 英 2006.9.8

[85] 进入国家阶段日期 2007.6.21

[73] 专利权人 飞思卡尔半导体公司

地址 美国得克萨斯

[72] 发明人 林尚羽 保罗·A·格鲁德斯基  
骆典应 奥路班密·O·艾蒂图图  
星·H·曾

[56] 参考文献

US6342437B1 2002.1.29

US2004/0229475A1 2004.11.18

US6180543B1 2001.1.30

CN1243336A 2000.2.2

审查员 王文杰

[74] 专利代理机构 中国国际贸易促进委员会专利  
商标事务所

代理人 康建峰

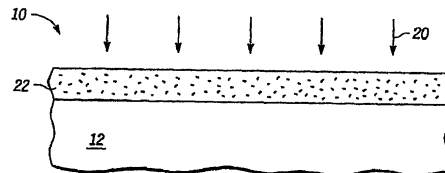
权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称

制造氮化栅极电介质的方法

[57] 摘要

用氮化步骤(16)和退火处理栅极电介质(14)。此后,执行另外的氮化步骤(20)和退火。第二氮化(20)和退火导致最终形成的晶体管(60)的栅极漏电流密度和电流驱动之间关系的改善。



1. 一种形成栅极电介质的方法，包括：

在衬底上面形成电介质层；

通过将该电介质层暴露于等离子体氮化以形成等离子体氮化电介质层来执行第一氮化步骤；

通过在存在氧的情况下对该氮化电介质层进行退火，以从衬底和等离子体氮化电介质层之间的界面中置换一部分氮，而在该界面处形成氧化物层，从而形成原子尺度上更平滑的界面；

通过将该等离子体氮化电介质层暴露于等离子体氮化以添加更多的氮到该等离子体氮化电介质层来执行第二氮化步骤；以及

在第二氮化步骤之后，在存在氧的情况下对该等离子体氮化电介质层进行退火，以通过进一步使衬底和等离子体氮化电介质层之间的界面平滑来处理该界面，从而形成该栅极电介质，使得该界面没有氮，

其中该栅极电介质是在所述形成电介质层的步骤之后不进行沉积而形成的。

2. 根据权利要求1的方法，还包括：

将电介质层形成为二氧化硅、金属氧化物、金属硅酸盐、或金属铝酸盐之一。

3. 根据权利要求2的方法，还包括：

将金属氧化物形成为氧化铪。

4. 根据权利要求1的方法，其中在第二氮化步骤之后在存在氧的情况下对该等离子体氮化电介质层进行退火的步骤是在 1100 摄氏度的温度下进行的。

5. 根据权利要求1的方法，还包括：

通过在衬底上面生长电介质层而形成电介质层。

6. 根据权利要求1的方法，其中

在形成电介质层的步骤之后，执行第二氮化步骤之前，以下步骤被重复 1~100 的预定次数：

- (1) 执行第一氮化步骤; 以及
- (2) 在存在氧的情况下进行退火。

7. 一种形成栅极氮化电介质的方法, 包括:

(a) 在衬底上面形成电介质层并且在衬底和电介质层之间的界面处形成氧化物层;

(b) 将该电介质层暴露于等离子体氮化, 以形成等离子体氮化电介质层;

(c) 在存在氧的情况下以预定温度对该等离子体氮化电介质层进行退火; 以及

(d) 将步骤 (b) 和 (c) 重复 1~100 的预定次数, 以形成栅极电介质, 所述栅极电介质与衬底的界面没有氮。

8. 一种在半导体中和半导体上形成晶体管的方法, 包括:

(a) 在衬底上面形成栅极电介质层, 其中该衬底包括半导体;

(b) 执行氮化以在该栅极电介质层中形成氮, 并从而形成氮化栅极电介质层; 以及

(c) 在存在氧的情况下对该氮化栅极电介质层进行退火; 以及

将步骤 (b) 和 (c) 重复预定次数, 以在该氮化栅极电介质层和该衬底之间得到没有氮的界面;

在与该衬底之间的界面没有氮的该氮化栅极电介质层上面形成栅电极; 以及

形成与该栅电极相邻的第一和第二电流电极, 以在半导体中和半导体上提供晶体管。

9. 根据权利要求 8 的方法, 还包括:

将该栅极电介质层形成为二氧化硅、金属氧化物、金属硅酸盐、或金属铝酸盐之一。

10. 根据权利要求 8 的方法, 还包括:

通过用 ALD、MOCVD 和 PVD 中的一种进行沉积而形成氧化铪来形成该栅极电介质层。

## 制造氮化栅极电介质的方法

### 技术领域

本发明涉及制造半导体器件，并且更特别地涉及制造具有氮化栅极电介质的半导体器件结构。

### 背景技术

随着半导体器件结构继续变得越来越小，栅极电介质也变得越来越薄。在图 1 的半对数图中说明了关于这点的困难，其中图 1 显示当有效栅极厚度  $T_{ox}$ （作为从栅极到沟道的电测量值的有效栅极氧化物厚度）降低时，通过栅极电介质的漏电流密度  $J_g$  显著地增加。在较低的栅极厚度下，2 埃的轻微变化引起漏电流密度增加 10 倍。降低栅极电介质厚度的主要动机在于提高晶体管的电流驱动  $I_{on}$ 。电流驱动和栅极厚度一般地具有以下的对应性：厚度降低 10%，电流驱动增加 10%。这样，对于厚度降低 2 埃是大约 10% 的情况，驱动电流只有 10% 的增加，但漏电流密度有 10 倍的增加。因此，当栅极电介质厚度已进入 20-30 埃的范围时，已变得越来越难以找到一种方法，以通过栅极电介质厚度的降低来实现电流驱动的增加，同时将漏电流维持在合理水平上。

因此，需要找到一种方法，以实现电流驱动的增加，同时将栅极漏电流维持在合理水平上。

### 附图说明

作为例子通过附图说明本发明，但是本发明不被附图所限制，其中相似参考符号指示类似元素，并且其中：

图 1 是有效栅极厚度对栅极漏电流密度的曲线；

图 2 是在根据发明第一实施方案的过程的某个阶段中的器件结构的横截面；

图 3 是在图 2 中所示之后的过程的某个阶段中的图 2 的器件结构的横截面;

图 4 是在图 3 中所示之后的过程的某个阶段中的图 3 的器件结构的横截面;

图 5 是在图 4 中所示之后的过程的某个阶段中的图 4 的器件结构的横截面;

图 6 是在图 5 中所示之后的处理的某个阶段中的图 5 的器件结构的横截面;

图 7 是在图 6 中所示之后的过程的某个阶段中的图 6 的器件结构的横截面;

图 8 是显示对应一个氮化和退火以及对应额外的氮化和退火的电流驱动对栅极漏电流密度的曲线;

图 9 是根据发明的第一实施方案的方法的流程图;

图 10 是在根据发明的第二实施方案的过程的某个阶段中的器件结构的横截面;

图 11 是在图 10 中所示之后的过程的某个阶段中的图 10 的器件结构的横截面;

图 12 是在图 11 中所示之后的过程的某个阶段中的图 11 的器件结构的横截面;

图 13 是在图 12 中所示之后的过程的某个阶段中的图 12 的器件结构的横截面;

技术人员应当认识到, 图中的元素是为了简单和清楚而示例, 因此不一定按比例画出。例如, 可以相对于其他元素放大图中的某些元素的尺寸, 以帮助改善本发明的实施方案的理解。

### 具体实施方式

在一个方面中, 用氮化步骤和退火来处理栅极电介质。在此之后, 执行额外的氮化步骤和退火。第二氮化和退火导致最终形成的晶体管的栅极漏电流密度和电流驱动之间关系的改善。参考附图和下面描述可以

更好地理解这点。

图 2 中所示的是包括半导体衬底 12 和在衬底 12 上的栅极电介质 14 的器件结构 10。衬底 12 优选地是硅，但可以是另外的半导体材料例如硅锗。半导体衬底 12 显示为体硅衬底，但也可以是 SOI 衬底。该例子中的栅极电介质 14 是在高温下生长的二氧化硅，并且厚度大约为 12 埃。这里的厚度是物理厚度，除非另外说明。

图 3 中所示的是在等离子体氮化步骤 16 之后的器件结构 10，步骤 16 促使栅极电介质 14 改变成掺杂氮的栅极电介质 18。优选地，通过等离子体来实现掺杂栅极电介质 14 以变成栅极电介质 18，但是可以使用其他方法例如高炉或注入。通过高炉和注入掺杂氮的缺点在于在栅极电介质 18 和衬底 12 之间的界面处可能有比通过等离子体更多的氮。这种等离子体氮化的例子用于获得 3~10 个原子百分比的氮浓度。

图 4 中所示的是在氧气气氛中执行退火之后的器件结构 10。这具有生长无氮的大约 1 埃的氧化物层 19 的效果。优选地在大约 1000 摄氏度下执行退火。示例的过程是在大约 10 托(Torr)下以大约 250 SCCM 的流速施加氧气作为分子氧。作为选择，可以执行进一步的氧化物生长步骤，以制造更厚的氧化物层 19。作为另一种可选方案，可以在惰性气氛例如  $N_2$  或氩气中执行退火步骤，后面是氧化物生长步骤。在使用惰性气氛的情况下，不形成氧化物层 19。在氧气气氛中退火与氧化物生长有些类似，因为它们都处于相对高的温度下，并且氧化物的形成是通过在栅极电介质层 18 和衬底 12 之间的界面处的氧化物生长。如果两者都执行，那么差异主要在于氧化物生长处于比退火相对低的温度下并且执行更长时间。与通过氮化和退火的图 4 的器件结构 10 类似的器件结构的形成已知具有降低栅极漏电流的优点但是以降低电流驱动为代价。这被认为是因为通过退火栅极氮化电介质，从界面中置换一部分氮，而在衬底和等离子体氮化物电介质层之间的界面处形成氧化物层，从而形成原子上更平滑的界面。

图 4 的器件结构 10 的形成不同于先前技术在于为了随后的氮化和退火做准备而制造图 4 的器件结构 10。

图 5 中所示的是在执行等离子体氮化步骤 20 之后的器件结构 10。这具有将氮的百分比增加额外的 1~3 个原子百分比的效果。例如，如果在图 3 的器件结构 10 中氮浓度是 3 个原子百分比，那么在图 5 的器件结构 10 中的浓度是大约 4~6 个百分比。该过程可以与在图 3 中所示的氮化步骤中使用的过程相同。

图 6 中所示的是在氧气气氛中退火之后的器件结构 10，该退火形成基本上无氮的氧化物层 23。优选地，在大约 1100 摄氏度下执行退火。示例的过程是在大约 10 托下以大约 250 SCCM 的流速施加氧气作为分子氧。

图 7 中所示的是当晶体管使用栅极电介质 22 作为晶体管的栅极电介质时的器件结构 10。晶体管包括在栅极电介质 22 上面的栅电极 24、在栅极 24 周围的侧壁隔离器 26、在衬底 12 中且在一侧与栅极 24 相邻的源极/漏极 28，以及在衬底 12 中且在另一侧与栅极 24 相邻的源极/漏极 30。

图 8 中所示的是电流驱动 ( $I_{on}$ ) 对栅极漏电流密度 ( $J_g$ ) 的曲线 32 和曲线 34 的图示。曲线 32 对应于单个氮化和退火以及无氮化和退火的情况。曲线 34 对应于图 2-7 中所示的额外氮化和退火的情况。从无氮化和退火的曲线到单个氮化和退火基本上无变化，只是沿着曲线 32 在降低漏电和降低电流驱动的方向上移动位置。第二氮化和退火促成从曲线 32 到曲线 34 的位移。这被认为是因为氮化的远离衬底 12 的进一步定域，以及在氧化物层 23 和衬底 12 之间的界面 25 处的基本上无氮界面。曲线 34 上的位置 36 具有与曲线 32 上的位置 38 相同的电流驱动但是具有比位置 38 更低的漏电流密度。类似地，曲线 34 上的位置 39 具有比位置 40 更低的漏电流密度，同时维持相同的电流驱动。

通过在与第一氮化和退火相同的条件下进行第二氮化和退火已发现图 8 中所描绘的这种改善。例如，在 10 毫托下以 250 SCCM 氮气流速在 350 瓦特、20% 占空系数、10 千赫下执行 15 秒的两个氮化，以及在 1000 摄氏度、0.5 托下以 250 SCCM 氧气流速执行 15 秒的两个退火导致栅极漏电流密度大约 70% 的改善，同时保持驱动电流基本上相同。

图 9 中所示的是显示形成图 7 的器件结构 10 的处理步骤的流程图并提供图 8 中所描绘的好处。步骤 42 形成栅极电介质层。然后步骤 44 执行等离子体氮化。步骤 46 是优选地在氧气气氛中执行的退火。步骤 48 是形成更多栅极电介质的任选步骤。如果在氧气气氛中发生退火步骤，那么通常不需要执行步骤 48。步骤 50 是优选地以与步骤 44 相同的方式执行的另一个氮化步骤。步骤 52 是优选地以与步骤 46 相同的方式执行的另一个退火步骤。在该流程中，在两个氮化/退火步骤之后，在步骤 54 中形成晶体管。在形成晶体管之前，氮化/退火步骤可以超过两个。

图 10-13 显示关于图 2-7 的可选实施方案。

图 10 中所示的是包括半导体衬底 62 和栅极电介质的器件结构 60，其中该栅极电介质包括在衬底 62 上的界面氧化物层 64 以及可以是例如金属氧化物、金属硅酸盐、金属铝酸盐、金属氮氧化硅或金属镧酸盐的高 K 电介质层。衬底 62 优选地是硅，但可以是另外的半导体材料例如硅锗。半导体衬底 62 显示为体硅衬底，但也可以是 SOI 衬底。该例子中的高 K 电介质层 66 是通过原子层沉积 (ALD) 沉积的氧化铪。界面氧化物层 64 是当形成栅极电介质尤其是在硅上形成栅极电介质时作为实际问题总是存在的氧化物层。

图 11 中所示的是在等离子体氮化步骤 68 之后的器件结构 60，步骤 68 促使高 K 电介质层 66 改变成掺杂氮的金属氧化物层 70，以及促使界面氧化物层 64 改变成具有痕量氮存在的界面氧化物层 72。优选地，通过等离子体来实现掺杂高 K 电介质 66 以变成高 K 电介质层 70，但可以使用其他方法例如高炉和注入，只是具有先前所描述的缺点。这种等离子体氮化的例子用于获得 3~10 个原子百分比的氮浓度。然后是在氧气气氛中退火。优选地，大约在 1000~1200 摄氏度下执行退火。示例的过程是在大约 10 托下以大约 250 SCCM 的流速施加氧气作为分子氧。作为选择，可以执行进一步的高 K 电介质沉积步骤以制造更厚的高 K 层 70。与通过氮化和退火的图 11 的器件结构 60 类似的器件结构的形成是众所周知的，并且已知具有降低栅极漏电流的优点但是以降低

电流驱动为代价。这被认为是因为通过退火栅极氮化电介质，从界面中置换一部分氮，而在衬底和等离子体氮化电介质层之间的界面处形成氧化物层，从而形成原子上更平滑的界面。

图 11 的器件结构 60 的形成不同于先前技术在于为了随后的氮化和退火做准备而制造图 11 的器件结构 60。

图 12 中所示的是在执行等离子体氮化步骤 20 和氧气气氛中的退火之后的器件结构 60。该过程可以与在图 11 中所示的氮化和退火步骤中使用的过程相同。这具有改变高 K 电介质层 70 和界面层 72 以分别形成高 K 电介质层 76 和界面氧化物层 78 的效果。层 76 和 78 构成栅极电介质 80。

图 13 中所示的是当晶体管使用栅极电介质 80 作为晶体管的栅极电介质时的器件结构 60。晶体管包括在栅极电介质 80 上面的栅电极 82、在栅极 82 周围的侧壁隔离器 84、在衬底 62 中且在一侧与栅极 82 相邻的源极/漏极 86，以及在衬底 62 中且在另一侧与栅极 82 相邻的源极/漏极 88。

这描述两次氮化/退火过程。所描述的氮化/退火步骤的次数可以超过两次。在金属氧化物例子中，多次氮化/退火步骤好于单次氮化退火的优点是氮分布的调节以及高 K 电介质质量的改善。

在前面说明书中，已关于具体实施方案描述了发明。但是，本领域技术人员应当认识到可以进行各种修改和改变而不背离下面的权利要求中所陈述的本发明的范围。描述了某些材料，但是这些可以改变。作为进一步的可选方案，描述了氧化铪作为示例的金属氧化物，但是可以使用其他高 K 电介质例如氧化锆或其他金属氧化物，例如氧氮镧铝也可以受益于该过程。因此，说明书和附图应当认为是说明性的而不是限制性的，并且所有这种修改打算包含在本发明的范围内。

已在上面关于具体实施方案描述了好处、其他优点以及问题的解决方案。但是，不应当将发生的或变得更显著的好处、优点、问题的解决方案以及可以促成任意好处、优点或解决方案的任意元素解释为任意或全部权利要求的关键的、必须的、或基本的特征或元素。如这里所使用

的，术语“包括”，“包含”或其任意其他变化形式打算用来覆盖非排他的包含，使得包括一系列元素的过程、方法、产品或装置不仅仅包括那些元素，而是可以包括没有明确列举的或这种过程、方法、产品或装置所固有的其他元素。

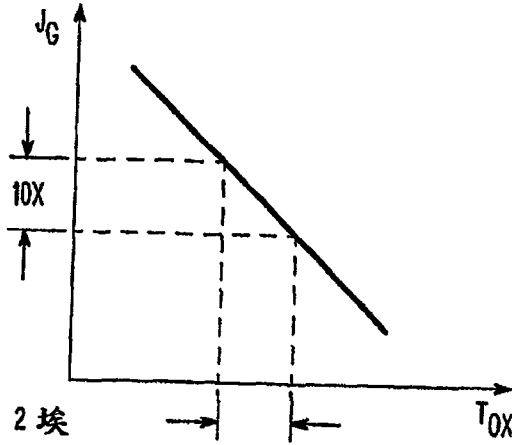


图1  
现有技术

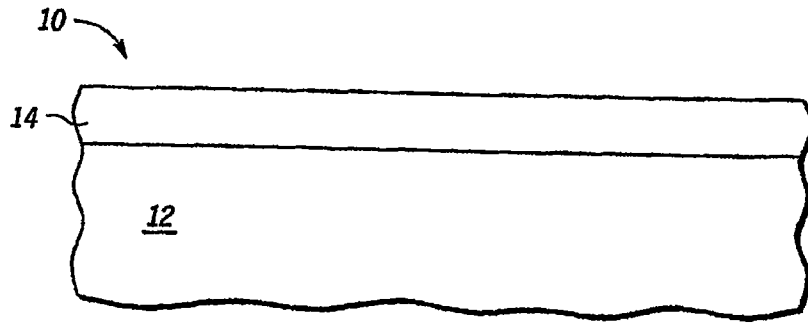


图2

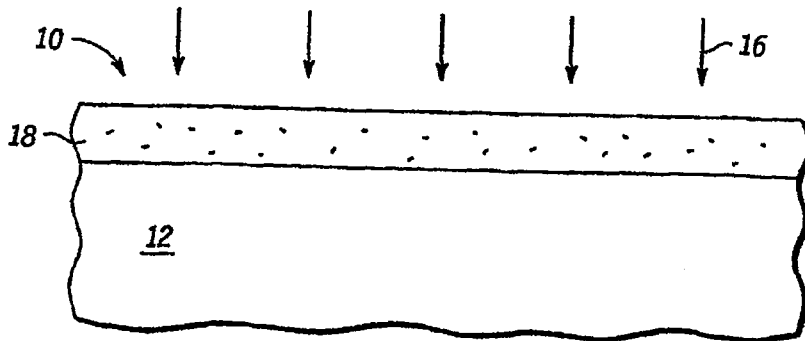


图3

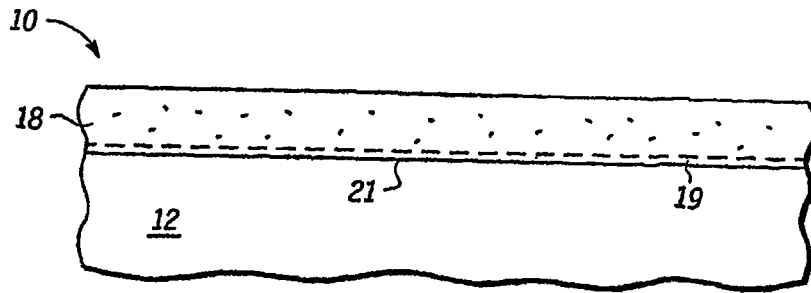


图 4

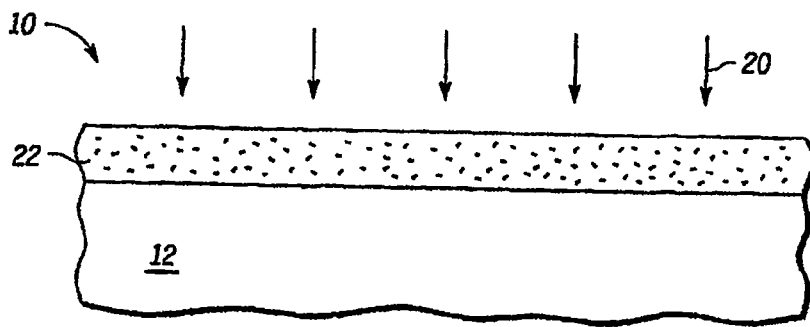


图 5

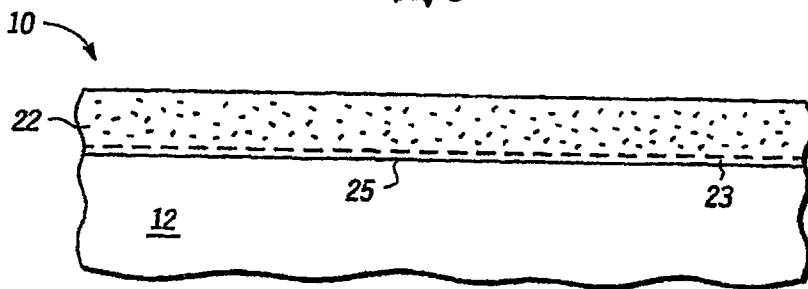


图 6

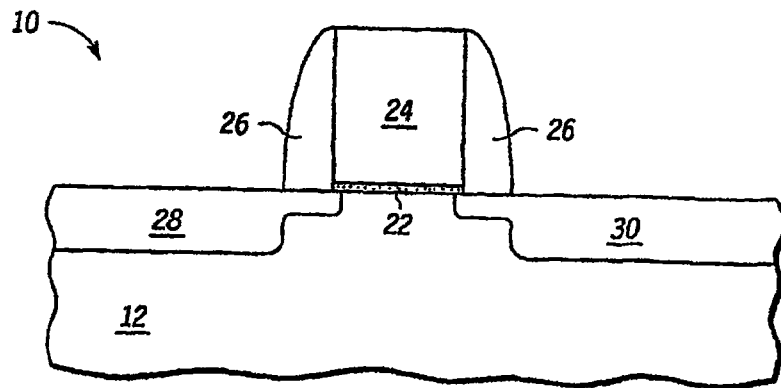


图 7

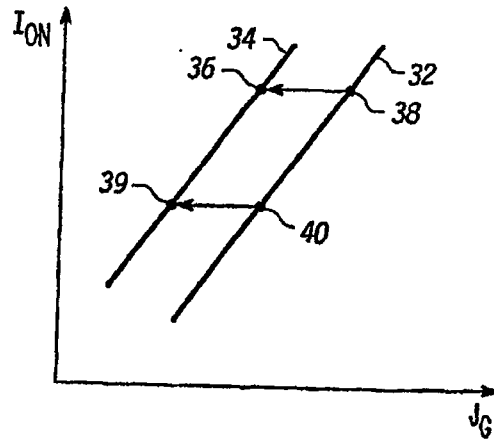


图 8

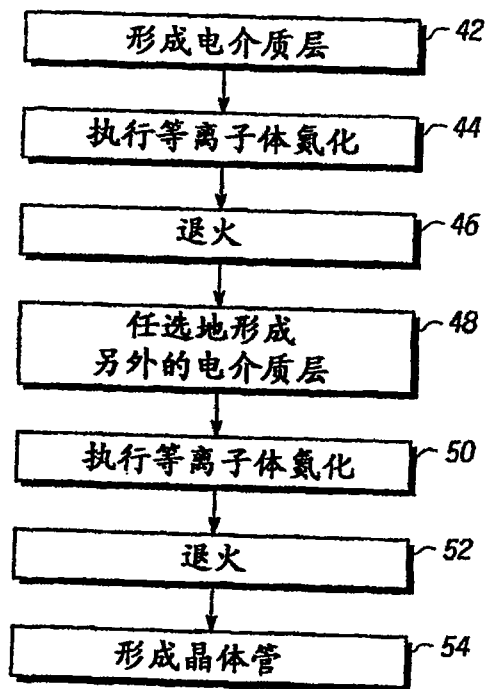


图 9

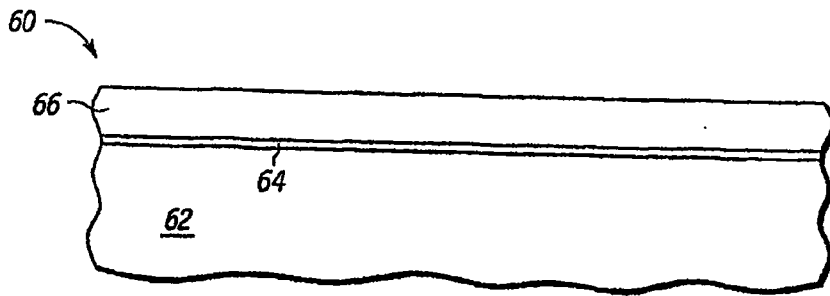


图10

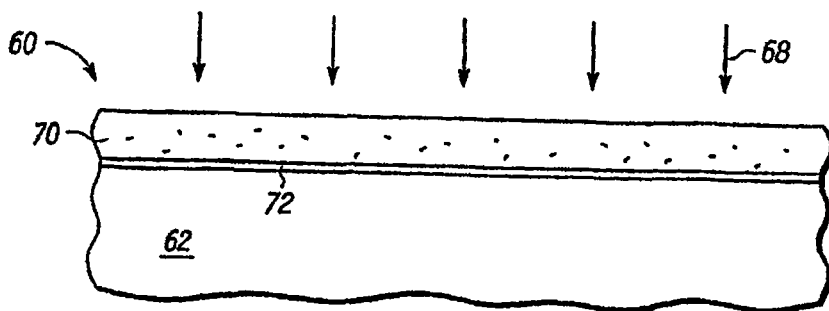


图11

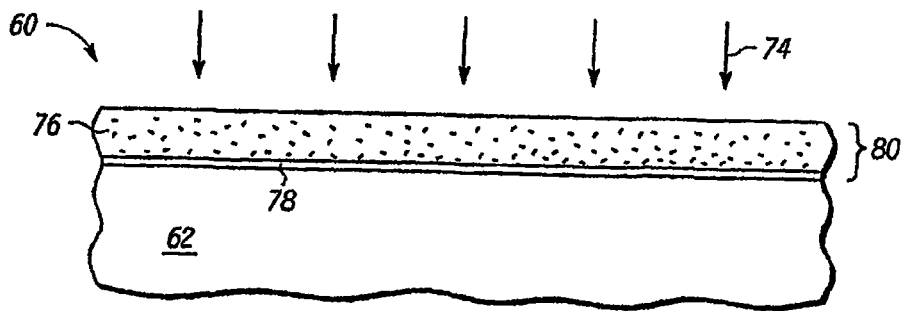


图12

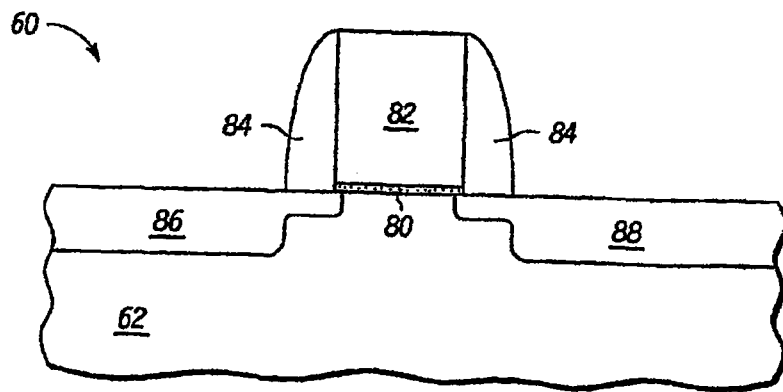


图13