

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-219348

(P2013-219348A)

(43) 公開日 平成25年10月24日(2013.10.24)

(51) Int.Cl.

H01L 29/786 (2006.01)
H01L 23/532 (2006.01)
H01L 21/768 (2006.01)
H01L 21/3205 (2006.01)
G02F 1/1368 (2006.01)

F 1

H01L 29/78
H01L 21/88
G02F 1/1368

6 1 2 C
R

テーマコード(参考)

2 H 1 9 2
5 F 0 3 3
5 F 1 1 0

審査請求 未請求 請求項の数 6 O L (全 49 頁)

(21) 出願番号 特願2013-50858 (P2013-50858)
 (22) 出願日 平成25年3月13日 (2013.3.13)
 (31) 優先権主張番号 特願2012-57974 (P2012-57974)
 (32) 優先日 平成24年3月14日 (2012.3.14)
 (33) 優先権主張国 日本国 (JP)

(71) 出願人 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小山 潤
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 F ターム(参考) 2H192 AA24 CB05 CB35 CB37 CB44
 CC42 DA43

最終頁に続く

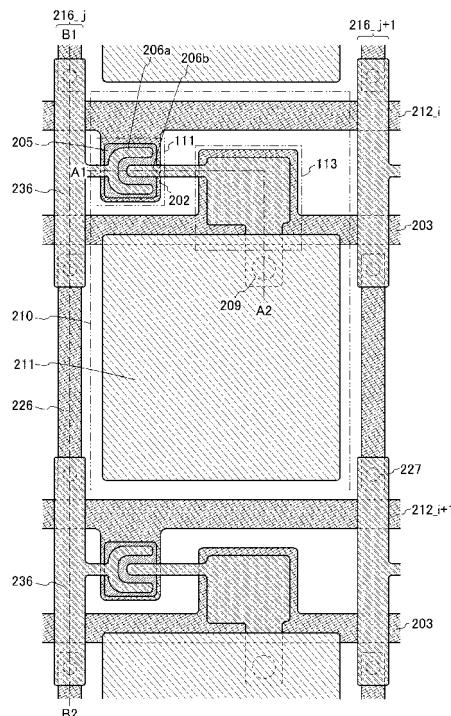
(54) 【発明の名称】半導体装置

(57) 【要約】

【課題】配線抵抗の増大による電圧降下、信号伝達の遅れ、信号波形のなまりなどによる動作不良や、信頼性の低下を防ぎ、消費電力が低減された半導体装置を提供する。

【解決手段】ゲート配線を、銅を含む導電層で形成し、ソース電極及びドレイン電極と同じ導電層の一部で形成される信号配線を、ゲート配線と同じ導電層の一部で形成される配線と電気的に直列または並列に接続することで、信号配線の幅や厚さを増加させること無く、実質的に信号配線の配線抵抗を下げる。

【選択図】図1



【特許請求の範囲】**【請求項 1】**

銅を含む導電層で形成された第1配線と、
酸化物半導体層と接する導電層と同じ導電層の一部で形成された第2配線と、
絶縁層を有し、
前記絶縁層は前記第1配線上に形成され、
前記第2配線は前記絶縁層上に形成され、
前記第1配線と前記第2配線は、前記絶縁層に形成されたコンタクトホールを介して
電気的に並列に接続されていることを特徴とする半導体装置。

【請求項 2】

請求項1において、
前記第1配線と、前記第2配線が重畳することを特徴とする半導体装置。

【請求項 3】

銅を含む導電層で形成された複数の第1配線と、
酸化物半導体層と接する導電層と同じ導電層の一部で形成された複数の第2配線と、
絶縁層を有し、
前記絶縁層は前記第1配線上に形成され、
前記第2配線は前記絶縁層上に形成され、
前記第1配線と前記第2配線は、前記絶縁層に形成されたコンタクトホールを介して
電気的に直列に接続されていることを特徴とする半導体装置。

【請求項 4】

請求項1乃至請求項3において、
前記第1配線は、銅を含む層と、銅よりも融点が高い金属元素を含む層の積層であることを特徴とする半導体装置。

【請求項 5】

請求項1乃至請求項4において、
前記第1配線は、銅を含む層と銅よりも融点が高い金属元素の窒化物を含む層の積層であることを特徴とする半導体装置。

【請求項 6】

請求項1乃至請求項5において、
前記絶縁層は、窒化シリコンまたは酸化アルミニウムを含むことを特徴とする半導体装置。
。

【発明の詳細な説明】**【技術分野】****【0001】**

開示する発明は、半導体装置、及びその作製方法に関する。

【0002】

なお、本明細書等において半導体装置とは、半導体特性を利用して機能しうる装置全般を指し、電気光学装置、表示装置、半導体回路及び電子機器は全て半導体装置である。

【背景技術】**【0003】**

絶縁表面を有する基板上に形成された半導体薄膜を用いてトランジスタ（薄膜トランジスタ（TFT）ともいう）を構成する技術が注目されている。該トランジスタは集積回路（IC）や画像表示装置（表示装置）のような電子デバイスに広く応用されている。トランジスタに適用可能な半導体薄膜としてシリコン系半導体材料が広く知られているが、半導体回路の高集積化や表示装置の高精細化にともない、近年、シリコン系半導体材料よりも高性能な半導体材料として、酸化物半導体材料が注目されている。

【0004】

例えば、トランジスタの活性層として、インジウム（In）、ガリウム（Ga）、及び亜

10

20

30

40

50

鉛 (Zn) を含む非晶質酸化物を用いたトランジスタが開示されている（特許文献 1 参照）。

【0005】

特に、液晶表示装置や EL (Electro Luminescence) 表示装置に代表されるアクティブマトリクス型半導体装置においては、画面の解像度が、ハイビジョン画質 (HD、 1366×768)、フルハイビジョン画質 (FHD、 1920×1080) と高精細化の傾向にあり、解像度が 3840×2048 または 4096×2180 といった、いわゆる 4K デジタルシネマ用表示装置の開発も急がれている。また、画面サイズも大型化する傾向にある。

【0006】

画面サイズの高精細化や大型化は、表示部内の配線抵抗を増大させる傾向にある。配線抵抗の増大は、電源線の電圧降下、信号線の終端への信号伝達の遅れ、信号波形のなまりなどを引き起こし、結果として、表示ムラや階調不良などの表示品質の低下や、消費電力の増加を生じてしまう。また、表示装置以外の半導体装置においても、配線抵抗の増大は電源線の電圧降下、信号伝達の遅れ、信号波形のなまりなどを引き起こすため、動作不良や、信頼性の低下、消費電力増大の一因となりえる。

【0007】

配線抵抗の増大を抑えるために、銅 (Cu) を使用して低抵抗の配線層を形成する技術が検討されている。（例えば、特許文献 2 及び 3 参照）。

【先行技術文献】

【特許文献】

【0008】

【特許文献 1】特開 2006 - 165528 号公報

【特許文献 2】特開 2004 - 133422 号公報

【特許文献 3】特開 2004 - 163901 号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、Cu は半導体中や酸化珪素中で拡散し易く、半導体装置の動作を不安定にし、歩留まりを著しく低下させてしまう恐れがある。特に酸化物半導体は、シリコン系半導体よりも Cu の影響を受けやすく、Cu の拡散によりトランジスタの電気特性の劣化や、信頼性の低下を生じやすい。

【0010】

また、配線抵抗を小さくするために配線幅を大きくすると、配線の占有面積が増大し、高精細化が難しくなる。また、配線抵抗を小さくするために配線を厚くすると、形成時間の増加や、その後配線上に形成される層の被覆性が悪化しやすいといった問題が生じ、生産性低下の一因となる。

【0011】

本発明の一態様は、電気特性が良好で、信頼性の高いトランジスタ及び該トランジスタを用いた半導体装置を提供することを課題の一つとする。

【0012】

本発明の一態様は、信号書き込み不良や、信号波形のなまりによる階調不良などを防止し、より表示品質の良い表示装置を提供することを課題の一つとする。

【0013】

本発明の一態様は、配線抵抗の増大による電圧降下、信号伝達の遅れ、信号波形のなまりなどによる動作不良や、信頼性の低下を防ぎ、消費電力が低減された半導体装置を提供することを課題の一つとする。

【課題を解決するための手段】

【0014】

ゲート配線に銅を含む導電層を用いることで、ゲート配線の配線抵抗を下げる。また、酸

10

20

30

40

50

化物半導体層と接するソース電極及びドレイン電極は銅を用いずに形成することで、銅の拡散によって生じるトランジスタの電気特性の劣化や信頼性の低下を防ぐ。

【0015】

また、ソース電極及びドレイン電極と同じ導電層の一部で形成される信号配線を、ゲート配線と同じ導電層の一部で形成される配線と電気的に直列または並列に接続することで、信号配線の幅や厚さを増加させること無く、実質的に信号配線の配線抵抗を下げる事ができる。

【0016】

また、銅を含む配線を、バリア性を有する絶縁層で覆うことで、銅の拡散を抑制することができる。バリア性を有する絶縁層としては、例えば、窒化シリコン、酸化アルミニウムなどを用いることができる。

10

【0017】

本発明の一態様は、銅を含む導電層で形成された第1配線と、酸化物半導体層と接する導電層と同じ導電層の一部で形成された第2配線と、絶縁層を有し、絶縁層は第1配線上に形成され、第2配線は絶縁層上に形成され、第1配線と第2配線は、絶縁層に形成されたコンタクトホールを介して電気的に並列に接続されていることを特徴とする半導体装置である。また、第1配線と、第2配線は重畠するように形成してもよい。

【0018】

本発明の一態様は、銅を含む導電層で形成された複数の第1配線と、酸化物半導体層と接する導電層と同じ導電層の一部で形成された複数の第2配線と、絶縁層を有し、絶縁層は第1配線上に形成され、第2配線は絶縁層上に形成され、第1配線と第2配線は、絶縁層に形成されたコンタクトホールを介して電気的に直列に接続されていることを特徴とする半導体装置である。

20

【0019】

また、第1配線と第2配線は、一つのコンタクトホールで接続してもよいし、複数のコンタクトホールで接続してもよい。

【0020】

また、絶縁層はバリア性を有する絶縁層と酸素を含む絶縁層の積層としてもよい。例えば、窒化シリコンと窒化酸化シリコンの積層としてもよい。

30

【発明の効果】

【0021】

本発明の一態様により、電気特性が良好で、信頼性の高いトランジスタ及び該トランジスタを用いた半導体装置を提供することができる。

【0022】

本発明の一態様により、表示品質の良い表示装置を代表とする半導体装置を提供することができる。

【0023】

本発明の一態様により、動作不良が少なく、信頼性が良好で、消費電力が低減された半導体装置を提供することができる。

【図面の簡単な説明】

40

【0024】

【図1】本発明の一態様を説明する上面図。

【図2】本発明の一態様を説明する断面図。

【図3】本発明の一態様を説明する上面図。

【図4】本発明の一態様を説明する断面図。

【図5】本発明の一態様を説明する回路図。

【図6】本発明の一態様を説明する上面図。

【図7】本発明の一態様を説明する上面図。

【図8】本発明の一態様を説明する断面図。

【図9】本発明の一態様を説明する断面図。

50

【図10】本発明の一態様を説明する上面図及び断面図。

【図11】作製方法を説明する図。

【図12】作製方法を説明する図。

【図13】作製方法を説明する図。

【図14】作製方法を説明する図。

【図15】作製方法を説明する図。

【図16】本発明の一態様を説明する図。

【図17】本発明の一態様を説明する図。

【図18】本発明の一態様を説明する図。

【図19】本発明の一態様を説明する図。

10

【図20】電子機器を示す図。

【発明を実施するための形態】

【0025】

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更しえることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0026】

20

また、本明細書等における「第1」、「第2」、「第3」などの序数は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

【0027】

また、図面等において示す各構成の、位置、大きさ、範囲などは、理解の簡単のため、実際の位置、大きさ、範囲などを表していない場合がある。このため、開示する発明は、必ずしも、図面等に開示された位置、大きさ、範囲などに限定されない。

【0028】

30

トランジスタは半導体素子の一種であり、電流や電圧の増幅や、導通または非導通を制御するスイッチング動作などを実現することができる。本明細書におけるトランジスタは、IGFET (Insulated Gate Field Effect Transistor) や薄膜トランジスタ (TFT: Thin Film Transistor) を含む。

【0029】

また、トランジスタの「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合には入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」の用語は、入れ替えて用いることができるものとする。

【0030】

40

また、本明細書等において「電極」や「配線」の用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」の用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

【0031】

(実施の形態1)

本実施の形態では、配線抵抗を低減した半導体装置の構成及び作製方法の一例について、図1乃至図15を用いて説明する。なお、本実施の形態では、半導体装置の一形態である表示装置への適用例を示す。

【0032】

50

図5(A)に、表示装置に用いる半導体装置100の構成例を示す。半導体装置100は、基板101上に画素領域102と、m個(mは1以上の整数)の端子105及び端子1

07を有する端子部103と、n個（nは1以上の整数）の端子106を有する端子部104を有している。また、半導体装置100は、端子部103に電気的に接続するm本の配線212及び配線203、端子部104に電気的に接続するn本の配線216を有している。また、画素領域102は、縦m個（行）×横n個（列）のマトリクス状に配置された複数の画素110を有している。i行j列の画素110（i、j）（iは1以上m以下の整数、jは1以上n以下の整数）は、行方向に延伸する配線212_iと、列方向に延伸する配線216_jにそれぞれ電気的に接続されている。また、各画素は、容量電極または容量配線として機能する配線203と接続され、配線203は端子107と電気的に接続されている。また、配線212_iは端子105_iと電気的に接続され、配線216_jは端子106_jと電気的に接続されている。

10

【0033】

端子部103及び端子部104は外部入力端子であり、外部に設けられた制御回路とFPC（Flexible Printed Circuit）等を用いて接続される。外部に設けられた制御回路から供給される信号は、端子部103及び端子部104を介して半導体装置100に入力される。図5（A）では、端子部103を画素領域102の左右外側に形成し、2カ所から信号を入力する構成を示している。また、端子部104を画素領域102の上下外側に形成し、2カ所から信号を入力する構成を示している。2カ所から信号を入力することにより、信号の供給能力が高まるため、半導体装置100の高速動作が容易となる。また、半導体装置100の大型化や高精細化に伴う配線抵抗の増大による信号遅延の影響を軽減することができる。また、半導体装置100に冗長性を持たせることができるとなるため、半導体装置100の信頼性を向上させることができる。なお、図5（A）では端子部103及び端子部104をそれぞれ2カ所設ける構成としているが、それぞれ1カ所設ける構成としても構わない。

20

【0034】

半導体装置100を液晶表示装置として用いる場合に、画素110として用いることが可能な回路構成の一例を画素210として図5（B）に示す。図5（B）に例示する画素210は、トランジスタ111と、液晶素子112と、容量素子113を有している。トランジスタ111のゲート電極は配線212_iに電気的に接続され、トランジスタ111のソース電極またはドレイン電極の一方は配線216_jに電気的に接続されている。また、トランジスタ111のソース電極またはドレイン電極の他方は、液晶素子112の一方の電極と、容量素子113の一方の電極に電気的に接続されている。液晶素子112の他方の電極は、電極114に電気的に接続されている。電極114の電位は、0Vや、GNDや、共通電位などの固定電位としておけばよい。容量素子113の他方の電極は、配線203に電気的に接続されている。

30

【0035】

トランジスタ111は、液晶素子112に配線216_jから供給される画像信号を入力させるか否かを選択する機能を有する。配線212_iにトランジスタ111をオン状態とする信号が供給されると、トランジスタ111を介して配線216_jの画像信号が液晶素子112に供給される。液晶素子112は、供給される画像信号（電位）に応じて、光の透過率が制御される。容量素子113は、液晶素子112に供給された電位を保持するための保持容量（Cs容量ともいう）としての機能を有する。容量素子113を設けることにより、トランジスタ111がオフ状態の時にソース電極とドレイン電極間に流れる電流（オフ電流）に起因する、液晶素子112に与えられた電位の変動を抑制することができる。

40

【0036】

半導体装置100をEL表示装置として用いる場合に、画素110として用いることが可能な回路構成の一例を画素310として図5（C）に示す。図5（C）に例示する画素310は、トランジスタ111と、トランジスタ121と、EL素子122と、容量素子113を有している。トランジスタ111のゲート電極は配線212_iに電気的に接続され、トランジスタ111のソース電極またはドレイン電極の一方は配線216_jに電気

50

的に接続されている。また、トランジスタ111のソース電極またはドレイン電極の他方は、トランジスタ121のゲート電極と容量素子113の一方の電極が電気的に接続されたノード115に電気的に接続されている。また、トランジスタ121のソース電極またはドレイン電極の一方はEL素子122の一方の電極と電気的に接続され、ソース電極またはドレイン電極の他方は容量素子113の他方の電極と配線203に電気的に接続されている。また、EL素子122の他方の電極は、電極114に電気的に接続されている。電極114の電位は、0Vや、GNDや、共通電位などの固定電位としておけばよい。配線203と電極114の電位差は、トランジスタ121のしきい値電圧と、EL素子122のしきい値電圧の合計電圧よりも大きくなるように設定する。

【0037】

10

トランジスタ111は、トランジスタ121のゲート電極に、配線216_jから供給される画像信号を入力させるか否かを選択する機能を有する。配線212_iにトランジスタ111をオン状態とする信号が供給されると、トランジスタ111を介して配線216_jの画像信号がノード115に供給される。

【0038】

20

トランジスタ121は、ノード115に供給された電位(画像信号)に応じた電流を、EL素子122に流す機能を有する。容量素子113は、ノード115と配線203の電位差を一定に保つ機能を有する。トランジスタ121は、画像信号に応じた電流をEL素子122に流すための電流源として機能する。

30

【0039】

トランジスタ111のチャネルが形成される半導体層には、酸化物半導体を用いることができる。酸化物半導体は、エネルギーギャップが3.0eV以上と大きく、可視光に対する透過率が大きい。また、酸化物半導体を適切な条件で加工して得られたトランジスタにおいては、オフ電流を使用時の温度条件下(例えば、25)において、100zA($1 \times 10^{-19} A$)以下、もしくは10zA($1 \times 10^{-20} A$)以下、さらには1zA($1 \times 10^{-21} A$)以下とすることができます。このため、消費電力の少ない半導体装置を提供することができる。また、半導体層に酸化物半導体を用いることで、容量素子113を設けなくても液晶素子112に印加された電位の保持が可能となるため、画素の開口率を高めることができ、表示品位がよく、消費電力が低減された表示装置を提供することができる。

40

【0040】

半導体層に用いる酸化物半導体は、水分または水素などの不純物が低減され、酸化物半導体内の酸素欠損を低減することによりi型(真性)または実質的にi型化した酸化物半導体を用いることが好ましい。

50

【0041】

電子供与体(ドナー)となる水分または水素などの不純物が低減されて高純度化された酸化物半導体(purified OS)は、その後、酸化物半導体に酸素を供給して、酸化物半導体内の酸素欠損を低減することによりi型(真性)の酸化物半導体又はi型に限りなく近い(実質的にi型化した)酸化物半導体とすることができます。チャネルが形成される半導体層にi型または実質的にi型化された酸化物半導体を用いたトランジスタは、オフ電流が著しく低いという特性を有する。具体的に、高純度化された酸化物半導体とは、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)による水素濃度の測定値が、 5×10^{-9} atoms/cm³以下、好ましくは 5×10^{-8} atoms/cm³以下、より好ましくは 5×10^{-7} atoms/cm³以下とする。

50

【0042】

また、ホール効果測定により測定できるi型または実質的にi型化された酸化物半導体のキャリア密度は、 1×10^{14} /cm³未満、好ましくは 1×10^{12} /cm³未満、さらに好ましくは 1×10^{11} /cm³未満である。また、酸化物半導体のバンドギャップは、2eV以上、好ましくは2.5eV以上、より好ましくは3eV以上である。チャネ

ルが形成される半導体層に i 型または実質的に i 型化された酸化物半導体を用いることにより、トランジスタのオフ電流を下げることができる。

【 0 0 4 3 】

ここで、酸化物半導体中の、水素濃度の S I M S 分析について触れておく。S I M S 分析は、その原理上、試料表面近傍や、材質が異なる膜との積層界面近傍のデータを正確に得ることが困難であることが知られている。そこで、膜中における水素濃度の厚さ方向の分布を S I M S で分析する場合、対象となる膜が存在する範囲において、値に極端な変動が無く、ほぼ一定の値が得られる領域における平均値を、水素濃度として採用する。また、測定の対象となる膜の厚さが小さい場合、隣接する膜内の水素濃度の影響を受けて、ほぼ一定の値が得られる領域を見いだせない場合がある。この場合、当該膜が存在する領域における、水素濃度の最大値または最小値を、当該膜中の水素濃度として採用する。さらに、当該膜が存在する領域において、最大値を有する山型のピーク、最小値を有する谷型のピークが存在しない場合、変曲点の値を水素濃度として採用する。

10

【 0 0 4 4 】

チャネルが形成される半導体層に用いる酸化物半導体としては、少なくともインジウム (In) あるいは亜鉛 (Zn) を含むことが好ましい。特に In と Zn を含むことが好ましい。また、該酸化物半導体を用いたトランジスタの電気特性のばらつきを減らすためのスタビライザーとして、それらに加えてガリウム (Ga) を有することが好ましい。また、スタビライザーとしてスズ (Sn) を有することが好ましい。また、スタビライザーとしてハフニウム (Hf) を有することが好ましい。また、スタビライザーとしてアルミニウム (Al) を有することが好ましい。

20

【 0 0 4 5 】

また、他のスタビライザーとして、ランタノイドである、ランタン (La)、セリウム (Ce)、プラセオジム (Pr)、ネオジム (Nd)、サマリウム (Sm)、ユウロピウム (Eu)、ガドリニウム (Gd)、テルビウム (Tb)、ジスプロシウム (Dy)、ホルミウム (Ho)、エルビウム (Er)、ツリウム (Tm)、イッテルビウム (Yb)、ルテチウム (Lu) のいずれか一種あるいは複数種を有してもよい。

20

【 0 0 4 6 】

例えば、酸化物半導体として、酸化インジウム、酸化スズ、酸化亜鉛、二元系金属の酸化物である In - Zn 系酸化物、Sn - Zn 系酸化物、Al - Zn 系酸化物、Zn - Mg 系酸化物、Sn - Mg 系酸化物、In - Mg 系酸化物、In - Ga 系酸化物、三元系金属の酸化物である In - Ga - Zn 系酸化物 (IGZO とも表記する)、In - Al - Zn 系酸化物、In - Sn - Zn 系酸化物、Sn - Ga - Zn 系酸化物、Al - Ga - Zn 系酸化物、Sn - Al - Zn 系酸化物、In - Hf - Zn 系酸化物、In - La - Zn 系酸化物、In - Ce - Zn 系酸化物、In - Pr - Zn 系酸化物、In - Nd - Zn 系酸化物、In - Sm - Zn 系酸化物、In - Eu - Zn 系酸化物、In - Gd - Zn 系酸化物、In - Tb - Zn 系酸化物、In - Dy - Zn 系酸化物、In - Ho - Zn 系酸化物、In - Er - Zn 系酸化物、In - Tm - Zn 系酸化物、In - Yb - Zn 系酸化物、In - Lu - Zn 系酸化物、四元系金属の酸化物である In - Sn - Ga - Zn 系酸化物、In - Hf - Ga - Zn 系酸化物、In - A1 - Ga - Zn 系酸化物、In - Sn - Al - Zn 系酸化物、In - Sn - Hf - Zn 系酸化物、In - Hf - A1 - Zn 系酸化物を用いることができる。また、上記酸化物半導体に SiO₂ を含ませてもよい。

30

【 0 0 4 7 】

ここで、例えば、In - Ga - Zn 系酸化物とは、インジウム (In)、ガリウム (Ga)、亜鉛 (Zn) を有する酸化物、という意味であり、In と Ga と Zn の比率は問わない。また、In と Ga と Zn 以外の金属元素を含んでもよい。このとき、酸化物半導体の化学量論比に対し、酸素を過剰にすると好ましい。酸素を過剰にすることで酸化物半導体の酸素欠損に起因するキャリアの生成を抑制することができる。

40

【 0 0 4 8 】

また、酸化物半導体層は、化学式 InM_{0.3}(ZnO)_m (m > 0) で表記される薄膜を

50

用いることができる。ここで、Mは、Sn、Zn、Ga、Al、Mn及びCoから選ばれた一の金属元素または複数の金属元素を示す。また、酸化物半導体層として、In_nSnO₅(ZnO)_n(n>0)で表記される材料を用いてもよい。

【0049】

例えば、In:Ga:Zn=1:1:1(=1/3:1/3:1/3)あるいはIn:Ga:Zn=2:2:1(=2/5:2/5:1/5)の原子数比のIn-Ga-Zn系酸化物やその組成の近傍の酸化物を用いることができる。あるいは、In:Sn:Zn=1:1:1(=1/3:1/3:1/3)、In:Sn:Zn=2:1:3(=1/3:1/6:1/2)あるいはIn:Sn:Zn=2:1:5(=1/4:1/8:5/8)の原子数比のIn-Sn-Zn系酸化物やその組成の近傍の酸化物を用いるとよい。

10

【0050】

しかし、これらに限られず、必要とする半導体特性(移動度、しきい値、ばらつき等)に応じて適切な組成のものを用いればよい。また、必要とする半導体特性を得るために、キャリア濃度や不純物濃度、欠陥密度、金属元素と酸素の原子数比、原子間距離、密度等を適切なものとすることが好ましい。

【0051】

例えば、In-Sn-Zn系酸化物では比較的容易に高い移動度が得られる。しかしながら、In-Ga-Zn系酸化物でも、バルク内欠陥密度を低減することにより移動度を上げることができる。

20

【0052】

なお、例えば、In、Ga、Znの原子数比がIn:Ga:Zn=a:b:c(a+b+c=1)である酸化物と、原子数比がIn:Ga:Zn=A:B:C(A+B+C=1)の酸化物の組成が近傍であるとは、a、b、cが、

$$(a \quad A)^2 + (b \quad B)^2 + (c \quad C)^2 = r^2$$

を満たすことを言い、rは、例えば、0.05とすればよい。他の酸化物でも同様である。

30

【0053】

酸化物半導体層は単結晶でも、非単結晶でもよい。後者の場合、非晶質でも、多結晶(ポリクリスタルともいう。)でもよい。また、非晶質中に結晶性を有する部分を含む構造でもよい。

30

【0054】

非晶質(アモルファス)状態の酸化物半導体は、比較的容易に平坦な表面を得ることができるので、これを用いてトランジスタを作製した際の界面散乱を低減でき、比較的容易に、比較的高い移動度を得ることができる。

40

【0055】

また、酸化物半導体としてIn-Zn系酸化物の材料を用いる場合、原子数比で、In/Zn=0.5以上5.0以下、好ましくはIn/Zn=1以上2.0以下、さらに好ましくはIn/Zn=1.5以上1.5以下とする。Znの原子数比を好ましい前記範囲とすることで、トランジスタの電界効果移動度を向上させることができる。ここで、化合物の原子数比がIn:Zn:O=X:Y:Zのとき、Z>1.5X+Yとする。

【0056】

酸化物半導体層は、例えば非単結晶を有してもよい。非単結晶は、例えば、CAAC(C Axis Aligned Crystal)、多結晶、微結晶、非晶質部を有する。非晶質部は、微結晶、CAACよりも欠陥準位密度が高い。また、微結晶は、CAACよりも欠陥準位密度が高い。なお、CAACを有する酸化物半導体を、CAAC-OSS(C Axis Aligned Crystalline Oxide Semiconductor)と呼ぶ。

【0057】

酸化物半導体層は、例えばCAAC-OSSを有してもよい。CAAC-OSSは、例えば、c軸配向し、a軸または/およびb軸はマクロに揃っていない。

50

【0058】

酸化物半導体層は、例えば微結晶を有してもよい。なお、微結晶を有する酸化物半導体を、微結晶酸化物半導体と呼ぶ。微結晶酸化物半導体層は、例えば、1 nm以上10 nm未満のサイズの微結晶（ナノ結晶ともいう。）を膜中に含む。

【0059】

酸化物半導体層は、例えば非晶質部を有してもよい。なお、非晶質部を有する酸化物半導体を、非晶質酸化物半導体と呼ぶ。非晶質酸化物半導体層は、例えば、原子配列が無秩序であり、結晶成分を有さない。または、非晶質酸化物半導体層は、例えば、完全な非晶質であり、結晶部を有さない。

【0060】

なお、酸化物半導体層が、CAAC-O_S、微結晶酸化物半導体、非晶質酸化物半導体の混合層であってもよい。混合層は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、CAAC-O_Sの領域と、を有する。また、混合層は、例えば、非晶質酸化物半導体の領域と、微結晶酸化物半導体の領域と、CAAC-O_Sの領域と、の積層構造を有してもよい。

10

【0061】

なお、酸化物半導体層は、例えば、単結晶を有してもよい。

【0062】

酸化物半導体層は、複数の結晶部を有し、当該結晶部のc軸が被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向に揃っていることが好ましい。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なっていてもよい。そのような酸化物半導体層の一例としては、CAAC-O_S層がある。

20

【0063】

CAAC-O_S層に含まれる結晶部は、一辺が100 nm未満の立方体内に収まる大きさであることが多い。また、透過型電子顕微鏡（TEM：Transmission Electron Microscope）による観察像では、CAAC-O_S層に含まれる非晶質部と結晶部との境界、結晶部と結晶部との境界は明確ではない。また、TEMによってCAAC-O_S層には明確な粒界（グレインバウンダリーともいう。）は確認できない。そのため、CAAC-O_S層は、粒界に起因する電子移動度の低下が抑制される。

30

【0064】

CAAC-O_S層に含まれる結晶部は、例えば、c軸がCAAC-O_S層の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃い、かつa b面に垂直な方向から見て金属原子が三角形状または六角形状に配列し、c軸に垂直な方向から見て金属原子が層状または金属原子と酸素原子とが層状に配列している。なお、異なる結晶部間で、それぞれa軸およびb軸の向きが異なっていてもよい。本明細書において、単に垂直と記載する場合、80°以上100°以下、好ましくは85°以上95°以下の範囲も含まれることとする。また、単に平行と記載する場合、-10°以上10°以下、好ましくは-5°以上5°以下の範囲も含まれることとする。

【0065】

なお、CAAC-O_S層において、結晶部の分布が一様でなくてもよい。例えば、CAAC-O_S層の形成過程において、酸化物半導体層の表面側から結晶成長させる場合、被形成面の近傍に対し表面の近傍では結晶部の占める割合が高くなることがある。また、CAAC-O_S層へ不純物を添加することにより、当該不純物添加領域において結晶部が非晶質化することもある。

40

【0066】

CAAC-O_S層に含まれる結晶部のc軸は、CAAC-O_S層の被形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃うため、CAAC-O_S層の形状（被形成面の断面形状または表面の断面形状）によっては互いに異なる方向を向くことがある。また結晶部は、成膜したとき、または成膜後に加熱処理などの結晶化処理を行ったときに形成される。従って、結晶部のc軸は、CAAC-O_S層が形成されたときの被

50

形成面の法線ベクトルまたは表面の法線ベクトルに平行な方向になるように揃う。

【0067】

C AAC - OS を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。よって、当該トランジスタは、信頼性が高い。

【0068】

また、酸化物半導体層を C AAC - OS とするためには、酸化物半導体層が形成される表面が非晶質であると好ましい。酸化物半導体層が形成される表面が結晶質であると、酸化物半導体層の結晶性が乱れやすく、 C AAC - OS が形成されにくい。

【0069】

ただし、酸化物半導体層が形成される表面は C AAC 構造を有していてもよい。酸化物半導体層が形成される表面が C AAC 構造を有している場合は、酸化物半導体層も C AAC - OS になりやすい。10

【0070】

よって、酸化物半導体層を C AAC - OS とするためには、酸化物半導体層が形成される表面が非晶質であるか、 C AAC 構造を有していると好ましい。

【0071】

なお、酸化物半導体を構成する酸素の一部は窒素で置換されてもよい。

【0072】

また、 C AAC - OS のように結晶部を有する酸化物半導体では、よりバルク内欠陥を低減することができ、表面の平坦性を高めればアモルファス状態の酸化物半導体以上の移動度を得ることができる。表面の平坦性を高めるためには、平坦な表面上に酸化物半導体を形成することが好ましく、具体的には、平均面粗さ (Ra) が 1 nm 以下、好ましくは 0 . 3 nm 以下、より好ましくは 0 . 1 nm 以下の表面上に形成するとよい。 Ra は原子間力顕微鏡 (AFM : A t o m i c F o r c e M i c r o s c o p e) にて評価可能である。20

【0073】

ただし、本実施の形態で説明するトランジスタは、ボトムゲート型であるため、酸化物半導体膜の下方には、ゲート電極 202 と、ゲート絶縁層として機能する絶縁層 204 が存在している。従って、上記平坦な表面を得るために基板上にゲート電極 202 及び絶縁層 204 を形成した後、少なくともゲート電極 202 と重畳する絶縁層 204 の表面に対して化学的機械研磨 (CMP : C h e m i c a l M e c h a n i c a l P o l i s h i n g) 処理などの平坦化処理を行ってもよい。30

【0074】

酸化物半導体層 205 の厚さは、 1 nm 以上 30 nm 以下 (好ましくは 5 nm 以上 10 nm 以下) とし、スパッタリング法、 MBE (M o l e c u l a r B e a m E p i t a x y) 法、 CVD 法、パルスレーザ堆積法、 ALD (A t o m i c L a y e r D e p o s i t i o n) 法等を適宜用いることができる。また、酸化物半導体層 205 は、スパッタリングターゲット表面に対し、概略垂直に複数の基板表面がセットされた状態で成膜を行うスパッタ装置を用いて成膜してもよい。

【0075】

また、本実施の形態ではトランジスタを、 n チャネル型のトランジスタとして説明を行う。

【0076】

次に、図 5 (A) で示した画素 110 の構成例について、図 1 及び図 2 を用いて説明する。図 1 は、図 5 (A) で示した画素 110 の平面構成を説明する上面図であり、図 2 は、図 5 (A) で示した画素 110 の積層構成を示す断面図である。なお、図 1 における A1 - A2 、及び B1 - B2 の鎖線は、図 2 (A) 及び図 2 (B) における断面 A1 - A2 、断面 B1 - B2 に相当する。なお、図面を見やすくするため、図 1 では一部の構成要素の記載を省略している。

【0077】

50

20

30

40

50

図1に示すトランジスタ111は、ドレイン電極206bを、U字型（C字型、コの字型、または馬蹄型）のソース電極206aで囲む形状としている。このような形状とすることで、トランジスタの面積が小さくても、十分なチャネル幅を確保することが可能となり、トランジスタの導通時に流れる電流（オン電流ともいう）の量を増やすことが可能となる。

【0078】

また、画素電極211と電気的に接続するドレイン電極206bとゲート電極202の間に生じる寄生容量が、ソース電極206aとゲート電極202の間に生じる寄生容量よりも大きいと、フィードスルーの影響を受けやすくなるため、液晶素子112に供給された電位が正確に保持できず、表示品位が低下する要因となる。本実施の形態に示すように、ソース電極206aをU字型としてドレイン電極206bを囲む形状とすることで、十分なチャネル幅を確保しつつ、ドレイン電極206bとゲート電極202間に生じる寄生容量を小さくすることができるため、表示装置の表示品位を向上させることができる。また、ゲート電極202は、配線212_iと接続され、ソース電極206aは配線236と接続されている。なお、図1及び図2では、配線216_jは配線236と配線226を有し、配線236と配線226を電気的に直列に接続する例を示している。

10

【0079】

図2(A)に示す断面A1-A2は、トランジスタ111及び容量素子113の積層構造を示している。トランジスタ111は、チャネルエッティング型と呼ばれるボトムゲート構造のトランジスタである。

20

【0080】

図2(A)に示す断面A1-A2において、基板200上に絶縁層201が形成され、絶縁層201上にゲート電極202及び配線203が形成されている。また、ゲート電極202及び配線203上に、絶縁層204と酸化物半導体層205が形成されている。また、酸化物半導体層205上にソース電極206a及びドレイン電極206bが形成されている。また、酸化物半導体層205の一部に接して、ソース電極206a及びドレイン電極206b上に絶縁層207が形成され、絶縁層207上に絶縁層208が形成されている。絶縁層208上には画素電極211が形成され、絶縁層207及び絶縁層208に形成されたコンタクトホール209を介してドレイン電極206bに電気的に接続されている。

30

【0081】

ゲート電極202、配線212_i、配線203、及び配線226は同じ導電層を用いて形成することができる。また、ゲート電極202、配線212_i、配線203、配線226を、銅(Cu)を含む導電材料で形成することで、配線抵抗の増加を防ぐことができる。また、ゲート電極202、配線212_i、配線203、配線226を、Cuを含む導電層と、タンクステン(W)、タンタル(Ta)、モリブデン(Mo)、チタン(Ti)、クロム(Cr)などのCuよりも融点が高い金属元素を含む導電層や、上述した金属元素の窒化物や酸化物と積層することで、マイグレーションを抑制し、半導体装置の信頼性を向上させることができる。例えば、窒化タンタルと銅の積層とする。

40

【0082】

絶縁層204は、Cu拡散を防ぐためのバリア性を有する材料を用いて形成することが好ましい。バリア性を有する材料としては、例えば窒化シリコンや酸化アルミニウムを挙げることができる。Cuを含む配線を、バリア性を有する絶縁層で覆うことで、Cuの拡散を抑制することができる。

【0083】

また、酸化物半導体層205と接して形成されるソース電極206a及びドレイン電極206b（これらと同じ層で形成される配線を含む）は、Cuを用いずに形成することが好ましい。酸化物半導体層205と接して形成されるソース電極206a及びドレイン電極206bにCuを用いると、ソース電極206a及びドレイン電極206b形成時にエッティングされたCuが酸化物半導体層205中に拡散し、トランジスタの電気特性や、信頼

50

性を劣化させる原因となる。なお、ソース電極 206a 及びドレイン電極 206b は、単層構造でも、複数層の積層構造としてもよい。例えば、タングステンとアルミニウムとチタンの三層構造としてもよい。

【0084】

また、配線 203 とドレイン電極 206b が、絶縁層 204 を間に挟んで重なっている部分が容量素子 113 として機能する。よって、配線 203 は容量電極または容量配線として機能する。また、絶縁層 204 は容量素子 113 を構成する誘電体層として機能する。また、容量素子 113 を構成するための誘電体層として酸化物半導体を用いてもよい。酸化物半導体層の比誘電率は 1.4 乃至 1.6 と大きいため、酸化物半導体層 205 に酸化物半導体を用いると、容量素子 113 の容量値を大きくすることが可能となる。また、配線 203 とドレイン電極 206b の間に形成される誘電体層を多層構造としてもよい。誘電体層を多層構造とすることで、一つの誘電体層にピンホールが生じても該ピンホールが他の誘電体層で被覆され、容量素子 113 を正常に機能させることができる。

10

【0085】

図 2 (B) に示す断面 B1 - B2 は、配線 216_j の積層構造を示している。図 2 (B) に示す断面 B1 - B2 において、基板 200 上に絶縁層 201 が形成され、絶縁層 201 上に配線 226 が形成されている。また、配線 226 上に絶縁層 204 が形成され、絶縁層 204 上に配線 236 が形成され、絶縁層 204 に形成されたコンタクトホール 227 を介して配線 226 に電気的に接続されている。また、配線 236 上に絶縁層 207 と絶縁層 208 が形成されている。

20

【0086】

配線 216_j は複数の配線 226 と複数の配線 236 を有する。配線 226 は、配線 212_i 及び配線 203 と同じ層を用いて形成する。配線 236 は、ソース電極 206a 及びドレイン電極 206b と同じ層を用いて形成されている。また、配線 236 は、配線 212_i 及び配線 203 上に絶縁層 204 を介して形成され、隣接する配線 226 を電気的に接続する。図 1 及び図 2 に示す配線 216_j は、Cu を含む配線 226 と配線 236 を交互に電気的に接続する構成を有する。また、Cu を含む配線 226 は、バリア性を有する絶縁層 204 で覆われているため、Cu の拡散が抑制される。このように、配線 216_j を、Cu を含む導電材料を有する構成することで、配線の幅や厚さを増加させること無く、配線 216_j の配線抵抗を低減することができる。

30

【0087】

次に、図 1 及び図 2 と異なる構成を有する配線 216_j について、図 3 及び図 4 を用いて説明する。

【0088】

図 3 は、図 1 に示した配線 216_j とは異なる構成を有する配線 216_j の平面構成を説明する上面図であり、図 4 は、図 3 中 C1 - C2 の鎖線で示す部位の断面図である。図 4 に示す断面 C1 - C2 は、図 2 に示した配線 216_j と異なる構成を有する配線 216_j の積層構造を示している。なお、図面を見やすくするため、図 3 では一部の構成要素の記載を省略している。

40

【0089】

図 4 に示す断面 C1 - C2 は、図 3 に示した配線 216_j の積層構造を示している。図 4 に示す断面 C1 - C2 において、基板 200 上に絶縁層 201 が形成され、絶縁層 201 上に配線 226 が形成されている。また、配線 226 上に絶縁層 204 が形成され、絶縁層 204 上に配線 246 が形成され、絶縁層 204 に形成されたコンタクトホール 227 を介して配線 226 に電気的に接続されている。また、配線 246 上に絶縁層 207 と絶縁層 208 が形成されている。

【0090】

図 3 及び図 4 に示す配線 216_j は、配線 246 と複数の配線 226 を有する。配線 246 は、列方向に沿って延伸し、Cu を含む複数の配線 226 と電気的に接続することにより、配線の幅や厚さを増加させること無く、配線 216_j の配線抵抗を低減すること

50

ができる。なお、配線 246 は、複数の配線 226 を接続した構成と見ることができる。すなわち、図 3 及び図 4 に示す配線 216_j は、配線 246 と配線 226 を電気的に並列に接続した構成を有する。

【0091】

また、配線 236 と配線 226 の接触面積と、配線 246 と配線 226 の接触面積は大きいほうが好ましい。また、コンタクトホール 227 は配線 226 上に複数形成されることが好ましい。

【0092】

次に、図 5 (C) で示した画素 310 の構成例について、図 6 乃至図 9 を用いて説明する。図 6 および図 7 は、画素 310 の平面構成を示す上面図である。図 6 は、最上層に画素電極 211 が形成された状態の上面図であり、図 7 は、さらに隔壁層 254、EL 層 251 が形成された状態の上面図である。なお、図面を見やすくするため、図 6 及び図 7 では、一部の構成要素の記載を省略している。

【0093】

図 8 および図 9 は、画素 310 の積層構成を示す断面図である。図 8 (A) は、図 6 および図 7 における C1 - C2 の一点鎖線における断面に相当し、図 8 (B) は、図 6 および図 7 における D1 - D2 の一点鎖線における断面に相当する。図 9 は、図 6 および図 7 における E1 - E2 の一点鎖線における断面に相当する。なお、図 6 乃至図 9 において、図 1 乃至団 4 を用いて説明した構成と同一部分の説明は省略する。

【0094】

図 8 (A) に示す断面 C1 - C2 は、トランジスタ 111、トランジスタ 121、および容量素子 113 の積層構造を示している。なお、トランジスタ 121 も、トランジスタ 111 と同様の、ボトムゲート構造のトランジスタである。

【0095】

図 8 (A) に示す断面 C1 - C2 において、トランジスタ 111 が有するドレイン電極 206b は、絶縁層 204 に形成されたコンタクトホール 239 を介してトランジスタ 121 が有するゲート電極 262 に電気的に接続されている。また、トランジスタ 121 が有するソース電極 266a は、画素電極 211 に電気的に接続されている。また、図 6 および図 7 において、トランジスタ 121 が有するドレイン電極 266b は、絶縁層 204 に形成されたコンタクトホール 238 を介して配線 203 と電気的に接続されている。

【0096】

また、絶縁層 208 上に、画素毎に EL 層 251 を分離するための隔壁層 254 が形成されている。また、画素電極 211、および隔壁層 254 上に EL 層 251 が形成され、隔壁層 254 および EL 層 251 上に電極 252 が形成されている。開口部 271 において、画素電極 211、EL 層 251、および電極 252 が重畠している部位が EL 素子 253 として機能する。

【0097】

図 8 (B) に示す断面 D1 - D2 において、基板 200 上に絶縁層 201 が形成され、絶縁層 201 上に絶縁層 204 が形成され、絶縁層 201 上に配線 226 が形成されている。また、配線 226 上に絶縁層 204 が形成され、絶縁層 204 上に絶縁層 207 が形成され、絶縁層 207 上に絶縁層 208 が形成されている。また、絶縁層 207 上に画素電極 211 が形成されている。絶縁層 207 上に隔壁層 254 が形成され、隔壁層 254 の画素電極 211 と重畠する位置に開口部 271 が形成されている。

【0098】

開口部 271 が形成される隔壁層 254 の側面形状は、テーパー形状もしくは曲率を有する形状とすることが好ましい。隔壁層 254 となる材料を感光性の樹脂材料とすると、隔壁層 254 の側面形状を連続した曲率を有する形状とすることができる。隔壁層 254 を形成するための有機絶縁材料としては、アクリル樹脂、フェノール樹脂、ポリスチレン、ポリイミドなどを適用することができる。

【0099】

10

20

30

40

50

画素電極 211 は E L 素子 253 の一方の電極として機能する。また、電極 252 は E L 素子 253 の他方の電極として機能する。電極 252 はトランジスタのソース電極またはドレイン電極と同様の材料で形成することができる。E L 素子 253 が、E L 素子 253 の発光を基板 200 側の面から取り出す下面射出（ボトムエミッション）構造の場合は、電極 252 としてアルミニウムや銀などの、光の反射率が高い材料を用いることが好ましい。

【0100】

E L 層 251 は、正孔注入層、正孔輸送層、発光層、電子輸送層、電子注入層等を積層して用いればよい。また、画素電極 211 を陽極として用いる場合は、画素電極 211 に仕事関数が大きい材料を用いる。また、画素電極 211 を複数層の積層構造とする場合は、少なくとも E L 層 251 と接する層に仕事関数の大きい材料を用いる。また、電極 252 を陰極として用いる場合は、電極 252 に仕事関数の小さい金属材料を用いればよい。具体的に電極 252 としては、アルミニウムとリチウムとの合金を用いることができる。電極 252 を、アルミニウムとリチウムとの合金層と導電層の積層としてもよい。

10

【0101】

また、E L 素子 253 の発光を電極 252 側の面から取り出す上面射出（トップエミッション）構造や、上記の両面から発光を取り出す両面射出（デュアルエミッション）構造に適用することもできる。E L 素子 253 を上面射出構造とする場合は、画素電極 211 を陰極とし、電極 252 を陽極として用いて、E L 層 251 を構成する注入層、輸送層、発光層などの積層を、下面射出構造と逆の順番で行えばよい。

20

【0102】

なお、図 9 に示した断面のうち、隔壁層 254 より下層の構造を、図 4 に示した構造に置き換えて用いることもできる。

【0103】

次に、端子 105 及び端子 106 の構成例について、図 10 を用いて説明する。図 10 (A1)、図 10 (A2) は、端子 105 の上面図及び断面図をそれぞれ図示している。図 10 (A1) における J1 - J2 の一点鎖線は、図 10 (A2) における断面 J1 - J2 に相当する。また、図 10 (B1)、図 10 (B2) は、端子 106 の上面図及び断面図をそれぞれ図示している。図 10 (B1) における K1 - K2 の一点鎖線は、図 10 (B2) における断面 K1 - K2 に相当する。断面 J1 - J2 及び断面 K1 - K2 において、J2 及び K2 は、基板端部に相当する。

30

【0104】

なお、図面を見やすくするため、図 10 (A1)、及び図 10 (B1) では、一部の構成要素の記載を省略している。

【0105】

断面 J1 - J2 において、基板 200 上に絶縁層 201 が形成され、絶縁層 201 上に配線 212_i が形成されている。また、配線 212_i 上に、絶縁層 204 が形成され、絶縁層 204 上に電極 235 が形成されている。電極 235 は、絶縁層 204 に形成されたコンタクトホール 218 を介して、配線 212_i と電気的に接続されている。また、電極 235 上に絶縁層 207 と絶縁層 208 が形成され、絶縁層 208 上に電極 221 が形成されている。電極 222 は、絶縁層 207 と絶縁層 208 に形成されたコンタクトホール 219 を介して、電極 221 と電気的に接続されている。

40

【0106】

断面 K1 - K2 において、基板 200 上に絶縁層 201 が形成され、絶縁層 201 上に配線 226 が形成されている。また、配線 226 上に、絶縁層 204 が形成され、絶縁層 204 上に配線 236 が形成されている。配線 236 は、絶縁層 204 に形成されたコンタクトホール 228 を介して、配線 226 と電気的に接続されている。図 10 (B1) 及び図 10 (B2) では、絶縁層 204 に複数のコンタクトホールを形成する例を示しているが、図 10 (A1) 及び図 10 (A2) に示すように、コンタクトホールを一つとしてもよい。また、配線 236 上に絶縁層 207 と絶縁層 208 が形成され、絶縁層 208 上に

50

電極 222 が形成されている。電極 222 は、絶縁層 207 と絶縁層 208 に形成されたコンタクトホール 229 を介して、配線 236 と電気的に接続されている。なお、配線 226 と配線 236 により、配線 216_j が形成される。

【0107】

なお、端子 107 の構成も、端子 105 または端子 106 と同様の構成とすることができます。また、端子 105 と端子 106 の構成を入れ替えて用いてもよいし、端子 105 と端子 106 の構成を、どちらか一方の構成に統一して用いてもよい。

【0108】

続いて、図 1 及び図 2 を用いて説明した表示装置の画素部と、図 10(A1) 及び図 10(A2) を用いて説明した端子 105 の作製方法について、図 11 乃至図 15 を用いて説明する。なお、図 11 乃至図 13 における断面 A1 - A2 は、図 1 における A1 - A2 の一点鎖線で示した部位の断面図であり、断面 J1 - J2 は、図 10(A1) 及び図 10(A2) における J1 - J2 の一点鎖線で示した部位の断面である。また、図 14 乃至図 15 における断面 B1 - B2 は、図 1 における B1 - B2 の一点鎖線で示した部位の断面図である。

10

【0109】

まず、基板 200 上に絶縁層 201 となる絶縁層を 50 nm 以上 300 nm 以下、好ましくは 100 nm 以上 200 nm 以下の厚さで形成する(図 11(A1)、図 11(A2)、図 14(A) 参照)。基板 200 は、ガラス基板、セラミック基板の他、本作製工程の処理温度に耐えうる程度の耐熱性を有するプラスチック基板等を用いることができる。また、基板に透光性を要しない場合には、ステンレス合金等の金属の基板の表面に絶縁層を設けたものを用いてもよい。ガラス基板としては、例えば、バリウムホウケイ酸ガラス、アルミニノホウケイ酸ガラス若しくはアルミニケイ酸ガラス等の無アルカリガラス基板を用いるとよい。他に、石英基板、サファイア基板などを用いることができる。本実施の形態では、基板 200 にアルミニノホウケイ酸ガラスを用いる。

20

【0110】

なお、基板 200 として、可撓性基板(フレキシブル基板)を用いてもよい。可撓性基板を用いる場合、可撓性基板上に、トランジスタや容量素子などを直接作製してもよいし、他の作製基板上にトランジスタや容量素子などを作製し、その後可撓性基板に剥離、転置してもよい。なお、作製基板から可撓性基板に剥離、転置するために、作製基板とトランジスタや容量素子などとの間に、剥離層を設けるとよい。

30

【0111】

絶縁層 201 は下地層として機能し、基板 200 からの不純物元素の拡散を防止または低減することができる。絶縁層 201 は、窒化アルミニウム、酸化アルミニウム、窒化酸化アルミニウム、酸化窒化アルミニウム、酸化ガリウム、窒化シリコン、酸化シリコン、窒化酸化シリコンまたは酸化窒化シリコンから選ばれた材料を、単層でまたは積層して形成する。なお、本明細書中において、窒化酸化とは、その組成として、酸素よりも窒素の含有量が多いものであって、酸化窒化とは、その組成として、窒素よりも酸素の含有量が多いものを示す。なお、各元素の含有量は、例えば、ラザフォード後方散乱法(RBS : Rutherford Backscattering Spectrometry)等を用いて測定することができる。絶縁層 201 は、スペッタリング法、CVD 法、塗布法、印刷法等を用いて形成することができる。

40

【0112】

また、絶縁層 201 に、塩素、フッ素などのハロゲン元素を含ませることで、基板 200 からの不純物元素の拡散を防止または低減する機能をさらに高めることができる。絶縁層 201 に含ませるハロゲン元素の濃度は、二次イオン質量分析法(SIMS : Secondary Ion Mass Spectrometry)を用いた分析により得られる濃度ピークにおいて、 $1 \times 10^{15} \text{ atoms/cm}^3$ 以上 $1 \times 10^{20} \text{ atoms/cm}^3$ 以下とすればよい。

【0113】

50

絶縁層201は、スパッタリング法、MBE法、CVD法、パルスレーザ堆積法、ALD法等を適宜用いて形成することができる。また、μ波（例えば周波数2.45GHz）を用いた高密度プラズマCVD法などを適用することができる。また、絶縁層201は、スパッタリングターゲット表面に対し、概略垂直に複数の基板表面がセットされた状態で成膜を行うスパッタ装置を用いて成膜してもよい。

【0114】

本実施の形態では、基板200上に絶縁層201として、プラズマCVD法を用いて膜厚200nmの酸化窒化シリコンを形成する。また、絶縁層201形成時の温度は、基板200が耐えうる温度以下で、より高いほうが好ましい。例えば、基板200を350以上450以下の温度に加熱しながら絶縁層201を形成する。なお、絶縁層201の形成時の温度は一定であることが好ましい。例えば、絶縁層201の形成を、基板200を350に加熱して行う。

10

【0115】

また、絶縁層201の形成後、減圧下、窒素雰囲気下、希ガス雰囲気下、または超乾燥工ア窒素雰囲気下において、加熱処理を行ってもよい。加熱処理により絶縁層201に含まれる水素、水分、水素化物、または水酸化物などの濃度を低減することができる。加熱処理は、基板200が耐えうる温度以下で、より高い温度で行うことが好ましい。具体的には、絶縁層201の成膜温度以上、基板200の歪点未満で行うことが好ましい。

【0116】

なお、絶縁層201中の水素濃度は、 5×10^{18} atoms/cm³未満、好ましくは 1×10^{18} atoms/cm³以下、より好ましくは 5×10^{17} atoms/cm³以下、更に好ましくは 1×10^{16} atoms/cm³以下とすることが望ましい。

20

【0117】

また、絶縁層201の形成後、絶縁層201に酸素ドープ処理を行い、絶縁層201を化学量論的組成より酸素が多い領域を有する（酸素過剰領域を有する）状態としてもよい。なお、「酸素ドープ処理」とは、酸素（少なくとも、酸素ラジカル、酸素原子、酸素分子、オゾン、酸素イオン（酸素分子イオン）、及び酸素クラスタイオンのいずれかを含む）をバルクに添加することをいう。なお、当該「バルク」の用語は、酸素を、薄膜表面のみでなく薄膜内部に添加することを明確にする趣旨で用いている。また、「酸素ドープ処理」には、プラズマ化した酸素をバルクに添加する「酸素プラズマドープ処理」が含まれる。酸素ドープ処理は、イオン注入法、イオンドーピング法、プラズマイマージョンイオンインプランテーション法、酸素雰囲気下で行うプラズマ処理などを用いて行うことができる。なお、イオン注入法として、ガスクラスタイオンビームを用いてもよい。

30

【0118】

酸素ドープ処理には、酸素を含むガスを用いることができる。酸素を含むガスとしては、酸素、一酸化二窒素、二酸化窒素、二酸化炭素、一酸化炭素などを用いることができる。また、酸素ドープ処理において、上述の酸素を含むガスに希ガスを添加してもよい。

【0119】

なお、酸素の添加により、絶縁層201を構成する元素と水素の間の結合、或いは該元素と水酸基の間の結合を切断するとともに、これらの水素または水酸基が酸素と反応することで水を生成するため、酸素の導入後に加熱処理を行うと、不純物である水素または水酸基が、水として脱離しやすくなる。このため、絶縁層201へ酸素を導入した後に加熱処理を行ってもよい。その後、さらに絶縁層201に酸素を導入し、絶縁層201を酸素過剰な状態としてもよい。また、絶縁層201への酸素の導入と加熱処理は、それぞれを交互に複数回行ってもよい。また、加熱処理と酸素の導入を同時にやってもよい。

40

【0120】

次いで、絶縁層201上に、スパッタリング法、真空蒸着法、またはメッキ法を用いて100nm以上500nm以下、好ましくは200nm以上300nm以下の厚さでCuを含む導電層を形成し、該導電層上にフォトリソグラフィ法またはインクジェット法等によりレジストマスクを形成し、該レジストマスクを用いて導電層をエッチングしてゲート電

50

極 202、配線 212_i、配線 203、配線 226 を形成する（図 11（A1）、図 11（A2）、図 14（A）参照）。または、レジストマスクを用いずに、銅等の導電性ナノペーストをインクジェット法により基板上に吐出し、焼成することで形成することもできる。

【0121】

Cu を含む導電層に用いる材料は、Cu のみだけでなく、Cu に W、Ta、Mo、Ti、Cr、アルミニウム（Al）、ジルコニウム（Zr）、カルシウム（Ca）などの元素を、単独または複数種類組み合わせて添加した Cu 合金材料を用いることができる。Cu 合金材料を用いることで、Cu 配線の密着性、ヒロックなどのマイグレーション耐性を改善することができる。

10

【0122】

また、Cu を含む導電層は、単層構造でも、二層以上の積層構造としてもよい。例えば、絶縁層 201 と導電層の密着性を改善するため、絶縁層 201 上に、W、Ta、Mo、Ti、Cr などの金属、もしくはこれらを組み合わせた合金、もしくはこれらの窒化物や酸化物を用いた層を形成し、その上に Cu または Cu 合金材料を用いた層を形成する二層構造としてもよい。また、さらに上述した金属、合金、窒化物、酸化物を積層した三層構造としてもよい。

【0123】

本実施の形態では、Cu を含む導電層として、スパッタリング法を用いて絶縁層 201 上に窒化タンタルと銅の積層膜を形成する。そして、フォトリソグラフィ工程で形成したレジストマスクを用いて、Cu を含む導電層の一部を選択的にエッチングして、ゲート電極 202、配線 212_i、配線 203、及び配線 226 を形成する。エッチングは、ドライエッティング法またはウェットエッティング法により行うことができる。また、Cu を含む導電層のエッティングを、ドライエッティング法とウェットエッティング法の両方を組み合わせて行ってもよい。例えば、Cu のエッティングをウェットエッティング法で行い、窒化タンタルのエッティングをドライエッティング法で行ってもよい。

20

【0124】

なお、導電層のエッティングをドライエッティング法で行う場合は、エッティングガスとしてハロゲン元素を含むガスを用いることができる。ハロゲン元素を含むガスの一例としては、塩素（Cl₂）、三塩化硼素（BCl₃）、四塩化珪素（SiCl₄）もしくは四塩化炭素（CCl₄）などを代表とする塩素系ガス、四フッ化炭素（CF₄）、六フッ化硫黄（SF₆）、三フッ化窒素（NF₃）もしくはトリフルオロメタン（CHF₃）などを代表とするフッ素系ガス、臭化水素（HBr）または酸素を適宜用いることができる。また用いるエッティング用ガスに不活性気体を添加してもよい。また、ドライエッティング法としては、反応性イオンエッティング（RIE：Reactive Ion Etching）法を用いることができる。

30

【0125】

また、プラズマ源として、容量結合型プラズマ（CCP：Capacitively Coupled Plasma）、誘導結合型プラズマ（ICP：Inductively Coupled Plasma）、電子サイクロトロン共鳴（ECR：Electron Cyclotron Resonance）プラズマ、ヘリコン波励起型プラズマ（HWP：Helicon Wave Plasma）、マイクロ波励起表面波型プラズマ（SWP：Surface Wave Plasma）などを用いることができる。特に、ICP、ECR、HWP、及び SWP は、高密度のプラズマを生成することができる。ドライエッティング法で行うエッティング（以下、「ドライエッティング処理」ともいう）は、所望の加工形状にエッティングできるように、エッティング条件（コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等）を適宜調節して行う。

40

【0126】

なお、フォトリソグラフィ法を用いて導電層や絶縁層上に任意形状のレジストマスクを形成する工程をフォトリソグラフィ工程というが、一般にレジストマスク形成後には、エッ

50

チング工程とレジストマスクの剥離工程が行われることが多い。このため、特段の説明が無い限り、本明細書でいうフォトリソグラフィ工程には、レジストマスクの形成工程と、導電層または絶縁層のエッティング工程と、レジストマスクの剥離工程が含まれているものとする。

【0127】

また、ゲート電極202の断面形状、具体的には端部の断面形状（テーパー角や膜厚など）を工夫することにより、後に形成される層の被覆性を向上させることができる。

【0128】

具体的には、ゲート電極202の断面形状が台形または三角形状となるように、ゲート電極202の端部をテーパー形状とする。ここで、ゲート電極202端部のテーパー角（図11（A1）参照）を、 80° 以下、好ましくは 60° 以下、さらに好ましくは 45° 以下とする。なお、テーパー角とは、テーパー形状を有する層を、その断面（基板の表面と直交する面）方向から観察した際に、当該層の側面と底面がなす当該層内の角度を示す。また、テーパー角が 90° 未満である場合を順テーパーといい、テーパー角が 90° 以上である場合を逆テーパーという。

10

【0129】

また、ゲート電極202端部の断面形状を複数段の階段形状とすることで、その上に被覆する層の被覆性を向上させることもできる。なお、ゲート電極202に限らず、各層の端部の断面形状を順テーパー形状または階段形状とすることで、その上に被覆する層が途切れてしまう現象（段切れ）を防ぎ、被覆性を良好なものとすることができます。

20

【0130】

次いで、ゲート電極202、配線212_i、配線203、及び配線226上に、絶縁層204及び酸化物半導体層205を形成する（図11（B1）、図11（B2）、図14（B）参照）。

【0131】

絶縁層204は、スパッタリング法、MBE法、CVD法、パルスレーザ堆積法、ALD法等を適宜用いて形成することができる。また、μ波を用いた高密度プラズマCVD法などを適用することができる。また、絶縁層204は、スパッタリングターゲット表面に対し、概略垂直に複数の基板表面がセットされた状態で成膜を行うスパッタ装置を用いて成膜してもよい。

30

【0132】

絶縁層204としては、酸化シリコン、窒化シリコン、酸化窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、酸化タンタル、酸化ガリウム、酸化イットリウム、酸化ランタン、酸化ハフニウム、ハフニウムシリケート、窒素が導入されたハフニウムシリケート、窒素が導入されたハフニウムアルミネートから選ばれた材料を、単層でまたは積層して用いることができる。

【0133】

本実施の形態では、絶縁層204として、μ波を用いた高密度プラズマCVD法により、基板温度を $200\sim350$ として窒化シリコンと酸化窒化シリコンの積層を形成する。絶縁層204は 50 nm 以上 800 nm 以下、好ましくは 100 nm 以上 600 nm 以下の厚さで形成することが好ましい。絶縁層204の厚さは、作製するトランジスタのサイズやゲート電極202の段差被覆性を考慮して形成することが好ましい。

40

【0134】

また、一般に、容量素子は対向する二つの電極の間に誘電体を挟む構成を有し、誘電体の厚さが薄いほど（対向する二つの電極間距離が短いほど）、また、誘電体の誘電率が大きいほど容量値が大きくなる。ただし、容量素子の容量値を増やすために誘電体を薄くすると、二つの電極間に生じる漏れ電流（以下、「リーク電流」ともいう）が増加しやすくなり、また、容量素子の絶縁耐圧が低下しやすくなる。

【0135】

トランジスタのゲート電極、ゲート絶縁層、半導体層が重畠する部分は、前述した容量素

50

子として機能する（以下、「ゲート容量」ともいう）。なお、半導体層の、ゲート絶縁層を介してゲート電極と重疊する領域にチャネルが形成される。すなわち、ゲート電極と、チャネル形成領域が容量素子の二つの電極として機能し、ゲート絶縁層が容量素子の誘電体として機能する。ゲート容量の容量値は大きいほうが好ましいが、容量値を増やすためにゲート絶縁層を薄くすると、前述のリーク電流の増加や、絶縁耐圧の低下といった問題が生じやすい。

【0136】

そこで、絶縁層204として、ハフニウムシリケート(HfSi_xO_y ($x > 0$ 、 $y > 0$))、窒素が添加されたハフニウムシリケート($\text{HfSi}_x\text{O}_y\text{N}_z$ ($x > 0$ 、 $y > 0$ 、 $z > 0$))、窒素が添加されたハフニウムアルミニネート($\text{HfAl}_x\text{O}_y\text{N}_z$ ($x > 0$ 、 $y > 0$ 、 $z > 0$))、酸化ハフニウム、酸化イットリウムなどのhig h-k材料を用いると、絶縁層204を厚くしても、ゲート電極202と酸化物半導体層205間に容量値を十分確保することが可能となる。10

【0137】

例えば、絶縁層204として誘電率が大きいhig h-k材料を用いると、絶縁層204を厚くしても、絶縁層204に酸化シリコンを用いた場合と同等の容量値を実現できるため、ゲート電極202と酸化物半導体層205間に生じるリーク電流を低減できる。また、ゲート電極202と同じ層を用いて形成された配線と、該配線と重疊する他の配線との間に生じるリーク電流を低減できる。なお、絶縁層204をhig h-k材料と、上記材料との積層構造としてもよい。20

【0138】

絶縁層204は、後に形成される酸化物半導体層205と接する部分において酸素を含むことが好ましい。酸化物半導体層205と接する絶縁層204は、膜中（バルク中）に少なくとも化学量論比を超える量の酸素が存在することが好ましい。例えば、絶縁層204として、酸化シリコン膜を用いる場合には、 SiO_{2+} （ただし、 > 0 ）とする。この酸化シリコン膜を絶縁層204として用いることで、酸化物半導体層205に酸素を供給することができ、特性を良好にすることができます。

【0139】

また、絶縁層204は、Cuを含む導電層で形成されたゲート電極202（これと同じ層で形成された配線または電極を含む）と接する部分において、Cuの拡散を抑制するためのバリア性を有する材料を用いて形成することが好ましい。バリア性を有する材料としては、例えば窒化シリコンや酸化アルミニウムを挙げることができる。ゲート電極202をバリア性を有する絶縁層で覆うことで、Cuの拡散を抑制することができる。また、絶縁層201をバリア性を有する材料で形成して、ゲート電極202をバリア性を有する材料で挟む構成とすると、Cuの拡散を抑制する効果をより高めることができる。30

【0140】

また、窒化シリコンや酸化アルミニウムなどは、水素、水分、水素化物、または水酸化物などの不純物や、酸素に対するバリア性も有する。絶縁層204を、バリア性を有する材料で形成することで、基板側からの上記不純物の侵入を防ぐとともに、絶縁層204中に含まれる酸素の基板側への拡散を防ぐことができる。

【0141】

本実施の形態では、ゲート電極202（これと同じ層で形成された配線または電極を含む）上に、絶縁層204としてμ波を用いた高密度プラズマCVD法により窒化シリコンと酸化窒化シリコンの積層膜を形成する。40

【0142】

また、絶縁層204を形成する前に、酸素、一酸化二窒素、もしくは希ガス（代表的にはアルゴン）などを用いたプラズマ処理により、被形成面の表面に付着した水分や有機物などの不純物を除去することが好ましい。

【0143】

また、絶縁層204の形成後、減圧下、窒素雰囲気下、希ガス雰囲気下、または超乾燥工

10

20

30

40

50

ア窒素雰囲気下において、加熱処理を行ってもよい。加熱処理により絶縁層204に含まれる水素、水分、水素化物、または水酸化物などの濃度を低減することができる。加熱処理は、基板200が耐えうる温度以下で、より高い温度で行なうことが好ましい。具体的には、絶縁層204の成膜温度以上、基板200の歪点未満で行なうことが好ましい。

【0144】

また、絶縁層204の形成後、絶縁層204に酸素ドープ処理を行い、絶縁層204を酸素過剰な状態としてもよい。なお、絶縁層204への酸素ドープ処理は、上記加熱処理後に行なうことが好ましい。

【0145】

酸素の供給源となる酸素を多く（過剰に）含む絶縁層204を酸化物半導体層205と接して設けることによって、その後の熱処理により該絶縁層204から酸化物半導体層205へ酸素を供給することができる。酸化物半導体層205へ酸素を供給することにより、酸化物半導体層205中の酸素欠損を補填することができる。

10

【0146】

また、絶縁層204を絶縁層Aと絶縁層Bの積層とし、Cuを含む導電層で形成されたゲート電極202（これと同じ層で形成された配線または電極を含む）上にバリア性を有する材料を用いて絶縁層Aを形成し、絶縁層A上に酸素を含む材料を用いて絶縁層Bを形成してもよい。例えば、ゲート電極202上に絶縁層Aとして窒化シリコン膜を形成し、その上に絶縁層Bとして酸化窒化シリコン膜を形成してもよい。

20

【0147】

次に、絶縁層204上に、後に酸化物半導体層205となる酸化物半導体層215（図示せず）をスパッタリング法により形成する。

【0148】

また、酸化物半導体層215の形成に先立ち、絶縁層204の酸化物半導体層205が接して形成される領域に、平坦化処理を行ってもよい。平坦化処理としては、特に限定されないが、研磨処理（例えば、CMP処理）、ドライエッチング処理、プラズマ処理を用いることができる。

30

【0149】

プラズマ処理としては、例えば、アルゴンガスを導入してプラズマを発生させる逆スパッタリングを行うことができる。逆スパッタリングとは、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。逆スパッタリングを行うと、絶縁層204の表面に付着している粉状物質（パーティクル、ごみともいう）を除去することができる。

【0150】

また、平坦化処理としての、研磨処理、ドライエッチング処理、プラズマ処理は複数回行ってもよく、それらを組み合わせて行ってもよい。また、組み合わせて行なう場合、工程順も特に限定されず、絶縁層204表面の凹凸状態に合わせて適宜設定すればよい。

40

【0151】

なお、酸化物半導体層215を形成するためのスパッタリングガスは、希ガス（代表的にはアルゴン）雰囲気、酸素ガス雰囲気、希ガス及び酸素の混合ガスを適宜用いる。また、スパッタリングガスには、水素、水、水酸基または水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

【0152】

なお、酸化物半導体層215は、酸素が多く含まれるような条件（例えば、酸素100%の雰囲気下でスパッタリング法により成膜を行うなど）で形成して、酸素を多く含むまたは酸素が過飽和な状態（好ましくは酸化物半導体が結晶状態における化学量論的組成に対し、酸素の含有量が過剰な領域が含まれている状態）とすることが好ましい。

【0153】

例えば、スパッタリング法を用いて酸化物半導体層を形成する場合、スパッタリングガス

50

の酸素の占める割合が多い条件で行うことが好ましく、スパッタリングガスを酸素ガス 100 % として行うことが好ましい。スパッタリングガス中の酸素ガスの占める割合が多い条件、特に酸素ガス 100 % で成膜すると、例えば形成温度を 300 ℃ 以上としても、酸化物半導体層中からの Zn の放出が抑えられる。

【 0154 】

また、酸化物半導体層 215 は、銅、アルミニウム、塩素などの不純物がほとんど含まれない高純度化されたものであることが望ましい。トランジスタの製造工程において、これらの不純物が混入または酸化物半導体層表面に付着する恐れのない工程を選択することが好ましい。具体的には、酸化物半導体層中の銅濃度は 1×10^{18} atoms / cm³ 以下、好ましくは 1×10^{17} atoms / cm³ 以下とする。また、酸化物半導体層中のアルミニウム濃度は 1×10^{18} atoms / cm³ 以下とする。また、酸化物半導体層中の塩素濃度は 2×10^{18} atoms / cm³ 以下とする。10

【 0155 】

また、酸化物半導体層 215 中のナトリウム (Na)、リチウム (Li)、カリウム (K) などのアルカリ金属の濃度は、Na は 5×10^{16} atoms / cm³ 以下、好ましくは 1×10^{16} atoms / cm³ 以下、さらに好ましくは 1×10^{15} atoms / cm³ 以下、Li は 5×10^{15} atoms / cm³ 以下、好ましくは 1×10^{15} atoms / cm³ 以下、K は 5×10^{15} atoms / cm³ 以下、好ましくは 1×10^{15} atoms / cm³ 以下とする。

【 0156 】

本実施の形態においては、酸化物半導体層 215 として、AC 電源装置を有するスパッタリング装置を用いたスパッタリング法により、膜厚 35 nm の In - Ga - Zn 系酸化物 (IGZO) を形成する。スパッタリング法で作製するためのターゲットとしては、組成として、In : Ga : Zn = 1 : 1 : 1 [原子数比] の金属酸化物ターゲットを用いる。20

【 0157 】

また、金属酸化物ターゲットの相対密度 (充填率) は 90 % 以上 100 % 以下、好ましくは 95 % 以上 99.9 % 以下である。相対密度の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体を緻密な膜とすることができます。

【 0158 】

酸化物半導体層 215 は、減圧状態に保持された成膜室内に基板 200 を保持し、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて絶縁層 204 上に形成する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボ分子ポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水 (H₂O) など水素原子を含む化合物 (より好ましくは炭素原子を含む化合物) 等が排気されるため、当該成膜室で形成した酸化物半導体層 215 に含まれる不純物の濃度を低減できる。30

【 0159 】

また、絶縁層 204 と酸化物半導体層 215 を大気に解放せずに連続的に形成してもよい。絶縁層 204 と酸化物半導体層 215 とを大気に曝露せずに連続して形成すると、絶縁層 204 表面に水素や水分などの不純物が付着することを防止することができる。40

【 0160 】

次に、フォトリソグラフィ工程を用いて、酸化物半導体層 215 の一部を選択的にエッチングし、島状の酸化物半導体層 205 を形成する (図 11 (B1) 参照)。また、酸化物半導体層 205 を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【 0161 】

なお、酸化物半導体層 215 のエッチングは、ドライエッチング法でもウェットエッチン

10

20

30

40

50

グ法でもよく、両方を用いてもよい。ウェットエッティング法により、酸化物半導体層 215 のエッティングを行う場合は、エッティング液として、磷酸と酢酸と硝酸を混ぜた溶液や、シュウ酸を含む溶液などを用いることができる。また、ITO-07N（関東化学社製）を用いてもよい。また、ドライエッティング法で酸化物半導体層 215 のエッティングを行う場合は、例えば、ECR または ICP などの高密度プラズマ源を用いたドライエッティング法を用いることができる。また、広い面積に渡って一様な放電が得られやすいドライエッティング法として、ECCP (Enhanced Capacitively Coupled Plasma) モードを用いたドライエッティング法がある。このドライエッティング法であれば、例えば基板として、第 10 世代の 3m を超えるサイズの基板を用いる場合にも対応することができる。

10

【0162】

また、酸化物半導体層 205 形成後に、酸化物半導体層 205 中の過剰な水素（水や水酸基を含む）を除去（脱水化または脱水素化）するための加熱処理を行ってもよい。加熱処理の温度は、300 以上 700 以下、または基板の歪み点未満とする。加熱処理は減圧下又は窒素雰囲気下などで行うことができる。例えば、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層 205 に対して窒素雰囲気下 450 において 1 時間の加熱処理を行う。

【0163】

なお、加熱処理装置は電気炉に限らず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等の RTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA 装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。GRTA 装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。

20

【0164】

例えば、加熱処理として、650 ~ 700 の高温に加熱した不活性ガス中に基板を入れ、数分間加熱した後、基板を不活性ガス中から出す GRTA を行ってもよい。

30

【0165】

なお、加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N (99.9999 %) 以上好ましくは 7N (99.99999 %) 以上（即ち不純物濃度を 1 ppm 以下、好ましくは 0.1 ppm 以下）とすることが好ましい。

【0166】

また、加熱処理により酸化物半導体層 205 を加熱した後、同じ炉に高純度の酸素ガス、高純度の一酸化二窒素ガス、又は超乾燥エア（キャビティリングダウン分光法（CRDS : Cavity Ring-Down Spectroscopy））を用いた露点計を用いて測定した場合の水分量が 20 ppm（露点換算で -55 ）以下、好ましくは 1 ppm 以下、より好ましくは 10 ppb 以下の空気）を導入してもよい。酸素ガスまたは一酸化二窒素ガスに、水、水素などが含まれないことが好ましい。または、熱処理装置に導入する酸素ガスまたは一酸化二窒素ガスの純度を、6N 以上好ましくは 7N 以上（即ち、酸素ガスまたは一酸化二窒素ガス中の不純物濃度を 1 ppm 以下、好ましくは 0.1 ppm 以下）とすることが好ましい。酸素ガス又は一酸化二窒素ガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体内の酸素欠損が低減され、酸化物半導体層 205 を i 型（真性）または実質的に i 型化することができる。

40

50

この点、シリコンなどのように不純物元素を添加しての i 型化ではないため、酸化物半導体の i 型化は従来にない技術思想を含むものといえる。

【 0 1 6 7 】

脱水化又は脱水素化のための加熱処理は、酸化物半導体層の形成後であれば、島状の酸化物半導体層 205 の形成前に行ってもよく、形成後に行ってもよい。また、脱水化又は脱水素化のための加熱処理は、複数回行ってもよく、他の加熱処理と兼ねてもよい。

【 0 1 6 8 】

また、脱水化又は脱水素化処理によって、酸化物半導体を構成する主成分材料である酸素が同時に脱離して減少してしまう恐れがある。酸化物半導体層において、酸素が脱離した箇所では酸素欠損が存在し、該酸素欠損に起因してトランジスタの電気特性変動を招くドナー準位が生じてしまう。

【 0 1 6 9 】

このため、脱水化又は脱水素化処理を行った酸化物半導体層 205 に、酸素ドープ処理を行い、酸化物半導体層 205 中に酸素を供給してもよい。

【 0 1 7 0 】

脱水化又は脱水素化処理を行った酸化物半導体層 205 に、酸素を導入して膜中に酸素を供給することによって、脱水化または脱水素化処理による不純物の排除工程によって生じた酸化物半導体内の酸素欠損を低減し、酸化物半導体層 205 を i 型（真性）化することができる。i 型（真性）化した酸化物半導体層 205 を有するトランジスタは、電気特性変動が抑制されており、電気的に安定である。

10

20

30

40

【 0 1 7 1 】

酸化物半導体層 205 に酸素導入する場合、酸素ドープ処理を酸化物半導体層 205 に直接行ってもよいし、他の層を介して行ってもよい。

【 0 1 7 2 】

また、酸素の導入により、酸化物半導体層 205 を構成する元素と水素の間の結合、或いは該元素と水酸基の間の結合を切断するとともに、これらの水素または水酸基が酸素と反応することで水を生成するため、酸素の導入後に加熱処理を行うと、不純物である水素または水酸基が、水として脱離しやすくなる。このため、酸化物半導体層 205 へ酸素を導入した後に加熱処理を行ってもよい。その後、さらに酸化物半導体層 205 に酸素を導入し、酸化物半導体層 205 を酸素過剰な状態としてもよい。また、酸化物半導体層 205 への酸素の導入と加熱処理は、それぞれを交互に複数回行ってもよい。また、加熱処理と酸素の導入を同時に行ってもよい。また、酸化物半導体層 205 に十分な酸素が供給されて酸素が過飽和の状態とするため、酸化物半導体層 205 を挟むように酸素を多く含む絶縁層（酸化シリコンなど）を接して設けることが好ましい。

【 0 1 7 3 】

また、酸素を多く含む絶縁層の水素濃度もトランジスタの特性に影響を与えるため重要である。酸素を多く含む絶縁層の水素濃度が、 $7.2 \times 10^{-2} \text{ atoms/cm}^3$ 以上である場合には、トランジスタの初期特性のバラツキの増大、L 長依存性の増大、さらに BT ストレス試験において大きく劣化するため、酸素を多く含む絶縁層の水素濃度は、 $7.2 \times 10^{-2} \text{ atoms/cm}^3$ 未満とする。即ち、酸化物半導体層の水素濃度は $5 \times 10^{-1} \text{ atoms/cm}^3$ 以下、且つ、酸素を多く含む絶縁層の水素濃度は、 $7.2 \times 10^{-2} \text{ atoms/cm}^3$ 未満とすることが好ましい。

【 0 1 7 4 】

なお、酸化物半導体層 205 を、複数の酸化物半導体層が積層された構造としてもよい。例えば、酸化物半導体層 205 を、第 1 の酸化物半導体層と第 2 の酸化物半導体層の積層として、第 1 の酸化物半導体層と第 2 の酸化物半導体層に異なる組成の金属酸化物を用いてもよい。例えば、第 1 の酸化物半導体層に三元系金属の酸化物を用い、第 2 の酸化物半導体層に二元系金属の酸化物を用いてもよい。また、例えば、第 1 の酸化物半導体層と第 2 の酸化物半導体層を、どちらも三元系金属の酸化物としてもよい。

【 0 1 7 5 】

50

また、第1の酸化物半導体層と第2の酸化物半導体層の構成元素を同一とし、両者の組成を異ならせててもよい。例えば、第1の酸化物半導体層の原子数比をIn:Ga:Zn=1:1:1とし、第2の酸化物半導体層の原子数比をIn:Ga:Zn=3:1:2としてもよい。また、第1の酸化物半導体層の原子数比をIn:Ga:Zn=1:3:2とし、第2の酸化物半導体層の原子数比をIn:Ga:Zn=2:1:3としてもよい。

【0176】

この時、第1の酸化物半導体層と第2の酸化物半導体層のうち、ゲート電極に近い側（チャネル側）の酸化物半導体層のInとGaの含有率をIn>Gaとするときよい。またゲート電極から遠い側（バックチャネル側）の酸化物半導体層のInとGaの含有率をIn<Gaとするときよい。

10

【0177】

酸化物半導体では主として重金属のs軌道がキャリア伝導に寄与しており、Inの含有率を多くすることによりs軌道のオーバーラップが多くなる傾向があるため、In>Gaの組成となる酸化物はIn-Gaの組成となる酸化物と比較して高い移動度を備える。また、GaはInと比較して酸素欠損の形成エネルギーが大きく酸素欠損が生じにくいため、In-Gaの組成となる酸化物はIn>Gaの組成となる酸化物と比較して安定した特性を備える。

【0178】

チャネル側にIn>Gaの組成となる酸化物半導体を適用し、バックチャネル側にIn<Gaの組成となる酸化物半導体を適用することで、トランジスタの移動度及び信頼性をさらに高めることが可能となる。

20

【0179】

また、第1の酸化物半導体層と第2の酸化物半導体層に、結晶性の異なる酸化物半導体を適用してもよい。すなわち、単結晶酸化物半導体、多結晶酸化物半導体、非晶質酸化物半導体、またはCAC-O_Sを適宜組み合わせた構成としてもよい。また、第1の酸化物半導体層と第2の酸化物半導体層の少なくともどちらか一方に非晶質酸化物半導体を適用すると、酸化物半導体層205の内部応力や外部からの応力を緩和し、トランジスタの特性ばらつきが低減され、また、トランジスタの信頼性をさらに高めることが可能となる。

【0180】

一方で、非晶質酸化物半導体は水素などのドナーとなる不純物を吸収しやすく、また、酸素欠損が生じやすいためn型化されやすい。このため、チャネル側の酸化物半導体層は、CAC-O_Sなどの結晶性を有する酸化物半導体を適用することが好ましい。

30

【0181】

また、トランジスタとしてボトムゲート構造のチャネルエッチング型のトランジスタを用いる場合、バックチャネル側に非晶質酸化物半導体を用いると、ソース電極及びドレイン電極形成時のエッチング処理により酸素欠損が生じ、n型化されやすい。このため、チャネルエッチング型のトランジスタを用いる場合は、バックチャネル側の酸化物半導体層に結晶性を有する酸化物半導体を適用することが好ましい。

【0182】

また、酸化物半導体層205を3層以上の積層構造とし、複数層の結晶性を有する酸化物半導体層で非晶質酸化物半導体層を挟む構造としてもよい。また、結晶性を有する酸化物半導体層と非晶質酸化物半導体層を交互に積層する構造としてもよい。

40

【0183】

酸化物半導体層205を複数層の積層構造とする場合の上記構成は、それぞれを適宜組み合わせて用いることができる。

【0184】

また、酸化物半導体層205を複数層の積層構造とし、各酸化物半導体層の形成後に酸素ドープ処理を行ってもよい。各酸化物半導体層の形成毎に酸素ドープ処理を行うことで、酸化物半導体内の酸素欠損を低減する効果を高めることができる。

【0185】

50

次いで、フォトリソグラフィ工程により絶縁層 204 の一部を選択的に除去し、コンタクトホール 218、コンタクトホール 228 及びコンタクトホール 227 を形成する（図 10（A2）、図 10（B2）、図 11（C2）、図 14（C）参照）。絶縁層 204 のエッティングは、ドライエッティング法またはウェットエッティング法により行うことができる。また、ドライエッティング法とウェットエッティング法の両方を組み合わせて行ってもよい。

【0186】

次いで、酸化物半導体層 205 上に導電層 217（図示せず）を形成し、フォトリソグラフィ工程により導電層 217 の一部を選択的にエッティングして、ソース電極 206a 及びドレイン電極 206b を形成する（図 11（D1）、図 11（D2）、図 14（D）参照）。

10

【0187】

ソース電極 206a 及びドレイン電極 206b となる導電層 217 は、後の加熱処理に耐えられる材料を用いて形成する。導電層 217 としては、例えば、Al、Cr、Ta、Ti、Mo、W から選ばれた元素を含む金属、または上述した元素を成分とする金属窒化物（窒化チタン、窒化モリブデン、窒化タンゲステン）等を用いることができる。また、Al などの金属層の下側又は上側の一方または双方に Ti、Mo、W などの高融点金属またはそれらの金属窒化物（窒化チタン、窒化モリブデン、窒化タンゲステン）を積層させた構成としても良い。また、導電層 217 を導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム (In_2O_3)、酸化スズ (SnO_2)、酸化亜鉛 (ZnO)、酸化インジウム酸化スズ ($In_2O_3 - SnO_2$ 、ITO と略記する)、酸化インジウム酸化亜鉛 ($In_2O_3 - ZnO$) またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

20

【0188】

なお、ソース電極 206a 及びドレイン電極 206b となる導電層 217 に Cu を用いないことが好ましい。特に、導電層 217 に主成分レベル（1 wt % 以上）で Cu が含まれないことが好ましい。ソース電極 206a 及びドレイン電極 206b となる導電層 217 は、酸化物半導体層 205 に接して形成されるため、導電層 217 のエッティング時に、露出した酸化物半導体層 205 表面に Cu が付着し、また、付着した Cu が酸化物半導体層 205 中に拡散して、トランジスタの電気特性の劣化や信頼性の低下の一因となる。

30

【0189】

本実施の形態では、導電層 217 としてスパッタリング法により W と Al と Ti の積層を形成する。導電層 217 のエッティングは、ウェットエッティング法またはドライエッティング法で行うことができる。例えば、エッティングガス ($BCl_3 : Cl_2 = 750 \text{ sccm} : 150 \text{ sccm}$) を用いて、バイアス電力を 1500 W とし、ICP 電源電力を 0 W とし、圧力を 2.0 Pa とした ICP エッティング法（ドライエッティング法）により行うことができる。

【0190】

次いで、酸化物半導体層 205 の一部に接し、ソース電極 206a 及びドレイン電極 206b 上に、絶縁層 225 を 20 nm 乃至 50 nm の厚さで形成する（図 12（A1）、図 12（A2）、図 15（A）参照）。絶縁層 225 は、絶縁層 201 または絶縁層 204 と同様の材料及び方法で形成することができる。例えば、酸化シリコンや、酸化窒化シリコンなどをスパッタリング法や CVD 法で形成し、絶縁層 225 として用いることができる。

40

【0191】

本実施の形態では、絶縁層 225 として、プラズマ CVD 法により厚さ 30 nm の酸化窒化シリコンを形成する。絶縁層 225 の形成は、例えば、 SiH_4 と N_2O のガス流量比を $SiH_4 : N_2O = 20 \text{ sccm} : 3000 \text{ sccm}$ とし、圧力を 40 Pa とし、RF 電源電力（電源出力）を 100 W とし、基板温度を 350 ℃ とすればよい。

【0192】

次に、絶縁層 225 に酸素 231 を導入し、絶縁層 225 を、酸素を過剰に含む絶縁層 2

50

0.7とする(図12(B1)、図12(B2)、図15(B)参照)。酸素231には、少なくとも、酸素ラジカル、オゾン、酸素原子、酸素イオン(分子イオン、クラスタイオンを含む)、のいずれかが含まれている。酸素231の導入は、酸素ドープ処理により行うことができる。

【0193】

また、酸素231の導入は、プラズマ処理により絶縁層225の全面に一度に行ってよいし、例えば、線状のイオンビームを用いて行ってもよい。線状のイオンビームを用いる場合には、基板200又はイオンビームを相対的に移動(スキャン)させることで、絶縁層225の全面に酸素231を導入することができる。

【0194】

酸素231の供給ガスとしては、酸素原子を含有するガスを用いればよく、例えば、O₂ガス、N₂Oガス、CO₂ガス、COガス、NO₂ガス等を用いることができる。なお、酸素の供給ガスに希ガス(例えばAr)を含有させてもよい。

【0195】

また、例えば、イオン注入法で酸素の導入を行う場合、酸素231のドーズ量は1×10¹³ ions/cm²以上5×10¹⁶ ions/cm²以下とするのが好ましく、絶縁層207の酸素の含有量は、化学量論的組成を超える程度とするのが好ましい。なお、このような化学量論的組成よりも酸素を過剰に含む領域は、絶縁層207の一部に存在していればよい。なお、酸素の注入深さは、注入条件により適宜制御すればよい。

【0196】

本実施の形態では、酸素231の導入を、酸素雰囲気下で行うプラズマ処理で行う。なお、絶縁層207は、酸化物半導体層205と接する絶縁層であるため、可能な限り水、水素などの不純物が含まれないことが好ましい。したがって、酸素231の導入の前に、絶縁層225中の過剰な水素(水や水酸基を含む)を除去するための加熱処理を行うことが好ましい。脱水化又は脱水素化処理を目的とした加熱処理の温度は、300以上700以下、または基板の歪み点未満とする。脱水化又は脱水素化処理を目的とした加熱処理は、前述の加熱処理と同様に行うことができる。

【0197】

酸素231の導入のためのプラズマ処理(酸素プラズマ処理)は、酸素流量を250sc cmとし、ICP電源電力を0Wとし、バイアス電力を4500Wとし、圧力を15Paとして行う。この時、酸素プラズマ処理により絶縁層225に導入された酸素の一部は、絶縁層225を通過して酸化物半導体層205に導入される。酸化物半導体層205中に絶縁層225を介して酸素が導入されるため、酸化物半導体層205の表面にプラズマによるダメージが入りにくく、半導体装置の信頼性を向上することができる。絶縁層225は、10nmより厚く、100nmより薄くすることが好ましい。絶縁層225の厚さを10nm以下とすると、酸化物半導体層205が酸素プラズマ処理時のダメージを受けやすくなる。また、絶縁層225の厚さを100nm以上とすると、酸素プラズマ処理により導入された酸素が、十分に酸化物半導体層205に供給されない恐れがある。また、絶縁層225の脱水化又は脱水素化処理を目的とした加熱処理及び/又は酸素231の導入は、複数回行ってもよい。絶縁層225に酸素を導入することにより、絶縁層207を酸素供給層として機能させることができる。

【0198】

次に、絶縁層207上に絶縁層208を200nm乃至500nmの厚さで形成する(図13(A1)、図13(A2)、図15(C)参照)。絶縁層208は、絶縁層201または絶縁層204と同様の材料及び方法で形成することができる。例えば、酸化シリコン膜や酸化窒化シリコン膜などをスパッタリング法やCVD法で形成し、絶縁層208として用いることができる。

【0199】

本実施の形態では、絶縁層208として、プラズマCVD法により厚さ370nmの酸化窒化シリコン膜を形成する。絶縁層208の形成は、例えば、SiH₄とN₂Oのガス流

10

20

30

40

50

量比を SiH₄ : N₂O = 30 sccm : 4000 sccm とし、圧力を 200 Pa とし、RF 電源電力（電源出力）を 150 W とし、基板温度を 220 °C とすればよい。

【0200】

なお、絶縁層 208 の形成後、不活性ガス雰囲気下、酸素雰囲気下、または不活性ガスと酸素の混合雰囲気下で 250 °C 以上 650 °C 以下、好ましくは 300 °C 以上 600 °C 以下の温度で加熱処理を行ってもよい。当該加熱処理によって、絶縁層 207 に含まれる酸素を酸化物半導体層 205 へと供給し、酸化物半導体層 205 の酸素欠損を補填することができる。絶縁層 207 上に絶縁層 208 を形成することで、絶縁層 207 が含有する酸素を効率良く酸化物半導体層 205 に供給することができる。

【0201】

また、絶縁層 208 に酸素ドープ処理を行い、絶縁層 208 に酸素 231 を導入し、酸素過剰な状態としてもよい。絶縁層 208 への酸素 231 の導入は、絶縁層 207 への酸素 231 の導入と同様に行ってもよい。また、絶縁層 208 への酸素 231 の導入後、不活性ガス雰囲気下、酸素雰囲気下、または不活性ガスと酸素の混合雰囲気下で 250 °C 以上 650 °C 以下、好ましくは 300 °C 以上 600 °C 以下の温度で加熱処理を行ってもよい。

【0202】

チャネルが形成される半導体層に酸化物半導体を用いたトランジスタは、酸化物半導体層に酸素が供給されることで、酸化物半導体層と絶縁層との界面準位密度を低減できる。この結果、トランジスタの動作などに起因して、酸化物半導体層と絶縁層との界面にキャリアが捕獲されることを抑制することができ、信頼性の高いトランジスタを得ることができる。

【0203】

さらに、酸化物半導体層の酸素欠損に起因してキャリアが生じる場合がある。一般に酸化物半導体層の酸素欠損は、酸化物半導体層中にキャリアである電子が生成される一因となる。この結果、トランジスタのしきい値電圧がマイナス方向にシフトしてしまう。そこで、酸化物半導体層に酸素が十分に供給され、好ましくは酸化物半導体層に酸素が過剰に含まれていることにより、酸化物半導体層の酸素欠損密度を低減することができる。

【0204】

次いで、フォトリソグラフィ工程により絶縁層 207 及び絶縁層 208 の一部を選択的に除去し、コンタクトホール 209、コンタクトホール 219、コンタクトホール 229、及びコンタクトホール 227 を形成する（図 10 (A2)、図 10 (B2)、図 13 (B1)、図 13 (B2)、図 14 (C) 参照）。絶縁層 207 及び絶縁層 208 のエッティングは、ドライエッティング法またはウェットエッティング法により行うことができる。また、ドライエッティング法とウェットエッティング法の両方を組み合わせて行ってもよい。

【0205】

次いで、スパッタリング法、真空蒸着法などを用いて、透光性を有する導電層を 30 nm 以上 200 nm 以下、好ましくは 50 nm 以上 100 nm 以下の厚さで形成し、フォトリソグラフィ工程により画素電極 211、電極 221、電極 222 を形成する（図 10 (A1)、図 10 (A2)、図 10 (B1)、図 10 (B2)、図 13 (C1)、図 13 (C2) 参照）。

【0206】

透光性を有する導電層としては、酸化インジウム、酸化スズ、酸化亜鉛、酸化インジウム酸化亜鉛、ITO、またはこれらの金属酸化物材料に酸化シリコンを含ませた材料を用いることができる。

【0207】

また、透光性を有する導電層を、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が 10000 Ω / cm 以下、波長 550 nm における透光率が 70 % 以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が 0.1 · cm 以下であることが好ましい。

10

20

30

40

50

【0208】

本実施の形態では、透光性を有する導電膜として厚さ80nmのITOを形成し、フォトリソグラフィ工程を用いて透光性を有する導電層を選択的にエッチングして、画素電極211、電極221、電極222を形成する。

【0209】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0210】**(実施の形態2)**

本実施の形態では、上記実施の形態で示した表示装置の一例について、図16及び図17を用いて説明する。また、上記実施の形態で一例を示したトランジスタを用いて、トランジスタを含む駆動回路の一部または全体を画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

10

【0211】

図16(A)において、第1の基板4001上に設けられた画素部4002を囲むようにして、シール材4005が設けられ、第2の基板4006によって封止されている。図16(A)においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体又は多結晶半導体で形成された信号線駆動回路4003、及び走査線駆動回路4004が実装されている。また、信号線駆動回路4003、走査線駆動回路4004、または画素部4002に与えられる各種信号及び電位は、FPC(Flexible printed circuit)4018a、FPC4018bから供給されている。

20

【0212】

図16(B)及び図16(C)において、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。図16(B)及び図16(C)においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体又は多結晶半導体で形成された信号線駆動回路4003が実装されている。図16(B)及び図16(C)においては、信号線駆動回路4003、走査線駆動回路4004、または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

30

【0213】

また図16(B)及び図16(C)においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0214】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG(Chip On Glass)方法、ワイヤボンディング方法、或いはTAB(Tape Automated Bonding)方法などを用いることができる。図16(A)は、COG方法により信号線駆動回路4003、走査線駆動回路4004を実装する例であり、図16(B)は、COG方法により信号線駆動回路4003を実装する例であり、図16(C)は、TAB方法により信号線駆動回路4003を実装する例である。

40

【0215】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

【0216】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光

50

源（照明装置含む）を指す。また、コネクター、例えばFPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

【0217】

また第1の基板上に設けられた画素部及び走査線駆動回路は、トランジスタを複数有しており、上記実施の形態で示したトランジスタを適用することができる。

【0218】

表示装置に設けられる表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）、を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL、有機EL等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

10

【0219】

図17(A)及び図17(B)は、図16(B)中でM-Nの鎖線で示した部位の断面構成を示す断面図である。図17(A)及び図17(B)で示すように、半導体装置は電極4015及び電極4016を有しており、電極4015及び電極4016はFPC4018が有する端子と異方性導電層4019を介して、電気的に接続されている。また、電極4016は、絶縁層4022に形成された開口を介して配線4014と電気的に接続されている。

20

【0220】

電極4015は、第1の電極層4030と同じ導電層から形成され、電極4016は、トランジスタ4010、4011のソース電極及びドレイン電極と同じ導電層で形成され、配線4014は、トランジスタ4010、4011のゲート電極と同じ導電層で形成されている。

【0221】

また、図17(A)では、電極4016と配線4014が絶縁層4022に形成された一つの開口を介して接続しているが、図17(B)では、絶縁層4022に形成された複数の開口を介して接続している。開口を複数形成することで表面に凹凸が形成されるため、後に形成される電極4015と異方性導電層4019の接触面積を増やすことができる。よって、FPC4018と電極4015の接続を良好なものとすることができます。

30

【0222】

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図17(A)及び図17(B)では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。図17(A)では、トランジスタ4010、トランジスタ4011上には絶縁層4020が設けられ、図17(B)では、絶縁層4024の上にさらに平坦化層4021が設けられている。なお、絶縁層4023は下地層として機能する絶縁層であり、絶縁層4022はゲート絶縁層として機能する絶縁層である。

40

【0223】

本実施の形態では、トランジスタ4010、トランジスタ4011として、上記実施の形態で示したトランジスタを適用することができる。

【0224】

上記実施の形態で示したトランジスタは、電気特性変動が抑制されており、電気的に安定である。よって、図17(A)及び図17(B)で示す本実施の形態の半導体装置として信頼性の高い半導体装置を提供することができる。

【0225】

また、図17(B)では、絶縁層4024上において、駆動回路用のトランジスタ4011の酸化物半導体層のチャネル形成領域と重なる位置に導電層4017が設けられている例を示している。本実施の形態では、導電層4017を第1の電極層4030と同じ導電

50

層で形成する。導電層 4017 を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、BT 試験前後におけるトランジスタ 4011 のしきい値電圧の変化量をさらに低減することができる。また、導電層 4017 の電位は、トランジスタ 4011 のゲート電極と同じでもよいし、異なっていても良く、導電層 4017 を第 2 のゲート電極として機能させることもできる。また、導電層 4017 の電位は、GND、0V、或いはフローティング状態であってもよい。また、導電層 4017 に与える電位を制御することで、トランジスタのしきい値電圧を制御することができる。このため、導電層 4017 をバックゲート電極と呼ぶことがある。なお、トランジスタ 4010 にバックゲート電極を形成してもよい。

【0226】

10

また、導電層 4017 は外部の電場を遮蔽する機能も有する。すなわち外部の電場が内部（薄膜トランジスタを含む回路部）に作用しないようにする機能（特に静電気に対する静電遮蔽機能）も有する。導電層 4017 の遮蔽機能により、静電気などの外部の電場の影響によりトランジスタの電気的な特性が変動することを防止することができる。

【0227】

また、導電層 4017 により酸化物半導体層を覆うことで、導電層 4017 側から酸化物半導体層に光が入射するのを防ぐことができる。よって、酸化物半導体層の光劣化を防ぎ、トランジスタの閾値電圧がシフトするなどの電気特性の劣化が引き起こされるのを防ぐことができる。

【0228】

20

画素部 4002 に設けられたトランジスタ 4010 は表示素子と電気的に接続し、表示パネルを構成する。表示素子は表示を行うことができれば特に限定されず、様々な表示素子を用いることができる。

【0229】

30

図 17 (A) に表示素子として液晶素子を用いた液晶表示装置の例を示す。図 17 (A)において、表示素子である液晶素子 4013 は、第 1 の電極層 4030、第 2 の電極層 4031、及び液晶層 4008 を含む。なお、液晶層 4008 を挟持するように配向膜として機能する絶縁層 4032、絶縁層 4033 が設けられている。第 2 の電極層 4031 は第 2 の基板 4006 側に設けられ、第 1 の電極層 4030 と第 2 の電極層 4031 とは液晶層 4008 を介して重畠する構成となっている。

【0230】

またスペーサ 4035 は絶縁層を選択的にエッチングすることで得られる柱状のスペーサであり、第 1 の電極層 4030 と第 2 の電極層 4031 との間隔（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いていても良い。

【0231】

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スマクチック相、キューピック相、カイラルネマチック相、等方相等を示す。

【0232】

40

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために 5 重量 % 以上のカイラル剤を混合させた液晶組成物を用いて液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が 1 msec 以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることができるとなる。酸化物半導体層を用いるトランジスタは、静電気の影響によりトランジスタの電気的な特性が著し

50

く変動して設計範囲を逸脱する恐れがある。よって酸化物半導体層を用いるトランジスタを有する液晶表示装置にブルー相の液晶材料を用いることはより効果的である。

【0233】

また、液晶材料の固有抵抗は、 $1 \times 10^9 \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、20で測定した値とする。

【0234】

本実施の形態で用いる高純度化された酸化物半導体層を用いたトランジスタは、オフ状態における電流値（オフ電流値）を低くすることができる。よって、画像信号等の電気信号の保持時間を長くすることができ、電源オン状態では書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくすることができるため、消費電力を抑制する効果を奏する。

10

【0235】

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。高純度の酸化物半導体層を有するトランジスタを用いることにより、各画素における液晶容量に対して $1/3$ 以下、好ましくは $1/5$ 以下の容量の大きさを有する保持容量を設ければ充分である。

20

【0236】

また、上述の酸化物半導体を用いたトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、表示機能を有する半導体装置の画素部に上記トランジスタを用いることで、高画質な画像を提供することができる。また、同一基板上に駆動回路部または画素部を作り分けて作製することができるため、半導体装置の部品点数を削減することができる。

30

【0237】

液晶表示装置には、TN (Twisted Nematic) モード、IPS (In-Plane-Switching) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optical Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (Anti-Ferroelectric Liquid Crystal) モードなどを用いることができる。

30

【0238】

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向（VA）モードを採用した透過型の液晶表示装置としてもよい。ここで、垂直配向モードとは、液晶表示パネルの液晶分子の配列を制御する方式の一種であり、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV (Advanced Super View) モードなどを用いることができる。また、画素（ピクセル）をいくつかの領域（サブピクセル）に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメインあるいはマルチドメイン設計といわれる方法を用いることができる。

40

【0239】

また、表示装置において、ブラックマトリクス（遮光層）、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）などは適宜設ける。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

【0240】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いる

50

ことができる。また、カラー表示する際に画素で制御する色要素としては、R G B（Rは赤、Gは緑、Bは青を表す）の三色に限定されない。例えば、R G B W（Wは白を表す）、又はR G Bに、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なっていてもよい。ただし、本発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。

【0241】

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL素子、後者は無機EL素子と呼ばれている。10

【0242】

有機EL素子は、発光素子に電圧を印加することにより、一対の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア（電子および正孔）が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

【0243】

無機EL素子は、その素子構成により、分散型無機EL素子と薄膜型無機EL素子とに分類される。分散型無機EL素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー・アクセプター再結合型発光である。薄膜型無機EL素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機EL素子を用いて説明する。20

【0244】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透明であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用することができる。30

【0245】

図17（B）に表示素子として発光素子を用いた発光装置の例を示す。表示素子である発光素子4513は、画素部4002に設けられたトランジスタ4010と電気的に接続している。なお発光素子4513の構成は、第1の電極層4030、電界発光層4511、第2の電極層4031の積層構造であるが、示した構成に限定されない。発光素子4513から取り出す光の方向などに合わせて、発光素子4513の構成は適宜変えることができる。

【0246】

隔壁4510は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第1の電極層4030上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。40

【0247】

電界発光層4511は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【0248】

発光素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4031及び隔壁4510上に保護層を形成してもよい。保護層としては、窒化シリコン、窒化酸化シリコン、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウム、DLC膜等を形成することができる。また、第1の基板4001、50

第2の基板4006、及びシール材4005によって封止された空間には充填材4514が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【0249】

充填材4514としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル樹脂、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

10

【0250】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\frac{1}{4}$ 板、 $\frac{1}{2}$ 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【0251】

表示素子に電圧を印加する第1の電極層及び第2の電極層（画素電極層、共通電極層、対向電極層などともいう）においては、取り出す光の方向、電極層が設けられる場所、及び電極層のパターン構造によって透光性、反射性を選択すればよい。

20

【0252】

第1の電極層4030、第2の電極層4031は、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0253】

また、第1の電極層4030、第2の電極層4031はタンゲステン(W)、モリブデン(Mo)、ジルコニア(Zr)、ハフニウム(Hf)、バナジウム(V)、ニオブ(Nb)、タンタル(Ta)、クロム(Cr)、コバルト(Co)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

30

【0254】

また、第1の電極層4030、第2の電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体若しくはその誘導体などがあげられる。

30

【0255】

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することができる。

40

【0256】

上記実施の形態で示したトランジスタを適用することで、表示機能を有する信頼性のよい半導体装置を提供することができる。また、上記実施の形態で示した配線構造を用いることで、配線の幅や厚さを増加させること無く配線抵抗を低減することができる。よって、高精細化や、大面積化が可能で、表示品質の良い表示機能を有する半導体装置を提供することができる。また、消費電力が低減された半導体装置を提供することができる。

【0257】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することができる。

50

である。

【0258】

(実施の形態3)

本実施の形態では、上記実施の形態に示した配線抵抗を低減した半導体装置の一例として、対象物の情報を読み取るイメージセンサ機能を有する半導体装置について説明する。

【0259】

図18(A)に、イメージセンサ機能を有する半導体装置の一例を示す。図18(A)はフォトセンサの等価回路であり、図18(B)はフォトセンサの一部を示す断面図である。

【0260】

フォトダイオード602は、一方の電極がフォトダイオードリセット信号線658に、他方の電極がトランジスタ640のゲートに電気的に接続されている。トランジスタ640は、ソース又はドレインの一方がフォトセンサ基準信号線672に、ソース又はドレインの他方がトランジスタ656のソース又はドレインの一方に電気的に接続されている。トランジスタ656は、ゲートがゲート信号線659に、ソース又はドレインの他方がフォトセンサ出力信号線671に電気的に接続されている。

【0261】

なお、本明細書における回路図において、酸化物半導体層を用いるトランジスタと明確に判明できるように、酸化物半導体層を用いるトランジスタの記号には「OS」と記載している。図18(A)において、トランジスタ640、トランジスタ656は上記実施の形態に示したトランジスタが適用でき、チャネルが形成される半導体層に酸化物半導体を用いるトランジスタである。

【0262】

図18(B)は、フォトセンサにおけるフォトダイオード602及びトランジスタ640の構成例を示す断面図であり、絶縁表面を有する基板601(TFT基板)上に、センサとして機能するフォトダイオード602及びトランジスタ640が設けられている。フォトダイオード602、トランジスタ640の上には接着層608を用いて基板613が設けられている。

【0263】

トランジスタ640上には絶縁層633、絶縁層634が設けられている。フォトダイオード602は、絶縁層633上に設けられ、絶縁層633上に形成した電極641a、電極641bと、絶縁層634上に設けられた電極層642との間に、絶縁層633側から順に第1半導体層606a、第2半導体層606b、及び第3半導体層606cを積層した構造を有している。

【0264】

電極層642は電極641aを介して導電層636と電気的に接続している。導電層636は導電層635を介してトランジスタ640のゲート電極と電気的に接続している。よって、フォトダイオード602はトランジスタ640と電気的に接続している。

【0265】

また、電極641bは、配線630と電気的に接続している。配線630は、トランジスタ640のゲート電極と同じ導電層で形成されたCuを含む導電層631と、トランジスタ640のソース電極及びドレイン電極と同じ導電層で形成された導電層632を有する。導電層631上にバリア性を有する絶縁層637が形成され、導電層632は絶縁層637上に形成され、導電層631と導電層632は、絶縁層637に形成された複数のコンタクトホールを介して電気的に接続されている。導電層631と導電層632を電気的に接続することにより、配線の幅や厚さを増加させること無く、配線630の配線抵抗を低減することができる。また、Cuを含む導電層631を、バリア性を有する絶縁層637で覆うことで、Cuの拡散による半導体装置の電気特性の劣化や、信頼性の低下を防ぐことができる。

【0266】

10

20

30

40

50

また、本実施の形態では、第1半導体層606aとしてp型の導電型を有する半導体層と、第2半導体層606bとして高抵抗な半導体層(i型半導体層)、第3半導体層606cとしてn型の導電型を有する半導体層を積層するpin型のフォトダイオードを例示している。

【0267】

第1半導体層606aはp型半導体層であり、p型を付与する不純物元素を含むアモルファスシリコンにより形成することができる。第1半導体層606aの形成には13族の不純物元素(例えばボロン(B))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂Cl₂、SiHCl₃、SiCl₄、SiF₄等を用いてもよい。また、不純物元素を含まないアモルファスシリコンを形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコンに不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコンを形成する方法としては、LPCVD法、気相成長法、又はスパッタリング法等を用いればよい。第1半導体層606aの膜厚は10nm以上50nm以下となるよう形成することが好ましい。

10

【0268】

第2半導体層606bは、i型半導体層(真性半導体層)であり、アモルファスシリコンにより形成する。第2半導体層606bの形成には、半導体材料ガスを用いて、アモルファスシリコンをプラズマCVD法により形成する。半導体材料ガスとしては、シラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂Cl₂、SiHCl₃、SiCl₄、SiF₄等を用いてもよい。第2半導体層606bの形成は、LPCVD法、気相成長法、スパッタリング法等により行ってもよい。第2半導体層606bの膜厚は200nm以上1000nm以下となるように形成することが好ましい。

20

【0269】

第3半導体層606cは、n型半導体層であり、n型を付与する不純物元素を含むアモルファスシリコンにより形成する。第3半導体層606cの形成には、15族の不純物元素(例えばリン(P))を含む半導体材料ガスを用いて、プラズマCVD法により形成する。半導体材料ガスとしてはシラン(SiH₄)を用いればよい。または、Si₂H₆、SiH₂Cl₂、SiHCl₃、SiCl₄、SiF₄等を用いてもよい。また、不純物元素を含まないアモルファスシリコンを形成した後に、拡散法やイオン注入法を用いて該アモルファスシリコンに不純物元素を導入してもよい。イオン注入法等により不純物元素を導入した後に加熱等を行うことで、不純物元素を拡散させるとよい。この場合にアモルファスシリコンを形成する方法としては、LPCVD法、気相成長法、又はスパッタリング法等を用いればよい。第3半導体層606cの膜厚は20nm以上200nm以下となるよう形成することが好ましい。

30

【0270】

また、第1半導体層606a、第2半導体層606b、及び第3半導体層606cは、アモルファス半導体ではなく、多結晶半導体を用いて形成してもよいし、微結晶半導体や、セミアモルファス半導体(SAS: Semi Amorphous Semiconductor)を用いて形成してもよい。

40

【0271】

また、光電効果で発生した正孔の移動度は電子の移動度に比べて小さいため、pin型のフォトダイオードはp型の半導体層側を受光面とする方がよい特性を示す。ここでは、pin型のフォトダイオードが形成されている基板601の面からフォトダイオード602が受ける光622を電気信号に変換する例を示す。また、受光面とした半導体層側とは逆の導電型を有する半導体層側からの光は外乱光となるため、電極層は遮光性を有する導電層を用いるとよい。また、n型の半導体層側を受光面として用いることもできる。

【0272】

絶縁層633、絶縁層634としては、表面凹凸を低減するため平坦化層として機能する

50

絶縁層が好ましい。絶縁層 633、絶縁層 634としては、例えばポリイミド、アクリル樹脂、ベンゾシクロブテン樹脂、ポリアミド、エポキシ樹脂等の、耐熱性を有する有機絶縁材料を用いることができる。また上記有機絶縁材料の他に、低誘電率材料（low-k 材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等の単層、又は積層を用いることができる。

【0273】

フォトダイオード 602 に入射する光を検出することによって、被検出物の情報を読み取ることができる。なお、被検出物の情報を読み取る際にバックライトなどの光源を用いることができる。

【0274】

上記実施の形態で示したトランジスタは、電気特性変動が抑制されており、電気的に安定である。従って、安定した電気特性を有するトランジスタ 640 を含む信頼性の高い半導体装置を提供することができる。また、信頼性の高い半導体装置を歩留まりよく作製し、高生産化を達成することができる。さらに、上記実施の形態で示した配線構造を用いることで、配線の幅や厚さを増加させること無く配線抵抗を低減することができる。よって、高集積化しやすく、消費電力が低減された半導体装置を実現することができる。

10

【0275】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

20

【0276】

（実施の形態 4）

上記実施の形態で説明した表示装置は、3D 映像を表示する半導体装置に適用することができる。本実施の形態では、左目用の映像と右目用の映像を高速で切り換える表示装置を用いて、表示装置の映像と同期する専用の眼鏡を用いて動画または静止画である 3D 映像を視認する例を、図 19 を用いて示す。

【0277】

図 19 (A) は表示装置 2711 と、専用の眼鏡本体 2701 がケーブル 2703 で接続されている外観図を示す。表示装置 2711 には、本明細書で開示する EL 表示装置を用いることができる。専用の眼鏡本体 2701 は、左目用パネル 2702a と右目用パネル 2702b に設けられているシャッターが交互に開閉することによって使用者が表示装置 2711 の画像を 3D として認識することができる。

30

【0278】

また、表示装置 2711 と専用の眼鏡本体 2701 の主要な構成についてのブロック図を図 19 (B) に示す。

【0279】

図 19 (B) に示す表示装置 2711 は、表示制御回路 2716、表示部 2717、タイミング発生器 2713、ソース線側駆動回路 2718、外部操作手段 2722 及びゲート線側駆動回路 2719 を有する。なお、キーボード等の外部操作手段 2722 による操作に応じて、出力する信号を可変する。

40

【0280】

タイミング発生器 2713 では、スタートパルス信号などを形成するとともに、左目用映像と左目用パネル 2702a のシャッターとを同期させるための信号、右目用映像と右目用パネル 2702b のシャッターとを同期させるための信号などを形成する。

【0281】

左目用映像の同期信号 2731a を表示制御回路 2716 に入力して表示部 2717 に表示すると同時に、左目用パネル 2702a のシャッターを開ける同期信号 2730a を左目用パネル 2702a に入力する。また、右目用映像の同期信号 2731b を表示制御回路 2716 に入力して表示部 2717 に表示すると同時に、右目用パネル 2702b のシャッターを開ける同期信号 2730b を右目用パネル 2702b に入力する。

【0282】

50

また、左目用の映像と右目の映像を高速で切り換えるため、表示装置 2711 は、発光ダイオード（ＬＥＤ）を用いて、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）とすることが好ましい。

【0283】

また、フィールドシーケンシャル法を用いるため、タイミング発生器 2713 は、発光ダイオードのバックライト部にも同期信号 2730a、2730b と同期する信号を入力することが好ましい。なお、バックライト部は R、G、及び B の L E D を有するものとする。

【0284】

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

10

【0285】

（実施の形態 5）

本実施の形態では、上記実施の形態で説明した表示装置を具備する電子機器の例について説明する。

【0286】

図 20 (A) は、ノート型のパーソナルコンピュータであり、本体 3001、筐体 3002、表示部 3003、キーボード 3004 などによって構成されている。上記実施の形態で示した E L 表示装置を適用することにより、信頼性の高いノート型のパーソナルコンピュータとすることができる。

20

【0287】

図 20 (B) は、携帯情報端末（PDA）であり、本体 3021 には表示部 3023 と、外部インターフェイス 3025 と、操作ボタン 3024 等が設けられている。また操作用の付属品としてスタイルス 3022 がある。上記実施の形態で示した E L 表示装置を適用することにより、信頼性の高い携帯情報端末（PDA）とすることができる。

【0288】

図 20 (C) は、電子書籍の一例を示している。例えば、電子書籍は、筐体 2706 および筐体 2704 の 2 つの筐体で構成されている。筐体 2706 および筐体 2704 は、軸部 2712 により一体とされており、該軸部 2712 を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

30

【0289】

筐体 2706 には表示部 2705 が組み込まれ、筐体 2704 には表示部 2707 が組み込まれている。表示部 2705 および表示部 2707 は、継ぎ画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成として、例えば右側の表示部（図 20 (C) では表示部 2705）に文章を表示し、左側の表示部（図 20 (C) では表示部 2707）に画像を表示することができる。上記実施の形態で示した E L 表示装置を適用することにより、信頼性の高い電子書籍とすることができる。

【0290】

また、図 20 (C) では、筐体 2706 に操作部などを備えた例を示している。例えば、筐体 2706 において、電源端子 2721、操作キー 2723、スピーカー 2725 などを備えている。操作キー 2723 により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、U S B 端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍は、電子辞書としての機能を持たせた構成としてもよい。

40

【0291】

また、電子書籍は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

50

【0292】

図20(D)は、携帯電話であり、筐体2800及び筐体2801の二つの筐体で構成されている。筐体2801には、表示パネル2802、スピーカー2803、マイクロフォン2804、ポインティングデバイス2806、カメラ用レンズ2807、外部接続端子2808などを備えている。また、筐体2800には、携帯電話の充電を行う太陽電池セル2810、外部メモリスロット2811などを備えている。また、アンテナは筐体2801内部に内蔵されている。

【0293】

また、表示パネル2802はタッチパネルを備えており、図20(D)には映像表示されている複数の操作キー2805を点線で示している。なお、太陽電池セル2810で出力される電圧を各回路に必要な電圧に昇圧するための昇圧回路も実装している。10

【0294】

表示パネル2802は、使用形態に応じて表示の方向が適宜変化する。また、表示パネル2802と同一面上にカメラ用レンズ2807を備えているため、テレビ電話が可能である。スピーカー2803及びマイクロフォン2804は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体2800と筐体2801は、スライドし、図20(D)のように展開している状態から重なり合った状態とすることができる、携帯に適した小型化が可能である。

【0295】

外部接続端子2808はA Cアダプタ及びU S Bケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット2811に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。20

【0296】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。上記実施の形態で示したE L表示装置を適用することにより、信頼性の高い携帯電話とすることができます。

【0297】

図20(E)は、デジタルビデオカメラであり、本体3051、表示部(A)3057、接眼部3053、操作スイッチ3054、表示部(B)3055、バッテリー3056などによって構成されている。上記実施の形態で示したE L表示装置を適用することにより、信頼性の高いデジタルビデオカメラとすることができます。30

【0298】

図20(F)は、テレビジョン装置の一例を示している。テレビジョン装置は、筐体9601に表示部9603が組み込まれている。表示部9603により、映像を表示することが可能である。また、ここでは、スタンド9605により筐体9601を支持した構成を示している。上記実施の形態で示したE L表示装置を適用することにより、信頼性の高いテレビジョン装置とすることができます。

【0299】

テレビジョン装置の操作は、筐体9601が備える操作スイッチや、別体のリモコン操作機により行うことができる。また、リモコン操作機に、当該リモコン操作機から出力する情報を表示する表示部を設ける構成としてもよい。40

【0300】

なお、テレビジョン装置は、受信機やモデムなどを備えた構成とする。受信機により一般的なテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向(送信者から受信者)または双方向(送信者と受信者間、あるいは受信者間同士など)の情報通信を行うことも可能である。

【0301】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。50

【符号の説明】

【0 3 0 2】

1 0 0	半導体装置	
1 0 1	基板	
1 0 2	画素領域	
1 0 3	端子部	
1 0 4	端子部	
1 0 5	端子	
1 0 6	端子	
1 0 7	端子	10
1 1 0	画素	
1 1 1	トランジスタ	
1 1 2	液晶素子	
1 1 3	容量素子	
1 1 4	電極	
1 1 5	ノード	
1 2 1	トランジスタ	
1 2 2	E L 素子	
2 0 0	基板	
2 0 1	絶縁層	20
2 0 2	ゲート電極	
2 0 3	配線	
2 0 4	絶縁層	
2 0 5	酸化物半導体層	
2 0 7	絶縁層	
2 0 8	絶縁層	
2 0 9	コンタクトホール	
2 1 0	画素	
2 1 1	画素電極	
2 1 2	配線	30
2 1 5	酸化物半導体層	
2 1 6	配線	
2 1 7	導電層	
2 1 8	コンタクトホール	
2 1 9	コンタクトホール	
2 2 1	電極	
2 2 2	電極	
2 2 5	絶縁層	
2 2 6	配線	
2 2 7	コンタクトホール	40
2 2 8	コンタクトホール	
2 2 9	コンタクトホール	
2 3 1	酸素	
2 3 5	電極	
2 3 6	配線	
2 4 6	配線	
2 5 1	E L 層	
2 5 2	電極	
2 5 3	E L 素子	
2 5 4	隔壁層	50

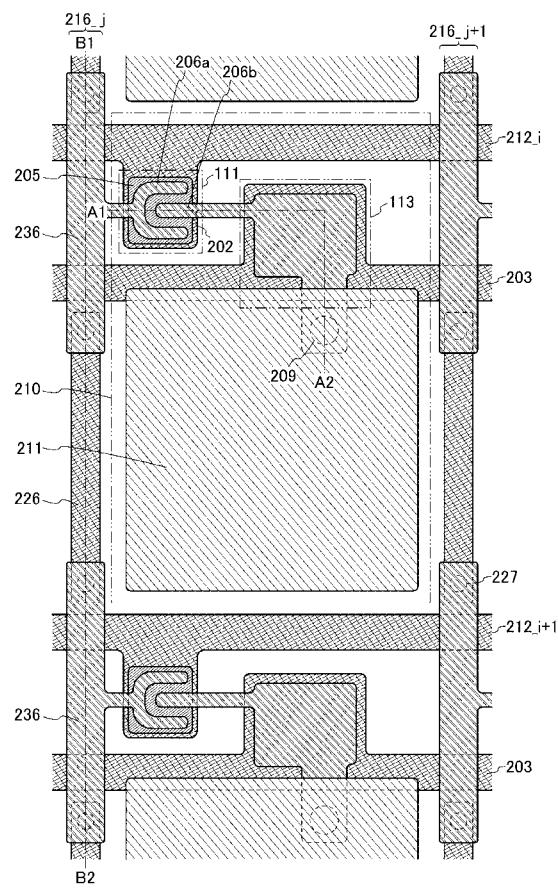
2 6 2	ゲート電極	
2 7 1	開口部	
3 1 0	画素	
6 0 1	基板	
6 0 2	フォトダイオード	
6 0 8	接着層	
6 1 3	基板	
6 2 2	光	
6 3 0	配線	
6 3 1	導電層	10
6 3 2	導電層	
6 3 3	絶縁層	
6 3 4	絶縁層	
6 3 5	導電層	
6 3 6	導電層	
6 3 7	絶縁層	
6 4 0	トランジスタ	
6 4 2	電極層	
6 5 6	トランジスタ	
6 5 8	フォトダイオードリセット信号線	20
6 5 9	ゲート信号線	
6 7 1	フォトセンサ出力信号線	
6 7 2	フォトセンサ基準信号線	
2 7 0 1	眼鏡本体	
2 7 0 3	ケーブル	
2 7 0 4	筐体	
2 7 0 5	表示部	
2 7 0 6	筐体	
2 7 0 7	表示部	
2 7 1 1	表示装置	30
2 7 1 2	軸部	
2 7 1 3	タイミング発生器	
2 7 1 6	表示制御回路	
2 7 1 7	表示部	
2 7 1 8	ソース線側駆動回路	
2 7 1 9	ゲート線側駆動回路	
2 7 2 1	電源端子	
2 7 2 2	外部操作手段	
2 7 2 3	操作キー	
2 7 2 5	スピーカー	40
2 8 0 0	筐体	
2 8 0 1	筐体	
2 8 0 2	表示パネル	
2 8 0 3	スピーカー	
2 8 0 4	マイクロフォン	
2 8 0 5	操作キー	
2 8 0 6	ポインティングデバイス	
2 8 0 7	カメラ用レンズ	
2 8 0 8	外部接続端子	
2 8 1 0	太陽電池セル	50

2 8 1 1	外部メモリスロット	
3 0 0 1	本体	
3 0 0 2	筐体	
3 0 0 3	表示部	
3 0 0 4	キー ボード	
3 0 2 1	本体	
3 0 2 2	スタイルス	
3 0 2 3	表示部	
3 0 2 4	操作ボタン	
3 0 2 5	外部インターフェイス	10
3 0 5 1	本体	
3 0 5 3	接眼部	
3 0 5 4	操作スイッチ	
3 0 5 6	バッテリー	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	20
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 4	配線	
4 0 1 5	電極	
4 0 1 6	電極	
4 0 1 7	導電層	
4 0 1 8	F P C	
4 0 1 9	異方性導電層	30
4 0 2 0	絶縁層	
4 0 2 1	平坦化層	
4 0 2 2	絶縁層	
4 0 2 3	絶縁層	
4 0 2 4	絶縁層	
4 0 3 0	電極層	
4 0 3 1	電極層	
4 0 3 2	絶縁層	
4 0 3 3	絶縁層	
4 0 3 5	スペーサ	40
4 5 1 0	隔壁	
4 5 1 1	電界発光層	
4 5 1 3	発光素子	
4 5 1 4	充填材	
9 6 0 1	筐体	
9 6 0 3	表示部	
9 6 0 5	スタンド	
2 0 6 a	ソース電極	
2 0 6 b	ドレイン電極	
2 6 6 a	ソース電極	50

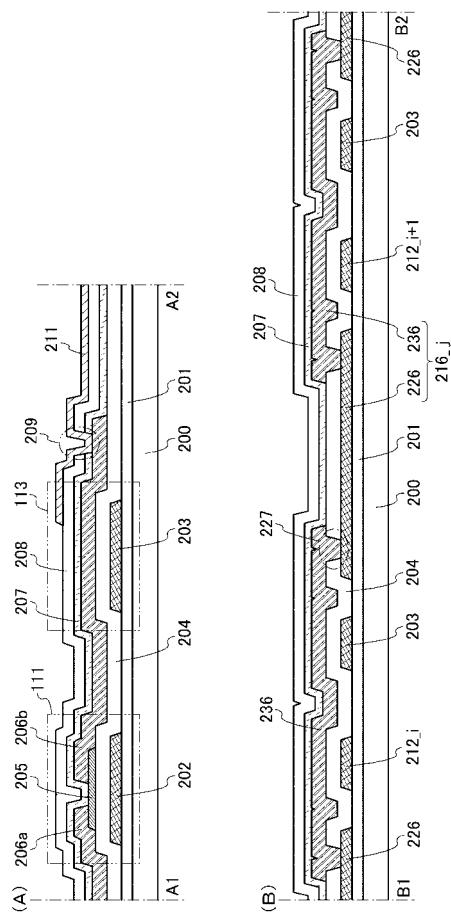
2	6	6	b	ドレイン電極	
2	7	0	2	a	左目用パネル
2	7	0	2	b	右目用パネル
2	7	3	0	a	同期信号
2	7	3	0	b	同期信号
2	7	3	1	a	同期信号
2	7	3	1	b	同期信号
4	0	1	8	b	F P C
6	0	6	a	半導体層	
6	0	6	b	半導体層	
6	0	6	c	半導体層	
6	4	1	a	電極	
6	4	1	b	電極	

10

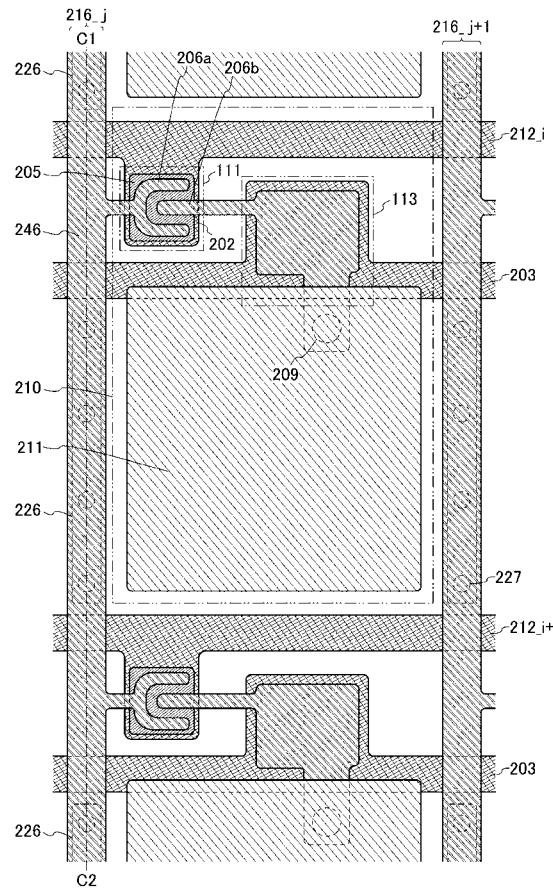
【 义 1 】



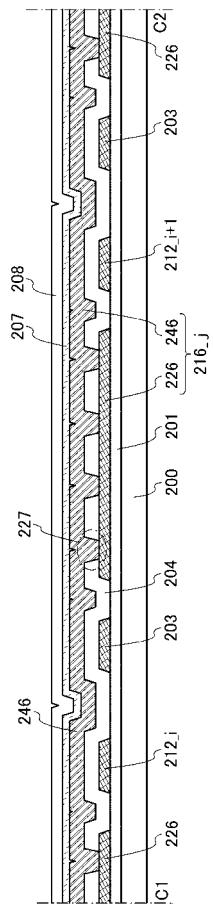
【 図 2 】



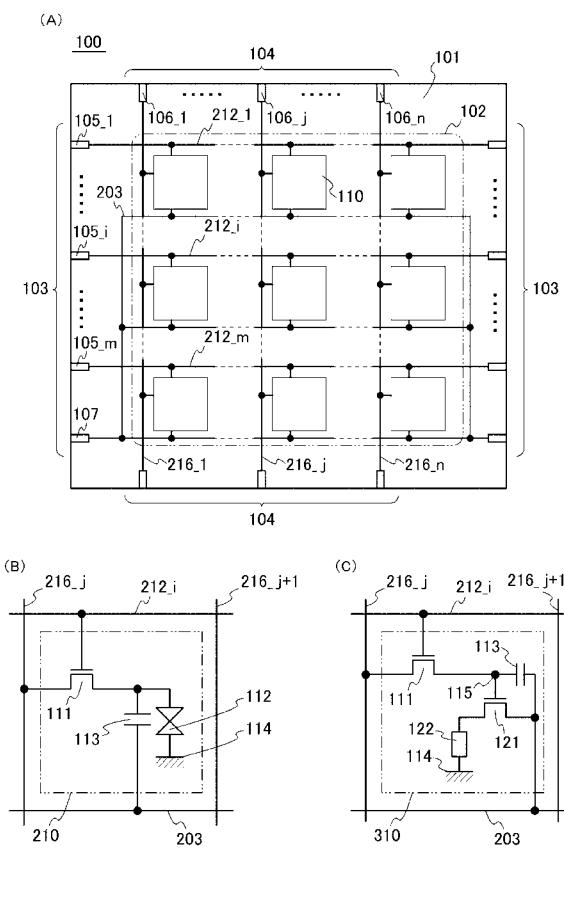
【 図 3 】



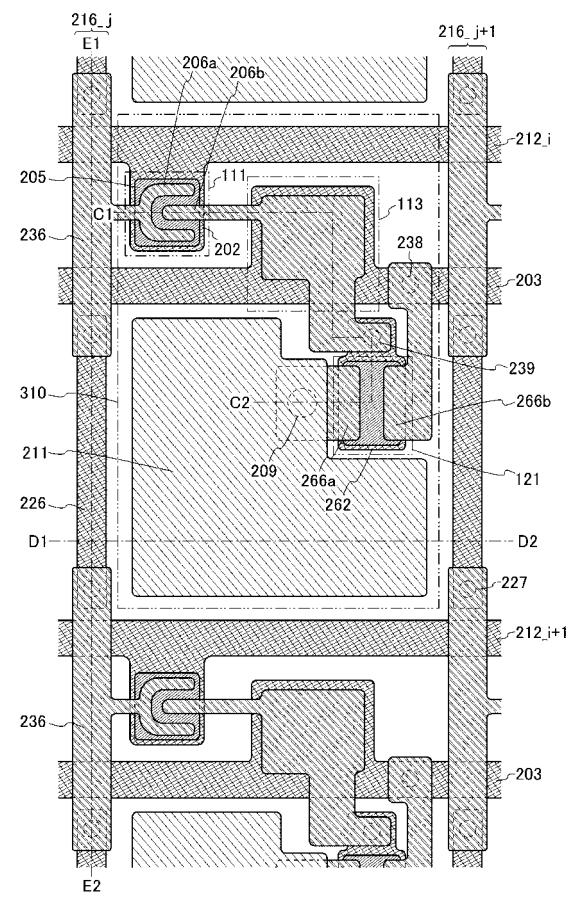
【 図 4 】



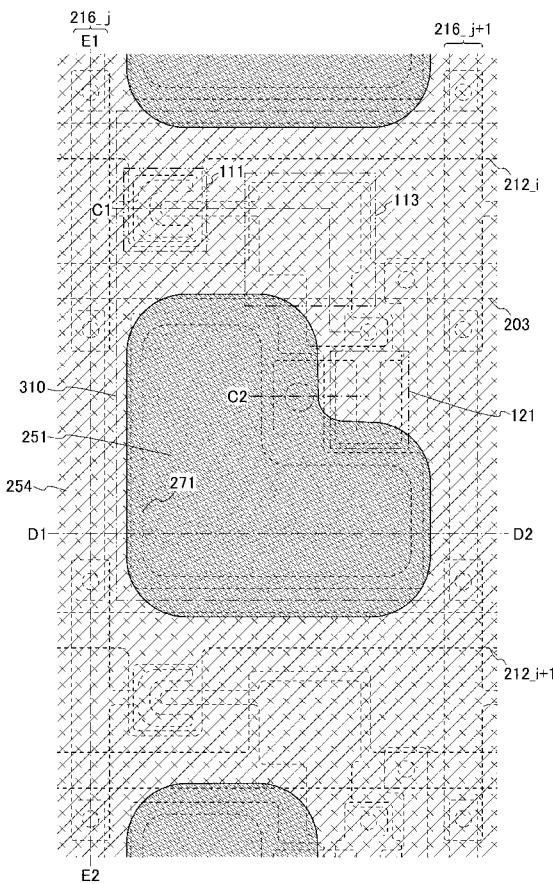
【図5】



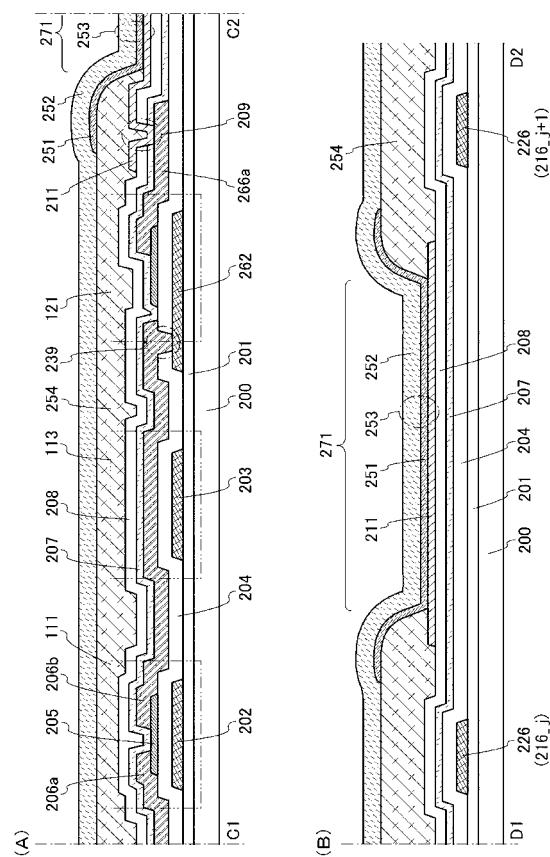
【 図 6 】



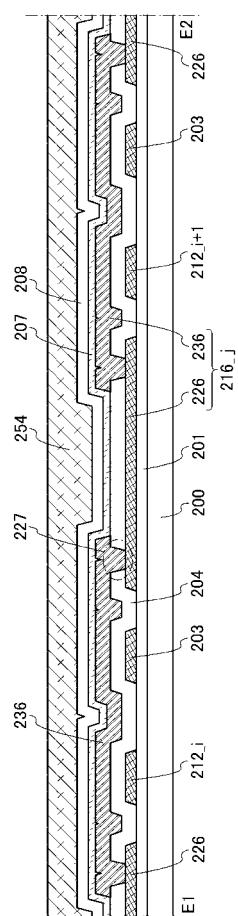
【図7】



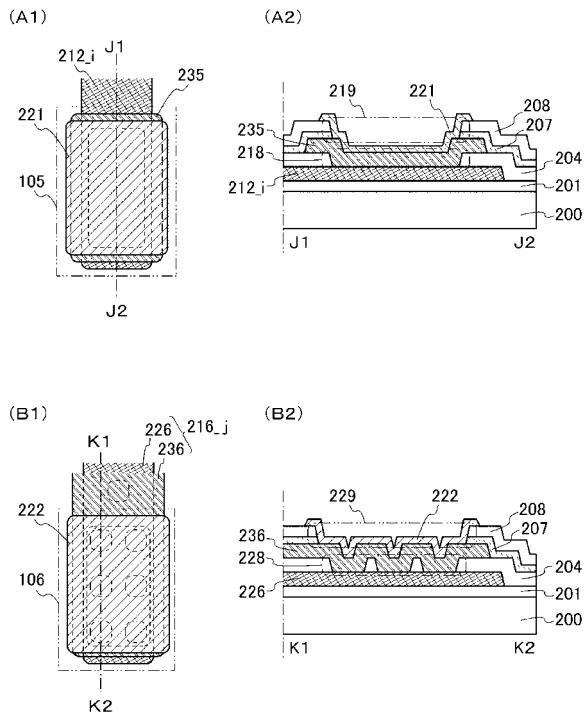
【 四 8 】



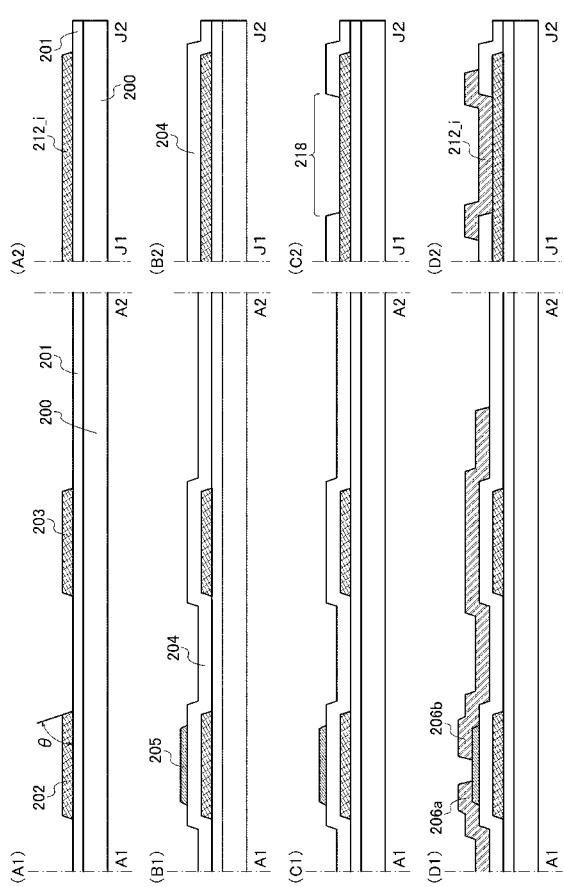
【図9】



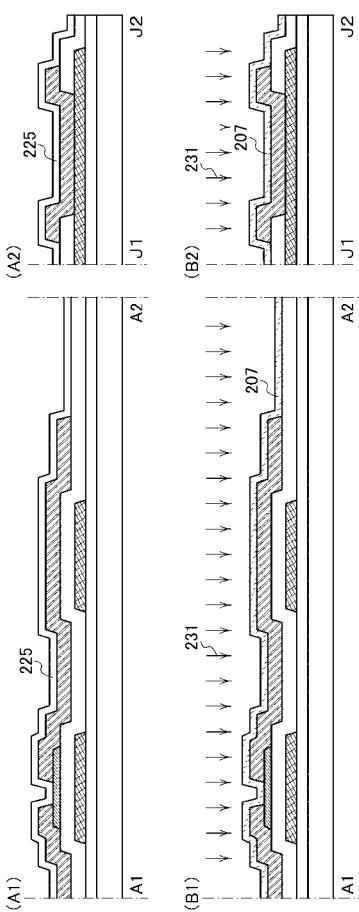
【 図 1 0 】



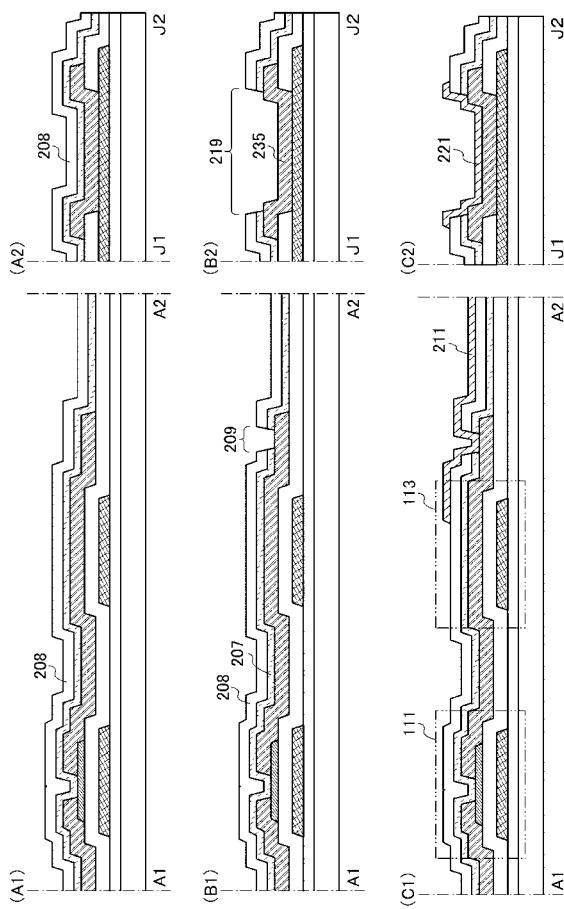
【図 1 1】



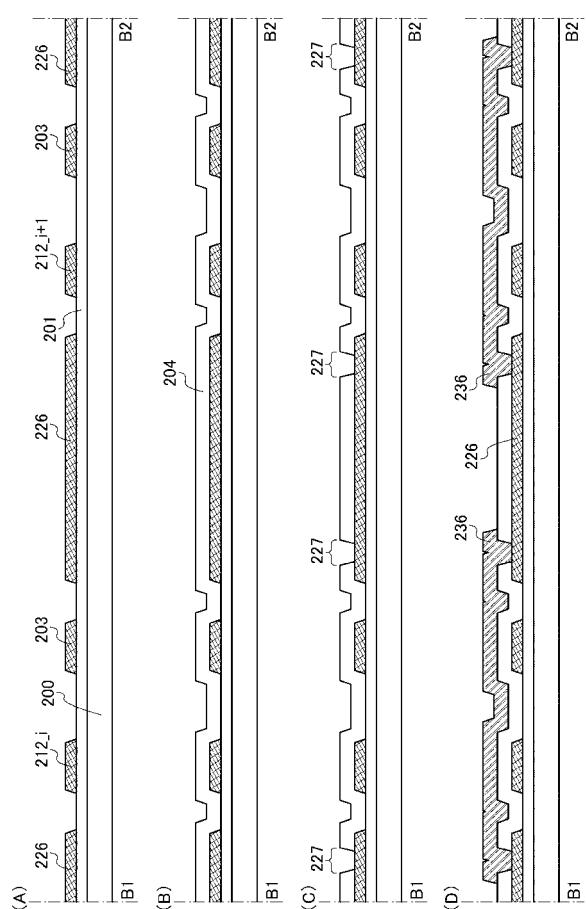
【図 1 2】



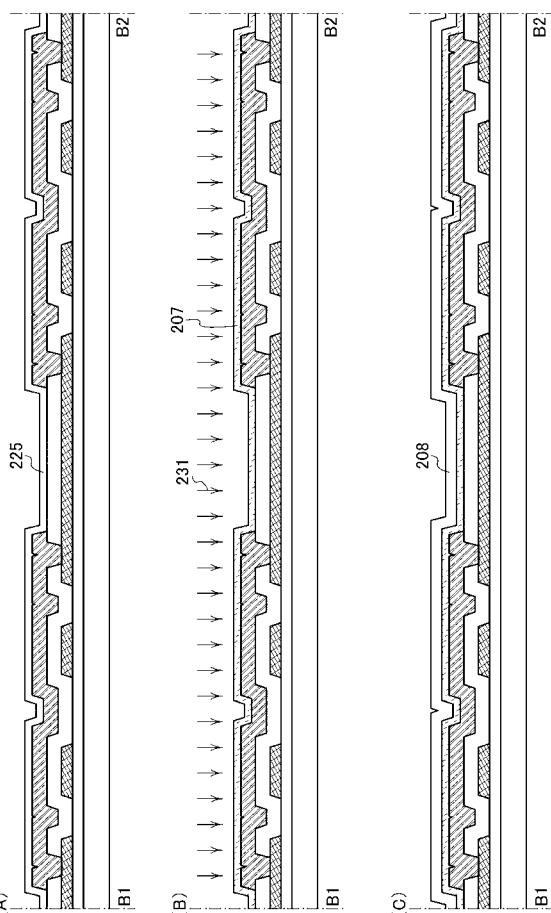
【図 1 3】



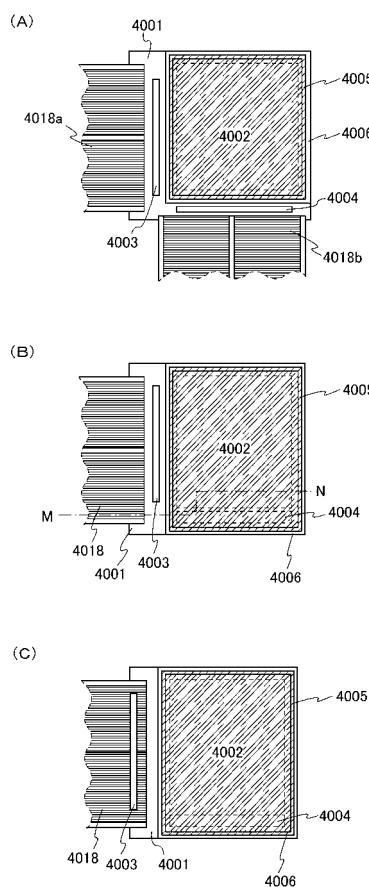
【図 1 4】



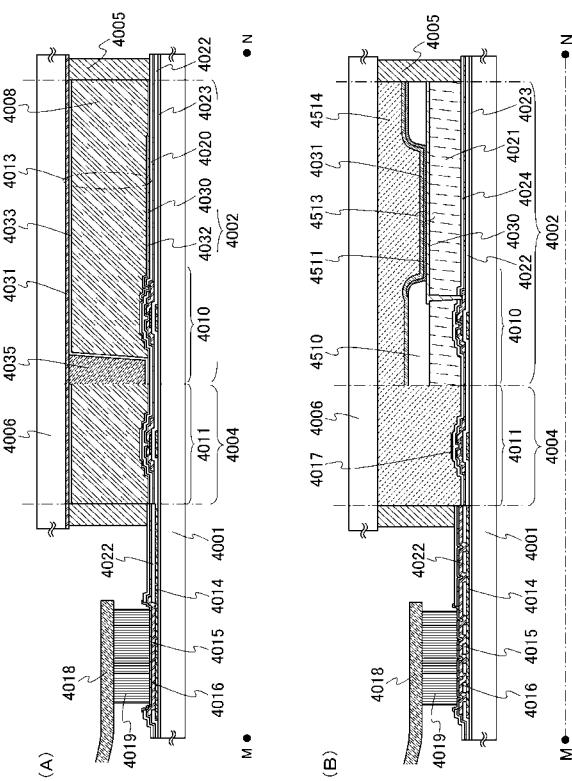
【 図 1 5 】



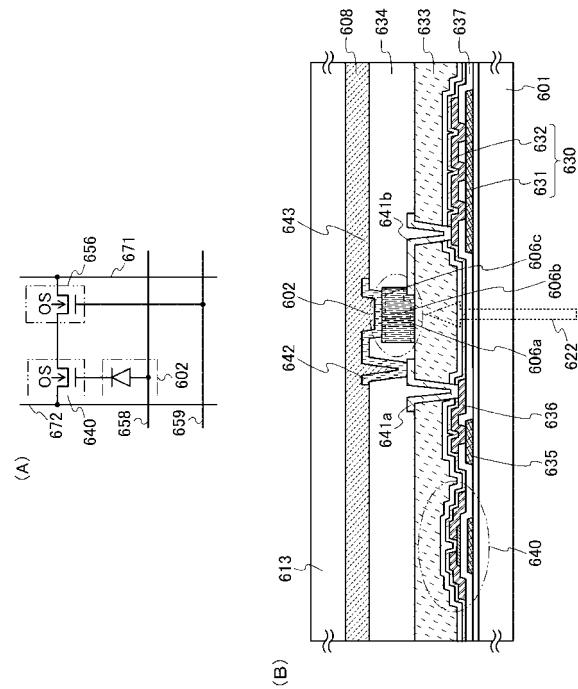
【 図 1 6 】



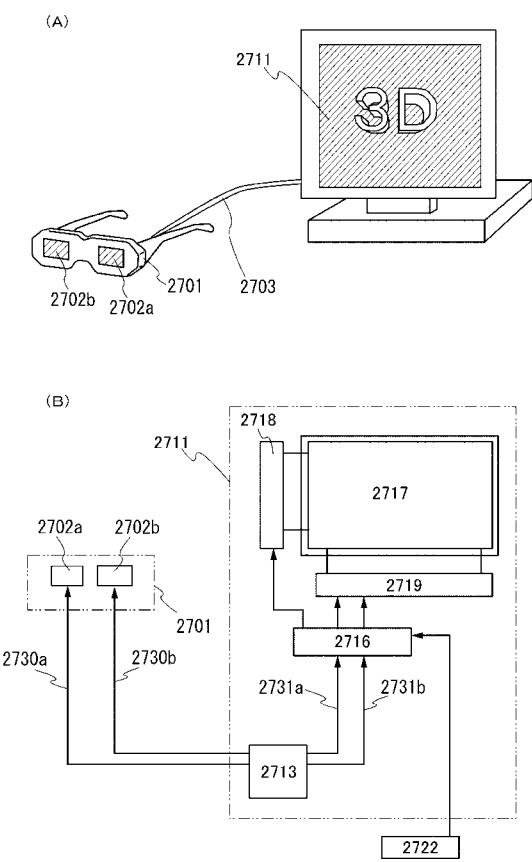
【図 17】



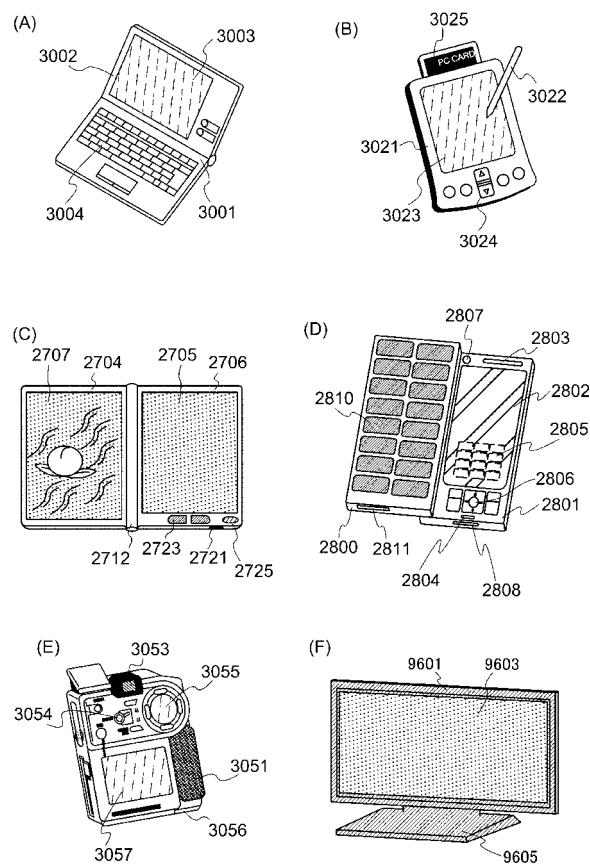
【 図 1 8 】



【図19】



【図20】



フロントページの続き

F ターム(参考) 5F033 GG03 GG04 HH08 HH17 HH18 HH19 HH20 HH21 HH32 HH33
HH34 HH38 JJ08 JJ17 JJ18 JJ19 JJ20 JJ21 JJ32 JJ33
JJ34 JJ38 KK11 KK12 KK17 KK18 KK19 KK20 KK21 KK32
KK33 KK34 KK35 MM05 MM08 MM13 MM19 NN06 NN07 PP15
PP19 PP26 PP27 PP28 QQ08 QQ09 QQ11 QQ12 QQ19 QQ34
QQ37 QQ48 QQ74 RR03 RR04 RR06 RR08 SS07 SS08 SS15
UU04 VV15 XX10 XX28
5F110 AA03 BB01 CC07 DD01 DD02 DD03 DD12 DD13 DD14 DD15
DD17 DD24 DD25 EE02 EE03 EE04 EE15 EE23 FF01 FF03
FF05 FF09 FF27 FF28 FF29 FF30 FF36 GG01 GG12 GG13
GG14 GG15 GG16 GG17 GG42 GG43 GG44 GG58 HK02 HK03
HK04 HK07 HK22 HK33 HL03 HL04 HL12 NN12 NN13 NN14
NN22 NN23 NN35 NN71 NN72