

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5016155号  
(P5016155)

(45) 発行日 平成24年9月5日(2012.9.5)

(24) 登録日 平成24年6月15日(2012.6.15)

(51) Int.Cl.

H01L 21/60 (2006.01)

F 1

H01L 21/60 301P

請求項の数 6 (全 15 頁)

(21) 出願番号 特願平11-192666  
 (22) 出願日 平成11年7月7日(1999.7.7)  
 (65) 公開番号 特開2000-49190(P2000-49190A)  
 (43) 公開日 平成12年2月18日(2000.2.18)  
 審査請求日 平成18年7月7日(2006.7.7)  
 (31) 優先権主張番号 60/092961  
 (32) 優先日 平成10年7月14日(1998.7.14)  
 (33) 優先権主張国 米国(US)

(73) 特許権者 501229528  
 テキサス インスツルメンツ インコーポ  
 レイテッド  
 アメリカ合衆国、テキサス、ダラス、チャ  
 ーチル ウエイ 7839  
 (74) 代理人 100059959  
 弁理士 中村 稔  
 (74) 代理人 100067013  
 弁理士 大塚 文昭  
 (74) 代理人 100082005  
 弁理士 熊倉 複男  
 (74) 代理人 100065189  
 弁理士 宍戸 嘉一  
 (74) 代理人 100096194  
 弁理士 竹内 英人

最終頁に続く

(54) 【発明の名称】能動集積回路上のボンディングのためのシステム及び方法

## (57) 【特許請求の範囲】

## 【請求項 1】

シリコン基板上に形成された集積回路であって、  
 ワイヤボンディングされるボンドパッドと、  
 前記ワイヤボンディングされるボンドパッドの下に配置される、集積回路の少なくとも  
 1つの回路部分と、  
 を含み、

前記回路部分が、第1の誘電層と前記第1の誘電層内に配置される第1のパターン形成  
 された電導性金属性強化構造とを含み、

前記第1の誘電層と前記第1のパターン形成された電導性金属性強化構造とが、誘電性  
 部分と金属性部分とを交互に有する平坦な上面を形成する、  
 前記集積回路。

## 【請求項 2】

請求項1に記載の集積回路であって、  
 前記第1のパターン形成された電導性金属性強化構造が銅を含む、集積回路。

## 【請求項 3】

請求項2に記載の集積回路であって、  
 前記第1の誘電層が機械的に弱い低誘電率材料を含む、集積回路。

## 【請求項 4】

請求項1又は3に記載の集積回路であって、

10

20

前記第1の誘電層が、前記第1の誘電層内かつ前記ワイヤボンディングされるボンドパッドの下に配置された、第1のパターン形成された金属性ダミー強化構造を更に含む、集積回路。

【請求項5】

請求項4に記載の集積回路であって、

それぞれ前記ワイヤボンディングされるボンドパッドの下に配置され、それぞれ第2の誘電層内に形成された開口部に配置される、第2のパターン形成された導電性金属性強化集積回路構造と第2のパターン形成された金属性強化ダミー構造とを更に含み、

前記第1の誘電層と前記第2の誘電層とが異なる層のレベルにある、集積回路。

【請求項6】

10

請求項1乃至4の何れかに記載の集積回路であって、

前記強化構造がダマシーンプロセスによって形成される、集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般に、半導体装置の分野に関し、より詳細には、能動回路領域の部分上に直接行われるワイヤボンディングを可能にする集積回路に関する。

【0002】

【従来の技術】

半導体技術の2つの独立した傾向はいずれも長い歴史を有するが、本発明に緊急性を与える。第1の傾向は半導体チップの組立ての一定の処理に関係する。

20

【0003】

シリコン集積回路のボンドパッドは、ファインチップタンクステンニードルを使用するウェーハ試験の間、更に回路上のアルミニウム金属被覆への従来のサーモソニックワイヤボンディングの間、または、より最近の組立ての進歩による基板チップデバイスでの半田ボールの取り付けの間に、損傷し得ることが半導体技術では周知である。ワイヤボンディングにおいて、特に、要因と思われるボンディングパッドへのボンディング細孔の先端により加えられる機械的負荷及び超音波応力である。損傷がボンディングプロセスの間に明らかでない時、その後、プラスチックカプセル封じ、促進された信頼性試験、温度サイクル、及びデバイス動作の間に発生する熱機械的応力に負けることにより、欠陥が明らかになるかもしれない。ほとんどの場合、損傷は、脆性または機械的に弱い誘電膜のチップアウトとして、しばしば金属またはシリコン片と共に、または持上げたボールボンドとして、または金属層の層間剥離として、下にある誘電性材料の重大な破断を進行させる微小割れとして表れる。

30

【0004】

半導体産業の最近の技術進歩は問題を更に悪化させがちである。例えば、シリコン含有の水素シリセスキオキサン(silsesquioxane)(HSQ)等のより新規の誘電材料がそれらのより低い誘電率のため好まれ、RC時定数の静電容量Cを減少するのに役立ち、従って、より高い回路速度を可能にする。誘電膜のより低い密度及び有孔性は誘電率を減少させるので、それらが機械的に弱い時でさえ、これらの特性を有する膜が採用される。エーロゲル、有機ポリイミド、及びパリレン製の膜は同じ範疇に入る。これらの材料はプラズマエンハンスト化学蒸着誘電体等の以前の標準の絶縁体より機械的に弱い。この傾向はプラズマ発生したテトラエチルオルト(tetraethylorthosilicate)(TEOS)酸化物及びHSQ、または(HSQとよく似た欠陥を受けやすい)プラズマ発生したTEOS酸化物及びオゾンTEOS酸化物の交互の層のような誘電層のスタック(積層)に影響を与える。これらの材料は、ボンドパッド金属の下に使用されるので、それらはひび割れによるデバイスの欠陥の危険性を拡大する。

40

【0005】

更に、ボンドパッド間の間隔は、貴重なシリコンの実質的な領域を節約するために、段々に減少させてきている。従って、より小さい大きさにも拘わらず、より強い結合を達成

50

するために、ボンディングパラメーターはより攻撃的になる。ボンディング中の結合力及び超音波エネルギーは増加されてきている。再び、歩留り損失と低い信頼性の危険性はより大きくなっている。

#### 【0006】

従来のボンドパッドの金属被覆プロセスにとって、前述の問題の解決法は1997年5月1日に出願され、「ボンドパッドを強化するシステム及び方法 (System and Method for Reinforcing a Bond Pad)」という表題で、テキサスインストルメンツインコーポレイテッドに譲渡された特許出願No.08/847,239に開示されていた。この開示の幾つかの概念及び方法は、その後、M. Saranらによる「金属間誘電体の構造強化を介するボンドパッドの損傷の排除 (Elimination of Bond-pad Damage through Structural Reinforcement of Intermetal Dielectrics)」という表題の刊行物で説明されている (Internat. Reliab. Physics Symp., March 1998)。本質において、機械的に強い金属構造は機械的に弱い誘電層の強化として機能する。金属が堆積され、その後、貯留層を形成するためエッチングされ、誘電材料、例えばHSQで充填される。従って、例えば、形成された金属パターンは格子型または十字架型の要素を含んでいてもよい。金属ラインの幅及び間隔は各貯留層の領域を最小にしつつ、多くのHSQを貯留層に閉じ込めるよう構成され、HSQ層がボンディングプロセスの直接の機械衝撃を加えられないようになっている。

#### 【0007】

HSQはスピノンオンプロセスにより堆積されるので、貯留層の大きさは誘電体を制御可能に充填するのに十分な大きさのままでなければならない。この要求はすべての回路の外形寸法を継続して減少させる産業界の傾向に反している。更にその上、回路速度を増加させるためより小さい寸法に向かう産業界全般に亘る傾向は、最近、いわゆるダマシーン金属被覆プロセスを広く受け入れさせた。このプロセスフローでは、絶縁体の膜が最初に形成され、その後、溝のような開口部がこの膜にエッチングされる。次に、銅またはアルミニウムのような金属がこれらの開口部を充填するために堆積される。表面の他の場所に堆積される金属はなんでも、こすったり磨いたりすることにより除去され、溝に埋め込まれた金属だけを残す。しかし、このプロセスフローは上記引用した特許出願に潜在する従来のプロセスの反対である。

#### 【0008】

ダマシーン金属パッド上のワイヤボンディング及び半田ボールのフリップチップボンディングは従来の金属被覆の場合と同じ争点（機械的かつ超音波エネルギーのボンドパッドへの移動及び弱い誘電層の破断の危険性）に直面している。（M. Saranらによるものでテキサスインストルメンツインコーポレイテッドに1998年5月に譲渡された）「半導体デバイスのボンドパッドを強化するためのファインピッチシステム及び方法 (Fine-Pitch System and Method for Reinforcing Bond Pads in Semiconductor Devices)」という表題の特許開示は出願のため提出された。それはボンドパッドの下の弱い誘電体を強化するダマシーン技術で作られた金属構造の設計及び製作プロセスを教示している。

#### 【0009】

2番目の傾向は半導体の実質的な領域を節約することにより、製造コスト節減の局面に関連する。ボンディングワイヤまたは半田ボールを収容するため、シリコン集積回路の通常のボンドパッドは適切な大きさ（通常、 $80 \times 80 \mu\text{m}$ 平方から $150 \times 150 \mu\text{m}$ 平方の範囲）である必要があり、そのため、ボンドパッドの数と集積回路の大きさによって、回路領域の約1~20%の間の領域を消費する。製造及び組立の理由のため、ボンドパッドは回路の周囲に沿って幾つもの列をなして配列され、通常、すべての4つのチップ側面に沿って配列されている。

#### 【0010】

今まで、製造されたすべての半導体デバイスは、ボンディングプロセスで必要とされる避け難い力による回路構造を損傷する高い危険性のため、ボンドパッドにより覆われる領域を実際の回路パターンを配置するための用途から排除しなければならなかつた。回路パターンがボンドパッド金属の下に配置されることが可能である場合には、明らかに、シリ

10

20

30

40

50

コンの実質的な領域のかなりの節約が得られる。これを成し遂げる1つの方法は、ボンドパッドの形成にのみ専念する金属被覆の別のレベル（階層）を作り出すことであろう。このレベルは能動回路領域を覆う保護膜上に作られるだろう。しかし、現存する技術では、K. G. Heinenらにより示されているように（「能動回路上のワイヤ結合（Wire Bonds over Active Circuits）」，Proc. IEEE 44<sup>th</sup> Elect. Comp. Tech. Conf., 1994の922～928頁）、ポリイミドの特別の応力緩衝層が、保護膜と追加の金属層の間に設けられなければならない。これまで、このポリイミド層を設けるコストは能動回路上の結合の概念の実行を妨げていた。

#### 【0011】

そのため、能動集積回路領域上に直接、ワイヤ及び半田ボール結合を製造することを可能にする、低コストで信頼性のある大量生産システム及び方法の緊急の必要性が生じている。そのシステムは、応力のない、単純な、そして、ボンドパッドが1つ以上の構造的かつ機械的に弱い誘電層上に配置されたとしても、柔軟で耐性のあるボンディングプロセスのため追加コストのないボンドパッドを提供すべきである。そのシステム及び方法は設計、材料及びプロセス変化の広い範囲に適用され、向上したプロセスの歩留り及びデバイスの信頼性と同様にシリコンの著しい節約に導くべきである。これらの発明は設置されているプロセス及び機器のベースを使用して成し遂げられ、新しい製造機械の投資を必要としないようにすべきである。

#### 【0012】

本発明は高密度集積回路に関し、特に、多数の金属被覆入力／出力、または、ボンドパッドを有するものに関する。これらの回路はプロセッサ、デジタル及びアナログデバイス、メモリ及び論理デバイス、高周波数及び高電力デバイス、及び大小両領域のチップのカテゴリ等、多数のデバイスの種類で見ることができる。本発明はシリコンの実質的な領域の著しい量を節約し、従って、集積回路チップの減少を可能にする。その結果として、本発明は、セルラ通信、携帯用小型無線呼出し機、ハードディスクドライブ、ラップトップコンピュータ及び医療機器のように縮小し続けるアプリケーションのスペース制約を緩和するのに役立つ。

#### 【0013】

本発明によれば、ボンドパッドの下の弱い誘電層を強化する手段として実際の集積回路の特定部分を利用し、そのため、ボンディングプロセスで要求される機械力に耐えるのに十分強いシステムを提供する、ボンドパッド強化システム及び方法が提供される。換言すれば、ボンドパッドは実際の回路の部分上に置かれ、それが、ボンドパッドに対し損傷させないボンディングのため必要な強化として機能する。

#### 【0014】

好結果の強化は、これらの回路部分が、有限要素の応力のモデル化により開発された一定の規則、及びファインパターン強化構造、いわゆるダミー構造を使用するための一定のガイドラインに従って設計及び製作されることを必要とする。本明細書において定義されるように、「ダミー」構造という用語は、主に集積回路の一部分であることなく機械的補強の目的だけのために、ボンドパッドの下に挿入された強化構造のことをいっている。一般に、これらの強化規則は、金属の固体ブロック及び接近して間隔をおいた金属パターンによって覆われた最大領域を制限し、及びまたはずっと大きな最小金属ピッチを規定する。ほとんどの回路設計にとって、これらの規則は金属線幅を50 μm以下に、そして金属線の間の空間を10 μm以下に保つ。同様の幾何学的構造のダミーパターンは実際の回路パターンが散在するボンドパッドの下の強化として機能し得る。

#### 【0015】

本発明は集積回路を製造するために適用されるプロセス段階の手順を利用する。如何なる強化構造でも、本発明は次のプロセス段階の1つを認める。ダマシーン金属被覆プロセスが使用される時、誘電層は最初に堆積され、溝は集積回路の特徴のため通常の設計規則でエッチングされる。これらのファインピッチ開口部は金属で充填され、金属及び誘電体はそれらの各領域に別々に閉じ込められるようになっている。従来の金属被覆プロセスが

10

20

30

40

50

使用される時、金属層が最初に堆積され、その後、貯留層を形成するためエッチングされ、誘電材料（例えば、H S Q）で充填される。

【0016】

【発明が解決しようとする課題】

全体の回路設計のために消費されるシリコン領域を減少させることにより集積回路チップのコストを減少させることができ本発明の目的であり、この目的は、ボンドパッド領域の下に実際の回路の部分を配置することにより、ボンドパッドの下の領域を利用する一方で、ボンドパッド金属の下の誘電層を機械的に強化するためにこれらの回路部分の構造強度を同時に活用することを通じて成し遂げられる。

【0017】

10

本発明の別の目的は、ボンドパッドの下の多レベル構造の場合でもボンドパッド金属被覆を構造的に強化することにより、半導体試験、及びワイヤ結合及びハンダ付け組立てのプロセス及び動作の信頼性を進歩させることである。

【0018】

本発明の別の目的は、試験及びワイヤボンディング及び半田付けのプロセスでの制限を除去し、従って、非常に傷つきやすい誘電体でも破断損傷を加える危険性を最小にすることである。

【0019】

本発明の別の目的は、多くの種類の半導体製品に適用できるように柔軟性があり、かつ製品の幾つかの世代に適用できるように総体的な設計及び配置概念及びプロセスを提供することである。

20

【0020】

本発明の別の目的は、製作、試験及び組立てに対し低コストで高速の処理を提供することである。

【0021】

本発明の別の目的は、集積回路デバイスの製作においてほとんど一般に使用され認められた設計及びプロセスだけを使用し、従って、新規の設備投資のコストを避け、設置されている製作設備のベースを使用することである。

【0022】

これらの目的は、大量生産に適した設計概念とプロセスフローに関する本発明の教示により成し遂げられている。製品の幾何学的形状及び材料の種々の選択を満足させるよう種々の変形が首尾よく用いられている。

30

【0023】

【課題を解決するための手段】

本発明の1実施例では、集積回路の少なくとも1つの部分がボンドパッドの下に配置され、ボンドパッドの下の実質領域を占有する。この回路部分は少なくとも1つの機械的に弱い誘電層と、この誘電層に配置されたパターン形成された強化金属構造とを含んでいる。ボンドパッドの下の適当な回路部分の例には、相互接続、抵抗（レジスタ）、コンデンサ、インダクタ、及び静電気放電構造が含まれる。

【0024】

40

本発明の別の実施例では、ボンドパッドの下の回路部分は、多数の誘電層で構成される少なくとも1つの誘電性積層（スタック）を含み、電導性材料のパターン形成された強化構造は、この誘電性スタックに配置されている。

【0025】

本発明の別の実施例では、集積回路の少なくとも1つの部分がボンドパッドの下に配置され、機械的に弱い誘電層及びパターン化された強化金属構造を含み、ボンドパッドの下に実質領域を占有している。更に、別の誘電層がボンドパッドの下に配置され、別のパターン化された強化構造を含んでいる。パターン化された強化構造は接続または連結構造であってもよい。本発明の更に別の実施例では、パターン化された強化構造は、分離されたまたは連結されていない繰り返し要素を含んでいてもよい。

50

## 【0026】

本発明の別の実施例では、集積回路の第1部分がボンドパッドの1つの部分の下に配置されている。その上更に、集積回路の追加部分がボンドパッドの部分の下に配置されている。各回路部分は少なくとも1つの弱い誘電層と、誘電層に配置されたパターン化された強化構造を含んでいる。

## 【0027】

本発明の更に別の特徴では、半導体集積回路のボンドパッドを強化する方法はボンドパッドの下に集積回路の少なくとも1つの部分を配置し、少なくとも1つの誘電層と、この少なくとも1つの誘電層に配置されたパターン化された電導性強化構造をこの回路部分に供給する段階を含んでいる。通常、パターン化された電導性強化構造は少なくとも1つの金属層を含んでいる。少なくとも1つの誘電層と少なくとも1つのパターン化された強化金属構造を供給するプロセスは、本発明の1実施例では従来の金属被覆の製作手順を含み、本発明の別の実施例ではダマシーン金属被覆の製作手順を含んでいる。

10

## 【0028】

本発明により示された技術進歩及び本発明の目的は、添付した図面及び添付した特許請求の範囲に示された新規な特徴に関連して考慮する時、本発明の好適な実施例の以下の説明から明らかになるだろう。

## 【0029】

## 【発明の実施の形態】

本発明は、通常、ボンドパッドと呼ばれる、集積回路の入力／出力（I／O）端末に関する。ここに定義したように、「ボンドパッド」という用語は回路の金属被覆されたI／Oに関する。ボンドパッドは、ワイヤボンディングの金属ボールまたはリフローアセンブリの半田ボールへの接点として機能するためにシリコン面積の実質的な領域（80×80μm<sup>2</sup>から150×150μm<sup>2</sup>）を要求する。現代の回路では、信号、電源及び接地が、8から1000以上の数に及ぶ非常に多くのボンドパッドを要求し、以前のシリコンの著しい犠牲を引き起こしている。その上更に、ワイヤボンディング及び半田リフローのプロセスはかなりの機械的応力をボンドパッド及びそれらの下にある材料に働く、特に絶縁体は微小割れにおびやかされるようになっている。本発明は回路のボンドパッドの領域と強度の両方の問題を解決する。

20

## 【0030】

30

本発明の各種実施例を作り使用することが後述されているが、本発明は広範囲の特定の情況に具体的に表現可能な多くの適用可能な創意に富んだ概念を提供することが認められるべきである。ここに論じた特定の実施例は本発明を作り使用するための1つの方法を単に例証したものであり、本発明の範囲を設定するものではない。本発明の影響は公知の技術の限界を強調することにより最も容易に認めることができるだろう。

## 【0031】

図1は材料、特に、金属被覆構造の助けでボンドパッドの下の機械的に弱い絶縁体を強化する公知技術のアプローチを示している。図1は、本明細書における弱い誘電性材料の大部分を含み収容するための複数の領域12を有する（金属または電導性材料製の）接続または連結された格子構造11を示している。従って、強化構造10は機械的に弱い1つ又は複数の誘電層への支持及び機械強度を供給し、破断、くぼみ、及びワイヤボンディング、半田付け、または試験により引き起こされる他のボンディング関連及び試験関連の欠陥の発生が実質的に抑制されるようになっている。

40

## 【0032】

例として、格子構造11は銅製であってもよい。格子構造11の壁は0.5μm厚である。格子構造は80μmの側長13を有する矩形領域を占有している。領域12を充填する誘電材料がより薄い酸化物の上層を有する主としてHSQの積層（スタック）である場合には、各領域12は3.0μmの側長14を有する矩形である。種々の強化構造が、例えば、複数の接続された構造要素のあり又はなしで、複数の繰り返し構造要素のあり又はなしで、単一層配置または多層積層（スタック）において、使用されている。これらの強

50

化構造は、標準の金属被覆のプロセス手順において、またはダマシーン金属被覆の手順において製作可能である。

【0033】

図1に示したもののような金属構造の強化能力と対照的に、ダミー構造は（非常に多くの）ボンドパッドを収容するため以前のシリコンを依然として消費し、そのため、シリコンの実質的な領域を節約する緊急の必要性を扱わない。

【0034】

公知技術のこの欠点は、本発明の好適な実施例を概略的に示す図2の例で示されているように、本発明により排除されている。集積回路の小部分は、それがシリコン基板200とその最初の酸化物201（通常、200から1000nmの範囲の厚さ）の上に作られるように示されている。階層（レベル）は第1金属層210で始まり、これは往々にして数種の金属のサンドイッチ状のものであり、例えば、順次、20～40nmの厚さのチタニウム窒化物、300～600nmの厚さの銅をドープしたアルミニウム、20～60nmのチタニウム窒化物である。第1中間層の誘電層202がその後に続き、それは100～600nmのHSQの積層（スタック）製であり、400～700nmの酸化物がそれに続く。階層は第1金属層210と類似の構成の第2金属層220が続き、その後第2中間層の誘電層203が続き、それはまた機械的に弱い材料HSQを含んでいる。ボンドパッドのための金属層240に達する前に、しばしば第3（及び第4等）金属層230及び第3（及び第4等）中間層の誘電体204がある。例証の目的のため、すべて同一の誘電体スタックとして示されているが、これはそうする必要はない。

10

20

【0035】

ここに定義されたように、「階層」という用語は、お互いの最上面に配置され順次処理された絶縁層及びまたは電導層のスタックのことをいっている。これらの層は互いに整列した特徴を含んでいる。

【0036】

通常、誘電層を堆積させるために使用される技術は、化学蒸着、スパッタリング、またはスピノンプロセスを含んでいる。好適な材料は、シリコン酸化物、シリコン窒化物、酸化窒化物、フッ化珪酸塩ガラス（FSG）、ドープされていない珪酸塩ガラス（USG）、燐珪酸塩ガラス（PSG）、プラズマ発生テトラオルト珪酸塩酸化物（TEOS）、及び最近のシリコン含有水素シリセスキオキサン（HSQ）、またはゲルまたは粉末物質、またはポリイミド及びパリレンのような有機重合体さえも含んでいる。各材料は適用のためその好適な一定な型を有しており、例えば、シリコン窒化物は水分子による浸透を止め、燐をドープしたガラスはより低いリフロー温度を与え、HSQは非常に低い誘電率を示している。しかし、しばしば、所望の特性は望まない特性を伴い、それは構造的及び機械的に弱いHSQ及びゲルであり、重合体は高い温度での重合を要求することがあり、熱的に不安定となり得る。層の厚さは幅広く（20から1000nmまで）変更可能であるが、通常、ウェーハ直径に亘りかなり均一である。

30

【0037】

ボンドパッド金属層240は通常、400から1000nmの銅をドープしたアルミニウムを含み、それは、しばしば、チタニウム（またはチタニウム窒化物、チタニウムタンゲステン、タンタル、タンタル窒化物、タンタルシリコン窒化物、タンゲステン窒化物、またはタンゲステンシリコン窒化物）の薄い（10から200nm）下層の上にある。ボンドパッド金属層240は、シリコン窒化物またはシリコン酸化窒化物製の水分が浸透しない保護膜205aにより覆われている（通常200から1000nm厚）。保護膜に開けられた窓205b（80から150nm幅）はボンドパッド241の幅を規定し、それは通常、矩形である。ボンドパッドは主に金、銅、またはアルミニウムのボンディングワイヤ（図示せず）のボールまたはウェッジを受ける。ハンダボール（鉛と錫の幾つかの混合物、図示せず）がボンドパッドに付けられる場合には、耐熱金属の薄膜と貴金属の膜の下金属（図示せず）を最初に受ける必要がある。

40

【0038】

50

本発明はボンドパッド領域の下の第1金属層210, 第2金属層220, 及び第3金属層230のためのシステム及び製作方法を提供する。図2では、層210は集積回路の部分211を含み、これは、例えば、相互接続、静電放電に対する保護構造部分、精密抵抗、コンデンサ及びインダクタである。これらの部分211はボンドパッドの幅の二部分だけを占有し、従って、層210は、図1で説明されているように回路パターンから電気的に絶縁された強化ダミー構造の部分212を更に含んでいる。電気的バイアスの理由のため、回路部分の幾つかの部分は拡散したモート214への電気的接続213またはシリコン基板200への他の接続215を有していてもよい。

#### 【0039】

図2の第2金属層220は集積回路の他の部分221a及び221bを含んでいる。その例としては、また、相互接続、静電放電に対する保護構造部分、精密抵抗、コンデンサ及びインダクタを含む。部分211及び部分221a, 221bの合計がボンドパッド241の全体の領域に加えられることに注意が払われている。そのため、ボンドパッド241が能動回路上に配置され更なるシリコンの真の領域を消費しないことを述べができる。部分211と部分221a及び221bとの間に任意の電気接続222があつてもよい。第2金属層220の残りは図1に説明されているような強化ダミー構造223を含んでいる。

#### 【0040】

ボンドパッドの全体領域が回路部分上に配置されていない本発明の別の実施例が図6で説明されている。

#### 【0041】

図2の実施例では、第3金属層230は完全に強化ダミー構造231製であり、例えば、図1で説明されているように、接続された格子構造であつてもよい。例として、集積回路の金属被覆技術がダマシーンプロセスを要求する場合には、その後、層230は最初に誘電材料を堆積させることにより製作され、通常使用される技術は化学蒸着、スパッタリング、またはスピノンプロセスを含んでいる。好適な材料は上述したものであり、機械的に弱いHSQを含んでいる。開口部または溝はこの層にエッティングされ、通常使用される技術はスパッタエッティング、及びプラズマエッティングを含んでいる。通常、マスクがこのプロセスのため使用されるので、そのように作られた開口部の幅はファイン外形サイズ及びファイン線ピッチの方に向かう半導体産業界の傾向に従っている。開口部の幅は、線用に約100から600nm以上までの範囲であり、線間の貯留層用に40から150μmまでの範囲である。

#### 【0042】

次に、適正な導体、半導体、または(しばしば、2%までの銅と1%までのシリコンでドープされた)アルミニウムや銅のような金属が全体の表面上に(通常、スパッタリング、電気めっき、またはスパッタされたシード層上への化学蒸着により)堆積され、開口部/溝を一様に充填し、表面の残部上に何らかのプランケットを形成する。電導性材料の他の例は、アルミニウム層が後に続く、チタニウム/チタニウム窒化物のスタック製の最下層を含んでいる。銅が使用される場合には、磨かれるスタックは通常、タンタル窒化物及び電気めっきされた銅が後に続くスパッタされた銅から構成されている。その後、プランケットはこすって磨くことにより注意深く除去され、交互の誘電材料部分と金属部分の均一に平坦な面を発生させる。誘電材料部分と金属部分の間の境界は明確に画定され、最も近い隣接部分に侵害するどちらの種類の疑似材料もない。

#### 【0043】

一方、集積回路の金属被覆技術が従来の金属被覆プロセスを要求する場合には、最初に金属層を堆積することにより図2の第3金属層230が製作される。開口部、または貯留層がその後、この金属層にエッティングされ、誘電材料で充填される。誘電材料が半粘性で開口部/貯留層を充填するためスピノン技術を可能にする時、開口部の大きさは半粘性の誘電性材料による適切な充填を確実にするのに十分な大きさを有している必要がある。充填プロセスでは、半粘性の材料は開口部の壁でメニスカスを形成する。更に、誘電体の

10

20

30

40

50

薄膜は開口部間の金属面の残部に堆積されている。従って、結果としての表面は一様に平坦ではなく、疑似の誘電性材料が開口部の外部の金属面に残っている。

【0044】

本発明の別の好適な実施例は図3及び4に示されている。これらの図面は、集積回路の能動要素がボンドパッドの下の領域に配置されている時、ボンドパッド及びそれらの使用のため機械的に弱い誘電体を強化する層で構成される、下にある階層を通る概略断面である。そのような要素は例えばMOSトランジスタを含んでいる。図3と図4の比較は能動要素によりうまくいったボンドパッドの強化のため以下の設計配置規則を教示する。

【0045】

\*回路配置が能動要素に加えてボンドパッドの下の金属相互接続を含む場合は、金属ダミー構造の更なる挿入は十分な強化を達成するために必要でないかもしれない(例:図3)。

10

【0046】

\*回路配置が能動要素に加えてボンドパッドの下の金属相互接続を含んでいない場合には、適切な金属ダミー構造の更なる挿入が十分な強化を達成するために必要である(例:図4)。例は図1の網目構造である。

【0047】

\*ダミー構造の連続した金属の金属選択によっては、連続した金属の外形の最大寸法は有限要素の強度分析によって決定されなければならない。図1の例では、銅線最大幅は0.5μmである。

20

【0048】

\*ダミー構造の誘電性材料の選択によっては、連続した誘電体の外形の最大寸法は有限要素の強度分析によって決定されなければならない。図1の例では、HSQ貯留層の側長は2.0μmである。

【0049】

図3を参照すると、ボンドパッド30は保護層300b(例えば、500から1000nm厚のシリコン窒化物)にエッティングされた開口部300a(例えば、80μm幅)から成り、約200から1000nm厚のアルミニウムまたは銅を含み、アルミニウムまたは銅はしばしば、薄い(約10から500nm)バリア下層301(チタニウム、チタニウム窒化物、またはチタニウムタングステン、タンタル、タンタル窒化物、タンタルシリコン窒化物、タングステン窒化物、またはタングステンシリコン窒化物製)を有している。誘電層302は通常、TEOS酸化物、シラン酸化物、FSG、ポリイミド、または低誘電率を有する他の誘電体でできている。任意の層303はシリコン窒化物、シリコン酸化窒化物、シリコン炭化物、またはアルミニウム窒化物(約20から50nm厚)でできている。

30

【0050】

約200から1000nm厚の誘電層304はプラズマ酸化物のような良品質の誘電体を含んでいる。また、それはFSG、USG、PSG酸化物、またはポリイミドの様な何らかの重合体から成ってもよい。約20から50nm厚の層305及び306は窒化物または酸化窒化物製である。約200から1000nm厚の誘電層307はHSQのような低誘電率の材料、または酸化物(FSG、USG、PSG酸化物)及びHSQの積層を含んでいる。

40

【0051】

本発明で非常に重要なのは金属パターン31及び32である。例えば、それらは密集した配置規則を有する銅製の回路相互接続である。幅31a及び32aは約0.15から50μmまで変動し得、間隔33aは0.1から1.0μmの範囲にある。金属パターン31及び32は層301に類似の薄いバリア層308により囲まれていてもよい。金属パターン31及び32は約0.1から0.5μmの幅のバイア31b及び32bを示してもよく、これらのバイアは、ボンドパッド領域の下に配置される他の能動または受動回路要素への電気接続のため、プレ金属誘電層309(通常、USGまたはPSG酸化物)を介し

50

て種々のより低いレベルへ到達する。図3では、バイア31bは(約100から300nm厚であり、側壁スペーサー酸化物または窒化物311によって囲まれた)ポリシリコン層310に接続され、バイア32bは珪化物層312に接続される。この珪化物層は溝絶縁313で終わり、溝絶縁313は50から300nm幅であり、シリコン基板314に200から500nmの深さに伸びてもよい。全体のトランジスタ幅は通常0.5から1.0μmであるが、MOSトランジスタのゲート幅310aはしばしば0.1から0.5μmの範囲にある。

#### 【0052】

層の階層である図4を参照すると、これらの層の材料の構成と幾何学的形状が図3のものに類似している。しかし、図3と対照的に、図4の実施例はボンドパッド40の下の金属相互接続(参照数字31と32)の密集回路パターンを含んでいない。そのため、それは強化を達成する金属ダミー構造41を必要とする。金属ダミー構造41は誘電層43にパターン形成され、誘電層43は機械的に弱いHSQ層43aと酸化物層43bのスタックであってもよい。ボンドパッドはこの金属ダミー構造と共にバイア42によって接続されていてもよい。この場合、バイア42は誘電層44を横切り、シリコン窒化物、酸化物(FSG、USG、PSG酸化物、または重合体)、及びシリコン窒化物(または酸化窒化物)層のスタックであってもよい。バイア42はボンドパッド40の周囲に配置されなくともよい。

#### 【0053】

本発明の別の実施例として、図5は、回路部分51とダミー構造52を備えた、マルチ・レベル強化階層に重なるボンドパッド50の簡略平面図を示す。同じ物に同一の参照数字を使用して、図6は、複数の層の強化階層を通る、概略かつ簡略化した断面を示している。ダミー構造は2つの完全なレベルに配置されるが、回路部分は別のレベルのボンドパッド領域の一部分を消費する。例として、回路部分は静電放電に対する保護デバイスの部分、特に、その相互連結接続と抵抗部分を構成してもよい。別の例は、回路の相互接続及び抵抗部分である。回路部分はシリコン基板55に拡散されたモート54にバイア53によって任意に接続されていてもよい。

#### 【0054】

図6の層の材料及び幾何学的形状は図2の各層に類似している。図6と図2の実施例の間の主要な相違点は、ダミー構造と異なるレベルへの回路部分の制限である。しかし、両方の場合の目的は、機械的に弱い誘電体を強化し、必要な場合には、強化ダミー構造を附加することにより最適の強化を成し遂げる一方で、ボンドパッド領域の下にできるだけ多くの回路部分を収容することである。本発明の教示によれば、この概念は従来の金属被覆とダマシン金属被覆プロセスの両方に適用可能である。

#### 【0055】

この発明は例証となる実施例に関連して説明されているが、この説明は限定した意味で解釈されることを意図するものではない。本発明の他の実施例と同様に、例証の実施例の各種修正及び組合せが、その説明に関連して当業者にとって明らかであろう。そのため、添付した特許請求の範囲はそのような修正または実施例を包含することを意図している。

#### 【0056】

以上の記載に関連して、以下の各項を開示する。

1. ボンドパッドと、該ボンドパッドの下に配置される集積回路の少なくとも1つの部分と、を含み、前記部分が少なくとも1つの誘電層と該誘電層に配置されるパターン形成された電導性強化構造とを含むことを特徴とする集積回路。
2. 前記部分が前記ボンドパッドの下に実領域を占有する請求項1に記載の集積回路。
3. 前記部分が機械的に弱い誘電層を含む請求項1に記載の集積回路。
4. 前記部分が少なくとも1つの多層誘電性スタックを含む請求項1に記載の集積回路。
5. 前記部分が機械的に弱い有機層を含む請求項1に記載の集積回路。

10

20

30

40

50

6. 前記部分が抵抗(レジスタ)、インダクタ、またはコンデンサとして構成される少なくとも1つの電導性構造を含む請求項1に記載の集積回路。

7. 前記部分が金属製のパターン形成された電導性強化構造を含む請求項1に記載の集積回路。

8. 前記部分が相互接続として構成された少なくとも1つの電導性構造を含む請求項1に記載の集積回路。

9. 前記部分が少なくとも1つのバイアによって前記ボンドパッドに接続されている請求項1に記載の集積回路。

10. ボンドパッドと、該ボンドパッドの1つの部分の下に配置される前記集積回路の少なくとも1つの部分と、少なくとも1つの第1誘電層と該第1誘電層に配置される第1の電導性強化回路構造とを含む前記部分と、前記ボンドパッドの一部分の下に配置される少なくとも1つの第2誘電層と、該第2誘電層に配置される第2強化構造と、を含むことを特徴とする集積回路。 10

11. 前記ボンドパッドの前記部分が部分的に同一である請求項10に記載の集積回路。

12. 前記ボンドパッドの前記部分が完全に同一である請求項10に記載の集積回路。

13. 前記ボンドパッドの前記部分が完全に異なる請求項10に記載の集積回路。

14. 前記強化構造が前記ボンドパッドの下に実領域を占有する請求項10に記載の集積回路。

15. 前記第2強化構造が電導性材料を含む請求項10に記載の集積回路。 20

16. 前記電導性材料が金属である請求項15に記載の集積回路。

17. 前記第2誘電層が機械的に弱い誘電層を含む請求項10に記載の集積回路。

18. 前記第2誘電層が少なくとも1つの多層誘電性スタックである請求項10に記載の集積回路。

19. 前記第2誘電層が機械的に弱い有機層を含む請求項10に記載の集積回路。

20. 前記第1及び第2誘電層が同一の材料製である請求項10に記載の集積回路。

21. 前記第1及び第2誘電層が異なる材料製である請求項10に記載の集積回路。

22. 前記第2のパターン形成された強化構造が複数の接続された構造要素を含む請求項10に記載の集積回路。

23. 前記第2のパターン形成された強化構造が複数の繰り返し構造要素を含む請求項10に記載の集積回路。 30

24. 前記第2のパターン形成された強化構造が複数の非連結の繰り返し構造要素を含む請求項10に記載の集積回路。

25. 前記少なくとも1つの回路部分が少なくとも1つのバイアにより前記第2のパターン形成された強化構造に接続されている請求項10に記載の集積回路。

26. 前記第1及び第2誘電層が同一である請求項10に記載の集積回路。

27. ボンドパッドと、該ボンドパッドの1つの部分の下に配置される前記集積回路の第1部分と、少なくとも1つの第1誘電層と該少なくとも1つの第1誘電層に配置される第1の電導性強化回路構造とを含む前記第1回路部分と、前記ボンドパッドの一部分の下に配置される前記集積回路の少なくとも1つの追加部分と、少なくとも1つの第2誘電層と該少なくとも1つの第2誘電層に配置される第2の電導性強化回路構造とを含む前記少なくとも1つの追加部分と、を含むことを特徴とする集積回路。 40

28. 前記ボンドパッドの前記部分が部分的に同一である請求項27に記載の集積回路。

29. 前記ボンドパッドの前記部分が完全に同一である請求項27に記載の集積回路。

30. 前記ボンドの前記部分が完全に異なる請求項27に記載の集積回路。

31. 前記第1回路部分が少なくとも1つのバイアにより前記少なくとも1つの追加回路部分に接続されている請求項27に記載の集積回路。

【0057】

32. 前記ボンドパッドの下に前記集積回路の少なくとも1つの部分を配置し、前記少 50

なくとも 1 つの回路部分にそこに配置される電導性強化構造を有する少なくとも 1 つの誘電層を供給する、ことを含むことを特徴とする半導体集積回路のボンドパッドを強化する方法。

3 3 . 前記電導性強化構造が金属を含む請求項 3 2 に記載の方法。

3 4 . 前記少なくとも 1 つの誘電層と前記強化構造を供給する前記プロセスが、強化層を形成する段階と、所定領域の前記強化層を複数の空領域を有する回路パターンの一部分にパターン形成する段階と、パターン形成した強化層の上に誘電層を形成し、そこに空領域を充填する段階と、パターン形成された強化層の上に誘電層にボンドパッドを形成する段階と、を含む請求項 3 2 に記載の方法。

3 5 . そのボンドパッドを形成する前に少なくとも一度、強化層形成、パターン形成、及び誘電層形成段階を繰り返すプロセスを更に含む請求項 3 4 に記載の方法。 10

3 6 . 前記少なくとも 1 つの誘電層と前記強化構造を供給する前記プロセスが、第 1 誘電層を形成する段階と、所定領域の前記第 1 誘電層を複数の空領域を有する回路パターンの一部分にパターン形成する段階と、前記パターン形成された第 1 誘電層の上に強化材料層を形成し、そこに前記空領域を充填する段階と、前記充填した空領域以外の前記強化材料を除去し、一様に平坦な面が形成され、前記第 1 誘電層が強化層に変換される段階と、前記強化第 1 誘電層の前記一様に平坦な面の上に第 2 誘電層を形成する段階と、前記強化第 1 誘電層の上の前記第 2 誘電層にボンドパッドを形成する段階と、を含む請求項 3 2 に記載の方法。

3 7 . そこに前記ボンドパッドを形成する前に少なくとも一度、第 1 誘電層の形成、パターン形成、強化材料層の形成、材料除去、及び第 2 誘電層の形成段階を繰り返すプロセスを更に含む請求項 3 6 に記載の方法。 20

3 8 . 前記ボンドパッドの下に前記集積回路の少なくとも 1 つの部分を配置し、前記少なくとも 1 つの回路部分に少なくとも 1 つの第 1 誘電層と前記少なくとも 1 つの誘電層に配置される第 1 電導性強化回路構造を供給し、前記ボンドパッドの下に少なくとも 1 つの第 2 誘電層を配置し、該第 2 誘電層に配置される第 2 強化構造を供給する、ことを含むことを特徴とする半導体集積回路のボンドパッドを強化する方法。

3 9 . 前記強化構造が金属を含む請求項 3 8 に記載の方法。

4 0 . 強化されたボンドパッドを有する集積回路のための構造と製作方法がボンドパッドの下に配置される集積回路の少なくとも 1 つの部分を含み、この少なくとも 1 つの回路部分が少なくとも 1 つの誘電層とこの少なくとも 1 つの誘電層に配置されるパターン形成された電導性強化構造とを含んでいる。 30

#### 【図面の簡単な説明】

【図 1】 従来技術に関し、従来のまたはダマシーン金属被覆プロセスにより作られたボンドパッドを強化するダミー構造の概略平面図である。

【図 2】 本発明の 1 実施例による回路部分及びダミー構造を含み、ボンドパッドとその下にある多レベルの強化構造を通る概略かつ簡略断面図である。

【図 3】 多レベル配置の集積回路の強化部分の下にあるボンドパッドの例の概略断面図である。

【図 4】 多レベル配置の集積回路の強化部分の下にあるボンドパッドの例の概略断面図である。 40

【図 5】 本発明の別の実施例による多レベルの強化配置の回路部分とダミー構造の上にあるボンドパッドの簡略平面図である。

【図 6】 回路部分とダミー構造を含み、ボンドパッドとその下にある多レベル強化構造を通る概略かつ簡略断面図である。

#### 【符号の説明】

1 0 強化構造

3 1 金属パターン

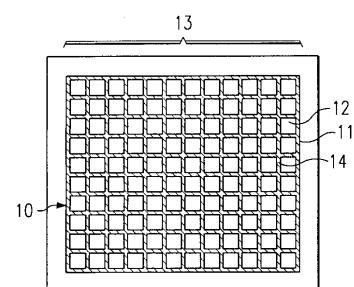
3 2 金属パターン

4 0 ボンドパッド

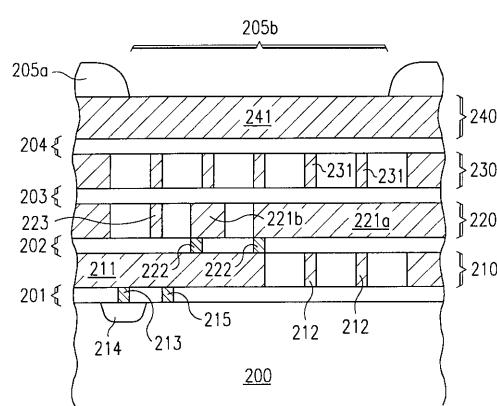
4 2 バイア  
 4 4 誘電層  
 5 0 ボンドパッド  
 5 3 バイア  
 2 0 0 シリコン基板  
 2 1 0 第1金属層  
 2 2 0 第2金属層  
 2 2 3 強化ダミー構造  
 2 3 0 第3金属層  
 2 4 0 ボンドパッド金属層

10

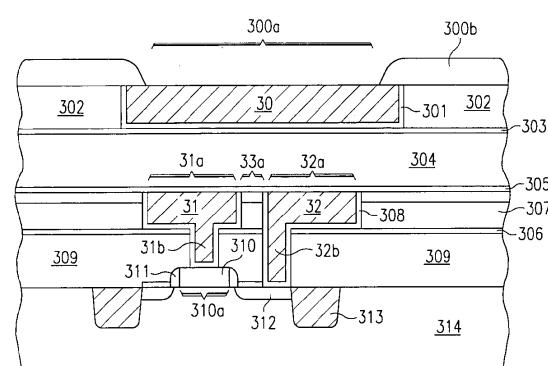
【図1】



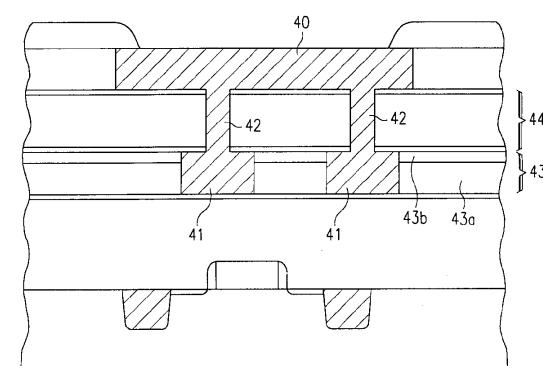
【図2】



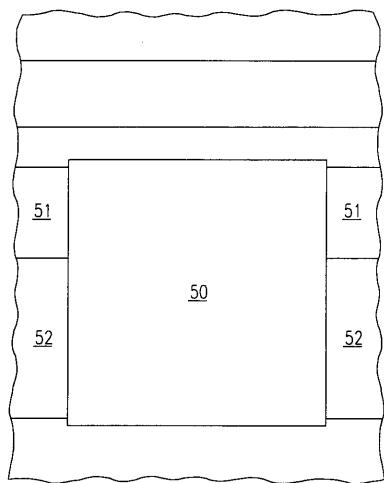
【図3】



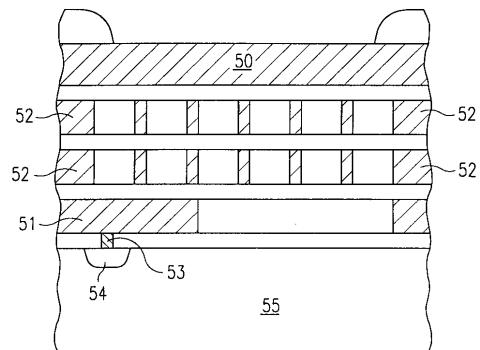
【図4】



【図5】



【図6】



---

フロントページの続き

(74)代理人 100074228  
弁理士 今城 俊夫  
(74)代理人 100084009  
弁理士 小川 信夫  
(74)代理人 100082821  
弁理士 村社 厚夫  
(74)代理人 100086771  
弁理士 西島 孝喜  
(74)代理人 100084663  
弁理士 箱田 篤  
(72)発明者 ムクル サラン  
アメリカ合衆国 テキサス州 75082 リチャードソン マディソン コート 2902

審査官 板谷 一弘

(56)参考文献 特開平02-077133 (JP, A)  
特開平10-022322 (JP, A)  
特開平03-131044 (JP, A)  
特開平05-343466 (JP, A)  
特開平08-213422 (JP, A)  
特開平08-293523 (JP, A)  
特開平10-064945 (JP, A)  
特開平05-067645 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/60