[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04L 29/04
G06F 5/00

[12] 发明专利说明书

[21] ZL 专利号 02121994.X

[45] 授权公告日 2004 年 12 月 1 日

[11] 授权公告号 CN 1178445C

[22] 申请日 1997.12.9 [21] 申请号 02121994.X
分案原申请号 97126040.0
[30] 优先权
[32] 1996.12.9 [33] JP [31] 1996-328323
[32] 1997.5.15 [33] JP [31] 1997-125426
[32] 1997.5.22 [33] JP [31] 1997-131984
[71] 专利权人 松下电器产业株式会社
地址 日本大阪
[72] 发明人 末吉雅弘 宫阪修二 石户创
藤田刚史 片山崇 松本正治
中村刚 音村英二 川村明久
审查员 胡向莉

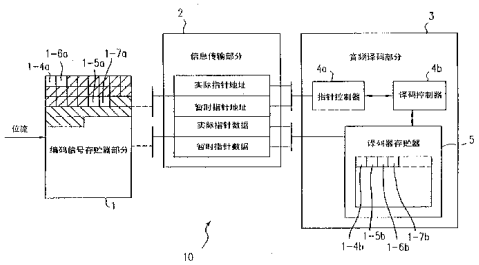
[74] 专利代理机构 永新专利商标代理有限公司
代理人 曲 瑞

权利要求书 3 页 说明书 29 页 附图 17 页

[54] 发明名称 音频译码装置

[57] 摘要

一种音频译码装置，包括：用于存放编码音频信息的编码信息存贮器部分，用于读取存放在编码信息存贮器部分中任意位置的编码音频信息的信息传输部分，和用于对信息传输部分所读取的编码音频信息进行译码并按时间轴输出所得音频信息的音频译码部分。



ISSN1008-4274

权 利 要 求 书

1、一种音频译码装置，以利用子波段合成滤波数据和子波段信号数据的子波段合成操作对用于n通道的音频信号进行译码，其中n>1，此音频译码装置包括：

用于保存用于子波段合成操作的m通道的子波段合成滤波数据和子波段信号数据的第一存贮器部分，其中m<n；

用于保存用于n通道的子波段信号和子波段合成数据的第二存贮器部分；

操作部分，用于接收编码音频数据并将其译码成子波段数据，利用保存在第一存贮器部分中的数据进行子波段合成滤波操作并输出经译码的用于m通道的音频数据，和请求置换由子波段合成滤波操作计算得的新子波段合成滤波数据和依次需要的子波段合成滤波数据；和

数据转移部分，根据来自操作部分的请求，以m通道的单位置换第一和第二存贮器部分中的子波段合成滤波数据和子波段信号数据。

2、按照权利要求1的音频译码装置，其特征是，

操作部分包含一连续转移指示部分，用于指示第一存贮器部分与第二存贮器部分之间的数据转移在一次指示数据转移时进行多次。

3、按照权利要求1的音频译码装置，其特征是，

操作部分包含一虚拟地址分配部分，用于设定一虚拟地址存在于紧随存贮子波段合成滤波数据的第一存贮器部分中一存贮区的结束点处的实际地址之后，以使得此虚拟地址的起始点对应于此存贮区一规定的实际地址，还使随后的虚拟地址顺次地对应于此存贮区中的实际地址。

4、按照权利要求1的音频译码装置，其特征是，

第一存贮器部分包含用来保存用于一通道的子波段合成滤波数据和子波段信号数据的第一存贮区，和用来保存用于另一通道的子波段合成滤波数据和子波段信号数据的第二存贮区；和

当操作部分利用存放在第一存贮器部分中第一存贮区的数据进行用于i通道的子波段合成滤波操作时，操作部分将保存在第二存贮器部分中的用于j通道的数据转移到第一存贮器部分的第二存贮区，而当操作部分利用第一存贮器部分中的第二存贮区的数据进行用于j通道的子波段合成滤波操作时，操作部分将保存在第二存贮器部分中的用于k通道的数据转移到第一存贮器部分的第一存贮区，由此使得数据转移与子波段合成滤波操作并行进行，其中i在1-n的范围内，j在1-n的范围内但与i不同，k在1-n的范围内但与i和j不同。

5、一种音频译码装置，用来以利用子波段合成滤波数据和子波段信号数据的子波段合成操作对用于多个通道的音频信号进行译码，音频译码装置包括：

用来保存用于子波段合成操作的至少一通道的子波段合成滤波数据和子波段信号数据的第一存贮器部分；

用来保存用于多个通道的子波段信号数据和子波段合成数据的第二存贮器部分；

操作部分，用来接收编码音频数据和将此编码音频数据译码成子波段数据，利用保存在第一存贮器部分中的数据进行子波段合成滤波操作和输出用于一通道的译码音频数据，及请求置换由子波段合成滤波操作计算得的新子波段合成滤波数据和依次需要的子波段合成滤波数据；和

数据转移部分，根据来自操作部分的请求，逐个通道地置换第一和第二存贮器部分中的子波段合成滤波数据和子波段信号数据。

6、按照权利要求5的音频译码装置，其特征是，

操作部分包含一连续转移指示部分，用于指示第一存贮器部分和第二存贮器部分之间的数据转移在一次指示数据转移时进行多次。

7、按照权利要求5的音频译码装置，其特征是，

操作部分包含一虚拟地址分配部分，用于假设一虚拟地址紧跟一存放子波段合成滤波数据的第一存贮器部分中一存贮区的结束点的实际地址之后，以使得此虚拟地址的起始点对应于此存贮区的规定的实际地址，还使得随后的虚拟地址顺次对应于此存贮区的实际地址。

说　　明　　书

音频译码装置

本申请是申请号为 97126040.0、申请日为 1997 年 12 月 9 日的中国专利申请的分案申请。

技术领域

本发明涉及通过对多通道例如ＭＰＥＧ２传送的编码信号进行译码来形成音频信号的音频译码装置，还涉及通过对一内译码器和一外译码器之间的例如ＭＰＥＧ音频信号或 Dolby^{R}ＡＣ－３信号的音频压缩信号进行同步来译码的信号处理装置。

背景技术

在例如ＭＰＥＧ２中，欲同时输出的音频信号通过多通道传送。

在作多通道信号传送的位流中，用于欲被同时再现的音频信号的通道相互间不相贴近而是作时间上隔离配置的。

为了对这样的位流中的作多通道编码的信号进行译码和输出，信号译码应逐帧进行，如例如 University of California (Berkeley) 的ＦＴＰ部分所提供的ＭＰＥＧ２多通道译码器程序中所示。

另一种情况是，安排在第一半帧中的通道上的编码信号被暂时存贮在一存贮器中，然后这些编码信号在安排在第二半帧中的通道上的编码信号的被译码期间进行译码。

两种情形中均需将大量的编码信号暂时存放进存贮器，提高了所需的存贮器容量并因此增加装置的尺寸。

而且为进行对编码信号的译码操作，要采用能作高速存取的存贮器来暂时存贮用于操作的编码信号。由于这样的存贮器很贵，所以总竭力要求降低存贮器所需的容量。

有关能作高速存取的存贮器的需要，将参照图１７说明一通常的译码装置５００。

译码装置５００包含存贮器部分５１０和操作部分５２０。操作

部分５２０包含子波段信号发生部分５２１和子波段合成部分５２２。当被加给ｎ个通道的编码信号时，操作部分５２０将此编码信号译码成子波段信号。各通道的子波段信号经子波段合成滤波操作的处理来产生欲输出的音频信号。存贮器部分５１０包括一：高速存取存贮器，如ＳＲＡＭ，包含用于存贮子波段合成滤波数据的存贮区５１１～５１４，和用于存放子波段信号数据的存贮区５１５。

具有上述结构的译码装置５００以下述方式运行。

当编码信号被输入到操作部分５２０时，子波段信号发生装置５２１将编码信号译码成子波段信号并暂时将此子波段信号存贮进存贮区５１５。然后子波段合成部分５２２由存贮区５１５读取子波段信号并进行此子波段信号的子波段合成滤波操作。从而产生和输出音频信号。

存贮区５１１～５１４中的子波段合成滤波数据被由存贮区５１５中的子波段信号产生的子波段合成滤波数据进行更新。因而，操作部分５２０在进行子波段合成滤波操作时需要由存贮器部分５１０读取子波段合成滤波数据，并在操作之后再将子波段合成滤波数据写到存贮器部分５１０。

存贮器部分５１０必须是一能作高速存取的存贮器。在译码装置５００对应于多通道、例如４通道的情况下，存贮器部分５１０就需要有４个存贮区５１１～５１４以便为４个通道存放子波段合成滤波数据。

用于存贮器部分５１０的高速存取存贮器如ＳＲＡＭ必须具有能保存至少４个通道的子波段合成滤波数据的足够大的存贮容量以便能进行４通道数据的实时再现。这种通常总是很昂贵的存贮器极大地增加了音频译码装置的成本。

数字音频接口的一种格式是ＩＥＣ９５８格式，ＩＥＣ９５８格式对工业和消费应用是通用的。其子帧格式包含一个区域，其中可加以一前同步信号，ＡＵＸ，２０位单元的音频数据和其他数据。

在2通道传输的情况中，由交替重复的此二通道的各一个的子帧形成一帧，并由第1至第１９２帧形成一块，然后加以传送。欲插入子帧的音频数据的格式未作标准规定。例如，一由对模拟音频信号采样形成的ＰＣＭ信号或一非ＰＣＭ信号（由ＩＳＯ／ＩＥＣ　ＥＣ１１７２－３：１９９３及１３８１８－３：１９９６中所说明的格式定义）如由子波段编码所形成的压缩音频数据。

在由包含一译码器的音频再现设备再现多通道（例如右前向、左前向，中央、右后向和左后向的5通道）的编码信号的情况下，全部通道的译码信号并不总能仅由一内装译码器（被称做“内译码器”）译码。许多通常的音频再现设备由译码器仅仅输出右前向和左前向通道中的音频信号。为了译码基他通道的编码信号，这种音频再现设备需要一独立的译码器或一独立的音频再现设备（称为“外译码器”）。

为了在将ＩＥＣ９５８格式的非ＰＣＭ信号由内译码器传送到外译码器期间使内译码器输出的音频信号和外译码器输出的音频信号同步，普通的音频再现设备需要一用于进行内译码器与外译码器之间的同步的缓冲存贮器。这样的缓冲存贮器必须具有足够大的容量来保存对应于传输延迟时间的编码信号。

由上述可理解，内译码器与外译码器之间的同步需要其间有缓冲存贮器，这不利地增加了设备的大小。

发明内容

按照本发明的一个方面，音频译码装置包含有：用于存放编码音频信息的编码信息存贮器部分；用于读取存放在编码信息存贮器部分中任意位置的编码音频信息的信息传输部分；和用于对被信息传输部

分读取的编码音频信息进行译码并按照时轴输出所得的音频信息的音频译码部分。

在本发明的一实施例中，此信息传输部分包含一缓冲存贮器用于保存：用于读取编码信息存贮器部分中的编码音频信息以便使之不被重读的实际指针的地址、用于读取编码信息存贮器部分中的编码音频信息以便使之被重读的暂时指针的地址、由实际指针读取的实际指针数据和由暂时针读取的暂时指针数据。

在本发明的一实施例中，实际指针使得在编码音频信息被实际指针指定之前输入的编码音频信息能从编码信息存贮器部分被擦除。

在本发明的一实施例中，实际指针指定在编码音频信息被实际指针指定后输入的编码音频信息的一读取位置到编码信息存贮器部分。

在本发明的一实施例中，在编码音频信息要以被输入到编码信息存贮器部分的顺序加以译码的情况下，信息传输部分由实际指针和暂时指针之一以被输入到编码信息存贮器部分的顺序将编码音频信息传送到音频译码部分。在编码音频信息要以与被输入到编码信息存贮器部分的顺序不同的顺序加以译码时，信息传输部分按照一译码顺序由实际指针和暂时指针将编码音频信息传送到音频译码部分。

在本发明的一实施例中，在要被同时输出的多个通道的编码音频信息被互相接近地存贮在编码信息存贮器部分中的情况下，信息传输部分由实际指针和暂时指针之一将多个通道的编码音频信息传送到音频译码部分。在要被同时输出的多个通道的编码音频信息被隔离开地存贮在编码信息存贮器部分中的情况下，信息传输部分由实际指针和暂时指针将多个通道的编码音频信息传送到音频译码部分。

按照本发明的另一个方面，音频译码装置包含：用于积蓄 n 个通道（ $n \geq 2$ ）的编码音频信息的编码信息存贮器部分；用于读取为每一通道存贮在编码信息存贮器部分中任意位置上的音频编码信息的信

息传输部分；和用于对由信息传输部分读取的编码音频信息进行译码并按照时轴输出所得的音频信息的音频译码部分。编码信息存贮器部分以规定的时间单位将n通道的音频信息分成帧，对音频信息进行逐帧的压缩编码成为编码音频信息，按照时轴将m通道（n＞m≥1）的编码音频信息存入每一帧的第一半个，并按照时轴将（n－m）通道的编码音频信息存入每一帧的第二半个。这里，实际指针读取编码信息存贮器部分中的编码音频信息使之不被重读，而暂时指针读取编码信息存贮器部分中的编码音频信息使之能被重读，传输部分中的实际指针以一规定的时间周期单元将m通道的编码音频信息由每一帧的第一半个传送到音频译码部分，而传输部分中的暂时指针以一规定的时间周期将（n－m）通道的编码音频信息由每一帧的第二半个传送到音频译码器。

按照本发明的另一个方面，音频译码装置通过利用子波段合成滤波数据和子波段信号数据的子波段合成操作来对n通道（n＞1）的音频信号进行译码。此音频译码装置包含：用于保存用于子波段合成操作的m通道（m＜n）的子波段合成滤波数据和子波段信号数据的第一存贮器部分；用于保存n通道的子波段信号数据和子波段合成数据的第二存贮器部分；一操作部分，用于接收编码音频数据并将此编码音频数据译码成子波段数据，利用保存在第一存贮器部分中的数据进行子波段合成滤波操作并输出m通道的译码音频数据，以及请求以子波段合成滤波操作计算得的新子波段合成滤波数据与随后需要的子波段合成滤波数据的置换；和一数据部分，用于根据来自操作部分的请求以m通道的单位替换第一和第二存贮器部分中的子波段合成滤波数据和子波段信息数据。

在本发明的一实施例中，操作部分包含一连续交换指示部分，用于指示第一存贮器部分与第二存贮品部分之间的数据交换在每一次指

示作数据交换时执行多次。

在本发明的一实施例中，操作部分包含一虚拟地址分配部分，用于设定一虚拟地址存在于跟随一存贮子波段合成滤波数据的第一存贮器部分中一存贮区的结束点处的实际地址之后，使得此虚拟地址的起始点对应于此存贮区的规定的实际地址，还使得随后的虚拟地址顺次对应于此存贮区中的实际地址。

在本发明的一实施例中，第一存贮器部分包含用于保存一通道的子波段合成滤波数据和子波段信号数据的第一存贮区，和用于保存另一通道的子波段合成滤波数据和子波段信号数据的第二存贮区。当操作部分利用存放在第一存贮器部分中的第一存贮区内的数据对 i 个通道（ i 在 1 至 n 的范围内）进行子波段合成滤波操作时，操作部分将保存在第二存贮器部分中的 j 通道（ j 在 1 至 n 的范围内，但不与 i 相同）的数据转移到第一存贮器部分的第二存贮区，而当操作部分利用第一存贮器部分中第二存贮区内的数据对 j 通道进行子波段合成滤波操作时， 操作部分将保存在第二存贮器部分的 k 通道（ k 在 1 至 n 的范围内，但与 i 和 j 不同）的数据转移至第一存贮器部分的第一存贮区。这样，数据转移与子波段合成滤波操作并行进行。

按照本发明的又一个方面，提出一种用于利用子波段合成滤波数据和子波段信号数据以子波段合成操作对 n 通道（ n ＞ 1 ）的音频信号进行译码的音频译码装置。此音频译码装置包含：用于保存用于子波段合成操作的至少一通道的子波段合成滤波数据和子波段信号数据的第一存贮器部分；用于保存 n 通道的子波段信号数据和子波段合成数据的第二存贮器部分；用于接收编码音频数据并将此编码数据译码成子波段数据、利用保存在第一存贮器部分中的数据进行子波段合成滤波操作并输出一通道的译码音频数据、请求交换由子波段合成滤波操作计算得到的新子波段合成滤波数据和随后需要的子波段合成滤波

数据的操作部分；和用于根据来自操作部分的请求逐个通道地交换第一和第二存贮器部分中的子波段合成滤波数据和子波段信号数据的数据转移部分。

在本发明的一实施例中，操作部分包含一连续转移指示部分，用于指示第一存贮器部分与第二存贮器部分之间的数据转移在被每一次指示作数据转移时进行多次。

在本发明一实施例中，操作部分包含一虚拟地址分配部分，用于设定一虚拟地址跟随在存贮子波段合成滤波数据的第一存贮器部分中一存贮区的结束点处的实际地址之后，使得此虚拟地址的起始点对应于此存贮区一规定的实际地址，还使得随后的虚拟地址顺序地对应于此存贮区中的实际地址。

按照本发明再一个方面，信号处理装置包含一第一处理部分，用于从多个通道的连续的帧数据中提取至少一帧的帧数据、处理包含在提取得的帧数据中的一特定通道的数据，并将经处理的数据作为第一输出信息输出；和一第二处理部分，用于提取包含在跟随一被第一处理部分处理过的帧 f i 之后的至少一帧 f i + j 中的任一个内的另一个通道的数据（ j ≥ 1 ），将被提取的数据变换为信息流数据，并将此变换后的数据作为第二输出信息输出。

在本发明一实施例中，第二处理部分包括一帧建立部分，用于在帧数据包含一指明帧数据起始的同步字和指明帧数据长度的边界信息的情况下确认此同步字出现在此多个帧的每一个中；和一帧处理部分，用于按照规定的格式处理帧数据，将处理过的数据转换为能为其他信号处理设备认同的通用格式的信息流数据，并将其输出。

在本发明的一实施例中，帧建立部分检测同步字并利用边界信息计算帧数据的长度，而后在下一帧开始时检测同步字，从而确认一帧数据的建立。

在本发明的一实施例中，帧建立部分检测帧的数据出错。

在本发明的一实施例中，在帧的建立为帧建立部分确认的情况下，帧处理部分将指明帧已被建立的信息加到欲输出的信息流数据。在帧未被建立的情况下，帧处理部分将指明帧未被建立的信息加到欲输出的信息流数据。

在本发明的一实施例中，帧数据是多通道音频压缩数据，帧处理部分将输入的帧数据变换为由ＩＥＣ９５８格式定义的非ＰＣＭ信号并将其输出。

在本发明的一实施例中，帧数据为多通道音频压缩数据，第二处理部分检测输出帧数据的同步字并计算帧的长度以确认随后的帧数据的同步字，进一步检测帧的数据差错以建立该帧，生成ＩＥＣ９５８格式所定义的非ＰＣＭ信号并加以输出。

在本发明一实施例中，第一处理部分在成帧前对帧数据进行译码。

在本发明一实施例中，第一处理部分以相对于由第二处理部分建立帧的时刻的一规定时间期间的延迟来对帧数据进行译码。

在本发明一实施例中，第一处理部分以一相对于帧的建立被第二处理部分确认时刻的一规定时间期间的延迟来对其建立已被第二处理部分确认的帧的帧数据进行译码。

在本发明的一实施例中，帧数据为多通道音频压缩数据，和第一处理部分以相对于帧被建立时刻的一规定时间期间的延迟对其建立已为第二处理部分确认的帧的数据进行译码。

在本发明的一实施例中，帧数据为多通道音频压缩数据，第一处理部分以一相对于音频压缩数据被第二处理部分作为由ＩＥＣ９５８定义的非ＰＣＭ信号输出的时刻的规定时间期间的延迟将此音频压缩数据译码成音频信号。

在本发明一实施例中，帧数据为多通道音频压缩数据，第一处理

部分在音频数据的译码开始时连续处理规定帧数量的帧数据并输出第一输出信号，然后与第二处理部分所进行的变换交替地产生第一输出信号。

在本发明一实施例中，帧数据为多通道音频压缩数据，第一处理部分包含一延迟量确定部分，用于当帧数据被变换成由ＩＥＣ９５８格式定义的非ＰＣＭ信号时计算因信号变换所引起的时间延迟和根据延时量确定音频数据译码的起动定时。

这样，这里所描述的发明即可能取得下列优点：（１）提供一用于同时再现多个通道的音频信号的音频译码装置，而同时使为这些通道暂时存贮编码数据的存贮器所需容量成为最小，即使在欲被同时再现的音频信号的通道被在时间上分开地设置成为一ＭＰＥＧ２多通道位流中那样，因而就能相对容易地被作成为一单片装置；（２）提供一音频译码装置，依靠在一存贮器部分中采用能作高速存取的存贮器和不能作高速存取的存贮器（如ＤＲＡＭ）两者来使用于对编码信号进行译码的存贮器成本升高最小和改善子波段编码系统的音频信号的处理能力；和（３）提供一信号处理装置，用于在多通道编码信号被由内译码器传送到外译码器时，降低设置在它们之间的缓冲存贮器所需的容量，同时使得由内译码器输出的音频信号与由外译码器输出的音频信号同步。

附图说明

本发明这些和其他优点由参照附图阅读和理解以下的详细说明，对于本技术领域的熟知人员将会十分显然。

图１为按本发明第一实例的音频装置的方框图；

图２为ＭＰＥＧ２位流中的信号配置；

图３为按本发明第二实例的音频装置的方框图；

图４、５和６表示图３所示音频译码装置中子波段合成滤波数据

的配置及其重叠时间变化；

图 7 表示图 3 中所示音频译码装置中的虚拟地址与实际地址间的对应关系；

图 8 ～ 1 3 中图 3 中所示音频译码装置中进行的数据转移时间图；

图 1 4 为按本发明第三示例的信号处理装置的方框图；

图 1 5 说明图 1 4 中所示信号处理装置中的第二处理部分所进行的信号处理；

图 1 6 说明图 1 4 中所示信号处理装置中的第一处理部分进行的信号处理；和

图 1 7 为通常的译码装置的方框图。

具体实施方式

示例 1

图 1 中表明按照本发明第一示例中的音频译码装置 1 0 的结构。如图 1 中所示，音频译码装置 1 0 包含编码信号存贮器部分 1 、信息传输部分 2 和音频译码部分 3 。

编码信号存贮器部分 1 包含例如ＲＡＭ的存贮器，暂时地存放按例如ＭＰＥＧ１或ＭＰＥＧ２以由ＭＰＥＧ１或ＭＰＥＧ２定义的位流形式编码的多通道编码信号。

编码信号存贮器部分 1 不需要有高速存取能力因而可包括便宜的存贮器如ＤＲＡＭ。

信息传输部分 2 读取编码信号存贮器部分 1 中存贮的编码信号而不管信号被存贮的顺序，并将信号发送到音频译码部分 3 。信息传输部分 2 具有包含一实际地址和一个或多个暂时地址的地址计数器的功能，并包含一用于保存实际指针地址、暂时指针地址、实际指针数据和暂时指针数据的缓冲存贮器。

如图 1 中所示，编码信号存贮器部分 1 包含有多个存贮区。由实际指针指定的存贮区中的信息被读出并被新信息替换，而将老的信息删除。暂时指针可检索编码信号存贮部分 1 中的任意的信息，并可使被检索的信息在信息被读出之后保留在编码信号存贮器部分 1 中。

音频译码部分 3 包含指针控制器 4 a 、译码控制器 4 b 和译码器存贮器 5 。指针控制器 4 a 对信息传输部分 2 指明实际指针和暂时指针的地址。由这样的指针地址控制，可将编码信号从编码信号存贮器部分 1 按时间轴输入到信息传输部分 2 和音频译码部分 3 。这样就可将编码信号译码、合成到欲予输出的音频信号。

译码器存贮器 5 被用于由译码控制器 4 b 进行的操作，要求具有高速度存取能力。因而，译码器存贮器 5 为一能作高速存取的存贮器，按照本发明其容量将减少。

图 2 表明以ＭＰＥＧ１或ＭＰＥＧ２编码的多通道编码信号被传送时的位流。此位流被输入到编码信号存贮器部分１。

在ＭＰＥＧ２和ＭＰＥＧ１中，位流由多个被称为ＡＡＵ（Audio Acce ss Unit,音频存取单元）的音频译码单元构成。各ＡＡＵ包含一具有规定位数的帧。ＡＡＵ的起始部分设置一标题。在ＭＰＥＧ１中，此标题后跟着错检测位区、２通道音频数据区和辅助数据区。

在ＭＰＥＧ２中，位流包含例如５个通道的编码信号。用于包含声音在内的三个通道的编码信号在ＭＰＥＧ１的情况下被插入用作辅助数据区的区域中。图２中，第一标题２－１位于帧的起头。然后通道Ａ的编码信号被插入在区２－２中，通道Ｂ的编码信号则被插进区２－３。

欲在时间ｔ＝ｔ０再现的通道Ａ的编码信号被插入区２－８中，而欲在时间ｔ＝ｔ１被再现的编码信号被插进区２－１０。欲在时间ｔ＝ｔ０被再现的通道Ｂ的编码信号被插入区２－９，而欲在时间ｔ＝ｔ１再现的编码信号被插入区２－１１。

接着插入第二标题２－４，其后跟随三个通道的编码信号。具体说，第二标题２－４后跟以通道Ｃ的区２－５、通道Ｄ的区２－６，和通道Ｅ的区２－７。例如，欲在时间ｔ＝ｔ０再现的通道Ｃ的编码信号被插进区２－１２，而欲在时间ｔ＝ｔ１再现的编码信号被插进区２－１５。欲在时间ｔ＝ｔ０再现的通道Ｄ的编码信号被插入区２－１３，而欲在时间ｔ＝ｔ０再现的通道Ｅ的编码信号则被插入区２－１４。

在此例中，示出一５个ＭＰＥＧ２通道的编码信号被在时间上隔离布置时的位流，但将欲同时再现的编码信号在时间上隔离布置的任何位流均可用于本发明。

在欲于时间ｔ＝ｔ０再现的通道Ａ和Ｂ的编码信号为信息传输部分２读取，而后传送到音频译码部分３作实时译码的情况下，这些信号位于在时间上相互接近的区２－８和２－９中。

为了仅对二通道Ａ和Ｂ中的编码信号作同时再现，编码信号可在以普通的ＦＩＦＯ格式传送中被加以译码。

不过还存在有通道Ｃ、Ｄ和Ｅ的区２－５、２－６、２－７中的欲在时间ｔ＝ｔｏ再现的编码信号，这些区域与通道Ａ和Ｂ的区２－８和２－９由第二标题２－４隔开。如果此５个通道的编码信号均在普通的ＦＩＦＯ格式传送期间被译码时，通道Ｃ、Ｄ和Ｅ的编码信号将以相对于通道Ａ和Ｂ的编码信号有一延迟时被再现。

按照为避免这种麻烦而采取的通常的方法，编码信号以如下方式再现。至少将欲于时间ｔ＝ｔ１及以后再现的通道Ａ和Ｂ的编码数据暂时存贮在存贮器中，然后，响应欲在时间ｔ＝ｔ０再现的通道Ｃ、Ｄ和Ｅ的编码信号的输入，所有通道中的欲在时间ｔ＝ｔ０再现的编码信号均开始再现。接着，当至少通道Ａ和Ｂ的欲在时间ｔ＝ｔ１及以后再现的编码信号被读取且通道Ｃ、Ｄ和Ｅ的欲在时间ｔ＝ｔ１再现的编码信号被输入时，即进行所有通道中欲在时间ｔ＝ｔ１及以后

再现的编码数据的再现。

在这样的普通方法中，存贮器能作高速存取并且要具有足够大的容量来暂时存贮欲在时间 t ＝ t 1 及以后再现的通道A和B的编码信号。

在此例中，编码信号存贮器部分 1 中的每一存贮区（图 1 ）均能由信息传输部分 2 中的实际指针和暂时指针顺序指定。这样，存贮在存贮区中的编码信号即被以任意的顺序读取并以相同顺序给予音频译码部分 3 。例如，存贮在存贮区 1 － 4 a 中的欲在时间 t ＝ t 0 再现的通道 i 的编码信号被信息传输部分 2 中的实际指针指定，存贮在存贮区 1 － 5 a 中的欲在时间 t ＝ t 0 再现的通道 k 的编码信号被信息传输部分 2 中的暂时指针指定。这些编码信号被传送到音频译码部分 3 。在音频译码部分 3 中，编码信号被送至译码控制器 4 b 被加以译码。所得到的欲在时间 t ＝ t 0 再现的音频信号被暂时存放在译码器存贮器 5 中的存贮区 1 － 4 b 和 1 － 5 b 中。

然后，存贮在存贮区 1 － 6 a 中的欲在时间 t ＝ t 1 再现的通道 i 的编码信号被信息传输部分 2 中的实际指针指定，存贮在存贮区 1 － 7 a 中的欲在时间 t ＝ t 1 再现的通道 k 的编码信号被信息传输部分 2 中的暂时指针指定。这些编码信号被传送到音频译码部分 3 。编码信号被送至译码控制器 4 b 加以译码。结果所得的欲在时间 t ＝ t 1 再现的音频信号被暂时存贮在译码器存贮器 5 的存贮区 1 － 6 b 和 1 － 7 b 中。

在通道 h 的编码信号存贮在编码信号存贮器部分 1 的情况下，当存放欲在时间 t ＝ t 0 再现的通道 i 的编码信号的存贮区被实际指针指定时，存贮欲在时间 t ＝ t 0 再现的通道 h 的编码信号的存贮区即被暂时指针指定。

很显然，依靠使得存贮区 1 － 4 a 和 1 － 6 a （图 1 ）对应于存放通道A和B的编码信号的存贮区 2 － 8 、 2 － 9 、 2 － 1 0 和 2 －

１１（图２），并且还使得存贮区１－５ａ和１－７ａ（图１）对应于存放通道Ｃ、Ｄ和Ｅ的编码信号的存贮区２－１２、２－１３、２－１４、２－１５、２－１６和２－１７（图２），均被以ＭＰＥＧ２所定义的位流形式存放在编码信号存贮器部分１中的通道Ａ和Ｂ的编码信号及通道Ｃ、Ｄ和Ｅ的编码信号即能够被同时进行译码。

通过读取暂时存贮在译码器存贮器５中的编码信号并将这些编码信号发送到再现部分（图中未表示），就能由该再现部分实时再现包括环绕声在内的立体声。

通过借助指针控制器４ａ控制实际指针和暂时指针来如上述那样从编码信号存贮器部分１顺序读取编码信号，欲被暂时存放在译码器存贮器５中的编码信号的代码数量将会相对地减小。因此，可将译码器存贮器５所需的存贮器容量作得最小。这就获得这样的利益，即在将编码信号存贮器部分１、信息传输部分２和音频译码部分３集成进一ＬＳＩ芯片作为ＤＳＰ（数字信号处理器）的情况下，整个ＬＳＩ芯片存贮器的容量被降低从而使ＤＳＰ芯片的尺寸减小。

在此例中，实际指针被用于指定通道Ａ和Ｂ的编码信号，但本发明并不限于此。在例如由一暂时指针指定一编码信号，和在此编码信号被传送到音频译码部分３之后实际指针前进到此暂时指针的位置的情况下，也达到同样的效果。在此例中，假定一ＤＲＡＭ被作为编码信号存贮器部分１，但任何其他能存贮编码信号的存贮器类型均可采用。

在此例中，信息传输部分２包含具有一实际指针和一或多个暂时指针的缓冲存贮器，但任何其他类型的能从编码信号存贮器部分１的任意的存贮区读取编码信号并将编码信号传送到音频译码部分３的装置，均可被用作为信息传输部分２。

示例２

图３为按照本发明第二示例的音频译码装置１００。此音频译码

装置１００接收ＭＰＥＧ２层２的多通道（具有４个通道）的编码信号并将此编码信号译码成音频信号。ＭＰＥＧ２的层２在ＩＳＯ／ＩＥＣ　１１１７２－３：１９９９３和１３８１８－３：１９９６中有详细说明。

音频译码装置１００包含第一存贮器部分１１０，第二存贮器部分１２０，操作部分１３０，和数据转移控制器１４０。第一存贮器部分１１０包含一能作高速存取的ＳＲＡＭ，它被划分成存贮区１１１（第一存贮区）和存贮区１１２（第二存贮区）。音频译码装置１００的主要信号处理部分包括含有内部存贮器的单片多媒体处理器。第一存贮器部分１１０为被保留用于处理音频数据的此内部存贮器的一存贮区。

第一存贮区１１１存放Ｘ通道的音频数据。Ｘ为在范围１至ｎ内变化的整数，并包含有二个存贮区１１１Ａ和１１１Ｂ。存贮区１１１Ａ存放Ｘ通道的子波段合成滤波数据（相应于ＭＰＥＧ中子波段合成的矩阵处理产生的Ｖ），存贮区１１１Ｂ存放Ｘ通道的子波段信号数据。第二存贮区１１２存放Ｙ通道的音频数据，Ｙ为在范围１至ｎ内变化的、与Ｘ不相同的整数，并包括二存贮区１１２Ａ和１１２Ｂ。存贮区１１２Ａ存放Ｙ通道的子波段合成滤波数据，存贮区１１２Ｂ存放Ｙ通道的子波段信号数据。在以下说明中ｎ＝４。

第二存贮器部分１２０为包括一外部连接到处理器的便宜的大容量ＤＲＡＭ的存贮器。第二存贮器部分１２０包含存贮区１２１Ａ～１２４Ａ，１２３Ｂ和１２４Ｂ。存贮器１２１Ａ～１２４Ａ各自存放一通道的子波段合成滤波数据。例如第一通道的子波段合成滤波数据被存放在存贮区１２１Ａ，第二通道的子波段合成滤波数据被存放在存贮区１２２Ａ，第三通道的子波段合成滤波数据被存放在存贮区１２３Ａ，及第四通道的子波段合成滤波数据被存放在存贮区１２４Ａ。第三通道的子波段信号数据被存放在存贮区１２３Ｂ，及第四通

道的子波段信号数据被存放在存贮区１２４Ｂ。

第一存贮器部分１１０中的存贮区１１１Ａ和１１２Ａ及第二存贮器部分１２０中的存贮区１２１Ａ～１２４Ａ全都为同样大小。为作较实际的说明，每一个存贮区可容纳１至２０４８（１６进制为０ｘ８００）的地址。第一存贮器部分１１０中的存贮区１１１Ｂ和１１２Ｂ及第二存贮器部分１２０中的存贮区１２３Ｂ和１２４Ｂ全都为相同大小。为作实际说明，每一个存贮区可容纳１至７６８（１６进制为０ｘ３００）的地址。

操作部分１３０包含子波段信号发生部分１３１，子波段合成部分１３２，连续转移指示部分１３３，和虚拟地址分配部分１３４。

子波段信号发生部分１３１将由外部装置输入的编码信号译码成子波段信号。子波段合成部分１３２利用子波段合成滤波数据和子波段信号逐个通道地进行子波段合成滤波操作来生成音频信号。连续转移指示部分１３３指定第一存贮器部分１１０和第二存贮器部分１２０每一个中的特定存贮区并指示数据转移控制器１４０进行一或多次数据转移。

虚拟地址分配部分１３４设定一虚拟地址存在于后随位于每一存贮区１１１Ａ和１１２Ａ的结束点的实际地址之后，并使得虚拟地址的起始点对应于每一存贮区１１１Ａ和１１２Ａ的起头。此虚拟地址分配部分１３４还使得虚拟地址顺次以这种方式对应于实际地址。

数据转移控制器１４０按连续转移指示部分１３３的指示将数据从第一存贮器部分１１０转移到第二存贮器部分１２０，或反之。

操作部分１３０指示数据在存贮区１１１和１１２之一与连接到处理器的第二存贮器部分１２０之间转移。在数据转移期间，操作部分利用另外的存贮器１１１或１１２进行对一通道的子波段合成滤波操作。

这样，音频信号的产生与数据的转移即被并行处理。例如，当在

第一存贮器部分１１０中的第一存贮区１１１与第二存贮器部分１２０之间进行数据转移时，操作部分１３０利用第一存贮器部分１１０中第二存贮区１１２的数据进行操作。当在第二存贮区１１２与第二存贮器部分１２０之间进行数据转移时，操作部分１３０利用第一存贮区１１１中的数据进行操作。

如ＩＳＯ／ＩＥＣ１１１７２－３：１９９３和１３８１８－３：１９９６说明的格式所表明的，子波段信号发生部分１３１每次产生的子波段信号的数量为各通道３２。一帧中的子波段信号的采样数Ｓｎ为每一通道１１５２。子通道信号发生部分１３１对一帧中各通道所产生的子通道信号的采样数Ｓｎ为３２×Ｎ，这里Ｎ为１至３６（包含３６）的整数。

而且，子波段合成部分１３２的进行的一次子波段合成滤波操作所需的子波段信号的最小采样数为每通道３２。首先，利用３２个采样的子波段信号和余弦系数进行矩阵处理来更新连续子波段合成滤波数据的１／１６。而后，利用更新的合成窗口的系数Ｄ（后文中称为“系数Ｄ”）进行包含乘法和加法的操作来生成３２个取样的音频信号。此３２个取样音频信号各自通过进行包含乘法和加法的操作１６次来识别，但由分派功能分派的顺序进行１６次操作时必须统一。因而，操作中所用的子波段合成滤数据被逐个取样地顺序分派，由新被更新的取样起始。具体说，一对应于子波段合成滤波数据的最近被更新的１／１６的取样被首先指定，接着指定对应于由紧前面的操作所更新的１／１６的下一取样。这种指派方式被加以重复。

在此例中，为说明简单Ｎ值被设定为６。具体说，由子波段信号产生部分１３１一次产生的子波段信号的采样数为１９２（３２×６）。子波段合成部分１３２对每通道执行子波段合成滤波操作６次。这样就产生１９２（３２×６）个取样音频信号。由子波段合成滤波操作更新的子波段合成滤波数据占据整个子波段合成滤波数据的６／

１６。

图４、５和６表示每一通道产生的子波段合成滤波数及其过渡时间变化。图４、５和６中，多个矩形区２００各自表示整个子波段合成滤波数据。此子波段合成滤波数据２００被划分成１６个数据区２０１～２１６。标号２２２－１～２２２－６表示过渡时间变化的顺序。二相邻矩形区域２００之间的时间间隔对应于执行子波段合成滤波数一次所需的时间周期。数据随它们之间处理的时间改变过渡时间，其中数据２２２－１为最早的而数据２２２－１６为最近的。在此例中，图４表示数据２２２－１～２２２－６的指针Ｐ２的安排和位置，图５表示数据２２２－７～２２２－１２的指针Ｐ２的安排和位置，图６表示数据２２２－１３～２２２－１６的指针Ｐ２的安排和位置。

各矩形区域２００右边表示的箭头代表表明其中数据被更新的区的指针Ｐ２。如上述，每次对每通道产生的子波段信号的取样数为１９２（３２×６），对应于进行了６次子波段合成滤波操作。假定数据２２２－１被用于紧接子波段信号发生之后的第一个子波段合成滤波操作进行子波段合成滤波数据更新，在由数据２２２－６变化到数据２２２－７期间和由数据２２２－１２变化到数据２２２－１３期间由子波段信号产生部分１３１产生１９２取样子波段信号。在以上的时间期间，由数据转移控制器１４２控制，数据在第一存贮器部分１１０与第二存贮器部分１２０之间传送。当子波段合成滤波数据处于矩形区域２２２－１中所示状态中时，数据区２０１中的数据被更新。当子波段合成滤波数据为矩形区域２２２－２中所示状态时，数据区２０２中的数据被更新。同样，当子波段合成滤波数据为矩形区域２２２－３～２２２－１６中所示状态时，数据区２０３～２１６中的数据即分别被更新。而后，在区域２２２－１中的数据再被更新。

图７为表示被虚拟地址分配部分１３４分配到第一存贮器部分１

１０的虚拟地址与实际地址之间的对应关系的表。如由图７可理解的，包含在存贮区１１１和１１２中的地址分别为０～３０７１（１６进制中为０ｘ０００～０ｘｂｆｆ）。在虚拟地址为０ｘ０００～０ｘｂｆｆ处虚拟地址与实际地址具有相同的值。但虚拟地址０ｘｃ００～０ｘｆｆｆ则分别指实际地址０ｘ０００～０ｘ７ｆｆ。

例如，第一存贮区１１１中的存贮区１１１Ｂ被分配到地址０ｘ１００～０ｘ３ｆｆ，存贮区１１１Ａ被分配到地址０ｘ４００～０ｘｂｆｆ。以同样方式，第二存贮区１１２中的存贮区１１２Ｂ被分配到地址０ｘ１００～０ｘ３ｆｆ，而存贮区１１２Ａ被分配到地址０ｘ４００～０ｘｂｆｆ。由于在存贮区１１１和１１２每一个中虚拟地址０ｘＣ００被使得对应于实际地址０ｘ４００，所以虚拟地址０ｘＣ００指明存贮区１１１Ａ和１１２Ａ每一个的起始地址。下面的虚拟地址以同样方式指明实际地址。

图８～１２为数据转移的定时图。图８～１３分别表示转移图１～６。图８中的转移图１表示子波段合成前的数据转移，图９中的转移图２表示第一通道子波段合成期间的数据转移。图１０中的转移图３表示第二通道在子波段合成期间的数据转移，和图１１中的转移图４表示第三通道在子波段合成期间的数据转移。图１２中的转移图５表示第四通道在子波段合成期间的数据转移。和图１３中的转移图６表示子波段合成后的数据转移。

具有上述结构的音频译码装置１００以如下方式运行。

首先，当输入ＭＰＥＧ２的多通道（４通道）位流时，操作部分１３０（图３）将位流加到子波段信号产生部分１３１，它将此位流译码成４通道子波段信号。而后，第ｉ通道（在此例中ｉ＝１）的编码信号被写入存贮区１１１Ｂ，和第二通道的编码位号（在此例中ｊ＝２）被写进存贮区１１２Ｂ。第ｋ通道（在此例中ｋ＝３）的编码信号被写进存贮区１１１Ａ的一部分，和第ｌ通道（在此例中ｌ＝４）

的编码数据被写进存贮区１１２Ａ的一部分。

然后，连续转移指示部分１３３根据来自操作部分１３０的请求指示数据转移控制器１４０以如下方式转移数据。如转移图１（图８）中所示，存贮在第一存贮器部分１１０中存贮区１１１Ａ的第ｋ通道子波段信号数据被转移到第二存贮器部分１２０中的存贮区１２３Ｂ。存贮在第二存贮部分１２０中的存贮区１２１Ａ的第ｉ通道的子波段合成滤波数据被转移到第一存贮器部分１１０的存贮区１１１Ａ。

这样，数据转移控制器１４０将第ｋ通道的子波段信号数据由存贮区１１１Ａ转移到存贮区１２３Ｂ，并紧随其后，将第ｉ通道的子波段合成滤波数据由存贮区１２１Ａ转移到存贮区１１１Ａ。在数据转移完成时，数据转移控制器１４０通知操作部分１３０数据转移完成。

操作部分１３０在获知数据转移完成时，请求连续转移指示部分１３３按如下方式转移数据。如转移图２（图９）所示，存贮在第一存贮器部分１１０中的存贮区１１２Ａ的第ｌ通道的子波段信号数据转移到第二存贮器部分１２０中的存贮区１２４Ｂ。存贮在第二存贮器部分１２０中存贮器１２２Ａ的第ｊ通道的子波段合成滤波数据被转移到第一存储器部分１１０中的存贮区１１２Ａ。与这种转移相并行地，操作部分１３０起动由子波段合成部分１３２利用第一存贮区１１１中的数据对第ｉ通道的子波段合成滤波操作。

这时，数据２２２－１的数据区２０１（图４）中的子波段合成滤波数据被更新。换句话说，第一存贮区１１１中的地址０ｘ６８０～０ｘ６ｆｆ上的数据被更新。此后，由进行包含乘法和加法的操作１６次得到３２取样音频信号。为了由系数Ｄ统一分配的顺序，操作中所用的子波段合成滤波数据被由最近更新的取样开始逐个取样地依次指派。具体说，首先指派对应于子波段合成滤波数据的最近更新的１

／１６的一个取样，亦即数据区２０１中的数据，接着指派对应于被紧前面的操作更新的１／１６的一取样，即数据区２１６中的数据。就这样以由数据区２１５，２１４…到２０３和２０２中数据顺序进行指派。

当数据区２０６及其后（０ｘ４００～）中的子波段合成滤波数据在数据２０７中的子波段合成滤波数据（０ｘｂ８０～０ｘｂｆｆ）被指派之后被指派时，为设定地址需要对实际地址作地址循环处理。此地址循环处理由随后的“与”操作实现。在地址作变换之前为Ａ时，变换后的地址Ｂ为

$$B=\{(A-0x400)\times(0x7ff\}+0x400$$

式中×表示“与”操作。

但是，在此例中的操作部分１３０包含有虚拟地址分配部分１３４，因而无需包含“与”操作的地址循环处理。直到实际地址０ｘ４００～０ｘ７ｆｆ、即数据数据区２０６～２０１的子波段合成滤波数据的数据均可由虚拟地址０ｘＣ００～０ｘｆｆｆ分配。

在接着的子波段合成滤波操作中也如矩形区域２２２－２中所示（图４），数据数据区２０２中的数据被更新，包含乘法和加法的操作利用数据区２０１、２１６～２０７、和２０６～２０２中的子波段合成滤波数据来进行，由此取得音频信号。

进而在随后的子波段合成滤波操作中，如矩形区域２２２－３（图４）中所示，数据数据区２０３中的数据被更新，包含乘法和加法的操作利用数据区２０２和２０１、２１６～２０７、和２０６～２０３来进行，由此得到音频信号。

在紧接着音频信号转移之前的第六子波段合成滤波操作也如矩形区域２２２－６（图４）中所示，数据区２０６中的数据被更新，包含乘法和加法的操作利用数据区２０５～２０１、２１６～２０７和２０６中的子波段合成滤波数据来进行，由此得到音频信号。如上所

述，利用系数D的包含乘法和加法的操作可以无需作地址循环处理地在进行六次的子波段合成滤波操作的任一个中进行。

数据转移控制器１４０在当操作部分１３０进行子波段合成滤波操作的同时进行数据转移。在转移完成时，数据转移控制器１４０通知操作部分１３０数据转移完成。当对第ｉ通道的数据转移和子波段合成滤波操作均完成时，连续转移指示部分１３３根据操作部分１３０的请求，指示数据转移控制器１４０以如下方式转移音频信号。

如转移图３（图１０）中所示，存贮在第一存贮器部分１１０中的存贮区１１１Ａ的第ｉ通道的子波段合成滤波数据被转移到第二存贮器部分１２０中的存贮区１２１Ａ。存贮在第二存贮器部分１２０中的存贮区１２３Ａ的第ｋ通道的子波段合成滤波数据被转移到第一存贮器部分１１０中存贮区１１１Ａ。存贮在第二存贮器部分１２０中存贮区１２３Ｂ的子波段信号数据被转移到第一存贮器部分１１０中存贮区１１１Ｂ。子波段合成部分１３２与上述转移操作并行地利用第二存贮区１１２中的数据对第ｊ通道开始子波段合成滤波操作。

对第ｉ通道和第ｋ通道的子波段合成滤波数据的转移在矩形区域２２２－６（图４）与矩形区域２２２－７（图５）之间进行。对第ｉ通道的子波段合成滤波数据的转移按如下进行。区域２００被划分成包含数据区２１２～２０７的Ａ１（图４）和包含数据区２０６～２０１和２１６～２１３的Ａ２，而Ａ２中的数据首先转移，然后Ａ１中的数据转移。由这样的操作，为随后的第ｉ通道的数据转移指派子波段合成滤波数据的地址的顺序将与先前的转移严格相同。

在这一阶段，对第ｊ通道的子波段合成滤波操作以与利用第二存贮区１１２的第ｉ通道的同样方式进行。数据转移控制器１４０在子波段合成部分１３２进行子波段合成滤波操作的同时进行数据转移。当转移完成时，数据转移控制器１４０通知操作部分１３０数据转移完成。

当对第 j 通道的数据转移和子波段合成滤波操作均完成时，操作部分１３０请求连续转移指示部分１３３按如下方式转移数据。如转移图４（图１１）中所示，存贮在第一存贮器部分１１０中的存贮区１１２Ａ的第 j 通道的子波段合成滤波数据被转移到第二存贮器部分１２０中的存贮区１２２Ａ。存贮在第二存贮器部分１２０中存贮区１２４Ａ的第 l 通道的子波段合成滤波数据被转移到第一存贮器部分１１０中存贮区１１２Ａ。存贮在第二存贮器部分１２０存贮区１２４Ｂ的第 l 通道的子波段信号数据被转移到第一存贮器部分１１０中存贮区１１２Ｂ。子波段合成部分１３２与上述转移操作并行地利用第一存贮区１１１中的数据开始对第 k 通道的子波段合成滤波操作。

对第 j 通道和第 l 通道的子波段合成滤波数据的转移在矩形区域２２２－６（图４）与矩形区域２２２－７（图５）之间进行。区域２００被划分成包含数据区２０６～２０１和２１６⁀２１３的Ｂ１（图５）和包含数据区２１２⁀２０７的Ｂ２，而Ｂ２中的数据被首先转移，Ｂ１中的数据再被转移。

当对第 k 通道的数据转移和子波段合成滤波操作均完成时，操作部分１３０请求连续转移指示部分１３３按如下方式转移数据。如转移图５（图１２）中所示，存贮在第一存贮器部分１１０中存贮区１１１Ａ的第 k 通道的子波段合成滤波数据被转移到第二存贮器部分１２０中存贮区１２３Ａ。子波段合成部分１３２利用第二存贮区１１２中的数据开始对第 l 通道的子波段合成滤波操作。

当对第 l 通道的数据转移和子波段合成滤波操作均完成时，操作部分１３０请求连续转移指示部分１３３按下述方式转移数据。如转移图６（图１３）中所示，存贮在第一存贮器部分１１０中存贮区１１２Ａ的第 l 通道的子波段合成滤波数据被转移到第二存贮器部分１２０中存贮区１２４Ａ。

然后在下一步，由子波段信号生成部分１３１为每一通道生成 l

９２样本子波段信号。然后，并行地执行子波段合成操作与数据转移。从第一存贮器部分１１０到第二存贮器部分１２０的每一通道的子波段合成滤波数据的转移是在矩形区域２２２－１２（图５）和矩形区域２２２－１３（图６）间执行的。区域２００分成包括数据区２１２—２０３的Ｂ１（图５）和包括数据区２０２、２０１、２１６—２１３的Ｂ２，而Ｂ２中的数据先被转移，Ｂ１中的数据再被转移。

由上面的说明可以理解到，在此例中的音频译码装置１００将较ＳＲＡＭ成本低的ＤＲＡＭ应用于第二存贮器部分１２０，并将对应于所有通道的数据存贮在第二存贮器部分１２０中。第二存贮器部分１２０中的数据仅在需要时才利用数据转移控制器１４０转移到第一存贮器部分１１０。因而，多通道音频信号可以高速度再现而不致增加处理器中的内存贮器的容量。由于ＳＲＡＭ不需作外部连接，所以能降低整个装置的成本。

在本例的音频译码装置１００中，子波段合成滤波操作与数据转移能并行地进行，这样操作处理所需的时间周期就可缩短作数据转移所需的时间周期。由于一次进行的数据转称可转移对应于进行多次转移的数据量，在采用虚拟地址分配部分的情况下，子波段合成操作中就无需进行地址循环处理和子波段合成滤波数据的移位处理。而且，由于数据转移可进行许多次，所以能容易地按照数据转移和生成音频信号所需的时间周期来加以调度。这样，就能减少由数据转移所造成的时间损失，并能缩短处理时间。

在此例中，为说明简单，输入信号用的通道数ｎ为４，第一通道作为ｉ，第二通道作为ｊ，第三通道作为ｋ，和第四通道作为Ｌ。通道数并不限于此。

在此例中，没有对在对第一通道的子波段合成前与数据转移并行进行的处理或对最后通道的与转移子波段合成滤波数据并行的处理指定任何方法。任一可行的方法都可以采用。例如，在最后通道的子波

段合成滤波数据转移之后可输入一信号来产生子波段信号。这种情况能减少因数据转移带来的损失。

示例 3

图 1 4 为按照本发明第三示例中的信号处理装置 3 0 1 的方框图。此信号处理装置 3 0 1 包含第一处理部分 3 0 2 和第二处理部分 3 0 3，被通过第二处理部分 3 0 3 连接到外部处理设备 3 0 4 。

信号处理装置 3 0 1 接收连续的帧数据 F 和由此帧数据 F 提取 M P E G 音频位流。然后信号处理装置 3 0 1 由位流再生欲予输出的音频信号。如图 1 4 左边部分所示，帧数据 F 包含第一帧 f 1 、第二帧 f 2 、第三帧 f 3 ……，每帧 f k （ k ＝ 1 ， 2 ， 3 …）都包含一欲被插入同步字 S y k 的区域和一欲被插入边界信息 S i k 的区域。同步字同于检测二相邻帧 f k 的边界，边界信息 S i k 被用于检测帧长度。

第一处理部分 3 0 2 为内译码器，用于由连续帧数据 F 提取一个或多个帧，而后对所提取帧中所包含的一特定通道的音频数据进行译码，并将译码结果作为第一输出信息输出。第一处理部分还估算传输延迟时间，它通常对应于变换 I E C 9 5 8 格式的信息流数据所需的时间周期。此变换由第二处理部分 3 0 3 完成。在被估算的传输延迟时间过去之后，第一处理部分 3 0 2 时所提取帧中的音频数据进行译码。

在帧 f i 中的数据已被第一处理部分 3 0 2 译码时，第二处理部分 3 0 3 已完成了帧 f i 的处理，并正在处理至少一个位于帧 f i 之后的帧 f i ＋ j （ j ≥ 1 ）。第二处理部分 3 0 3 提取任一帧 f i ＋ j （ j ≥ 1 ）中所包含的另一通道的音频数据，并将所提取的音频数据变换成许多音频再现设备中能通用的格式的信息流数据。然后第二处理部分 3 0 3 将此信息流数据作为第二输出信息输出。

这种作通用格式的信息流数据的变换是指，接收一帧作为输入数

据和将此帧变换成ＩＥＣ９５８格式的非ＰＣＭ信息流数据。第二处理部分３０３将所得到的信息流数据传送到包含有用于ＭＰＥＧ音频数据译码的译码器的外部信号处理设备３０４。

下面将较详细说明第一处理部分３０２与第二处理部分３０３交替进行信号处理情况中的信号处理装置３０１的操作，

图１５为表明第二处理部分３０３所进行的信号处理的方框图。当一ＭＰＥＧ音频位流输入到第二处理部分３０３时，检测此帧的同步字Ｓｙｋ（步骤３０３－１）。在步骤３０３－２根据帧的边界信息Ｓｉｋ计算帧长度。在步骤３０３－３，按步骤３０３－２所检测的帧长确定是否有下一帧的同步字Ｓｙｋ由当前同步字前出现。在步骤３０３－４由ＣＲＣ检查确定是否有数据差错。在步骤３０３－５，此帧被变换成ＩＥＣ９５８格式的非ＰＣＭ信息流数据输出。这样，如图１４中所示，ＩＥＣ９５８格式的非ＰＣＭ信息流数据（第二输出信息）就被由第二处理部分３０３传送到外部信息处理设备３０４。

图１６为表明由第一处理部分３０２所进行的信号处理方框图。当第一处理部分３０２由外部信号处理设备３０４输入ＭＰＥＧ音频位流和译码启动信号Ｄｓ时，在步骤３０２－１计算传输延迟时间（延迟量确定部分）。传输延迟时间是指由第二处理部分３０３从帧数据Ｆ提取得帧的时刻直到外部处理设备３０４接收到此帧的音频数据为止的时间期间。在步骤３０２－２进行因传送延迟时间的帧译码启动时间的延迟处理。在步骤３０２－３对已被传输延迟时间延迟的帧进行译码变换成音频信号，并输出所得的音频信号（第一输出信息）。

信号处理装置３０１例如作如下方式运行。

首先，如图１４中所示，帧数据Ｆ的第一帧ｆ１和第二帧ｆ２被同时输入到第一和第二处理部分３０２和３０３。

在第二处理部分３０３中，由第一帧ｆ１的数据检测同步字Ｓｙ１（步骤３０３－１）。在步骤３０３－２利用边界信息Ｓｉ１计算第

一帧ｆ１的帧长。在步骤３０３－３确认第二帧ｆ２的同步字Ｓｙ２的存在。在检测到同步字Ｓｙ２时，建立第一帧ｆ１的音频数据。在步骤３０３－４，使第一帧ｆ１数据按ＣＲＣ检查进行差错检测。在最后步骤３０３－５中，将第一帧ｆ１的音频数据变换成ＩＥＣ９５８格式的非ＰＣＭ信息流数据。然后将此ＩＥＣ９５８格式的信息流数据传送给外部信息处理设备３０４。

在步骤３０３－１～３０３－４，实现帧建立功能。由此帧建立功能检测同步字Ｓｙｋ并利用边界信息Ｓｉｋ计算帧长度，然后检测下一帧起始的同步字以确认一帧的存在，再检查帧的数据出错。在步骤３０３－５，实现帧处理功能。由此帧处理功能，在认为此帧已被帧建立功能所建立的情况下，将表明此帧建立的信息加到信息流数据；而在帧未被建立的情况下，将表明帧未建立的信息加到信息流数据。然后将此信息流数据变换成为其他信号处理设备能接受的ＩＥＣ９５８格式的非ＰＣＭ信息流数据，和将转换得的数据输出。

如图１６中所示，第一处理部分３０２提取第一帧ｆ１，并在大致上为对应于第一帧ｆ１的信息流数据被外部信号处理设备３０４所接收的时间之后，由外部信号处理设备３０４输入译码启动信号Ｄｓ１。

在步骤３０２－１，计算第一处理部分３０２的译码器能开始对第一帧ｆ１的音频数据进行译码的时刻及由外部信号处理设备３０４开始译码的时刻（以信号Ｄｓ１指出）之间的差作为传输延迟时间ｔｄ１。传输延迟时间ｔｄ１表示由第一处理部分３０２的译码器进行的音频数据译码应被延迟的时间期，并被变换成帧数。

在步骤３０２－２，确定直到由第一处理部分３０２开始对第一帧ｆ１译码为止的等待时间是否超过步骤３０２－１中所得到的传输延迟时间。如果没有，第一处理部分３０２不进行第一帧ｆ１音频数据的译码继续等待。当直至第一帧ｆ１的译码开始为止的等待时间超

过传输延迟时间 t d 1 时，进行第一帧音频数据的译码（步骤３０２－３）。

通过延迟第一处理部分３０２进行的译码与外部信号处理设备３０４的译码同步，由信号处理装置３０１和外部信号处理设备３０４输出的音频信号，无需象通常设备中所需的那样为它们间的延迟而设置缓存器就能够取得同步。

图１４中，传输延迟时间对应于三个帧。换句话说，在第二处理部分３０３正接收相对于帧ｆ１和ｆ２延迟三个帧的帧ｆ４和ｆ５的音频数据并发送ＩＥＣ９５８格式的信息流数据期间，第一处理部分３０２接收并译码帧ｆ１和ｆ２的音频数据。

例如，在第一处理部分３０２仅仅再现多通道中的第一通道（右前向）和第二通道（左前向）的音频信号时，第一处理部分３０２由帧Ｆ中提取第一和第二通道的音频数据并对之译码。在外部信号处理设备３０４再现第三、四和五通道（中央、右后向、和左后向）的音频信号时，第二处理部分３０３由帧Ｆ提取第三、四和五通道的音频信号。外部信号处理设备３０４接收由第二处理部分３０３所发送的音频数据并对接收到的音频数据译码。在这种情况下，第一和第二通道的音频数据被第一处理部分３０２译码的定时与第三、四和五通道的音频数据由外部信号处理设备３０４进行译码的定时相互间也相匹配。这样，即使在采用多个再现设备时也能由各个扬声器同时输出五通道的环绕声。

在此例中，传输延迟时间的单位对应于一帧。本发明并不限于此。只要信号处理装置包括帧缓存器和帧Ｆ的数据被存放在此帧缓存器中，依靠以一读指针指定帧缓存器中的任一地址并以小于一帧的信息单位顺序读取音频数据就可将传输延迟时间设置成短于对应一帧的时间期间的任何时间期间。

在此例中，在第一处理部分３０２检测到来自外部信号处理设备

３０４的译码启动信号Ｄｓ之后对音频数据进行译码。在预先确定了传输延迟时间时，信号处理装置３０１即无需象译码启动信号Ｄｓ这样的反馈，图１４中，同步字与指明帧长的边界信息是相互连续的，但即使同步字与边界信息不连续也能实现同样效果。

熟悉本技术领域的人士显然能很容易地理解和作出不脱离本发明的范畴和精神实质的各种其他改变，因而，这里所提出的权力要求范围将不限于上面作出的说明，而是对权利要求中所作的广泛的解释。

说 明 书 附 图

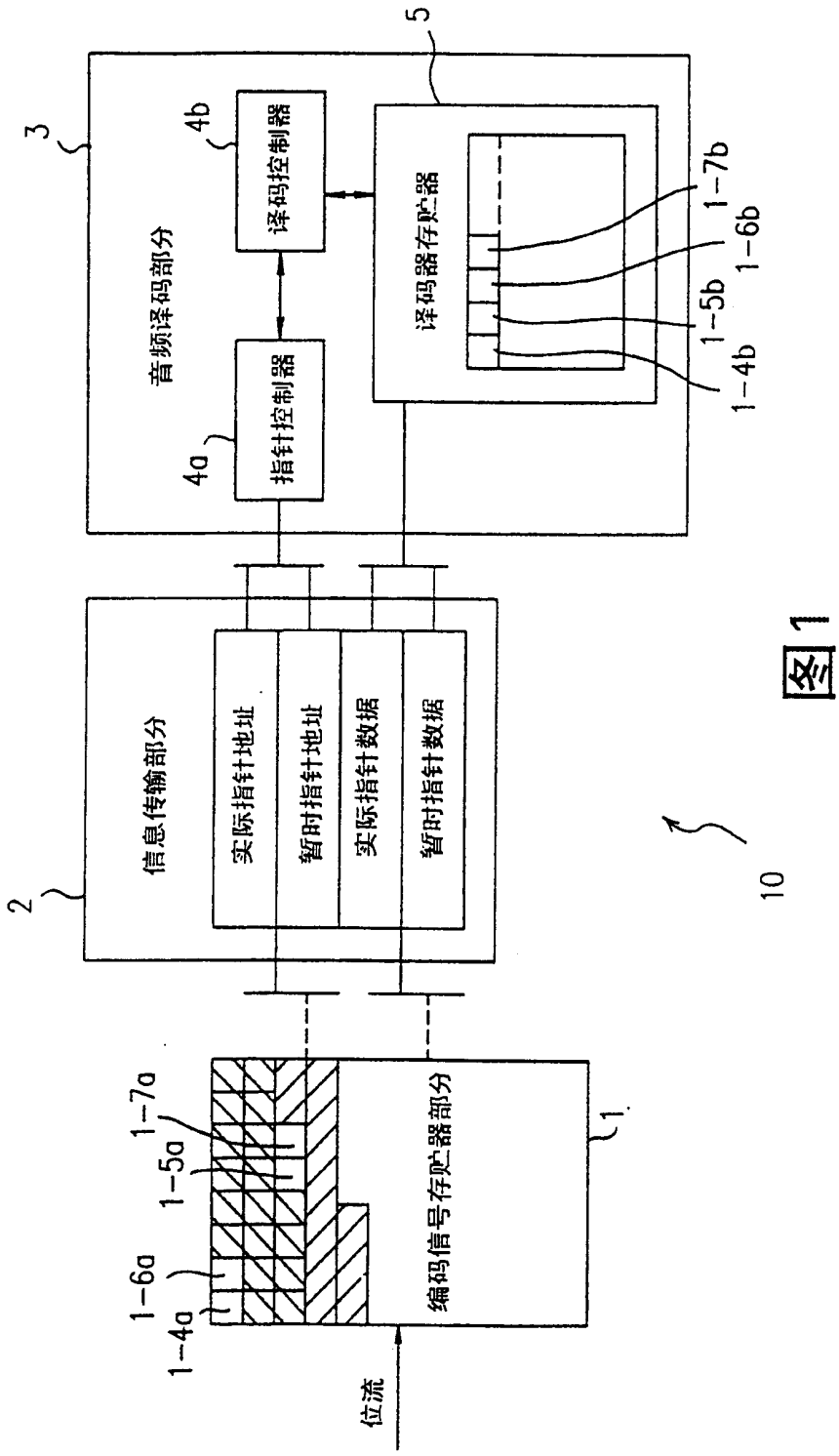

5
3
4b
译码控制器
译码器存贮器
音频译码部分
1-7b
1-6b
1-5b
1-4b
4a
指针控制器
信息传输部分
实际指针地址
暂时指针地址
实际指针数据
暂时指针数据
2
10
1-7a
1-5a
1-6a
1-4a
编码信号存贮器部分
1
位流

图 1

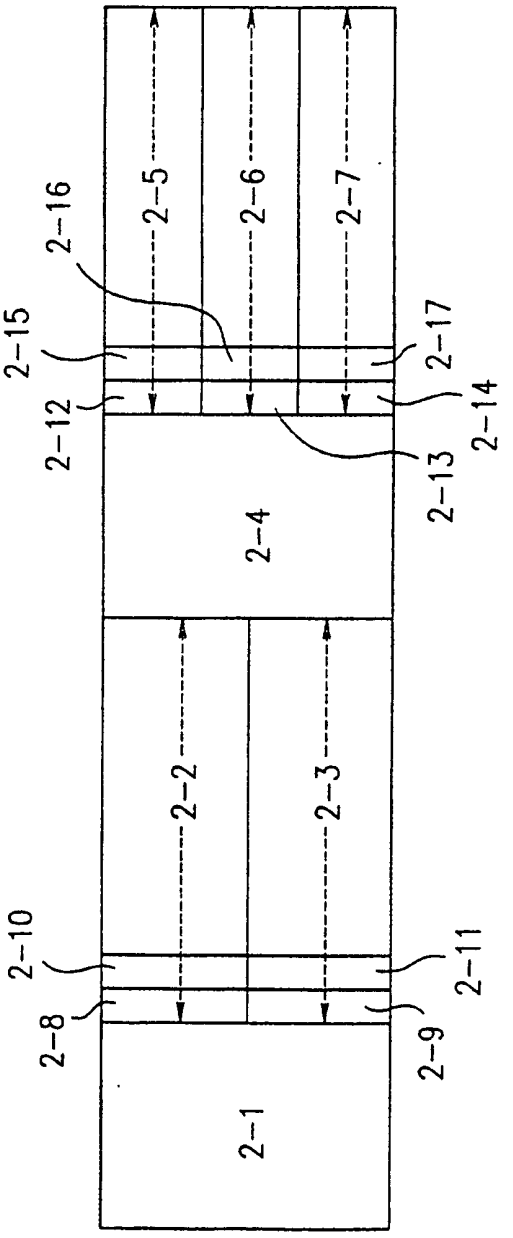


图2

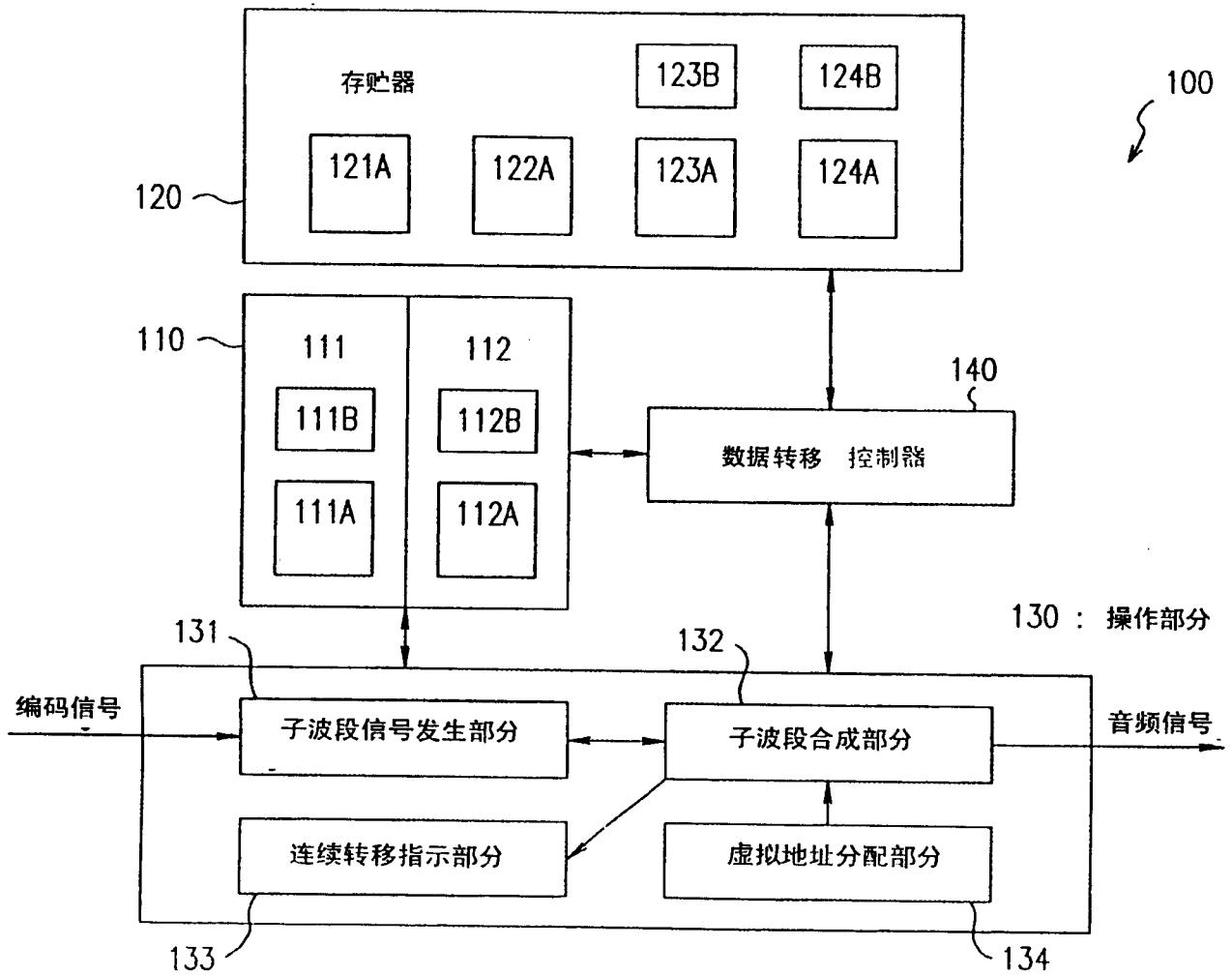

存贮器
123B
124B
121A
122A
123A
124A
120
100
110
111
112
111B
112B
111A
112A
140
数据转移 控制器
130 : 操作部分
131
132
编码信号
子波段信号发生部分
子波段合成部分
音频信号
连续转移指示部分
虚拟地址分配部分
133
134

图3

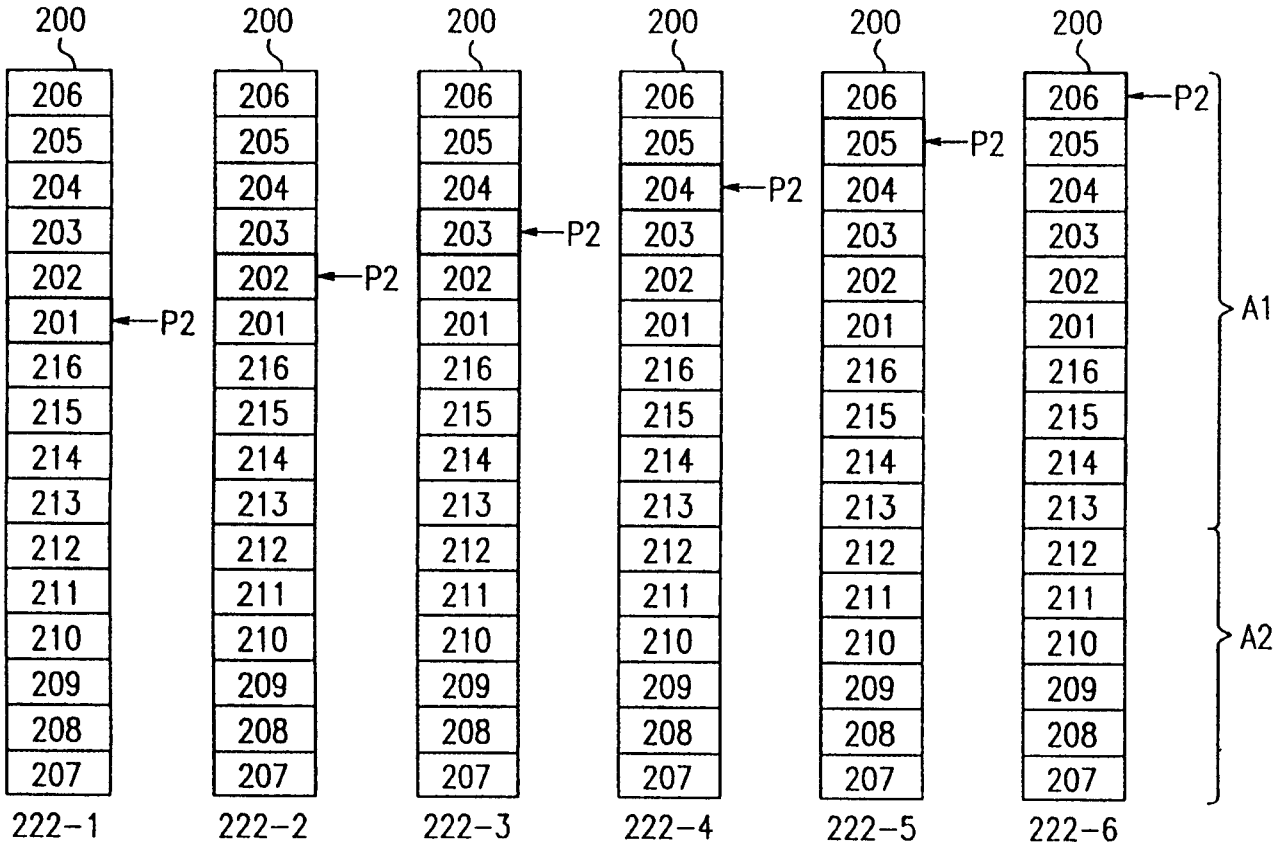

200
206
205
204
203
202
201
216
215
214
213
212
211
210
209
208
207
P2
A1
A2
222-1
222-2
222-3
222-4
222-5
222-6

图4

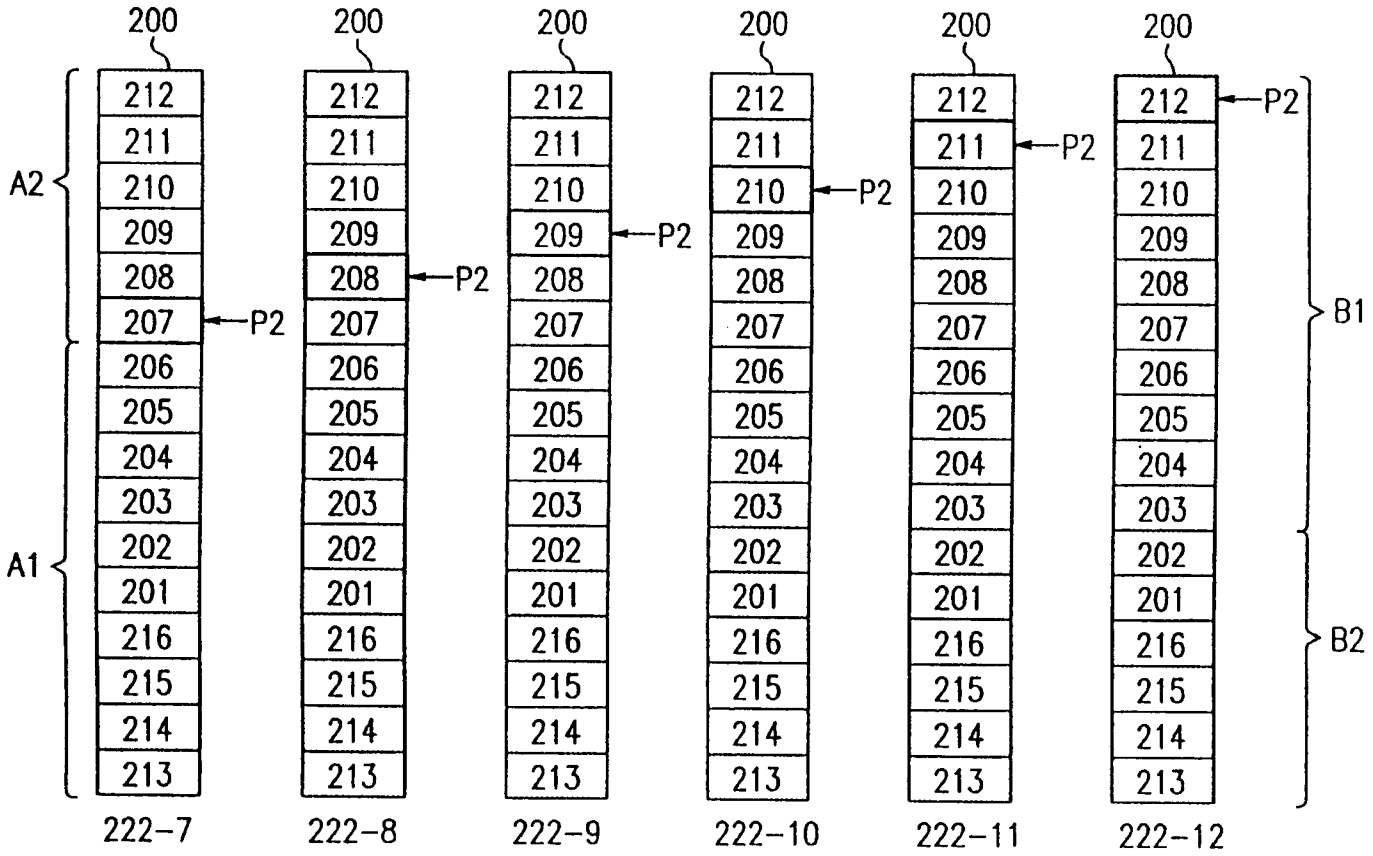

200
212
211
210
209
208
207
206
205
204
203
202
201
216
215
214
213
P2
A2
A1
B1
B2
222-7
222-8
222-9
222-10
222-11
222-12

图5

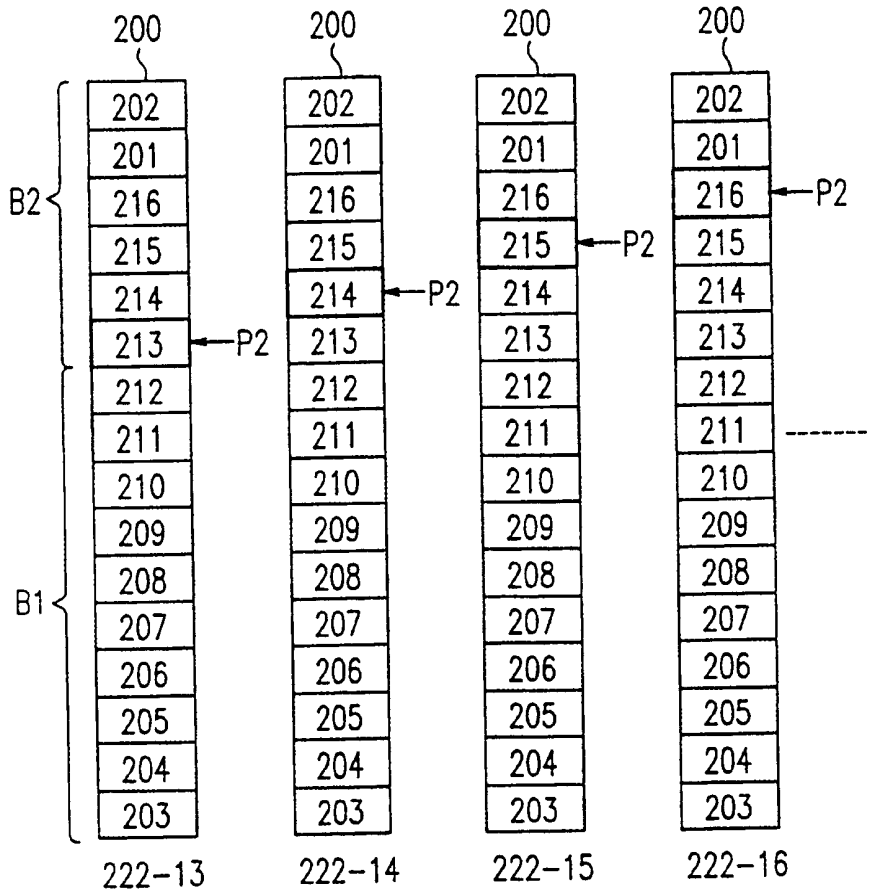

200
202
201
216
215
214
213
212
211
210
209
208
207
206
205
204
203
B2
B1
P2
222-13
222-14
222-15
222-16

图6

虚拟地址（16进制）	实际地址（16进制）
0x000 ～ 0x0ff	0x000 ～ 0x0ff
0x100 ～ 0x1ff	0x100 ～ 0x1ff
0x200 ～ 0x2ff	0x200 ～ 0x2ff
0x300 ～ 0x3ff	0x300 ～ 0x3ff
0x400 ～ 0x4ff	0x400 ～ 0x4ff
0x500 ～ 0x5ff	0x500 ～ 0x5ff
0x600 ～ 0x6ff	0x600 ～ 0x6ff
0x700 ～ 0x7ff	0x700 ～ 0x7ff
0x800 ～ 0x8ff	0x800 ～ 0x8ff
0x900 ～ 0x9ff	0x900 ～ 0x9ff
0xa00 ～ 0xaff	0xa00 ～ 0xaff
0xb00 ～ 0xbff	0xb00 ～ 0xbff
0xc00 ～ 0xcff	0x400 ～ 0x4ff
0xd00 ～ 0xdff	0x500 ～ 0x5ff
0xe00 ～ 0xeff	0x600 ～ 0x6ff
0xf00 ～ 0xfff	0x700 ～ 0x7ff

图7

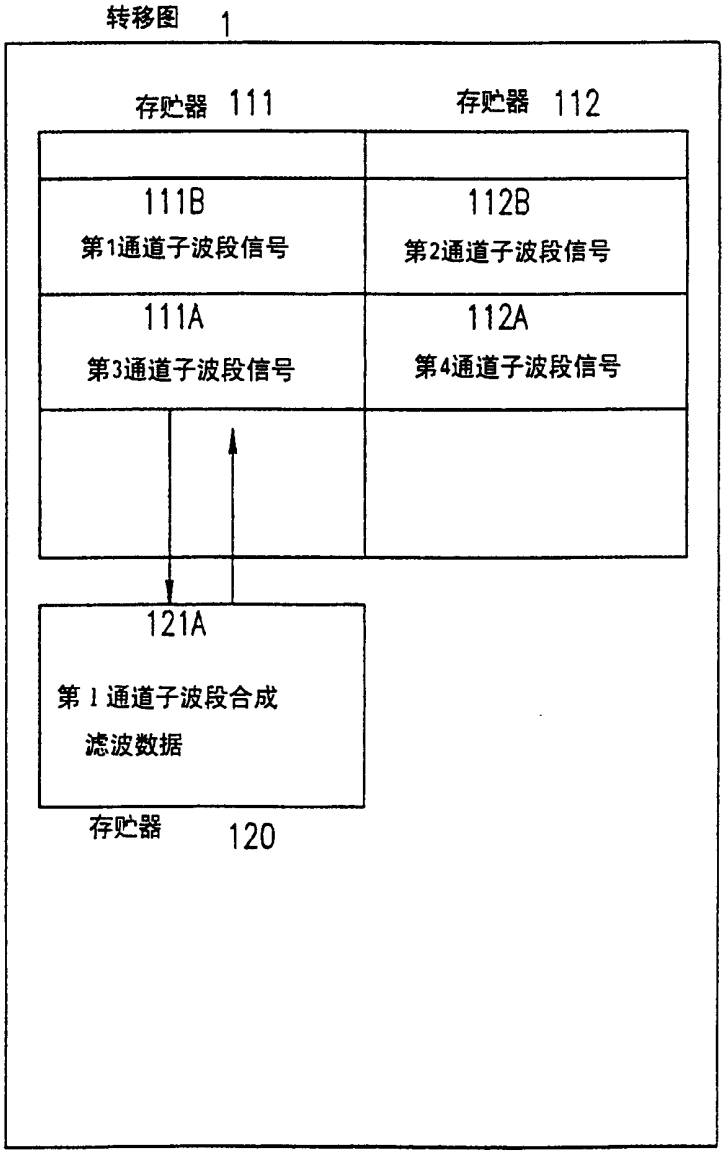

转移图 1
存贮器 111
存贮器 112
111B
第1通道子波段信号
112B
第2通道子波段信号
111A
第3通道子波段信号
112A
第4通道子波段信号
121A
第 1 通道子波段合成
滤波数据
存贮器 120

图8

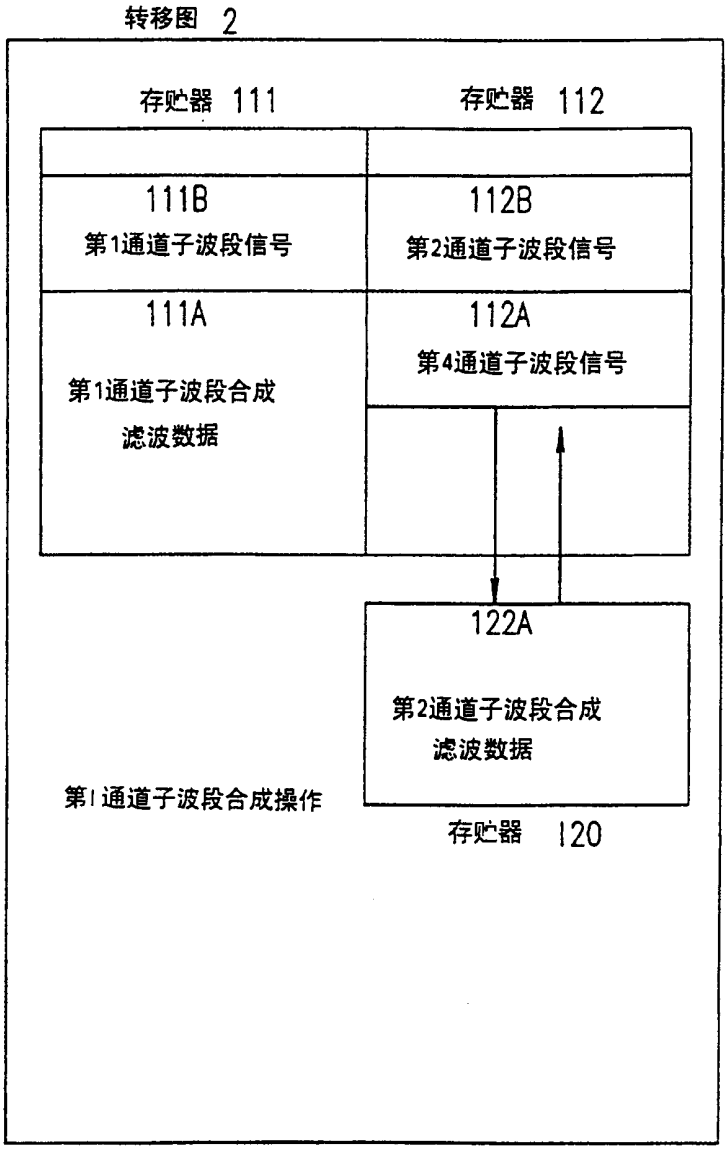

转移图 2
存贮器 111
存贮器 112
111B
第1通道子波段信号
112B
第2通道子波段信号
111A
第1通道子波段合成
滤波数据
112A
第4通道子波段信号
122A
第2通道子波段合成
滤波数据
第1通道子波段合成操作
存贮器 120

图9

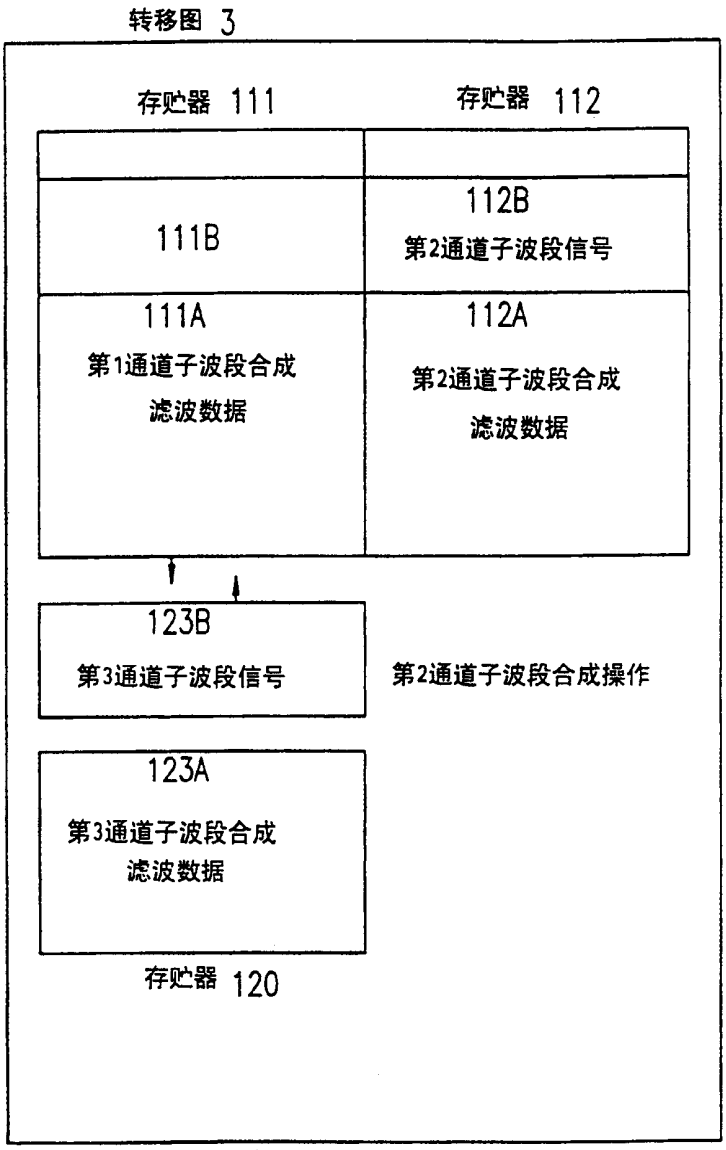

转移图 3
存贮器 111
存贮器 112
111B
112B
第2通道子波段信号
111A
第1通道子波段合成
滤波数据
112A
第2通道子波段合成
滤波数据
123B
第3通道子波段信号
第2通道子波段合成操作
123A
第3通道子波段合成
滤波数据
存贮器 120

图10

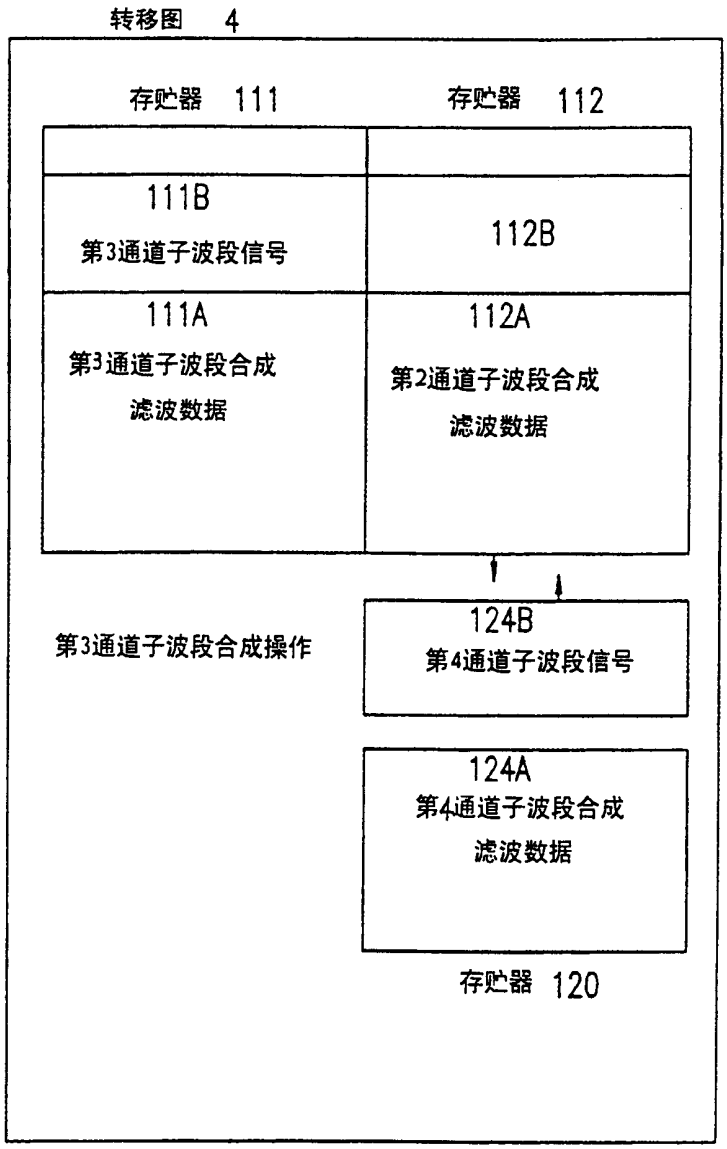

转移图 4
存贮器 111
存贮器 112
111B
第3通道子波段信号
112B
111A
第3通道子波段合成
滤波数据
112A
第2通道子波段合成
滤波数据
第3通道子波段合成操作
124B
第4通道子波段信号
124A
第4通道子波段合成
滤波数据
存贮器 120

图11

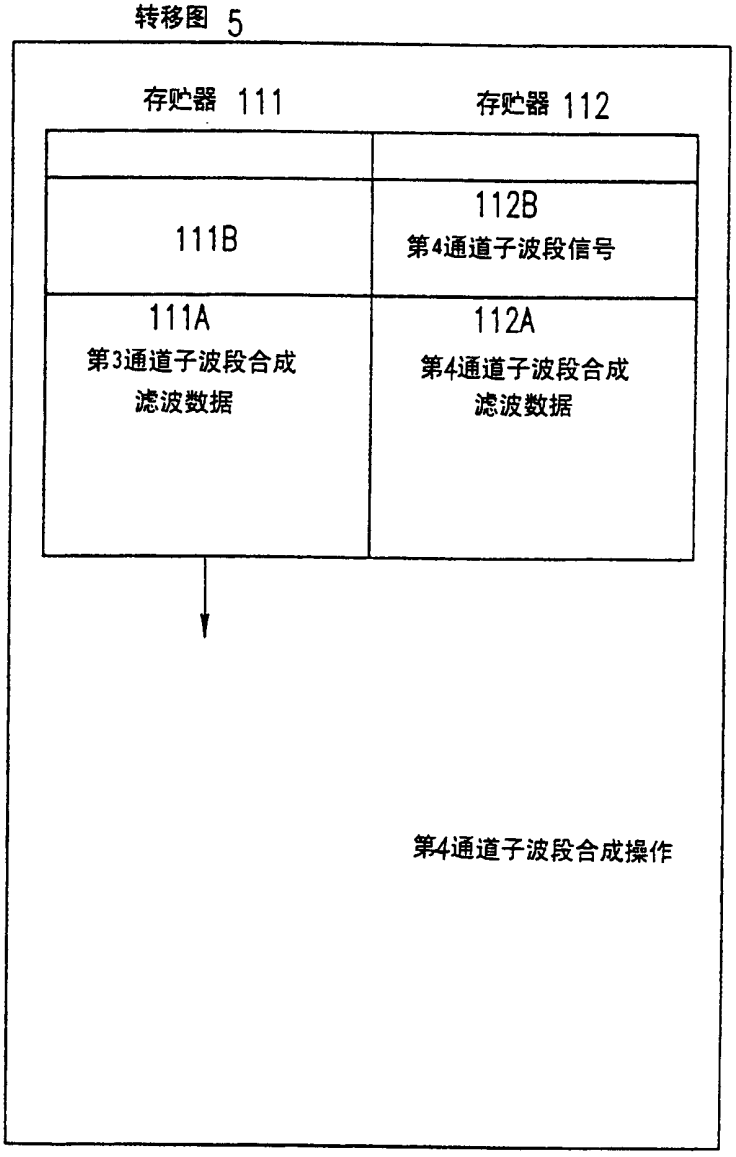

转移图 5
存贮器 111
存贮器 112
111B
112B
第4通道子波段信号
111A
第3通道子波段合成
滤波数据
112A
第4通道子波段合成
滤波数据
第4通道子波段合成操作

图12

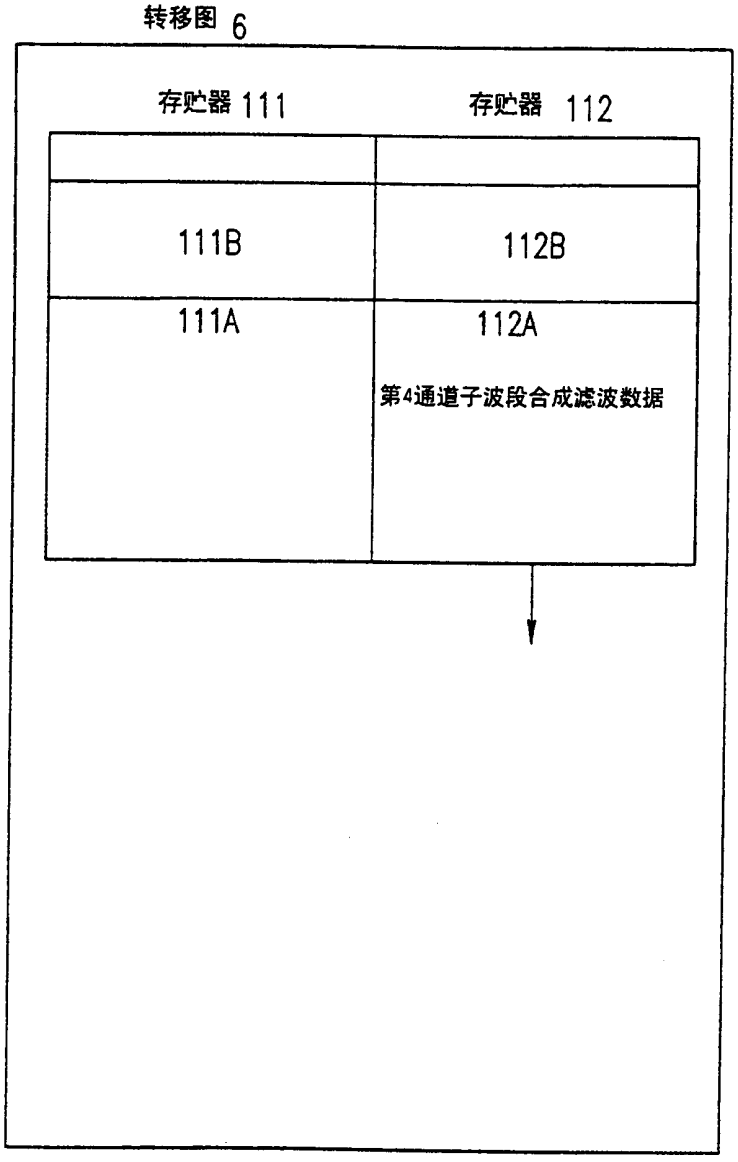


图13

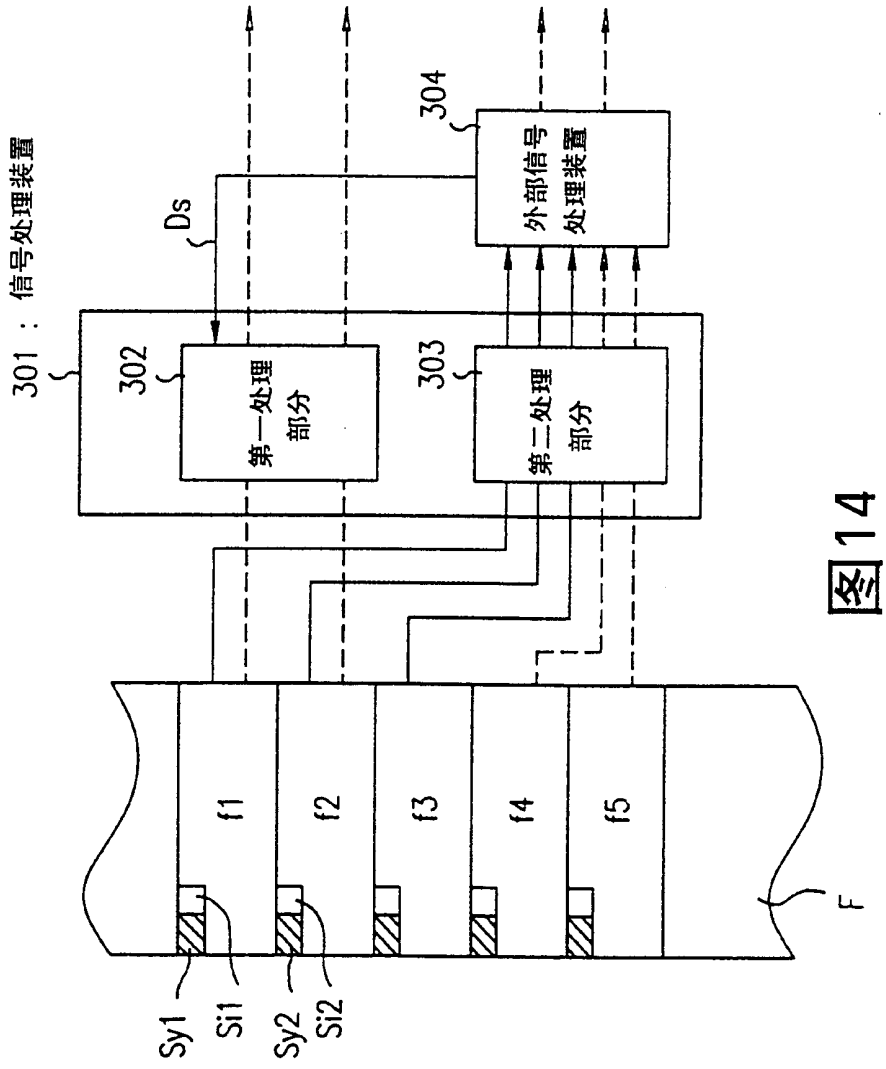

301 ： 信号处理装置
302
第一处理部分
303
第二处理部分
304
外部信号处理装置
Ds
f1
f2
f3
f4
f5
F
Sy1
Si1
Sy2
Si2

图14

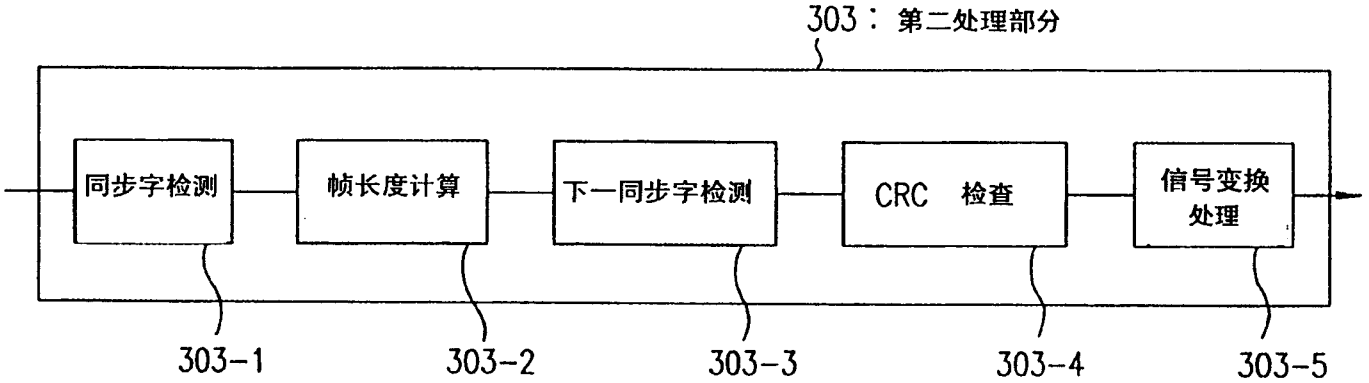

303： 第二处理部分
同步字检测
帧长度计算
下一同步字检测
CRC 检查
信号变换处理
303-1
303-2
303-3
303-4
303-5

图15

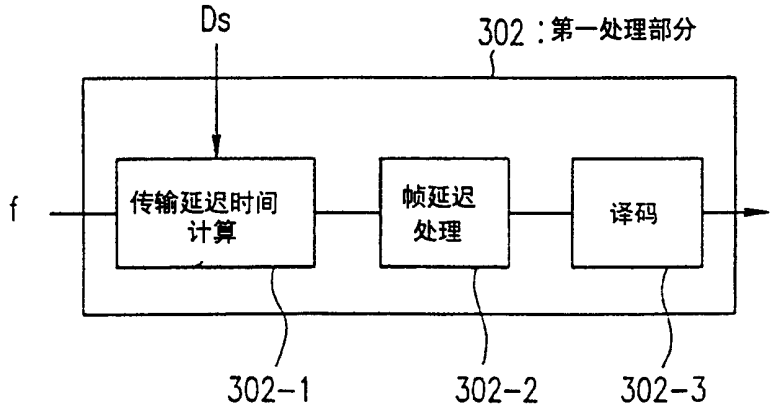


图16

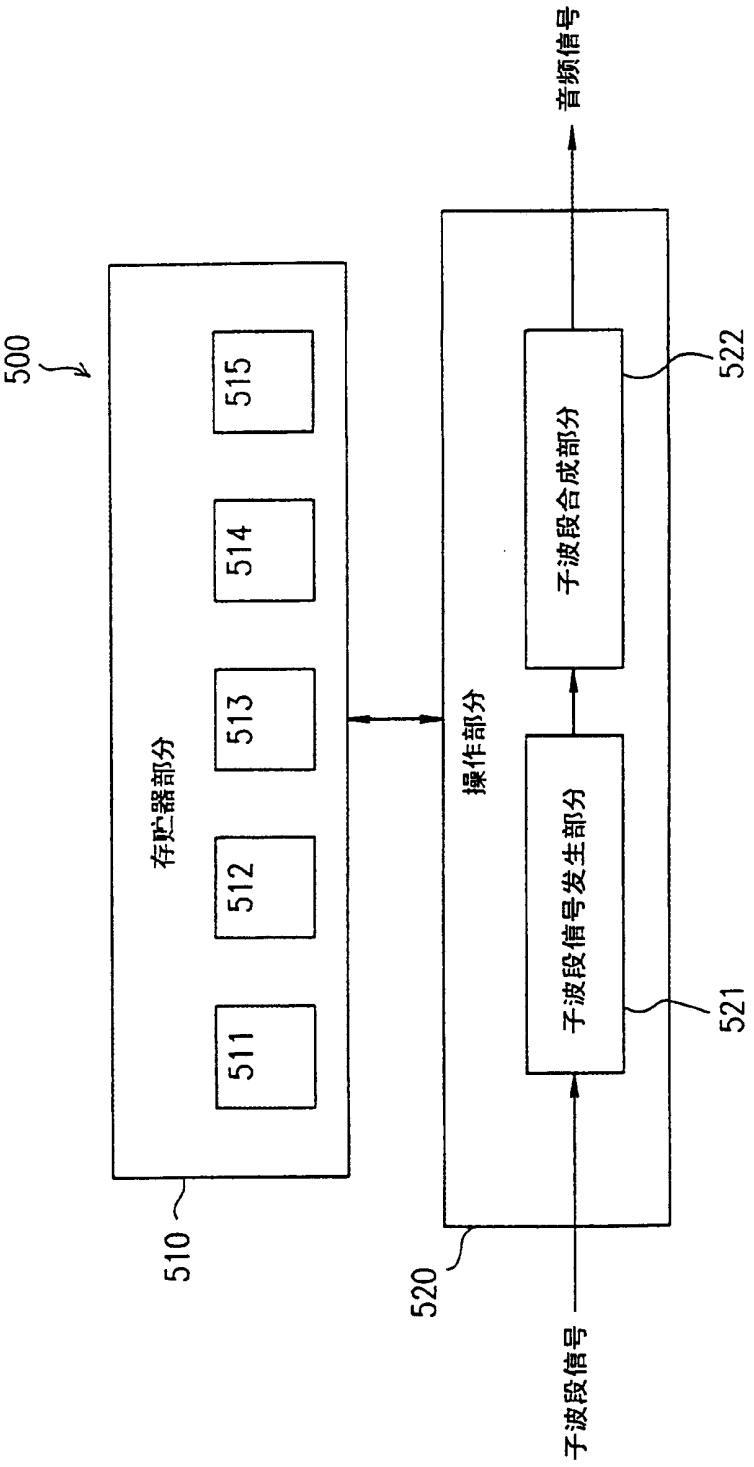

500
存贮器部分
511
512
513
514
515
510
操作部分
子波段合成部分
522
子波段信号发生部分
521
520
音频信号
子波段信号

图17