

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5658250号
(P5658250)

(45) 発行日 平成27年1月21日(2015. 1. 21)

(24) 登録日 平成26年12月5日(2014. 12. 5)

(51) Int. Cl.

F I

G 0 6 F 3/06 (2006.01)

G 0 6 F 3/06 3 0 1 M

請求項の数 21 (全 23 頁)

(21) 出願番号	特願2012-520784 (P2012-520784)	(73) 特許権者	508243639
(86) (22) 出願日	平成22年7月15日 (2010. 7. 15)		エルエスアイ コーポレーション
(65) 公表番号	特表2012-533800 (P2012-533800A)		アメリカ合衆国カリフォルニア州95131, サンノゼ, リッター・パーク・ドライブ 1320
(43) 公表日	平成24年12月27日 (2012. 12. 27)		
(86) 国際出願番号	PCT/US2010/042147	(74) 代理人	100104411
(87) 国際公開番号	W02011/008963		弁理士 矢口 太郎
(87) 国際公開日	平成23年1月20日 (2011. 1. 20)	(72) 発明者	ステンフォート、ロス
審査請求日	平成25年7月12日 (2013. 7. 12)		アメリカ合衆国、94024 カリフォルニア州、ロス アルトス、722 プレントウッド プレイス
(31) 優先権主張番号	12/505, 333		
(32) 優先日	平成21年7月17日 (2009. 7. 17)		
(33) 優先権主張国	米国 (US)		
		審査官	稲葉 崇
			最終頁に続く

(54) 【発明の名称】 ドライブからホスト装置に送信される情報にギャップを挿入する方法

(57) 【特許請求の範囲】

【請求項 1】

方法であって、

ドライブが、1 若しくはそれ以上のコマンドをホスト装置から受信する工程であって、前記ホスト装置と前記ドライブは直接メモリアクセス (DMA) データフェーズを有するストレージプロトコルを介して通信するものであり、前記ドライブは前記ホスト装置による1 若しくはそれ以上の追加のコマンドの送信を阻止することができるものである、前記受信する工程と、

情報をキューに入れ前記ホスト装置に送信する工程と、

前記ホスト装置からコマンドの送信終了信号を受信するかによらず専ら前記ドライブの状態を示す関数に基づき、前記情報にギャップを挿入し前記ホスト装置に送信するかを決定する工程であって、前記 DMA データフェーズの連続する2つのデータ間に前記ギャップが挿入されて前記ホスト装置から前記ドライブに前記1 若しくはそれ以上の追加のコマンドが送信されるように前記情報にギャップを挿入し前記ホスト装置に送信するかを決定するものである、前記決定する工程と、

前記決定する工程の決定に基づいて前記ギャップを挿入する、あるいは前記決定する工程の決定に基づいて前記ギャップを挿入しない工程と

を有し、

前記ドライブの状態を示す関数は前記ドライブの現在のキュー長の関数を含むものである

10

20

方法。

【請求項 2】

請求項 1 記載の方法において、前記ホストに送信する情報は、セットアップ情報および前記 1 若しくはそれ以上のコマンドのうちの少なくとも 1 つに関連付けられたデータを含むものである方法。

【請求項 3】

請求項 2 記載の方法において、前記セットアップ情報は、直接メモリアクセス (direct memory access: DMA) フレーム情報構造 (frame information structure: FIS) を含むものである方法。

【請求項 4】

請求項 2 記載の方法において、前記セットアップ情報は、セット・デバイス・ビット FIS を含むものである方法。

【請求項 5】

請求項 2 記載の方法において、時間遅延が、前記セットアップ情報を送信する前に挿入されるものである方法。

【請求項 6】

請求項 2 記載の方法において、時間遅延が、前記セットアップ情報を送信した後に挿入されるものである方法。

【請求項 7】

請求項 1 記載の方法において、さらに、
前記ドライブが、時間遅延の間に前記追加のコマンドを前記ホスト装置から受信する工程を有するものである方法。

【請求項 8】

請求項 1 記載の方法において、前記ギャップを挿入する工程は、前記情報が前記ホスト装置に送信されている間に時間遅延を挿入する工程を含むものである方法。

【請求項 9】

請求項 1 記載の方法において、前記ギャップは、アクティブな待機コマンドが存在しないと判別された場合、挿入されないものである方法。

【請求項 10】

請求項 1 記載の方法において、前記ドライブの状態を示す関数は、前のコマンドを受信してから経過時間の関数を含むものである方法。

【請求項 11】

請求項 8 記載の方法において、前記時間遅延の時間長は、前記ドライブの現在のキュー長に基づくものである方法。

【請求項 12】

請求項 8 記載の方法において、前記時間遅延の時間長は、前記ドライブが前のコマンドを受信してから経過時間に基づくものである方法。

【請求項 13】

請求項 1 記載の方法において、時間遅延の時間長または前記時間遅延が挿入される時点のうちの少なくとも 1 つは、リアルタイムで決定されるものである方法。

【請求項 14】

請求項 1 記載の方法において、時間遅延の時間長または前記時間遅延が挿入される時点のうちの少なくとも 1 つは、所定値である方法。

【請求項 15】

請求項 1 記載の方法において、前記ホストに送信する前記情報はセットアップ情報を含み、このセットアップ情報は時間遅延が当該セットアップ情報に後続することを示す追加の情報を含むものである方法。

【請求項 16】

請求項 1 記載の方法において、ホストに送信する前記情報はステータス情報を含み、時間遅延が当該ステータス情報を送信する前に挿入されるものである方法。

10

20

30

40

50

【請求項 17】

請求項1記載の方法において、前記ギャップを挿入する工程は、追加情報を挿入する工程を含むものである方法。

【請求項 18】

請求項1記載の方法において、前記ホスト装置は、前記ギャップに先立って前記ギャップについて通知されるものである方法。

【請求項 19】

請求項1記載の方法において、前記ドライブはシリアルATA (Serial ATA : SATA) ドライブを含むものである方法。

【請求項 20】

コンピュータ可読媒体に組み込まれたコンピュータプログラム製品であって、
ドライブが1若しくはそれ以上のコマンドをホスト装置から受信するコンピュータコードであって、前記ホスト装置と前記ドライブがDMAデータフェーズを有するストレージプロトコルを介して通信するものであり、前記ドライブは前記ホスト装置による1若しくはそれ以上の追加のコマンドの送信を阻止することができるものである、前記受信するコンピュータコードと、

情報をキューに入れ前記ホスト装置に送るコンピュータコードと、

前記ホスト装置からコマンドの送信終了信号を受信するかによらず専ら前記ドライブの現在のキュー長の関数に基づき、前記情報にギャップを挿入し前記ホスト装置に送信するかを決定するコンピュータコードであって、前記DMAデータフェーズの連続する2つのデータ間に前記ギャップが挿入されて前記ホスト装置から前記ドライブに前記1若しくはそれ以上の追加のコマンドが送信されるように前記情報にギャップを挿入し前記ホスト装置に送信するかを決定するものである、前記決定するコンピュータコードと、

前記決定される条件に基づいて前記ギャップを挿入する、あるいは前記決定される条件に基づいて前記ギャップを挿入しないコンピュータコードと

を有するコンピュータプログラム製品。

【請求項 21】

1若しくはそれ以上のコマンドをホスト装置から受信するドライブであって、前記ホスト装置と前記ドライブはDMAデータフェーズを有するストレージプロトコルを介して通信するものであり、前記ドライブは前記ホスト装置による1若しくはそれ以上の追加のコマンドの送信を阻止することができるものである、前記ドライブと、

情報をキューに入れ前記ホスト装置に送るバッファと、

前記ホスト装置からコマンドの送信終了信号を受信するかによらず専ら前記バッファの現在のキュー長の関数に基づき、前記情報にギャップを挿入し前記ホスト装置に送信するかを決定するコントローラであって、前記DMAデータフェーズの連続する2つのデータ間に前記ギャップが挿入されて前記ホスト装置から前記ドライブに前記1若しくはそれ以上の追加のコマンドが送信されるように前記情報にギャップを挿入し前記ホスト装置に送信するかを決定するものであり、前記コントローラは、さらに、前記決定される条件に基づいて前記ギャップを挿入する、あるいは前記決定される条件に基づいて前記ギャップを挿入しないものであるコントローラと

を有する装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はメモリシステムに関し、より具体的には、ドライブがデータ転送を開始した後、ホスト装置から当該ドライブがコマンドを受信する方法に関する。

【背景技術】

【0002】

多くのストレージシステムにおいて、ターゲット装置は、フレームをホストに転送しているときにコリジョンが発生した場合の優先順位を有する。これらの場合、コマンドがキ

10

20

30

40

50

ュー（待ち行列）に入っているとき（例えば、ファーストパーティ直接メモリアクセス（First Party Direct Memory Access）などを使用して）、いったん前記ターゲットが直接メモリアクセス（party direct memory access：DMA）セットアップフレーム情報構造（frame information structure：FIS）を送信してデータフェーズに入ると、前記ホストは通常いかなるコマンドも前記ターゲット装置に送信できなくなる。

前記ドライブが速くデータをフェッチ（取得）することができる場合、次に前記ホストは最大キュー長と同等の数のいくつかのコマンドを前記ドライブに送信することができ得る。前記ドライブは、次にDMAセットアップ、データ、DMAセットアップ、データなどを前記フレーム間に全くブレイクを入れずに戻す。これにより、前記ホストはこれ以上のコマンドを送信することができなくなる。

10

これらの場合、前記ドライブのキュー長は、最大キュー長からゼロへ、ゼロから最大キュー長に戻り、そして再びゼロへと振動する。これはパフォーマンスに悪影響を及ぼす。このように、従来技術に関連するこれらおよび／またはその他の問題に対処する必要性が存在する。

この出願の発明に関連する先行技術文献情報としては、以下のものがある（国際出願日以降国際段階で引用された文献及び他国に国内移行した際に引用された文献を含む）。

【先行技術文献】

【特許文献】

【0003】

20

- 【特許文献1】 米国特許第5881229号明細書
- 【特許文献2】 米国特許第7120729号明細書
- 【特許文献3】 米国特許第7103732号明細書
- 【特許文献4】 米国特許第7096313号明細書
- 【特許文献5】 米国特許第7035967号明細書
- 【特許文献6】 米国特許第6985992号明細書
- 【特許文献7】 米国特許第6973531号明細書
- 【特許文献8】 米国特許第6831865号明細書
- 【特許文献9】 米国特許第6000006号明細書
- 【特許文献10】 米国特許第5956473号明細書
- 【特許文献11】 米国特許第5621687号明細書
- 【特許文献12】 米国特許第5568423号明細書
- 【特許文献13】 米国特許第7032087号明細書
- 【特許文献14】 米国特許第7000063号明細書
- 【特許文献15】 米国特許第6948026号明細書
- 【特許文献16】 米国特許第6925523号明細書
- 【特許文献17】 米国特許第6914853号明細書
- 【特許文献18】 米国特許第6732221号明細書
- 【特許文献19】 米国特許第6694402号明細書
- 【特許文献20】 米国特許第6539453号明細書
- 【特許文献21】 米国特許第6405295号明細書
- 【特許文献22】 米国特許第6230233号明細書
- 【特許文献23】 米国特許第6154808号明細書
- 【特許文献24】 米国特許第5963970号明細書
- 【特許文献25】 米国特許第5835935号明細書
- 【特許文献26】 米国特許第5819307号明細書
- 【特許文献27】 米国特許第5568626号明細書
- 【特許文献28】 米国特許第5544356号明細書
- 【特許文献29】 米国特許第5485595号明細書
- 【特許文献30】 米国特許第7747813号明細書

30

40

50

【特許文献 3 1】	米国特許第 7 8 0 9 9 0 0 号明細書	
【特許文献 3 2】	米国特許第 7 8 4 9 2 7 5 号明細書	
【特許文献 3 3】	米国特許第 7 9 0 3 4 8 6 号明細書	
【特許文献 3 4】	米国特許第 7 6 2 0 7 4 7 号明細書	
【特許文献 3 5】	米国特許第 7 9 0 4 6 1 9 号明細書	
【特許文献 3 6】	米国特許第 7 5 4 9 0 1 3 号明細書	
【特許文献 3 7】	米国特許第 7 9 0 4 6 7 2 号明細書	
【特許文献 3 8】	米国特許第 7 0 0 3 6 2 3 号明細書	
【特許文献 3 9】	米国特許第 7 9 0 4 7 6 4 号明細書	
【特許文献 4 0】	米国特許第 7 2 2 2 2 1 4 号明細書	10
【特許文献 4 1】	米国特許第 6 6 0 0 6 1 4 号明細書	
【特許文献 4 2】	米国特許第 7 8 2 7 3 2 0 号明細書	
【特許文献 4 3】	米国特許第 6 0 8 5 2 4 8 号明細書	
【特許文献 4 4】	米国特許第 6 9 2 8 4 9 4 号明細書	
【特許文献 4 5】	米国特許第 7 6 3 1 1 2 8 号明細書	
【特許文献 4 6】	米国特許第 7 8 2 7 3 2 0 号明細書	
【特許文献 4 7】	米国特許出願公開第 2 0 0 5 / 0 1 6 6 0 1 4 号明細書	
【特許文献 4 8】	米国特許出願公開第 2 0 0 6 / 0 2 1 8 4 3 7 号明細書	
【特許文献 4 9】	米国特許出願公開第 2 0 0 8 / 0 2 9 4 8 0 1 号明細書	
【特許文献 5 0】	米国特許出願公開第 2 0 0 3 / 0 0 4 1 2 1 4 号明細書	20
【特許文献 5 1】	米国特許出願公開第 2 0 0 8 / 0 2 8 2 0 3 1 号明細書	
【特許文献 5 2】	米国特許出願公開第 2 0 0 8 / 0 0 9 0 0 2 1 号明細書	
【特許文献 5 3】	米国特許出願公開第 2 0 1 0 / 0 2 5 0 8 3 0 号明細書	
【特許文献 5 4】	米国特許出願公開第 2 0 0 8 / 0 2 3 3 7 9 8 号明細書	
【特許文献 5 5】	米国特許出願公開第 2 0 0 8 / 0 2 9 4 8 1 3 号明細書	
【特許文献 5 6】	米国特許出願公開第 2 0 1 1 / 0 0 4 1 0 3 9 号明細書	
【特許文献 5 7】	米国特許出願公開第 2 0 0 9 / 0 0 9 4 4 0 9 号明細書	
【特許文献 5 8】	米国特許出願公開第 2 0 1 1 / 0 0 4 1 0 0 5 号明細書	
【特許文献 5 9】	米国特許出願公開第 2 0 1 1 / 0 0 1 6 2 3 9 号明細書	
【特許文献 6 0】	米国特許出願公開第 2 0 0 9 / 0 1 2 5 6 4 5 号明細書	30
【特許文献 6 1】	米国特許出願公開第 2 0 0 8 / 0 2 8 2 0 3 1 号明細書	
【特許文献 6 2】	米国特許出願公開第 2 0 1 1 / 0 0 2 2 7 6 5 号明細書	
【特許文献 6 3】	米国特許出願公開第 2 0 1 0 / 0 1 1 5 1 8 9 号明細書	
【特許文献 6 4】	米国特許出願公開第 2 0 0 9 / 0 3 0 0 2 5 9 号明細書	
【特許文献 6 5】	米国特許出願公開第 2 0 0 3 / 0 0 4 1 2 1 4 号明細書	
【特許文献 6 6】	米国特許出願公開第 2 0 1 1 / 0 0 8 3 0 4 7 号明細書	
【特許文献 6 7】	米国特許出願公開第 2 0 1 0 / 0 1 0 6 9 0 5 号明細書	
【特許文献 6 8】	米国特許出願公開第 2 0 1 0 / 0 0 1 7 6 5 0 号明細書	
【特許文献 6 9】	米国特許出願公開第 2 0 0 8 / 0 2 9 4 8 0 1 号明細書	
【特許文献 7 0】	米国特許出願公開第 2 0 1 1 / 0 1 2 5 9 5 6 号明細書	40
【特許文献 7 1】	米国特許出願公開第 2 0 1 0 / 0 0 6 7 1 3 3 号明細書	
【特許文献 7 2】	米国特許出願公開第 2 0 1 0 / 0 0 3 7 0 0 1 号明細書	
【特許文献 7 3】	米国特許出願公開第 2 0 0 6 / 0 2 1 8 4 3 7 号明細書	
【特許文献 7 4】	米国特許出願公開第 2 0 0 9 / 0 1 3 8 6 7 1 号明細書	
【特許文献 7 5】	米国特許出願公開第 2 0 1 0 / 0 0 1 7 5 8 8 号明細書	
【特許文献 7 6】	米国特許出願公開第 2 0 1 0 / 0 0 1 7 8 0 7 号明細書	
【特許文献 7 7】	米国特許出願公開第 2 0 1 0 / 0 0 1 7 5 6 6 号明細書	
【特許文献 7 8】	米国特許出願公開第 2 0 1 1 / 0 0 0 4 7 2 2 号明細書	
【特許文献 7 9】	米国特許出願公開第 2 0 1 0 / 0 0 6 4 0 9 3 号明細書	
【特許文献 8 0】	米国特許出願公開第 2 0 1 0 / 0 1 4 6 2 3 6 号明細書	50

【特許文献81】	米国特許出願公開第2010/0251009号明細書	
【特許文献82】	米国特許出願公開第2008/0141054号明細書	
【特許文献83】	米国特許出願公開第2011/0167199号明細書	
【特許文献84】	米国特許出願公開第2010/0064096号明細書	
【特許文献85】	米国特許出願公開第2008/0005398号明細書	
【特許文献86】	米国特許出願公開第2006/0209684号明細書	
【特許文献87】	米国特許出願公開第2005/0166014号明細書	
【特許文献88】	米国特許出願公開第2010/0250829号明細書	
【特許文献89】	米国特許出願公開第2010/0250830号明細書	
【特許文献90】	米国特許出願公開第2011/0041039号明細書	10
【特許文献91】	米国特許出願公開第2011/0004722号明細書	
【特許文献92】	米国特許出願公開第2010/0017650号明細書	
【特許文献93】	米国特許出願公開第2009/0094409号明細書	
【特許文献94】	米国特許出願公開第2008/0294813号明細書	
【特許文献95】	米国特許出願公開第2008/0294801号明細書	
【特許文献96】	米国特許出願公開第2008/0005398号明細書	
【特許文献97】	米国特許出願公開第2006/0218437号明細書	
【特許文献98】	米国特許出願公開第2005/0166014号明細書	
【特許文献99】	国際公開第2011/008963号	
【特許文献100】	国際公開第2011/008963号	20
【非特許文献】		
【0004】		
【非特許文献1】	International Search Report for PCT/US2010/042147, mailed March 24, 2011, 9 pages	
【非特許文献2】	Intel X25-E SATA Solid State Drive, May 2009, Document Order No. 319984-005US, Intel, as cited by the Examiner in a June 7, 2011 office action in U. S. Patent Application Serial No. 12573792, 24 pages	30
【非特許文献3】	REN, Jin and YANG, Qing; "I-CASH: Intelligently Coupled Array of SSD and HDD" in The 17th IEEE International Symposium on High Performance Computer Architecture, 2011 (HPCA'11), San Antonio, TX, USA Feb 2011, 12 pages, pp 278-298	
【非特許文献4】	Serial ATA NSSD (NAND based Solid State Drive), July 2008, Samsung, as cited by the Examiner in a June 7, 2011 office action in U. S. Patent Application Serial No. 12573792 Revision 1.0, 39 pages	40
【非特許文献5】	HUFFMAN, Amber and CLARK, Joni; "Serial ATA Native Command Queuing, An Exciting New Performance Feature for Serial ATA", A Joint Whitepaper By: Intel Corporation and Seagate Technology, July 2003, United States, 12 pages	50

【非特許文献7】 OLSON, Alan Rand Denis J Langlois, Solid State Drives Data Reliability and Lifetime, April 7, 2008, Imation, 27 pages

【非特許文献8】 "Serial ATA II Native Command Queuing Overview", Application Note, April 2003, Order No. 252664-002, Intel Corporation, United States, 21 pages

【非特許文献9】 October 7, 2011 List of Art Rejections in Cases Related to Docket No. SAFI P031, 1 page

10

【発明の概要】

【課題を解決するための手段】

【0005】

ドライブからホスト装置に送信される情報にギャップを挿入するシステム、方法、およびコンピュータプログラム製品が提供されている。動作中、ドライブは1若しくはそれ以上のコマンドをホスト装置から受信する。さらに、前記ホスト装置に送信される情報がキュー（待ち行列）に入れられる。さらにまた、ギャップが前記ホスト装置に送信される前記情報に挿入されることにより、前記ホスト装置が前記ドライブに追加コマンドを送信することができるようになる。

20

【図面の簡単な説明】

【0006】

【図1】図1は、1つの実施形態に従った、ドライブからホスト装置に送信される情報にギャップを挿入する方法を示す。

【図2】図2は、1つの実施形態に従った、ドライブからホスト装置に送信される情報にギャップを挿入するシステムを示す。

【図3】図3は、別つの実施形態に従った、ドライブからホスト装置に送信される情報にギャップを挿入する方法を示す。

【図4】図4は、例示した様々な実施形態の様々なアーキテクチャおよび／または機能が実行される例示的なシステムを図示する。

30

【発明を実施するための形態】

【0007】

本発明の1若しくはそれ以上の実施形態の詳細な説明を、本発明の選り抜かれた、詳細を図示する添付の図面とともに以下に提供する。前記実施形態と関連させて本発明を説明する。本発明の実施形態は単に例示的なものであることが理解され、本発明が本明細書の実施形態にまたは任意の若しくは全ての実施形態によって明確に限定されるものではなく、本発明は多数の変更、修正、および均等物を包含する。説明における単調さを避けるため、様々な単語ラベル（これに限定されるものではないが、第1に、最後の、特定の、様々な、更に、他の、特別な、選択の、幾つかの、および著しい）が個別のセットの実施形態に適用されており、このように本明細書で使用するラベルは、質または好適な若しくは不利益なあらゆる形態を伝達することを明示的に意味しているのではなく、単に個別のセットを便利のように識別することを目的としている。記載の方法における幾つかの工程の順序は本発明の範囲内において変更可能である。本発明への十分な理解を助けるため、以下の記載において多数の具体的詳細が示されている。この詳細は実施例の目的のために提供され、本発明は一部あるいは全ての詳細に関係なく特許請求の範囲に従って実行されるものである。明確さのため、本発明に関する技術分野で知られている技工物については、本発明が不必要に曖昧にならないように、詳細に記載していない。

40

【0008】

前書き

この前書を含める目的は、発明の詳細な説明のより迅速な理解を促すためであり、本発

50

明は前書きで提供されている概念に限定されるものではなく（例えばあったとしても明示的な実施例を含むのみ）、全ての前書きの段落は、必ずしも全体の発明の内容を簡略したものではなく、また包括的または限定的に説明することを目的とするものでもない。例えば、以下の前書きは、空間的または組織的にいくつかの実施形態にのみ限定される概括的情報を提供する。特許請求の範囲から最終的に引き出されるものを含み、明細書の部分を通して検討されるその他多くの実施形態がある。

【0009】

ドライブからホスト装置に送信される情報にギャップを挿入するシステム、方法、およびコンピュータプログラム製品が提供されている。動作中、ドライブは1若しくはそれ以上のコマンドをホスト装置から受信する。さらに、前記ホスト装置に送信される情報がキュー（待ち行列）に入れられる。さらにまた、ギャップが前記ホスト装置に送信される前記情報に挿入されることにより、前記ホスト装置が前記ドライブに追加コマンドを送信することができるようになる。

10

【0010】

例示的な実施形態

詳細な説明に対する前書きの結論として、以下は例示的な実施形態の収集物であって、「EC」（例示的組み合わせ（Example Combinations））として明示的に列挙した少なくとも幾つかのものを含み、本明細書に記載された概念に従った様々な実施形態のタイプの追加的説明を提供し、これらの実施例は相互排他的、包括的、または限定的なことを意味するものではなく、本発明はこれらの例示的な実施形態に限定されるものでもなく、むしろ添付の特許請求の範囲の範囲内で可能な全ての修正および変更を包含するものである。

20

【0011】

EC1. 方法であって、

ドライブが、1若しくはそれ以上のコマンドをホスト装置から受信する工程と、

前記ホスト装置に送信する情報をキュー（待ち行列）に入れる工程と、

前記ホスト装置に送信する前記情報にギャップを挿入する工程であって、これにより前記ホスト装置は追加のコマンドを前記ドライブに送信することができるものである、前記挿入する工程と

を有する方法。

30

【0012】

EC2. EC1記載の方法において、前記ギャップを挿入する工程は、時間遅延を挿入する工程を含むものである方法。

【0013】

EC3. EC2記載の方法において、前記情報は、セットアップ情報および前記1若しくはそれ以上のコマンドのうちの少なくとも1つに関連付けられたデータを含むものである方法。

【0014】

EC4. EC3記載の方法において、前記セットアップ情報は、直接メモリアクセス（direct memory access：DMA）フレーム情報構造（frame information structure：FIS）を含むものである方法。

40

【0015】

EC5. EC3記載の方法において、前記セットアップ情報は、セット・デバイス・ビットFISを含むものである方法。

【0016】

EC6. EC3記載の方法において、前記時間遅延は、前記セットアップ情報を送信する前に挿入されるものである方法。

【0017】

EC7. EC3記載の方法において、前記時間遅延は、前記セットアップ情報を送信した後挿入されるものである方法。

50

【0018】

EC8. EC2記載の方法において、さらに、
前記ドライブが、前記時間遅延の間に前記追加のコマンドを前記ホスト装置から受信する工程を有するものである方法。

【0019】

EC9. EC2記載の方法において、前記時間遅延を挿入する工程は、前記情報が前記ホスト装置に送信されている間に前記時間遅延を挿入する工程を含むものである方法。

【0020】

EC10. EC9記載の方法において、前記時間遅延は、前記ドライブの現在のキュー（待ち行列）長に基づいて挿入される工程を含むものである方法。

10

【0021】

EC11. EC9記載の方法において、前記時間遅延は、前のコマンドを受信してからの経過時間に基づいて挿入される工程を含むものである方法。

【0022】

EC12. EC9記載の方法において、前記時間遅延の時間長は、前記ドライブのキュー長に基づくものである方法。

【0023】

EC13. EC9記載の方法において、前記時間遅延の時間長は、前記ドライブが前のコマンドを受信してからの経過時間に基づくものである方法。

【0024】

EC14. EC2記載の方法において、前記時間遅延の時間長または前記時間遅延が挿入される時点のうちの少なくとも1つは、リアルタイムで決定されるものである方法。

20

【0025】

EC15. EC2記載の方法において、前記時間遅延の時間長または前記時間遅延が挿入される時点のうちの少なくとも1つは、所定値である方法。

【0026】

EC16. EC2記載の方法において、前記情報はセットアップ情報を含み、このセットアップ情報は前記時間遅延が当該セットアップ情報に後続することを示す情報を含むものである方法。

【0027】

EC17. EC2記載の方法において、前記情報はステータス情報を含み、前記時間遅延は当該ステータス情報を送信する前に挿入されるものである方法。

30

【0028】

EC18. EC1記載の方法において、前記ギャップを挿入する工程は、追加情報を挿入する工程を含むものである方法。

【0029】

EC19. EC1記載の方法において、前記ホスト装置は、前記ギャップに先立って前記ギャップについて通知されるものである方法。

【0030】

EC20. EC1記載の方法において、前記ドライブはシリアルATA（Serial ATA：SATA）ドライブを含むものである方法。

40

【0031】

EC21. コンピュータ可読媒体に組み込まれたコンピュータプログラム製品であって、

ドライブが、1若しくはそれ以上のコマンドをホスト装置から受信するコンピュータコードと、

前記ホスト装置に送る情報をキュー（待ち行列）に入れるコンピュータコードと、

前記ホスト装置に送る前記情報にギャップを挿入するコンピュータコードであって、これにより前記ホスト装置は前記ドライブに追加のコマンドを送信することができるものである、前記ギャップを挿入するコンピュータコードと

50

を有するコンピュータプログラム製品。

【0032】

EC22. 装置であって、

1若しくはそれ以上のコマンドをホスト装置から受信するドライブと、

前記ホスト装置に送る情報をキュー（待ち行列）に入れるバッファと、

前記ホスト装置に送る前記情報にギャップを挿入するコントローラであって、これにより前記ホスト装置は前記ドライブに追加のコマンドを送信することができるものである、前記コントローラと

を有する装置。

【0033】

EC23. システムであって、

コマンドをホスト装置から受信することが可能なドライブであって、当該ホスト装置は、当該ドライブが前記ホストによる追加のコマンドの送信を阻止することを可能とするストレージプロトコルを使用して当該ドライブと通信可能であり、前記ドライブは、

コントローラと、

バッファと

を有し、

前記ドライブは、コリジョンが発生したとき前記ホスト装置より優先され、

前記バッファは、前記ホスト装置に送信する情報をキュー（待ち行列）に入れることが可能であり、

前記コントローラは前記情報にギャップを挿入することが可能であり、これにより、前記ホスト装置が前記追加のコマンドを前記ドライブに送信することを可能にするものである

システム。

【0034】

EC24. EC23記載のシステムにおいて、前記コントローラはさらに、少なくとも部分的にセットアップ情報を前記ホスト装置へ送信する工程によって、前記情報を前記ホスト装置へ送信する工程を開始した後においても、前記ギャップを挿入することが可能であり、これにより、前記ホスト装置が前記追加のコマンドを前記ドライブに送信することを可能にするものであるシステム。

【0035】

EC25. EC24記載のシステムにおいて、前記セットアップ情報は直接メモリアクセス（DMA）セットアップを有するものであるシステム。

【0036】

EC26. EC23記載のシステムにおいて、前記ドライブは、

シリアルATA（SATA）ドライブ、

シリアル接続SCSI（Serial Attached SCSI：SAS）ドライブ、

ファイバーチャネル（Fibre Channel：FC）ドライブ、および

ユニバーサル・シリアル・バス（Universal Serial Bus：USB）ドライブ

のうちの少なくとも1つを有するものであるシステム。

【0037】

EC27. EC23記載のシステムにおいて、前記コマンドは、

転送要求、

データ転送コマンド、

前記ドライブに関連付けられたメモリの一部にアクセスするコマンド、および

データ検索コマンド、

のうちの少なくとも1つを有するものであるシステム。

【0038】

EC 28. EC 23 記載のシステムにおいて、前記情報は、
データ情報、
データ構造情報、
直接メモリアクセス (DMA) フレーム情報構造 (FIS)、
セット・デバイス・ビット FIS、および
前記コマンドの少なくとも 1 つに関連付けられたデータ
のうちの少なくとも 1 つを有するものであるシステム。

【0039】

EC 29. EC 23 記載のシステムにおいて、前記ギャップは、
ブレイク、
割込み、および
遅延
のうちの少なくとも 1 つを有するものであるシステム。

10

【0040】

EC 30. EC 23 記載のシステムにおいて、前記ギャップは、
時間遅延、
追加情報、
前記ギャップの長さ、
ベンダー固有の情報、および
前記ギャップに関連付けられた情報
のうちの少なくとも 1 つを有するものであるシステム。

20

【0041】

EC 31. EC 23 記載のシステムにおいて、前記コントローラはさらに、前記ドライ
ブの現在のコマンドのキュー長に少なくとも部分的に基づいて前記ギャップを挿入する
ことが可能であるシステム。

【0042】

EC 32. EC 23 記載のシステムにおいて、前記コントローラはさらに、前のコマ
ンドが受信されてからの時間に少なくとも部分的に基づいて前記ギャップを挿入するこ
とが可能であるシステム。

【0043】

EC 33. EC 23 記載のシステムにおいて、前記ギャップは時間遅延を有し、前記
コントローラはリアルタイムで当該時間遅延の長さを決定することができるものであるシ
ステム。

30

【0044】

EC 34. EC 23 記載のシステムにおいて、前記ギャップは時間遅延を有し、前記
コントローラはリアルタイムで当該時間遅延が挿入される時点を決することができるも
のであるシステム。

【0045】

EC 35. 方法であって、
ドライブが、1 若しくはそれ以上のコマンドをホスト装置から受信する工程であって、
当該ホスト装置は、当該ドライブが前記ホストによる追加のコマンドの送信を阻止するこ
とを可能とするストレージプロトコルを使用して当該ドライブと通信可能なものである、
前記受信する工程と、

40

前記ホスト装置に送信する情報をキュー (待ち行列) に入れる工程であって、前記ホス
ト装置への送信は少なくとも部分的にセットアップ情報を介して行われるものである、前
記キューに入れる工程と、

時間遅延を挿入するかを決定する工程と、

前記決定する工程に基づいて、条件付きで前記時間遅延を挿入し、前記ホスト装置が前
記追加のコマンドを前記ドライブに送信することを可能にする工程と

を有する方法。

50

【0046】

EC36. EC35記載の方法において、前記セットアップ情報は、直接メモリアクセス（DMA）セットアップを有するものである方法。

【0047】

EC37. EC35記載の方法において、さらに、

前記ドライブに関連付けられたバッファーを検査して、アクティブな待機コマンドが存在するかを決定し、存在する場合は、次に前記決定する工程を実行する工程を有するものである方法。

【0048】

EC38. EC35記載の方法において、前記ドライブは、
シリアルATA（SATA）ドライブ、
シリアル接続SCSI（SAS）ドライブ、
ファイバーチャネル（FC）ドライブ、および
ユニバーサル・シリアル・バス（USB）ドライブ
のうちの少なくとも1つを有するものである方法。

10

【0049】

EC39. EC35記載の方法において、前記コマンドは、

転送要求、

データ転送コマンド、

前記ドライブに関連付けられたメモリの一部にアクセスするコマンド、および

データ検索コマンド、

のうちの少なくとも1つを有するものである方法。

20

【0050】

EC40. EC35記載の方法において、前記情報は、

データ情報、

データ構造情報、

直接メモリアクセス（DMA）フレーム情報構造（FIS）、

セット・デバイス・ビットFIS、および

前記コマンドの少なくとも1つに関連付けられたデータ

のうちの少なくとも1つを有するものである方法。

30

【0051】

EC41. EC35記載の方法において、前記決定する工程は、前記ドライブの現在のコマンドのキュー長に少なくとも部分的に基づくものである方法。

【0052】

EC42. EC35記載の方法において、前記決定する工程は、前のコマンドが受信されてからの時間に少なくとも部分的に基づくものである方法。

【0053】

EC43. EC35記載の方法において、さらに、

リアルタイムで前記時間遅延の長さを決定する工程を有するものである方法。

【0054】

EC44. EC35記載の方法において、さらに、

リアルタイムで前記時間遅延が挿入される時点を決断する工程を有するものである方法。

40

【0055】

EC45. システムであって、

ドライブが、1若しくはそれ以上のコマンドをホスト装置から受信する手段であって、当該ホスト装置は、当該ドライブが前記ホスト装置による追加のコマンドの送信を阻止することを可能とするストレージプロトコルを使用して当該ドライブと通信可能なものである、前記受信する手段と、

前記ホスト装置に送信する情報をキュー（待ち行列）に入れる手段であって、前記ホス

50

ト装置への送信は少なくとも部分的にセットアップ情報を介して行われるものである、前記キューに入れる手段と、

時間遅延を挿入するかを決定する手段と、

前記決定する手段に基づいて、条件付きで前記時間遅延を挿入し、前記ホスト装置が前記追加のコマンドを前記ドライブに送信することを可能にする手段と

を有するシステム。

【0056】

EC46. EC45記載のシステムにおいて、前記セットアップ情報は、直接メモリアクセス（DMA）セットアップを有するものであるシステム。

【0057】

10

EC47. EC45記載のシステムにおいて、さらに、

前記ドライブに関連付けられたバッファーを検査して、アクティブな待機コマンドが存在するかを決定する手段を有し、前記決定する手段は当該検査する手段の結果に基づく条件付のものであるシステム。

【0058】

EC48. EC45記載のシステムにおいて、前記ドライブは、

シリアルATA（SATA）ドライブ、

シリアル接続SCSI（SAS）ドライブ、

ファイバーチャネル（FC）ドライブ、および

ユニバーサル・シリアル・バス（USB）ドライブ

20

のうちの少なくとも1つを有するものであるシステム。

【0059】

EC49. EC45記載のシステムにおいて、前記コマンドは、

転送要求、

データ転送コマンド、

前記ドライブに関連付けられたメモリの一部にアクセスするコマンド、および

データ検索コマンド、

のうちの少なくとも1つを有するものであるシステム。

【0060】

EC50. EC45記載のシステムにおいて、前記情報は、

30

データ情報、

データ構造情報、

直接メモリアクセス（DMA）フレーム情報構造（FIS）、

セット・デバイス・ビットFIS、および

前記コマンドの少なくとも1つに関連付けられたデータ

のうちの少なくとも1つを有するものであるシステム。

【0061】

EC51. EC45記載のシステムにおいて、前記決定する手段は、前記ドライブの現在のコマンドのキュー長に少なくとも部分的に基づくものであるシステム。

【0062】

40

EC52. EC45記載のシステムにおいて、前記決定する手段は、前のコマンドが受信されてからの時間に少なくとも部分的に基づくものであるシステム。

【0063】

EC53. EC45記載のシステムにおいて、さらに、

リアルタイムで前記時間遅延の長さを決定する工程を有するものであるシステム。

【0064】

EC54. EC45記載のシステムにおいて、さらに、

リアルタイムで前記時間遅延が挿入される時点を決定する工程を有するものであるシステム。

【0065】

50

EC 55. 命令セットを格納する有形コンピュータ可読媒体であって、コンピュータによって当該命令が実行されると、当該コンピュータにより、

ドライブが、1若しくはそれ以上のコマンドをホスト装置から受信する工程であって、当該ホスト装置は、当該ドライブが前記ホスト装置による追加のコマンドの送信を阻止することを可能とするストレージプロトコルを使用して当該ドライブと通信可能なものである、前記受信する工程と、

前記ホスト装置に送信する情報をキュー（待ち行列）に入れる工程であって、前記ホスト装置への送信は少なくとも部分的にセットアップ情報を介して行われるものである、前記キューに入れる工程と、

前記決定する工程に基づいて、条件付きで前記時間遅延を挿入し、前記ホスト装置が前記追加のコマンドを前記ドライブに送信することを可能にする工程と

を有する機能を実行させるものである

有形コンピュータ可読媒体。

【0066】

EC 56. EC 55 記載の有形コンピュータ可読媒体において、前記条件付きで挿入する工程は、前記時間遅延を挿入するかを決定する工程に少なくとも部分的に基づくものである有形コンピュータ可読媒体。

【0067】

EC 57. EC 56 記載の有形コンピュータ可読媒体において、前記決定する工程は、前記ドライブの現在のコマンドのキュー長に少なくとも部分的に基づくものである有形コンピュータ可読媒体。

【0068】

EC 58. EC 56 記載の有形コンピュータ可読媒体において、前記決定する工程は、前のコマンドが受信されてからの時間に少なくとも部分的に基づくものである有形コンピュータ可読媒体。

【0069】

EC 59. EC 55 記載の有形コンピュータ可読媒体において、前記機能はさらに、リアルタイムで前記時間遅延を決定する工程を有するものである有形コンピュータ可読媒体。

【0070】

EC 60. EC 55 記載の有形コンピュータ可読媒体において、前記機能はさらに、リアルタイムで前記時間遅延が挿入される時点を決定する工程を有するものである有形コンピュータ可読媒体。

【0071】

EC 61. EC 55 記載の有形コンピュータ可読媒体において、前記ドライブは、シリアル ATA (SATA) ドライブ、シリアル接続 SCSI (SAS) ドライブ、ファイバーチャネル (FC) ドライブ、およびユニバーサル・シリアル・バス (USB) ドライブのうちの少なくとも1つを有するものである有形コンピュータ可読媒体。

【0072】

EC 62. EC 55 記載の有形コンピュータ可読媒体において、前記コマンドは、転送要求、データ転送コマンド、前記ドライブに関連付けられたメモリの一部にアクセスするコマンド、およびデータ検索コマンド、のうちの少なくとも1つを有するものである有形コンピュータ可読媒体。

【0073】

EC 63. EC 55 記載の有形コンピュータ可読媒体において、前記情報は、データ情報、

10

20

30

40

50

データ構造情報、
直接メモリアクセス（DMA）フレーム情報構造（F I S）、
セット・デバイス・ビット F I S、および
前記コマンドの少なくとも1つに関連付けられたデータ
のうちの少なくとも1つを有するものである有形コンピュータ可読媒体。

【0074】

様々な実施形態の説明

1つの実施形態に従った、ドライブからホスト装置に送信される情報にギャップを挿入する方法100を示す。図示するように、ドライブが1若しくはそれ以上のコマンドをホスト装置から受信する。工程102を参照。

10

【0075】

前記コマンドは、前記ホスト装置から前記ドライブへの送信を可能にするあらゆるコマンドまたは命令を含む。例えば、1つの実施形態において、前記コマンドはデータを転送する（例えば、転送要求など）コマンドを含む。別の実施形態において、前記コマンドは、前記ドライブに関連付けられたメモリの一部にアクセスするコマンドを含む。

【0076】

前記ドライブは、データを格納することが可能な任意のドライブを含む。例えば、1つの実施形態において、前記ドライブは、シリアルA T A（S A T A）を含む。様々な他の実施形態において、前記ドライブは、これに限定されるものではないが、シリアル接続 S C S I（S A S）ドライブ、ファイバーチャネル（F C）、またはユニバーサル・シリ

20

アル・バス（U S B）、および／または他のあらゆるストレージデバイス若しくはドライブを含む。

【0077】

さらに、前記ホスト装置は、コマンドをドライブに送信できる任意の装置を含む。例えば、様々な実施形態において、前記ホスト装置は、デスクトップコンピュータ、ラップトップコンピュータ、および／または他のあらゆるタイプの論理回路を含むものである。またさらに、前記ホスト装置は、これに限定されるものではないが、携帯情報端末（p e r s o n a l d i g i t a l a s s i s t a n t : P D A）装置、携帯電話装置などを含む。

【0078】

図1にさらに示すように、前記ホスト装置に送る情報がキューに入れられる。工程104を参照。1つの実施形態において、前記情報は、データをキューに入れることが可能なバッファまたはデバイスによってキューに入れられる。

30

【0079】

前記情報は、前記データに関連付けられたあらゆるデータまたは情報（例えば、データタイプ情報、データ構造情報など）を含む。1つの実施形態において、前記情報は、セットアップ情報および前記コマンドのうちの少なくとも1つに関連付けられたデータを含む。例えば、前記ホスト装置が送信して前記ドライブで受信されるコマンドは、データを検索するコマンドを含む。

【0080】

前記ドライブは、次に前記データおよびセットアップ情報をキューに入れる。1つの実施形態において、前記セットアップ情報は、直接メモリアクセス（DMA）フレーム情報構造（F I S）を含む。別の実施形態において、前記セットアップ情報は、セット・デバイス・ビット F I Sを含む。様々な実施形態において、前記ギャップは時間ベースまたはコマンド閾値ベースまたはこれら両方の組み合わせであることに注意すべきである。前記閾値はまた、コマンドの数およびキュー長または他のパラメータに基づく。

40

【0081】

さらに、前記ホスト装置に送信する情報の中にギャップが挿入され、これにより前記ホスト装置は追加のコマンドを前記ドライブに送信することが可能となる。工程106を参照。本発明の記載の内容において、ギャップは前記ホスト装置がコマンドを前記ドライブ

50

に送信できる中断、割込み、または遅延について言及する。

【0082】

様々な実施形態において、前記ギャップは時間遅延（または追加情報など）を含む。例えば、1つの実施形態において、前記ギャップを挿入することは、時間遅延を挿入することを含む。別の実施形態において、前記ギャップは追加情報を挿入することを含む。

【0083】

前記追加情報はあらゆるタイプの情報を含む。例えば、1つの実施形態において、前記前記追加情報は前記ギャップの長さを示す情報を含む。別の実施形態において、前記追加情報は、ベンダー固有の情報を含む。さらに別の実施形態において、前記追加情報は前記ギャップに関連付けられた情報を含む。

10

【0084】

さらに別の実施形態において、前記情報はセットアップ情報を含み、これは前記時間遅延が当該セットアップ情報の後に起こることを示す情報を含む。この場合前記情報は、ステータス情報を含み、前記時間遅延が前記ステータス情報を送信する前にまたは前記ステータス情報の送信後に挿入される。

【0085】

前記ギャップは前記情報を送信するどの時点であっても挿入されることに、注意すべきである。例えば、前記ギャップが時間遅延を含む場合、当該時間遅延は前記セットアップ情報を送信する前に挿入される。別の実施形態において、前記時間遅延は、前記セットアップ情報を送信した後に挿入される。

20

【0086】

いずれの場合も、前記時間遅延の期間の間前記ドライブは前記追加情報を前記ホスト装置から受信する。1つの実施形態において、前記ギャップを挿入する工程は、前記情報が前記ホスト装置に送信されている期間の時点で当該ギャップを挿入する工程を含む。

【0087】

前記ギャップが挿入される時点は様々なパラメータに基づくことに、注意すべきである。例えば、1つの実施形態において、前記ギャップは、前記ドライブの現在のキュー長に基づいて挿入される。別の実施形態において、前記ギャップは、前のコマンドが受信されてからの経過時間に基づいて挿入される。

【0088】

さらにまた、前記ギャップの長さまたはサイズは様々なパラメータに基づいている。例えば、1つの実施形態において、前記時間遅延の時間の長さは、前記ドライブの現在のキュー長に基づく。別の実施形態において、前記時間遅延の時間の長さは、前のコマンドが受信されてからの経過時間に基づく。

30

【0089】

いずれかの場合において、任意選択的に、前記時間遅延の時間の長さまたは前記時間遅延が挿入される時点のいずれか1つがリアルタイムで決定される。別の任意選択として、前記時間遅延の時間の長さまたは前記時間遅延が挿入される時点のいずれか1つは、所定値である。この場合、前記所定値は、ハードウェアまたはソフトウェアで設定される値である。

40

【0090】

ユーザーの望みによって前述のフレームワークが共に実装される若しくは実装されない様々な任意のアーキテクチャおよび特性に関するより例示的な情報について、これから説明する。以下の情報は例証目的のために説明するものであり、いかなる方法においても限定されるものとして解釈すべきでないことに、特に注意すべきである。以下の特性のいずれかが、記載の他の特性を除いてまたは除かないで随意に組み込まれる。

【0091】

図2はドライブからホスト装置に送信される情報にギャップを挿入するシステム200を示す。任意選択として、前記システム200は、図1の方法100を実行するために実装される。しかし、当然のことながら、前記システム200は、望ましいあらゆる環境で

50

実装される。前述の定義は、本明細書の説明のすべてにおいて適用されることにも、注意すべきである。

【0092】

図示するように、前記システム200は、ホスト装置204から1若しくはそれ以上のコマンドを受信するドライブ202を含む。さらに、前記システム200は、前記ホスト装置204に送信する情報をキューに入れるバッファ206を含む。さらにまた、前記システム200は、前記ホスト装置204に送信する前記情報にギャップを挿入するコントローラ208を含む、これにより前記ホスト装置204は、前記ドライブ202が前記ホスト装置204へ前記情報の送信を開始した後、追加情報を前記ドライブ202に送信することができる。

10

【0093】

前記ドライブ202は、例えばSATAドライブ、SSDドライブ、FCドライブおよび／または他のストレージデバイス若しくはドライブなどの様々なタイプのドライブを含むことに注意すべきである。非常に速くデータをフェッチするドライブは、前記情報にギャップを挿入することによって当該ドライブがデータ転送を開始するとき最大キュー長からゼロまで振動しないように構成される。

【0094】

例えば、SATAにおいて、前記ターゲットは通常、フレームを前記ホストに転送しているときにコリジョンが発生した場合の優先順位を有する。また、SATAは通常、コマンドがキューに入っているとき（例えば、ファーストパーティ直接メモリアクセスなどを使用して）、いったん前記ターゲットがDMAセットアップFISを送信して前記データフェーズに入ると、前記ホストは前記ターゲットにいかなるコマンドも送信できなくなる。

20

【0095】

前記ドライブが非常に速くフェッチできる場合、次にホストは最大キュー長（例えば、32など）と同等の数のいくつかのコマンドを前記ドライブに送信することができ得る。通常、前記ドライブはDMAセットアップ、データ、DMAセットアップ、データなどを前記フレーム間のギャップなしに戻す。これにより、前記ホストはこれ以上のコマンドを送信することができなくなる。

【0096】

前記ドライブのキュー長は、最大キュー長（例えば、32など）からゼロにおよびゼロから最大キュー長（例えば、32など）に戻ったりというように振動する。これはパフォーマンスに悪影響を及ぼす。一部の例では、ハードディスクドライブ（hard disk drives: HDDs）がとても遅いために前記データにギャップが生じる場合、この振動は発生しない。しかしながら、より速いドライブでは、前記振動が発生する。

30

【0097】

このように、1つの実施形態において、DMAセットアップを前記ホスト装置204に発信する前に1若しくはそれ以上のギャップが挿入されることによって、前記ホスト装置204はさらにコマンドを前記ドライブ202に送信することができる。前記ギャップが挿入される時点は、前記ドライブ202の現在のキュー長または最後のコマンドからの経過時間を含む様々なパラメータに基づく。1つの実施形態において、前記ギャップが挿入される時点は、前記ドライブ202の現在のキュー長、最後のコマンドからの経過時間、またはこれらの若しくは他のパラメータの組み合わせに基づく。

40

【0098】

さらに、コマンドが前記ホスト装置204から送信されるのを許可する前記ギャップの長さはまた、様々なパラメータに基づく。例えば、前記ギャップの長さは、前記キュー長、時間、または他のパラメータに基づく。様々な実施形態において、これらのパラメータは、リアルタイムで前記ホスト装置204または前記ドライブ202のいずれかによって調整される。任意選択として、前記パラメータはまた、固定値で設定される。

【0099】

50

1つの実施形態において、前記ドライブ202は、DMAセットアップにこのDMAセットアップの後にギャップあることを示す情報を追加することによって、前記ホスト装置204に信号を送る。任意選択として、前記ホスト装置204は、前記コマンドに情報を追加することによってコマンド送信の終了を信号で伝える。また、1つの実施形態において、前記ギャップがまた、ステータスを送信する前に挿入されることに注意するべきである。これは、前記DMAセットアップFISの前に前記ギャップを挿入する代わりにまたは前記DMAセットアップFISの前に前記ギャップを挿入するのに加えて実行される。

【0100】

図3は、別の実施形態に従った、ドライブからホスト装置に送信される情報にギャップを挿入する方法300を示す。任意選択として、この方法300は、図1～2の機能性およびアーキテクチャとの関連で実行することもできる。しかし、当然のことながら、前記方法300は、望ましいあらゆる環境で実行される。再び、前述の定義は、本明細書の説明すべてに適用される。

10

【0101】

図に示すように、アクティブな待機コマンドが存在するかが決定される。工程302を参照。この場合、前記アクティブな待機コマンドは、ドライブに関連付けられたバッファ内のアクティブな待機コマンドである。

【0102】

アクティブな待機コマンドが存在する場合、時間遅延を挿入するかが決定される。1つの実施形態において、前記時間遅延を挿入するために、タイマーが使用される。

20

【0103】

前記時間遅延の挿入が決定された場合、前記時間遅延が挿入される。工程306を参照。次に、前記システムがデータ転送可能な状態かが決定される。工程308を参照。

【0104】

前記システムがデータ転送可能な状態の場合、DMAセットアップFISが送信される。工程310を参照。いったん前記DMAセットアップFISが送信されると、前記データ転送は完了する。工程312を参照。前記DMAセットアップは、コマンドに関連付けられたたった一片のデータであることに注意すべきである。いったんこの一片のデータが転送を完了すると、その後ギャップが挿入される。

【0105】

こうして、次に再び、時間遅延を挿入するかが決定される。工程314を参照。前記時間遅延の挿入が決定されると、前記時間遅延が挿入される。工程316を参照。

30

【0106】

さらに図に示すように、セット・デバイス・ビットFISを送信するかが決定される。前記セット・デバイス・ビットFISの送信が決定されると、前記セット・デバイス・ビットFISが送信される。工程320を参照。

【0107】

このような方法で、前記ホスト装置は、たとえ前記ドライブがデータ送信を開始していても、前記ドライブにコマンドを送信することができる。図3に図示されていないが、前記時間遅延の期間の間、情報は前記ホスト装置へ送信される。例えば、前記時間遅延の期間に関する情報またはベンダー固有の情報が挿入される。

40

【0108】

図4は、上述の様々な実施形態の様々なアーキテクチャおよび／または機能性が実行される例示的なシステム400を図示する。図示するように、システム400はコミュニケーションバス402に接続される少なくとも1つのホスト処理装置401を含むように提供される。前記システム400はまた、主記憶装置404を含む。制御論理（ソフトウェア）およびデータは、ランダム・アクセス・メモリ（random access memory：RAM）の形態を取る前記主記憶装置404に格納される。

【0109】

前記システム400はまた、グラフィックプロセッサ406と表示装置408（例えば

50

、コンピュータモニタ）とを含む。1つの実施形態において、前記グラフィックプロセッサ406は複数のシェーダモジュール、ラスタライゼーションモジュールなどを含む。前述のモジュールの各々は、実に単一半導体プラットフォーム上に配置され、グラフィックス・プロセッシング・ユニット（graphics processing unit：GPU）を形成する。

【0110】

本明細書の記載において、単一半導体プラットフォームはたった一つの単一半導体ベースの集積回路またはチップについて言及している。前記用語の単一半導体プラットフォームはまた、増大した接続性を備えたマルチチップモジュールについて言及し、オンチップ動作をシミュレーションし、且つ従来の中央処理装置（central processing unit：CPU）およびバス導入の利用を実質的に改善する。言うまでもなく、様々なモジュールはまた、ユーザーの望みに応じて別々に或いは半導体プラットフォームの様々な組み合わせで据えられる。

10

【0111】

前記システム400はまた、二次記憶装置410を含む。前記二次記憶装置410は、ハードディスクドライブおよび／または例えばフロッピー（登録商標）ディスクドライブ、磁気テープ装置、コンパクトディスクドライブなどを代表とする着脱可能なストレージデバイスを含む。前記着脱可能なストレージデバイスは、周知の方法で着脱可能なストレージユニットから読み出すおよび／またはに書き込む。

【0112】

20

コンピュータプログラム（またはコンピュータ制御論理アルゴリズム）が前記主記憶装置404および／または前記二次記憶装置410に格納される。このようなコンピュータプログラムは、実行時に前記システム400に様々な機能を実行させることができる。記憶装置（メモリ）404、記憶装置（ストレージ）410および／または他のあらゆるストレージがコンピュータ可読媒体の可能な実施例である。

【0113】

1つの実施形態において、前出の様々な図面のアーキテクチャおよび／または機能性は、前記ホスト処理装置401、グラフィックプロセッサ406、前記ホスト処理装置401および前記グラフィックプロセッサ406の両方の能力の少なくとも一部の能力を持つ集積回路（図示せず）、チップセット（例えば、関連付けられた機能を実行するためのユニットとして動作するように設計され且つ販売される一群の集積回路）、および／またはその点に関する他のあらゆる集積回路において実施される。

30

【0114】

さらにまた、前出の前記様々な図面のアーキテクチャおよび／または機能性は、一般的なコンピュータシステム、回路基板システム、娯楽としての用途専用のゲーム機システム、特定用途向けシステム、および／または他のあらゆる望ましいシステムにおいて実施される。例えば、前記システム400は、デスクトップコンピュータ、ラップトップコンピュータ、および／または他のあらゆるタイプの論理回路の形を取る。また更に、前記システム400は、これに限定されるものではないが、携帯情報端末（personal digital assistant：PDA）装置、携帯電話装置、テレビなどを含む他の様々なデバイスの形を取る。

40

【0115】

さらに、図示していないが、前記システム400は通信目的のためにネットワーク〔例えば、電気通信網、ローカルエリア・ネットワーク、（local area network：LAN）、ワイヤレス・ネットワーク、および例えばインターネット、ピアツーピアネットワーク、ケーブルネットワークなどの広域ネットワーク（wide area network：WAN）〕につながる。

【0116】

様々な実施形態を上記で説明してきたが、これらはほんの一例として記載したに過ぎず、これらに限定されるものでないことは理解されるべきである。このように、好ましい実施

50

形態の広さおよび範囲は上記の例示的な実施形態のいずれによっても限定されるべきではなく、以下の特許請求の範囲およびこの均等物によってのみ定義されるべきものである。

【0117】

結論

前記記載において、文章および図面を準備するに当たって単に便宜上特定の選択がなされたものであり、そして、それと反対のことが示されていない限り、前記選択は、記載の実施形態の構成および動作に関する追加情報を伝達するものとしてそれ自体解釈されるべきではない。前記選択の例としては、前記図の番号付けの使用に指定される特定の組織または割当と、前記実施形態の特徴および要素を特定および参照するのに使用される要素識別子（例えば、付記または数の指示子）の特定の組織または割当とを含む。

10

【0118】

単語「含む (includes)」または「含んでいる (including)」は、無制限の範囲の論理的組み合わせを説明する抽象的概念として解釈されることを特に意図しており、その後「の中で (に) (within)」が明確に続かない限り物理的束縛を伝えることを意味するものではない。

【0119】

前述の実施形態を説明の明確さと理解のために少し詳しく説明してきたが、本発明は記載の詳細に限定されるものではない。本発明には多くの実施形態が存在する。記載の実施形態は例示的なものであり、これに限定されるものではない。

【0120】

20

構成、配置、および使用における様々な変化が、本明細書とできるだけ一致し、且つ交付済み特許の特許請求の範囲の範囲内であることは理解されるであろう。例えば、相互接続および機能ユニットビット幅、クロック速度、並びに使用される技術タイプは、各コンポーネントブロックの様々な実施形態に従って変化する。相互接続および論理回路に与えられる名称は単に例示的なものであり、記載の概念を限定するものと解釈されるべきではない。フローチャートおよびフローダイアグラムプロセスの順序および配置、動作、並びに機能要素は、様々な実施形態に従って変化する。また、その反対のことが特に述べられていない限り、特定の値範囲、使用される最大値および最小値、または記載の実施形態に単に存在する他の特定の仕様（例えば、フラッシュメモリ技術タイプのような、レジスタおよびバッファの入力またはステージの数）は、導入技術の改善および変化を追うことが期待され、それは限定として解釈されるべきではない。

30

【0121】

本技術分野で知られている機能的に等価な技術は、様々なコンポーネント、サブシステム、動作、機能、ルーティン、サブルーティン、インラインルーティン、手順、マクロ、またはそれらの一部を実行するように記載されたものを除いて、使用可能である。実施形態の多くの機能面は、設計制約と、より速い処理手続き（以前はハードウェアであった機能をソフトウェアに移行するのを促進する）およびより高い集積密度（以前はソフトウェアにあった機能をハードウェアに移行するのを促進する）の技術動向とに依存する実施形態の機能として、ハードウェア（すなわち、一般の専用回路）またはソフトウェア（すなわち、プログラムされたコントローラまたはプロセッサのある方法を介し）のいずれかで選択的に実現可能である。様々な実施形態の特定の变化は、これに限定されるものではないが：パーティション分割の相違の程度；異なるフォームファクタおよび機器構成；異なるオペレーティングシステムおよび他のシステムソフトウェアの使用；異なるインターフェース規格、ネットワークプロトコル、または通信リンクの使用；および、特定の用途に限定される特有の工学およびビジネスに従った、本明細書に記載される概念を実行するとき予測されるその他の変化を含む。

40

【0122】

前記実施形態を詳細に、および記載の実施形態の多くの態様の最小限の実施に必要とされるのをはるかに超える環境状況で説明してきた。当業者であれば、幾つかの実施形態で開示の構成要素または特徴が残りの要素との間の基本的な協働を変えないで省略されてい

50

ることを理解するであろう。このようにして、記載された詳細の多くが記載の実施形態の様々な態様を実施するのに必要とされていないことは、理解されるであろう。残りの要素が従来技術と見分けられる限りにおいて、省略される構成要素および特徴は本明細書に記載の概念を制限しない。

【0123】

このような全ての設計上の変更は、前記記載の実施形態によって伝達される技術に関するごくわずかな変更である。本明細書に記載の実施形態は、他のコンピューティングアプリケーションおよびネットワークアプリケーションに対する幅広い適用性があり、記載の実施形態の特定の用途または産業に限定されるものではない。このようにして、本発明は交付済み特許の特許請求の範囲の範囲内に包含される全ての可能な修正および変更を含むと解釈されるものである。

10

【図1】

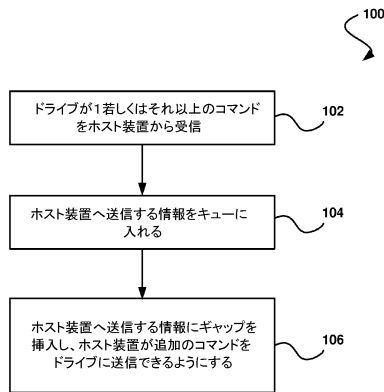


FIGURE 1

【図2】

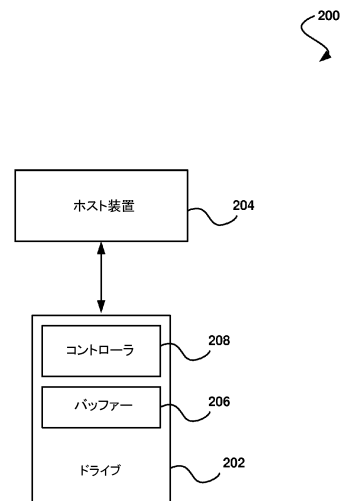
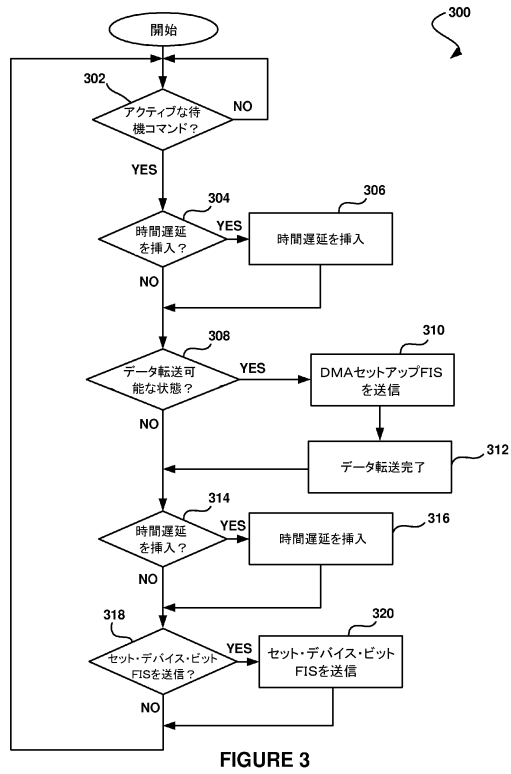
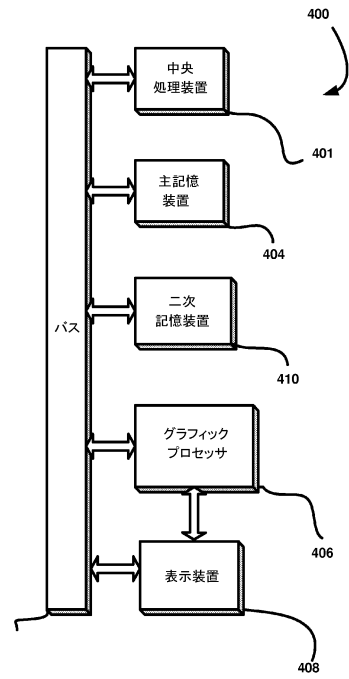


FIGURE 2

【図 3】



【図 4】



フロントページの続き

- (56)参考文献 特開2005-100230 (JP, A)
特開2001-100935 (JP, A)
特開2008-226040 (JP, A)
特開2005-215729 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/06-3/08
G06F 13/10-13/14
G06F 13/20-13/378
G06F 12/00